

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-200319
(P2004-200319A)

(43) 公開日 平成16年7月15日(2004.7.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 27/148	HO 1 L 27/14 B	4M104
HO 1 L 21/28	HO 1 L 21/28 3O1A	4M118
HO 1 L 29/423	HO 1 L 21/28 3O1D	
HO 1 L 29/49	HO 1 L 29/58 G	

審査請求 未請求 請求項の数 9 O L (全 15 頁)

(21) 出願番号	特願2002-365735 (P2002-365735)	(71) 出願人	391051588 富士フイルムマイクロデバイス株式会社 宮城県黒川郡大和町松坂平 1 丁目 6 番地
(22) 出願日	平成14年12月17日 (2002.12.17)	(71) 出願人	000005201 富士写真フイルム株式会社 神奈川県南足柄市中沼 2 1 0 番地
		(74) 代理人	100105647 弁理士 小栗 昌平
		(74) 代理人	100105474 弁理士 本多 弘徳
		(74) 代理人	100108589 弁理士 市川 利光
		(74) 代理人	100115107 弁理士 高松 猛

最終頁に続く

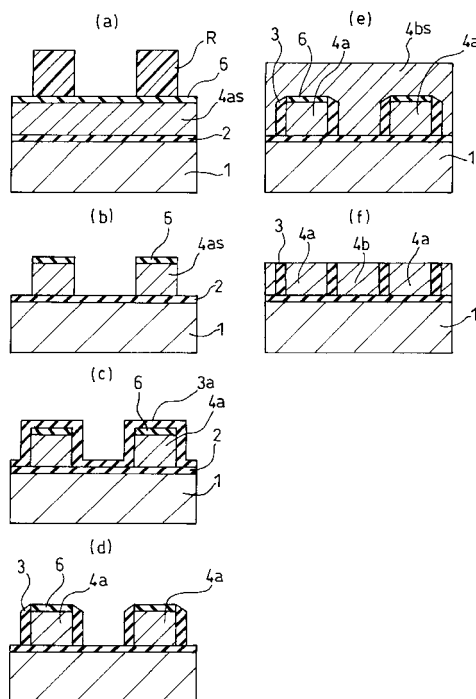
(54) 【発明の名称】 固体撮像素子およびその製造方法

(57) 【要約】

【課題】電極の薄型化、微細化に際しても、歩留まり低下を生じることなく、電荷転送電極の低抵抗化をはかり、高速転送の可能な電荷転送素子を提供する。

【解決手段】電荷転送電極の形成に際し、不純物ドーピングしながらアモルファスシリコン膜を形成し、これを熱処理により、多結晶化し、低抵抗で膜質の均一な電極を形成する。

【選択図】 図 2



【特許請求の範囲】**【請求項 1】**

半導体基板表面に形成された光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送部とを具備した固体撮像素子において、前記電荷転送部の電荷転送電極が、ドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含むことを特徴とする固体撮像素子。

【請求項 2】

前記電荷転送電極は、前記半導体基板表面にゲート酸化膜を介して形成されたドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含む第1層電極と、前記ゲート酸化膜上から、電極間絶縁膜を介して前記第1層電極上に乗り上げるように形成されたドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含む第2層電極とを含む2層電極構造をなすことを特徴とする請求項1に記載の固体撮像素子。

10

【請求項 3】

前記電荷転送電極は、ドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜と、前記多結晶シリコン膜表面に形成された金属シリサイド膜とを具備したことを特徴とする請求項1または2に記載の固体撮像素子。

【請求項 4】

半導体基板表面に形成された光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送部とを具備した固体撮像素子の製造方法において、前記電荷転送部の電荷転送電極を形成する工程が、前記半導体基板表面に、ゲート酸化膜を介してドーフトアモルファスシリコン膜を成膜する成膜工程と、前記ドーフトアモルファスシリコン膜を熱処理により多結晶化する結晶化工程とを含むことを特徴とする固体撮像素子の製造方法。

20

【請求項 5】

前記結晶化工程は、前記ドーフトアモルファスシリコン膜の表面を酸化する酸化工程と同時に実行されることを特徴とする請求項4に記載の固体撮像素子の製造方法。

【請求項 6】

前記ドーフトアモルファスシリコン膜上に、金属膜を形成する工程を含み、前記結晶化工程は、同時に前記ドーフトアモルファスシリコン膜と前記金属膜との界面に、金属シリサイド膜を形成するシリサイド化工程を含むことを特徴とする請求項5に記載の固体撮像素子の製造方法。

30

【請求項 7】

さらにシリサイド化されずに残った金属膜を選択的に除去する工程と、さらに前記金属シリサイド膜をアニールする工程を含むことを特徴とする請求項6に記載の固体撮像素子の製造方法。

【請求項 8】

前記シリサイド化工程は、窒素雰囲気中で690から800 に加熱する工程であることを特徴とする請求項6に記載の固体撮像素子の製造方法。

40

【請求項 9】

前記アニール工程は、800 以上に加熱する工程であることを特徴とする請求項7に記載の固体撮像素子の製造方法。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、固体撮像素子およびその製造方法にかかり、特に電荷転送電極の形成に関する。

【0002】

50

【従来の技術】

エリアセンサ等に用いられるCCD固体撮像素子は、フォトダイオードなどの光電変換部と、この光電変換部からの信号電荷を転送するための電荷転送電極を備えた電荷転送部とを有する。電荷転送電極は、半導体基板に形成された電荷転送路上に複数個隣接して配置される。

【0003】

近年、固体撮像素子においては、ギガピクセル以上まで撮像画素数の増加が進んでいるが、画素数の増加に伴い信号電荷の高速転送、すなわち電荷転送電極の高速パルスによる駆動が必要となるため、電荷転送電極の微細化、低抵抗化が求められている。

【0004】

従来、電荷転送電極には不純物ドーブのなされた多結晶シリコン膜を用いてきた。

【0005】

しかしながら、従来の固体撮像素子では、微細化に伴い、電極間リークなどの短絡不良が生じやすく、またフォトリソグラフィによる精度が十分に得られない、あるいは、転送路のポテンシャルが不均一となり転送不良になるというような問題が顕在化している。

【0006】

また、電荷転送電極の微細化および電荷転送電極材料の低抵抗化への要求は高まる一方である。

このような要求の中で、電荷転送電極の膜厚は低減される傾向にあり、多結晶シリコン膜の膜厚が薄くなると、ゲート酸化膜の耐圧が低下するという問題がでてきている。

【0007】

そこで本発明者らは種々の考察を重ねた結果、これらの問題が多結晶シリコンの結晶粒および粒界に起因するものであることを発見した。

【0008】

すなわち多結晶シリコン膜の場合、結晶粒に起因して表面に凹凸を有する膜となる。通常多結晶シリコン膜を用いた電荷転送電極では、多結晶シリコン膜の表面を酸化して電極間絶縁膜を形成する場合も多い。

【0009】

このように多結晶シリコン膜の表面を酸化して酸化シリコン膜を形成する場合、結晶粒の影響で、体積膨張による応力が働きその力を緩和させるため、電極表面に形成される酸化シリコン膜表面にも凹凸が形成されることがある。

【0010】

この場合、この突起が絶縁膜を介して隣接する電極に接近すると、電極間のリークが起こり短絡不良を生じることがある。

【0011】

また、微細化が進むと電極表面の凹凸の影響でフォトリソ工程において乱反射による露光精度の悪化により、電極間のショートが発生したり、電極配線が細くなり、抵抗上昇や配線切れが生じ易いという問題がある。

【0012】

また、多結晶シリコン膜形成時の結晶粒径の不均一性やリン処理時の不純物ドーブの不均一性に起因して電極下や隣接する電極間に均等に電圧がかかりにくくなるという問題がある。このため、転送路のポテンシャルが不均一となり転送不良となり易い。

【0013】

また、薄い多結晶シリコン膜をパターンニングする場合、エッチング工程において、粒界からエッチングガスの浸込みが生じ、ゲート電極を構成する多結晶シリコン膜の粒界に相当する領域でゲート酸化膜が消失したり薄くなったりすることがあった。このためゲート耐圧が低下する。

【0014】

このように、結晶粒の影響により電極表面の平坦性が低下するという問題は従来から、問題となっており、種々の対策が立てられている。例えば、DRAMのキャパシタ電極の形

10

20

30

40

50

成において、成膜工程を2回に分け、一旦温度を下げて再び成膜することにより、表面の平坦化および低抵抗化をはかるという方法が提案されている(特許文献1参照)。

【0015】

【特許文献1】

特開平5-347258号公報

【0016】

この場合は、絶縁膜上に形成された多結晶シリコン膜であり、下地は、ゲート酸化膜のように薄いものではないため、電荷転送電極の場合のような多結晶シリコン膜の粒界に起因する耐圧低下のような問題はない。

【0017】

また、DRAMの場合は、キャパシタ電極自体の比抵抗の低減と、キャパシタ電極表面の凹凸の低減が課題となっている。

【0018】

キャパシタ電極の下層は厚い層間絶縁膜であるため、電荷転送電極の場合のように、下層に存在するゲート酸化膜との界面における不純物分布が、問題になることはなかった。

【0019】

これに対し、固体撮像素子では、前述したように、エッチング工程において粒界に相当する領域ではゲート酸化膜が薄くなり、ゲート耐圧が低下するという問題があった。

【0020】

特に、多層電極構造の場合、段差が大きくなるため、第1層電極と第2層電極との間の層間絶縁膜の場合は、エッジでは表面に凹凸が形成されている上に膜厚も薄く、特にエッジで膜厚が薄い部分が形成されやすく、電界がかかるため、電流集中により短絡を生じ易い。従って特に、粒界に起因する層間絶縁膜の薄肉化の問題が深刻となっている。

【0021】

【発明が解決しようとする課題】

このように、従来の固体撮像素子では、電荷転送電極表面の結晶粒に起因する微細な凹凸により、酸化膜に短絡が生じ易いという問題があった。

また、短絡が生じないまでも電極内の不純物濃度や膜質が不均一であるため電極下の面内ポテンシャルが不均一となったり、隣接する電極間にかかる電界強度にばらつきが生じやすく、特性劣化の原因となっていた。

また特に微細でかつ薄型の電荷転送電極の場合、粒界に起因するゲート酸化膜の耐圧不良が深刻であった。

本発明は前記実情に鑑みてなされたもので、電極の薄型化、微細化に際しても、歩留まり低下を生じることなく、高速転送の可能な電荷転送素子を提供することを目的とする。

【0022】

また、製造が容易で信頼性の高い固体撮像素子の製造方法を提供することを目的とする。

【0023】

【課題を解決するための手段】

そこで本発明では、電荷転送電極の形成に際し、不純物ドーピングしながらアモルファスシリコン膜を形成し、これを熱処理により、多結晶化し、膜質の均一な電極を形成する。

【0024】

すなわち、本発明の固体撮像素子では、半導体基板表面に形成された光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送部とを具備した固体撮像素子において、電荷転送部の電荷転送電極が、ドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含むことを特徴とする。

【0025】

かかる構成によれば、電荷転送電極が、ドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含むように構成されているため、電極内の結晶粒径や不純物濃度が均一となり、電極下や隣接する電極間にかかる電圧が一定になり、転送不良を生じたりすることなく、薄膜化に際しても、ゲート酸化膜の消失などによる耐圧不良もなく

10

20

30

40

50

、微細化および高集積化に際しても転送特性にすぐれた固体撮像素子を提供することが可能となる。

また電極表面の凹凸が低減されるため、フォトリソ工程における乱反射も小さくなり、結果として露光精度が向上し、転送電極配線の信頼性が向上する。

【0026】

また、この電荷転送電極は、前記半導体基板表面にゲート酸化膜を介して形成されたドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含む第1層電極と、前記ゲート酸化膜上から、電極間絶縁膜を介して前記第1層電極上に乗り上げるように形成されたドーフトアモルファスシリコン膜をアニールして形成された多結晶シリコン膜を含む第2層電極とを含む2層電極構造をなすことを特徴とする。

10

【0027】

かかる構成によれば、電極間絶縁膜を薄肉化しても第1層電極および第2層電極がドーフトアモルファスシリコンの結晶化によって形成されているため不純物濃度が均一で結晶粒による凹凸がないため、電界集中もなく、短絡や転送不良を生じたりすることなく、転送特性の良好な固体撮像素子を提供することが可能となる。

【0028】

また、このドーフトアモルファスシリコン膜表面に金属シリサイド膜を形成するようにすれば、シリサイド化が均一に進行するため局部的なせり上がりが発生しにくくなり、電極間ショートを抑制することができる。ドーフトアモルファスシリコン膜の膜厚をさらに小さくしても低抵抗化をはかることができ、均一な不純物濃度を維持することができる。従ってさらに転送特性の向上をはかることが可能となる。またシリサイド化のための熱処理時に結晶化がなされるため、工数の増大もない。

20

【0029】

本発明の固体撮像素子の製造方法によれば、半導体基板表面に形成された光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送部とを具備した固体撮像素子の製造方法において、電荷転送部の電荷転送電極を形成する工程が、前記半導体基板表面に、ゲート酸化膜を介してドーフトアモルファスシリコン膜を成膜する成膜工程と、前記ドーフトアモルファスシリコン膜を熱処理により多結晶化する結晶化工程とを含むことを特徴とする。

【0030】

かかる構成によれば、電荷転送電極が、ドーフトアモルファスシリコン膜をアニールして多結晶シリコン膜を形成することにより形成されるため、ドーピング工程が不要となる上、電極内の結晶粒や不純物濃度が均一となり、電極下や隣接する電極間にかかる電圧が一定で、転送特性にすぐれた固体撮像素子を提供することが可能となる。また、工数の増大もなく容易に形成可能である。

30

【0031】

また結晶化に際しては、前記ドーフトアモルファスシリコン膜の表面を酸化する酸化工程と同時に実行されるようにすれば、工数の増大もない。

【0032】

また望ましくは、ドーフトアモルファスシリコン膜上に、金属膜を形成し、シリサイド化を行うと同時に結晶化を行うようにすれば、工数の増大なしに、低抵抗で信頼性の高い電荷転送電極を得ることが可能となる。

40

【0033】

また、さらにシリサイド化されずに残った金属膜を選択的に除去し、さらに前記金属シリサイド膜をアニールするようにすれば、これらのシリサイド化およびアニール工程で結晶化がなされるため、容易に低抵抗で信頼性の高い電荷転送電極を得ることが可能となる。

【0034】

また、この金属シリサイド膜としては、チタンシリサイドを用いるようにすれば、より低抵抗化をはかることが可能となる。

【0035】

50

さらに望ましくは、金属シリサイド膜として、コバルトシリサイドを用いるようにすれば、後続工程における熱による凝集もなく、より低抵抗のシリサイド膜を形成することが可能となる。

【0036】

また、金属シリサイド膜としては、ニッケル、パラジウム、プラチナ、タンタルのシリサイドとしてもよい。

【0037】

なおこのシリサイド化工程は、窒素雰囲気中で690から800に加熱するのがよい。また、シリサイド化されずに残った金属膜を除去した後、1stアニールが不十分であれば、800以上に加熱すれば、シリサイド膜の低抵抗をはかることが可能となる。

10

【0038】

【発明の実施の形態】

以下本発明の実施の形態について図面を参照して説明する。

(第1の実施の形態)

図1に、本発明の第1の実施の形態の固体撮像素子の概略構成を示す。図1(a)は、その光電変換部から電荷転送電極までを示す概略平面図であり、図1(b)は、図1(a)のA-A断面図である。

図1に示すように、シリコン基板1には、複数のフォトダイオード30が形成されて光電変換部を構成しており、フォトダイオードで検出した信号電荷を転送するための電荷転送電極40が、フォトダイオード30の間に蛇行形状を呈するように形成される。電荷転送電極40によって転送される信号電荷が移動する電荷転送チャネル(図示せず)は、電荷転送電極40が延在する方向と交差する方向に、やはり蛇行形状を呈するように形成される。なお、図1(a)においては、電極間絶縁膜3の内、フォトダイオード領域と電荷転送電極40との境界近傍に形成されるものの記載を省略してある。

20

【0039】

図1(b)に示すように、シリコン基板1内には、フォトダイオード30、電荷転送チャネル(図示せず)、チャネルストップ領域31、電荷読み出し領域(図示せず)が形成され、シリコン基板1表面には、絶縁膜(以下、ゲート酸化膜と記述する。)2が形成される。ゲート酸化膜2表面には、酸化シリコン膜からなる電極間絶縁膜3とドーフトアモルファスシリコンを結晶化して形成された多結晶シリコン膜4a、4bからなる電荷転送電極40が形成されている。電極間絶縁膜3は、多結晶シリコン膜4a、4bの一方、例えば多結晶シリコン膜4aの側壁から成膜されるものである。

30

【0040】

固体撮像素子の上方には、フォトダイオード30部分を除いて遮光膜50が設けられ、さらにカラーフィルタ60、マイクロレンズ(図示せず)が設けられる。また、電荷転送電極40と遮光膜50との間、および遮光膜50とカラーフィルタ60との間は、絶縁性物質が充填される。電荷転送電極40および電極間絶縁膜3を除いて従来のものと同様であるので説明を省略する。また、図1では、いわゆるハニカム構造の固体撮像素子を示しているが、正方格子型の固体撮像素子にも適用可能であることはいうまでもない。

【0041】

次に、図2を用いてこの固体撮像素子の製造工程について説明する。まず、図2(a)に示すように、n型のシリコン基板1表面に、膜厚15nmの酸化シリコン膜と、膜厚50nmの窒化シリコン膜と、膜厚10nmの酸化シリコン膜を形成し、3層構造のゲート酸化膜2を形成する。続いてこのゲート酸化膜2上に、SiH₄とPH₃との混合ガス(流量比: SiH₄:PH₃=1000:91.1、ここでPH₃は1%のN₂希釈)を反応性ガスとして用いた減圧CVD法により、膜厚0.4μmのドーフトアモルファスシリコン膜4asを形成する。このときの基板温度は500~600とする。続いて、減圧CVD法によりエッチングストップ層となる酸化シリコン膜6を形成し、そしてこの上層にレジストを厚さ0.8~1.4μmとなるように塗布する。

40

【0042】

50

そして、フォトリソグラフィにより所望のマスクを用いて露光し、現像、水洗を行い、パターン幅 $0.5 \mu\text{m}$ のレジストパターン R を形成する。

【0043】

この後、図 2 (b) に示すように、HBr と O_2 との混合ガスを用いた反応性イオンエッチングによりレジストパターン R をマスクとし、ゲート酸化膜 2 をエッチングストップとしてドーフトアモルファスシリコン膜 4 a s と酸化シリコン膜 6 とを選択的にエッチング除去したのち、レジストパターン R を剥離除去する。ここでは ECR あるいは ICP などのエッチング装置を用いるのが望ましい。

【0044】

続いて、図 2 (c) に示すように、酸素雰囲気中で $900 \sim 30$ 秒の RTA を行い、熱酸化により TEOS と O_2 との混合ガスを用いた減圧 CVD 法により膜厚 30 nm の酸化シリコン膜からなる第 2 の絶縁膜 3 a を形成する。このときドーフトアモルファスシリコン膜 4 a s は結晶化され多結晶シリコン膜 4 a となる。

【0045】

そして図 2 (d) に示すように、異方性エッチングにより、垂直方向にのみエッチングを進行させ、多結晶シリコン膜 4 a の側壁にのみ第 2 の絶縁膜 (酸化シリコン膜) 3 a を残すようにエッチングを行い、側壁絶縁膜からなる電極間絶縁膜 3 を形成する。

【0046】

次に、図 2 (e) に示すように、前記ドーフトアモルファスシリコン膜の形成工程と同様にして SiH_4 と PH_3 の混合ガスを用いた減圧 CVD 法により膜厚 $0.4 \sim 1.4 \mu\text{m}$ のドーフトアモルファスシリコン膜 4 b s を形成する。

【0047】

そして、図 2 (f) に示すように、基板表面を CMP により研磨し、さらに化学的エッチングにより、電極間絶縁膜 3 の上面が露呈するまでエッチングし、電荷転送電極となる多結晶シリコン膜 4 a およびドーフトアモルファスシリコン膜 4 b s を個々に分離する。そして $900 \sim 30$ 秒の RTA を行い、ドーフトアモルファスシリコン膜 4 b s を結晶化し多結晶シリコン膜 4 b とする。

そして、この上層に絶縁膜、遮光膜などを形成して、図 1 に示したような固体撮像素子を得る。

【0048】

この方法によれば、不純物をドーブしながらアモルファスシリコン膜を形成しこれを、後続の熱処理工程で多結晶化することによりドーフト多結晶シリコン膜とし、容易に、表面および下面が平坦で均一なドーフト多結晶シリコン膜からなる電荷転送電極を形成することが可能となる。

【0049】

また電荷転送電極の膜厚が薄い場合にも粒界に起因するゲート酸化膜の損傷もなく、ゲート酸化膜とドーフトアモルファスシリコン膜との界面も平坦で均一なものとなっている。従って転送特性の向上をはかることが可能となる。

【0050】

また、特別な熱処理工程を経ることなく、熱酸化のための加熱工程で結晶化されるため、拡散長ののびもなく微細で信頼性の高い固体撮像素子を形成することが可能となる。さらにまた、工数の低減を図ることができ、製造コストの低減と、歩留まりの向上をはかることが可能となる。

【0051】

(第 2 の実施の形態)

次に、本発明の第 2 の実施の形態について説明する。第 1 の実施の形態では、電荷転送電極の導電層をドーフトアモルファスシリコン膜を結晶化して形成した多結晶シリコン膜 1 層で形成したが、第 2 の実施の形態では、電荷転送電極の低抵抗化を図るために、表面側に金属シリサイドを含む導電膜を形成した 2 層構造としている。ここではシリサイド化と同時にアモルファスシリコン膜を結晶化し多結晶シリコン膜としたことを特徴とする。

10

20

30

40

50

【0052】

図3に、本発明の第2の実施の形態の固体撮像素子の概略構成を示す。図3は、図1(a)と対応する断面図であり、多結晶シリコン膜4a、4bの上層に、チタンシリサイド膜5sなどの導電膜が積層されている。導電膜としては、タングステン、タンタル、チタン、モリブデン、ニッケル、あるいはこれらのシリサイド、あるいはアルミニウムなどを利用してもよい。他の部分については図1の固体撮像素子と同様であるので、説明を省略する。

【0053】

図4(a)乃至(h)にその工程図を示すが、図4(a)乃至(e)の工程は、第1の実施の形態の工程図を示す図2(a)乃至(e)と同様であるので、説明を省略する。

10

【0054】

この後、図4(f)に示すように、HBrとO₂との混合ガスを用いた反応性イオンエッチングにより多結晶シリコン膜4a、ドーフトアモルファスシリコン膜4bsの表面をエッチング除去し、電極間絶縁膜3の頂部を上端面よりも低い位置まで露呈させる。そして、図4(g)に示すように、多結晶シリコン膜4a、ドーフトアモルファスシリコン膜4bsの上層に、スパッタリング法により、膜厚600~800nmのチタン又はコバルト膜5を形成する。このときの基板温度は0~500であった。このとき、表面の凹凸はなく平坦な表面となっている。

【0055】

そして900~30秒のRTAによりシリサイド化をはかるとともにドーフトアモルファスシリコンの結晶化を行う。これによりドーフトアモルファスシリコン膜は多結晶シリコン膜となる。そして多結晶シリコン膜4a、4bとチタン膜5sとの界面がシリサイド化される。

20

【0056】

続いて、図4(h)に示すように、SC-1(NH₄OH:H₂O₂:H₂O=1:1:5)ウェットエッチング(35~10分)により、電極間絶縁膜3上にシリサイド化されることなく残留するチタン膜5sを除去する。

【0057】

このようにして、多結晶シリコン膜4a、4bとチタンシリサイド膜5とからなる電荷転送電極を個々に分離する。そして、この上層に絶縁膜、遮光膜などを形成して、図1に示したような固体撮像素子を得る。なお、この場合、チタン膜5が十分な遮光効果が得られる程度の厚さとすることにより、遮光膜を省略することも可能である。

30

【0058】

(第3の実施の形態)

次に、本発明の第3の実施の形態について説明する。第1および第2の実施の形態では、ドーフトアモルファスシリコンの結晶化を酸化シリコン膜の形成工程、シリサイド化工程で実行したが、別工程として行ってもよい。多結晶シリコン膜にイオン注入して形成する場合にも、900から950~30分程度のドライブイン熱処理が必要であることからみても、別工程としても工数の増大にはならないことがわかる。

【0059】

このようにして製造が容易でかつ信頼性の高い電荷転送電極の形成が可能となる。

40

【0060】

また、前記実施の形態では、単層電極構造について説明したが、第1層電極上に第2層電極が乗り上げるような構造においても適用可能であり、結晶化のための熱処理は後で同時に実行するようにすればよいため、工数の増大なしに信頼性の高い電極を形成することが可能となる。

【0061】

(第4の実施の形態)

次に、本発明の第4の実施の形態として、2層電極構造をもつ固体撮像素子の製造方法について説明する。

50

【0062】

この固体撮像素子は、電荷転送電極の構造が2層構造となっている以外は前記第1の実施の形態の図1で説明したものと同様に形成されている。

【0063】

すなわち、図5(e)に要部断面図を示すように、所望の素子領域の形成されたシリコン基板1表面に、ゲート酸化膜2を介して配列形成される多結晶シリコン4aからなる第1層電極と、ゲート酸化膜上から前記第1層電極上に乗り上げるように形成された多結晶シリコン4bからなる第2層電極とからなる2層構造の電荷転送電極4を有し、この第1層および第2層電極の端部が側壁絶縁膜6を介して分離され、この側壁絶縁膜6から露呈する第1層および第2層電極表面に自己整合的にチタンシリサイド膜5Sを形成し、電荷転送電極の低抵抗化をはかるもので耐圧不良や短絡のない固体撮像素子を形成するようにしたことを特徴とする。

10

【0064】

なおこのゲート酸化膜は、酸化シリコン膜2aと窒化シリコン膜2bと酸化シリコン膜2cとの3層構造膜で構成される。

【0065】

そしてこの固体撮像素子は、所望の素子領域の形成されたシリコン基板1表面に、ゲート酸化膜2を介して配列形成される2層構造の電荷転送電極4が、側壁絶縁膜を有する第1層および第2層電極上にチタン膜を形成し、シリサイド化を行い、シリサイド化されずに残ったチタン膜を選択的に除去することにより、自己整合的に、金属シリサイド層を形成される。

20

【0066】

またこの電極間絶縁膜3は、第1層電極形成後にフォトリソグラフィによって形成される

【0067】

次にこの固体撮像素子の製造工程について説明する。

まず、n型のシリコン基板1表面に、膜厚15nmの酸化シリコン膜と、膜厚50nmの窒化シリコン膜と、膜厚10nmの酸化シリコン膜を形成し、3層構造のゲート酸化膜2を形成する。

【0068】

続いて、このゲート酸化膜2上に、 PH_3 を添加するとともにHeで希釈した SiH_4 を反応性ガスとして用いた減圧CVD法により、膜厚0.4 μm の第1層アモルファスシリコン膜4asを形成する。このときの基板温度は500~600とする。

30

【0069】

続いて、そしてこの上層にポジレジストを厚さ0.5~1.4 μm となるように塗布する。

【0070】

そして、フォトリソグラフィにより所望のマスクを用いて露光し、現像、水洗を行い、パターン幅0.3から数 μm のレジストパターンを形成する。

【0071】

この後、HBrと O_2 との混合ガスを用いた反応性イオンエッチングによりレジストパターンをマスクとし、ゲート酸化膜2をエッチングストップとして第1層多結晶シリコン膜を選択的にエッチング除去したのち、レジストパターンを剥離除去し、第1層電極を形成する。ここではECRあるいはICPなどのエッチング装置を用いるのが望ましい。

40

【0072】

続いて、熱酸化により第1層電極の表面に膜厚80nmの酸化シリコン膜からなる電極間絶縁膜3を形成する。

【0073】

このようにして、電極間絶縁膜3を形成する。

【0074】

次に、 PH_3 と SiH_4 ガスを用いた減圧CVD法により膜厚0.4~0.7 μm の第2

50

層アモルファスシリコン膜 4 b s を形成し、第 1 層アモルファスシリコン膜の場合と同様にフォトリソグラフィによりパターンニングし、第 2 層電極を形成する。

【 0 0 7 5 】

そして、図 5 (a) に示すように、この上層に減圧 C V D 法により酸化シリコン膜 6 を形成する。

【 0 0 7 6 】

そして、図 5 (b) に示すように、異方性エッチングにより、第 1 層及び第 2 層電極のアモルファスシリコン膜を露出させ、また第 1 層及び第 2 層電極の側壁に酸化シリコン膜 6 を残留せしめる。なおこの側壁絶縁膜の幅は、酸化シリコン膜の膜厚によって制御可能であり、酸化シリコン膜の膜厚を上げていくと側壁絶縁膜の幅も広くなり、隣接電極間の短絡マージンを広げることができる。また第 1 および第 2 の電極上の酸化シリコン膜の膜厚が 1 6 0 n m の場合、側壁絶縁膜の幅は 1 6 0 n m である。また、この熱酸化工程でドーフトアモルファスシリコン膜は多結晶シリコン膜となる。この酸化シリコン膜は減圧 C V D 法によって形成したが、熱酸化膜あるいは熱酸化膜と C V D 法によって形成した酸化シリコン膜との積層構造体でもよい。

10

【 0 0 7 7 】

そして、図 5 (c) に示すように、第 1 層および第 2 層電極を構成する多結晶シリコン膜 4 a、4 b の上層に、スパッタリング法などにより、膜厚 5 0 ~ 3 0 0 n m のチタン膜 5 を形成する。

【 0 0 7 8 】

続いて、図 5 (d) に示すように、7 6 0 ~ 9 0 秒の R T A (急速熱処理) を行い、第 1 及び第 2 層電極としての多結晶シリコン膜 4 a、4 b とチタン膜 5 との界面に同時にチタンシリサイド 5 S を形成する。なお、縮退濃度までリンをドーブした多結晶シリコンではシリサイド化のための加熱温度は 7 6 0 ~ 9 0 0 度 が最適である。このとき多結晶シリコンとチタンとの反応は第 1 および第 2 の電極上でのみ起こり、側壁絶縁膜 6 で覆われているフォトダイオード上や、絶縁膜で覆われている周辺回路上のチタンは未反応のままとなる。ただし、このチタンシリサイドは C - 4 9 結晶構造を有し、第 1 及び第 2 層電極とで構成される電荷転送電極としての比抵抗は比較的高い。

20

【 0 0 7 9 】

この後、図 5 (e) に示すように、アンモニアと過酸化水素水の混合液を用いた S C - 1 処理を行い、未反応のチタン膜を除去し、8 0 0 ~ 9 0 0 秒のアニール工程を経てチタンシリサイドの低抵抗化をはかり、多結晶シリコン膜とチタンシリサイドとの 2 層構造の電荷転送電極が形成される。

30

【 0 0 8 0 】

そしてこの上層に膜厚 1 0 0 n m の P - T E O S 膜を形成した後、膜厚 7 0 0 n m の B P S G 膜を形成し、8 5 0 度 でリフローし平坦化して絶縁膜 7 0、を得る。この後遮光膜、カラーフィルタ 5 0、マイクロレンズ 6 0 などを形成して、図 1 に示したような固体撮像素子を得る。

【 0 0 8 1 】

この方法によれば、第 1 層及び第 2 層電極を構成するドーフトアモルファスシリコン膜を、熱酸化工程およびシリサイド化工程における熱処理を利用して多結晶化を行うことができ、不純物濃度が均一でかつ結晶性の高い多結晶シリコン膜を得ることができる。

40

【 0 0 8 2 】

また、第 1 層及び第 2 層電極を構成するドーフトアモルファスシリコン膜の側壁に側壁絶縁膜を形成し、この側壁絶縁膜から露呈するドーフトアモルファスシリコン膜の表面にチタンシリサイド膜を形成しているため、耐圧不良や短絡が生じることはない。従って微細で信頼性の高い固体撮像素子を得ることが可能となる。

【 0 0 8 3 】

また、表面反射率が高く、ハレーションなどにより加工が難しい金属膜のパターンニングが不要となる。すなわち、表面反射の影響により精度が低下したりすることなく、ドーフト

50

アモルファスシリコン膜のパターンを形成すると共にエッジを側壁絶縁膜で被覆し、このパターン上でのみシリサイド化を生ぜしめ、金属シリサイド膜を選択的に形成することにより、2層構造の電荷転送電極を自己整合的に形成することができる。また2層構造の電荷転送電極を1回のシリサイド化工程で多結晶化するとともにシリサイド化しているため、高温工程の回数を少なくすることができる。従って、マスクずれもなく高精度で信頼性の高い電荷転送電極を持つ固体撮像素子を形成することが可能となる。

【0084】

さらに、フォトダイオード形成時に、シリコン面が露出した際に金属が触れると汚染の原因となるが、この例では、金属膜の形成もシリサイド化のための熱処理も1回ですむ上、RTAを用いるため短時間ですむ。従って、フォトダイオード形成後に電極形成を行うようにしても、拡散長の伸びによる接合面のずれも少なく高品質の固体撮像素子を形成することができる。従って金属イオンによるフォトダイオードの汚染を防止することができ、信頼性の向上をはかることができる。

10

【0085】

膜厚400nmのn型多結晶シリコンでは、通常シート抵抗は $20 \text{ } \Omega / \text{cm}^2$ であるが、本実施の形態では膜厚120nmのチタンをスパッタリングにより形成した場合で、1 μm 幅の転送電極で $2 \text{ } \Omega / \text{cm}^2$ と大幅に抵抗の低減をはかることができた。

【0086】

本実施の形態のハニカムCCDにおいては、全画素読み出し方式であっても転送電極は2層電極構造で構成することができ、シリサイド層が他の位相の転送電極にさえぎられることなく電極の長手方向に沿って連続的に形成することができる。従って転送電極の長手方向の全長にわたって低抵抗化することができる。また転送電極は一様にシリサイド化されているため、電極材料の仕事関数の変化による電荷転送路でのポテンシャル変動が発生せず、シリサイド化されていない部分での電極の抵抗上昇を生じることがない。

20

【0087】

なお、前記実施の形態では、ドーブアモルファスシリコンから一旦760 \sim 90秒程度のRTAによりC49構造にし、SC-1処理を行い、不要部のチタン膜を除去した後、800 \sim 90秒程度の熱処理を行いC54構造にして低抵抗化するというプロセスを用いたが、シリサイド化のための熱処理温度を800 \sim とし一挙にC54構造のチタンシリサイド膜を形成してもよい。このようにして形成されたチタンシリサイド膜は安定で低抵抗

30

（比抵抗： $15 \text{ } \Omega \cdot \text{cm}$ ）である。

【0088】

また、チタンシリサイドの凝集反応による転送電極の上昇はみられなかった。これは高温長時間の熱処理工程なしに形成されるためであると考えられる。

【0089】

また、前記実施の形態では第1層および第2層電極の端部に側壁絶縁膜を形成し、この側壁絶縁膜から露呈する第1層および第2層電極表面にのみ選択的に、シリサイド化を行うようにしているため、シリサイド化のための熱処理温度を800 \sim とし一挙にC54構造のチタンシリサイド膜を形成しても、側壁絶縁膜の存在により、電極間の短絡もなく高信頼性を維持することができる。

40

【0090】

さらにまた、前記実施の形態では、P-TEOS膜を形成した後、続いてBPSG膜を形成したが、BPSG膜の形成に先立ち、遮光膜としてのタングステン膜を形成してもよい。

【0091】

なおここで用いる金属シリサイド膜としては、チタンシリサイドのほか、タンタル、タングステン、モリブデン、ニッケル、コバルト、白金のシリサイドなどが適用可能である。またこれらの金属シリサイドの上層にさらにこれらチタン、タンタル、タングステン、モリブデン、ニッケル、コバルト、白金の窒化物、合金、化合物、複合物を形成してもよい。

50

【 0 0 9 2 】

なお、本実施の形態は垂直転送電極、水平転送電極ともに適用可能である。

【 0 0 9 3 】

また、前記実施の形態では、固体撮像素子の電荷転送電極をドーフトアモルファスシリコンの結晶化によって得られる多結晶シリコン膜で形成したが、これに限定されることなく配線、あるいはM O S F E Tのゲート電極などにも適用可能である。

【 0 0 9 4 】

【 発明の効果 】

以上説明してきたように、本発明によれば、電極内の結晶粒や不純物濃度が均一となり、電極下や隣接する電極間にかかる電圧が一定になり、転送特性の高い固体撮像素子を提供することが可能となる。 10

【 0 0 9 5 】

また、表面に凹凸がなく平坦な多結晶シリコン膜を得ることができるため、多結晶シリコン膜として成膜した多結晶シリコン膜を用いた場合に比べてフォトリソ工程における乱反射も小さく、露光精度の向上をはかることができ、転送電極配線の信頼性の向上をはかることが可能となる。

【 0 0 9 6 】

さらに電荷転送電極の厚さを薄くして、光電変換部の受光効率を向上させるとともに、電荷転送電極間の電氣的耐圧を劣化させることなく、高速かつ高感度の転送が可能で低消費電力の固体撮像素子を提供することが可能となる。また、電荷転送電極の低抵抗化により電極の高さをさらに低くすることができ、かつ表面の平坦化を図ることができるため、色むらなどの段差に起因する光学特性不良を低減することが可能となる。さらに、高速転送が可能となるためスミアなどの光学特性を改善することができ、高品質で信頼性の高いC Dを得ることが可能となる。 20

【 0 0 9 7 】

また、本発明の固体撮像素子の製造方法によれば、工数の増大なしに製造が容易で信頼性の高い固体撮像素子の製造方法を提供することが可能となる。

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 の実施の形態の固体撮像素子の概略構成を示す図である。

【 図 2 】 本発明の第 1 の実施の形態の固体撮像素子の製造工程を示す図である。 30

【 図 3 】 本発明の第 2 の実施の形態の固体撮像素子の概略構成を示す図である。

【 図 4 】 本発明の第 2 の実施の形態の固体撮像素子の製造工程を示す図である。

【 図 5 】 本発明の第 4 の実施の形態の固体撮像素子の製造工程を示す図である。

【 符号の説明 】

1 . . . シリコン基板

2 . . . 第 1 の絶縁膜 (ゲート酸化膜)

3 a . . . 第 2 の絶縁膜 (酸化シリコン膜)

3 . . . 電極間絶縁膜

4 a s、4 b s . . . ドーフトアモルファスシリコン膜

4 a、4 b . . . 多結晶シリコン膜 40

5 S . . . チタン膜

5 . . . チタンシリサイド

6 . . . 酸化シリコン膜

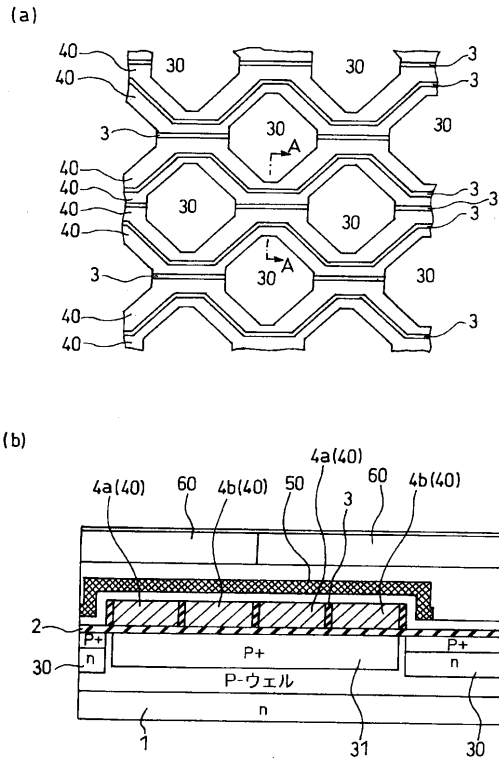
3 0 . . . フォトダイオード

3 1 . . . チャネルストップ領域

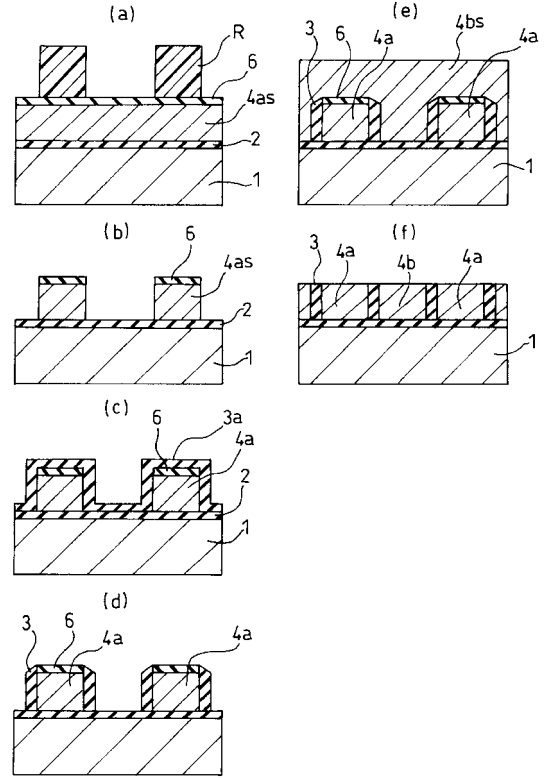
4 0 . . . 電荷転送電極

5 0 . . . 遮光膜

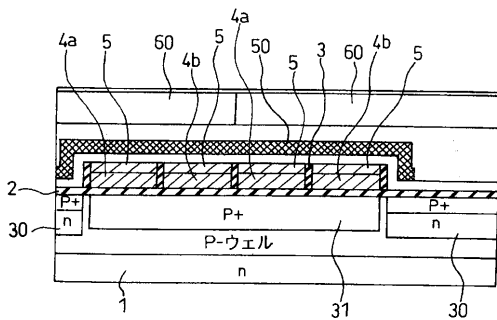
【 図 1 】



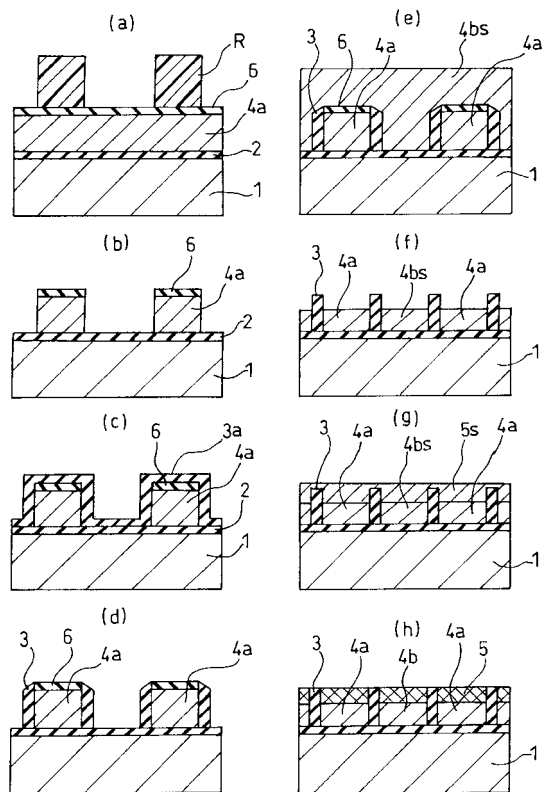
【 図 2 】



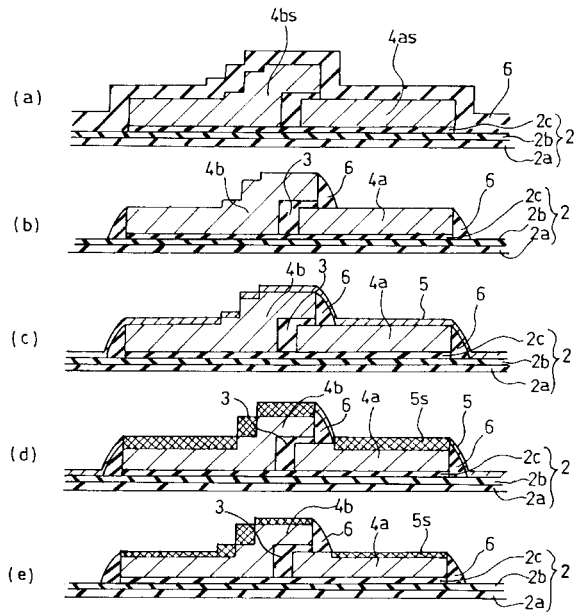
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(74)代理人 100090343

弁理士 濱田 百合子

(72)発明者 百瀬 孝明

宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内

(72)発明者 斎藤 牧

宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内

(72)発明者 郡山 秀樹

宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内

Fターム(参考) 4M104 AA01 BB01 BB36 BB37 CC05 DD04 DD37 DD43 DD55 DD64

DD65 DD72 DD78 DD80 DD84 FF13 FF14 GG05 GG17 HH12

HH14 HH16

4M118 AA01 AA03 AA05 AA10 AB01 BA13 CA03 CA20 DA13 DA19

DA20 DA28 FA06 FA26 GB03 GC07 GD04