



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I601312 B

(45)公告日：中華民國 106 (2017) 年 10 月 01 日

(21)申請案號：101115742

(22)申請日：中華民國 101 (2012) 年 05 月 03 日

(51)Int. Cl. : **H01L33/40 (2010.01)**

(30)優先權：2011/05/25 德國

10 2011 102 376.7

2011/08/10 德國

10 2011 109 942.9

(71)申請人：歐司朗光電半導體公司 (德國) OSRAM OPTO SEMICONDUCTORS GMBH (DE)  
德國(72)發明人：馬特 馬克 MAUTE, MARKUS (DE)；恩葛爾 卡爾 ENGL, KARL (DE)；特格爾  
塞巴斯蒂安 TAEGER, SEBASTIAN (DE)；渥爾特 羅伯特 WALTER, ROBERT  
(DE)；施托克爾 瓊內司 STOCKER, JOHANNES (DE)

(74)代理人：陳昭誠

(56)參考文獻：

TW 200903863

TW 200945635A1

審查人員：徐孝倫

申請專利範圍項數：13 項 圖式數：3 共 21 頁

(54)名稱

光電半導體晶片

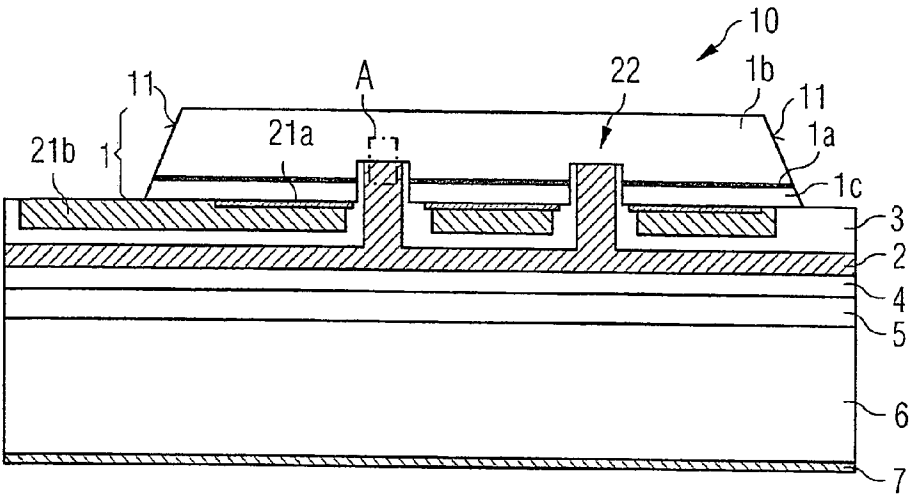
OPTOELECTRONIC SEMICONDUCTOR CHIP

(57)摘要

本發明提供一種光電半導體晶片(10)，包括半導體材料之半導體本體(1)、p-接觸層(21a)及n-接觸層(2)。該半導體本體(1)包括主動層(1a)，係有意用於產生輻射。該半導體本體包括該p-側(1c)及n-側(1b)，在兩者之間配置有該主動層(1a)。該p-接觸層(21a)係有意用於該p-側(1c)之電性接觸。該n-接觸層(2)係有意用於該n-側(1b)之電性接觸。該n-接觸層(2)含有TCO層(2a)及鏡面層(2b)，其中，該TCO層(2a)係配置在該半導體本體(1)之該n-側(1b)及該鏡面層(2b)之間。

An optoelectronic semiconductor chip (10) is provided, which comprises a semiconductor body (1) of semiconductor material, a p-contact layer (21a) and an n-contact layer (2). The semiconductor body (1) comprises an active layer (1a) intended for generating radiation. The semiconductor body comprises a p-side (1c) and an n-side (1b), between which the active layer (1a) is arranged. The p-contact layer (21a) is intended for electrical contacting of the p-side (1c). The n-contact layer (2) is intended for electrical contacting of the n-side (1b). The n-contact layer (2) contains a TCO layer (2a) and a mirror layer (2b), wherein the TCO-layer (2a) is arranged between the n-side (1b) of the semiconductor body (1) and the mirror layer (2b).

指定代表圖：



第1圖

符號簡單說明：

- 1 . . . 半導體本體
- 1a . . . 主動層
- 1b . . . n-側
- 1c . . . p-側
- 2 . . . n-接觸層
- 3 . . . 電性絕緣層
- 4 . . . 阻障層
- 5 . . . 銲接層
- 6 . . . 載體
- 7 . . . 電性連接層
- 10 . . . 半導體晶片
- 11 . . . 傾斜側面
- 22 . . . 洞
- 21a . . . p-接觸層
- 21b . . . 電流分佈層
- A . . . 部份

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101115742

※申請日：101/05/03

※IPC 分類：H01L 33/40 (2010.01)

## 一、發明名稱：(中文/英文)

光電半導體晶片

OPTOELECTRONIC SEMICONDUCTOR CHIP

## 二、中文發明摘要：

本發明提供一種光電半導體晶片(10)，包括半導體材料之半導體本體(1)、p-接觸層(21a)及 n-接觸層(2)。該半導體本體(1)包括主動層(1a)，係有意用於產生輻射。該半導體本體包括該 p-側(1c)及 n-側(1b)，在兩者之間配置有該主動層(1a)。該 p-接觸層(21a)係有意用於該 p-側(1c)之電性接觸。該 n-接觸層(2)係有意用於該 n-側(1b)之電性接觸。該 n-接觸層(2)含有 TCO 層(2a)及鏡面層(2b)，其中，該 TCO 層(2a)係配置在該半導體本體(1)之該 n-側(1b)及該鏡面層(2b)之間。

## 三、英文發明摘要：

An optoelectronic semiconductor chip (10) is provided, which comprises a semiconductor body (1) of semiconductor material, a p-contact layer (21a) and an n-contact layer (2). The semiconductor body (1) comprises an active layer (1a) intended for generating radiation. The semiconductor body comprises a p-side (1c) and an n-side (1b), between which the active layer (1a) is arranged. The p-contact layer (21a) is intended for electrical contacting of the p-side (1c). The n-contact layer (2) is intended for electrical contacting of the n-side (1b). The n-contact layer (2) contains a TCO layer (2a) and a mirror layer (2b), wherein the TCO-layer (2a) is arranged between the n-side (1b) of the semiconductor body (1) and the mirror layer (2b).

## 四、指定代表圖：

(一)本案指定代表圖為：第 ( 1 ) 圖。

(二)本代表圖之元件符號簡單說明：

|     |       |
|-----|-------|
| 1   | 半導體本體 |
| 1a  | 主動層   |
| 1b  | n-側   |
| 1c  | p-側   |
| 2   | n-接觸層 |
| 3   | 電性絕緣層 |
| 4   | 阻障層   |
| 5   | 鐳接層   |
| 6   | 載體    |
| 7   | 電性連接層 |
| 10  | 半導體晶片 |
| 11  | 傾斜側面  |
| 22  | 洞     |
| 21a | p-接觸層 |
| 21b | 電流分佈層 |
| A   | 部份    |

## 五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無化學式。

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係有關於包括半導體本體、p-接觸層及 n-接觸層之光電半導體晶片。

### 【先前技術】

用於如 GaN 類半導體本體之 n-接觸層在傳統上包括鈦層及鋪設於鈦層之銀層。此種 n-接觸層允許達成良好的電子及光學特性。然而，為了良好光學特性，該等 n-接觸層需要有厚度少於 0.5 nm 的極薄鈦層。這樣的鈦層係非常難以製造且受到許多處理變化。

此外，雖然鈦對於 n-GaN 表現出良好的電性接觸，但鈦具有相當差的反射率，致使該半導體本體發出的光不利被該 n-接觸層之鈦層吸收。相較之下，銀係可見光譜範圍輻射之良好的反射者，但不利地表現出對 n-摻雜 GaN 不適宜的高接觸阻抗。此外，鈦以及鈦與銀之組合表現出相異的物理特性，其可能不利於半導體晶片。舉例而言，鈦係高反應性且易於氧化，其可能因為接觸阻抗之增加而導致不良的導電阻障(conductive electronic barrier)。

### 【發明內容】

本發明之目的係提供避免上述缺點的光電半導體晶片，藉以有利地製造具有同時表現出改善的電子及光學特性之 n-接觸層的半導體晶片。

此目的係由具有申請專利範圍第 1 項所述特徵之光電半導體晶片所達成。該半導體晶片之有利的進一步的發展

構成附屬項之標的。

於一個具體實施例中，該光電半導體晶片包括半導體材料之半導體本體、p-接觸層及 n-接觸層。該半導體本體包括主動層，係有意用於產生輻射。該半導體本體復包括 p-側及 n-側，在這兩者之間配置有該主動層。該 p-接觸層係有意用於該半導體本體之 p-側之電性接觸，該 n-接觸層係有意用於該半導體本體之 n-側之電性接觸。該 n-接觸層包括透明導電氧化物(TCO)層及鏡面層，該 TCO 層配置在該半導體本體之 n-側及該鏡面層之間。

透明導電氧化物係透明之導電材料，如標準金屬氧化物，諸如舉例而言氧化鋅、氧化錫、氧化鎘、氧化鈦、氧化銦、銦錫氧化物(ITO)、鋁鋅氧化物(AZO)、鋁銦鋅氧化物(ATO)、銦鋅氧化物(IZO)、鎵鋅氧化物(GZO)或鎵錫氧化物(GTO)。除了二元金屬氧化化合物，諸如舉例而言  $\text{ZnO}$ 、 $\text{SnO}_2$  或  $\text{In}_2\text{O}_3$  以外，該 TCO 群組亦包含三元金屬氧化化合物，諸如舉例而言  $\text{Zn}_2\text{SnO}_4$ 、 $\text{CdSnO}_3$ 、 $\text{ZnSnO}_3$ 、 $\text{MgIn}_2\text{O}_4$ 、 $\text{GaInO}_3$ 、 $\text{Zn}_2\text{In}_2\text{O}_5$  或  $\text{In}_4\text{Sn}_3\text{O}_{12}$  或不同透明導電氧化物之混合物。此外，TCO 無需對應於計量化學組成且亦可能為有 p-或 n-摻雜者。

N-側應被理解為尤指該半導體本體層之 n-摻雜側。相同的，p-側應被理解為是指該半導體本體層之 p-摻雜側。

在本半導體晶片中，係以透明導電氧化物層替換傳統上使用之鈦層。在本例中，相較於迄今使用之鈦層，該 TCO 層可能表現出明顯較大的厚度。與傳統上使用之鈦層相比，該等 TCO 層明顯易於控制，良好黏著且與該半導體材

料之半導體本體有良好電性接觸。此外，該等 TCO 層明顯反應性低且因此較不易於氧化。

藉由包括 TCO 層之 n-接觸層，尤指與配置在該 TCO 層遠離該半導體本體側上的該接觸層之高反射鏡面層(諸如銀層)結合的情況之下，其可能在該 n-接觸層及該半導體本體之間製造高反射歐姆接觸。此等 n-接觸層係易於製造，在製造期間易於控制，表現出較低的接觸阻抗，反應性較低，並且因為穩定的接觸阻抗而能有高產率。由於該 TCO 層在該可見光譜範圍輻射的透明度，由該半導體晶片發出的輻射係有利地不被該 n-接觸層吸收，因而可增進輻射效率。

關於材料而言，該鏡面層係方便地組構成使該鏡面層對於在該半導體晶片之操作期間由該主動層發射的輻射、或對於將被該主動層檢測到之輻射表現出高反射率，具體而言反射率至少為 60%，較佳為至少 80%。具體而言，金屬鏡面層係為特別合適者。

於一個較佳具體實施例，該鏡面層含有銀。特別為該鏡面層可由銀或由含銀合金組成。銀在可見及紫外光譜範圍表現出高反射率。可用其他的材料替代，舉例而言，鋁、銦、鈮、鎳或鉻。譬如金係適合用於紅外光譜範圍。

該半導體晶片較佳為光電半導體晶片，該半導體晶片允許將電能轉換成例如定值或脈衝之發光，譬如用於資料傳遞，反之亦然。該光電半導體晶片係例如為輻射-發射半導體晶片。該半導體晶片係較佳為 LED，特佳為薄膜 LED。

對本發明之目的而言，若在其製造期間，LED 視同於薄膜 LED，有磊晶半導體本體生長於其上的生長基板較佳為已完全分離。

該半導體本體之主動層較佳為含有用於輻射產生之 pn-接面、雙異質結構(double heterostructure)、單量子井結構(SQW)或多量子井結構(MQW)。本說明書中之術語“量子井結構”並未具有任何相關於量子維度之意義。其尤其涵蓋量子井、量子線及量子點及任何這些結構之組合。

該半導體本體，具體而言為該主動層，較佳含有第 III/V 族半導體材料。第 III/V 族半導體材料係尤適合用於產生紫外光、可見光至紅外光光譜範圍輻射。該半導體本體包括彼此磊晶沉積之複數個半導體層，其中配置有主動層。該半導體本體層舉例而言係生長在生長基板上。在此例中，該主動層分隔該半導體本體之 p-摻雜側與該半導體本體之 n-摻雜側。

於進一步的發展中，該 p-接觸層及該 n-接觸層係配置在該半導體本體之相同側上。舉例而言，該 p-接觸層及該 n-接觸層係配置在該半導體本體之 p-側上。在此例中，該半導體晶片相對於該等接觸層之側較佳為作為該半導體晶片所產生輻射之輻射出口側。由該主動層產生之輻射有大量比例在該半導體晶片外之輻射出口側上耦合。

因而，該半導體晶片較佳為表現出單側接觸(one-sided contacting)，致使該輻射出口側係無接觸結構及接觸層。以此方法，在該半導體晶片之輻射出口側上

有利地防止吸收程序，致使可有利地減少遮避效應 (shading effect) 及效率損失。

於一個進一步的發展中，該 p-接觸層直接鄰接該半導體本體之 p-側，該 n-接觸層配置在該 p-接觸層遠離該半導體本體之側上。電性絕緣層係配置在該 p-接觸層及該 n-接觸層之間。因而，該 n-接觸層及該 p-接觸層彼此電性絕緣，以防止在該等接觸層之間的短路。

在本例中有下列安置：n-接觸層，電性絕緣層，p-接觸層及半導體本體。在此例中，該等層係垂直地配置在他層之上。

舉例而言，該電性絕緣層係於空間及電性上完全分隔該 p-接觸層及該 n-接觸層之鈍化層。因而該 p-接觸層及該 n-接觸層在任何一點皆無直接接觸。

於進一步的發展中，該 n-接觸層藉由洞穿過該 p-接觸層及半導體本體之 p-側至 n-側。該 p-接觸層及該 p-側因此包括有供該 n-接觸層延伸之洞。該洞在此例中穿過該主動層，致使該 n-接觸層延伸至該半導體本體之 n-側。因而該洞亦穿過該 p-側及該主動層至該 n-側，該洞額外地突出至該 n-側及較佳為在此結束。

在側邊區域處，該洞包括該電性絕緣層，用以電性絕緣該 n-接觸層與該 p-接觸層及該半導體本體之 p-側。

因此，該 p-接觸層係直接配置在該半導體本體之 p-側上並且提供該 p-側直接的電性接觸。該 n-接觸層係配置成與該半導體本體間隔開來。該間距係藉由該 p-接觸層及

該電性絕緣層產生。該半導體本體之 n-側可透過該洞藉由該 n-接觸層電性接觸。

該半導體晶片亦可包括複數個洞，每個該 n-接觸層皆穿過洞。在此例中，該等洞彼此間隔。該等洞係配置成使該半導體本體之 n-側提供有最大的均勻電流，以保證在該主動層中產生均勻的輻射。

於進一步的發展中，該 n-接觸層含有銀層，該 n-接觸層之 TCO 層係配置在該半導體本體之 n-側及該 n-接觸層之銀層之間。因此，該 n-接觸層由兩層組成，銀層及 TCO 層。在此，在可見光譜範圍輻射為良好反射者之銀層形成該鏡面層。相對於該半導體本體之半導體材料，該銀層之高接觸阻抗可藉由該 TCO 層手段改善，而達到該 n-接觸層之高反射歐姆接觸。

舉例而言，該鏡面層係配置在電性絕緣層遠離該半導體本體之側上及配置在該洞中。在此例中，該 TCO 層分隔該鏡面層(尤指該銀層)與該半導體本體，亦即，該 TCO 層係配置在鏡面層(尤指銀層)以及半導體本體之間。具體而言，該 TCO 層直接鄰接該半導體材料及該鏡面層(尤指該銀層)。

於進一步的發展中，該鏡面層(尤指銀層)穿過該洞而該 TCO 層配置在該鏡面層上方。因此，該鏡面層(尤指銀層)以及半導體材料之間無直接接觸，因為該 TCO 層係配置在兩者中間。在此例中，該 TCO 層封閉該洞。

於一個進一步的發展中，該 TCO 層含有 ZnO(氧化鋅)

或  $\text{SnO}$ (氧化錫)。該 TCO 層可額外地與其他金屬或與其他金屬混合物結合，譬如鋁、鎳及/或銦。舉例而言，可能使用鋁鋅氧化物、鋁錫氧化物、鎳錫氧化物、鎳鋅氧化物、銦錫氧化物或銦鋅氧化物。這些材料以在可見光譜範圍中的低吸收度及因此該可見光譜範圍輻射的高透明度而聞名。此外，這些材料對於該半導體材料表現出低接觸阻抗，致使產生良好的歐姆接觸。

於進一步的發展中，該 TCO 層表現出大於 0.5 nm 之厚度，較佳地，該 TCO 層表現出在 15 nm 及 25 nm 的範圍之間且包含端點的厚度。在此種厚度範圍中的接觸層在製造期間有利地只受到些微的加工變化。此外，此種厚度之層實際上因為可控制之製造而容易重現。

於進一步的發展中，該半導體本體包括傾斜側面。該半導體本體係配置在載體上，譬如，與該載體距離逐漸減少之半導體本體之側向範圍。舉例而言，在該載體之側向範圍及該傾斜側面之間的角度為  $45^\circ$ 。

該傾斜側面有利地使減少該主動層發射之輻射的該側面處之全反射效應成為可能，致使該半導體晶片之外耦合效應有利地增加。

於進一步的發展中，該半導體本體係以 GaN 為基礎。N-摻雜 GaN 表現出與 TCO 良好的電性接觸，其可能在由 TCO 及銀之組合組成之 n-接觸層及該 GaN 半導體本體之間製造高反射歐姆接觸。

### 【實施方式】

第 3 圖係顯示依據先前技術之半導體晶片之一部份的剖面。該部份具體而言顯示該半導體晶片之 n-接觸。該半導體晶片包括由半導體層形成的 n-側 1b。使用 n-接觸層 2b、2c 以用於接觸該半導體晶片之 n-側。該 n-接觸層係由銀層 2b 及鈦層 2c 所組成，該鈦層 2c 配置在該半導體晶片之 n-側 1b 及銀層 2b 之間，因此該銀層 2b 不直接與該半導體晶片之 n-側接觸。該鈦層 2c 與該半導體晶片之 n-側 1b 有良好的電性接觸。然而，該等鈦層 2c 表現出對可見光譜範圍輻射不良的反射率，致使該輻射至少部份地被該鈦層吸收，其不利地導致輻射效率的損失。此外，該鈦層 2c 係不利地反應性高及易於氧化。

該銀層 2b 係該可見光譜範圍輻射的良好的反射者，但表現出與該半導體晶片之 n-側 1b 不適宜的高接觸阻抗。

傳統上該鈦層 2c 因為其吸收特性而製得非常薄。舉例而言，此種鈦層 2c 表現出至多 0.5nm 之厚度。

此等傳統上使用的 n-接觸層包括鈦層 2c 及銀層 2b，因此表現出數種缺點，諸如舉例而言吸收效果，不利的氧化感受性及不適宜的接觸阻抗。

為了製造避免這些缺點的 n-接觸層，以 TCO 層替換傳統上使用之鈦層。後方配置有銀層的 TCO 層係同時表現出低吸收度及在可見光譜範圍輻射的良好的反射率。此外，相較於傳統的鈦層，此等 TCO 層可能明顯受到較好的控制、良好黏著、製造良好的電性接觸以及顯著的低反應性。

第 1 圖顯示穿過包括半導體本體 1 之半導體晶片 10 之

示意剖面。該半導體本體 1 包括 n-側 1b、p-側 1c 及主動層 1a，該主動層 1a 係配置在 n-側 1b 及 p-側 1c 之間。該半導體本體係較佳為以 GaN 為基礎。該半導體本體 1，舉例而言為輻射-發射半導體晶片，較佳為 LED，特佳為薄膜 LED。

該半導體本體 1 包括傾斜側面 11。傾斜側面具體而言可理解為架構在對該半導體本體之層的側向範圍在 0 及 90° 的角度之間的側面。該角度較佳為在 45° 及 90° 之間，因為全反射效應降低，故該傾斜側面 11 可有利地改善藉由該主動層發射的輻射的外耦合效應。

該半導體本體 1 包括用為 p-接觸之 p-接觸層 21a，及用為 n-接觸之 n-接觸層 2。該 p-接觸層 21a 係有意用於該半導體本體 1 之 p-側 1c 之電性接觸。該 n-接觸層 2 係有意用於該半導體本體 1 之 n-側 1b 之電性接觸。

在本例示具體實施例中，該 p-接觸層 21a 及該 n-接觸層 2 係配置在該半導體本體 1 之相同側上。尤其，該等接觸層 21a、2 係配置在該半導體本體 1 之 p-側 1c 上。該 p-接觸層 21a 在此例中直接鄰接該半導體本體 1 之 p-側 1c。電流分佈層 21b 可配置在該 p-接觸層 21a 遠離該半導體本體 1 之側上，該電流分佈層允許在該半導體本體 1 之 p-側 1c 上均勻的電流載流量及電流分佈。

電性絕緣層 3 係配置在該 p-接觸層 21a 及該電流分佈層 21b 遠離該半導體本體 1 之側上。該電性絕緣層舉例而言係鈍化層。該 n-接觸層 2 係配置在該電性絕緣層 3 遠離

該 p-接觸層 21a 之側上。在此，該電性絕緣層 3 完全分隔該 p-接觸層 21a 與該 n-接觸層 2。因此，該電性絕緣層 3 配置在 p-接觸層 21a 及 n-接觸層 2 之間。

該 n-接觸層 2 藉由讓洞 22 穿過該 p-接觸層 21a 及該半導體本體 1 之 p-側 1c 至該半導體晶片之 n-側 1b。在此，該洞 22 延伸穿過該 p-接觸層 21a、該 p-側 1c 及該主動層 1a 並且結束在該半導體本體 1 之 n-側 1b。藉由該洞 22 完全鑽透該 n-接觸層 21a、該 p-側 1c 及該主動層 1a。

該半導體晶片 10 亦可能包括複數個洞 22，依據所欲之電流輸入而配置在該半導體本體 1 之 n-側上。

該 n-接觸層 2 含有銀層形式的鏡面層及 TCO 層，該銀層配置在該電性絕緣層 3 遠離該 p-接觸層 21a 之側及在該一個或多個洞 22 中。該 n-接觸層 2 之 TCO 層係配置在該銀層及該半導體本體 1 之 n-側 1b 之半導體材料之間。具體而言，該 TCO 層係配置在該洞 22 上。

為求清楚，該 TCO 層未顯示於第 1 圖中。然而，該 n-接觸層 2 至該半導體本體 1 之 n-側之 n-接觸係顯示及細部解釋於第 2 圖中。

為了電性絕緣之目的，該一個或多個洞 22 夾襯有該電性絕緣層 3，致使該 n-接觸層 2 及該 p-接觸層 21a 及該 p-側 1c 不直接與彼此接觸，亦不於任意點與彼此有電性接觸。

因而該半導體晶片 1 之電性接觸在該半導體本體 1 之 p-側單一側進行。在相對於該半導體本體 1 之 p-側 1c 之

側，形成輻射出口側，藉由該主動層發射之輻射透過該側以在該半導體晶片 10 外大量耦合。在該 n-接觸層 2 遠離該半導體本體 1 之側係配置有阻障層 4，防止在該半導體晶片 10 各別層之間的離子擴散。

在該阻障層 4 遠離該 n-接觸層 2 之側上係配置有銲接層 5，藉由該銲接層 5 將該半導體晶片 10 鋪設及固定至載體 6。在其遠離該半導體本體 1 之側上，該載體 6 包括電性連接層 7，可透過該層與該 n-接觸層 2 產生電性連接。

標示於該第 1 圖之例示具體實施例中的部份 A 係以放大之尺度顯示於第 2 圖中。具體而言，第 2 圖顯示在該半導體本體 1 之 n-側 1b 及 n-接觸層 2 之間的電性連接。該部份係座落在該洞 22 之區域中。

在該半導體本體 1 之 n-側 1b 及該 n-接觸層 2 之間之 N-接觸係透過該 TCO 層 2a 產生。因而，該 n-接觸層 2 由該銀層 2b 及該 TCO 層 2a 組成，其中，該銀層 2b 不直接與該半導體材料接觸。該 TCO 層 2a 係配置在該銀層 2b 及該 n-側 1b 之半導體材料之間。

舉例而言，該 TCO 層 2a 包括 ZnO 或 IT0。或者此外，可用譬如氧化錫、鋁鋅氧化物、鋁錫氧化物、鎳錫氧化物、鎳鋅氧化物或銦鋅氧化物。在此例中，該 TCO 層 2a 之厚度大於 0.5 nm。該 TCO 層 2a 之厚度 D 較佳為在 15 nm 及 25 nm 的範圍(包含端點)，舉例而言 20 nm。

因而，傳統上使用之具有厚度最多為 0.5 nm 的薄鈦層，以明顯較厚的透明導電氧化物層替換，與配置在後的

銀層一起允許得到改善之反射率及改善之歐姆接觸。此等厚 TCO 層相較於傳統上使用之薄鈦層可明顯受到較好的控制。此外，該 TCO 層相較於傳統的鈦層，有利地具有良好黏著，製造良好的電性接觸及顯著的低反應性。

藉由上述且由銀層及 TCO 層組成之 n-接觸層，可能有利地確保在該半導體晶片之 n-側上之高反射歐姆接觸。

不同於揭示之例示具體實施例，不同材料組成之鏡面層亦可能用於替代該銀層 3b。具體而言，金屬鏡面層可能較佳為含有與該鏡面層有關在前所述的其中一種材料或由此種材料組成。

此外，上揭之 n-接觸層亦適合於接觸不同幾何構形的半導體晶片之 n-側。舉例而言，該半導體晶片可能採用該 p-接觸層及該 n-接觸層係配置在該主動層之相對側上之半導體晶片的形式。此種半導體晶片可能具體而言採用薄膜半導體晶片或有生長基板之半導體晶片之形式。

本發明並未侷限於本說明書所述的示範實施例。相反地，本發明涵蓋任何新穎的特徵以及特徵的任何組合，尤其包含本說明書隨附申請專利範圍的技術特徵的任何組合，即便此特徵或此組合本身並未於該申請專利範圍或者示範實施例中明確指出。

### 【圖式簡單說明】

上述實施例結合圖式第 1 至 3 圖揭露本發明的進一步優點與較佳實施例以及進一步發展，其中：

第 1 圖顯示半導體晶片之例示具體實施例之示意剖面

圖；

第 2 圖係依據該第 1 圖例示具體實施例之部份半導體晶片之示意表示圖；以及

第 3 圖係依據先前技術之部份該 n-接觸層之示意表示圖。

於圖中各情況相同或動作相同的組成部分係提供相同的元件符號。例示之組成部分以及組成部分之間彼此的大小關係應不被視為真實的比例。於示範實施例及圖式中，於各種情況下，相同或相同作用的零件可配置有相同的元件符號。所描繪的元件及其尺寸比例原則上並非依據實際比例，而個別元件(例如：層、組件、結構性元件及區域)可能以誇張的厚度或大小描繪，從而更利於說明這些元件及/或使這些元件更易於了解。

#### 【主要元件符號說明】

|    |       |
|----|-------|
| 1  | 半導體本體 |
| 1a | 主動層   |
| 1b | n-側   |
| 1c | p-側   |
| 2  | n-接觸層 |
| 2a | TCO 層 |
| 2b | 銀層    |
| 2c | 鈦層    |
| 3  | 電性絕緣層 |
| 4  | 阻障層   |

|     |       |
|-----|-------|
| 5   | 銲接層   |
| 6   | 載體    |
| 7   | 電性連接層 |
| 10  | 半導體晶片 |
| 11  | 傾斜側面  |
| 22  | 洞     |
| 21a | p-接觸層 |
| 21b | 電流分佈層 |
| A   | 部份    |
| D   | 厚度    |

## 七、申請專利範圍：

1. 一種光電半導體晶片(10)，包括半導體材料之半導體本體(1)、p-接觸層(21a)及n-接觸層(2)，其中：

該半導體本體(1)包括主動層(1a)，係有意用於產生輻射；

該半導體本體(1)包括 p-側(1c)及 n-側(1b)，該兩者間係配置有該主動層(1a)；

該 p-接觸層(21a)係有意用於該半導體本體(1)之該 p-側(1c)之電性接觸；

該 n-接觸層(2)係有意用於該半導體本體(1)之該 n-側(1b)之電性接觸；以及

該 n-接觸層(2)含有 TCO 層(2a)及鏡面層(2b)，其中，該 TCO 層(2a)係配置於該半導體本體(1)之該 n-側(1b)及該鏡面層(2b)之間。

2. 如申請專利範圍第 1 項所述之光電半導體晶片，其中，

該鏡面層(2b)含有銀。

3. 如申請專利範圍第 1 項所述之光電半導體晶片，其中，

該 p-接觸層(21a)及該 n-接觸層(2)係配置在該半導體本體(1)之相同側上。

4. 如申請專利範圍第 3 項所述之光電半導體晶片，其中，

該 p-接觸層(21a)直接鄰接該半導體本體(1)之該 p-側(1c)；

該 n-接觸層(2)係配置在該 p-接觸層(21a)遠離該半導體本體(1)之側上；以及

電性絕緣層(3)係配置在該 p-接觸層(21a)及該 n-接觸層(2)之間。

5. 如申請專利範圍第 3 項所述之光電半導體晶片，其中，  
該 n-接觸層(2)係藉由洞(22)穿過該 p-接觸層(21a)及該半導體本體(1)之該 p-側(1c)至該 n-側(1b)。
6. 如申請專利範圍第 5 項所述之光電半導體晶片，其中，  
該鏡面層(2b)穿過該洞(22)；以及  
該 TCO 層(2a)係配置在該洞(22)上方。
7. 如申請專利範圍第 1 至 6 項中任一項所述之光電半導體晶片，其中，  
該 TCO 層(2a)含有 ZnO 或 ITO。
8. 如申請專利範圍第 1 至 6 項中任一項所述之光電半導體晶片，其中，  
該 TCO 層(2a)表現出大於 0.5 nm 之厚度。
9. 如申請專利範圍第 8 項所述之光電半導體晶片，其中，  
該 TCO 層(2a)表現出在 15 nm 及 25 nm 的範圍之間且包含端點的厚度。
10. 如申請專利範圍第 1 至 6 項中任一項所述之光電半導體晶片，其中，  
該半導體本體(1)包括傾斜側面(11)。
11. 如申請專利範圍第 1 至 6 項中任一項所述之光電半導體晶片，其中，  
該半導體本體(1)係以 GaN 為基礎。

12. 如申請專利範圍第 1 項所述之光電半導體晶片，其中

該 n-接觸層(2)係藉由洞(22)穿過該 p-接觸層(21a)且直到該半導體本體之該 n-側(1b)結束；以及

在該洞(22)中，該 TCO 層(2)係配置在該半導體本體(1)之該 n-側(1b)及該鏡面層(2b)之間。

13. 如申請專利範圍第 1 項所述之光電半導體晶片，其中

該鏡面層(2b)含有銀；

該 n-接觸層(2)係藉由洞(22)穿過該 p-接觸層(21a)且直到該半導體本體之該 n-側(1b)結束；以及

在該洞(22)中，該 TCO 層(2)係配置在該半導體本體(1)之該 n-側(1b)及該鏡面層(2b)之間。

1



(先前技術)



5



5

(先前技術)