

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6334828号  
(P6334828)

(45) 発行日 平成30年5月30日 (2018.5.30)

(24) 登録日 平成30年5月11日 (2018.5.11)

(51) Int. Cl.	F I
<b>G06F 11/14 (2006.01)</b>	G06F 11/14 641C
<b>G06F 12/08 (2016.01)</b>	G06F 12/08 579
<b>G06F 12/00 (2006.01)</b>	G06F 12/08 557
	G06F 12/00 550E
	G06F 12/00 550B
請求項の数 13 (全 12 頁) 最終頁に続く	

(21) 出願番号	特願2017-539411 (P2017-539411)	(73) 特許権者	503260918
(86) (22) 出願日	平成27年12月16日 (2015.12.16)		アップル インコーポレイテッド
(65) 公表番号	特表2018-508878 (P2018-508878A)		アメリカ合衆国 95014 カリフォル
(43) 公表日	平成30年3月29日 (2018.3.29)		ニア州 クパチーノ アップル パーク
(86) 国際出願番号	PCT/US2015/065928		ウェイ ワン
(87) 国際公開番号	W02016/126337	(74) 代理人	100094569
(87) 国際公開日	平成28年8月11日 (2016.8.11)		弁理士 田中 伸一郎
審査請求日	平成29年7月26日 (2017.7.26)	(74) 代理人	100088694
(31) 優先権主張番号	14/614, 425		弁理士 弟子丸 健
(32) 優先日	平成27年2月5日 (2015.2.5)	(74) 代理人	100103610
(33) 優先権主張国	米国 (US)		弁理士 ▲吉▼田 和彦
早期審査対象出願		(74) 代理人	100067013
			弁理士 大塚 文昭
		(74) 代理人	100086771
			弁理士 西島 孝喜
最終頁に続く			

(54) 【発明の名称】 セルフリフレッシュ省電力モードを有するソリッドステートドライブ

(57) 【特許請求の範囲】

【請求項 1】

記憶デバイスであって、  
不揮発性メモリと、  
通常モード及びセルフリフレッシュモードをサポートする揮発性メモリと、  
コントローラであって、  
前記通常モードで前記揮発性メモリを使用する一方で前記不揮発性メモリ内にホストに関するデータを記憶し、  
前記ホストからパワーダウンコマンドを受信したことに応じて、前記記憶デバイスの少なくとも一部を非アクティブにし、前記揮発性メモリを前記通常モードから前記セルフリフレッシュモードに切り替え、  
前記ホストからウェイクアップコマンドを受信したことに応じて、前記記憶デバイスの前記少なくとも一部をアクティブにし、前記揮発性メモリを前記通常モードに切り替える、  
ように構成されている、コントローラと、を備え、  
前記コントローラが、前記揮発性メモリが前記セルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、前記電源断の持続時間によって、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定するように構成されている、記憶デバイス。

【請求項 2】

前記揮発性メモリが、ダイナミックランダムアクセスメモリ（DRAM）を含む、請求項 1 に記載の記憶デバイス。

【請求項 3】

前記コントローラが、前記セルフリフレッシュモードに切り替える前に前記揮発性メモリの前記内容を前記不揮発性メモリにバックアップし、前記ウェイクアップコマンドに応じて、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定するように構成されている、請求項 1 に記載の記憶デバイス。

【請求項 4】

少なくとも前記揮発性メモリが前記セルフリフレッシュモードにある間は前記揮発性メモリに一時的な電力を提供するように構成されているバックアップ電源を含む、請求項 1 又は 2 に記載の記憶デバイス。

10

【請求項 5】

前記コントローラが、前記パワーダウンコマンドに応じて、前記揮発性メモリを前記セルフリフレッシュモードに切り替え、その後前記ホストに肯定応答を送信し、前記ホストから非アクティブ化命令を受信したことに応じて前記記憶デバイスの前記少なくとも一部を非アクティブにするように構成されている、請求項 1 又は 2 に記載の記憶デバイス。

【請求項 6】

データを記憶する方法であって、

不揮発性メモリ（NVM）並びに通常モード及びセルフリフレッシュモードをサポートする揮発性メモリを含む記憶デバイスにおいて、前記通常モードにおいて前記揮発性メモリを使用する一方で前記不揮発性メモリ内にホストに関するデータを記憶することと、

20

前記ホストからパワーダウンコマンドを受信したことに応じて、前記記憶デバイスの少なくとも一部を非アクティブにし、前記揮発性メモリを前記通常モードから前記セルフリフレッシュモードに切り替えることと、

前記ホストからウェイクアップコマンドを受信したことに応じて、前記記憶デバイスの前記少なくとも一部をアクティブにし、前記揮発性メモリを前記通常モードに切り替えることと、を含み、

前記内容を回復することが、前記揮発性メモリが前記セルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、前記電源断の持続時間によって、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定することを含む、方法。

30

【請求項 7】

前記揮発性メモリが、ダイナミックランダムアクセスメモリ（DRAM）を含む、請求項 6 に記載の方法。

【請求項 8】

前記セルフリフレッシュモードに切り替えることが、前記セルフリフレッシュモードに切り替える前に前記揮発性メモリの前記内容を前記不揮発性メモリにバックアップすることを含み、前記内容を回復することが、前記ウェイクアップコマンドに応じて、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定することを含む、請求項 6 に記載の方法。

40

【請求項 9】

少なくとも前記揮発性メモリが前記セルフリフレッシュモードにある間はバックアップ電源を使用して前記揮発性メモリに一時的な電力を提供することを含む、請求項 6 又は 7 に記載の方法。

【請求項 10】

前記セルフリフレッシュモードに切り替えることが前記揮発性メモリを前記セルフリフレッシュモードに切り替えた後に前記ホストに肯定応答を送信することを含み、前記記憶デバイスの前記少なくとも一部を非アクティブにすることが前記ホストから非アクティブ化命令を受信したことに応じて、前記記憶デバイスの前記少なくとも一部を無効にすることを含む、請求項 6 又は 7 に記載の方法。

50

## 【請求項 1 1】

システムであって、  
ホストと、  
記憶デバイスであって、  
不揮発性メモリと、  
通常モード及びセルフリフレッシュモードをサポートする揮発性メモリと、  
コントローラであって、  
前記通常モードで前記揮発性メモリを使用する一方で前記不揮発性メモリ内に前記ホストに関するデータを記憶し、

前記ホストからパワーダウンコマンドを受信したことに応じて、前記記憶デバイスと前記ホストとの間の主インターフェースを含む前記記憶デバイスの少なくとも一部を非アクティブにし、前記揮発性メモリを前記通常モードから前記セルフリフレッシュモードに切り替え、

前記主インターフェースとは別個のウェイクアップインターフェース経由で前記ホストからウェイクアップコマンドを受信する、

ように構成されている、コントローラと、

を含む、記憶デバイスと、

を備え、

前記コントローラが、前記揮発性メモリが前記セルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、前記電源断の持続時間によって、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定するように構成されている、システム。

## 【請求項 1 2】

記憶デバイスであって、

不揮発性メモリと、

通常モード及びセルフリフレッシュモードをサポートする揮発性メモリと、

コントローラであって、

前記通常モードで前記揮発性メモリを使用する一方で前記不揮発性メモリ内にホストに関するデータを記憶し、

前記ホストからパワーダウンコマンドを受信したことに応じて、前記記憶デバイスの少なくとも一部を非アクティブにし、前記揮発性メモリを前記通常モードから前記セルフリフレッシュモードに切り替え、

前記パワーダウンコマンドを受信したことに応じて、前記記憶デバイスと前記ホストとの間の主インターフェースを非アクティブにし、前記主インターフェースとは別個のウェイクアップインターフェース経由で前記ホストからウェイクアップコマンドを受信する、

ように構成されている、コントローラと、

を備え、

前記コントローラが、前記揮発性メモリが前記セルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、前記電源断の持続時間によって、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定するように構成されている、記憶デバイス。

## 【請求項 1 3】

データを記憶する方法であって、

不揮発性メモリ（NVM）並びに通常モード及びセルフリフレッシュモードをサポートする揮発性メモリを含む記憶デバイス内において、前記通常モードにおいて前記揮発性メモリを使用する一方で前記不揮発性メモリ内にホストに関するデータを記憶させることと

前記ホストからパワーダウンコマンドを受信したことに応じて、前記記憶デバイスと前記ホストとの間の主インターフェースを含む前記記憶デバイスの少なくとも一部を非アク

10

20

30

40

50

タイプにし、前記揮発性メモリを前記通常モードから前記セルフリフレッシュモードに切り替えることと、

前記主インターフェースとは別個のウェイクアップインターフェース経由で前記ホストからウェイクアップコマンドを受信することと、

前記揮発性メモリが前記セルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、前記電源断の持続時間によって、前記揮発性メモリの前記内容を前記不揮発性メモリから回復すべきか否かを決定することと、

を含む方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本明細書内で説明する実施形態は、概してデータ記憶に関し、特に、記憶デバイス内の低電力モードに関する。

【背景技術】

【0002】

モバイルコンピュータ及びパーソナルコンピュータなどの様々なホストシステムは、データの永続的な記憶のための記憶デバイスを備えている。記憶デバイスは、例えば、フラッシュメモリに基づくソリッドステートドライブ (Solid State Drives) (SSD) を備えている場合がある。

【発明の概要】

20

【0003】

本明細書内で説明する実施形態は、不揮発性メモリ、揮発性メモリ、及びコントローラを含む記憶デバイスを提供する。揮発性メモリは、通常モード及びセルフリフレッシュモードをサポートする。コントローラは、通常モードにおいて揮発性メモリを使用する一方で不揮発性メモリ内にホストに関するデータを記憶し、ホストからのパワーダウンコマンドを受信したことに応じて、記憶デバイスの少なくとも一部を非アクティブにし、揮発性メモリを通常モードからセルフリフレッシュモードに切り替えるように構成されている。

【0004】

いくつかの実施形態では、揮発性メモリは、ダイナミックランダムアクセスメモリ (Dynamic Random Access Memory) (DRAM) を含んでいる。一実施形態において、コントローラは、パワーダウンコマンドを受信したことに応じて、記憶デバイスとホストとの間の主インターフェースを非アクティブにし、主インターフェースとは別個のウェイクアップインターフェース経由でホストからウェイクアップコマンドを受信するように構成されている。

30

【0005】

いくつかの実施形態では、コントローラは、ホストからのウェイクアップコマンドを受信したことに応じて、記憶デバイスの少なくとも一部をアクティブにし、揮発性メモリを通常モードに切り替えるように構成されている。例示的な一実施形態において、コントローラは、揮発性メモリがセルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、不揮発性メモリから揮発性メモリの内容を回復するように構成されている。別の実施形態において、コントローラは、揮発性メモリがセルフリフレッシュモードにあった間に電源断が発生したことを検出したことに応じて、電源断の持続時間によって、揮発性メモリの内容を不揮発性メモリから回復すべきか否かを決定するように構成されている。更に別の実施形態において、コントローラは、セルフリフレッシュモードに切り替える前に揮発性メモリの内容を不揮発性メモリにバックアップし、ウェイクアップコマンドに応じて、揮発性メモリの内容を不揮発性メモリから回復すべきか否かを決定するように構成されている。

40

【0006】

いくつかの実施形態では、記憶デバイスは、少なくとも揮発性メモリがセルフリフレッシュモードにある間は揮発性メモリに一時的な電力を提供するように構成されているパッ

50

クアップ電源を更に含んでいる。一実施形態において、コントローラは、パワーダウンコマンドに応じて、揮発性メモリをセルフリフレッシュモードに切り替え、その後ホストに肯定応答を送信し、ホストから非アクティブ化命令を受信したことに応じて記憶デバイスの少なくとも一部を非アクティブにするように構成されている。

【0007】

本明細書内で説明する一実施形態によれば、不揮発性メモリ並びに通常モード及びセルフリフレッシュモードをサポートする揮発性メモリを含む記憶デバイス内にデータを記憶する方法が、更に提供される。データは、通常モードで揮発性メモリを使用する一方で不揮発性メモリ内に記憶された、ホストに関するデータである。ホストからパワーダウンコマンドを受信したことに応じて、記憶デバイスの少なくとも一部が非アクティブになり、揮発性メモリが通常モードからセルフリフレッシュモードに切り替わる。

10

【0008】

本明細書内で説明する一実施形態によれば、ホスト及び記憶デバイスを含むシステムが、更に提供される。記憶デバイスは、不揮発性メモリ、通常モード及びセルフリフレッシュモードをサポートする揮発性メモリ、並びにコントローラを含んでいる。コントローラは、通常モードにおいて揮発性メモリを使用する一方で不揮発性メモリ内にホストに関するデータを記憶し、ホストからのパワーダウンコマンドを受信したことに応じて、記憶デバイスの少なくとも一部を非アクティブにし、揮発性メモリを通常モードからセルフリフレッシュモードに切り替えるように構成されている。

【0009】

これら及びその他の実施形態は、下記の図面と併せて解釈される、それらの実施形態の以下の詳細な説明からより完全に理解されよう。

20

【図面の簡単な説明】

【0010】

【図1】本明細書内で説明する一実施形態に係るホストシステムを模式的に示したブロック図である。

【図2】本明細書内で説明する一実施形態に係るソリッドステートドライブ(SSD)を操作する方法を模式的に示したフローチャートである。

【発明を実施するための形態】

【0011】

概説

本明細書内で説明する実施形態は、記憶デバイス内の電力消費を低減するために改良された方法及びシステムを提供する。本明細書内で説明する実施形態は主としてソリッドステートドライブ(SSD)について言及するが、本開示の技術はその他様々な好適な種類の記憶デバイスに使用することができる。

30

【0012】

本開示の実施形態において、記憶デバイスは不揮発性メモリ(Non-Volatile Memory)(NVM)、コントローラ、及びダイナミックランダムアクセスメモリ(DRAM)又はその他の揮発性メモリを備えている。通常モードの動作において、コントローラは、ホストと通信し、ホストのデータをNVMに記憶する一方で、データ、管理データ構造、及び/又はその他の関連情報を一時的に記憶するためのDRAMを使用する。

40

【0013】

記憶デバイスは、通常モードに加えて、記憶デバイス回路のうちの大部分が非アクティブとなりDRAMがセルフリフレッシュモードに設定される省電力モードをサポートしている。セルフリフレッシュでは、電力消費を最小限に抑えるためにDRAMの機能のうちの大部分が中断され、DRAMは、その中に記憶された内容を維持するために、そのメモリセルを単に定期的リフレッシュするだけである。

【0014】

本開示の技術は、省電力モードと通常モードとの間での極めて高速の遷移を可能とする。DRAMの内容はセルフリフレッシュ機構によって維持されているので、コントローラ

50

は省電力モードに切り替える前にDRAMの内容をNVMに書き出す必要がなく、ウェイクアップ時にDRAMの内容をNVMから回収する必要がない。

【0015】

更に、ウェイクアップ時にホストが記憶デバイスを再発見し又は列挙する必要もない。記憶デバイスは、省電力モードに切り替える前に使用された列挙値を単に維持するだけでよい。また、ウェイクアップ時のホスト - SSD間のインターフェースについては校正値をDRAMから回復することができるので、システムはこれを再校正する必要もない。

【0016】

更に、DRAMの内容がNVMに書き出されないので、本開示の技術はNVMセルの消耗を低減させ、NVMの寿命を延長する。この利点は、省電力動作と通常動作との間を頻

10

【0017】

本開示の省電力モードの開始及び終了への遷移は、一般的にはホストによって決定されトリガーされる。ホストは、通常、SSDの現在及び将来の活動、差し迫った電力断、並びに省電力モードの開始及び終了の決定に影響するその他の要因に関する最も正確な情報を有している。ホストによる省電力モードの明確な制御により省電力が最大化され、このような制御が適正なヒステリシスを印加しモード間の不必要な切り替えを回避する上で役に立つ。

【0018】

一実施形態において、記憶デバイス及びホストは、データの記憶及び取得に使用する主インターフェースに加え、別個のウェイクアップインターフェースをサポートしている。この実施形態において、ホストは、主インターフェースを使用して記憶デバイスに省電力モードへの切り替えを命令するが、ウェイクアップするための命令は別個のウェイクアップインターフェースを使用して送信される。この機能により、省電力モード時に記憶デバイスが主インターフェースを遮断することができ、電力消費を更に低減させることができる。

20

【0019】

いくつかの実施形態では、省電力モードは2つのサブモードを有する。第1のサブモードは、たとえ省電力期間中に停電が発生しても高速ウェイクアップを可能とする。第2のサブモードはこれを保証せず、NVMからDRAMの内容を回復することを含むより低速のウェイクアップを必要とする。

30

【0020】

システムの説明

図1は、本明細書内で説明する一実施形態に係るホストシステム20を模式的に示したブロック図である。システム20は、ソリッドステートドライブ(SSD)28にデータを記憶するホスト24を備える。例示的な一実施形態において、システム20はパーソナルコンピュータ若しくはモバイルコンピュータ又はモバイルコンピューティング機器若しくはモバイル通信機器を備え、ホスト24はコンピュータ又は機器の中央処理装置(Central Processing Unit)(CPU)を備える。

40

【0021】

代替の実施形態において、システム20は、エンタープライズ記憶システムなどの、データを記憶するその他任意の好適な種類のシステムを備えてもよい。SSDの代替として、システム20は、不揮発性メモリ(NVM)内にデータを記憶するその他任意の好適な種類の記憶デバイスを使用してもよい。

【0022】

図1の実施形態において、SSD28は1つ以上のフラッシュデバイス32又はその他好適なNVMデバイス、及びホスト24と通信しフラッシュデバイス32にデータを記憶するコントローラ36を備える。コントローラ36は、主インターフェース44及び別個のウェイクアップインターフェース48を使用してホスト24と通信する。例示的な一実

50

施形態において、主インターフェース 44 はペリフェラルコンポーネントインターコネク  
トエクスプレス (Peripheral Component Interconnect - Express) (PCIE) インター  
フェースを備え、ウェイクアップインターフェース 48 は個別入出力 (Input/Output)  
(I/O) 信号を備えている。代替の方法として、インターフェース 44 及び 48 は、そ  
の他任意の好適なインターフェースを備えていてもよい。

【0023】

SSD 28 は、揮発性メモリを、一般的には、ダイナミックランダムアクセスメモリ (D  
RAM) 40 を更に備えている。DRAM 40 は、例えば 1 つ以上のダブルデータレ  
ート (Double Deata Rate) (DDR) デバイス、シングルデータレート (Single Data Rat  
e) (SDR) DRAM、低電力 DDR (low power DDR) (LPDDR)、又はその他任  
意の好適な種類の DRAM を備えていてもよい。

10

【0024】

DRAM 40 は、電力消費を低減させるために DRAM の機能のうちの大部分が中断さ  
れるセルフリフレッシュモードをサポートしている。セルフリフレッシュモードでは、D  
RAM は一般的に記憶コマンド及び読み出しコマンドを無視し、その中に記憶された内容  
を維持するために、そのメモリセルを単に定期的リフレッシュするだけである。リフレ  
ッシュサイクルは、一般的に、DRAM 内の内部タイミング回路によって管理される。こ  
のモードで動作するときには、DRAM のクロックもまた無効にすることができる。DR  
AM デバイスによっては、メモリのうちの選択された部分のみがリフレッシュされる「選  
択的セルフリフレッシュ」をサポートしている。本出願の文脈においては、この種の選択  
的セルフリフレッシュもまたセルフリフレッシュモードとしてみなされる。

20

【0025】

本明細書内で説明する実施形態において、コントローラ 36 は、少なくとも通常モード  
及びセルフリフレッシュ省電力モードを含む様々なモードにおいて SSD 28 を操作する  
。モード間の切り替え及び一般的な電力管理は、電力管理モジュール 52 によって実行さ  
れる。(SSD は必ずしも DRAM のセルフリフレッシュ機構に関係しない追加的な省電  
力モードを備える場合もあるが、これらのモードは本開示の範囲外とみなされる。した  
がって、セルフリフレッシュ省電力モードを、明瞭性のために単に「省電力モード」と呼ぶ  
こととする。)

図 1 のシステム及び記憶デバイスの構成は、単に概念を明らかにするために示される例  
示的な構成である。代替の方法として、その他任意の好適なシステム及び記憶デバイスの  
構成を使用することもまた可能である。種々のアドレス指定回路、タイミング及びシーケ  
ンス回路、並びにデバッグ回路などの、本発明の原理を理解する上で必要ではない要  
素は、明瞭性のために図から省略されている。

30

【0026】

図 1 に示される例示的な構成では、メモリデバイス 32 及び SSD コントローラ 36 は  
、別個の集積回路 (IC) として実装されている。しかし、代替の実施形態において、メ  
モリデバイス及びコントローラを単一のマルチチップパッケージ (Multi-Chip Package  
) (MCP) 内の別個の半導体ダイス又はシステムオンチップ (System on Chip) (So  
C) 上に集積してもよく、かつ内部バスによって相互接続してもよい。更に別の代替的な  
方法として、コントローラ回路のうちの一部又は全部をメモリデバイスのうちの 1 つ以上  
が配置されている同じダイ上に配置してもよい。更に代替的には、コントローラ 36 の機  
能のうちの一部又は全部は、ホスト 24 によって実行することができ、又はその他任意の  
種類のメモリコントローラによって実行することができる。いくつかの実施形態において  
、ホスト 24 及びメモリコントローラ 36 は、同一のダイ上、又は同一のデバイスパッ  
ケージ内の別個のダイス上に作製してもよい。

40

【0027】

コントローラ 36 の機能は、例えば、好適なプロセッサ上で実行するソフトウェアを使用  
して、ハードウェア (例えば、ステートマシン若しくは他の論理) を使用して、又はソ  
フトウェア要素とハードウェア要素との組み合わせを使用して実施することができる。代

50

替の方法として、コントローラ36は、本明細書内で説明する機能を実行するためのソフトウェアを実行することのできる1つ以上のプロセッサを備えていてもよい。ソフトウェアは、例えばネットワーク経由で電子的な形態でプロセッサにダウンロードしてもよく、又は別の方法によって、あるいは追加的に、磁気メモリ、光学的メモリ、若しくは電子メモリなどの非一時的な有形的媒体によって提供及び/又は保存してもよい。

**【0028】**

DRAMセルフリフレッシュを使用するSSD省電力モード

一般的に、省電力モードへの切り替えを命令されると、コントローラ36内のモジュール52はDRAM40をセルフリフレッシュに設定する。DRAMは、(SSD全体への電力供給が維持されていることを前提として)電力に接続されたままであり、したがってDRAM内に記憶されている情報は保持される。DRAM40内に記憶されている情報は、例えば、キャッシュされたユーザデータ、メタデータ、論理物理アドレス変換テーブル、種々雑多な一時的なデータ、及び/又はその他任意の好適な情報を含む場合がある。

10

**【0029】**

DRAM内の情報は元の状態を維持しているので、省電力モードの開始及び終了への切り替えは極めて高速である。一般的に、コントローラ36は、省電力モードに切り替えるときにDRAMの内容をNVMに書き出し、又はウェイクアップ時にDRAMの内容をNVMから取得する必要がない。また、ウェイクアップ時にホストがSSDを再発見し列挙する必要がなく、ホストは単に以前の列挙値を使用すればよい。

**【0030】**

更に、ホストとコントローラとの間のインターフェースの既存の校正值を保持することができ、後にこれをDRAMから読み出すことができるので、ホスト又はコントローラは、ウェイクアップ時にその再校正を省く(又は少なくとも部分的に省く)ことができる可能性がある。このような校正值は、例えば、インターフェースラインのオンチップターミネーションの校正、インターフェースライン上のタイミングスキューの校正、又はその他任意の好適な校正值を含む場合がある。

20

**【0031】**

省電力モードに切り替えるときには、コントローラ36は、電力消費を低減するために(DRAMをセルフリフレッシュに設定することに加えて)SSD回路のうちの大部分を非アクティブにする。省電力モードを終了するときには、コントローラ36は、SSD回路を再度アクティブにして通常動作を再開する。コントローラ36は1つ以上の電源レールを遮断し、関連するDRAMレール及びDRAMインターフェースロックレールのみを保持することができる。コントローラはまた、SSDの電源に命令して通常動作では使用されない低電力モードに切り替えさせることにより、ある程度の電源効率を上げることもできる。

30

**【0032】**

一般的に、省電力モードの開始及び終了への切り替えは、ホスト24によって命令される。ホストが、主インターフェース44経由でSSDコントローラ36にパワーダウンコマンドを送信して、省電力モードに切り替えさせる。一実施形態において、ホスト24は、NVMエクスプレス(NVM-Express)(NVMe)プロトコルを使用して主インターフェース44経由でコントローラ36と通信する。この実施形態では、パワーダウンコマンドはNVMeコマンドを含んでいる。

40

**【0033】**

図1の実施形態において、ホスト24は、ウェイクアップインターフェース48経由でコントローラ36にウェイクアップコマンドを送信することにより、省電力モードからウェイクアップするようにSSD28に命令する。ウェイクアップインターフェース48は主インターフェース44とは別個であるので、省電力期間中は、コントローラ36はまた、主インターフェース44をも非アクティブにすることができる。この機能により更なる省電力が可能となり、主インターフェースが(PCIeのように)かなりの電力量を消費する場合には殊更である。

50

## 【0034】

一方、ウェイクアップインターフェース48は、省電力期間中アクティブなままなので、一般的に、電力をほとんど消費しないように、簡単に設計されている。本出願の例では、ウェイクアップインターフェースはシングルビットI/O信号を含んでいる。代替の方法として、例えば、簡単なコマンドインターフェースのような、その他任意の好適なインターフェースを使用することもできる。

## 【0035】

しかし、一般的に、本開示の技術は、別個のウェイクアップインターフェースの使用を必須とはしない。いくつかの実施形態では、ホスト24は、主インターフェース経由でSSD28にウェイクアップコマンドを送信することができ、この場合はインターフェース48は省略される。

10

## 【0036】

いくつかの実施形態では、省電力モードは2つのサブモードを有する。第1のサブモードは、たとえ省電力期間中に停電が発生しても高速ウェイクアップを保証する。第2のサブモードはこれを保証せず、NVMからDRAMの内容を回復することを含むより低速のウェイクアップを必要とする。

## 【0037】

第1のサブモードを実施するためには、DRAM40は、SSD全体に外部電力が利用可能であるか否かに拘わらず、電力に接続されたままであるべきである。この条件が満たされている場合、たとえその期間にSSDに影響する停電を経過しても、DRAMの情報は元の状態を維持する。例示的な一実施形態において、DRAMは、電池又はスーパーキャパシタなどのバックアップ電源によってバックアップされている。バックアップ電源のエネルギー容量は、予期される最長の（又は指定された）期間の停電に十分に持ちこたえられるべきである。

20

## 【0038】

代替の実施形態において、省電力モードは、ハイブリッドサブモードを有する。このサブモードでは、省電力モードが開始される前にDRAMの内容がNVMにコピーされ、かつまたDRAM内にも保持される。省電力期間中に電源断が発生しない場合（又はDRAMがセルフリフレッシュを使用してその内容を保持できるほどに電源断が十分短時間である場合）、DRAMの内容は元の状態を維持しているので、SSDは迅速に通常動作に復帰することができる。そうでない場合は、回復がより低速となり、NVMからDRAMの内容を回復することが必要となる。

30

## 【0039】

一実施形態において、ホストは、次に発生する電源断の期間の長さに関する事前知識に基づいてどのサブモードを適用するかを決定することができる。例えば、ホストが電源断を予期しない、又はDRAMがそのセルフリフレッシュ動作を十分サポートできるほどの短時間の電源断を予期するシナリオについて検討されたい。このようなシナリオでは、ホストはDRAMの内容をNVMにコピーすることを控え、DRAMのセルフリフレッシュに依存する可能性がある。一方、より長期間の電源断をホストが予期する場合、ホストはDRAMの内容をNVMにコピーすることを決定する可能性がある。この場合の通常動作への回復は、上述のハイブリッドサブモードのように、実際の電源断の持続時間に左右される可能性がある。

40

## 【0040】

図2は、本明細書内で説明する一実施形態に係るSSD28を操作する方法を模式的に示したフローチャートである。この方法は、パワーダウン命令のステップ60で、SSDコントローラ36が主インターフェース44経由でホスト24からパワーダウンコマンドを受信することで開始する。

## 【0041】

非アクティブ化のステップ64で、コントローラ36が、パワーダウンコマンドに応じて、SSD回路の少なくとも一部を非アクティブにし、DRAM40をセルフリフレッシュ

50

ュに設定する。コントローラは、例えば、フラッシュデバイス32、主インターフェース44、及び/又はその他任意の好適なSSD要素を非アクティブにすることができる。ウェイクアップインターフェース48は、一般的に、ウェイクアップコマンドを検出するためにアクティブのままである。この段階で、SSD36は、電力をほとんど消費しない。

【0042】

代替の一実施形態において、コントローラ36は、パワーダウンコマンドに応じてSSD回路を直ちに非アクティブにするのではなく、非アクティブ化の準備のみを行い、ホストがこれをトリガーするのを可能にする。この実施形態において、コントローラ36は、パワーダウンコマンドを受信した後、DRAMの内容をセルフリフレッシュのために準備し、DRAM40をセルフリフレッシュに設定し、セルフリフレッシュ省電力モードを開始するSSDの体制が整ったことを、ホスト24に対して肯定応答する。次に、ホスト24が、例えば、ウェイクアップインターフェース48を使用して、SSD回路に対して動作停止するように命令する。ホストは、例えば、SSDの電源に対して、不必要な電源レールを遮断し、低電力モードを開始するように命令することができる。

【0043】

その後のある時点において、ウェイクアップのステップ68で、ホスト24が、ウェイクアップインターフェース48を使用してSSD36をウェイクアップさせる。点検のステップ72で、コントローラ36は、ウェイクアップコマンドに応じて、省電力期間中に電源断又は停電が発生したか否かを点検する。発生していなければ、高速ウェイクアップのステップ76で、コントローラ36は、DRAM40に記憶されている情報が有効であると想定する高速ウェイクアップ処理を実行する。

【0044】

そうでなければ、低速ウェイクアップのステップ80で、コントローラ36は、DRAM40に記憶されている情報が無効である可能性があることを想定する、より低速のウェイクアップ処理を実行する。後者の処理は、一般的に、DRAM40に記憶されていた情報をフラッシュデバイス32から回復することを必要とする。双方のウェイクアップ処理(ステップ76及び80)で、コントローラ36は、DRAM40をセルフリフレッシュ動作から通常動作に切り替える。

【0045】

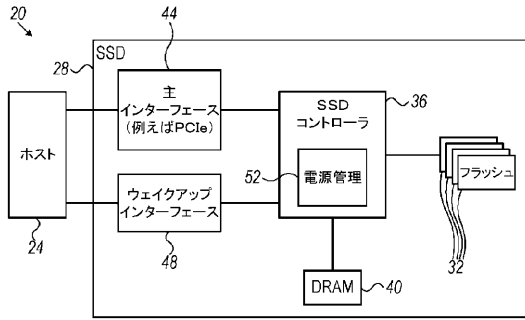
上述の実施形態は例として挙げられており、以下の請求項は、以上に具体的に図示され説明されたものに限定されないことが理解されるであろう。むしろ、その範囲は、以上に説明した様々な特徴の組み合わせ及び部分的組み合わせの両方、並びに当業者であれば前述の説明を読むことによって想到するであろう従来技術に開示されていないそれらの変型及び修正を含む。この参照により本特許出願に組み込まれる文献は、何らかの用語が、これらの組み込まれた文献の中において本明細書内で明示的又は暗示的になされた定義と対立する方法で定義されている範囲において、本明細書内の定義のみが考慮されるべきである点を除き、本願の必須部分であるとみなされるべきである。

10

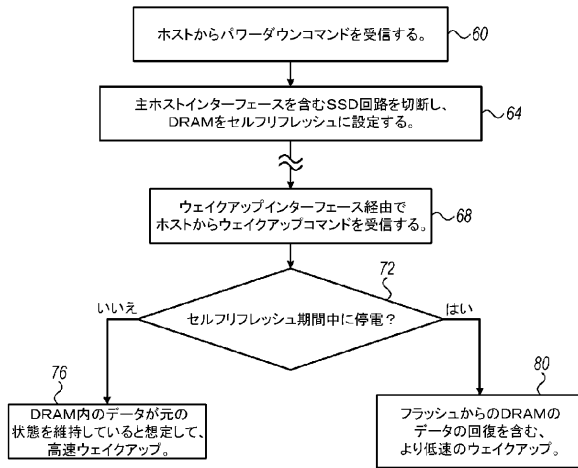
20

30

【図1】



【図2】



## フロントページの続き

(51)Int.Cl. F I  
G 0 6 F 12/00 5 9 7 U

(74)代理人 100121979

弁理士 岩崎 吉信

(72)発明者 メイア アヴラハム ボサ

イスラエル 4 6 7 3 3 1 2 ヘルツリーヤ ピトゥアフ マスキット ストリート 1 2 メールストップ 6 5 0 4 - 1アールイー

(72)発明者 ボイル エヴァン アール

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 メールストップ 3 0 6 - 2エムエス

(72)発明者 サルコーネ クリストファー ジェイ

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 メールストップ 3 0 6 - 2エムエス

(72)発明者 ロットバード バラク

イスラエル 4 6 7 3 3 1 2 ヘルツリーヤ ピトゥアフ マスキット ストリート 1 2 メールストップ 6 5 0 4 - 1アールイー

審査官 後藤 彰

(56)参考文献 特開2010-152853(JP,A)

特開2009-211511(JP,A)

特開2011-111039(JP,A)

特開2000-207292(JP,A)

特開2014-215661(JP,A)

米国特許出願公開第2014/0226400(US,A1)

(58)調査した分野(Int.Cl., DB名)

G 0 6 F 1 1 / 1 4

G 0 6 F 1 2 / 0 0

G 0 6 F 1 2 / 0 8