(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年12月28日(28.12.2017)

WIPO | PCT

(10) 国際公開番号
WO 2017/221563 A1

(51) 国際特許分類:
H01L 21/02 (2006.01) *H01L 27/12* (2006.01)
H01L 21/205 (2006.01)

(21) 国際出願番号： PCT/JP2017/017481

(22) 国際出願日： 2017年5月9日(09.05.2017)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2016-124475 2016年6月23日(23.06.2016) JP

(71) 出願人: 信越半導体株式会社 (**SHIN-ETSU HANDOTAI CO.,LTD.**) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目２番１号 Tokyo (JP).

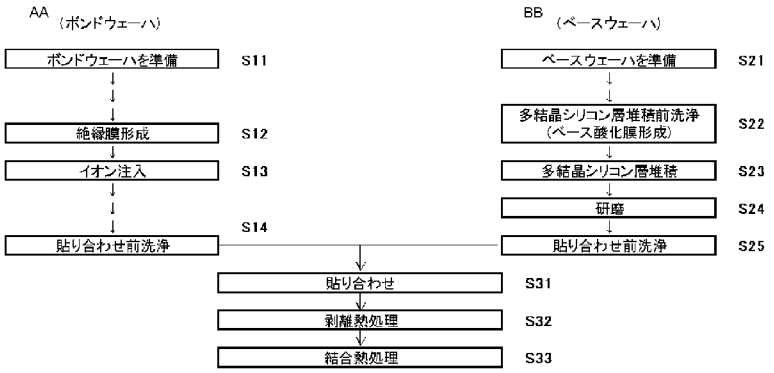
(72) 発明者: 若林 大士 (**WAKABAYASHI Taishi**); 〒3878555 長野県千曲市大字屋代１３９３番地 長野電子工業株式会社内 Nagano (JP). 目黒賢二 (**MEGURO Kenji**); 〒3878555 長野県千曲市大字屋代１３９３番地 長野電子工業株式会社内 Nagano (JP). 二井谷 美保 (**NIITANI Miho**); 〒3878555 長野県千曲市大字屋代１３９３番地 長野電子工業株式会社内 Nagano (JP).

(74) 代理人: 好宮 幹夫, 外 (**YOSHIMIYA Mikio** et al.); 〒1100005 東京都台東区上野７丁目６番１１号 第一下谷ビル８Ｆ Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) **Title:** BONDED SOI WAFER MANUFACTURING METHOD

(54) 発明の名称： 貼り合わせＳＯＩウェーハの製造方法



S11 Prepare bond wafer
S12 Insulating film formation
S13 Ion implantation
S14 Cleaning before bonding
S21 Prepare base wafer
S22 Cleaning before depositing polycrystalline silicon layer (base oxide film formation)
S23 Polycrystalline silicon layer deposition
S24 Polishing
S25 Cleaning before bonding
S31 Bonding
S32 Separation heat treatment
S33 Connection heat treatment
AA Bond wafer
BB Base wafer

(57) **Abstract:** The present invention comprises: a step for depositing a polycrystalline silicon layer on a base wafer; a step for obtaining a polished surface by polishing the polycrystalline silicon layer; a step for forming an insulating film on a bond wafer; a step for bonding the polished surface of the polycrystalline silicon layer and the bond wafer via the insulating film; and a step for thinning the bond wafer, wherein a silicon single crystal wafer of at least 100 Ω · cm is used as the base wafer, the step for depositing the polycrystalline silicon layer further includes a step for forming, in

WO 2017/221563 A1

［続葉有］

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

advance, an oxide film on a surface of the base wafer on which the polycrystalline silicon layer is to be deposited, the polycrystalline silicon layer is deposited by supplying, after being heated to a predetermined temperature of at least 1,000 ° C, a source gas for the polycrystalline silicon layer at the predetermined temperature, and furthermore, even during heating to the predetermined temperature, the source gas for the polycrystalline silicon layer is supplied. Thus, provided is a bonded SOI wafer manufacturing method in which single crystallization of the polycrystalline silicon layer can be inhibited while high productivity is maintained.

(57) 要約:ベースウェーハに多結晶シリコン層を堆積する工程と、多結晶シリコン層を研磨して研磨面を得る工程と、ボンドウェーハに絶縁膜を形成する工程と、絶縁膜を介して多結晶シリコン層の研磨面とボンドウェーハとを貼り合わせる工程と、ボンドウェーハを薄膜化する工程とを有し、ベースウェーハとして１００Ω・ｃｍ以上のシリコン単結晶ウェーハを用い、多結晶シリコン層を堆積する工程は、ベースウェーハの多結晶シリコン層を堆積する表面に予め酸化膜を形成する段階をさらに含み、多結晶シリコン層の堆積は、１０００℃以上の所定温度まで昇温し、所定温度において多結晶シリコン層の原料ガスを供給することによって行い、さらに、所定温度まで昇温する際においても多結晶シリコン層の原料ガスを供給する。これにより、高い生産性を保ちながら多結晶シリコン層の単結晶化が抑制できる貼り合わせＳＯＩウェーハの製造方法が提供される。

明　細　書

発明の名称 ： 貼り合わせＳＯＩウェーハの製造方法

技術分野

[0001] 本発明は、貼り合わせＳＯＩウェーハの製造方法に関する。

背景技術

[0002] ＲＦ（Ｒａｄｉｏ　Ｆｒｅｑｕｅｎｃｙ：高周波）デバイス対応のＳＯＩウェーハとして、ベースウェーハの抵抗率を高抵抗化することで対処してきた。しかしながら、さらなる高速化に対応するためにより高い周波数に対応することが必要になってきており、従来の高抵抗ウェーハの使用のみでは対処できなくなってきている。

[0003] そこで、対応策としてＳＯＩウェーハの埋め込み酸化膜層（ＢＯＸ層）直下に、発生したキャリアを消滅させる効果を持つ層（キャリアトラップ層）を加えることが提案されており、高抵抗ウェーハ中に発生したキャリアを再結合させるための高抵抗の多結晶シリコン層をベースウェーハ上に形成することが必要となってきている。

[0004] 特許文献１には、ＢＯＸ層とベースウェーハの界面に、キャリアトラップ層としての多結晶シリコン層や非晶質シリコン層を形成することが記載されている。

[0005] 一方、特許文献２にも、ＢＯＸ層とベースウェーハの界面に、キャリアトラップ層としての多結晶層を形成することが記載されており、さらに、多結晶シリコン層の再結晶化を防止するため、多結晶シリコン層形成後の熱処理温度を制限している。

[0006] また、特許文献３には、キャリアトラップ層としての多結晶シリコン層や非晶質シリコン層を形成することは記載されていないが、ボンドウェーハと貼り合わせる側のベースウェーハ表面の表面粗さを大きくすることによって、キャリアトラップ層と同様の効果を得ることが記載されている。

先行技術文献

特許文献

[0007] 特許文献1：特表２００７－５０７０９３号公報

特許文献2：特表２０１３－５１３２３４号公報

特許文献3：特開２０１０－２７８１６０号公報

特許文献4：特開２０１５－２１１０６１号公報

発明の概要

発明が解決しようとする課題

[0008] しかし、ベースウェーハ表面に多結晶シリコン層を成長する際の成長温度を高温にすると、多結晶シリコン層の単結晶化が進み、キャリアトラップ層としての機能が失われ、高周波特性を劣化させる場合がある。また、多結晶シリコン層の形成温度を低くすることで多結晶シリコン層の単結晶化は抑えられるが、成長速度が下がり、生産性が悪化する問題がある。

[0009] ここで、特許文献４では、多結晶シリコン層の堆積を、１０１０℃以下の第１温度で行う第１成長と、第１温度よりも高温の第２温度で第１成長よりも厚く堆積を行うことで貼り合わせＳＯＩウェーハを製造する方法が提案されている。この製造方法は、多結晶シリコン層の単結晶化が起きることを防止でき、キャリアトラップ層としての効果を維持することができるものであった。しかしながら、堆積工程においてこのように低温堆積と高温堆積の２段階の堆積を行うと、生産性の低下が不可避であった。

[0010] 本発明は、上記事情に鑑みなされたもので、高い生産性を保ちながら多結晶シリコン層の単結晶化が抑制できる貼り合わせＳＯＩウェーハの製造方法を提供することを目的とする。

課題を解決するための手段

[0011] 上記課題を解決するために、本発明では、いずれもシリコン単結晶からなるボンドウェーハとベースウェーハとを絶縁膜を介して貼り合わせて貼り合わせＳＯＩウェーハを製造する方法であって、前記ベースウェーハの貼り合わせ面側に多結晶シリコン層を堆積する工程と、該多結晶シリコン層の表面

を研磨して研磨面を得る工程と、前記ボンドウェーハの貼り合わせ面に前記絶縁膜を形成する工程と、前記絶縁膜を介して前記ベースウェーハの前記多結晶シリコン層の前記研磨面と前記ボンドウェーハとを貼り合わせる工程と、貼り合わせられた前記ボンドウェーハを薄膜化してＳＯＩ層を形成する工程とを有し、前記ベースウェーハとして抵抗率が１００Ω・ｃｍ以上のシリコン単結晶ウェーハを用い、前記多結晶シリコン層を堆積する工程は、前記ベースウェーハの前記多結晶シリコン層を堆積する表面に予め酸化膜を形成する段階をさらに含み、前記多結晶シリコン層の堆積は、１０００℃以上の所定温度まで昇温し、該所定温度において前記多結晶シリコン層の原料ガスを供給することによって行い、さらに、前記所定温度まで昇温する際においても前記多結晶シリコン層の原料ガスを供給する貼り合わせＳＯＩウェーハの製造方法を提供する。

[0012] このような貼り合わせＳＯＩウェーハの製造方法であれば、低温から高温まで昇温する昇温段階の時点から多結晶シリコン層の原料ガスを流すことで多結晶シリコン層の下地を形成し、高温で多結晶シリコン層を成長させるので、多結晶シリコン層の単結晶化の抑制と高い生産性を両立して貼り合わせＳＯＩウェーハを製造できる。

[0013] このとき、前記酸化膜を、ウェット洗浄によって形成することが好ましい。

[0014] ベースウェーハと多結晶シリコン層との間に酸化膜を介在させることでＲＦデバイスの特性に影響する可能性があるので、形成する酸化膜厚さは薄くすることが好ましく、例えば１０ｎｍ以下の厚さとすることが好ましい。このような厚さの酸化膜を形成する方法としては、ウェット洗浄が最も簡便な方法として挙げることができる。

[0015] またこのとき、前記所定温度を、１１５０℃以下とすることが好ましい。

[0016] 上記昇温する所定温度が１１５０℃以下であれば、高温での堆積中に多結晶シリコン層が単結晶化する可能性を低くすることができる。

[0017] またこのとき、前記所定温度まで昇温する際における前記多結晶シリコン

層の原料ガスの供給を開始する温度を、６００℃～９８０℃の範囲内の温度とすることが好ましい。

[0018] 上記の所定温度まで昇温する際における多結晶シリコン層の原料ガスの供給を開始する温度が９８０℃以下であれば、昇温中に酸化膜が消失しにくくなることから、多結晶シリコン層の単結晶化を抑制することができる。また、６００℃以上であれば、高い生産性を確保できる。

発明の効果

[0019] 本発明の貼り合わせＳＯＩウェーハの製造方法では、ベースウェーハに多結晶シリコン層を堆積する際に、低温から高温まで昇温する昇温段階の時点から多結晶シリコン層の原料ガスを流すことで多結晶シリコン層の下地を形成し、高温で多結晶シリコン層を成長させる。これにより、多結晶シリコン層の単結晶化の抑制と高い生産性を両立して貼り合わせＳＯＩウェーハを製造できる。また、本発明の貼り合わせＳＯＩウェーハの製造方法は、多結晶シリコン層の形成に留まらず、単結晶シリコン層形成時の生産性向上にも応用できるため、汎用性が高い。

図面の簡単な説明

[0020] [図1]本発明の貼り合わせＳＯＩウェーハの製造方法の一例を示すフロー図である。

[図2]本発明の貼り合わせＳＯＩウェーハの製造方法の一例を示す概略図である。

[図3]実施例の多結晶シリコン層の堆積条件を示すグラフである。

[図4]比較例１の多結晶シリコン層の堆積条件を示すグラフである。

[図5]比較例２の多結晶シリコン層の堆積条件を示すグラフである。

[図6]実施例及び比較例１，２における生産性（スループット）を比較したグラフである。

[図7]実施例及び比較例１，２における多結晶シリコン層を堆積したウェーハの断面ＳＥＭ写真である。

発明を実施するための形態

[0021] 以下、本発明について、図面を参照しながら詳細に説明するが、本発明はこれらに限定されるものではない。

[0022] 上述のように、高い生産性を保ちながら多結晶シリコン層の単結晶化が抑制できる貼り合わせＳＯＩウェーハの製造方法が求められていた。

[0023] 本発明者らは、上記課題について鋭意検討を重ね、多結晶シリコン層の形成時において、生産性を悪化させずに多結晶シリコン層の単結晶化の抑制が可能である貼り合わせＳＯＩウェーハの製造方法を考えた。従来の多結晶シリコン層の形成方法では、多結晶シリコン層の形成温度を低くし、所定温度まで昇温してから多結晶シリコン層の原料ガス（シリコン成長ガス）を流して多結晶シリコン層を成長することで多結晶シリコン層の単結晶化の抑制をしたが、このような方法では、多結晶シリコン層の成長速度が下がり、生産性が悪化してしまう問題があった。一方、生産性を向上させるために、多結晶シリコン層の形成温度を高温にして、多結晶シリコン層の成長速度を上げたところ、多結晶シリコン層の単結晶化が発生する問題に直面した。

[0024] そこで、本発明者らは、低温から高温まで昇温する昇温段階の時点からシリコン成長ガスを流すことで多結晶シリコン層の下地を形成し、高温で多結晶シリコン層を成長させることで、単結晶化の抑制と高い生産性を両立した多結晶シリコン層の堆積を実現できることを見出し、本発明を完成させた。

[0025] 以下、図１，２を参照しながら、本発明の貼り合わせＳＯＩウェーハの製造方法の実施態様の一例を説明する。なお、以下では、貼り合わせＳＯＩウェーハの製造方法として、イオン注入剥離法を用いた製造方法を例に挙げて説明するが、本発明はこれに限定されるものではない。

[0026] まず、シリコン単結晶からなるボンドウェーハ１を準備する（図１のステップＳ１１、図２（ａ）参照）。

[0027] 次に、例えば熱酸化やＣＶＤ等によって、ボンドウェーハ１の貼り合わせ面に、埋め込み絶縁膜層となる絶縁膜３（例えば、酸化膜）を形成する（図１のステップＳ１２、図２（ｂ）参照）。この場合、絶縁膜３の形成は、貼り合わせ面のみならず、ボンドウェーハの全体に形成するようにしてもよい

。

[0028] 次に、ボンドウェーハ１に対して絶縁膜３の上からイオン注入機により、水素イオンと希ガスイオンのうちの少なくとも一種類のガスイオンを注入して、ボンドウェーハ１内にイオン注入層４を形成する（図１のステップＳ１３、図２（ｃ）参照）。

[0029] ここで、ボンドウェーハ１の貼り合わせ面のパーティクルを除去するために、貼り合わせ前洗浄を行う（図１のステップＳ１４参照）。

[0030] 一方、上記とは別に、シリコン単結晶からなるベースウェーハ２を準備する（図１のステップＳ２１、図２（ｄ）参照）。このとき、ベースウェーハ２としては、抵抗率が１００Ω・ｃｍ以上のシリコン単結晶ウェーハを用意する。

[0031] ベースウェーハ２の抵抗率は、１００Ω・ｃｍ以上であれば高周波デバイス製造用に好適に用いることができ、１０００Ω・ｃｍ以上であることがより好ましく、３０００Ω・ｃｍ以上であることが特に好ましい。抵抗率の上限は特に限定されないが、例えば、５００００Ω・ｃｍとすることができる。

[0032] 次に、ベースウェーハ２上に、酸化膜（ベース酸化膜）５を形成する（図１のステップＳ２２、図２（ｅ）参照）。酸化膜５の厚さは特に限定されないが、ベースウェーハと多結晶シリコン層との間に酸化膜が介在することによってＲＦデバイスの特性に影響する可能性があるので、形成する酸化膜厚さは薄くすることが好ましく、例えば、０．３ｎｍ以上、１０ｎｍ以下の厚さとすることが好ましい。

[0033] このような厚さの酸化膜を形成する方法としては、ウェット洗浄を最も簡便な方法として挙げることができる。具体的には、ＳＣ１（NH_4OHとH_2O_2の混合水溶液）、ＳＣ２（ＨＣｌとH_2O_2の混合水溶液）、硫酸過水（H_2SO_4とH_2O_2の混合水溶液）、オゾン水等を用いた洗浄や、これらを組み合わせた洗浄を行うことにより、厚さ０．５～３ｎｍ程度の均一な酸化膜を形成することができる。

[0034] 次に、酸化膜（ベース酸化膜）５上に多結晶シリコン層６を堆積させる（図１のステップＳ２３、図２（ｆ）参照）。ここで、多結晶シリコン層の堆積は、１０００℃以上の所定温度まで昇温し、所定温度において多結晶シリコン層の原料ガスを供給することによって行い、さらに、その所定温度まで昇温する際においても多結晶シリコン層の原料ガスを供給する。

[0035] なお、本発明では、１０００℃以上の所定温度まで昇温するのは必須である。上記昇温する所定温度が１０００℃未満では、多結晶シリコン層の単結晶化は抑えられるが、成長速度が下がり、生産性が悪化する。また、上記昇温する所定温度の上限は、１１５０℃以下とすることが好ましい。上記昇温する所定温度が１１５０℃以下であれば、上記の所定温度まで昇温する際に多結晶シリコン層の原料ガスを導入することで多結晶シリコン層を薄く堆積し、上記の高温の所定温度での堆積中に酸化膜が消失しにくくなるため、多結晶シリコン層が単結晶化する可能性を低くすることができる。

[0036] また、上記の所定温度まで昇温する際における多結晶シリコン層の原料ガスの供給を開始する温度を、６００℃～９８０℃の範囲内の温度とすることが好ましい。上記の所定温度まで昇温する際における多結晶シリコン層の原料ガスの供給を開始する温度が９８０℃以下であれば、昇温中に酸化膜が消失しにくくなることから、多結晶シリコン層の単結晶化を抑制することができる。また、６００℃以上であれば、高い生産性を確保できる。

[0037] なお、上記の所定温度まで昇温する際における多結晶シリコン層の原料ガスの供給は、その所定温度までの昇温開始と同時に開始してもよいし、その所定温度まで昇温している途中に開始してもよい。

[0038] 次に、ベースウェーハ２に堆積された多結晶シリコン層６の表面を研磨して研磨面を得る（図１のステップＳ２４、図２（ｇ）参照）。

[0039] ここで、研磨された多結晶シリコン層６の表面のパーティクルを除去するために、貼り合わせ前洗浄を行う（図１のステップＳ２５参照）。

[0040] なお、ボンドウェーハに対する図１のステップＳ１１～Ｓ１４と、ベースウェーハに対する図１のステップＳ２１～Ｓ２５とは、いずれを先に行って

もよいし、並行して進めることもできる。

[0041] 次に、多結晶シリコン層６が形成されたベースウェーハ２を、ベースウェーハ２の多結晶シリコン層６が形成された面（研磨面）とボンドウェーハ１のイオン注入された側の表面とが接するように、絶縁膜３を形成したボンドウェーハ１と密着させて貼り合わせる（図１のステップＳ３１、図２（ｈ）参照）。

[0042] 次に、貼り合わせたウェーハに対して、イオン注入層４に微小気泡層を発生させる熱処理（剥離熱処理）を施し、イオン注入層４（微小気泡層）でボンドウェーハ１を剥離することにより薄膜化して、ベースウェーハ２上に絶縁膜３とＳＯＩ層７が形成された貼り合わせＳＯＩウェーハ８を作製する（図１のステップＳ３２、図２（ｉ）参照）。

[0043] その後、貼り合わせ界面の結合強度を増加させるために、貼り合わせＳＯＩウェーハ８に結合熱処理を施す（図１のステップＳ３３参照）。

[0044] 上記のようにして貼り合わせＳＯＩウェーハを製造することができる。なお、貼り合わせたボンドウェーハ１の薄膜化は、イオン注入剥離法の他、研削、研磨、エッチング等又はそれらの組み合わせによって行うこともできる。

[0045] 以上説明したような本発明の貼り合わせＳＯＩウェーハの製造方法であれば、高い生産性を保ちながら多結晶シリコン層の単結晶化が抑制できる。また、本発明の貼り合わせＳＯＩウェーハの製造方法は、多結晶シリコン層の形成に留まらず、単結晶シリコン層形成時の生産性向上にも応用できるため、汎用性が高い。

実施例

[0046] 以下、実施例及び比較例を用いて本発明を具体的に説明するが、本発明はこれらに限定されるものではない。

[0047]（実施例）

図１，２で説明した貼り合わせＳＯＩウェーハの製造方法を用いて貼り合わせＳＯＩウェーハを作製した。その際、ベースウェーハとして、直径２０

０ｍｍ、結晶方位＜１００＞、抵抗率１３００Ω・ｃｍ、ｐ型のシリコン単結晶ウェーハを用い、ベースウェーハへの酸化膜の形成及び多結晶シリコン層の堆積は以下の条件で行った。

[0048] 酸化膜形成条件

ＳＣ１＋ＳＣ２洗浄　酸化膜厚約１ｎｍ

[0049] 多結晶シリコン層堆積条件（図３に示す条件）

投入温度：８５０℃

８５０℃～１０７０℃の１段階堆積（昇温開始と同時に原料ガスを供給）

常圧

膜厚３．０μｍ（研磨後の膜厚２．０μｍ）

キャリアガス：H_2ガス

原料ガス：トリクロロシランガス（ＴＣＳガス）

このとき、１０７０℃での堆積速度は３．０μｍ／分であった。

[0050] また、多結晶シリコン層の堆積にかかった時間（レシピ経過時間）を測定し、後述の比較例１において多結晶シリコン層を堆積したウェーハを１枚生産するのに必要な時間（秒／枚）を基準として生産性（スループット）を求めた。さらに、堆積後の多結晶シリコン層の単結晶化の状況を断面ＳＥＭ観察により確認した。これらの結果を表１，図６，及び図７に示す。このようにしてベースウェーハ上に多結晶シリコン層を堆積し、さらに後続の工程を行って貼り合わせＳＯＩウェーハの作製を行った。

[0051]（比較例１）

実施例と同様にして貼り合わせＳＯＩウェーハの作製を行った。ただし、多結晶シリコン層の堆積条件は、図４に示される条件とした。即ち、昇温する際にはＴＣＳガスを供給せず、９００℃と１０７０℃の２段階の条件でＴＣＳガスを供給することによって多結晶シリコン層の堆積を行った。また、９００℃における堆積速度は０．３μｍ／分であり、１０７０℃における堆積速度は３．０μｍ／分であった。

[0052] また、実施例と同様にして、多結晶シリコン層の堆積工程におけるレシピ経過時間の測定、及び堆積後の多結晶シリコン層の単結晶化の状況確認を行った。この比較例１において、１枚の多結晶シリコン層を堆積したウェーハを生産するのに必要な時間を基準としたので、スループットは１である。これらの結果を表１，図６，及び図７に示す。

[0053] （比較例２）

実施例と同様にして貼り合わせＳＯＩウェーハの作製を行った。ただし、多結晶シリコン層の堆積条件は、図５に示される条件とした。即ち、昇温する際にはＴＣＳガスを供給せず、１０２０℃のみの１段階の条件でＴＣＳガスを供給することによって多結晶シリコン層の堆積を行った。また、堆積速度は２．２μｍ／分であった。

[0054] また、実施例と同様にして、多結晶シリコン層の堆積工程におけるレシピ経過時間の測定、比較例１を基準としたスループットの算出、及び堆積後の多結晶シリコン層の単結晶化の状況確認を行った。これらの結果を表１，図６，及び図７に示す。

[0055] [表1]

		実施例	比較例 1	比較例 2
	ベースウェーハ	直径 200mm、結晶方位<100>、抵抗率 1300Ω・cm、p 型		
	酸化膜形成条件	SC1+SC2 洗浄、酸化膜厚約 1nm 形成		
多結晶シリコン層堆積条件	温度	850～1070℃	900℃,1070℃	1020℃
	圧力	常圧		
	厚さ	3.0μm		
	堆積速度	3.0μm/分	0.3μm/分(900℃)、3.0μm/分(1070℃)	2.2μm/分
研磨後の多結晶シリコン層の厚さ		2.0μm		
結果	堆積にかかった時間	148 秒	222 秒	230 秒
	多結晶シリコン層を堆積したウェーハの生産性	1.50	1.00	0.97
	多結晶シリコン層の単結晶化の発生	なし	なし	あり

[0056] 表１，図６，及び図７に示されるように、本発明の貼り合わせＳＯＩウェ

ーハの製造方法で貼り合わせＳＯＩウェーハを製造した実施例では、多結晶シリコン層を堆積したウェーハの生産性（スループット）が高く、多結晶シリコン層の単結晶化も発生しなかった。また、貼り合わせＳＯＩウェーハを作製した後においても多結晶シリコン層の単結晶化は発生せず、貼り合わせＳＯＩウェーハ製造全体の生産性も向上することが明らかになった。

[0057] 一方、昇温する際に多結晶シリコン層の原料ガスを供給せずに、２段階の条件で多結晶シリコン層の堆積を行った比較例１では、多結晶シリコン層の単結晶化は発生しなかったものの、生産性は低かった。また、昇温する際に多結晶シリコン層の原料ガスを供給せずに、１段階の条件で多結晶シリコン層の堆積を行った比較例２では、生産性が低く、多結晶シリコン層の単結晶化が発生した。

[0058] なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

請求の範囲

[請求項1] いずれもシリコン単結晶からなるボンドウェーハとベースウェーハとを絶縁膜を介して貼り合わせて貼り合わせＳＯＩウェーハを製造する方法であって、

前記ベースウェーハの貼り合わせ面側に多結晶シリコン層を堆積する工程と、

該多結晶シリコン層の表面を研磨して研磨面を得る工程と、

前記ボンドウェーハの貼り合わせ面に前記絶縁膜を形成する工程と、

前記絶縁膜を介して前記ベースウェーハの前記多結晶シリコン層の前記研磨面と前記ボンドウェーハとを貼り合わせる工程と、

貼り合わせられた前記ボンドウェーハを薄膜化してＳＯＩ層を形成する工程とを有し、

前記ベースウェーハとして抵抗率が１００Ω・ｃｍ以上のシリコン単結晶ウェーハを用い、

前記多結晶シリコン層を堆積する工程は、前記ベースウェーハの前記多結晶シリコン層を堆積する表面に予め酸化膜を形成する段階をさらに含み、

前記多結晶シリコン層の堆積は、１０００℃以上の所定温度まで昇温し、該所定温度において前記多結晶シリコン層の原料ガスを供給することによって行い、さらに、

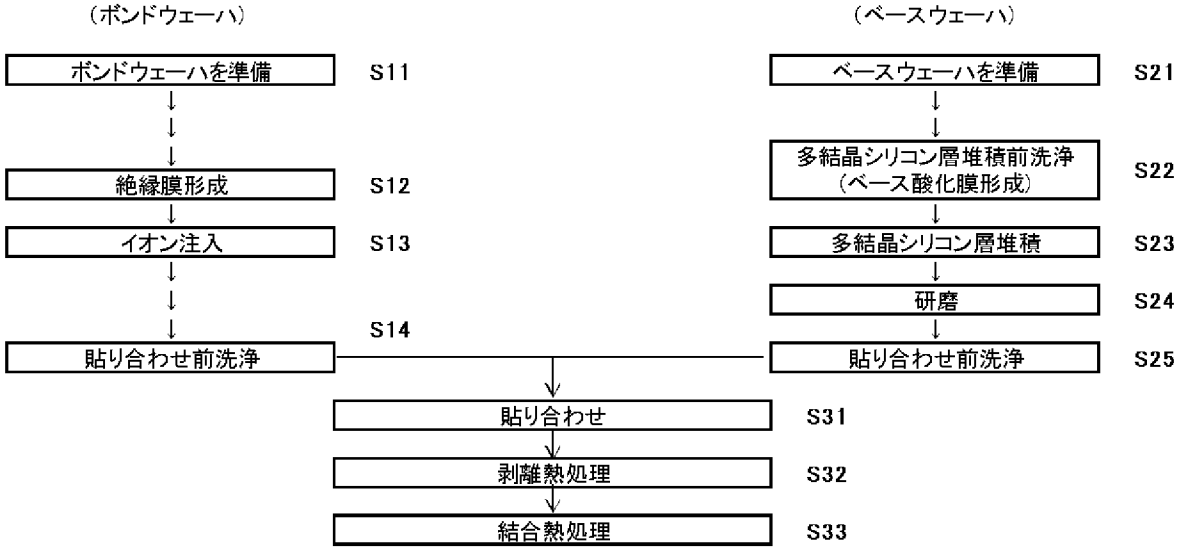
前記所定温度まで昇温する際においても前記多結晶シリコン層の原料ガスを供給することを特徴とする貼り合わせＳＯＩウェーハの製造方法。

[請求項2] 前記酸化膜を、ウェット洗浄によって形成することを特徴とする請求項１に記載の貼り合わせＳＯＩウェーハの製造方法。

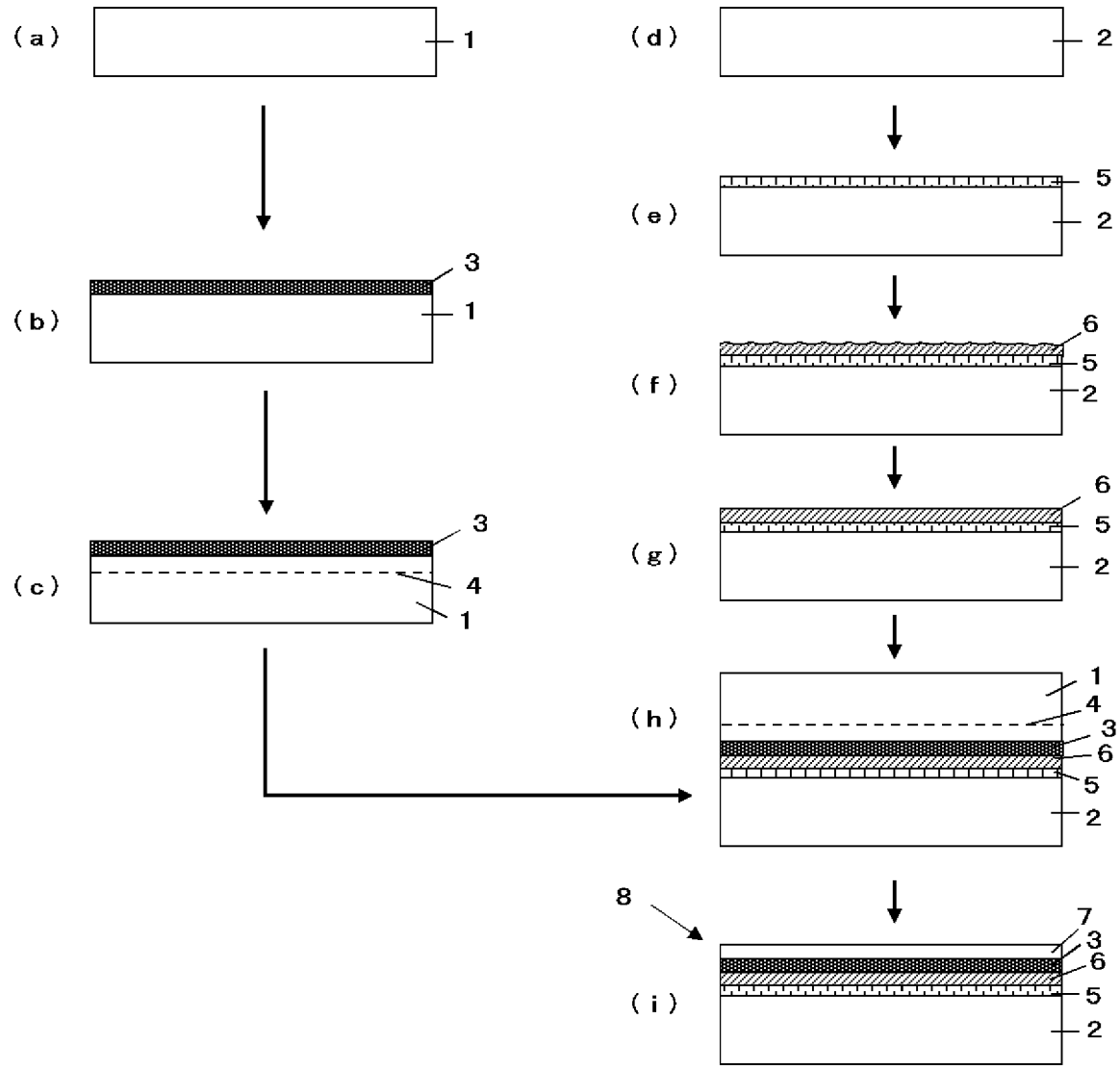
[請求項3] 前記所定温度を、１１５０℃以下とすることを特徴とする請求項１又は請求項２に記載の貼り合わせＳＯＩウェーハの製造方法。

［請求項4］　前記所定温度まで昇温する際における前記多結晶シリコン層の原料ガスの供給を開始する温度を、６００℃～９８０℃の範囲内の温度とすることを特徴とする請求項１から請求項３のいずれか一項に記載の貼り合わせＳＯＩウェーハの製造方法。

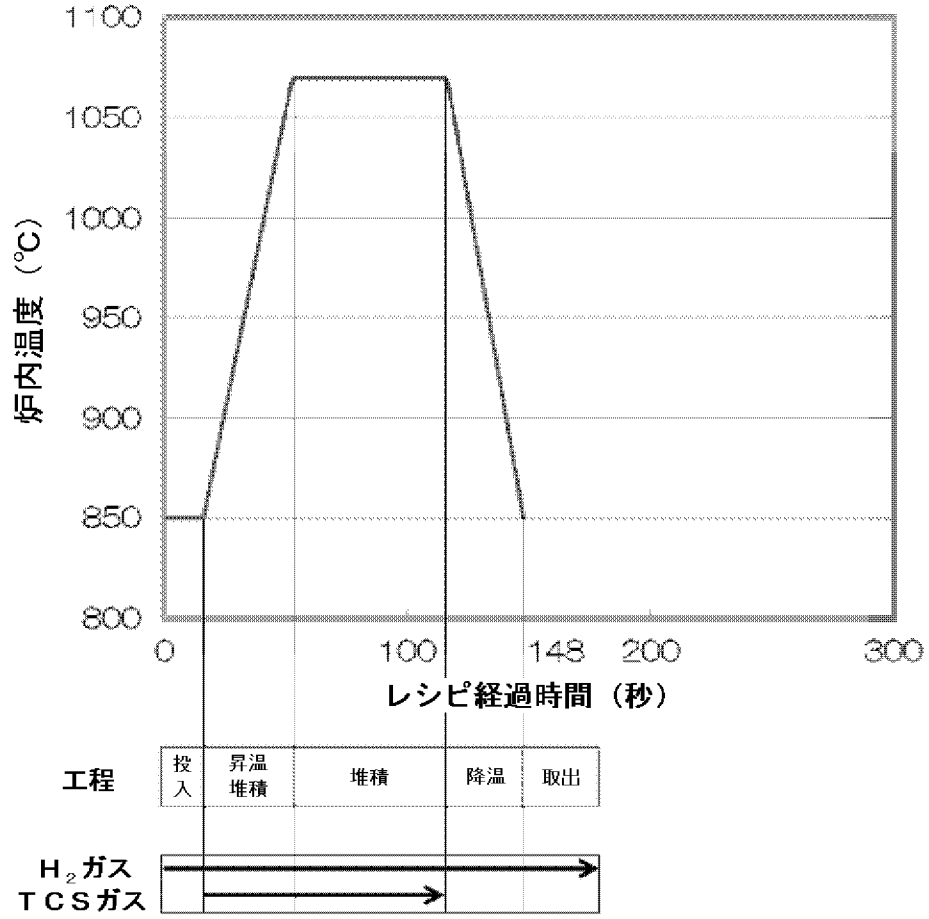
[図1]


（ボンドウェーハ）
ボンドウェーハを準備
S11
絶縁膜形成
S12
イオン注入
S13
貼り合わせ前洗浄
S14
（ベースウェーハ）
ベースウェーハを準備
S21
多結晶シリコン層堆積前洗浄
（ベース酸化膜形成）
S22
多結晶シリコン層堆積
S23
研磨
S24
貼り合わせ前洗浄
S25
貼り合わせ
S31
剥離熱処理
S32
結合熱処理
S33

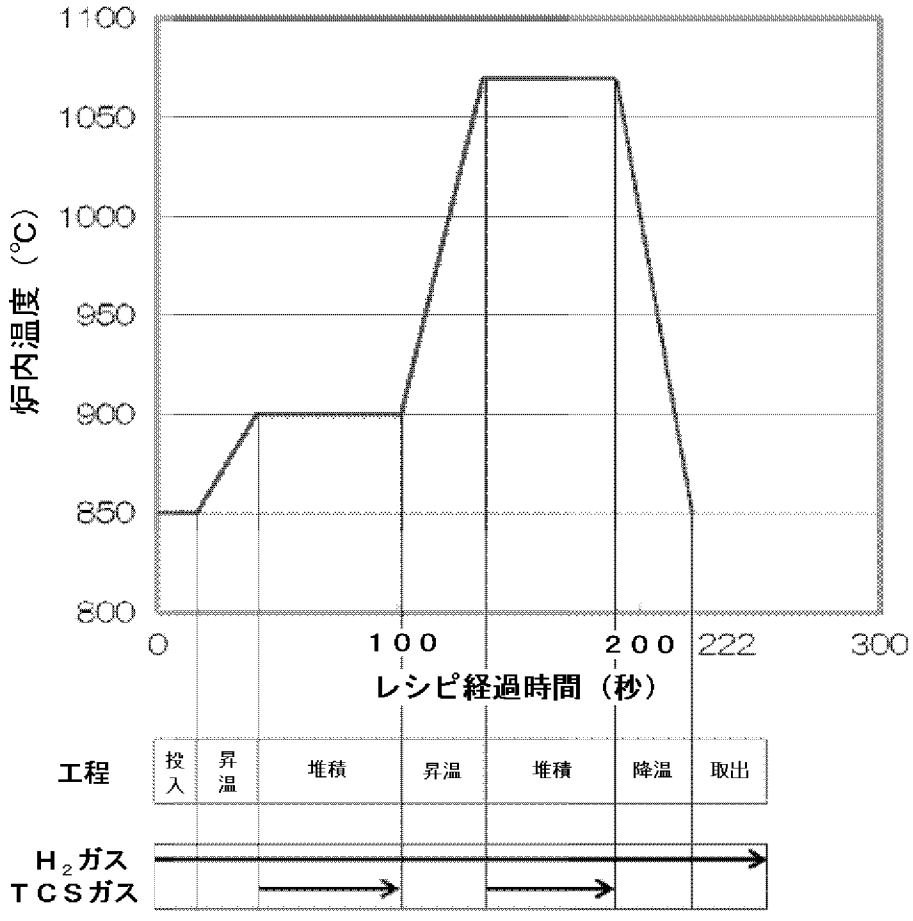
[図2]


（a）
1
（b）
3
1
（c）
3
4
1
（d）
2
（e）
5
2
（f）
6
5
2
（g）
6
5
2
（h）
1
4
3
6
5
2
8
（i）
7
3
6
5
2

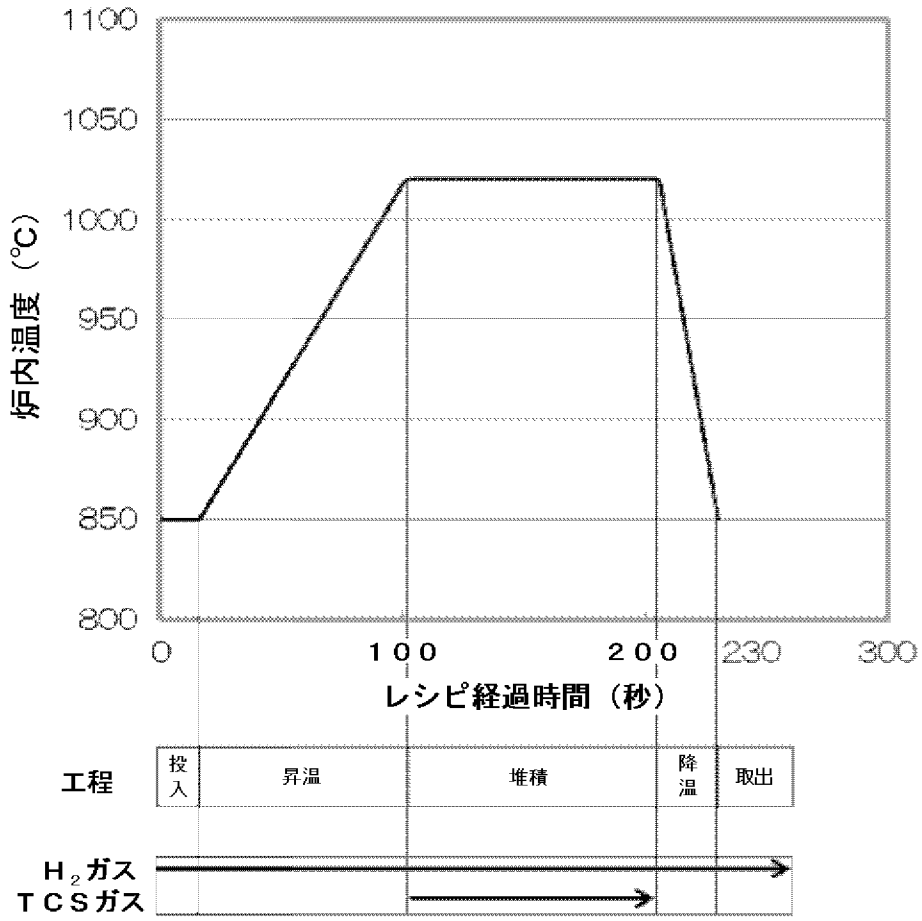
[図3]


1100
1050
1000
950
900
850
800
炉内温度（℃）
0
100
148
200
300
レシピ経過時間（秒）
工程
投入
昇温
堆積
堆積
降温
取出
H2ガス
TCSガス

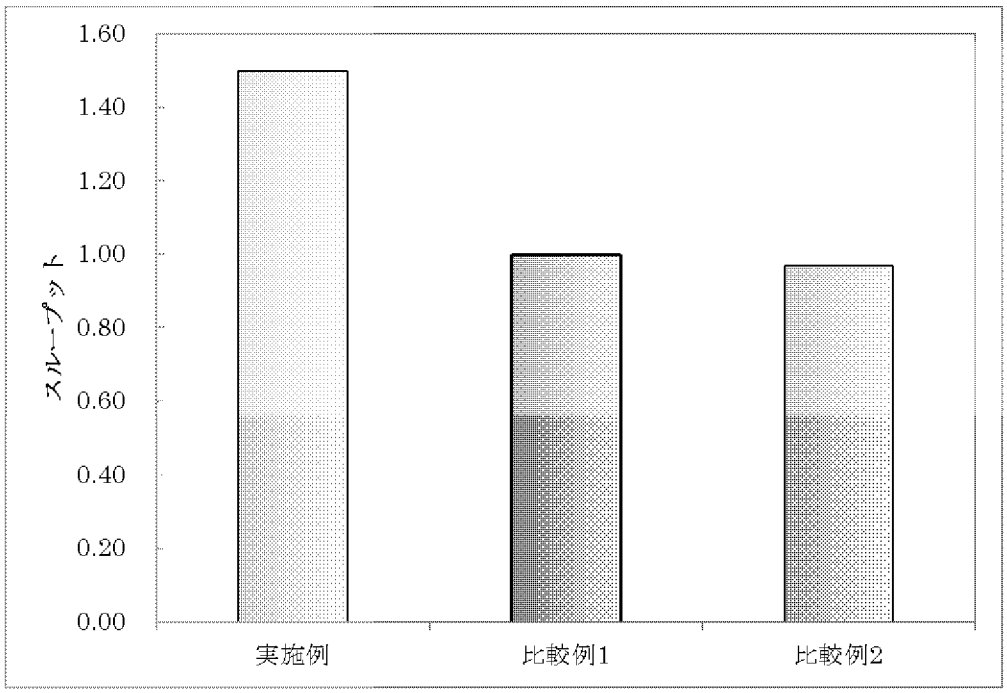
[図4]


1100
1050
1000
950
900
850
800
炉内温度（℃）
0
100
200
222
300
レシピ経過時間（秒）
工程
投入
昇温
堆積
昇温
堆積
降温
取出
H2ガス
TCSガス

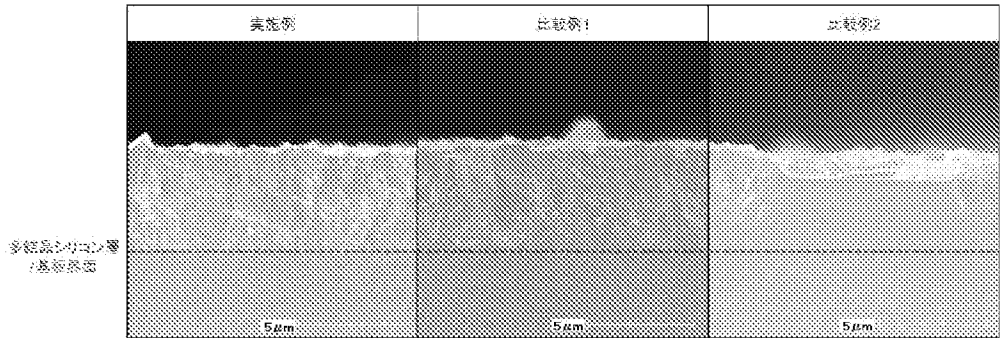
[図5]


1100
1050
1000
950
900
850
800
炉内温度（℃）
0
100
200
230
300
レシピ経過時間（秒）
工程
投入
昇温
堆積
降温
取出
H2ガス
TCSガス

[図6]


1.60
1.40
1.20
1.00
0.80
0.60
0.40
0.20
0.00
スループット
実施例
比較例1
比較例2

[図7]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/017481

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/02(2006.01)i, *H01L21/205*(2006.01)i, *H01L27/12*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/02, H01L21/205, H01L27/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-211061 A (Shin-Etsu Handotai Co., Ltd.), 24 November 2015 (24.11.2015), paragraphs [0006] to [0008], [0017] to [0027], [0030], [0032], [0038] & US 2017/0040210 A1 paragraphs [0009] to [0021], [0040] to [0055], [0062] to [0064], [0066] to [0073]; table 1 & WO 2015/162839 A1 & EP 3136421 A1 & TW 201604925 A & CN 106233425 A & KR 10-2016-0145600 A	1-4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
21 June 2017 (21.06.17)	04 July 2017 (04.07.17)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/017481

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-34580 A (Tokyo Electron Ltd.), 12 February 2010 (12.02.2010), paragraphs [0005], [0021] to [0023], [0026]; fig. 2 & US 2005/0170617 A1 paragraphs [0073] to [0074], [0085] to [0090], [0094]; fig. 2 & KR 10-2005-0037953 A & TW 200529300 A	1-4
A	JP 2009-16393 A (Toshiba Corp.), 22 January 2009 (22.01.2009), entire text & US 2009/0014755 A1	1-4
A	JP 2013-513234 A (Soitec), 18 April 2013 (18.04.2013), entire text & US 2012/0319121 A1 & WO 2011/067394 A1 & EP 2507827 A1 & FR 2953640 A1 & CN 102640278 A & TW 201140697 A & KR 10-2012-0087188 A & SG 181093 A1	1-4
A	JP 2014-509087 A (Soitec), 10 April 2014 (10.04.2014), entire text & US 2014/0084290 A1 & WO 2012/127006 A1 & EP 2689453 A1 & FR 2973158 A1 & TW 201308396 A & CN 103460371 A & SG 193529 A1 & KR 10-2014-0027153 A	1-4
A	JP 2015-228432 A (Shin-Etsu Handotai Co., Ltd.), 17 December 2015 (17.12.2015), entire text (Family: none)	1-4

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／０１７４８１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/02(2006.01)i, H01L21/205(2006.01)i, H01L27/12(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/02, H01L21/205, H01L27/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１７年
日本国実用新案登録公報	１９９６－２０１７年
日本国登録実用新案公報	１９９４－２０１７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2015-211061 A (信越半導体株式会社) 2015.11.24, 段落［０００６］～［０００８］、［００１７］～［００２７］、［００３０］、［００３２］、［００３８］ & US 2017/0040210 A1、段落[0009]-[0021]、[0040]-[0055]、[0062]-[0064]、[0066]-[0073]、表１ & WO 2015/162839 A1 & EP 3136421 A1 & TW 201604925 A & CN 106233425 A & KR 10-2016-0145600 A	1-4
Y	JP 2010-34580 A (東京エレクトロン株式会社) 2010.02.12, 段落［０００５］、［００２１］～［００２３］、［００２６］、図２ & US	1-4

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２１．０６．２０１７	０４．０７．２０１７

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｏ　８３９５
鈴木　聡一郎
電話番号　０３－３５８１－１１０１　内線　３５５９

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
	2005/0170617 A1、段落[0073]-[0074]、[0085]-[0090]、[0094]、図２ & KR 10-2005-0037953 A & TW 200529300 A	
A	JP 2009-16393 A（株式会社東芝）2009.01.22, 全文 & US 2009/0014755 A1	1-4
A	JP 2013-513234 A（ソイテック）2013.04.18, 全文 & US 2012/0319121 A1 & WO 2011/067394 A1 & EP 2507827 A1 & FR 2953640 A1 & CN 102640278 A & TW 201140697 A & KR 10-2012-0087188 A & SG 181093 A1	1-4
A	JP 2014-509087 A（ソイテック）2014.04.10, 全文 & US 2014/0084290 A1 & WO 2012/127006 A1 & EP 2689453 A1 & FR 2973158 A1 & TW 201308396 A & CN 103460371 A & SG 193529 A1 & KR 10-2014-0027153 A	1-4
A	JP 2015-228432 A（信越半導体株式会社）2015.12.17, 全文（ファミリーなし）	1-4