



(12) 发明专利

(10) 授权公告号 CN 101770358 B

(45) 授权公告日 2013. 01. 30

(21) 申请号 201010111407. 3

CN 1560735 A, 2005. 01. 05, 全文.

(22) 申请日 2010. 02. 10

CN 1359488 A, 2002. 07. 17, 全文.

(73) 专利权人 龙芯中科技术有限公司

审查员 赵婷

地址 100080 北京市海淀区科学院南路 10 号

(72) 发明人 李祖松 徐翠萍 郝守青 汪文祥

(74) 专利代理机构 北京远大卓悦知识产权代理
事务所(普通合伙) 11369

代理人 史霞

(51) Int. Cl.

G06F 9/38(2006. 01)

(56) 对比文件

US 2004/0030838 A1, 2004. 02. 12, 全文.

US 6247122 B1, 2001. 06. 12, 全文.

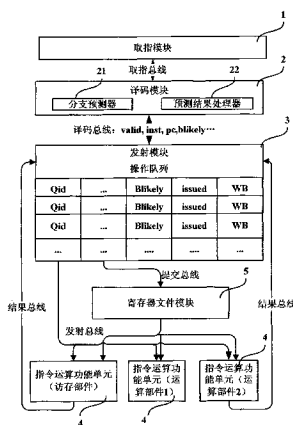
权利要求书 2 页 说明书 7 页 附图 2 页

(54) 发明名称

微处理器跳转指令分支预测处理系统和方法

(57) 摘要

本发明公开一种微处理器跳转指令分支预测处理系统和方法。该系统包括译码模块和发射模块。译码模块包括分支预测器,用于在所述译码模块通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项;发射模块包括预测结果处理器,用于在跳转指令执行完并写回到发射模块后,在分支预测器对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行指令,采取不同的取消方法进行取消操作。



1. 一种微处理器跳转指令分支预测处理系统,包括译码模块和发射模块,其特征在于:

所述译码模块包括分支预测器,用于在所述译码模块通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项;

所述发射模块包括预测结果处理器,用于在跳转指令执行完并写回到所述发射模块后,在所述分支预测器对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行指令,采取不同的取消方法进行取消操作;

所述根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,是指:

根据待处理的跳转指令的类型,如果是跳转执行指令,则对该待处理的跳转指令采用静态预测方法预测,并且预测其跳转;否则,如果是其他非跳转执行的跳转指令,则采用动态预测方法进行预测;

所述根据是否为跳转执行指令,采取不同的取消方法进行取消操作,是指:

如果分支预测错的跳转指令是跳转执行指令,则该跳转指令后的所有指令都取消执行;如果分支预测错的跳转指令不是跳转执行指令,则该跳转指令的延迟槽指令后的所有指令都取消执行。

2. 根据权利要求 1 所述的分支预测处理系统,其特征在于,还包括指令运算功能单元和寄存器文件模块;

发射模块将所有待处理的跳转指令及其延迟槽指令直接发射到相应的指令运算功能单元中进行运算;

所述寄存器文件模块,用于在指令执行后,直接将指令结果提交。

3. 一种微处理器跳转指令分支预测处理方法,其特征在于,包括下列步骤:

步骤 A,在通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项;

步骤 B,在跳转指令执行完并写回到发射模块后,在对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行指令,采取不同的取消方法进行取消操作;

所述步骤 A 中,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,包括下列步骤:

步骤 A1,如果是跳转执行指令,则对该待处理的跳转指令采用静态预测方法预测,并且预测其跳转;

步骤 A2,如果是其他非跳转执行的跳转指令,则采用动态预测方法进行预测;

所述步骤 B 中,根据是否为跳转执行指令,采取不同的取消方法进行取消操作,包括下列步骤:

步骤 B1,如果分支预测错的跳转指令是跳转执行指令,则该跳转指令后的所有指令都

取消执行；

步骤 B2, 如果分支预测错的跳转指令不是跳转执行指令, 则该跳转指令的延迟槽指令后的所有指令都取消执行。

4. 根据权利要求 3 所述的分支预测处理方法, 其特征在于, 所述步骤 B 中, 还包括下列步骤:

如果分支预测器对跳转指令的预测没有错误, 跳转指令发射到指令运算相应功能单元中进行运算, 将结果写回, 执行的结果与预测结果一致, 即预测跳转, 而执行结果显示跳转; 或者预测不跳转, 而且执行结果显示不跳转时, 则修改这个操作的状态位已写回后不需要译码模块进行其他任何处理, 直接给予提交。

5. 根据权利要求 3 或 4 所述的分支预测处理方法, 其特征在于, 所述步骤 A 之前还包括下列步骤:

从微处理器的流水线的取出待处理指令, 并按照该指令在程序中出现的先后次序从内存或指令缓存中获取指令。

6. 根据权利要求 5 所述的分支预测处理方法, 其特征在于, 所述步骤 A 和步骤 B 之间还包括下列步骤:

将所有待处理的跳转指令及其延迟槽指令直接发射到相应的指令运算功能单元中进行运算。

7. 根据权利要求 6 所述的分支预测处理方法, 其特征在于, 所述步骤 B 之后还包括下列步骤:

在指令执行后, 直接将指令结果提交到寄存器文件模块。

微处理器跳转指令分支预测处理系统和方法

技术领域

[0001] 本发明涉及微处理器体系结构领域,特别涉及到一种微处理器跳转指令分支预测处理系统和方法。

背景技术

[0002] 在现有的微处理器体系中,跳转指令给微处理器的设计带来许多挑战。例如对于有流水结构的微处理器而言,当微处理器在执行一段有跳转指令的程序时,若遇到跳转指令,那么最早可能确定跳转指令是否跳转以及跳转目标地址的流水级是译码阶段,例如直接跳转(jump)指令。

[0003] 但是对大部分跳转指令而言,一般要等到执行阶段完成后才能确定跳转指令的跳转方向以及跳转目标地址。而在这个时候后续的指令可能已经从内存中取出,更有甚者已经开始执行,因此当跳转指令最终确定跳转时,这些已取得的指令或者已经执行的指令都需要被取消,微处理器需要从跳转指令正确的目标地址重新获取指令并执行下去。这将大大地降低了微处理器性能。

[0004] 因此在现有的微处理器设计中,大都采用不同的方法来处理跳转指令,从而提高处理器性能。

[0005] 其中,现有技术公开一种通用的处理跳转指令的方法是分支预测方法,该方法当遇到跳转指令时,微处理器采用特定的方式预测跳转指令的方向(比如,对条件分支而言预测其跳转与否),或者预测跳转指令的目标地址(例如对间接跳转指令以及程序返回指令而言,预测其跳转的目标地址)。微处理器根据预测的结果来推测执行程序,在跳转指令的结果最终解决之前这些指令从内存中取出然后送入流水线中执行。如果分支预测正确,那么处理器的性能将得到提高。这是因为在跳转指令的结果最终解决之前,这些分支跳转指令之后的指令已经开始执行(不管是跳转目标地址,还是跳转指令的后续指令)。然而若分支预测错误,这些推测执行的指令将会被取消。

[0006] 但对于超标量处理器结构,如 MIPS 结构的微处理器而言,取消这些指令将会增加处理器的设计复杂度。

[0007] 同时,现有技术的这种分支预测方法对于 MIPS 结构的微处理器而言,由于 MIPS 指令集规定所有的跳转指令都必须有延迟槽指令,因此还需要处理延迟槽指令等,从而带来更复杂的问题。

[0008] 所谓延迟槽指令是指紧跟在跳转指令后的那个指令。

[0009] 在 MIPS 结构的微处理器中,对于大部分跳转指令而言不管跳转指令最终是否跳转,它对应的延迟槽指令都必须执行,但是对于跳转执行(branch likely)指令而言,延迟槽指令最终是否执行是根据跳转执行(branch likely)指令的跳转方向来定。只有当这条跳转执行(branch likely)指令跳转时,延迟槽的指令才会被执行;否则,延迟槽的指令不需要执行。因此对于 MIPS 指令集而言,对于不同的跳转指令,延迟槽指令需要区分处理。

[0010] 由于除了跳转指令不可以作为延迟槽指令外,其他任意类型的指令都可做延迟槽

指令,因此定位延迟槽指令以及根据延迟槽指令对应的跳转指令来决定是否取消延迟槽指令,使得现有分支预测方法更加复杂,现有的分支预测方法不适合于超标量处理器结构的微处理器,特别是 MIPS 结构的微处理器。

发明内容

[0011] 本发明的目的在于提供一种微处理器跳转指令分支预测处理系统和方法,其使得微处理器的分支预测方法更加简单,从而提高微处理器的性能。

[0012] 为实现本发明目的而提供的一种微处理器跳转指令分支预测处理系统,包括译码模块和发射模块。

[0013] 所述译码模块包括分支预测器,用于在所述译码模块通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项;

[0014] 所述发射模块包括预测结果处理器,用于在跳转指令执行完并写回到所述发射模块后,在所述分支预测器对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行指令,采取不同的取消方法进行取消操作。

[0015] 较优地,所述根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,是指:

[0016] 根据待处理的跳转指令的类型,如果是跳转执行指令,则对该待处理的跳转指令采用静态预测方法预测,并且预测其跳转;否则,如果是其他非跳转执行的跳转指令,则采用动态预测方法进行预测。

[0017] 较优地,所述根据是否为跳转执行指令,采取不同的取消方法进行取消操作,是指:

[0018] 如果分支预测错的跳转指令是跳转执行指令,则该跳转指令后的所有指令都取消执行;如果分支预测错的跳转指令不是跳转执行指令,则该跳转指令的延迟槽指令后的所有指令都取消执行。

[0019] 为实现本发明目的更提供一种微处理器跳转指令分支预测处理方法,包括下列步骤:

[0020] 步骤 A,在通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项;

[0021] 步骤 B,在跳转指令执行完并写回到发射模块后,在对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行指令,采取不同的取消方法进行取消操作。

[0022] 较优地,所述步骤 A 中,根据该待处理的跳转指令是否为跳转执行类型,而采用静态预测或者动态预测方法进行预测,包括下列步骤:

[0023] 步骤 A1,如果是跳转执行指令,则对该待处理的跳转指令采用静态预测方法预测,

并且预测其跳转；

[0024] 步骤 A2,如果是其他非跳转执行的跳转指令,则采用动态预测方法进行预测。

[0025] 更优地,所述步骤 B 中,根据是否为跳转执行指令,采取不同的取消方法进行取消操作,包括下列步骤:

[0026] 步骤 B1,如果分支预测错的跳转指令是跳转执行指令,则该跳转指令后的所有指令都取消执行;

[0027] 步骤 B2,如果分支预测错的跳转指令不是跳转执行指令,则该跳转指令的延迟槽指令后的所有指令都取消执行。

[0028] 本发明的有益效果:本发明的微处理器跳转指令分支预测处理系统和方法,其采取新的预测方法,使得在在跳转指令预测错误后取消延迟槽指令进行新的处理,使得微处理器的分支预测方法更加简单,在降低微处理器硬件复杂度的同时能提高微处理器的性能。

附图说明

[0029] 图 1 是本发明微处理器跳转指令分支预测处理系统结构示意图;

[0030] 图 2 是本发明微处理器跳转指令分支预测处理方法流程图。

具体实施方式

[0031] 为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本发明的一种微处理器跳转指令分支预测处理系统和方法进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明而不是对本发明的限制。

[0032] 在本发明实施例中,以基于的五级流水线结构的 MIPS 结构的微处理器为例,对本发明的微处理器跳转指令分支预测处理系统和方法进行描述,但是,本领域技术人员可以理解,本发明的微处理器跳转指令分支预测处理系统和方法也可以适用于其它超标量处理器结构的微处理器中。

[0033] 如图 1 所示,为了进一步说明本发明,本发明实施例首先说明基于的五级流水线结构的 MIPS 结构的微处理器,和其他大部分超标量处理器结构的微处理器一样,本发明实施例的基于的流水线结构的 MIPS 结构的微处理器,包括以下五个部分部件,分别是:

[0034] 取指模块 1,用于流水线的取指,并按照指令在程序中出现的先后次序从内存或指令缓存(cache)中获取指令(instruction);

[0035] 译码模块 2,用于指令的译码;

[0036] 其按照指令在程序中出现的先后次序将指令译码(译码后的指令称为操作),并送到操作队列中,其操作的状态为未发射;

[0037] 发射模块 3,用于指令的发射;

[0038] 其从操作队列中选择未发射且操作数已准备好的操作发射到相应的功能单元,并将发射出去的操作的状态修改为已发射;

[0039] 指令运算功能单元 4,用于指令的运算;

[0040] 其各个功能单元(包括访存部件和多个运算部件等)执行从操作队列发射过来的操作,并将运算结果写回到操作队列相应的项,修改这个操作的状态位已写回;

[0041] 寄存器文件模块 5,用于接收指令的提交;

[0042] 其若操作队列队头的操作已发射且运算结果已经返回,那么提交指令,将运算结果写回寄存器。

[0043] 本发明的微处理器跳转指令分支预测处理系统,所述微处理器的译码模块 2 中,包括分支预测器 21,用于在译码模块 2 通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行 (branch likely) 类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项。

[0044] 本发明实施例中,微处理器的译码模块 2,在待处理指令进入到译码阶段,通过预译码判断,从而确定该待处理的指令是否为跳转指令,并在确定其为跳转指令后,判断出该待处理的跳转指令的类型。

[0045] 译码模块 2 在译码阶段通过预译码判断指令是否为跳转指令并确定跳转指令的类型,是一种现有技术,本领域技术人员根据本实施例的描述,能够实现本发明的预译码过程,因此,在本发明实施例中不再一一详细描述。

[0046] 本发明实施例的分支预测器 21,根据待处理的跳转指令的类型,如果是跳转执行 (branch likely) 指令,则对该待处理的跳转指令采用静态预测方法预测,并且预测其跳转;否则,如果是其他非跳转执行 (branch likely) 的跳转指令,则采用动态预测方法进行预测;然后将该待处理的跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项。

[0047] 动态预测与静态预测是处理器结构中的基本概念,基本上来讲,动态预测是根据此跳转指令执行方向历史来预测此次的跳转方向;而静态预测则是指仅简单预测这条指令是否跳转,且在整个程序执行的过程中其预测的执行方向都是一样的。

[0048] 本发明实施例的发射模块 3,用于将所有指令,包括待处理的跳转指令及其延迟槽指令直接发射到相应的指令运算功能单元 4 中进行运算。

[0049] 本发明实施例的发射模块 3,对任何延迟槽指令不进行特殊处理,即任何延迟槽指令都无需特殊处理,而将所有待处理的跳转指令及其延迟槽指令与其他指令一样直接发射到相应的指令运算功能单元 4 中进行运算,降低微处理器硬件的复杂度。

[0050] 本发明实施例的发射模块 3,还包括预测结果处理器 31,用于在跳转指令执行完并写回到发射模块 3 后,在分支预测器 21 对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行 (branch likely) 指令,采取不同的取消方法进行取消操作。

[0051] 如果分支预测器 21 对跳转指令的预测出现错误,则取消错误执行指令,然后从正确的执行方向继续取指令。预测结果处理器 31 根据不同的跳转指令类型采取不同的取消方法进行取消操作。

[0052] 如果分支预测错的跳转指令是跳转执行 (branch likely) 指令,则该跳转指令后的所有指令都取消执行;如果分支预测错的跳转指令不是跳转执行 (branch likely) 指令,则该跳转指令的延迟槽指令后的所有指令都取消执行。

[0053] 对于跳转执行指令而言,其延迟槽指令只有跳转指令跳转的时候才会被执行,若跳转指令不跳转那么不会被执行。因为跳转指令在之前才用静态预测且预测其跳转,这样

在预测执行时,所有跳转执行指令的延迟槽都被执行。因此若预测正确,则说明这条跳转指令跳转,则延迟槽指令不需要被取消执行;而若预测错误,则说明这条跳转指令事实上不会跳转,因此在预测执行时被执行的延迟槽执行需要被取消。

[0054] 如果分支预测器 21 对跳转指令的预测没有错误,跳转指令发射到指令运算相应功能单元中进行运算,将结果写回到发射模块 3,执行的结果与预测结果一致,即分支预测器 21 预测跳转,而执行结果显示跳转;或者预测分支预测器 21 预测不跳转,而且执行结果显示不跳转时,则修改这个操作的状态位已写回后不需要发射模块 3 进行其他任何处理,直接给予提交。

[0055] 本发明实施例的寄存器文件模块 5,用于在指令执行后,直接将指令结果提交,而无需进行处理。

[0056] 本发明实施例的寄存器文件模块 5,在提交阶段,由于预测结果处理器 31 已经对执行结果进行处理,因此只需按照正常的提交逻辑直接提交指令执行结果,无需进行其他特殊处理。

[0057] 这样就使得微处理器的分支预测方法更加简单,在降低微处理器硬件复杂度的同时能提高微处理器的性能。

[0058] 相应地,本发明还提供一种微处理器跳转指令分支预测处理方法,如图 2 所示,其包括如下步骤:

[0059] 步骤 S100,从微处理器的流水线的取出待处理指令,并按照该指令在程序中出现的先后次序从内存或指令缓存(cache)中获取指令。

[0060] 步骤 S200,在通过预译码判断出待处理指令是跳转指令,以及跳转指令的类型后,根据该待处理的跳转指令是否为跳转执行(branch likely)类型,而采用静态预测或者动态预测方法进行预测,然后将该待处理跳转指令及其延迟槽指令按照指令在程序中的次序直接写入操作队列项。

[0061] 在步骤 S200 中,根据该待处理的跳转指令是否为跳转执行(branch likely)类型,而采用静态预测或者动态预测方法进行预测,包括下列步骤:

[0062] 步骤 S210,如果是跳转执行(branch likely)指令,则对该待处理的跳转指令采用静态预测方法预测,并且预测其跳转;

[0063] 步骤 S220,如果是其他非跳转执行(branch likely)的跳转指令,则采用动态预测方法进行预测。

[0064] 步骤 S300,将所有指令,包括待处理的跳转指令及其延迟槽指令直接发射到相应的指令运算功能单元 4 中进行运算。

[0065] 步骤 S400,在跳转指令执行完并写回到发射模块 3 后,在对跳转指令的预测错误时,取消错误执行的指令且从正确的跳转方向继续取指;在取消指令时,根据是否为跳转执行(branch likely)指令,采取不同的取消方法进行取消操作。

[0066] 在步骤 S400 中,根据是否为跳转执行(branch likely)指令,采取不同的取消方法进行取消操作,包括下列步骤:

[0067] 步骤 S410,如果分支预测错的跳转指令是跳转执行(branch likely)指令,则该跳转指令后的所有指令都取消执行;

[0068] 步骤 S420,如果分支预测错的跳转指令不是跳转执行(branch likely)指令,则

该跳转指令的延迟槽指令后的所有指令都取消执行。

[0069] 所述步骤 S400,还包括下列步骤:

[0070] 如果分支预测器对跳转指令的预测没有错误,跳转指令发射到指令运算相应功能单元 4 中进行运算,将结果写回,执行的结果与预测结果一致,即预测跳转,而执行结果显示跳转;或者预测不跳转,而且执行结果显示不跳转时,则修改这个操作的状态位已写回后不需要译码模块 2 进行其他任何处理,直接给予提交。

[0071] 步骤 S500,在指令执行后,直接将指令结果提交到寄存器文件模块。

[0072] 下面以两个例子进一步详细描述说明本发明的微处理器跳转指令分支预测处理系统和方法。

[0073] 例 1. 设本例中,操作队列共有 8 项,即同时能有 8 条指令同时在流水线中执行。设操作队列已经有三条指令,且队列头指针指向第二条指令。首先译码模块对取指模块取到的指令进行译码;为了能加快分支预测,在译码的同时对这些指令做预译码,然后根据预译码的结果做分支预测。当预译码后,发现第一条指令是跳转执行 (branch likely) 指令,于是预测其跳转,并将译码总线的跳转执行标识 (blikely 标识) 置为 1;第二条指令是这条指令的延迟槽指令。紧接着这两条指令被送入到操作队列。其中第一条指令写入操作队列的第四项,且操作队列的 blikely 标识置为 1;发射状态标识 (issued 标识) 置为 0;结果状态标识 (WB 标识) 置为 0,而第二条指令写入操作队列的第五项,其 blikely 标识置为 0;issued 标识置为 0;WB 标识置为 0。下一拍,取指模块将从这条跳转指令的跳转目标地址继续取指。

[0074] 在发射阶段,发射模块从操作队列中找到未发射且操作数已准备好的指令将其发射到对应的指令运算功能单元。若操作队列第二项和第三项已发射出去,且第四项和第五项的操作数已准备好,那么将第四项和第五项同时发射到相应的功能单元;若仅第四项的操作数已准备好,那么仅将第四项发射到对应的功能单元;若仅第五项的操作数已准备好,那么仅将第五项发射到对应的功能单元。在乱序发射逻辑中,这两条指令的发射顺序没有任何联系。

[0075] 在写回阶段,若第四项的结果写回,且指令的执行结果是不跳转,那么将第四项的 WB 位置为 1,且判断其 blikely 标识是否为 1,若为 1,并且将第五项以后(包含第五项)的所有指令都取消执行。取消这些指令的操作,若这些操作正在功能单元执行,取消执行;然后将这些指令所占用的操作队列项释放。最后取指模块将从正确的路径继续取指令。若在写回阶段,第四项的结果写回时指令的执行结果是跳转,那么不做任何处理,仅将第四条指令的 WB 位置为 1。

[0076] 提交阶段,按着正常的提交逻辑提交指令,无需特殊处理。

[0077] 例 2. 设本例中,操作队列共有 8 项,即同时能有 8 条指令同时在流水线中执行。设操作队列已经有三条指令,且队列头指针指向第二条指令。首先译码模块对取指模块取到的指令进行译码;为了能加快分支预测,在译码的同时对这些指令做预译码,然后根据预译码的结果做分支预测。当预译码后,发现第一条指令是普通跳转指令,根据分支预测器预测其是否跳转。并将译码总线的 blikely 标识置为 0;第二条指令是这条指令的延迟槽指令。紧接着这两条指令被送入到操作队列。其中第一条指令写入操作队列的第四项,且操作队列的 blikely 标识置为 0;issued 标识置为 0;WB 标识置为 0,而第二条指令写入操作队列

的第五项,其 blikely 标识置为 0 ;issued 标识置为 0 ;WB 标识置为 0。下一拍,取指模块将从这条跳转指令的预测路径继续取指。

[0078] 在发射阶段,发射模块从操作队列中找到未发射且操作数已准备好的指令将其发射到对应的指令运算功能单元。若操作队列第二项和第三项已发射出去,且第四项和第五项的操作数已准备好,那么将第四项和第五项同时发射到相应的功能单元;若仅第四项的操作数已准备好,那么仅将第四项发射到对应的功能单元;若仅第五项的操作数已准备好,那么仅将第五项发射到对应的功能单元。在乱序发射逻辑中,这两条指令的发射顺序没有任何联系。

[0079] 在写回阶段,若第四项的结果写回,且指令的执行结果与预测的结果不一致,即预测跳转但是执行结果显示不跳转;或者预测不跳转但执行结果显示跳转,那么将第四项的 WB 位置为 1;且判断其 blikely 标识是否为 1,若不为 1,那么将第五项以后(不包含第五项)的所有指令都取消执行。取消这些指令的操作包括若这些操作正在功能单元执行,取消执行;然后将这些指令所占用的操作队列项释放。最后取指模块将从正确的路径继续取指令。若在写回阶段,第四项的结果写回时指令的执行结果与预测结果一致,即预测跳转但是执行结果显示跳转;或者预测不跳转但执行结果显示不跳转,那么不做任何处理,仅将第四条指令的 WB 位置为 1。

[0080] 提交阶段,按着正常的提交逻辑提交指令,无需特殊处理。

[0081] 本发明的微处理器跳转指令分支预测处理系统和方法,采用分支预测器进行预测,并通过预测结果处理器根据跳转指令执行后结果进行处理,使得在在跳转指令预测错误后取消延迟槽指令进行新的处理,使得微处理器的分支预测方法更加简单,在降低微处理器硬件复杂度的同时能提高微处理器的性能。

[0082] 最后应当说明的是,很显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型。

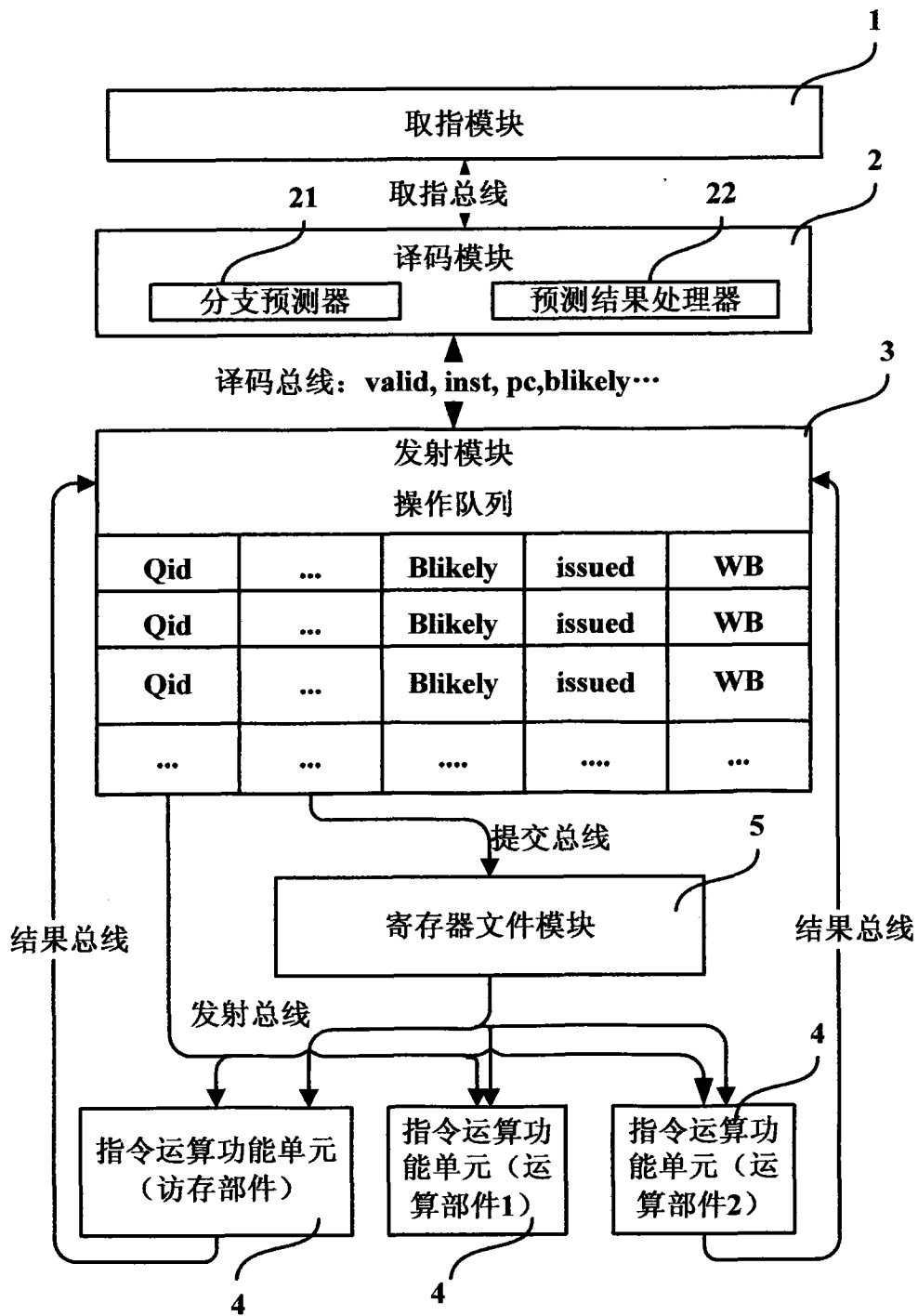


图 1

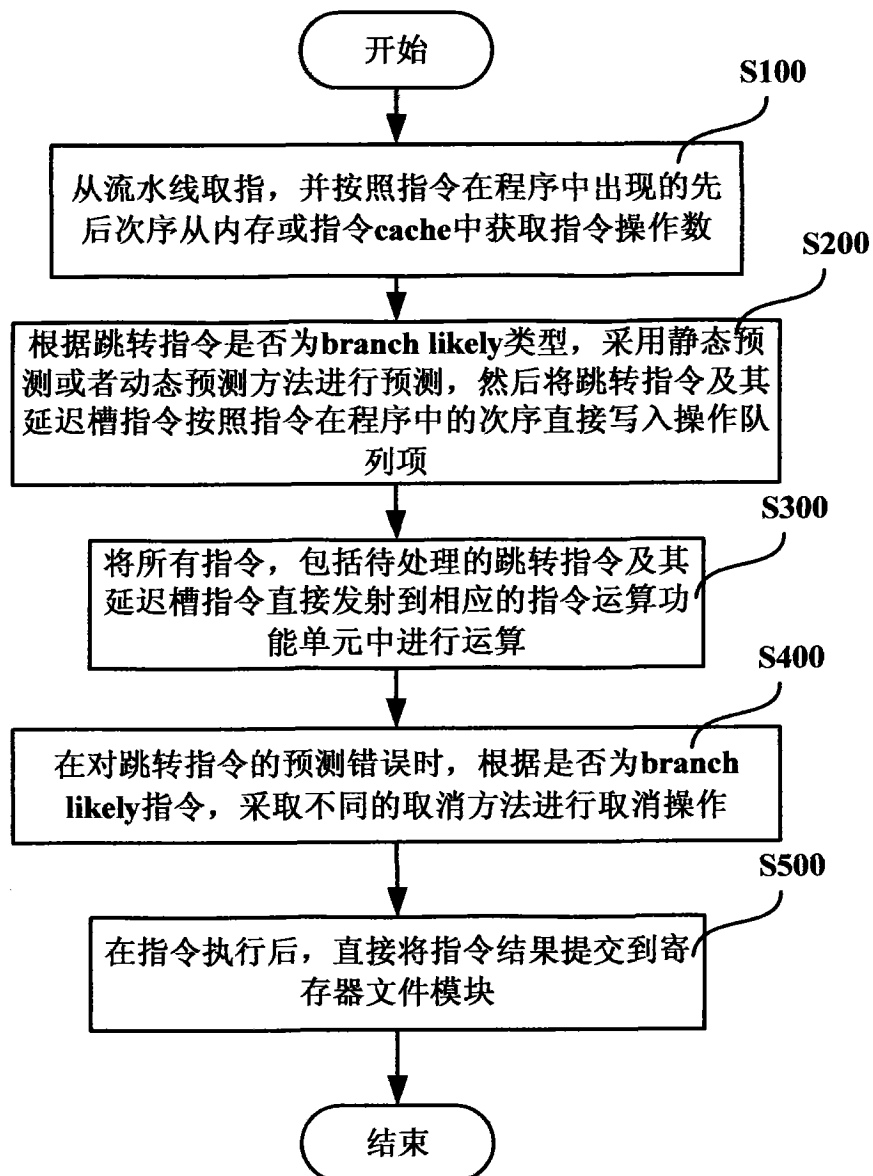


图 2