

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-109345

(P2010-109345A)

(43) 公開日 平成22年5月13日 (2010.5.13)

(51) Int.Cl.		F I		テーマコード (参考)
H O 1 L 21/02	(2006.01)	H O 1 L 27/12	B	5 F 0 4 8
H O 1 L 27/12	(2006.01)	H O 1 L 27/08	3 3 1 E	
H O 1 L 27/08	(2006.01)	H O 1 L 21/265	F	
H O 1 L 21/265	(2006.01)	H O 1 L 21/265	Q	

審査請求 未請求 請求項の数 12 O L (全 31 頁)

(21) 出願番号	特願2009-221795 (P2009-221795)	(71) 出願人	000153878
(22) 出願日	平成21年9月28日 (2009.9.28)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2008-258290 (P2008-258290)		神奈川県厚木市長谷398番地
(32) 優先日	平成20年10月3日 (2008.10.3)	(72) 発明者	志知 武司
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2008-258301 (P2008-258301)		半導体エネルギー研究所内
(32) 優先日	平成20年10月3日 (2008.10.3)	(72) 発明者	肥塚 純一
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	大沼 英人
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	山崎 舜平
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

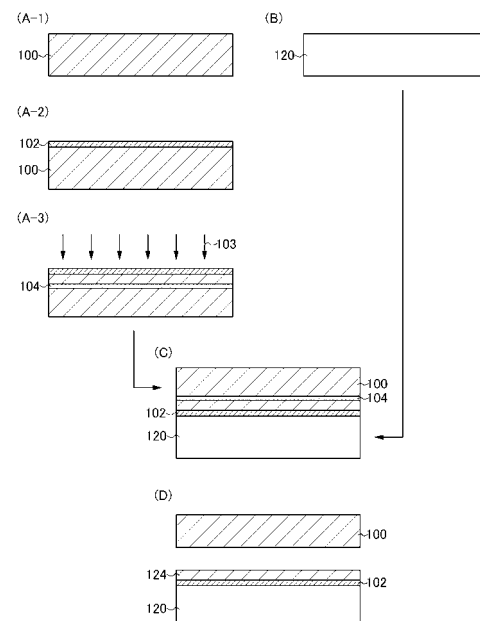
(54) 【発明の名称】 S O I 基板の作製方法

(57) 【要約】

【課題】S O I 基板の作製方法において、非質量分離型のイオン照射方法を用いる場合であっても、単結晶半導体基板の分離を良好に行い、分離後の単結晶半導体層の表面の平坦性を向上させることを目的の一とする。又は、S O I 基板の作製方法において、スルーブットを向上させると共に分離後の単結晶半導体層の表面の平坦性を向上させることを目的の一とする。

【解決手段】単結晶半導体基板に加速されたイオンを照射することにより単結晶半導体基板中に脆化領域を形成する工程と、絶縁層を介して単結晶半導体基板とベース基板とを貼り合わせる工程と、脆化領域において単結晶半導体基板を分離して、ベース基板上に絶縁層を介して単結晶半導体層を形成する工程とを有し、単結晶半導体基板へのイオンの照射は、イオンドーピング法を用い且つ単結晶半導体基板を冷却しながら行う。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

単結晶半導体基板に加速されたイオンを照射することにより前記単結晶半導体基板中に脆化領域を形成する工程と、

絶縁層を介して前記単結晶半導体基板とベース基板とを貼り合わせる工程と、

前記脆化領域において前記単結晶半導体基板を分離して、前記ベース基板上に前記絶縁層を介して単結晶半導体層を形成する工程とを有し、

前記単結晶半導体基板への前記イオンの照射は、イオンドーピング法を用い且つ前記単結晶半導体基板を冷却しながら行うことを特徴とする S O I 基板の作製方法。

【請求項 2】

単結晶半導体基板に加速されたイオンを照射することにより前記単結晶半導体基板中に脆化領域を形成する工程と、

絶縁層を介して前記単結晶半導体基板とベース基板とを貼り合わせる工程と、

前記脆化領域において前記単結晶半導体基板を分離して、前記ベース基板上に前記絶縁層を介して単結晶半導体層を形成する工程とを有し、

前記単結晶半導体基板への前記イオンの照射は、イオンドーピング法を用い且つ前記単結晶半導体基板を揺動させると共に冷却しながら行うことを特徴とする S O I 基板の作製方法。

【請求項 3】

請求項 2 において、

前記単結晶半導体基板の揺動を、前記単結晶半導体基板が保持される基板支持台を移動させることによって行うことを特徴とする S O I 基板の作製方法。

【請求項 4】

請求項 1 乃至請求項 2 のいずれか一項において、

前記単結晶半導体基板の冷却を、前記単結晶半導体基板が保持される基板支持台を冷却することによって行うことを特徴とする S O I 基板の作製方法。

【請求項 5】

請求項 4 において、

前記単結晶半導体基板の保持を、静電チャックを用いて行うことを特徴とする S O I 基板の作製方法。

【請求項 6】

単結晶半導体基板に加速されたイオンを照射することにより前記単結晶半導体基板中に脆化領域を形成する工程と、

絶縁層を介して前記単結晶半導体基板とベース基板とを貼り合わせる工程と、

前記脆化領域において前記単結晶半導体基板を分離して、前記ベース基板上に前記絶縁層を介して単結晶半導体層を形成する工程とを有し、

前記単結晶半導体基板への前記イオンの照射は、イオンドーピング法を用い且つ複数回に分けて行うことを特徴とする S O I 基板の作製方法。

【請求項 7】

請求項 6 において、

前記単結晶半導体基板に複数回に分けて前記イオンを照射する際に、第 n 回目 (n は 1 以上の自然数) の照射後であって第 $n + 1$ 回目の照射前に、前記単結晶半導体基板の温度を下げることを特徴とする S O I 基板の作製方法。

【請求項 8】

請求項 6 又は請求項 7 において、

前記単結晶半導体基板にイオンを照射するに際し、前記単結晶半導体基板を冷却しながら行うことを特徴とする S O I 基板の作製方法。

【請求項 9】

請求項 6 乃至請求項 8 のいずれか一項において、

前記単結晶半導体基板に前記イオンを複数回に分けて照射するに際し、前記単結晶半導

10

20

30

40

50

体基板を揺動させることを特徴とするＳＯＩ基板の作製方法。

【請求項１０】

請求項１乃至請求項９のいずれか一項において、

前記イオンとして、水素元素からなるイオンを用い、前記イオンの総数に対して H_3^+ の割合を７０％以上とすることを特徴とするＳＯＩ基板の作製方法。

【請求項１１】

請求項１乃至請求項１０のいずれか一項において、

前記イオンを照射する際の前記単結晶半導体基板の温度を、２００以下とすることを特徴とするＳＯＩ基板の作製方法。

【請求項１２】

請求項１乃至請求項１１のいずれか一項において、

前記ベース基板として、ガラス基板を用いることを特徴とするＳＯＩ基板の作製方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、絶縁膜を介して半導体層が設けられた基板の作製方法に関し、特にＳＯＩ（Silicon on Insulator）基板の作製方法に関する。また、絶縁膜を介して半導体層が設けられた基板を用いた半導体装置の作製方法に関する。

【背景技術】

【０００２】

近年、バルク状のシリコンウエハに代わり、絶縁表面に薄い単結晶半導体層が存在するＳＯＩ（Silicon on Insulator）基板を使った集積回路が開発されている。ＳＯＩ基板を使うことで、トランジスタのドレインと基板間における寄生容量が低減されるため、ＳＯＩ基板は半導体集積回路の性能を向上させるものとして注目されている。

【０００３】

ＳＯＩ基板を製造する方法の１つに、水素イオン注入剥離法が知られている（例えば、特許文献１参照）。水素イオン注入剥離法によるＳＯＩ基板の作製方法の概要を以下に説明する。まず、シリコンウエハにイオン注入法を用いて水素イオンを注入することによって表面から所定の深さに微小気泡層を形成する。次に、酸化シリコン膜を介して、水素イオンを注入したシリコンウエハを別のシリコンウエハに接合させる。その後、熱処理を行うことにより、微小気泡層が劈開面となり、水素イオンが注入されたシリコンウエハの一部が微小気泡層を境に薄膜状に分離し、接合させた別のシリコンウエハ上に単結晶シリコン膜を形成することができる。

【０００４】

また、このような水素イオン注入剥離法を用いて単結晶シリコン層をガラスからなるベース基板上に形成する方法が提案されている（例えば、特許文献２参照）。ガラス基板はシリコンウエハよりも大面積化が容易であり、安価であることから、ガラス基板をベース基板として用いることにより、大面積で安価なＳＯＩ基板を作製することが可能となる。

【０００５】

また、ＳＯＩ基板の大面積化が進むにつれて、生産性の向上が重要な課題となってくる。ＳＯＩ基板の製造においては、用いる単結晶シリコン基板自体が高価であるため、生産性の向上等によるコスト低減は重要となる。

【先行技術文献】

【特許文献】

【０００６】

【特許文献１】特開２０００－１２４０９２号公報

【特許文献２】特開２００４－８７６０６号公報

【発明の概要】

【発明が解決しようとする課題】

10

20

30

40

50

【 0 0 0 7 】

しかし、上記の水素イオン注入剥離法では、原料ガスから生成されるイオンを質量分離してシリコンウエハに照射する質量分離型のイオン照射方法（イオン注入法）を用いているため、シリコンウエハに照射するイオンの照射範囲が狭く処理時間の短縮化が困難となる。特に、シリコンウエハが大型化するにつれて処理時間の問題が顕著になる。従って、スループットを向上させるためには、原料ガスから生成されるイオンを質量分離せずシリコンウエハに照射する非質量分離型のイオン照射方法（イオンドーピング法）を用いることが有効となる。

【 0 0 0 8 】

一方で、非質量分離型のイオン照射方法を用いる場合には、質量分離型のイオン照射方法を用いる場合と比較してスループットは著しく向上するが、基板の広い面積に一度にイオンを照射できるが故に、イオンの照射に伴う温度上昇がイオン注入法を用いる場合より大きくなってしまふという問題がある。このような基板の温度上昇は、基板中において、添加されたイオンに起因する元素の熱拡散を促進させ、イオンの深さ方向の分布を広げる要因となる。また、基板の温度上昇は、基板中に存在する添加されたイオンに起因する元素の脱離を促進させてしまふ。

10

【 0 0 0 9 】

また、イオンドーピング装置は、被処理物を配置するチャンバー、所望のイオンを発生させるイオン源及びイオンを加速し照射するための引き出し加速機構を有している。引き出し加速機構を構成する電極には複数の開口やスリットが設けられており、イオン源で生成されたイオンは電極に設けられた開口やスリットを通過して加速されるため、イオンが単結晶半導体基板に均一に照射されない問題がある。この場合、単結晶半導体基板において局所的に温度上昇が起こり、添加されたイオンに起因する元素の熱拡散も局所的におこることにより、当該元素の深さ方向の分布が広がると共に水平方向にムラが生じることとなる。

20

【 0 0 1 0 】

このように、深さ方向や水平方向において添加されたイオンに起因する元素の分布が広がってしまえば、半導体基板の分離を良好に行うことが困難になる。これは、上記半導体基板の分離が複数の深さ領域で生じてしまうことに起因する。また、半導体基板の分離は、当該半導体基板中に存在する添加されたイオンに起因する元素の濃度に依存するから、元素の脱離が促進されてしまえば、結果としてより多くのイオンを照射しなくてはならず、スループットが低下することにもなりかねない。

30

【 0 0 1 1 】

開示する発明の一態様は、SOI基板の作製方法において、非質量分離型のイオン照射方法を用いる場合であっても、単結晶半導体基板の分離を良好に行い、分離後の単結晶半導体層の表面の平坦性を向上させることを目的の一とする。又は、開示する発明の一態様は、SOI基板の作製方法において、スループットを向上させると共に分離後の単結晶半導体層の表面の平坦性を向上させることを目的の一とする。

【 課題を解決するための手段 】

【 0 0 1 2 】

開示する発明の一態様は、SOI基板の製造方法において、イオンドーピング法を用いて単結晶半導体基板に加速されたイオンを照射することにより、当該単結晶半導体基板中に結晶構造が損傷された脆化領域を形成する際に、単結晶半導体基板を冷却しながら行うものである。また、単結晶半導体基板を冷却すると共に揺動させながら行ってもよい。

40

【 0 0 1 3 】

開示する発明の一態様は、単結晶半導体基板に加速されたイオンを照射することにより単結晶半導体基板中に脆化領域を形成する工程と、絶縁層を介して単結晶半導体基板とベース基板とを貼り合わせる工程と、脆化領域において単結晶半導体基板を分離して、ベース基板上に絶縁層を介して単結晶半導体層を形成する工程とを有し、単結晶半導体基板へのイオンの照射は、イオンドーピング法を用い且つ単結晶半導体基板を冷却しながら行うこ

50

とを特徴としている。また、単結晶半導体基板を冷却すると共に揺動させながら行ってもよい。

【0014】

開示する発明の一態様は、単結晶半導体基板に加速されたイオンを照射することにより単結晶半導体基板中に脆化領域を形成する工程と、絶縁層を介して単結晶半導体基板とベース基板とを貼り合わせる工程と、脆化領域において単結晶半導体基板を分離して、ベース基板上に絶縁層を介して単結晶半導体層を形成する工程とを有し、単結晶半導体基板へのイオンの照射は、イオンドーピング法を用い且つ複数回に分けて行うことを特徴としている。また、単結晶半導体基板に複数回に分けてイオンを照射する際に、第 n 回目（ n は1以上の自然数）の照射後であって第 $n+1$ 回目の照射前に、単結晶半導体基板を冷却して

10

【0015】

開示する発明の一態様では、質量分離を伴わないイオン照射を用いているため、質量分離を伴うイオン照射を用いる場合と比較して、広範な領域を一度に処理することが可能である。一方で、質量分離によって局所的にイオンを照射する場合と比較して、基板の温度上昇による影響は無視できないレベルとなる。このように温度上昇が大きい場合には、単結晶半導体基板中において、添加されるイオンを構成する元素のプロファイルが広がってしまう。当該問題を解消するために、開示する発明の一態様では、基板の温度上昇を抑制して単結晶半導体基板中の深さ方向において元素プロファイルが広がることを抑制する。これにより、効率的なイオン照射を実現しつつ、単結晶半導体基板の分離を良好に行い、分離後の単結晶半導体層表面を平坦にすることができる。

20

【0016】

また、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路及び電子機器は全て半導体装置に含まれる。

【0017】

また、本明細書中において表示装置とは、発光装置や液晶表示装置を含む。発光装置は発光素子を含み、液晶表示装置は液晶素子を含む。発光素子は、電流または電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機EL（Electro Luminescence）、有機EL等が含まれる。

30

【発明の効果】

【0018】

開示する発明の一態様により、SOI基板の作製方法において、非質量分離型のイオン照射方法を用いる場合であっても、単結晶半導体基板の分離を良好に行い、分離後の単結晶半導体層の表面の平坦性を向上させることができる。

【0019】

開示する発明の一態様により、SOI基板の作製方法において、スループットを向上させると共に分離後の単結晶半導体層の表面の平坦性を向上させることができる。

【図面の簡単な説明】

【0020】

【図1】SOI基板の作製方法の一例を示す図である。

40

【図2】SOI基板の作製方法に適用可能なイオンドーピング装置の一例を示す図である。

【図3】SOI基板の作製方法の一例を示す図である。

【図4】SOI基板の作製方法の一例を示す図である。

【図5】SOI基板の作製方法の一例を示す図である。

【図6】SOI基板を用いた半導体装置の一例を示す図である。

【図7】SOI基板を用いた半導体装置の一例を示す図である。

【図8】SOI基板を用いた表示装置の一例を示す図である。

【図9】SOI基板を用いた表示装置の一例を示す図である。

【図10】SOI基板を用いた使用形態の一例を示す図である。

50

【図 1 1】イオンの照射回数を変化させた場合における単結晶半導体基板中の水素濃度の測定結果を示す図である。

【図 1 2】S O I 基板の作製方法に適用可能なイオンドーピング装置の一例を示す図である。

【発明を実施するための形態】

【0021】

以下に、実施の形態を図面に基づいて説明する。但し、発明は多くの異なる態様で実施することが可能であり、発明の趣旨及びその範囲から逸脱することなくその形態および詳細を変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

10

【0022】

(実施の形態 1)

本実施の形態では、S O I 基板の作製方法の一例に関して図面を参照して説明する。

【0023】

まず、単結晶半導体基板 100 を準備する(図 1 (A - 1) 参照)。

【0024】

単結晶半導体基板 100 としては、例えば、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板など、第 14 族元素でなる単結晶半導体基板を用いることができる。また、ガリウムヒ素やインジウムリン等の化合物半導体基板も用いることができる。市販のシリコン基板としては、直径 5 インチ (125 mm)、直径 6 インチ (150 mm)、直径 8 インチ (200 mm)、直径 12 インチ (300 mm)、直径 16 インチ (400 mm) サイズの円形のもの为代表的である。なお、単結晶半導体基板 100 の形状は円形に限られず、矩形状等に加工して用いることも可能である。

20

【0025】

次に、単結晶半導体基板 100 の表面に絶縁層 102 を形成する(図 1 (A - 2) 参照)。

【0026】

絶縁層 102 は、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、窒化酸化シリコン膜等の絶縁層を単層、又は積層させて形成することができる。これらの膜は、熱酸化法、CVD 法又はスパッタリング法等を用いて形成することができる。

30

【0027】

本明細書中において、酸化窒化シリコンとは、その組成として、窒素よりも酸素の含有量が多いものであって、好ましくは、ラザフォード後方散乱法 (RBS: Rutherford Backscattering Spectrometry) 及び水素前方散乱法 (HFS: Hydrogen Forward Scattering) を用いて測定した場合に、濃度範囲として酸素が 50 ~ 70 原子%、窒素が 0.5 ~ 15 原子%、シリコンが 25 ~ 35 原子%、水素が 0.1 ~ 10 原子% の範囲で含まれるものをいう。また、窒化酸化シリコンとは、その組成として、酸素よりも窒素の含有量が多いものであって、好ましくは、RBS 及び HFS を用いて測定した場合に、濃度範囲として酸素が 5 ~ 30 原子%、窒素が 20 ~ 55 原子%、シリコンが 25 ~ 35 原子%、水素が 10 ~ 30 原子% の範囲で含まれるものをいう。ただし、酸化窒化シリコン又は窒化酸化シリコンを構成する原子の合計を 100 原子% としたとき、窒素、酸素、シリコン及び水素の含有比率が上記の範囲内に含まれるものとする。

40

【0028】

次に、運動エネルギーを有するイオンを単結晶半導体基板 100 に照射することで、単結晶半導体基板 100 の所定の深さに結晶構造が損傷された脆化領域 104 を形成する(図 1 (A - 3) 参照)。図 1 (A - 3) に示すように、絶縁層 102 を介して、加速されたイオン 103 を単結晶半導体基板 100 に照射することで、単結晶半導体基板 100 の表

50

面から所定の深さの領域にイオン 103 に起因する元素が添加され、脆化領域 104 を形成することができる。

【0029】

本実施の形態では、原料ガスから生成されるイオンを質量分離せず対象物に照射する非質量分離型のイオン照射方法（イオンドーピング法）を用いて脆化領域 104 を形成する。そのため、イオン 103 は、プロセスガスを励起してプラズマを生成し、このプラズマに含まれる全てのイオン種を電界の作用によりプラズマから引き出して、加速されたイオンである。

【0030】

イオンドーピング法は、イオンドーピング装置を用いて行うことができる。イオンドーピング装置は、プロセスガスをプラズマ励起して生成された全てのイオン種を質量分離しないで、チャンバー内に配置された対象物に照射する非質量分離型の装置である。

10

【0031】

例えば、本実施の形態では、図 2 に示すイオンドーピング装置を用いることができる。

【0032】

図 2 に示すイオンドーピング装置は、イオンを生成するためのイオン源 200 と、対象物にイオンの照射を行う処理室 220 を有している。また、イオン源 200 は、プラズマを生成するプラズマ生成室 202 と、プラズマを生成するための電極 204 と、プロセスガスを導入するガス導入口 206 と、生成されたプラズマからイオンを引き出して加速する引き出し加速機構 208 とを有している。

20

【0033】

プラズマを生成するための電極 204 としては、フィラメント型の電極や容量結合高周波放電用の電極等を用いることができる。また、引き出し加速機構 208 は、引出電極 208a、加速電極 208b、抑制電極 208c、接地電極 208d 等の電極、及びこれらの電極に電力を供給するための電源等で構成される。引き出し加速機構を構成する電極には複数の開口やスリットが設けられており、イオン源 200 で生成されたイオンは電極に設けられた開口やスリットを通過して加速される。

【0034】

処理室 220 は、基板を保持する基板支持台 222 と、基板を冷却するための冷却手段 224 とを有している。また、処理室 220 には、ガスの排気口 226 が設けられている。

30

【0035】

以下に、図 2 を用いた場合のイオンの照射方法に関して具体的に説明する。以下の説明では、単結晶半導体基板 100 に水素イオンを照射する場合について説明する。

【0036】

まず、プラズマ生成室 202 にプロセスガスを導入し、電極 204 と引出電極 208a との間に高周波電力を印加することにより当該プロセスガスを励起してプラズマを発生させる。プロセスガスとして、例えば、水素 (H_2) ガスを供給する場合、水素ガスから生成されるイオン種 (H^+ 、 H_2^+ 、 H_3^+) が生成される。続いて、引き出し加速機構 208 に設けられた電極に電圧を印加することによって、プラズマからイオンを引き出して加速し、基板支持台 222 に設けられた単結晶半導体基板 100 に照射され、脆化領域 104 が形成される。

40

【0037】

図 2 において、イオンの加速は、引出電圧が印加される引出電極 208a と、加速電圧が印加される加速電極 208b により行われる。抑制電極 208c では発散するイオンを捕集してイオン流の方向性を高めている。

【0038】

また、本実施の形態では、イオン 103 を照射する際に単結晶半導体基板 100 を冷却する。単結晶半導体基板 100 の冷却は、基板支持台 222 に設けられた冷却手段 224 を用いて行うことができる。

【0039】

50

冷却手段 2 2 4 としては、イオン 1 0 3 の照射時における単結晶半導体基板 1 0 0 の温度上昇を抑制できる構成であればよく、例えば、基板支持台 2 2 2 内に冷却水を流す構成とすることができる。また、ペルチェ素子などを用いる構成としても良い。

【 0 0 4 0 】

また、基板支持台 2 2 2 として、静電チャックを用いることができる。静電チャックは、基板支持台表面に誘電層を設け、基板支持台と単結晶半導体基板の間に電圧を印加し、両者の間に発生した力によって単結晶半導体基板を吸着する機構である。静電チャックは、高い熱伝導性を有する材料によって形成されており、高い冷却性能を備えている。また、単結晶半導体基板の冷却及び均熱化のために、静電チャックの吸着面にスリット加工を施し、ガス流路を形成しておくことも有効である。

10

【 0 0 4 1 】

また、イオン 1 0 3 を照射する際に単結晶半導体基板 1 0 0 を揺動させてもよい。単結晶半導体基板 1 0 0 の揺動は、基板支持台 2 2 2 に設けられた揺動手段 2 2 8 を用いて行うことができる（図 1 2 参照）。単結晶半導体基板 1 0 0 を揺動させながらイオンを照射することにより、引き出し加速機構 2 0 8 に設けられた開口やスリットに伴う照射ムラを抑制することが可能となる。また、単結晶半導体基板 1 0 0 の局所的な温度上昇によって、単結晶半導体基板 1 0 0 中において添加されたイオンに起因する元素の熱拡散を抑制し、当該元素の水平方向における分布ムラを低減すると共に、深さ方向の分布の広がりを低減することができる。

20

【 0 0 4 2 】

揺動手段 2 2 8 としては、イオン 1 0 3 を照射する際に単結晶半導体基板 1 0 0 を移動させることができる構成であればよく、例えば、1 軸方向に移動させる構成としても良いし、2 軸方向に移動可能な構成としても良い。もちろん、さらに複雑な移動（基板の回転など）が可能な手段を用いることもできる。

【 0 0 4 3 】

図 1 2 に示した構成では、水平移動機構 2 2 8 a 及び垂直移動機構 2 2 8 b を設け、単結晶半導体基板 1 0 0 を左右及び上下に移動可能な場合を示している。もちろん、図 1 2 の構成において、水平移動機構 2 2 8 a と垂直移動機構 2 2 8 b のいずれか一方を設けた構成としてもよい。

30

【 0 0 4 4 】

また、電極に規則的な開口が複数形成されている場合には、単結晶半導体基板 1 0 0 を、当該開口の規則的な配列から僅かにずれた方向に揺動させることが好ましい。例えば、開口が a 軸及び b 軸に沿って規則的に配列されている場合には、a 軸及び b 軸に沿う方向以外の方向に揺動させる。これにより、規則的な開口パターンに起因する照射ムラを低減することができる。

【 0 0 4 5 】

なお、単結晶半導体基板 1 0 0 を揺動させる場合の他に、単結晶半導体基板 1 0 0 と平行な方向に電位差を発生させ、単結晶半導体基板 1 0 0 に照射されるイオン 1 0 3 の照射方向を制御してもよい。もちろん、単結晶半導体基板 1 0 0 の揺動と組み合わせてもよい。

40

【 0 0 4 6 】

また、イオン 1 0 3 を照射する際に単結晶半導体基板 1 0 0 を冷却すると共に揺動させてもよい。単結晶半導体基板 1 0 0 の冷却は、基板支持台 2 2 2 に設けられた冷却手段 2 2 4 を用いて行うことができる。

【 0 0 4 7 】

このように、単結晶半導体基板 1 0 0 を冷却しながらイオン 1 0 3 を照射することによって、単結晶半導体基板 1 0 0 の広い面積に一度にイオンを照射する場合であっても、単結晶半導体基板 1 0 0 の温度上昇を抑制することができる。その結果、照射されたイオンの熱拡散を抑制し、添加されるイオンの深さ方向の分布の広がりを低減することができる。また、単結晶半導体基板 1 0 0 を揺動すると共に冷却しながらイオン 1 0 3 を照射することによって、単結晶半導体基板 1 0 0 の温度上昇を抑制すると共に引き出し加速機構に設

50

けられた開口やスリットに伴う照射ムラを抑制することが可能となる。

【0048】

また、単結晶半導体基板100の温度上昇を抑制することにより、単結晶半導体基板100中に添加された水素の離脱を低減することができる。これにより、イオン103の照射時間を短くし、スループットを向上させることが可能となる。

【0049】

単結晶半導体基板100から分離される単結晶半導体層の厚さは、イオン103が添加される深さで決定される。本実施の形態では、この単結晶半導体層の厚さが10nm以上500nm以下、好ましくは50nm以上200nm以下になるように、脆化領域104が形成される深さを調節する。脆化領域104が形成される領域の深さは、イオン103の運動エネルギー、質量、イオン103の入射角等によって調節すればよい。なお、運動エネルギーは加速電圧、ドーズ量などにより調節できる。

10

【0050】

また、本実施の形態では、上述したイオンの照射方法において、水素ガスから生成されるイオン種(H^+ 、 H_2^+ 、 H_3^+)の総数に対して H_3^+ の割合を50%以上、好ましくは、 H_3^+ の割合を70%以上とする。同じ質量のイオンを照射することで、単結晶半導体基板100の同じ深さに集中させてイオンを添加することができるためである。

【0051】

脆化領域104を浅い領域に形成するためには、通常、イオン103の加速電圧を低くする必要はあるが、加速電圧が同じであっても、 H_3^+ イオンを用いる場合には H^+ イオンを用いる場合と比較して浅い領域に水素原子が添加される。これは、 H_3^+ イオンは単結晶半導体基板100中において構成元素(H)に分離し、結果として各元素(H)の運動エネルギーが約1/3になることに起因するためと考察される。つまり、プラズマ中の H_3^+ イオンの割合を高めることで、単結晶半導体基板100の浅い領域に水素原子を効率よく添加できることになる。一方で、 H_3^+ イオンは H^+ イオンの3倍の質量を持つことから、同じ深さに水素原子を添加する場合、 H_3^+ イオンの加速電圧は、 H^+ イオンの加速電圧の3倍にする必要がある。このため、イオンの加速電圧を大きくすることが可能であれば、同等の深さに水素原子を添加する場合におけるイオンの照射工程のタクトタイムを短縮することが可能となり、生産性やスループットの向上を図ることができる。

20

【0052】

プロセスガスとして水素ガスを用いる場合、プラズマ中の H_3^+ イオンの割合を高くして単結晶半導体基板100の広い面積に一度にイオン103を照射することによって、スループットを向上させることができる。さらに、単結晶半導体基板100を冷却しながらイオン103を照射することにより、単結晶半導体基板100の温度上昇を抑制し、深さ方向における脆化領域104が形成される領域の幅を小さくすることができる。

30

【0053】

また、上記説明では、プロセスガスに水素ガスを用いる場合を説明したが、本実施の形態に適用できるプロセスガスはこれに限られない。例えば、プロセスガスにヘリウム(He)ガスを用いることもできる。ヘリウムを励起して生成されるイオン種は、 He^+ がほとんどであるため、質量分離を伴わないイオンドーピング法でも、 He^+ を主なイオンとして単結晶半導体基板100に照射することができる。この場合、単結晶半導体基板100の深さ方向において、脆化領域104が形成される領域の幅を小さくすることができる。もちろん、 H_3^+ と He^+ を合わせて照射しても良い。この場合、工程数を増加させることなく半導体層表面の表面荒れを抑制することが可能である。

40

【0054】

なお、本実施の形態では、イオンを照射する際に単結晶半導体基板100を冷却できる構成であれば、イオンドーピング装置の構成は図2に示したものに限定されず、必要に応じた構成で設けることができる。

【0055】

また、本実施の形態では、絶縁層102を介して加速されたイオン103を単結晶半導体

50

基板 1 0 0 に照射する場合を示したが、イオン 1 0 3 を単結晶半導体基板 1 0 0 に照射した後に絶縁層 1 0 2 を形成してもよい。

【 0 0 5 6 】

続いて、ベース基板 1 2 0 を準備し（図 1（B）参照）、単結晶半導体基板 1 0 0 とベース基板 1 2 0 の貼り合わせを行う。

【 0 0 5 7 】

ベース基板 1 2 0 としては、例えば、絶縁体でなる基板を用いることができる。具体的には、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われる各種ガラス基板、石英基板、セラミック基板、サファイア基板が挙げられる。他にも、ベース基板 1 2 0 として単結晶半導体基板（例えば、単結晶シリコン基板等）や多結晶半導体基板（例えば、多結晶シリコン基板）を用いてもよい。

10

【 0 0 5 8 】

本実施の形態では、ベース基板 1 2 0 としてガラス基板を用いることが好ましい。ベース基板 1 2 0 として大面積化が可能で安価なガラス基板を用いた場合には、低コスト化を図ることができる。特に、ベース基板 1 2 0 として、例えば、第 6 世代（1 5 0 0 mm × 1 8 5 0 mm）、第 7 世代（1 8 7 0 mm × 2 2 0 0 mm）、第 8 世代（2 2 0 0 mm × 2 4 0 0 mm）といわれる大面積のマザーガラス基板を用いることにより、当該マザーガラス基板に、複数の単結晶半導体基板を貼り合わせて S O I 基板を製造することにより、S O I 基板の大面積化が実現できる。

20

【 0 0 5 9 】

次に、単結晶半導体基板 1 0 0 とベース基板 1 2 0 を、絶縁層 1 0 2 を介して貼り合わせる（図 1（C）参照）。ここでは、単結晶半導体基板 1 0 0 とベース基板 1 2 0 とを対向させ、絶縁層 1 0 2 の表面とベース基板 1 2 0 の表面とを接合させる。

【 0 0 6 0 】

次に、熱処理を行い脆化領域 1 0 4 において単結晶半導体基板 1 0 0 を分離することにより、ベース基板 1 2 0 上に、絶縁層 1 0 2 を介して単結晶半導体層 1 2 4 を設ける（図 1（D）参照）。

【 0 0 6 1 】

熱処理を行うことで、温度上昇によって脆化領域 1 0 4 に形成されている微小な孔には、添加された元素が析出し、内部の圧力が上昇する。圧力の上昇により、脆化領域 1 0 4 の微小な孔に体積変化が起こり、脆化領域 1 0 4 に亀裂が生じるので、脆化領域 1 0 4 に沿って単結晶半導体基板 1 0 0 が分離する。絶縁層 1 0 2 はベース基板 1 2 0 に接合しているので、ベース基板 1 2 0 上には単結晶半導体基板 1 0 0 から分離された単結晶半導体層 1 2 4 が形成される。

30

【 0 0 6 2 】

また、本実施の形態では、上述したように、単結晶半導体基板 1 0 0 に形成される脆化領域 1 0 4 の深さ方向における幅を狭くすることができるため、単結晶半導体基板 1 0 0 の分離を良好に行うことができる。さらに、分離後の単結晶半導体層 1 2 4 の表面を平坦にすることができる。

40

【 0 0 6 3 】

なお、熱処理は、拡散炉、抵抗加熱炉などの加熱炉、R T A（瞬間熱アニール、R a p i d T h e r m a l A n n e a l）装置、マイクロ波加熱装置などを用いることができる。例えば、R T A 装置を用いる場合、加熱温度 5 5 0 以上 7 3 0 以下、処理時間 0 . 5 分以上 6 0 分以内で行うことができる。また、ここでの熱処理の温度は、ベース基板 1 2 0 の歪み点を越えない温度とする。

【 0 0 6 4 】

以上の工程により、ベース基板 1 2 0 上に絶縁層 1 0 2 を介して単結晶半導体層 1 2 4 が設けられた S O I 基板を作製することができる。

【 0 0 6 5 】

本実施の形態で示す作製方法を用いることによって、非質量分離型のイオン照射方法を用

50

いる場合であっても、単結晶半導体基板 100 の分離を良好に行い、分離後の単結晶半導体層 124 の表面の平坦性を向上させることができる。

【0066】

なお、本実施の形態で示した SOI 基板の作製方法は、本明細書の他の実施の形態で示した作製方法と適宜組み合わせることができる。

【0067】

(実施の形態 2)

本実施の形態では、イオンの照射時における単結晶半導体基板 100 の冷却方法に関して、上記実施の形態と異なる方法について説明する。

【0068】

上述したように、イオンドーピング法を用いた場合には、広い面積に一度にイオンが照射されるため単結晶半導体基板 100 の温度が上昇していく。そのため、イオンの照射時間が長くなるにつれて単結晶半導体基板 100 の温度が上昇することとなる。つまり、イオンの照射開始時の単結晶半導体基板 100 の温度とイオンの照射終了時の単結晶半導体基板 100 の温度の差は著しく異なることとなる。

【0069】

したがって、イオンの照射開始時では、添加されたイオンに起因する元素の熱拡散が起こりにくい、イオンが照射されるにつれて単結晶半導体基板 100 の温度が上昇し添加されたイオンに起因する元素の熱拡散が生じ、元素の深さ方向の分布が広がることとなる。また、単結晶半導体基板 100 の温度上昇に伴い、基板中に存在する添加されたイオンに起因する元素の脱離が促進され、スループットが悪化する。スループットが悪化すると、照射時間が長くなりさらに単結晶半導体基板 100 の温度が上昇するという問題が生じる。単結晶半導体基板 100 の温度が上昇しすぎると、イオンの添加時に単結晶半導体基板 100 が分離するおそれもある。

【0070】

そこで、本実施の形態では、単結晶半導体基板 100 へのイオンの照射を、少なくとも 2 回以上の複数回に分けて行う。つまり、イオンドーピング法を用いて単結晶半導体基板 100 の全面に一度にイオンを照射する場合であっても、1 回の照射時間を短くして複数回イオンを照射する。なお、複数回に分けてイオンを照射する場合であっても、イオンの照射時に単結晶半導体基板 100 を揺動させて行ってもよい。

【0071】

イオンの照射時間を短くすることにより、イオンの照射による単結晶半導体基板 100 の温度上昇を抑制することが可能となり、添加されたイオンに起因する元素の熱拡散を低減することができる。また、単結晶半導体基板 100 中に存在する添加されたイオンに起因する元素の脱離を低減することができる。

【0072】

なお、イオンの照射時間は、イオン照射時の単結晶半導体基板 100 の温度に基づいて決定すればよい。例えば、イオン照射時の単結晶半導体基板 100 の温度を測定し、単結晶半導体基板 100 の温度が所定の温度を超える前にイオンの照射をやめ、単結晶半導体基板 100 の温度を下げた後、再び単結晶半導体基板 100 にイオンの照射を行う構成とすることができる。例えば、単結晶半導体基板 100 に複数回に分けてイオンを照射する工程において、第 n 回目 (n は 1 以上の自然数) の照射後であって第 $n + 1$ 回目の照射前に、単結晶半導体基板 100 の温度を下げるることができる。

【0073】

所定の温度としては、例えば 200 とすることができる。これは、200 を超える温度では、イオンの熱拡散が大きくなると共に、添加されたイオンの脱離が増大する傾向にあるためである。また、複数回のイオンの照射工程において、イオン未照射時に単結晶半導体基板 100 を積極的に冷却して温度を下げてよい。

【0074】

なお、本実施の形態で示した冷却方法と、上記実施の形態で示した冷却方法を組み合わせ

10

20

30

40

50

て実施してもよい。

【0075】

つまり、イオンの照射を複数回に分けて行うと同時に、単結晶半導体基板100を冷却しながらイオンを照射することができる。この場合、単結晶半導体基板100の広い面積に一度にイオン103を照射する場合であっても、単結晶半導体基板100の基板温度の上昇を効果的に抑制することができる。また、冷却手段によりイオン照射時の単結晶半導体基板100の温度上昇を抑制することができるため、イオンの照射時間を長くすることができる。

【0076】

なお、本実施の形態で示したSOI基板の作製方法は、本明細書の他の実施の形態で示した作製方法と適宜組み合わせることができる。

10

【0077】

(実施の形態3)

本実施の形態では、上記実施の形態で示した作製方法において、単結晶半導体基板100とベース基板120との貼り合わせ方法に関して図面を参照して詳細に説明する。

【0078】

まず、単結晶半導体基板100を準備する(図3(A-1)参照)。単結晶半導体基板100の表面は、あらかじめ硫酸過水(SPM)、アンモニア過水(APM)、塩酸過水(HPM)、希フッ酸(DHF)などを用いて適宜洗浄することが汚染除去の点から好ましい。また、希フッ酸とオゾン水を交互に吐出して洗浄してもよい。

20

【0079】

次に、単結晶半導体基板100の表面に酸化膜132を形成する(図3(A-2)参照)。

【0080】

酸化膜132は、例えば、酸化シリコン膜、酸化窒化シリコン膜等の単層、又はこれらを積層させた膜を用いることができる。これらの膜は、熱酸化法、CVD法又はスパッタリング法などを用いて形成することができる。また、CVD法を用いて酸化膜132を形成する場合には、テトラエトキシシラン(略称;TEOS;化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)等の有機シランを用いて作製される酸化シリコン膜を酸化膜132に用いることが生産性の点から好ましい。

30

【0081】

本実施の形態では、単結晶半導体基板100に熱酸化処理を行うことにより酸化膜132(ここでは、 SiO_x 膜)を形成する(図3(A-2)参照)。熱酸化処理は、酸化性雰囲気中にハロゲンを添加して行うことが好ましい。

【0082】

例えば、塩素(Cl)が添加された酸化性雰囲気中で単結晶半導体基板100に熱酸化処理を行うことにより、塩素酸化された酸化膜132を形成する。この場合、酸化膜132は、塩素原子を含有した膜となる。

【0083】

酸化膜132中に含有された塩素原子は、歪みを形成する。その結果、酸化膜132の水分に対する吸収割合が向上し、拡散速度が増大する。つまり、酸化膜132表面に水分が存在する場合に、当該表面に存在する水分を酸化膜132中に素早く吸収し、拡散させることができる。

40

【0084】

熱酸化処理の一例としては、酸素に対し塩化水素(HCl)を0.5~10体積%(好ましくは3体積%)の割合で含む酸化性雰囲気中で、900~1150の温度(代表的には1000)で行うことができる。処理時間は0.1~6時間、好ましくは0.5~1時間とすればよい。形成される酸化膜の膜厚としては、10nm~1000nm(好ましくは50nm~300nm)、例えば100nmの厚さとする。

【0085】

50

本実施の形態では、酸化膜 132 に含まれる塩素原子の濃度を $1 \times 10^{17} \text{ atoms/cm}^3 \sim 1 \times 10^{21} \text{ atoms/cm}^3$ となるように制御する。酸化膜 132 に塩素原子を含有させることによって、外因性不純物である重金属（例えば、Fe、Cr、Ni、Mo 等）を捕集して単結晶半導体基板 100 が汚染されることを防止する効果を奏する。

【0086】

酸化膜 132 として、HCl 酸化などによって膜中に塩素等のハロゲンを含ませることにより、単結晶半導体基板に悪影響を与える不純物（例えば、Na 等の可動イオン）をゲッタリングすることができる。つまり、酸化膜 132 を形成した後に行われる熱処理により、単結晶半導体基板に含まれる不純物が酸化膜 132 に析出し、ハロゲン（例えば塩素）と反応して捕獲されることとなる。それにより酸化膜 132 中に捕集した当該不純物を固定して単結晶半導体基板 100 の汚染を防ぐことができる。また、酸化膜 132 はガラス基板と貼り合わせた場合に、ガラスに含まれる Na 等の不純物を固定する膜として機能しうる。

10

【0087】

特に、酸化膜 132 として、HCl 酸化などによって膜中に塩素等のハロゲンを含ませることは、半導体基板の洗浄が不十分である場合や、繰り返し再利用して用いられる半導体基板の汚染除去に有効となる。

【0088】

また、酸化膜 132 に含有させるハロゲン原子としては塩素原子に限られない。酸化膜 132 にフッ素原子を含有させてもよい。単結晶半導体基板 100 表面をフッ素酸化するには、単結晶半導体基板 100 表面にフッ酸に浸漬した後に酸化性雰囲気中で熱酸化処理を行うことや、 NF_3 を酸化性雰囲気に添加して熱酸化処理を行えばよい。

20

【0089】

次に、運動エネルギーを有するイオン 103 を単結晶半導体基板 100 に照射することで、単結晶半導体基板 100 の所定の深さに結晶構造が損傷された脆化領域 104 を形成する（図 3（A-3）参照）。脆化領域 104 の形成は、上記実施の形態で示したように、単結晶半導体基板 100 を冷却しながらイオン 103 を照射することにより行う。

【0090】

また、イオンドーピング法を用いた場合、重金属も同時に導入されるおそれがあるが、塩素原子を含有する酸化膜 132 を介してイオンの照射を行うことによって、重金属による単結晶半導体基板 100 の汚染を防ぐことができる。

30

【0091】

次に、ベース基板 120 を準備する（図 3（B-1）参照）。

【0092】

また、ベース基板 120 を用いるに際し、ベース基板 120 の表面をあらかじめ洗浄することが好ましい。具体的には、ベース基板 120 を、塩酸過水（HPM）、硫酸過水（SPM）、アンモニア過水（APM）、希フッ酸（DHF）等を用いて超音波洗浄を行う。例えば、ベース基板 120 の表面に塩酸過水を用いて超音波洗浄を行うことが好ましい。このような洗浄処理を行うことによって、ベース基板 120 表面の平坦化や残存する研磨粒子を除去することができる。

40

【0093】

次に、ベース基板 120 の表面に窒素含有層 121（例えば、窒化シリコン膜又は窒化酸化シリコン膜等の窒素を含有する絶縁膜）を形成する（図 3（B-2）参照）。

【0094】

本実施の形態において、窒素含有層 121 は、単結晶半導体基板 100 上に設けられた酸化膜 132 と貼り合わされる層（接合層）となる。また、窒素含有層 121 は、後にベース基板上に単結晶構造を有する単結晶半導体層を設けた際に、ベース基板に含まれる Na（ナトリウム）等の不純物が単結晶半導体層に拡散することを防ぐためのバリア層として機能する。

【0095】

50

また、窒素含有層 121 を接合層として用いるため、接合不良を抑制するには窒素含有層 121 の表面を平滑とすることが好ましい。具体的には、窒素含有層 121 の表面の平均面粗さ (Ra) を 0.50 nm 以下、自乗平均粗さ (Rms) を 0.60 nm 以下、より好ましくは、平均面粗さを 0.35 nm 以下、自乗平均粗さを 0.45 nm 以下となるように窒素含有層 121 を形成する。膜厚は、10 nm 以上 200 nm 以下、好ましくは 50 nm 以上 100 nm 以下の範囲で設けることが好ましい。

【0096】

次に、単結晶半導体基板 100 の表面とベース基板 120 の表面とを対向させ、酸化膜 132 の表面と窒素含有層 121 の表面とを接合させる (図 3 (C) 参照)。

【0097】

ここでは、単結晶半導体基板 100 とベース基板 120 を酸化膜 132 と窒素含有層 121 を介して密着させた後、単結晶半導体基板 100 の一箇所に $1 \sim 500 \text{ N/cm}^2$ 、好ましくは $1 \sim 20 \text{ N/cm}^2$ 程度の圧力を加える。圧力を加えた部分から酸化膜 132 と窒素含有層 121 とが接合しはじめ、自発的に接合が形成され全面におよぶ。この接合工程は、ファンデルワールス力や水素結合が作用しており、加熱処理を伴わず、常温で行うことができるため、ベース基板 120 に、ガラス基板のように耐熱温度が低い基板を用いることができる。

【0098】

なお、単結晶半導体基板 100 とベース基板 120 との貼り合わせを行う前に、単結晶半導体基板 100 上に形成された酸化膜 132 と、ベース基板 120 上に形成された窒素含有層 121 の表面処理を行うことが好ましい。

【0099】

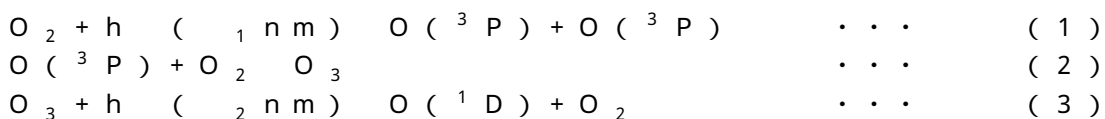
表面処理としては、プラズマ処理、オゾン処理、メガソニック洗浄、2 流体洗浄 (純水や水素添加水等の機能水を窒素等のキャリアガスとともに吹き付ける方法) 又はこれらの方法を組み合わせて行うことができる。特に、酸化膜 132、窒素含有層 121 の少なくとも一方の表面にプラズマ処理を行った後に、オゾン処理、メガソニック洗浄、2 流体洗浄等を行うことによって、酸化膜 132、窒素含有層 121 表面の有機物等のゴミを除去し、表面を親水化することができる。その結果、酸化膜 132 と窒素含有層 121 の接合強度を向上させることができる。

【0100】

ここで、オゾン処理の一例を説明する。例えば、酸素を含む雰囲気下で紫外線 (UV) を照射することにより、被処理体表面にオゾン処理を行うことができる。酸素を含む雰囲気下で紫外線を照射するオゾン処理は、UV オゾン処理または紫外線オゾン処理などとも言われる。酸素を含む雰囲気下において、紫外線のうち 200 nm 未満の波長を含む光と 200 nm 以上の波長を含む光を照射することにより、オゾンを生成させるとともに、オゾンから一重項酸素を生成させることができる。紫外線のうち 180 nm 未満の波長を含む光を照射することにより、オゾンを生成させるとともに、オゾンから一重項酸素を生成させることもできる。

【0101】

酸素を含む雰囲気下で、200 nm 未満の波長を含む光および 200 nm 以上の波長を含む光を照射することにより起きる反応例を示す。



【0102】

上記反応式 (1) において、酸素 (O_2) を含む雰囲気下で 200 nm 未満の波長 (λ_1 nm) を含む光 ($h\nu$) を照射することにより基底状態の酸素原子 ($\text{O} (^3\text{P})$) が生成する。次に、反応式 (2) において、基底状態の酸素原子 ($\text{O} (^3\text{P})$) と酸素 (O_2) とが反応してオゾン (O_3) が生成する。そして、反応式 (3) において、生成されたオゾン (O_3) を含む雰囲気下で 200 nm 以上の波長 (λ_2 nm) を含む光が照射される

10

20

30

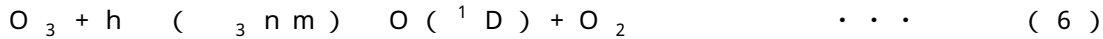
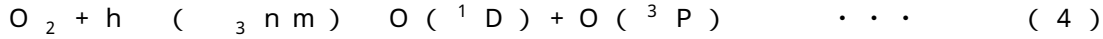
40

50

ことにより、励起状態の一重項酸素 $O(^1D)$ が生成される。酸素を含む雰囲気下において、紫外線のうち 200 nm 未満の波長を含む光を照射することによりオゾンを生成させるとともに、 200 nm 以上の波長を含む光を照射することによりオゾンを分解して一重項酸素を生成する。上記のようなオゾン処理は、例えば、酸素を含む雰囲気下での低圧水銀ランプの照射 ($\lambda_1 = 185\text{ nm}$ 、 $\lambda_2 = 254\text{ nm}$) により行うことができる。

【0103】

また、酸素を含む雰囲気下で、 180 nm 未満の波長を含む光を照射することにより起きる反応例を示す。



【0104】

上記反応式 (4) において、酸素 (O_2) を含む雰囲気下で 180 nm 未満の波長 ($\lambda_3 \text{ nm}$) を含む光を照射することにより、励起状態の一重項酸素 $O(^1D)$ と基底状態の酸素原子 ($O(^3P)$) が生成する。次に、反応式 (5) において、基底状態の酸素原子 ($O(^3P)$) と酸素 (O_2) とが反応してオゾン (O_3) が生成する。反応式 (6) において、生成されたオゾン (O_3) を含む雰囲気下で 180 nm 未満の波長 ($\lambda_3 \text{ nm}$) を含む光が照射されることにより、励起状態の一重項酸素と酸素が生成される。酸素を含む雰囲気下において、紫外線のうち 180 nm 未満の波長を含む光を照射することによりオゾンを生成させるとともにオゾンまたは酸素を分解して一重項酸素を生成する。上記のようなオゾン処理は、例えば、酸素を含む雰囲気下での Xe エキシマ UV ランプの照射 ($\lambda_3 = 172\text{ nm}$) により行うことができる。

【0105】

200 nm 未満の波長を含む光により被処理体表面に付着する有機物などの化学結合を切断し、オゾンまたはオゾンから生成された一重項酸素により被処理体表面に付着する有機物、または化学結合を切断した有機物などを酸化分解して除去することができる。上記のようなオゾン処理を行うことで、被処理体表面の親水性および清浄性を高めることができ、接合を良好に行うことができる。

【0106】

酸素を含む雰囲気下で紫外線を照射することによりオゾンが生成される。オゾンは、被処理体表面に付着する有機物の除去に効果を奏する。また、一重項酸素も、オゾンと同等またはそれ以上に、被処理体表面に付着する有機物の除去に効果を奏する。オゾン及び一重項酸素は、活性状態にある酸素の例であり、総称して活性酸素とも言われる。上記反応式等で説明したとおり、一重項酸素を生成する際にオゾンが生じる、またはオゾンから一重項酸素を生成する反応もあるため、ここでは一重項酸素が寄与する反応も含めて、便宜的にオゾン処理と称する。

【0107】

また、酸化膜 132 と窒素含有層 121 を接合させた後、接合強度を増加させるための熱処理を行うことが好ましい。この熱処理の温度は、脆化領域 104 に亀裂を発生させない温度とし、例えば、室温以上 400 未満の温度範囲で処理する。また、この温度範囲で加熱しながら、酸化膜 132 と窒素含有層 121 を接合させてもよい。熱処理には、拡散炉、抵抗加熱炉などの加熱炉、RTA (瞬間熱アニール、Rapid Thermal Anneal) 装置、マイクロ波加熱装置などを用いることができる。

【0108】

一般的に、酸化膜 132 と窒素含有層 121 を接合と同時に又は接合させた後に熱処理を行うと、接合界面において脱水反応が進行し、水素結合の強化や共有結合の形成により接合が強化される。脱水反応を促進させるためには、脱水反応により接合界面に生じる水分を、高温の熱処理により除去する必要がある。つまり、接合後の熱処理温度が低い場合には、脱水反応で接合界面に生じた水分を効果的に除去できないため、脱水反応が進まず接合強度を十分に向上させることが難しい。

10

20

30

40

50

【0109】

一方で、酸化膜132として、塩素原子等を含有させた酸化膜を用いた場合、当該酸化膜132が水分を吸収し拡散させるため、接合後の熱処理を低温で行う場合であっても、脱水反応で接合界面に生じた水分を酸化膜132へ吸収、拡散させ脱水反応を効率良く促進させることができる。この場合、ベース基板120としてガラス等の耐熱性が低い基板を用いた場合であっても、酸化膜132と窒素含有層121の接合強度を十分に向上させることが可能となる。また、バイアス電圧を印加してプラズマ処理を行うことにより、酸化膜132の表面近傍にマイクロポアを形成し、水分を効果的に吸収し拡散させ、低温であっても酸化膜132と窒素含有層121の接合強度を向上させることができる。

【0110】

次に、熱処理を行い脆化領域104にて分離することにより、ベース基板120上に、酸化膜132及び窒素含有層121を介して単結晶半導体層124を設ける（図3（D）参照）。

【0111】

加熱処理を行うことで、温度上昇によって脆化領域104に形成されている微小な孔には、添加された元素が析出し、内部の圧力が上昇する。圧力の上昇により、脆化領域104の微小な孔に体積変化が起こり、脆化領域104に亀裂が生じるので、脆化領域104に沿って単結晶半導体基板100が劈開する。酸化膜132はベース基板120に接合しているため、ベース基板120上には単結晶半導体基板100から分離された単結晶半導体層124が形成される。また、ここでの熱処理の温度は、ベース基板120の歪み点を越えない温度とする。

【0112】

この加熱処理には、拡散炉、抵抗加熱炉などの加熱炉、RTA（瞬間熱アニール、Rapid Thermal Anneal）装置、マイクロ波加熱装置などを用いることができる。例えば、RTA装置を用いる場合、加熱温度550 以上730 以下、処理時間0.5分以上60分以内で行うことができる。

【0113】

なお、上述したベース基板120と酸化膜132との接合強度を増加させるための熱処理を行わず、図3（D）の熱処理を行うことにより、酸化膜132と窒素含有層121との接合強度の増加の熱処理工程と、脆化領域104における分離の熱処理工程を同時に行ってもよい。

【0114】

以上の工程により、ベース基板120上に酸化膜132及び窒素含有層121を介して単結晶半導体層124が設けられたSOI基板を作製することができる。

【0115】

本実施の形態で示す方法を用いることによって、窒素含有層121を接合層として用いた場合であっても、ベース基板120と単結晶半導体層124との接合強度を向上させ、信頼性を向上させることができる。その結果、ベース基板120上に形成される単結晶半導体層124への不純物の拡散を抑制すると共に、ベース基板120と単結晶半導体層124とが強固に密着したSOI基板を形成することができる。

【0116】

また、ベース基板側に窒素含有層を設け、半導体基板側に塩素等のハロゲンを含む酸化膜を形成することにより、作製工程を簡略化すると共にベース基板との貼り合わせ前に当該半導体基板へ不純物元素が浸入することを抑制することができる。また、半導体基板側に設ける接合層として塩素等のハロゲンを含む酸化膜を形成することにより、接合後の熱処理を低温で行う場合であっても、脱水反応を効率良く促進させることにより接合強度を向上させることができる。

【0117】

その後、分離された単結晶半導体基板100は、上記実施の形態1で示したようにSOI基板の製造プロセスにおいて、再利用することができる。

10

20

30

40

50

【 0 1 1 8 】

なお、本実施の形態では、単結晶半導体基板 1 0 0 上に酸化膜 1 3 2 を形成し、ベース基板 1 2 0 上に窒素含有層 1 2 1 を形成する場合を示したが、これに限られない。例えば、単結晶半導体基板 1 0 0 上に酸化膜 1 3 2 と窒素含有層を順に積層させて形成し、酸化膜 1 3 2 上に形成された窒素含有層の表面とベース基板 1 2 0 との表面とを接合させてもよい。この場合、窒素含有層は脆化領域 1 0 4 の形成前に設けてもよいし、形成後に設けてもよい。なお、窒素含有層上に酸化膜（例えば、酸化シリコン）を形成し、当該酸化膜の表面とベース基板 1 2 0 の表面とを接合させても良い。

【 0 1 1 9 】

また、ベース基板 1 2 0 から単結晶半導体層 1 2 4 への不純物の混入が問題とならない場合には、ベース基板 1 2 0 上に窒素含有層 1 2 1 を設けずに、単結晶半導体基板 1 0 0 上に設けられた酸化膜 1 3 2 の表面とベース基板 1 2 0 の表面とを接合させてもよい。この場合、窒素含有層を設ける工程を省略することができる。

10

【 0 1 2 0 】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【 0 1 2 1 】

（実施の形態 4）

本実施の形態では、上記実施の形態で作製した S O I 基板を用いて、半導体装置を作製する方法を説明する。

20

【 0 1 2 2 】

まず、図 4 および図 5 を参照して、n チャネル型薄膜トランジスタ、および p チャネル型薄膜トランジスタを作製する方法を説明する。複数の薄膜トランジスタ（T F T）を組み合わせることで、各種の半導体装置を形成することができる。

【 0 1 2 3 】

本実施の形態では、S O I 基板として上記図 1 の工程を用いて作製した S O I 基板を用いる場合について説明する。もちろん、上記実施の形態で示した他の方法で作製した S O I 基板を用いることも可能である。

【 0 1 2 4 】

図 4（A）は、上記図 1 を用いて説明した方法で作製された S O I 基板の断面図である。

30

【 0 1 2 5 】

まず、エッチングにより、単結晶半導体層 1 2 4 を素子分離して、図 4（B）に示すように半導体層 2 5 1、2 5 2 を形成する。半導体層 2 5 1 は n チャネル型の T F T を構成し、半導体層 2 5 2 は p チャネル型の T F T を構成する。

【 0 1 2 6 】

図 4（C）に示すように、半導体層 2 5 1、2 5 2 上に絶縁膜 2 5 4 を形成する。次に、絶縁膜 2 5 4 を介して半導体層 2 5 1 上にゲート電極 2 5 5 を形成し、半導体層 2 5 2 上にゲート電極 2 5 6 を形成する。

【 0 1 2 7 】

なお、単結晶半導体層 1 2 4 のエッチングを行う前に、T F T のしきい値電圧を制御するために、ホウ素、アルミニウム、ガリウムなどの不純物元素、またはリン、ヒ素などの不純物元素を単結晶半導体層 1 2 4 に添加することが好ましい。例えば、n チャネル型 T F T が形成される領域に不純物元素を添加し、p チャネル型 T F T が形成される領域に不純物元素を添加する。

40

【 0 1 2 8 】

次に、図 4（D）に示すように半導体層 2 5 1 に n 型の低濃度不純物領域 2 5 7 を形成し、半導体層 2 5 2 に p 型の高濃度不純物領域 2 5 9 を形成する。具体的には、まず、半導体層 2 5 1 に n 型の低濃度不純物領域 2 5 7 を形成する。このため、p チャネル型 T F T となる半導体層 2 5 2 をレジストでマスクし、不純物元素を半導体層 2 5 1 に添加する。不純物元素としてリンまたはヒ素を添加すればよい。イオンドーピング法またはイオン注

50

入法により不純物元素を添加することにより、ゲート電極 255 がマスクとなり、半導体層 251 に自己整合的に n 型の低濃度不純物領域 257 が形成される。半導体層 251 のゲート電極 255 と重なる領域はチャネル形成領域 258 となる。

【0129】

次に、半導体層 252 を覆うマスクを除去した後、n チャネル型 TFT となる半導体層 251 をレジストマスクで覆う。次に、イオンドーピング法またはイオン注入法により不純物元素を半導体層 252 に添加する。不純物元素として、ボロンを添加することができる。不純物元素の添加工程では、ゲート電極 256 がマスクとして機能して、半導体層 252 に p 型の高濃度不純物領域 259 が自己整合的に形成される。高濃度不純物領域 259 はソース領域またはドレイン領域として機能する。半導体層 252 のゲート電極 256 と重なる領域はチャネル形成領域 260 となる。ここでは、n 型の低濃度不純物領域 257 を形成した後、p 型の高濃度不純物領域 259 を形成する方法を説明したが、先に p 型の高濃度不純物領域 259 を形成することもできる。

10

【0130】

次に、半導体層 251 を覆うレジストを除去した後、プラズマ CVD 法等によって窒化シリコン等の窒素化合物や酸化シリコン等の酸化物からなる単層構造または積層構造の絶縁膜を形成する。この絶縁膜を垂直方向の異方性エッチングすることで、図 5 (A) に示すように、ゲート電極 255、256 の側面に接するサイドウォール絶縁膜 261、262 を形成する。この異方性エッチングにより、絶縁膜 254 もエッチングされる。

20

【0131】

次に、図 5 (B) に示すように、半導体層 252 をレジスト 265 で覆う。半導体層 251 にソース領域またはドレイン領域として機能する高濃度不純物領域を形成するため、イオン注入法またはイオンドーピング法により、半導体層 251 に高ドーズ量で不純物元素を添加する。ゲート電極 255 およびサイドウォール絶縁膜 261 がマスクとなり、n 型の高濃度不純物領域 267 が形成される。次に、不純物元素の活性化のための加熱処理を行う。

【0132】

活性化の加熱処理の後、図 5 (C) に示すように、水素を含んだ絶縁膜 268 を形成する。絶縁膜 268 を形成後、350 以上 450 以下の温度による加熱処理を行い、絶縁膜 268 中に含まれる水素を半導体層 251、252 中に拡散させる。絶縁膜 268 は、プロセス温度が 350 以下のプラズマ CVD 法により窒化シリコンまたは窒化酸化シリコンを堆積することで形成できる。半導体層 251、252 に水素を供給することで、半導体層 251、252 中および絶縁膜 254 との界面での捕獲中心となるような欠陥を効果的に補償することができる。

30

【0133】

その後、層間絶縁膜 269 を形成する。層間絶縁膜 269 は、酸化シリコン膜、BPSG (Boron Phosphorus Silicon Glass) 膜などの無機材料でなる絶縁膜、または、ポリイミド、アクリルなどの有機樹脂膜から選ばれた単層構造の膜、積層構造の膜で形成することができる。層間絶縁膜 269 にコンタクトホールを形成した後、図 5 (C) に示すように配線 270 を形成する。配線 270 の形成には、例えば、アルミニウム膜またはアルミニウム合金膜などの低抵抗金属膜をバリアメタル膜で挟んだ 3 層構造の導電膜で形成することができる。バリアメタル膜は、モリブデン、クロム、チタンなどの金属膜で形成することができる。

40

【0134】

以上の工程により、n チャネル型 TFT と p チャネル型 TFT を有する半導体装置を作製することができる。SOI 基板の作製過程で、チャネル形成領域を構成する半導体層の酸素濃度を低減させているので、オフ電流が小さく、しきい値電圧の変動が抑制された TFT を作製することができる。また、チャネル形成領域を構成する半導体層の酸素濃度を $1 \times 10^{18} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 未満とすることが望ましい。

50

【 0 1 3 5 】

図 4 及び図 5 を参照して T F T の作製方法を説明したが、T F T の他、容量、抵抗など T F T と共に各種の半導体素子を形成することで、高付加価値の半導体装置を作製することができる。以下、図面を参照しながら半導体装置の具体的な態様を説明する。

【 0 1 3 6 】

まず、半導体装置の一例として、マイクロプロセッサについて説明する。図 6 はマイクロプロセッサ 5 0 0 の構成例を示すブロック図である。

【 0 1 3 7 】

マイクロプロセッサ 5 0 0 は、演算回路 5 0 1 (A r i t h m e t i c l o g i c u n i t . A L U と も い う 。) 、演算回路制御部 5 0 2 (A L U C o n t r o l l e r) 、命令解析部 5 0 3 (I n s t r u c t i o n D e c o d e r) 、割り込み制御部 5 0 4 (I n t e r r u p t C o n t r o l l e r) 、タイミング制御部 5 0 5 (T i m i n g C o n t r o l l e r) 、レジスタ 5 0 6 (R e g i s t e r) 、レジスタ制御部 5 0 7 (R e g i s t e r C o n t r o l l e r) 、バスインターフェース 5 0 8 (B u s I / F) 、読み出し専用メモリ 5 0 9 、およびメモリインターフェース 5 1 0 を有している。

10

【 0 1 3 8 】

バスインターフェース 5 0 8 を介してマイクロプロセッサ 5 0 0 に入力された命令は、命令解析部 5 0 3 に入力され、デコードされた後、演算回路制御部 5 0 2 、割り込み制御部 5 0 4 、レジスタ制御部 5 0 7 、タイミング制御部 5 0 5 に入力される。演算回路制御部 5 0 2 、割り込み制御部 5 0 4 、レジスタ制御部 5 0 7 、タイミング制御部 5 0 5 は、デコードされた命令に基づき様々な制御を行う。

20

【 0 1 3 9 】

演算回路制御部 5 0 2 は、演算回路 5 0 1 の動作を制御するための信号を生成する。また、割り込み制御部 5 0 4 は、マイクロプロセッサ 5 0 0 のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を処理する回路であり、割り込み制御部 5 0 4 は、割り込み要求の優先度やマスク状態を判断して、割り込み要求を処理する。レジスタ制御部 5 0 7 は、レジスタ 5 0 6 のアドレスを生成し、マイクロプロセッサ 5 0 0 の状態に応じてレジスタ 5 0 6 の読み出しや書き込みを行う。タイミング制御部 5 0 5 は、演算回路 5 0 1 、演算回路制御部 5 0 2 、命令解析部 5 0 3 、割り込み制御部 5 0 4 、およびレジスタ制御部 5 0 7 の動作のタイミングを制御する信号を生成する。例えば、タイミング制御部 5 0 5 は、基準クロック信号 C L K 1 を元に、内部クロック信号 C L K 2 を生成する内部クロック生成部を備えている。図 6 に示すように、内部クロック信号 C L K 2 は他の回路に入力される。

30

【 0 1 4 0 】

次に、非接触でデータの送受信を行う機能、および演算機能を備えた半導体装置の一例を説明する。図 7 は、このような半導体装置の構成例を示すブロック図である。図 7 に示す半導体装置は、無線通信により外部装置と信号の送受信を行って動作するコンピュータ (以下、「R F C P U」という) と呼ぶことができる。

40

【 0 1 4 1 】

図 7 に示すように、R F C P U 5 1 1 は、アナログ回路部 5 1 2 とデジタル回路部 5 1 3 を有している。アナログ回路部 5 1 2 として、共振容量を有する共振回路 5 1 4 、整流回路 5 1 5 、定電圧回路 5 1 6 、リセット回路 5 1 7 、発振回路 5 1 8 、復調回路 5 1 9 と、変調回路 5 2 0 と、電源管理回路 5 3 0 とを有している。デジタル回路部 5 1 3 は、R F インターフェース 5 2 1 、制御レジスタ 5 2 2 、クロックコントローラ 5 2 3 、インターフェース 5 2 4 、中央処理ユニット 5 2 5 、ランダムアクセスメモリ 5 2 6 、読み出し専用メモリ 5 2 7 を有している。

【 0 1 4 2 】

R F C P U 5 1 1 の動作の概要は以下の通りである。アンテナ 5 2 8 が受信した信号は共振回路 5 1 4 により誘導起電力を生じる。誘導起電力は、整流回路 5 1 5 を経て容量部 5

50

２９に充電される。この容量部５２９はセラミックコンデンサーや電気二重層コンデンサーなどのキャパシタで形成されていることが好ましい。容量部５２９は、ＲＦＣＰＵ５１１を構成する基板に集積されている必要はなく、他の部品としてＲＦＣＰＵ５１１に組み込むこともできる。

【０１４３】

リセット回路５１７は、デジタル回路部５１３をリセットし初期化する信号を生成する。例えば、電源電圧の上昇に遅延して立ち上がる信号をリセット信号として生成する。発振回路５１８は、定電圧回路５１６により生成される制御信号に応じて、クロック信号の周波数とデューティ比を変更する。復調回路５１９は、受信信号を復調する回路であり、変調回路５２０は、送信するデータを変調する回路である。

10

【０１４４】

例えば、復調回路５１９はローパスフィルタで形成され、振幅変調（ＡＳＫ）方式の受信信号を、その振幅の変動をもとに、二値化する。また、送信データを振幅変調（ＡＳＫ）方式の送信信号の振幅を変動させて送信するため、変調回路５２０は、共振回路５１４の共振点を変化させることで通信信号の振幅を変化させている。

【０１４５】

クロックコントローラ５２３は、電源電圧または中央処理ユニット５２５における消費電流に応じてクロック信号の周波数とデューティ比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路５３０が行っている。

20

【０１４６】

アンテナ５２８からＲＦＣＰＵ５１１に入力された信号は復調回路５１９で復調された後、ＲＦインターフェース５２１で制御コマンドやデータなどに分解される。制御コマンドは制御レジスタ５２２に格納される。制御コマンドには、読み出し専用メモリ５２７に記憶されているデータの読み出し、ランダムアクセスメモリ５２６へのデータの書き込み、中央処理ユニット５２５への演算命令などが含まれている。

【０１４７】

中央処理ユニット５２５は、インターフェース５２４を介して読み出し専用メモリ５２７、ランダムアクセスメモリ５２６、制御レジスタ５２２にアクセスする。インターフェース５２４は、中央処理ユニット５２５が要求するアドレスより、読み出し専用メモリ５２７、ランダムアクセスメモリ５２６、制御レジスタ５２２のいずれかに対するアクセス信号を生成する機能を有している。

30

【０１４８】

中央処理ユニット５２５の演算方式は、読み出し専用メモリ５２７にＯＳ（オペレーティングシステム）を記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、専用回路で演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の演算処理を行い、プログラムを使って、残りの演算を中央処理ユニット５２５が処理する方式を適用できる。

【０１４９】

次に、図８、図９を用いて、表示装置について説明する。

40

【０１５０】

図８は液晶表示装置を説明するための図面である。図８（Ａ）は液晶表示装置の画素の平面図であり、図８（Ｂ）は、Ｊ－Ｋ切断線による図８（Ａ）の断面図である。

【０１５１】

図８（Ａ）に示すように、画素は、単結晶半導体層３２０、単結晶半導体層３２０と交差している走査線３２２、走査線３２２と交差している信号線３２３、画素電極３２４、画素電極３２４と単結晶半導体層３２０を電氣的に接続する電極３２８を有する。単結晶半導体層３２０は、ベース基板１２０上に設けられた単結晶半導体層から形成された層であり、画素のＴＦＴ３２５を構成する。

【０１５２】

50

S O I 基板には上記実施の形態で示した S O I 基板が用いられている。図 8 (B) に示すように、ベース基板 1 2 0 上に、酸化膜 1 3 2 及び窒素含有層 1 2 1 を介して単結晶半導体層 3 2 0 が積層されている。ベース基板 1 2 0 としては、ガラス基板を用いることができる。T F T 3 2 5 の単結晶半導体層 3 2 0 は、S O I 基板の単結晶半導体層をエッチングにより素子分離して形成された膜である。単結晶半導体層 3 2 0 には、チャネル形成領域 3 4 0、不純物元素が添加された n 型の高濃度不純物領域 3 4 1 が形成されている。T F T 3 2 5 のゲート電極は走査線 3 2 2 に含まれ、ソース電極およびドレイン電極の一方は信号線 3 2 3 に含まれている。

【 0 1 5 3 】

層間絶縁膜 3 2 7 上には、信号線 3 2 3、画素電極 3 2 4 および電極 3 2 8 が設けられている。層間絶縁膜 3 2 7 上には、柱状スペーサ 3 2 9 が形成されている。信号線 3 2 3、画素電極 3 2 4、電極 3 2 8 および柱状スペーサ 3 2 9 を覆って配向膜 3 3 0 が形成されている。対向基板 3 3 2 には、対向電極 3 3 3、対向電極を覆う配向膜 3 3 4 が形成されている。柱状スペーサ 3 2 9 は、ベース基板 1 2 0 と対向基板 3 3 2 の隙間を維持するために形成される。柱状スペーサ 3 2 9 によって形成される隙間に液晶層 3 3 5 が形成されている。信号線 3 2 3 および電極 3 2 8 と高濃度不純物領域 3 4 1 との接続部は、コンタクトホール形成によって層間絶縁膜 3 2 7 に段差が生じるので、この接続部では液晶層 3 3 5 の液晶の配向が乱れやすい。そのため、この段差部に柱状スペーサ 3 2 9 を形成して、液晶の配向の乱れを防ぐ。

【 0 1 5 4 】

次に、エレクトロルミネセンス表示装置（以下、E L 表示装置という。）について図 9 を参照して説明する。図 9 (A) は E L 表示装置の画素の平面図であり、図 9 (B) は、J - K 切断線による図 9 (A) の断面図である。

【 0 1 5 5 】

図 9 (A) に示すように、画素は、T F T となる選択用トランジスタ 4 0 1、表示制御用トランジスタ 4 0 2、走査線 4 0 5、信号線 4 0 6、および電流供給線 4 0 7、画素電極 4 0 8 を含む。エレクトロルミネセンス材料を含んで形成される層（E L 層）が一对の電極間に挟んだ構造の発光素子が各画素に設けられている。発光素子の一方の電極が画素電極 4 0 8 である。また、半導体層 4 0 3 は、選択用トランジスタ 4 0 1 のチャネル形成領域、ソース領域およびドレイン領域が形成されている。半導体層 4 0 4 は、表示制御用トランジスタ 4 0 2 のチャネル形成領域、ソース領域およびドレイン領域が形成されている。半導体層 4 0 3、4 0 4 は、ベース基板上に設けられた単結晶半導体層 1 2 4 から形成された層である。

【 0 1 5 6 】

選択用トランジスタ 4 0 1 において、ゲート電極は走査線 4 0 5 に含まれ、ソース電極またはドレイン電極の一方は信号線 4 0 6 に含まれ、他方は電極 4 1 1 として形成されている。表示制御用トランジスタ 4 0 2 は、ゲート電極 4 1 2 が電極 4 1 1 と電気的に接続され、ソース電極またはドレイン電極の一方は、画素電極 4 0 8 に電気的に接続される電極 4 1 3 として形成され、他方は、電流供給線 4 0 7 に含まれている。

【 0 1 5 7 】

表示制御用トランジスタ 4 0 2 は p チャネル型の T F T である。図 9 (B) に示すように、半導体層 4 0 4 には、チャネル形成領域 4 5 1、および p 型の高濃度不純物領域 4 5 2 が形成されている。なお、S O I 基板は、実施の形態で作製した S O I 基板が用いられている。

【 0 1 5 8 】

表示制御用トランジスタ 4 0 2 のゲート電極 4 1 2 を覆って、層間絶縁膜 4 2 7 が形成されている。層間絶縁膜 4 2 7 上に、信号線 4 0 6、電流供給線 4 0 7、電極 4 1 1、4 1 3 などが形成されている。また、層間絶縁膜 4 2 7 上には、電極 4 1 3 に電気的に接続されている画素電極 4 0 8 が形成されている。画素電極 4 0 8 は周辺部が絶縁性の隔壁層 4 2 8 で囲まれている。画素電極 4 0 8 上には E L 層 4 2 9 が形成され、E L 層 4 2 9 上に

は対向電極 4 3 0 が形成されている。補強板として対向基板 4 3 1 が設けられており、対向基板 4 3 1 は樹脂層 4 3 2 によりベース基板 1 2 0 に固定されている。

【 0 1 5 9 】

E L 表示装置の階調の制御は、発光素子の輝度を電流で制御する電流駆動方式と、電圧でその輝度を制御する電圧駆動方式とがあるが、電流駆動方式は、画素ごとにトランジスタの特性値の差が大きい場合、採用することは困難であり、そのためには特性のばらつきを補正する補正回路が必要になる。S O I 基板の作製工程を含む製造方法で E L 表示装置を作製することで、選択用トランジスタ 4 0 1 および表示制御用トランジスタ 4 0 2 は画素ごとに特性のばらつきがなくなるため、電流駆動方式を採用することができる。

【 0 1 6 0 】

つまり、S O I 基板を用いることで、様々な電気機器を作製することができる。電気機器としては、ビデオカメラ、デジタルカメラ、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンボなど）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍など）、記録媒体を備えた画像再生装置（具体的には D V D (d i g i t a l v e r s a t i l e d i s c) などの記録媒体に記憶された音声データを再生し、かつ記憶された画像データを表示する表示装置を備えた装置などが含まれる。それらの一例を図 1 0 に示す。

【 0 1 6 1 】

図 1 0 は、S O I 基板を適用した携帯電話の一例であり、図 1 0 (A) が正面図、図 1 0 (B) が背面図、図 1 0 (C) が 2 つの筐体をスライドさせたときの正面図である。図 1 0 の携帯電話は、筐体 7 0 1 及び筐体 7 0 2 二つの筐体で構成されている。図 1 0 の携帯電話は、携帯電話と携帯情報端末の双方の機能を備えており、コンピュータを内蔵し、音声通話以外にも様々なデータ処理が可能な所謂スマートフォンである。

【 0 1 6 2 】

図 1 0 の携帯電話は、筐体 7 0 1 及び筐体 7 0 2 で構成されている。筐体 7 0 1 においては、表示部 7 0 3、スピーカ 7 0 4、マイクロフォン 7 0 5、操作キー 7 0 6、ポインティングデバイス 7 0 7、表面カメラ用レンズ 7 0 8、外部接続端子ジャック 7 0 9 及びイヤホン端子 7 1 0 等を備え、筐体 7 0 2 においては、キーボード 7 1 1、外部メモリスロット 7 1 2、裏面カメラ 7 1 3、ライト 7 1 4 等により構成されている。また、アンテナは筐体 7 0 1 に内蔵されている。

【 0 1 6 3 】

また、図 1 0 の携帯電話には、上記の構成に加えて、非接触型 I C チップ、小型記録装置等を内蔵していてもよい。

【 0 1 6 4 】

重なり合った筐体 7 0 1 と筐体 7 0 2 (図 1 0 (A) に示す) は、スライドさせることが可能であり、スライドさせることで図 1 0 (C) のように展開する。表示部 7 0 3 には、実施の形態 2 及び実施の形態 3 で説明した表示装置の作製方法を適用した表示パネル又は表示装置を組み込むことが可能である。表示部 7 0 3 と表面カメラ用レンズ 7 0 8 を同一の面に備えているため、テレビ電話としての使用が可能である。また、表示部 7 0 3 をファインダーとして用いることで、裏面カメラ 7 1 3 及びライト 7 1 4 で静止画及び動画の撮影が可能である。

【 0 1 6 5 】

スピーカ 7 0 4 及びマイクロフォン 7 0 5 を用いることで、図 1 0 の携帯電話は、音声記録装置（録音装置）又は音声再生装置として使用することができる。また、操作キー 7 0 6 により、電話の発着信操作、電子メール等の簡単な情報入力操作、表示部に表示する画面のスクロール操作、表示部に表示する情報の選択等を行うカーソルの移動操作等が可能である。

【 0 1 6 6 】

また、書類の作成、携帯情報端末としての使用等、取り扱う情報が多い場合は、キーボード 7 1 1 を用いると便利である。更に、重なり合った筐体 7 0 1 と筐体 7 0 2 (図 1 0 (

10

20

30

40

50

A))をスライドさせることで、図10(C)のように展開させることができる。携帯情報端末として使用する場合には、キーボード711及びポインティングデバイス707を用いて、円滑な操作が可能である。外部接続端子ジャック709はACアダプタ及びUSBケーブル等の各種ケーブルと接続可能であり、充電及びパーソナルコンピュータ等とのデータ通信が可能である。また、外部メモリスロット712に記録媒体を挿入し、より大量のデータ保存及び移動が可能になる。

【0167】

筐体702の裏面(図10(B))には、裏面カメラ713及びライト714を備え、表示部703をファインダーとして静止画及び動画の撮影が可能である。

【0168】

また、上記の機能構成に加えて、赤外線通信機能、USBポート、テレビワンセグ受信機能、非接触ICチップ又はイヤホンジャック等を備えたものであってもよい。

【0169】

図10において説明した電子機器は、上述したトランジスタ及び表示装置の作製方法を適用して作製することができる。

【0170】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【実施例1】

【0171】

本実施例では、単結晶半導体基板にイオンを照射する際の、単結晶半導体基板の温度上昇抑制の効果を確認した。具体的には、所定数のイオンを照射する際に、一度で照射する場合と、複数回に分けて照射する場合とについて、単結晶半導体基板中の添加されたイオンに起因する元素プロファイルを確認した。

【0172】

まず、単結晶半導体基板を準備し、当該単結晶半導体基板に加速された水素イオンを照射して脆化領域を形成した。その後、単結晶半導体基板に添加された水素濃度の分析を行った。

【0173】

脆化領域を形成するために、イオンドーピング装置を用い、水素イオンを単結晶シリコンウエハに添加した。ソースガスには100%水素ガスを用い、水素ガスを励起して生成されたプラズマ中のイオンを質量分離せずに、電界で加速して単結晶シリコンウエハ基板に照射することにより、脆化領域を形成した。イオンドーピング装置において、水素ガスを励起することで、3種類のイオン種(H^+ 、 H_2^+ 、 H_3^+)を生成し、この全てのイオン種を加速して単結晶半導体基板に照射した。なお、水素ガスから生成された水素イオン種のうち、70%程度を H_3^+ とした。

【0174】

イオンの照射条件としては、イオンの総照射数(ドーズ量)が一定となるような条件(ここでは、 $2.0 \times 10^{16} \text{ cm}^{-2}$ となる条件)をそれぞれ選択した。例えば、一回で照射する場合には、一回で照射されるイオンのドーズ量が $2.0 \times 10^{16} \text{ cm}^{-2}$ となる条件で照射し、2回に分けて照射する場合には、一回で照射されるイオンのドーズ量が $1.0 \times 10^{16} \text{ cm}^{-2}$ となる条件で、2回照射した。同様に、4回、8回に分けて照射する場合には、一回で照射されるイオンのドーズ量が $5.0 \times 10^{15} \text{ cm}^{-2}$ となる条件で4回、又は一回で照射されるイオンのドーズ量が $2.5 \times 10^{15} \text{ cm}^{-2}$ となる条件で8回照射した。また、その他の共通条件として、加速電圧50kV、ビーム電流密度 $5 \mu\text{A}/\text{cm}^2$ とした。

【0175】

単結晶半導体基板中の水素濃度の分析は、二次イオン質量分析法(SIMS、Secondary Ion Mass Spectrometry)を用いて行った。

【0176】

分析結果を図 1 1 (A) に示す。また、図 1 1 (A) のプロファイル中、200 nm 付近に存在するピーク (H_3^+ の照射に起因するピーク) に関して、各サンプルのピーク位置とピーク濃度の関係を図 1 1 (B) に示す。

【0177】

また、イオンの照射において、一度に照射するドーズ量を変化させた時の単結晶シリコン基板の温度を測定した結果を表 1 に示す。単結晶シリコン基板の温度は、単結晶半導体基板に特定温度で示温部が変色する不可逆性サーモラベル (TMC (Thermographic Measurements Ltd) 社製、商品名: THERMAX 6 Level Mini Strips) を用いて測定した。

【0178】

10

【表 1】

ドーズ量 [atoms/cm ²]	基板温度 [°C]	照射回数
5.0E+14	54	40回
1.0E+15	77	20回
2.0E+15	99	10回
3.0E+15	116	
4.0E+15	171	5回
5.0E+15	193	4回
6.0E+15	224	
7.0E+15	241	
8.0E+15	254	
9.0E+15	224~260	
1.0E+16	254~290	2回
1.5E+16	290~360	
2.0E+16	290~360	1回

20

【0179】

表 1 から、1 回で照射するイオンのドーズ量が増加するにつれて (1 回の照射時間が増えるにつれて)、単結晶シリコン基板の温度が上昇することが確認された。

【0180】

30

図 1 1 (A)、(B) から、イオンを一度で照射した場合にはピーク位置は最も浅く、且つピーク濃度は最も小さくなっていることが分かる。一方で、照射回数が増えるほどピーク位置は深く、ピーク濃度は大きくなる傾向にある。特に、照射回数が 4 回以上の場合には、照射回数が 1 回の場合と比較してピーク位置が深く且つピーク濃度が大きくなることが分かった。これは、照射回数が増加する (すなわち、一度に照射するイオンのドーズ量を少なくする、又は基板冷却期間を設ける) ことにより、基板の温度上昇が抑制されるためである。

【0181】

単結晶半導体基板の温度上昇が抑制されることにより、単結晶半導体基板中において、添加されたイオンに起因する元素 (ここでは、水素) の熱拡散が抑えられるため、単結晶半導体基板の深さ方向において水素が添加される領域が狭くなることが分かる。また、基板の温度上昇が抑制されることにより、単結晶シリコン基板中のシリコン原子と結合した水素の脱離が低減し、結果として、残存する水素が増加すると考えられる。このように、単結晶半導体基板の深さ方向において脆化領域が形成される領域が狭くなることにより、単結晶半導体基板の分離を良好に行い、分離後の単結晶半導体層表面を平坦にすることができる。

40

【0182】

また、図 1 1 (A)、(B) 及び表 1 より、イオンの照射時における単結晶半導体基板の温度が概ね 200 以下の温度条件であれば、十分に効果を得ることができると言える。

【0183】

50

なお、本実施例で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【符号の説明】

【 0 1 8 4 】

1 0 0	単結晶半導体基板	
1 0 2	絶縁層	
1 0 3	イオン	
1 0 4	脆化領域	
1 2 0	ベース基板	
1 2 1	窒素含有層	10
1 2 4	単結晶半導体層	
1 3 2	酸化膜	
2 0 0	イオン源	
2 0 2	プラズマ生成室	
2 0 4	電極	
2 0 6	ガス導入口	
2 0 8	加速機構	
2 2 0	処理室	
2 2 2	基板支持台	
2 2 4	冷却手段	20
2 2 6	排気口	
2 5 1	半導体層	
2 5 2	半導体層	
2 5 4	絶縁膜	
2 5 5	ゲート電極	
2 5 6	ゲート電極	
2 5 7	低濃度不純物領域	
2 5 8	チャネル形成領域	
2 5 9	高濃度不純物領域	
2 6 0	チャネル形成領域	30
2 6 1	サイドウォール絶縁膜	
2 6 5	レジスト	
2 6 7	高濃度不純物領域	
2 6 8	絶縁膜	
2 6 9	層間絶縁膜	
2 7 0	配線	
3 2 0	単結晶半導体層	
3 2 2	走査線	
3 2 3	信号線	
3 2 4	画素電極	40
3 2 5	T F T	
3 2 7	層間絶縁膜	
3 2 8	電極	
3 2 9	柱状スペーサ	
3 3 0	配向膜	
3 3 2	対向基板	
3 3 3	対向電極	
3 3 4	配向膜	
3 3 5	液晶層	
3 4 0	チャネル形成領域	50

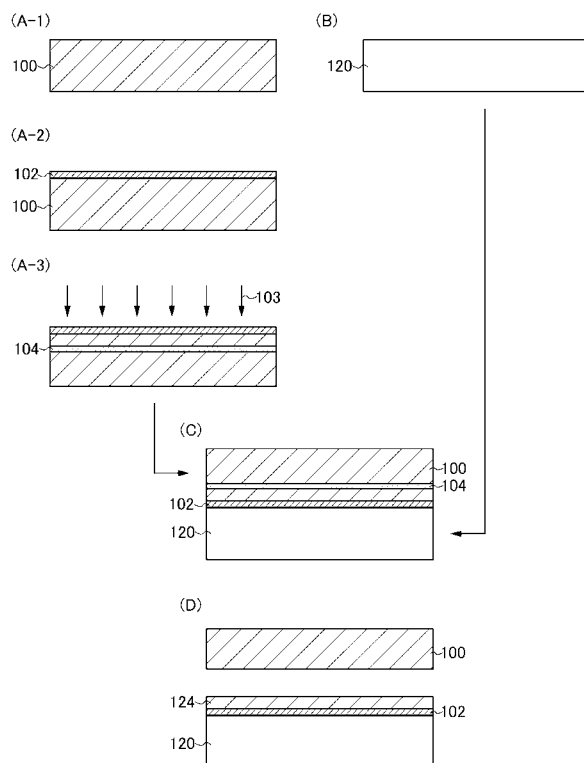
3 4 1	高濃度不純物領域	
4 0 0	室温以上	
4 0 1	選択用トランジスタ	
4 0 2	表示制御用トランジスタ	
4 0 3	半導体層	
4 0 4	半導体層	
4 0 5	走査線	
4 0 6	信号線	
4 0 7	電流供給線	
4 0 8	画素電極	10
4 1 1	電極	
4 1 2	ゲート電極	
4 1 3	電極	
4 2 7	層間絶縁膜	
4 2 8	隔壁層	
4 2 9	E L 層	
4 3 0	対向電極	
4 3 1	対向基板	
4 3 2	樹脂層	
4 5 1	チャネル形成領域	20
4 5 2	高濃度不純物領域	
5 0 0	マイクロプロセッサ	
5 0 1	演算回路	
5 0 2	演算回路制御部	
5 0 3	命令解析部	
5 0 4	制御部	
5 0 5	タイミング制御部	
5 0 6	レジスタ	
5 0 7	レジスタ制御部	
5 0 8	バスインターフェース	30
5 0 9	専用メモリ	
5 1 0	メモリアンターフェース	
5 1 1	R F C P U	
5 1 2	アナログ回路部	
5 1 3	デジタル回路部	
5 1 4	共振回路	
5 1 5	整流回路	
5 1 6	定電圧回路	
5 1 7	リセット回路	
5 1 8	発振回路	40
5 1 9	復調回路	
5 2 0	変調回路	
5 2 1	R F インターフェース	
5 2 2	制御レジスタ	
5 2 3	クロックコントローラ	
5 2 4	インターフェース	
5 2 5	中央処理ユニット	
5 2 6	ランダムアクセスメモリ	
5 2 7	専用メモリ	
5 2 8	アンテナ	50

5 2 9	容量部
5 3 0	電源管理回路
5 5 0	加熱温度
7 0 0	携帯電話
7 0 1	筐体
7 0 2	筐体
7 0 3	表示部
7 0 4	スピーカ
7 0 5	マイクロフォン
7 0 6	操作キー
7 0 7	ポインティングデバイス
7 0 8	表面カメラ用レンズ
7 0 9	外部接続端子ジャック
7 1 0	イヤホン端子
7 1 1	キーボード
7 1 2	外部メモリスロット
7 1 3	裏面カメラ
7 1 4	ライト
2 0 8 a	引出電極
2 0 8 b	加速電極
2 0 8 c	抑制電極
2 0 8 d	接地電極

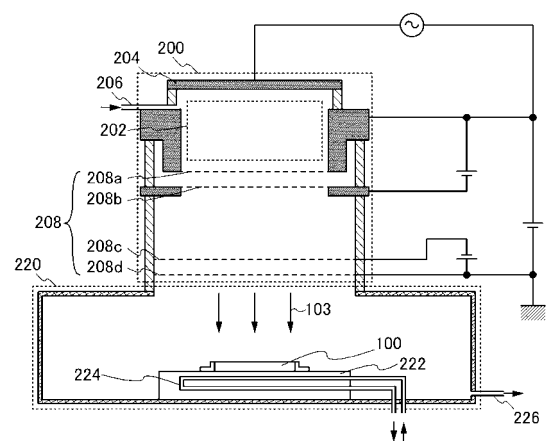
10

20

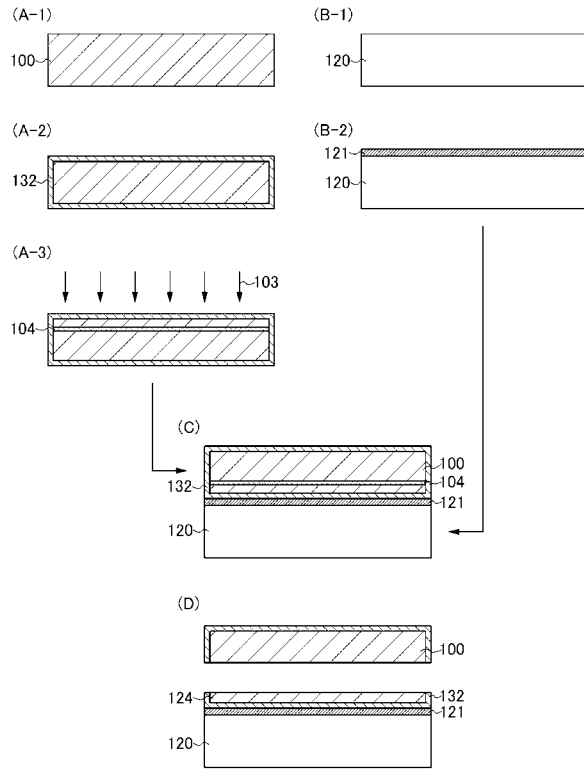
【図 1】



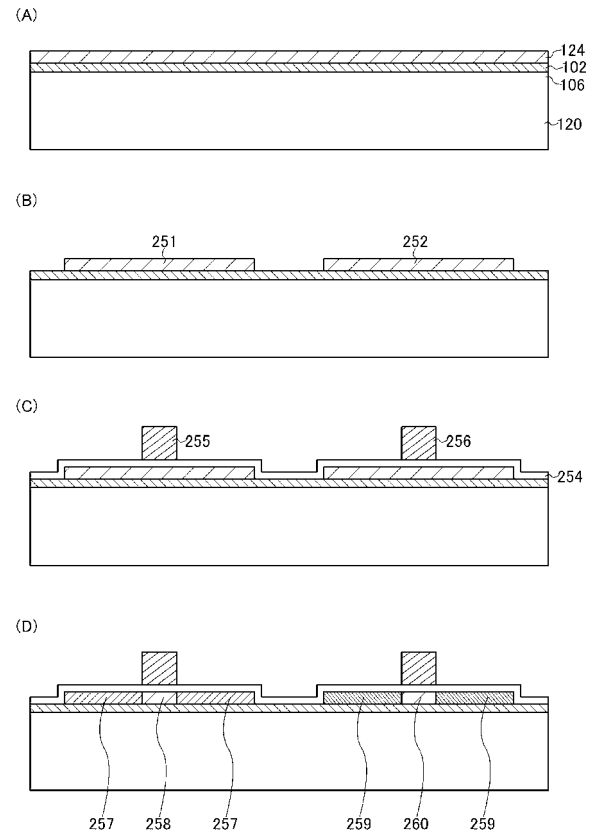
【図 2】



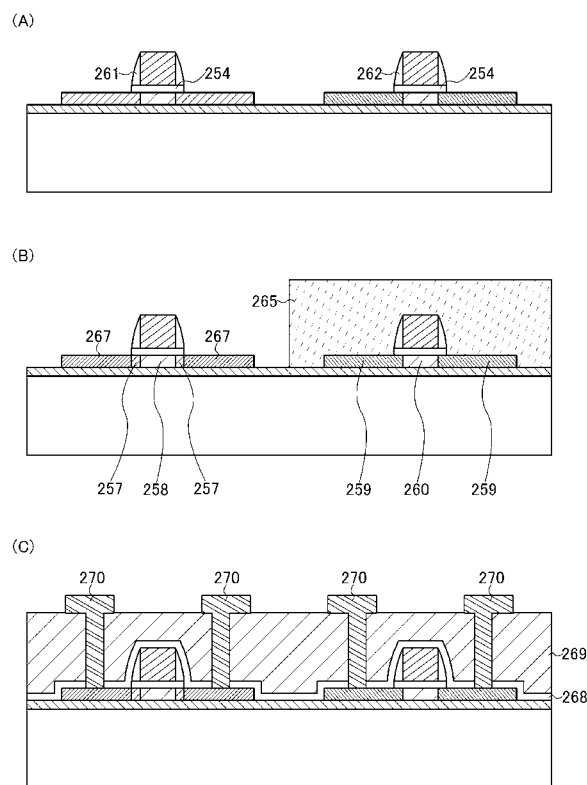
【図 3】



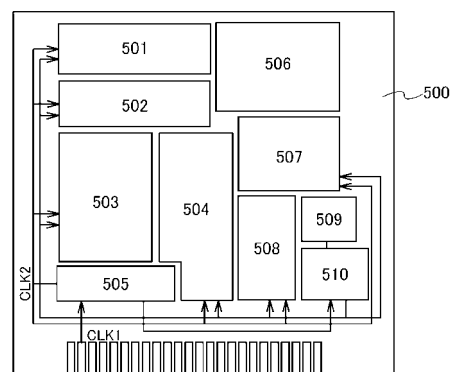
【図 4】



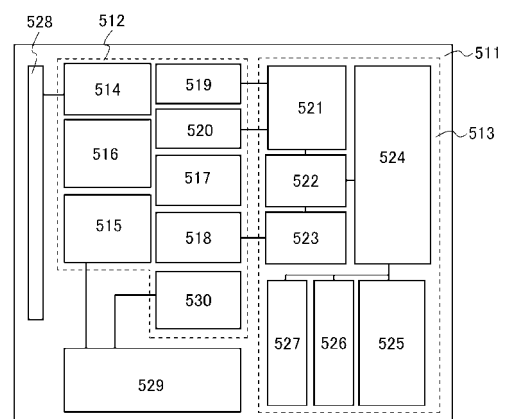
【図 5】



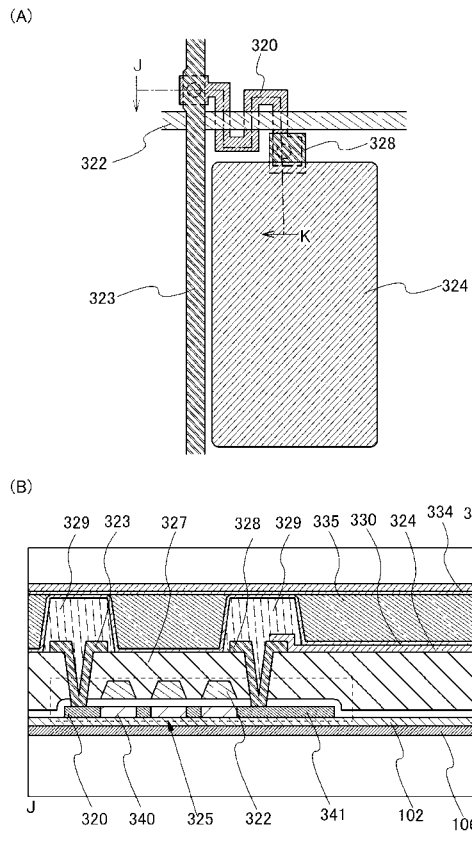
【図 6】



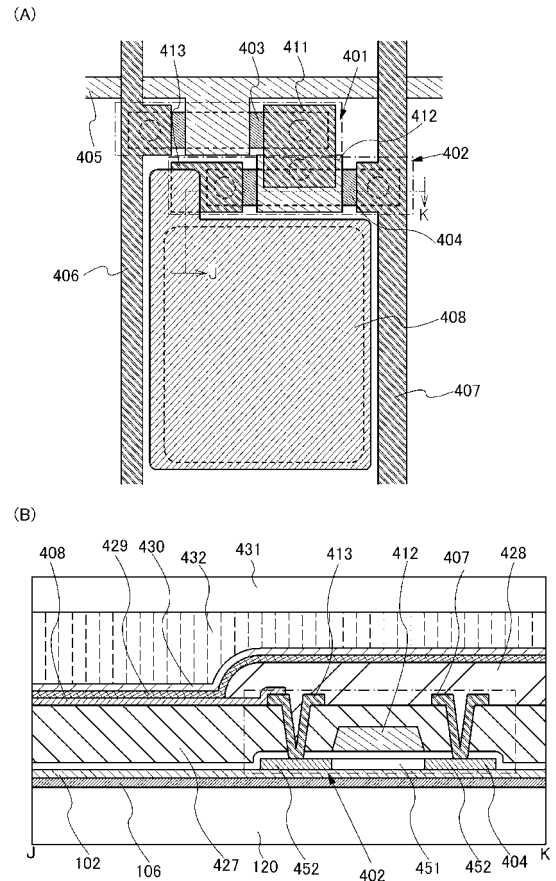
【図 7】



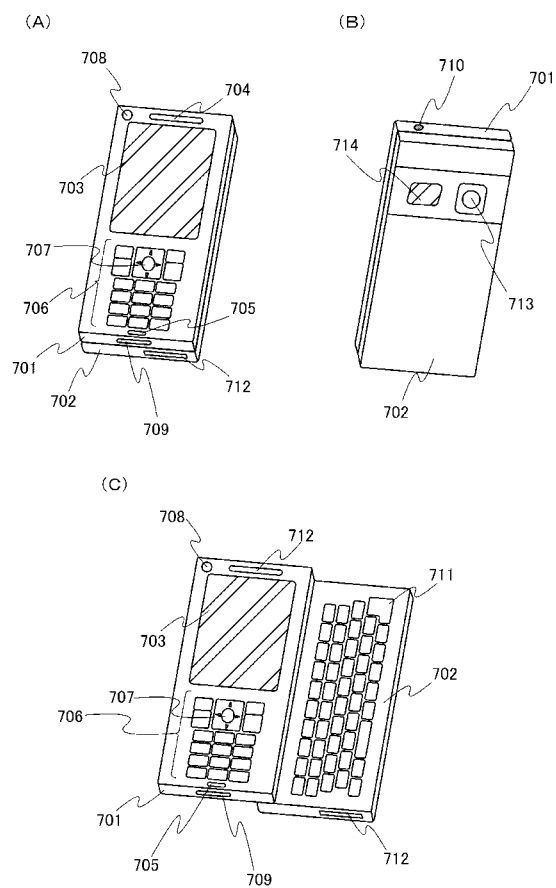
【図 8】



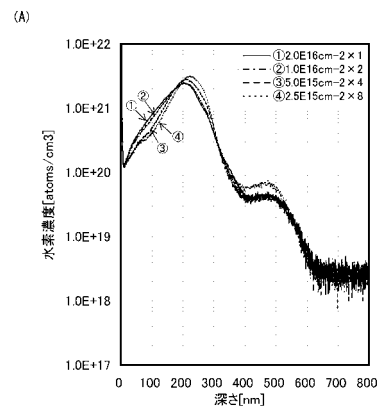
【図 9】



【図 10】



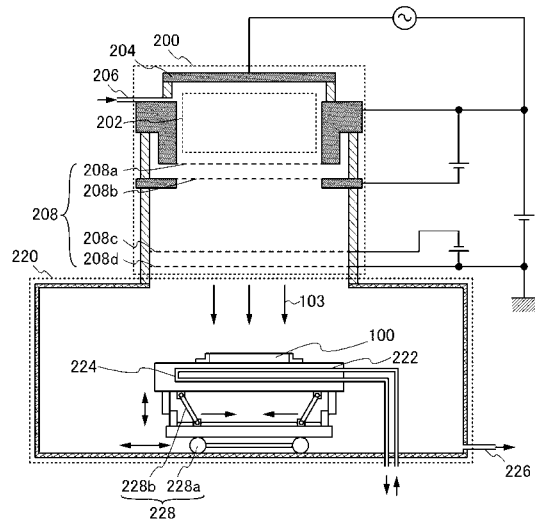
【図 11】



(B)

サンプルNo.	ピーク深さ [nm]	ピーク濃度 [atoms/cm³]
2.0E16cm-2 x 1	204.42	2.46E+21
1.0E16cm-2 x 2	204.51	2.49E+21
5.0E15cm-2 x 4	210.24	2.61E+21
2.5E15cm-2 x 8	223.85	3.17E+21

【図 12】



フロントページの続き

Fターム(参考) 5F048 AB10 AC04 BA16 BB11 BC06 BC16 BD04 BF02 BF07 BF11
BF16 DA25