



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0079108  
(43) 공개일자 2009년07월21일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(21) 출원번호 10-2008-0005080

(22) 출원일자 2008년01월16일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

문희식

충남 천안시 불당동 780번지 호반리젠시빌아파트  
108동 1103호

(74) 대리인

특허법인가산

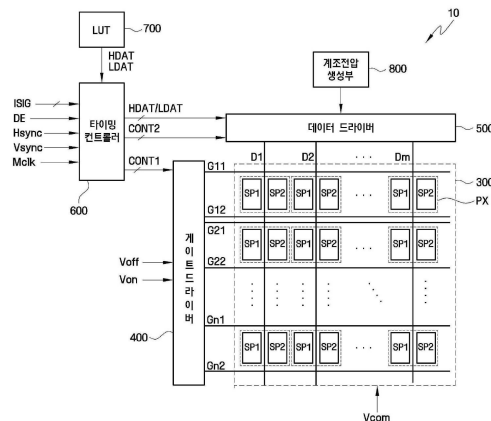
전체 청구항 수 : 총 19 항

#### (54) 표시 장치 및 그의 구동 방법

##### (57) 요약

표시 장치 및 그의 구동 방법이 제공된다. 표시 장치는, 다수의 화소를 포함하여 영상을 표시하는 표시 패널로서, 각 화소는 데이터 라인과, 제1 및 제2 게이트 라인과, 데이터 라인 및 제1 게이트 라인에 연결된 제1 서브 화소와, 데이터 라인 및 제2 게이트 라인에 연결된 제2 서브 화소를 포함하는 표시 패널 및 영상 신호를 입력받고, 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고, 제1 서브 데이터 전압을 상기 데이터 라인을 통해 상기 제1 화소에 제공하고, 제1 서브 데이터 전압을 제공한 후에 제2 서브 데이터 전압을 데이터 라인을 통해 제2 서브 화소로 제공하는 표시 구동부로서, 제1 서브 데이터 전압은 제1 서브 영상 신호에 대응하고, 제2 서브 데이터 전압은 제2 서브 영상 신호에 대응하는 표시 구동부를 포함한다.

##### 대표도



## 특허청구의 범위

### 청구항 1

다수의 화소를 포함하여 영상을 표시하는 표시 패널로서, 상기 각 화소는 데이터 라인과, 제1 및 제2 게이트 라인과, 상기 데이터 라인 및 상기 제1 게이트 라인에 연결된 제1 서브 화소와, 상기 데이터 라인 및 상기 제2 게이트 라인에 연결된 제2 서브 화소를 포함하는 표시 패널; 및

영상 신호를 입력받고, 상기 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고, 제1 서브 데이터 전압을 상기 데이터 라인을 통해 상기 제1 화소에 제공하고, 상기 제1 서브 데이터 전압을 제공한 후에 제2 서브 데이터 전압을 상기 데이터 라인을 통해 상기 제2 서브 화소로 제공하는 표시 구동부로서, 상기 제1 서브 데이터 전압은 상기 제1 서브 영상 신호에 대응하고, 상기 제2 서브 데이터 전압은 상기 제2 서브 영상 신호에 대응하는 표시 구동부를 포함하는 표시 장치.

### 청구항 2

제 1항에 있어서,

상기 제1 서브 영상 신호와 제2 서브 영상 신호는 서로 다른 그레이를 갖고, 상기 제1 서브 데이터 전압과 상기 제2 서브 데이터 전압은 서로 다른 전압 레벨을 갖는 표시 장치.

### 청구항 3

제 2항에 있어서,

상기 제1 서브 영상 신호의 그레이는 상기 영상 신호의 그레이보다 크거나 같고, 상기 제2 서브 영상 신호의 그레이는 상기 영상 신호의 그레이보다 작거나 같은 표시 장치.

### 청구항 4

제 1항에 있어서,

상기 제1 서브 영상 신호 및 상기 제2 서브 영상 신호를 저장하는 룩업 테이블을 더 포함하는 표시 장치.

### 청구항 5

제 4항에 있어서, 상기 표시 구동부는

상기 영상 신호에 대응하는 상기 제1 및 제2 서브 영상 신호를 상기 룩업 테이블로부터 독출하여 순차적으로 출력하는 타이밍 컨트롤러와,

독출된 상기 제1 및 제2 서브 영상 신호에 대응하는 상기 제1 및 제2 서브 데이터 전압을 제공하는 데이터 드라이버를 포함하는 표시 장치.

### 청구항 6

제 1항에 있어서,

게이트 온 전압이 상기 제1 및 제2 게이트 라인에 순차적으로 인가되어 상기 제1 및 제2 서브 화소가 순차적으로 상기 제1 및 제2 서브 데이터 전압을 제공받는 표시 장치.

### 청구항 7

제1 내지 제n 화소열을 포함하는 표시 패널로서, 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열은 다수의 화소를 포함하고, 상기 각 화소는 제1 서브 화소와 제2 서브 화소를 포함하는 표시 패널; 및

다수의 영상 신호를 입력받고, 상기 각 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고, 상기 다수의 제1 서브 영상 신호에 대응하는 다수의 제1 서브 데이터 전압을 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제1 서브 화소로 제공하고, 상기 다수의 제1 서브 데이터 전압을 제공한 후에 상기 다수의 제2 서브 영상 신호에 대응하는 다수의 제2 서브 데이터 전압을 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제2 서브 화소로 제

공하는 표시 구동부를 포함하는 표시 장치.

#### 청구항 8

제 7항에 있어서,

상기 제1 서브 영상 신호 및 상기 제2 서브 영상 신호를 저장하는 록업 테이블을 더 포함하는 표시 장치.

#### 청구항 9

제 8항에 있어서, 상기 표시 구동부는

상기 다수의 영상 신호에 대응하는 상기 다수의 제1 및 제2 서브 영상 신호를 록업 테이블로부터 독출하고,

상기 다수의 제1 서브 영상 신호를 출력하고,

상기 다수의 제1 서브 영상 신호를 출력한 후에 상기 다수의 제2 서브 영상 신호를 출력하는 표시 장치.

#### 청구항 10

제 9항에 있어서, 상기 표시 구동부는

상기 다수의 영상 신호에 대응하는 다수의 상기 제1 및 제2 서브 영상 신호를 상기 록업 테이블로부터 독출하는 메모리 컨트롤러와,

독출된 다수의 제1 및 제2 서브 영상 신호를 저장하는 저장부와,

상기 저장부에 저장된 다수의 제1 서브 영상 신호를 출력하고, 상기 다수의 제1 서브 영상 신호를 출력한 후에 상기 저장부에 저장된 다수의 제2 서브 영상 신호를 출력하는 출력부와,

상기 출력된 다수의 제1 서브 영상 신호 및 상기 다수의 제2 서브 영상 신호를 상기 다수의 제1 서브 데이터 전압 및 상기 다수의 제2 서브 데이터 전압으로 변환하여 각각 상기 다수의 제1 서브 화소 및 제2 서브 화소로 제공하는 데이터 드라이버를 포함하는 표시 장치.

#### 청구항 11

제 8항에 있어서,

상기 표시 구동부는 상기 영상 신호에 대응하는 상기 다수의 제1 서브 영상 신호를 상기 록업 테이블로부터 독출하여 출력하고,

상기 제1 서브 영상 신호를 독출하여 출력한 후에 상기 영상 신호에 대응하는 상기 다수의 제2 서브 영상 신호를 상기 록업 테이블로부터 독출하여 출력하는 표시 장치.

#### 청구항 12

제 11항에 있어서, 상기 표시 구동부는

상기 다수의 영상 신호를 저장하는 저장부와,

상기 저장부에 저장된 영상 신호에 대응하는 상기 다수의 제1 서브 영상 신호를 상기 록업 테이블로부터 독출하여 출력하고,

상기 다수의 제1 서브 영상 신호를 출력한 후에 상기 저장부에 저장된 영상 신호에 대응하는 상기 다수의 제2 서브 영상 신호를 상기 록업 테이블로부터 독출하여 출력하는 메모리 컨트롤러와,

상기 출력된 다수의 제1 서브 영상 신호 및 상기 다수의 제2 서브 영상 신호를 상기 다수의 제1 서브 데이터 전압 및 상기 다수의 제2 서브 데이터 전압으로 변환하여 각각 상기 다수의 제1 서브 화소 및 제2 서브 화소로 제공하는 데이터 드라이버를 포함하는 표시 장치.

#### 청구항 13

제 7항에 있어서,

상기 각 화소열은 상기 각 제1 서브 화소와 연결된 제1 게이트 라인과, 상기 각 제2 서브 화소와 연결된 제2 게

이트 라인과, 상기 각 제1 서브 화소 및 상기 각 제2 서브 화소와 연결된 다수의 데이터 라인을 포함하는 표시 장치.

#### 청구항 14

제 7항에 있어서,

상기 제1 서브 영상 신호와 제2 서브 영상 신호는 서로 다른 그레이를 갖고, 상기 제1 서브 데이터 전압과 상기 제2 서브 데이터 전압은 서로 다른 전압 레벨을 갖는 표시 장치.

#### 청구항 15

제 14항에 있어서,

상기 제1 서브 영상 신호의 그레이는 상기 영상 신호의 그레이보다 크거나 같고, 상기 제2 서브 영상 신호의 그레이는 상기 영상 신호의 그레이보다 작거나 같은 표시 장치.

#### 청구항 16

제1 내지 제n 화소열을 포함하는 표시 장치를 제공하되, 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열은 다수의 화소를 포함하고, 상기 각 화소는 제1 서브 화소와 제2 서브 화소를 포함하고,

다수의 영상 신호를 입력받고,

상기 각 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고,

상기 다수의 제1 서브 영상 신호에 대응하는 다수의 제1 서브 데이터 전압을 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제1 서브 화소로 제공하고,

상기 다수의 제1 서브 데이터 전압을 제공한 후에 상기 다수의 제2 서브 영상 신호에 대응하는 다수의 제2 서브 데이터 전압을 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제2 서브 화소로 제공하는 것을 포함하는 표시 장치의 구동 방법.

#### 청구항 17

제 16항에 있어서,

상기 제1 및 제2 서브 영상 신호로 변환하는 것은

상기 다수의 영상 신호에 대응하는 상기 다수의 제1 및 제2 서브 영상 신호를 룩업 테이블로부터 독출하고,

상기 다수의 제1 서브 영상 신호를 출력하고,

상기 다수의 제1 서브 영상 신호를 출력한 후에 상기 다수의 제2 서브 영상 신호를 출력하는 것을 포함하는 표시 장치의 구동 방법.

#### 청구항 18

제 16항에 있어서,

상기 제1 및 제2 서브 영상 신호로 변환하는 것은

상기 영상 신호에 대응하는 다수의 상기 제1 서브 영상 신호를 상기 룩업 테이블로부터 독출하여 출력하고,

상기 제1 서브 영상 신호를 독출하여 출력한 후에 상기 영상 신호에 대응하는 다수의 상기 제2 서브 영상 신호를 상기 룩업 테이블로부터 독출하여 출력하는 것을 포함하는 표시 장치의 구동 방법.

#### 청구항 19

제 16항에 있어서,

상기 제1 서브 영상 신호의 그레이는 상기 영상 신호의 그레이보다 크거나 같고, 상기 제2 서브 영상 신호의 그레이는 상기 영상 신호의 그레이보다 작거나 같은 표시 장치의 구동 방법.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

- <1> 본 발명은 표시 장치 및 그의 구동 방법에 관한 것이다.

#### 배경 기술

- <2> 평판 표시 장치의 일 예인 액정 표시 장치는 시야각(viewing angle)이 좁다는 단점을 갖는데, 이를 개선하기 위해, 광시야각 특성을 갖는 PVA(Patterned Vertical Alignment) 모드, MVA(Multi-domain Vertical Alignment) 모드 및 S-PVA(Super-Patterned Vertical Alignment) 모드의 액정 표시 장치가 개발되고 있다.
- <3> 특히 S-PVA 모드 액정 표시 장치는 두 개의 서브 화소로 이루어진 화소를 구비한다. 각 서브 화소에는 서로 다른 서브 데이터 전압이 인가되어 각 서브 화소마다 빛의 투과율이 다르게 되고, 두 서브 화소를 포함하는 하나의 화소는 서로 다른 두 투과율의 중간값으로 보여진다. 이러한 S-PVA 모드를 통해 액정 표시 장치의 측면 시야각을 넓힐 수 있다.

#### 발명의 내용

##### 해결 하고자하는 과제

- <4> 그러나 종래에는 두 서브 화소에 제공되는 서브 데이터 전압을 각각 개별적으로 제어할 수 없었다. 그로 인해 표시 품질을 더욱 향상시킬 수 없었다. 이에 본 발명이 이루고자 하는 기술적 과제는 표시 품질을 향상시킬 수 있는 표시 장치를 제공하는 것이다.
- <5> 본 발명이 이루고자 하는 다른 기술적 과제는 표시 품질을 향상시킬 수 있는 표시 장치의 구동 방법을 제공하는 것이다.
- <6> 본 발명의 기술적 과제는 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

##### 과제 해결수단

- <7> 상기 기술적 과제를 달성하기 위한 본 발명의 일 태양에 따른 표시 장치는, 다수의 화소를 포함하여 영상을 표시하는 표시 패널로서, 상기 각 화소는 데이터 라인과, 제1 및 제2 게이트 라인과, 상기 데이터 라인 및 상기 제1 게이트 라인에 연결된 제1 서브 화소와, 상기 데이터 라인 및 상기 제2 게이트 라인에 연결된 제2 서브 화소를 포함하는 표시 패널 및 영상 신호를 입력받고, 상기 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고, 제1 서브 데이터 전압을 상기 데이터 라인을 통해 상기 제1 화소에 제공하고, 상기 제1 서브 데이터 전압을 제공한 후에 제2 서브 데이터 전압을 상기 데이터 라인을 통해 상기 제2 서브 화소로 제공하는 표시 구동부로서, 상기 제1 서브 데이터 전압은 상기 제1 서브 영상 신호에 대응하고, 상기 제2 서브 데이터 전압은 상기 제2 서브 영상 신호에 대응하는 표시 구동부를 포함한다.
- <8> 상기 기술적 과제를 달성하기 위한 본 발명의 다른 태양에 따른 표시 장치는, 제1 내지 제n 화소열을 포함하는 표시 패널로서, 상기 제i( $1 \leq i \leq n$ ) 화소열은 다수의 화소를 포함하고, 상기 각 화소는 제1 서브 화소와 제2 서브 화소를 포함하는 표시 패널과 다수의 영상 신호를 입력받고, 상기 각 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고, 상기 다수의 제1 서브 영상 신호에 대응하는 다수의 제1 서브 데이터 전압을 상기 제i( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제1 서브 화소로 제공하고, 상기 다수의 제1 서브 데이터 전압을 제공한 후에 상기 다수의 제2 서브 영상 신호에 대응하는 다수의 제2 서브 데이터 전압을 상기 제i( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제2 서브 화소로 제공하는 표시 구동부를 포함한다.
- <9> 상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 태양에 따른 표시 장치의 구동 방법은, 제1 내지 제n 화소열을 포함하는 표시 장치를 제공하되, 상기 제i( $1 \leq i \leq n$ ) 화소열은 다수의 화소를 포함하고, 상기 각 화소는 제1 서브 화소와 제2 서브 화소를 포함하고, 다수의 영상 신호를 입력받고, 상기 각 영상 신호를 제1 서브 영상 신호와 제2 서브 영상 신호로 변환하고, 상기 다수의 제1 서브 영상 신호에 대응하는 다수의 제1 서브 데이터 전압을 상기 제i( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제1 서브 화소로 제공하고, 상기 다수의 제1 서브 데이터 전압

을 제공한 후에 상기 다수의 제2 서브 영상 신호에 대응하는 다수의 제2 서브 데이터 전압을 상기 제 $i$ ( $1 \leq i \leq n$ ) 화소열의 상기 다수의 제2 서브 화소로 제공하는 것을 포함한다.

<10> 기타 본 발명의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

### 발명의 실시를 위한 구체적인 내용

<11> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

<12> 하나의 소자(elements)가 다른 소자와 "연결된(connected to)" 또는 "커플링된(coupled to)" 이라고 지칭되는 것은, 다른 소자와 직접 연결 또는 커플링된 경우 또는 중간에 다른 소자를 개재한 경우를 모두 포함한다. 반면, 하나의 소자가 다른 소자와 "직접 연결된(directly connected to)" 또는 "직접 커플링된(directly coupled to)"으로 지칭되는 것은 중간에 다른 소자를 개재하지 않은 것을 나타낸다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.

<13> 비록 제1, 제2 등이 다양한 소자, 구성요소 및/또는 섹션들을 서술하기 위해서 사용되나, 이들 소자, 구성요소 및/또는 섹션들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 소자, 구성요소 또는 섹션들을 다른 소자, 구성요소 또는 섹션들과 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 소자, 제1 구성요소 또는 제1 섹션은 본 발명의 기술적 사상내에서 제2 소자, 제2 구성요소 또는 제2 섹션 일 수도 있음은 물론이다.

<14> 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

<15> 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

<16> 도 1 내지 도 4d를 참조하여 본 발명의 실시예들에 따른 표시 장치 및 그의 구동 방법을 설명한다. 도 1은 본 발명의 실시예들에 따른 표시 장치 및 그의 구동 방법을 설명하기 위한 개략도이고, 도 2는 도 1의 한 화소의 등가회로도이고, 도 3 내지 도 4d는 표시 구동부의 동작을 설명하기 위한 신호도 및 개념도이고, 도 5는 도 1의 록업 테이블에 저장된 제1 서브 영상 신호 및 제2 서브 영상 신호를 설명하기 위한 그래프이다.

<17> 도 1를 참고하면, 본 발명의 실시예들에 따른 액정 표시 장치(10)는 액정 패널(300), 표시 구동부, 록업 테이블(700) 및 계조 전압 생성부(800)를 포함한다. 표시 구동부는 게이트 드라이버(400), 데이터 드라이버(500), 이들을 제어 하는 타이밍 컨트롤러(600)를 포함한다.

<18> 액정 패널(300)은 제1 내지 제 $n$  화소열을 포함하고, 각 화소열은 다수의 화소(PX)를 포함하고, 각 화소(PX)는 제1 서브 화소(SP1)와 제2 서브 화소(SP2)를 포함한다. 하나의 화소행마다 2개의 게이트 라인( $G11 \sim G_{n2}$ )이 형성되어 있다. 데이터 라인( $D1 \sim D_m$ )은 제1 및 제2 서브 화소(SP1, SP2) 사이에 형성되어 대략 열 방향으로 연장되고 서로가 거의 평행하다.

<19> 도 2를 참조하면, 하나의 화소(PX)는 제1 서브 화소(SP1)와 제2 서브 화소(SP2)를 포함한다. 제1 서브 화소(SP1)는 제1 게이트 라인( $G11$ ) 및 데이터 라인( $Dj$ )과 연결되며, 제2 서브 화소(SP2)는 제2 게이트 라인( $G12$ ) 및 데이터 라인( $Dj$ )과 연결된다. 즉, 제1 서브 화소(SP1) 및 제2 서브 화소(SP2)는 데이터 라인을 공유한다. 제1 서브 화소(SP1)와 제2 서브 화소(SP2)는 제1 기관(100)과 제2 기관(200) 사이에 형성된다. 제1 서브 화소(SP1)는 제1 액정 커패시터( $C1$ )와 제1 스위칭 소자( $Q1$ )를 포함하고, 제2 서브 화소(SP2)는 제2 액정 커패시터( $C2$ )와 제2 스위칭 소자( $Q2$ )를 포함한다. 제1 액정 커패시터( $C1$ )는 제1 기관(100) 상에 형성된 제1 화소 전극( $PE1$ )과 제2 기관(200) 상에 형성된 공통 전극( $CE$ ) 및 이들 사이에 개재된 액정층(미도시)으로 이루어진다. 제2 액정 커패시터( $C2$ )는 제2 기관(200) 상에 형성된 제2 화소 전극( $PE2$ )과 제1 기관(100) 상에 형성된 공통 전극( $CE$ ) 및 이들 사이에 개재된 액정층(미도시)으로 이루어진다.

패시터(C2)는 제1 기관(100) 상에 형성된 제2 화소 전극(PE2)과 제2 기관(120) 상에 형성된 공통 전극(CE) 및 이들 사이에 개재된 액정층(미도시)으로 이루어진다. 제2 기관(200) 상에는 컬러 필터(CF)가 더 형성될 수 있다.

<20> 하나의 화소(PX)에는 각각 서로 다른 전압 레벨의 제1 서브 데이터 전압과 제2 서브 데이터 전압이 데이터 라인(Dj)을 통해 순차적으로 인가될 수 있다. 예를 들어, 먼저 제1 서브 데이터 전압은 제1 서브 화소(SP1)에 인가되고, 다음으로 제2 서브 데이터 전압은 제2 서브 화소(SP2)에 인가될 수 있다. 제1 서브 화소(SP1)에 제1 서브 데이터 전압이 인가되면, 백라이트 어셈블리(미도시)로부터 제공되는 광이 제1 서브 화소(SP1)를 제1 서브 데이터 전압에 대응하는 제1 투과율로 투과하고, 제2 서브 화소(SP2)에 제2 서브 데이터 전압이 인가되면, 광은 제2 서브 화소(SP2)를 제2 서브 데이터 전압에 대응하는 제2 투과율로 투과한다. 따라서 하나의 화소(PX)에서 표시되는 영상은, 제1 투과율과 제2 투과율 사이의 소정의 투과율에 대응하는 밝기로 보여진다.

<21> 표시 구동부는 타이밍 컨트롤러(600), 게이트 드라이버(400) 및 데이터 드라이버(500)를 포함한다. 표시 구동부는 다수의 영상 신호(ISIG)를 입력받고, 각 영상 신호(ISIG)를 제1 서브 영상 신호(HDAT)와 제2 서브 영상 신호(LDAT)로 변환하고, 다수의 제1 서브 영상 신호(HDAT)에 대응하는 다수의 제1 서브 데이터 전압을 제 $i$ ( $1 \leq i \leq n$ ) 화소열의 다수의 제1 서브 화소(SP1)로 제공하고, 다수의 제1 서브 데이터 전압을 제공한 후에 다수의 제2 서브 영상 신호(LDAT)에 대응하는 다수의 제2 서브 데이터 전압을 제 $i$  화소(PX)열의 다수의 제2 서브 화소(SP2)로 제공한다. 이하에서 표시 구동부의 각 블록에 대해 좀 더 구체적으로 설명한다.

<22> 타이밍 컨트롤러(600)는 외부의 그래픽 제어기(미도시)로부터 입력 제어 신호를 수신하여 이를 기초로 게이트 제어 신호(CONT1)와 데이터 제어 신호(CONT2)를 생성하고, 게이트 제어 신호(CONT1)를 게이트 드라이버(400)에, 데이터 제어 신호(CONT2)를 데이터 드라이버(500)로 보낸다. 여기서 입력 제어 신호는 수직 동기 신호(Vsync)와 수직 동기 신호(Hsync), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이다. 게이트 제어 신호(CONT1)는 게이트 드라이버(300)의 동작을 제어하기 위한 신호로써, 게이트 드라이버(300)의 동작을 개시하는 수직 시작 신호, 게이트 온 전압의 출력 시기를 결정하는 게이트 클럭 신호 및 게이트 온 전압의 펄스 폭을 결정하는 출력 인에이블 신호 등을 포함한다. 데이터 제어 신호(CONT2)는 데이터 드라이버(500)의 동작을 제어하는 신호로써, 데이터 드라이버(500)의 동작을 개시하는 수평 개시 신호, 두 개의 데이터 전압의 출력을 지시하는 출력 지시 신호 등을 포함한다.

<23> 또한 타이밍 컨트롤러(600)는 영상 신호(ISIG)를 입력받아 이에 대응하는 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 룩업 테이블(700)로부터 독출하고, 순차적으로 출력한다. 좀더 구체적으로, 타이밍 컨트롤러(600)는 한 화소(PX)열에 제공되는 영상 신호(ISIG)를 입력받아 한 화소열의 각 제1 서브 화소(SP1)에 제공되는 다수의 제1 서브 영상 신호(HDAT)를 먼저 출력하고, 다음으로 한 화소열의 각 제2 서브 화소(SP2)에 제공되는 다수의 제2 서브 영상 신호(LDAT)를 출력한다.

<24> 게이트 드라이버(400)는 타이밍 컨트롤러(600)로부터 제공된 게이트 제어 신호(CONT1)에 응답하여 외부로부터 입력된 제공된 게이트 온/오프 전압(Von, Voff)을 도 3에 도시된 바와 같이 다수의 게이트 라인(G11-Gn2)에 순차적으로 출력한다.

<25> 도 3을 참조하면, 하나의 화소(PX)열이 활성화되어 데이터 전압을 입력받는 시간을 1 수평 주기(이하 "1H"라 함)라고 하면, 1 H동안 각 화소열의 제1 및 제2 게이트 라인이 순차적으로 활성화된다. 즉, 첫 1H에서 제1 구간(P1) 동안 제1 화소열(ROW1)의 제1 게이트 라인(G11)이 활성화되고, 제2 구간(P2) 동안 제1 화소열(ROW1)의 제2 게이트 라인(G12)이 활성화된다. 두번째 1H에서 제3 구간(P3) 동안 제2 화소열(ROW2)의 제1 게이트 라인(G21)이 활성화되고, 제2 구간(P2) 동안 제2 화소열(ROW2)의 제2 게이트 라인(G22)이 활성화된다.

<26> 한편 도 1의 데이터 드라이버(500)는 타이밍 컨트롤러(600)로부터 제공된 데이터 제어 신호(CONT2)에 응답하여 먼저 다수의 제1 서브 영상 신호(HDAT)에 대응하는 다수의 제1 서브 데이터 전압을 각 데이터 라인(D1-Dm)에 인가하고, 다음으로 다수의 제2 서브 영상 신호(LDAT)의 다수의 제2 서브 데이터 전압을 각 데이터 라인에 인가한다. 데이터 드라이버(500)는 계조 전압 생성부(800)으로부터 다수의 제1 서브 영상 신호(HDAT)에 대응하는 다수의 제1 서브 데이터 전압 및 다수의 제2 서브 영상 신호(LDAT)에 대응하는 다수의 제2 서브 데이터 전압을 입력 받는다.

<27> 도 3, 도 4a 내지 도 4d를 더 참조하여 좀더 구체적으로 설명한다.

<28> 제1 구간(P1) 동안 제1 화소열(ROW1)의 제1 게이트 라인(G11)에 게이트 온 전압(Von)이 인가되고, 나머지 게이트 라인(G12, G21, G22)에 게이트 오프 전압(Voff)이 인가된다. 데이터 드라이버(500)가 먼저 다수의 제1 서브



데이터 전압(H1, H2, H3)을 각 데이터 라인(D1, D2, D3)에 인가한다. 따라서 도 4a에 도시된 바와 같이 제1 화소열(ROW1)의 다수의 제1 서브 화소(SP1)에 각 제1 서브 데이터 전압(H1, H2, H3)이 제공된다.

<29> 제2 구간(P2) 동안 제1 화소열(ROW1)의 제2 게이트 라인(G12)에 게이트 온 전압(Von)이 인가되고, 나머지 게이트 라인(G11, G21, G22)에 게이트 오프 전압(Voff)이 인가된다. 데이터 드라이버(500)가 다수의 제2 서브 데이터 전압(L1, L2, L3)을 각 데이터 라인(D1, D2, D3)에 인가한다. 따라서 도 4b에 도시된 바와 같이 제1 화소열(ROW1)의 다수의 제2 서브 화소(SP2)에 각 제2 서브 데이터 전압(L1, L2, L3)이 제공된다.

<30> 제3 구간(P3) 동안 제2 화소열(ROW2)의 제1 게이트 라인(G21)에 게이트 온 전압(Von)이 인가되고, 나머지 게이트 라인(G11, G12, G22)에 게이트 오프 전압(Voff)이 인가된다. 데이터 드라이버(500)가 다수의 제1 서브 데이터 전압(H4, H5, H6)을 각 데이터 라인(D1, D2, D3)에 인가한다. 따라서 도 4c에 도시된 바와 같이 제2 화소열(ROW2)의 다수의 제1 서브 화소(SP1)에 각 제1 서브 데이터 전압(H4, H5, H6)이 제공된다.

<31> 제4 구간(P4) 동안 제2 화소열(ROW2)의 제2 게이트 라인(G22)에 게이트 온 전압(Von)이 인가되고, 나머지 게이트 라인(G11, G12, G21)에 게이트 오프 전압(Voff)이 인가된다. 데이터 드라이버(500)가 다수의 제2 서브 데이터 전압(L4, L5, L6)을 각 데이터 라인(D1, D2, D3)에 인가한다. 따라서 도 4d에 도시된 바와 같이 제2 화소열(ROW2)의 다수의 제2 서브 화소(SP2)에 각 제2 서브 데이터 전압(L4, L5, L6)이 제공된다.

<32> 도 5를 참조하여 룩업 테이블(700)에 저장된 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 설명한다.

<33> 도 5를 참조하면, 액정 패널(300)로 인가되는 그레이에 따른 휘도 특성을 보여주는 감마 곡선을 나타낸다. 액정 표시 장치(10)의 제조 단계에서 상기 액정 패널(300)의 측면 시인성이 최적인 되는 상기 제1 서브 화소(SP1)의 감마 곡선(A)과 상기 제 2 서브 화소(PX)의 감마 곡선(B)을 설정한다. 상기 제 1 서브 화소(PX)의 감마 곡선(A)과 상기 제 2 서브 화소(PX)의 감마 곡선(B)은 상기 액정 표시 장치(10)의 특성 및 기능에 따라 차이가 날 수 있다.

<34> 액정 패널(300)의 제 1 서브 화소(PX)와 상기 제 2 서브 화소(PX)에 동일한 그레이 레벨에 해당하는 데이터 전압을 인가한 후, 액정 패널(300)의 정면에서의 휘도 특성을 감지하여 상기 액정 패널(300)의 정면에서의 감마 곡선(A+B)을 구한다. 액정 패널(300)의 정면에서의 감마 곡선(A+B)과 기 설정된 제 1 서브 화소(PX)의 감마 곡선(A)과 상기 제 2 서브 화소(PX)의 감마 곡선(B)을 이용하여 룩업 테이블(700)에 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 저장한다.

<35> 예를 들어, 액정 패널(300)의 제1 서브 화소(SP1)와 제2 서브 화소(SP2)에 동일한 제1 그레이(130G)에 해당하는 서브 데이터 전압을 인가하면, 액정 패널(100)의 정면에서는 제1 휘도(L1) 값을 갖는다. 액정 패널(300)로 인가된 제1 그레이(130G)와 상기 액정 패널(100)로부터 감지된 제 1 휘도(L1) 값이 만나는 제1 접점(P1)을 휘도 축의 방향으로 직선으로 연장하여 제1 서브 화소(SP1)의 감마 곡선(A)과 접하는 제2 접점(P2)과 상기 제 2 서브 화소(SP2)의 감마 곡선(B)과 접하는 제3 접점(P3)을 구한다. 제1 서브 화소(SP1)의 감마 곡선(A) 상에서 제2 접점(P2)은 제2 휘도(L2) 값을 갖는다. 액정 패널(300)의 정면 감마 곡선(A+B) 상에서 제2 휘도(L2)에 해당하는 계조 값은 제2 그레이(220G)가 된다. 마찬가지로, 제2 서브 화소(SP2)의 감마 곡선(B) 상에서 제3 접점(P3)은 제3 휘도(L3) 값을 갖는다. 액정 패널(300)의 정면 감마 곡선(A+B) 상에서 제3 휘도(L3)에 해당하는 그레이 값은 제3 그레이(35G)가 된다.

<36> 즉, 액정 패널(300)의 정면에서 감마 특성이 제1 접점(P1)으로 표현되기 위해서는, 제1 서브 화소(SP1)에는 제2 그레이(220G)에 해당하는 서브 데이터 전압이 인가되어야 하고, 제2 서브 화소(SP2)에는 제3 그레이(35G)에 해당하는 서브 데이터 전압이 인가되어야 한다.

<37> 상술한 방법으로, 외부로부터 입력되는 영상 신호(ISIG)의 각 그레이에 대응하여 제1 및 제2 서브 화소(SP1, SP2)에 인가할 제1 서브 데이터 전압 및 제2 서브 데이터 전압에 대응하는 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 룩업 테이블(700)에 저장할 수 있다.

<38> 상술한 바와 같이, 영상 신호(ISIG)를 측면 시인성을 최적화할 수 있는 제1 및 제2 서브 영상 신호(LDAT)로 변환하여 각 제1 및 제2 서브 화소(SP1, SP2)에 제1 및 제2 서브 데이터 전압을 제공하므로 표시 품질이 향상된다.

<39> 한편, 제1 및 제2 서브 화소(SP1, SP2)는 하나의 데이터 라인을 공유하므로, 표시 구동부는 다수의 제1 서브 데이터 전압을 먼저 각 데이터 라인(D1-Dm)에 인가하고, 다음으로 다수의 제2 서브 데이터 전압을 각 데이터 라인



(D1-Dm)에 인가하여야 한다.

- <40> 이를 위해 첫번째 방법은 타이밍 컨트롤러(600)가 먼저 다수의 제1 서브 영상 신호(HDAT)를 제공하고, 다음으로 다수의 제2 서브 영상 신호(LDAT)를 제공할 수 있다. 이때 데이터 드라이버(500)는 타이밍 컨트롤러(600)로부터 순차적으로 출력되는 다수의 제1 서브 영상 신호(HDAT)를 먼저 다수의 제1 서브 데이터 전압으로 변환하여 출력하고, 다음으로 다수의 제2 서브 영상 신호(LDAT)를 제2 서브 데이터 전압으로 변환하여 출력하는 것이다.
- <41> 두번째 방법은 타이밍 컨트롤러(600)가 입력되는 영상 신호(ISIG)에 대응하는 제1 서브 영상 신호(HDAT)와 제2 서브 영상 신호(LDAT)를 출력하고, 데이터 드라이버(500)가 출력된 다수의 제1 및 제2 서브 영상 신호(HDAT, LDAT) 중에서 먼저 다수의 제1 서브 영상 신호(HDAT)를 다수의 제1 서브 데이터 전압으로 변환하여 출력하고, 다음으로 다수의 제2 서브 영상 신호(LDAT)를 다수의 제2 서브 데이터 전압으로 변환하여 출력할 수 있다.
- <42> 본 발명에 따른 표시 장치는 상기 두 가지 방법에 한정되지 않고, 다양한 방법으로 동작될 수 있다. 이하에서는 상술한 첫번째 방법으로 동작하는 표시 장치를 구체적인 실시예들을 통해 설명한다.
- <43> 도 6 및 도 7을 참조하여 본 발명의 일 실시예에 따른 표시 장치를 설명한다. 도 6은 본 발명의 일 실시예에 따른 표시 장치 및 그의 구동 방법을 설명하기 위한 표시 장치의 타이밍 컨트롤러를 설명하기 위한 블록도이고, 도 7은 도 6의 타이밍 컨트롤러의 동작을 설명하기 위한 개념도이다.
- <44> 도 6을 참조하면, 타이밍 컨트롤러(601)는 메모리 컨트롤러(610)와, 저장부(620)와 출력부(630)를 포함한다.
- <45> 먼저 메모리 컨트롤러(610)는 영상 신호(ISIG)를 입력받아 이에 대응하는 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 룩업 테이블(700)로부터 독출한다. 여기서 메모리 컨트롤러(610)는 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 동시에 독출할 수 있고, 또는 순차적으로 독출할 수 있다.
- <46> 저장부(620)는 메모리 컨트롤러(610)로부터 출력된 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 저장한다. 저장부(620)는 한 화소열의 다수의 제1 서브 화소(SP1)에 제공될 다수의 제1 서브 영상 신호(HDAT)를 다수의 제2 서브 영상 신호(LDAT)보다 먼저 출력하기 위해 다수의 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 저장한다. 출력부(630)는 메모리에 저장되어 있는 다수의 제1 서브 영상 신호(HDAT)를 먼저 출력하고, 다음으로 다수의 제2 서브 영상 신호(LDAT)를 출력한다.
- <47> 여기서 도 7을 더 참조하여 저장부(620)와 출력부(630)의 동작을 좀더 상세히 설명한다. 이하에서 한 화소열에 4개의 화소(PX)를 포함하는 경우를 예로 들어 설명한다. 한 화소(PX)열은 4개의 제1 서브 화소(SP1)와 4개의 제2 서브 화소(SP2)를 포함한다.
- <48> 먼저 시간 T1에서 저장부(620)는 제1 화소열의 3개의 제1 서브 화소(SP1)에 제공될 3개의 제1 서브 영상 신호(HDAT1\_1, HDAT1\_2, HDAT1\_3)와 3개의 제2 서브 화소(SP2)에 제공될 3개의 제2 서브 영상 신호(LDAT1\_1, LDAT1\_2, LDAT1\_3)를 저장한다.
- <49> 다음으로 메모리 컨트롤러(610)가 제1 화소열의 네번째 화소(PX)에 제공될 제1 서브 영상 신호(HDAT1\_4) 및 제2 서브 영상 신호(LDAT1\_4)를 제공하면, 시간 T2에서 저장부(620)는 제1 서브 영상 신호(HDAT1\_4) 및 제2 서브 영상 신호(LDAT1\_4)를 저장한다. 이때 출력부(630)는 메모리로부터 첫번째 화소(PX) 및 두번째 화소(PX)에 제공될 제1 서브 영상 신호(HDAT1\_1, HDAT1\_2)를 출력한다.
- <50> 다음으로 메모리 컨트롤러(610)가 제2 화소열의 첫번째 화소(PX)에 제공될 제1 서브 영상 신호(HDAT2\_1) 및 제2 서브 영상 신호(LDAT2\_1)를 제공하면, 시간 T3에서 저장부(620)는 제1 서브 영상 신호(HDAT2\_1) 및 제2 서브 영상 신호(LDAT2\_1)를 저장한다. 이때 출력부(630)는 저장부(620)로부터 세번째 화소(PX) 및 네번째 화소(PX)에 제공될 제1 서브 영상 신호(HDAT1\_3, HDAT1\_4)를 출력한다.
- <51> 다음으로 메모리 컨트롤러(610)가 제2 화소열의 두번째 화소(PX)에 제공될 제1 서브 영상 신호(HDAT2\_2) 및 제2 서브 영상 신호(LDAT2\_2)를 제공하면, 시간 T4에서 저장부(620)는 제1 서브 영상 신호(HDAT)(HDAT2\_2) 및 제2 서브 영상 신호(LDAT2\_2)를 저장한다. 이때 출력부(630)는 저장부(620)로부터 제1 화소열의 첫번째 화소(PX) 및 두번째 화소(PX)에 제공될 제2 서브 영상 신호(LDAT1\_2, LDAT1\_1)를 출력한다.
- <52> 다음으로 메모리 컨트롤러(610)가 제2 화소열의 세번째 화소(PX)에 제공될 제1 서브 영상 신호(HDAT2\_3) 및 제2 서브 영상 신호(LDAT2\_3)를 제공하면, 시간 T5에서 저장부(620)는 제1 서브 영상 신호(HDAT2\_3) 및 제2 서브 영상 신호(LDAT2\_3)를 저장한다. 이때 출력부(630)는 저장부(620)로부터 제1 화소(PX)열의 세번째 화소(PX) 및 네번째 화소(PX)에 제공될 제2 서브 영상 신호(LDAT1\_3, LDAT1\_4)를 출력한다.

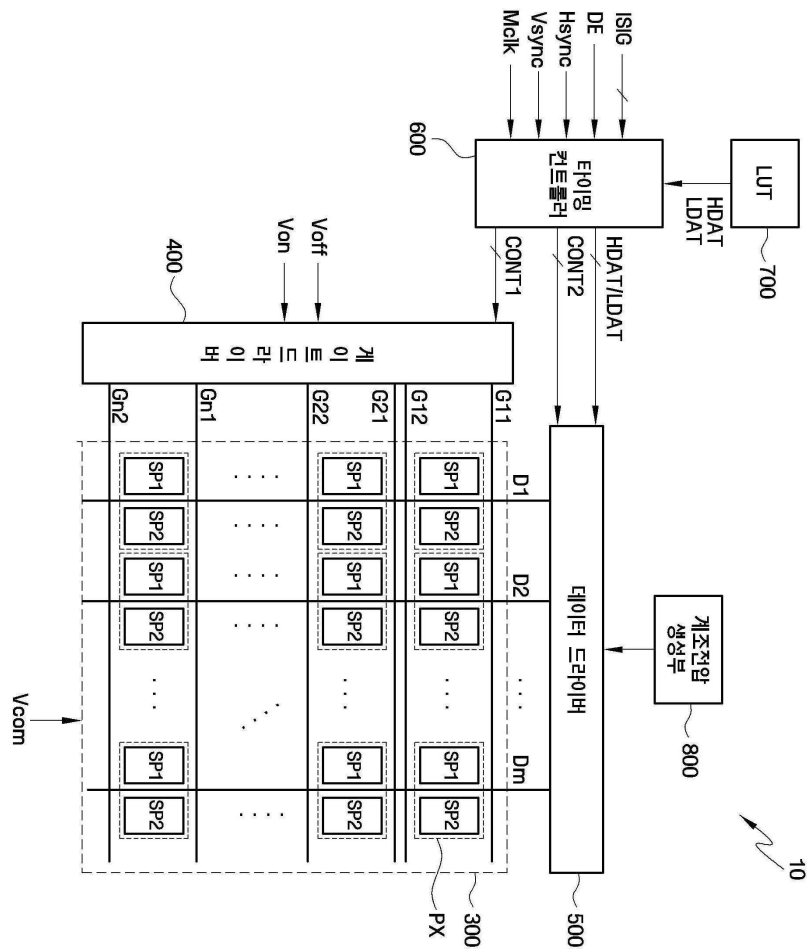
- <53> 정리해서 설명하면, 저장부(620)는 메모리 컨트롤러(610)로부터 출력된 제1 서브 영상 신호(HDAT) 및 제2 서브 영상 신호(LDAT)를 저장하고, 출력부(630)가 저장부(620)로부터 한 화소(PX)열에 대한 다수의 제1 서브 영상 신호(HDAT)를 먼저 출력하고, 다음으로 한 화소(PX)열에 대한 다수의 제2 서브 영상 신호(LDAT)를 출력한다.
- <54> 도 8 및 도 9를 참조하여, 본 발명의 다른 실시예에 따른 표시 장치 및 그의 구동 방법을 설명한다. 도 8은 본 발명의 다른 실시예에 따른 표시 장치 및 그의 구동 방법을 설명하기 위한 표시 장치의 타이밍 컨트롤러의 블록도이고, 도 9는 도 8의 타이밍 컨트롤러의 동작을 설명하기 위한 개념도이다. 도 6에 도시된 구성 요소와 동일한 기능을 하는 구성 요소에 대해서는 동일한 도면 부호를 사용하고, 설명의 편의상 해당 구성 요소의 상세한 설명은 생략한다.
- <55> 도 8을 참조하면 타이밍 컨트롤러(602)는 저장부(640)와 메모리 컨트롤러(650)를 포함한다.
- <56> 저장부(640)는 영상 신호(ISIG)를 입력받아 저장한다. 메모리 컨트롤러(650)는 저장부(640)에 저장된 영상 신호(ISIG)를 입력받아 이에 대응하는 다수의 제1 서브 영상 신호(HDAT)를 먼저 독출하여 출력하고, 다음으로 다수의 제2 서브 영상 신호(LDAT)를 독출하여 출력한다.
- <57> 도 9를 더 참조하여 저장부(640)와 메모리 컨트롤러(650)의 동작을 좀더 상세히 설명한다. 이하에서 한 화소열에 4개의 화소(PX)를 포함하는 경우를 예로 들어 설명한다. 한 화소열은 4개의 제1 서브 화소(SP1)와 4개의 제2 서브 화소(SP2)를 포함한다.
- <58> 먼저 시간 T1에서 저장부(640)는 제1 화소열의 3개의 화소(PX)에 제공될 3개의 영상 신호(ISIG1\_1, ISIG1\_2, ISIG1\_3)를 저장한다.
- <59> 시간 T2에서 저장부(640)가 제1 화소열의 네번째 화소(PX)에 제공될 영상 신호(ISIG1\_4)를 저장한다. 이때, 메모리 컨트롤러(650)는 먼저 제1 화소열의 첫번째 화소(PX)에 제공될 영상 신호(ISIG1\_1)를 입력받아 이에 대응하는 제1 서브 영상 신호(HDAT1\_1)를 룩업 테이블(700)로부터 독출하여 출력한다. 다음으로, 제1 화소열의 두번째 화소(PX)에 제공될 영상 신호(ISIG1\_2)를 입력받아 이에 대응하는 제1 서브 영상 신호(HDAT1\_2)를 룩업 테이블(700)로부터 독출하여 출력한다
- <60> 시간 T3에서 저장부(640)가 제2 화소(PX)열의 첫번째 화소(PX)에 제공될 영상 신호(ISIG2\_1)를 저장한다. 이때, 메모리 컨트롤러(650)는 먼저 제1 화소열의 세번째 화소(PX)에 제공될 영상 신호(ISIG1\_3)를 입력받아 이에 대응하는 제1 서브 영상 신호(HDAT1\_3)를 룩업 테이블(700)로부터 독출하여 출력한다. 다음으로, 제1 화소열의 네번째 화소(PX)에 제공될 영상 신호(ISIG1\_4)를 입력받아 이에 대응하는 제1 서브 영상 신호(HDAT1\_4)를 룩업 테이블(700)로부터 독출하여 출력한다
- <61> 시간 T4에서 저장부(640)가 제2 화소열의 두번째 화소(PX)에 제공될 영상 신호(ISIG2\_2)를 저장한다. 이때, 메모리 컨트롤러(650)는 먼저 제1 화소열의 첫번째 화소(PX)에 제공될 영상 신호(ISIG1\_1)를 입력받아 이에 대응하는 제2 서브 영상 신호(LDAT1\_1)를 룩업 테이블(700)로부터 독출하여 출력한다. 다음으로, 제1 화소(PX)열의 두번째 화소(PX)에 제공될 영상 신호(ISIG1\_2)를 입력받아 이에 대응하는 제2 서브 영상 신호(LDAT1\_4)를 룩업 테이블(700)로부터 독출하여 출력한다
- <62> 시간 T5에서 저장부(640)가 제2 화소(PX)열의 세번째 화소(PX)에 제공될 영상 신호(ISIG2\_3)를 저장한다. 이때, 메모리 컨트롤러(650)는 먼저 제1 화소열의 세번째 화소(PX)에 제공될 영상 신호(ISIG1\_3)를 입력받아 이에 대응하는 제2 서브 영상 신호(LDAT1\_3)를 룩업 테이블(700)로부터 독출하여 출력한다. 다음으로, 제1 화소(PX)열의 네번째 화소(PX)에 제공될 영상 신호(ISIG1\_4)를 입력받아 이에 대응하는 제2 서브 영상 신호(LDAT1\_4)를 룩업 테이블(700)로부터 독출하여 출력한다
- <63> 정리해서 설명하면, 저장부(640)는 영상 신호(ISIG)를 저장하고, 메모리 컨트롤러(650)가 한 화소열에 대한 영상 신호(ISIG)에 대응하는 다수의 제1 서브 영상 신호(HDAT)를 먼저 독출하여 출력하고, 다음으로 한 화소열에 대한 다수의 제2 서브 영상 신호(LDAT)를 독출하여 출력한다.
- <64> 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

## 도면의 간단한 설명

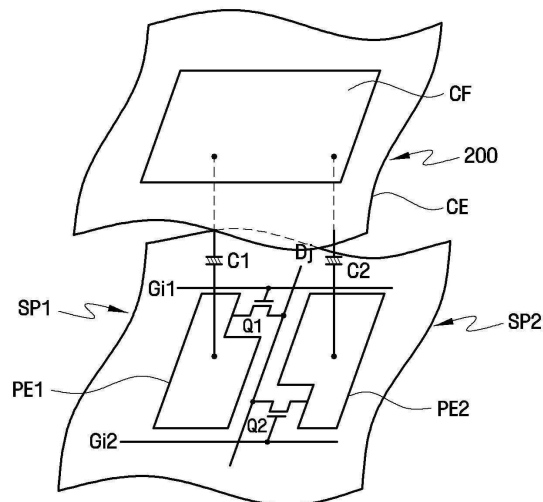
- <65> 도 1은 본 발명의 실시예들에 따른 표시 장치 및 그의 구동 방법을 설명하기 위한 블록도이다.
- <66> 도 2는 도 1의 한 화소의 등가회로도이다.
- <67> 도 3 내지 도 4d는 표시 구동부의 동작을 설명하기 위한 신호도 및 개념도이다.
- <68> 도 5는 도 1의 록업 테이블에 저장된 제1 서브 영상 신호 및 제2 서브 영상 신호를 설명하기 위한 그래프이다.
- <69> 도 6은 본 발명의 일 실시예에 따른 표시 장치 및 그의 구동 방법을 설명하기 위한 표시 장치의 타이밍 컨트롤러를 설명하기 위한 블록도이다.
- <70> 도 7은 도 6의 타이밍 컨트롤러의 동작을 설명하기 위한 개념도이다.
- <71> 도 8은 본 발명의 다른 실시예에 따른 표시 장치 및 그의 구동 방법을 설명하기 위한 표시 장치의 타이밍 컨트롤러의 블록도이다.
- <72> 도 9는 도 8의 타이밍 컨트롤러의 동작을 설명하기 위한 개념도이다.
- <73> (도면의 주요부분에 대한 부호의 설명)
- |                    |                |
|--------------------|----------------|
| <74> 10: 액정 표시 장치  | 100: 제1 기관     |
| <75> 200: 제2 기관    | 300: 액정 패널     |
| <76> 400: 게이트 드라이버 | 500: 데이터 드라이버  |
| <77> 600: 타이밍 컨트롤러 | 610: 메모리 컨트롤러  |
| <78> 620: 저장부      | 643: 출력부       |
| <79> 700: 록업 테이블   | 800: 계조 전압 생성부 |

도면

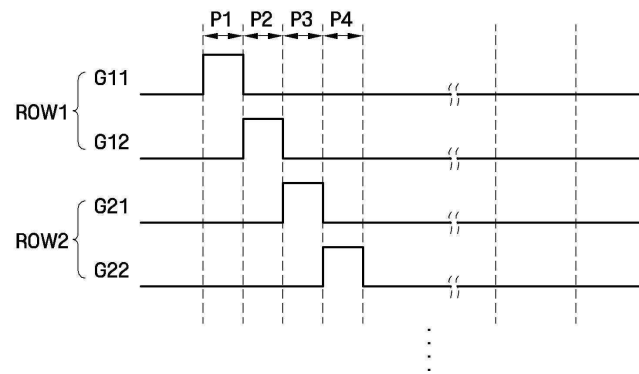
도면1



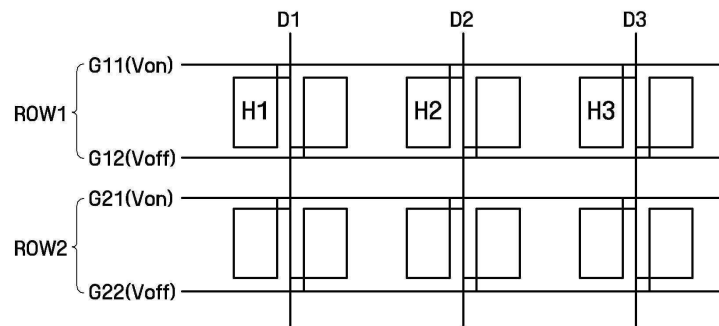
도면2



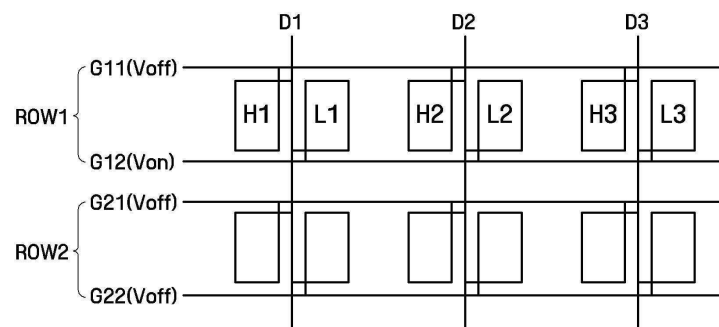
도면3



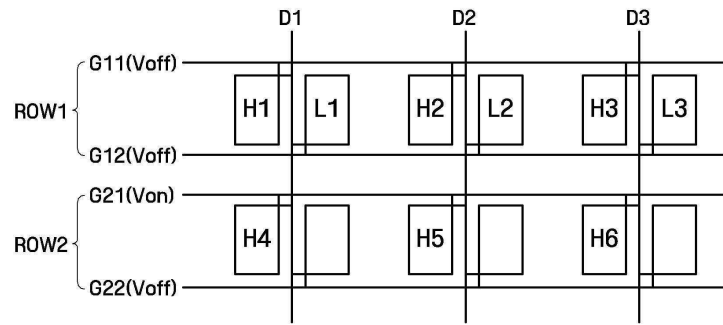
도면4a



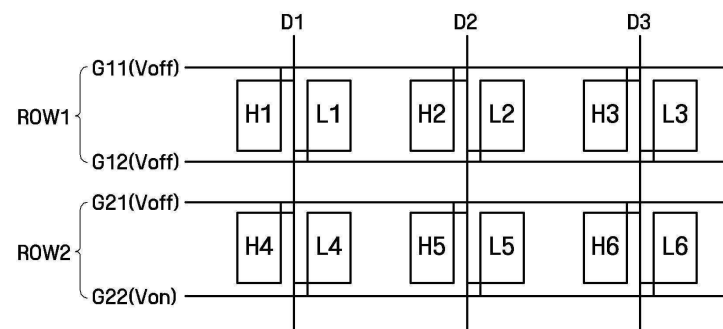
도면4b



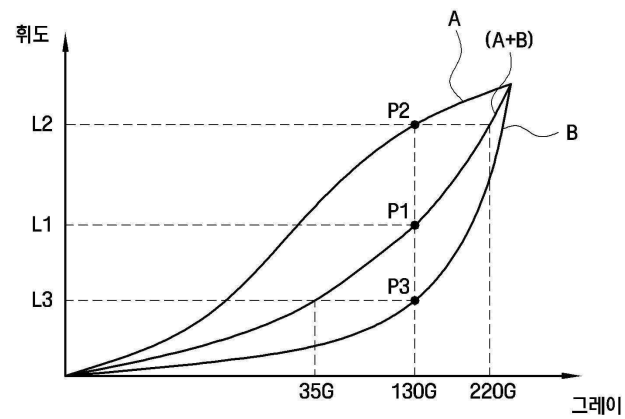
도면4c



도면4d

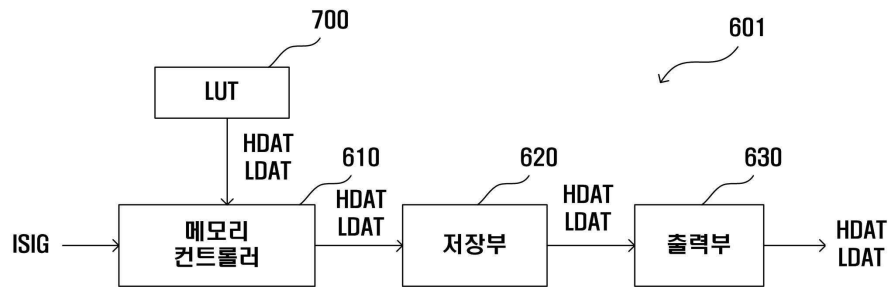


도면5

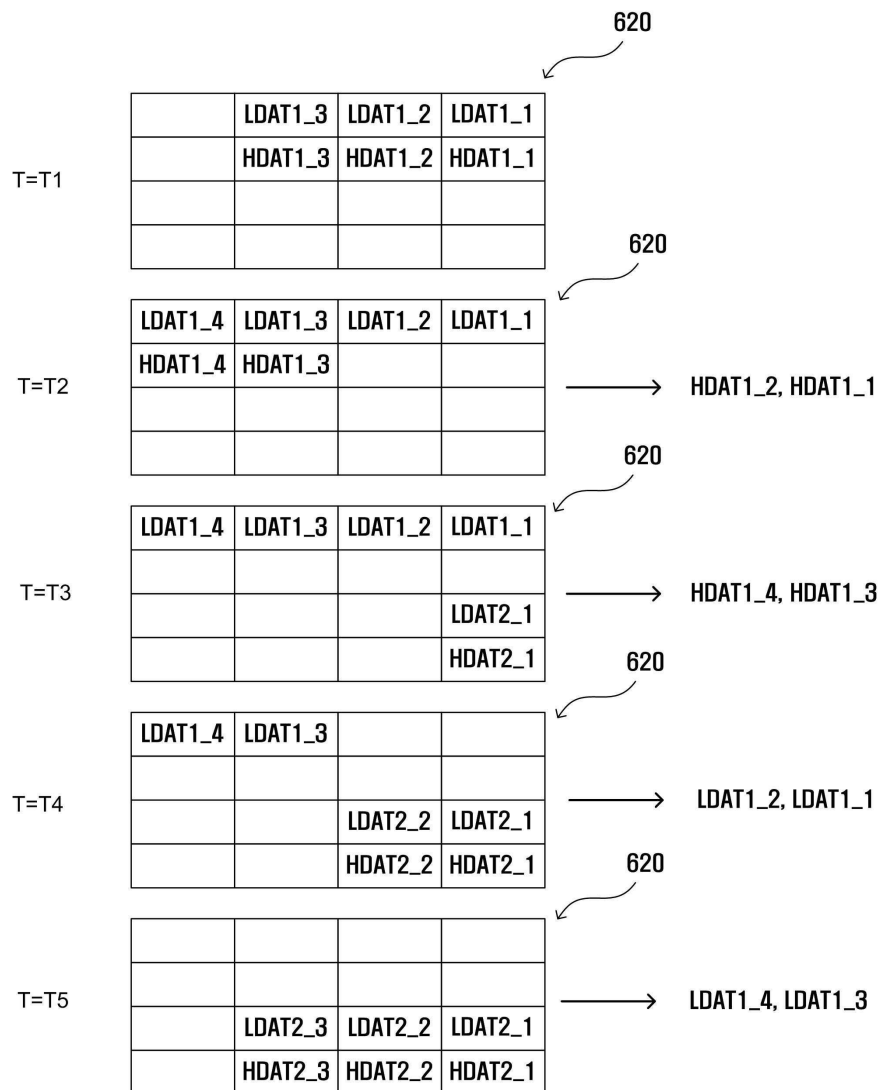




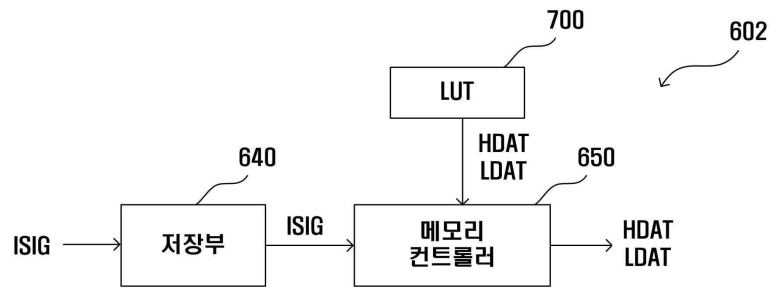
도면6



도면7



도면8



도면9

