



(12)发明专利

(10)授权公告号 CN 105632403 B

(45)授权公告日 2019.01.29

(21)申请号 201610028988.1

(22)申请日 2016.01.15

(65)同一申请的已公布的文献号

申请公布号 CN 105632403 A

(43)申请公布日 2016.06.01

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 马占洁 孙拓

(74)专利代理机构 北京同达信恒知识产权代理

有限公司 11291

代理人 黄志华

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3225(2016.01)

(56)对比文件

CN 104200771 A,2014.12.10,

JP 2007101798 A,2007.04.19,说明书第33段,附图5.

CN 104217682 A,2014.12.17,

CN 105185305 A,2015.12.23,

CN 102651192 A,2012.08.29,

CN 104933993 A,2015.09.23,

审查员 宋瑞

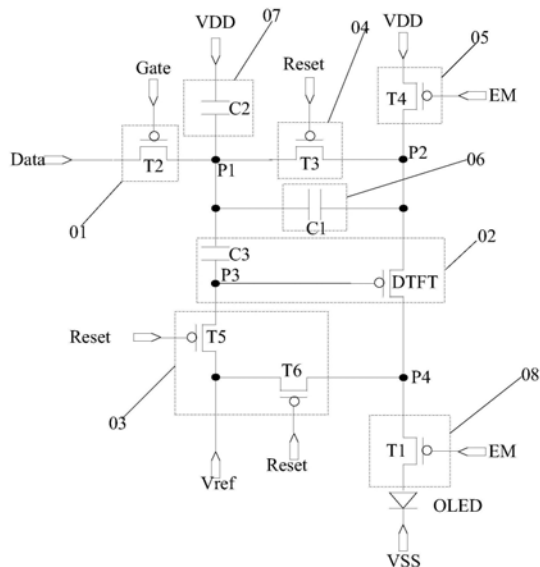
权利要求书3页 说明书9页 附图3页

(54)发明名称

一种像素电路、驱动方法、显示面板及显示装置

(57)摘要

本发明公开了一种像素电路、驱动方法、显示面板及显示装置,该像素电路中写入模块将数据信号端的信号写入到第一节点;导通模块将第一节点与第二节点导通;电源输入模块将第一电源信号端的信号输入到第二节点;复位模块将参考信号端的信号分别输出到第三节点和第四节点;驱动模块将第二节点的信号输出到第四节点;第一维持模块通过第一节点和第二节点输入的信号稳定第一节点和第二节点的电位。其中写入模块、驱动模块、复位模块、导通模块和电源输入模块在各自的控制信号端的控制下完成对应的工作,实现驱动发光器件发光;第一维持模块稳定第一节点和第二节点的电位,保证驱动发光器件发光的关键节点的电位的稳定性,提高显示面板的显示效果。



CN 105632403 B

1. 一种像素电路,其特征在于,包括:写入模块、驱动模块、复位模块、导通模块、电源输入模块、第一维持模块和发光器件;其中,

所述写入模块的控制端与扫描信号端相连,输入端与数据信号端相连,输出端与第一节点相连;所述写入模块用于在所述扫描信号端的控制下,将所述数据信号端输入的信号写入到所述第一节点;

所述导通模块的控制端与复位信号端相连,输入端与第二节点相连,输出端与所述第一节点相连;所述导通模块用于在所述复位信号端的控制下,将所述第一节点与所述第二节点导通;

所述电源输入模块的控制端与发光信号端相连,输入端与第一电源信号端相连,输出端与所述第二节点相连;所述电源输入模块用于在所述发光信号端的控制下,将所述第一电源信号端的信号输入到所述第二节点;

所述复位模块的第一控制端和第二控制端分别与所述复位信号端相连,输入端与参考信号端相连,第一输出端与第三节点相连,第二输出端与第四节点相连;所述复位模块用于在所述复位信号端的控制下,将所述参考信号端的信号分别输出到所述第三节点和所述第四节点;

所述驱动模块的控制端与所述第三节点相连,第一输入端与所述第一节点相连,第二输入端与所述第二节点相连,输出端与所述第四节点相连;所述第一节点输入的信号用于调整所述第三节点的电位,所述驱动模块用于在所述第三节点的控制下,将所述第二节点的信号输出到所述第四节点;

所述发光器件连接于所述第四节点与第二电源信号端之间;

所述第一维持模块连接于所述第一节点和所述第二节点之间;所述第一维持模块用于通过所述第一节点和所述第二节点输入的信号,控制所述第一节点和所述第二节点的电位;并且,在所述复位模块在所述复位信号端的控制下关闭,所述写入模块在所述扫描信号端的控制下关闭以及所述电源输入模块与所述发光控制模块在所述发光信号端的控制下关闭时,所述第一维持模块将所述第二节点的电位维持为所述第一电源信号端的电位。

2. 如权利要求1所述的像素电路,其特征在于,所述第一维持模块,具体包括:第一电容;

所述第一电容连接于所述第一节点和所述第二节点之间。

3. 如权利要求2所述的像素电路,其特征在于,还包括:第二维持模块;

所述第二维持模块连接于所述第一电源信号端和所述第一节点之间;所述第二维持模块用于通过所述第一电源信号端输入的信号稳定所述第一节点的电位。

4. 如权利要求3所述的像素电路,其特征在于,所述第二维持模块,具体包括:第二电容;

所述第二电容连接于所述第一电源信号端和所述第一节点之间。

5. 如权利要求1-4任一项所述的像素电路,其特征在于,还包括:发光控制模块;

所述发光控制模块的控制端与所述发光信号端相连,输入端与所述第四节点相连,输出端与所述发光器件的输入端相连;所述发光控制模块用于在所述发光信号端的控制下,将所述第四节点的信号输出到所述发光器件的输入端。

6. 如权利要求5所述的像素电路,其特征在于,所述发光控制模块,具体包括:第一开关

晶体管；

所述第一开关晶体管的栅极与所述发光信号端相连，第一极与所述第四节点相连，第二极与所述发光器件的输入端相连。

7. 如权利要求6所述的像素电路，其特征在于，所述写入模块，具体包括：第二开关晶体管；

所述第二开关晶体管的栅极与所述扫描信号端相连，第一极与所述数据信号端相连，第二极与所述第一节点相连。

8. 如权利要求7所述的像素电路，其特征在于，所述导通模块，具体包括：第三开关晶体管；

所述第三开关晶体管的栅极与所述复位信号端相连，第一极与所述第二节点相连，第二极与所述第一节点相连。

9. 如权利要求8所述的像素电路，其特征在于，所述电源输入模块，具体包括：第四开关晶体管；

所述第四开关晶体管的栅极与所述发光信号端相连，第一极与所述第一电源信号端相连，第二极与所述第二节点相连。

10. 如权利要求9所述的像素电路，其特征在于，所述复位模块，具体包括：第五开关晶体管和第六开关晶体管；其中，

所述第五开关晶体管的栅极与所述复位信号端相连，第一极与所述参考信号端相连，第二极与所述第三节点相连；

所述第六开关晶体管的栅极与所述复位信号端相连，第一极与所述参考信号端相连，第二极与所述第四节点相连。

11. 如权利要求10所述的像素电路，其特征在于，所述驱动模块，具体包括：驱动晶体管和第三电容；其中，

所述驱动晶体管的栅极与所述第三节点相连，第一极与所述第二节点相连，第二极与所述第四节点相连；

所述第三电容连接于所述第一节点和所述第三节点之间。

12. 一种如权利要求1-11任一项所述的像素电路的驱动方法，其特征在于，包括：

在第一阶段，所述复位模块在所述复位信号端的控制下，将所述参考信号端的信号分别输出到所述第三节点和所述第四节点；所述电源输入模块在所述发光信号端的控制下，将所述第一电源信号端的信号输出到所述第二节点；所述导通模块在所述复位信号端的控制下，将所述第一节点与所述第二节点导通；

在第二阶段，所述复位模块在所述复位信号端的控制下，将所述参考信号端的信号分别输出到所述第三节点和所述第四节点；所述导通模块在所述复位信号端的控制下，将所述第一节点与所述第二节点导通；所述电源输入模块在所述发光信号端的控制下关闭；

在第三阶段，所述写入模块在所述扫描信号端的控制下，将所述数据信号端的信号输出到所述第一节点；

在第四阶段，所述写入模块在所述扫描信号端的控制下，将所述数据信号端的信号输出到所述第一节点；所述电源输入模块在所述发光信号端的控制下，将所述第一电源信号端的信号输出到所述第二节点；

在第五阶段,所述电源输入模块在所述发光信号端的控制下,将所述第一电源信号端的信号输出到所述第二节点;所述驱动模块在所述第三节点的控制下,将所述第二节点的信号输出到所述第四节点,驱动所述发光器件发光。

13. 如权利要求12所述的驱动方法,其特征在于,还包括:

在第一阶段、第四阶段和第五阶段,所述发光控制模块在所述发光信号端的控制下,将所述第四节点的信号输出到所述发光器件的输入端。

14. 如权利要求13所述的驱动方法,其特征在于,还包括:

第六阶段,所述复位模块在所述复位信号端的控制下关闭,所述写入模块在所述扫描信号端的控制下关闭,所述电源输入模块与所述发光控制模块在所述发光信号端的控制下关闭,所述第二节点的电位维持在所述第五阶段的电位。

15. 一种显示面板,其特征在于,包括如权利要求1-11任一项所述的像素电路。

16. 一种显示装置,其特征在于,包括如权利要求15所述的显示面板。

一种像素电路、驱动方法、显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路、驱动方法、显示面板及显示装置。

背景技术

[0002] 随着显示技术的进步,有机发光显示器(Organic Light Emitting Diode,OLED)是当今平板显示器研究领域的热点之一,越来越多的有机发光二极管(Organic Light Emitting Diode,OLED)显示面板进入市场,相对于传统的薄膜晶体管液晶显示面板(Thin Film Transistor Liquid Crystal Display,TFT LCD),OLED显示面板具有更快的反应速度,更高的对比度以及更广大的视角。

[0003] 近年来,随着高分辨率显示的需求,OLED显示面板的像素尺寸越来越小,用于驱动OLED发光的像素电路中像素电容的电容值越来越小,进而导致驱动OLED发光的节点电位的稳定性变差,因此使得显示面板的显示效果变差,影响了显示面板的整体显示效果。

[0004] 因此,如何提高像素电路中节点电位的稳定性,进而提高显示面板的显示效果,是本领域技术人员亟待解决的技术问题。

发明内容

[0005] 本发明实施例提供了一种像素电路、驱动方法、显示面板及显示装置,用以解决现有技术中存在的驱动OLED发光的节点电位的稳定性变差,使得显示面板的显示效果变差的问题。

[0006] 本发明实施例提供了一种像素电路,包括:写入模块、驱动模块、复位模块、导通模块、电源输入模块、第一维持模块和发光器件;其中,

[0007] 所述写入模块的控制端与扫描信号端相连,输入端与数据信号端相连,输出端与第一节点相连;所述写入模块用于在所述扫描信号端的控制下,将所述数据信号端输入的信号写入到所述第一节点;

[0008] 所述导通模块的控制端与复位信号端相连,输入端与第二节点相连,输出端与所述第一节点相连;所述导通模块用于在所述复位信号端的控制下,将所述第一节点与所述第二节点导通;

[0009] 所述电源输入模块的控制端与发光信号端相连,输入端与第一电源信号端相连,输出端与所述第二节点相连;所述电源输入模块用于在所述发光信号端的控制下,将所述第一电源信号端的信号输入到所述第二节点;

[0010] 所述复位模块的第一控制端和第二控制端分别与所述复位信号端相连,输入端与参考信号端相连,第一输出端与第三节点相连,第二输出端与第四节点相连;所述复位模块用于在所述复位信号端的控制下,将所述参考信号端的信号分别输出到所述第三节点和所述第四节点;

[0011] 所述驱动模块的控制端与所述第三节点相连,第一输入端与所述第一节点相连,

第二输入端与所述第二节点相连,输出端与所述第四节点相连;所述第一节点输入的信号用于调整所述第三节点的电位,所述驱动模块用于在所述第三节点的控制下,将所述第二节点的信号输出到所述第四节点;

[0012] 所述发光器件连接于所述第四节点与第二电源信号端之间;

[0013] 所述第一维持模块连接于所述第一节点和所述第二节点之间;所述第一维持模块用于通过所述第一节点和所述第二节点输入的信号,稳定所述第一节点和所述第二节点的电位。

[0014] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述第一维持模块,具体包括:第一电容;

[0015] 所述第一电容连接于所述第一节点和所述第二节点之间。

[0016] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,还包括:第二维持模块;

[0017] 所述第二维持模块连接于所述第一电源信号端和所述第一节点之间;所述第二维持模块用于通过所述第一电源信号端输入的信号稳定所述第一节点的电位。

[0018] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述第二维持模块,具体包括:第二电容;

[0019] 所述第二电容连接于所述第一电源信号端和所述第一节点之间。

[0020] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,还包括:发光控制模块;

[0021] 所述发光控制模块的控制端与所述发光信号端相连,输入端与所述第四节点相连,输出端与所述发光器件的输入端相连;所述发光控制模块用于在所述发光信号端的控制下,将所述第四节点的信号输出到所述发光器件的输入端。

[0022] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述发光控制模块,具体包括:第一开关晶体管;

[0023] 所述第一开关晶体管的栅极与所述发光信号端相连,第一极与所述第四节点相连,第二极与所述发光器件的输入端相连。

[0024] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述写入模块,具体包括:第二开关晶体管;

[0025] 所述第二开关晶体管的栅极与所述扫描信号端相连,第一极与所述数据信号端相连,第二极与所述第一节点相连。

[0026] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述导通模块,具体包括:第三开关晶体管;

[0027] 所述第三开关晶体管的栅极与所述复位信号端相连,第一极与所述第二节点相连,第二极与所述第一节点相连。

[0028] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述电源输入模块,具体包括:第四开关晶体管;

[0029] 所述第四开关晶体管的栅极与所述发光信号端相连,第一极与所述第一电源信号端相连,第二极与所述第二节点相连。

[0030] 在一种可能的实施方式中,本发明实施例提供的上述像素电路中,所述复位模块,

具体包括：第五开关晶体管和第六开关晶体管；其中，

[0031] 所述第五开关晶体管的栅极与所述复位信号端相连，第一极与所述参考信号端相连，第二极与所述第三节点相连；

[0032] 所述第六开关晶体管的栅极与所述复位信号端相连，第一极与所述参考信号端相连，第二极与所述第四节点相连。

[0033] 在一种可能的实施方式中，本发明实施例提供的上述像素电路中，所述驱动模块，具体包括：驱动晶体管和第三电容；其中，

[0034] 所述驱动晶体管的栅极与所述第三节点相连，第一极与所述第二节点相连，第二极与所述第四节点相连；

[0035] 所述第三电容连接于所述第一节点和所述第三节点之间。

[0036] 本发明实施例提供了一种本发明实施例提供的上述像素电路的驱动方法，包括：

[0037] 在第一阶段，所述复位模块在所述复位信号端的控制下，将所述参考信号端的信号分别输出到所述第三节点和所述第四节点；所述电源输入模块在所述发光信号端的控制下，将所述第一电源信号端的信号输出到所述第二节点；所述导通模块在所述复位信号端的控制下，将所述第一节点与所述第二节点导通；

[0038] 在第二阶段，所述复位模块在所述复位信号端的控制下，将所述参考信号端的信号分别输出到所述第三节点和所述第四节点；所述导通模块在所述复位信号端的控制下，将所述第一节点与所述第二节点导通；所述电源输入模块在所述发光信号端的控制下关闭；

[0039] 在第三阶段，所述写入模块在所述扫描信号端的控制下，将所述数据信号端的信号输出到所述第一节点；

[0040] 在第四阶段，所述写入模块在所述扫描信号端的控制下，将所述数据信号端的信号输出到所述第一节点；所述电源输入模块在所述发光信号端的控制下，将所述第一电源信号端的信号输出到所述第二节点；

[0041] 在第五阶段，所述电源输入模块在所述发光信号端的控制下，将所述第一电源信号端的信号输出到所述第二节点；所述驱动模块在所述第三节点的控制下，将所述第二节点的信号输出到所述第四节点，驱动所述发光器件发光。

[0042] 在一种可能的实施方式中，本发明实施例提供的上述驱动方法中，还包括：

[0043] 在第一阶段、第四阶段和第五阶段，所述发光控制模块在所述发光信号端的控制下，将所述第四节点的信号输出到所述发光器件的输入端。

[0044] 在一种可能的实施方式中，本发明实施例提供的上述驱动方法中，还包括：

[0045] 第六阶段，所述复位模块在所述复位信号端的控制下关闭，所述写入模块在所述扫描信号端的控制下关闭，所述电源输入模块与所述发光控制模块在所述发光信号端的控制下关闭，所述第二节点的电位维持在所述第五阶段的电位。

[0046] 本发明实施例提供一种显示面板，包括本发明实施例提供的上述像素电路。

[0047] 本发明实施例提供了一种显示装置，包括本发明实施例提供的上述显示面板。

[0048] 本发明实施例的有益效果包括：

[0049] 本发明实施例提供了一种像素电路、驱动方法、显示面板及显示装置，该像素电路包括：写入模块、驱动模块、复位模块、导通模块，电源输入模块、第一维持模块和发光器件；

其中,写入模块用于在扫描信号端的控制下,将数据信号端输入的信号写入到第一节点;导通模块用于在复位信号端的控制下,将第一节点与第二节点导通;电源输入模块用于在发光信号端的控制下,将第一电源信号端的信号输入到第二节点;复位模块用于在复位信号端的控制下,将参考信号端的信号分别输出到第三节点和第四节点;驱动模块用于在第三节点的控制下,将第二节点的信号输出到第四节点;第一维持模块用于通过第一节点和第二节点输入的信号,稳定第一节点和第二节点的电位。

[0050] 具体地,本发明实施例提供的上述像素电路中,写入模块、驱动模块、复位模块、导通模块和电源输入模块在各自的控制信号端的控制下完成对应的工作,可以实现驱动发光器件发光,同时通过设置第一维持模块,可以稳定驱动发光器件发光的节点电位,即通过第一维持模块稳定用于驱动发光器件发光的第一节点和第二节点的电位,这样可以保证驱动发光器件发光的关键节点的电位的稳定性,从而提高显示面板在高分辨率显示要求下的显示效果。

附图说明

[0051] 图1为本发明实施例提供的像素电路的结构示意图;

[0052] 图2为本发明实施例提供的像素电路的具体结构示意图;

[0053] 图3为本发明实施例提供的像素电路的工作时序图。

具体实施方式

[0054] 下面结合附图,对本发明实施例提供的像素电路、驱动方法、显示面板及显示装置的具体实施方式进行详细地说明。

[0055] 本发明实施例提供了一种像素电路,如图1所示,可以包括:写入模块01、驱动模块02、复位模块03、导通模块04、电源输入模块05、第一维持模块06和发光器件OLED;其中,

[0056] 写入模块01的控制端与扫描信号端Gate相连,输入端与数据信号端Data相连,输出端与第一节点P1相连;写入模块01用于在扫描信号端Gate的控制下,将数据信号端Data输入的信号写入到第一节点P1;

[0057] 导通模块04的控制端与复位信号端Reset相连,输入端与第二节点P2相连,输出端与第一节点P1相连;导通模块04用于在复位信号端Reset的控制下,将第一节点P1与第二节点P2导通;

[0058] 电源输入模块05的控制端与发光信号端EM相连,输入端与第一电源信号端VDD相连,输出端与第二节点P2相连;电源输入模块05用于在发光信号端EM的控制下,将第一电源信号端VDD的信号输入到第二节点P2;

[0059] 复位模块03的第一控制端和第二控制端分别与复位信号端Reset相连,输入端与参考信号端Vref相连,第一输出端与第三节点P3相连,第二输出端与第四节点P4相连;复位模块03用于在复位信号端Reset的控制下,将参考信号端Reset的信号分别输出到第三节点P3和第四节点P4;

[0060] 驱动模块02的控制端与第三节点P3相连,第一输入端与第一节点P1相连,第二输入端与第二节点P2相连,输出端与第四节点P4相连;第一节点P1输入的信号用于调整第三节点P3的电位,驱动模块02用于在第三节点P3的控制下,将第二节点P2的信号输出到第四

节点P4;

[0061] 发光器件OLED连接于第四节点P4与第二电源信号端VSS之间;

[0062] 第一维持模块06连接于第一节点P1和第二节点P2之间;第一维持模块06用于通过第一节点P1和第二节点P2输入的信号,稳定第一节点P1和第二节点P2的电位。

[0063] 本发明实施例提供的上述像素电路中,写入模块、驱动模块、复位模块、导通模块和电源输入模块在各自的控制信号端的控制下完成对应的工作,可以实现驱动发光器件发光,同时通过设置第一维持模块,可以稳定驱动发光器件发光的节点电位,即通过第一维持模块稳定用于驱动发光器件发光的第一节点和第二节点的电位,这样可以保证驱动发光器件发光的关键节点的电位的稳定性,从而提高显示面板在高分辨率显示要求下的显示效果。

[0064] 在具体实施时,本发明实施例提供的上述像素电路中,如图2所示,第一维持模块可以具体包括:第一电容C1;第一电容C1连接于第一节点P1和第二节点P2之间。具体地,第一电容C1通过第一节点P1和第二节点P2输入信号,依据电荷守恒原理调整维持第一节点P1和第二节点P2的电位。

[0065] 在具体实施时,本发明实施例提供的上述像素电路中,如图2所示,还可以包括:第二维持模块07;第二维持模块07连接于第一电源信号端VDD和第一节点P1之间;第二维持模块07用于通过第一电源信号端VDD输入的信号稳定第一节点P1的电位。具体地,本发明实施例提供的上述像素电路中,还可以包括第二维持模块,通过增加第二维持模块进一步维持第一节点的电位,从而提高第一节点电位的稳定性。

[0066] 在具体实施时,本发明实施例提供的上述像素电路中,如图2所示,第二维持模块可以具体包括:第二电容C2;第二电容C2连接于第一电源信号端VDD和第一节点P1之间。具体地,第二电容可以通过自身的耦合作用,通过第一电源信号端输入的信号维持第一节点的电位,进而提高第一节点电位的稳定性,同时当电源输入模块处于导通时,第一电容和第二电容形成并联电容,可以提升对第一节点的电位的稳定功能,这样可以保证驱动发光器件发光的关键节点的电位的稳定性,从而提高显示面板在高分辨率显示要求下的显示效果。

[0067] 在具体实施时,本发明实施例提供的上述像素电路中,如图2所示,还可以包括:发光控制模块08;发光控制模块08的控制端与发光信号端EM相连,输入端与第四节点P4相连,输出端与发光器件OLED的输入端相连;发光控制模块08用于在发光信号端EM的控制下,将第四节点P4的信号输出到发光器件OLED的输入端。具体地,本发明实施例提供的上述像素电路中,还可以包括发光控制模块,发光控制模块可以在发光信号端的控制下导通,进而将第四节点的信号输出到发光器件的输入端,驱动发光器件发光。

[0068] 在具体实施时,本发明实施例提供的上述像素电路中,如图2所示,发光控制模块可以具体包括:第一开关晶体管T1;第一开关晶体管T1的栅极与发光信号端EM相连,第一极与第四节点P4相连,第二极与发光器件OLED的输入端相连。具体地,第一开关晶体管T1可以在发光信号端EM的控制下导通,导通的第一开关晶体管T1将第四节点P4与发光器件OLED的输入端导通,进而可以将第四节点P4的信号输出到发光器件OLED的输入端,驱动发光器件OLED发光。

[0069] 在具体实施时,本发明实施例提供的上述像素电路中,如图2所示,写入模块可以

具体包括：第二开关晶体管T2；第二开关晶体管T2的栅极与扫描信号端Gate相连，第一极与数据信号端Data相连，第二极与第一节点P1相连。具体地，第二开关晶体管T2可以在扫描信号端Gate的控制下导通，导通的第二开关晶体管T2将数据信号端Data与第一节点P1导通，进而可以将数据信号端Data输入的数据信号输出到第一节点P1。

[0070] 在具体实施时，本发明实施例提供的上述像素电路中，如图2所示，导通模块可以具体包括：第三开关晶体管T3；第三开关晶体管T3的栅极与复位信号端Reset相连，第一极与第二节点P2相连，第二极与第一节点P1相连。具体地，第三开关晶体管T3可以在复位信号端Reset的控制下导通，导通的第三开关晶体管T3将第二节点P2与第一节点P1导通。

[0071] 在具体实施时，本发明实施例提供的上述像素电路中，如图2所示，电源输入模块可以具体包括：第四开关晶体管T4；第四开关晶体管T4的栅极与发光信号端EM相连，第一极与第一电源信号端VDD相连，第二极与第二节点P2相连。具体地，第四开关晶体管T4可以在发光信号端EM的控制下导通，导通的第四开关晶体管T4将第一电源信号端VDD与第二节点P2导通，进而可以将第一电源信号端VDD输入的信号输出到第二节点P2。

[0072] 在具体实施时，本发明实施例提供的上述像素电路中，如图2所示，复位模块可以具体包括：第五开关晶体管T5和第六开关晶体管T6；其中，第五开关晶体管T5的栅极与复位信号端Reset相连，第一极与参考信号端Vref相连，第二极与第三节点P3相连；第六开关晶体管T6的栅极与复位信号端Reset相连，第一极与参考信号端Vref相连，第二极与第四节点P4相连。具体地，第五开关晶体管T5和第六开关晶体管T6可以在复位信号端Reset的控制下导通，导通的第五开关晶体管T5和第六开关晶体管T6将参考信号端Vref的信号分别输出到第三节点P3和第四节点P4，从而可以对第三节点P3和第四节点P4复位初始化。

[0073] 在具体实施时，本发明实施例提供的上述像素电路中，如图2所示，驱动模块可以具体包括：驱动晶体管DTFT和第三电容C3；其中，驱动晶体管DTFT的栅极与第三节点P3相连，第一极与第二节点P2相连，第二极与第四节点P4相连；第三电容C3连接于第一节点P1和第三节点P3之间。具体地，第三电容C3可以根据第一节点P1的电位变化，调整第三节点P3的电位，驱动晶体管DTFT可以在第三节点P3的控制下导通，导通的驱动晶体管DTFT将第二节点P2与第四节点P4导通，进而可以将第二节点P2的信号输出到第四节点P4。

[0074] 基于同一发明构思，本发明实施例提供了一种本发明实施例提供的上述像素电路的驱动方法，可以具体包括：

[0075] 在第一阶段，复位模块在复位信号端的控制下，将参考信号端的信号分别输出到第三节点和第四节点，完成了对第三节点和第四节点的复位初始化；电源输入模块在发光信号端的控制下，将第一电源信号端的信号输出到第二节点；导通模块在复位信号端的控制下，将第一节点与第二节点导通；由此第一阶段完成了对第一节点、第二节点、第三节点和第四节点的初始化；

[0076] 在第二阶段，复位模块在复位信号端的控制下，将参考信号端的信号分别输出到第三节点和第四节点；导通模块在复位信号端的控制下，将第一节点与第二节点导通；电源输入模块在发光信号端的控制下关闭；此阶段电源输入模块处于关闭状态，第三节点与第四节点通过复位模块连接在一起，即导通模块的控制端与输出端连接在一起，因此第一节点通过驱动模块向第四节点放电，直至放电到 $V_{REF}-V_{th}$ ，其中， V_{REF} 为参考信号端Vref的信号， V_{th} 为驱动模块的阈值电压。此阶段为驱动模块的阈值电压写入阶段。

[0077] 在第三阶段,写入模块在扫描信号端的控制下,将数据信号端的信号输出到第一节点;此阶段,写入模块在扫描信号端的控制下开启,将数据信号端的信号Vdata输出到第一节点,第一维持模块通过第一节点的信号改变第二节点的电位,在第二阶段第一节点的电位与第二节点的电位相同,第一维持模块两端的电压差为0,因此此阶段第二节点仍然与第一节点的电位相同,因此第二节点的电位为Vdata。此阶段为数据写入的第一阶段。

[0078] 在第四阶段,写入模块在扫描信号端的控制下,将数据信号端的信号输出到第一节点;电源输入模块在发光信号端的控制下,将第一电源信号端的信号输出到第二节点;此阶段承接上一阶段,除写入模块开启之外,电源输入模块也处于开启状态,因此第二节点的电位被重置为第一电源信号端的信号Vdd,此时写入模块仍然向第一节点输入数据信号端的信号Vdata,此阶段为数据写入的第二阶段。

[0079] 在第五阶段,电源输入模块在发光信号端的控制下,将第一电源信号端的信号输出到第二节点;驱动模块在第三节点的控制下,将第二节点的信号输出到第四节点,驱动发光器件发光。此阶段,电源输入模块与上一阶段相同处于开启状态,第二节点得电位不变,与上一阶段相同,因此通过第一维持模块可以稳定第一节点的电位,第一节点的电位又可以稳定第三节点的电位,因此驱动模块在第三节点的控制下将第二节点的信号输出到第四节点,从而驱动发光器件发光,由于第一节点的电位稳定性提高,即保证了驱动发光器件发光的关键节点的电位的稳定性,从而提高显示面板在高分辨率显示要求下的显示效果。此阶段为发光阶段。

[0080] 在具体实施时,本发明实施例提供的上述驱动方法中,还可以包括:在第一阶段、第四阶段和第五阶段,发光控制模块在发光信号端的控制下,将第四节点的信号输出到发光器件的输入端。具体地,在第一阶段,发光控制模块可以在发光信号端的控制下导通,进而将第四节点与发光器件的输入端导通,从而可以实现对发光器件输入端的初始化;在第四阶段和第五阶段,发光控制模块可以在发光信号端的控制下导通,导通的发光控制模块将第四节点的信号输出到发光器件的输入端。

[0081] 在具体实施时,本发明实施例提供的上述驱动方法中,还可以包括:第六阶段,复位模块在复位信号端的控制下关闭,写入模块在扫描信号端的控制下关闭,电源输入模块与发光控制模块在发光信号端的控制下关闭,第二节点的电位维持在第五阶段的电位。具体地,发光信号端在像素电路工作中,会有多个高压脉冲信号出现,当发光信号端输入高压脉冲信号时,各模块在各控制信号端的控制下关闭,此时由于电源输入模块和发光控制模块处于关闭状态,因此由第一电源信号端-电源输入模块-驱动模块-发光控制模块-发光器件-第二电源信号端组成的发光回路处于关闭状态,第二节点的电位可以通过第一维持模块进行保持,不会形成一个放电回路,保证了第二节点的电位和第五阶段相同,同时也确保其在下一阶段即第七阶段中保持不变,使在第七阶段流过驱动模块的驱动电流和第五阶段保持一致。其中第七阶段的工作状态和第五阶段相同。因此,在发光信号端的高压脉冲信号出现中和出现前后的像素电路的工作状态和第五阶段、第六阶段和第七阶段相同,都会保证第二节点的电位的稳定性,保证流过驱动模块的驱动电流稳定性,即保证了驱动发光器件发光的驱动电流的稳定性,可以提高显示面板的显示品质。

[0082] 需要说明的是本发明上述实施例中提到的开关晶体管和驱动晶体管可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS,Metal

Oxide Semiconductor),在此不做限定。在具体实施中,这些晶体管的第一极和第二极可以互换,不做具体区分。在描述具体实施例时以薄膜晶体管为例进行说明。

[0083] 下面结合本发明实施例提供的像素电路和工作时序对本发明实施例提供的像素电路的工作过程进行详细描述。以如图2所示的采用P型晶体管设计的像素电路以及图3所示的图2的输入输出时序图,对本发明实施例提供的像素电路的工作过程作以描述。具体地,选取如图3所示的输入输出时序图中的 $t_1 \sim t_7$ 七个阶段。下述描述中以1表示高电平信号,0表示低电平信号。

[0084] 在 t_1 阶段, $EM=0, Reset=0, Gate=1, VDD=Vdd, Vref=VREF$ 。由于 $EM=0$ 和 $Reset=0$,因此,第一开关晶体管T1、第三开关晶体管T3、第四开关晶体管T4、第五开关晶体管T5、第六开关晶体管T6导通。导通的第四开关晶体管T4将第一电源信号端VDD信号Vdd写入到第二节点P2上;导通的第一开关晶体管T1将发光器件OLED输入端与第四节点P4即驱动晶体管DTFT的第二极连接;导通的第三开关晶体管T3将第一节点P1和第二节点P2导通;导通的第五开关晶体管T5和第六开关晶体管T6,将参考信号端Vref的信号VREF分别输出到第三节点P3和第四节点P4;对第四节点P4和第三节点P3进行复位,同时对驱动晶体管DTFT的栅极、第二极和发光器件OLED的输入端同步复位。此阶段为复位阶段。

[0085] 在 t_2 阶段, $EM=1, Reset=0, Gate=1, VDD=Vdd, Vref=VREF$ 。由于 $Reset=0$,因此第三开关晶体管T3、第五开关晶体管T5和第六开关晶体管T6导通。导通的第三开关晶体管T3将第一节点P1和第二节点P2导通;导通的第五开关晶体管T5和第六开关晶体管T6,将参考信号端Vref的信号VREF持续写到驱动晶体管DTFT的栅极(即第三节点P3)和第二极。此时由于第一开关晶体管T1处于截止状态,发光器件OLED的阳极(即输入端)电位通过发光器件OLED自身的电容,保持 t_1 阶段的VREF信号,其中VREF信号与第二电源信号端VSS的信号电压差小于发光器件OLED的阈值电压,保证发光器件OLED处于关闭状态。此时驱动晶体管DTFT的栅极和第二极连接在一起,驱动晶体管DTFT通过第一极向第二极放电,直到其关闭为止,此时驱动晶体管DTFT的第一极电位由 t_1 阶段的Vdd变成 $VREF-V_{th}$,其中 V_{th} 为驱动晶体管DTFT的阈值电压。这时第三电容C3两端的电压分别为第一节点P1的电位 $VREF-V_{th}$ 和第三节点的电位VREF。此阶段为阈值电压写入阶段。

[0086] 在 t_3 阶段, $EM=1, Reset=1, Gate=0, VDD=Vdd, Vref=VREF$ 。由于 $Gate=0$,因此,第二开关晶体管T2处于导通状态,导通的第二开关晶体管T2将数据信号端Data的信号Vdata写入到第一节点P1,此时第三电容C3的一端即第三节点P3处于浮空状态,根据电容电荷守恒原理可知,第三电容C3两端的电压差在 t_2 阶段为 $-V_{th}$,因此,此时第三节点P3的电位为 $Vdata+V_{th}$ 。在第 t_2 阶段第一节点P1的电位与第二节点P2的电位相同,因此第一电容C1两端的电压差为0,因此此阶段第二节点P2仍然与第一节点P1的电位相同,因此第二节点P2的电位同样为Vdata。此阶段为数据写入的第一阶段:

[0087] 在 t_4 阶段, $EM=0, Reset=1, Gate=0, VDD=Vdd, Vref=VREF$ 。由于 $EM=0$ 和 $Gate=0$,因此,第一开关晶体管T1、第二开关晶体管T2和第四开关晶体管T4处于导通状态,导通的第二开关晶体管T2将数据信号端Data的信号Vdata持续写入到第一节点P1,因此,第三节点P3的电位保持 $Vdata+V_{th}$ 不变。由于第四开关晶体管T4导通,因此第一电源信号端VDD的信号Vdd写入到第二节点P2,因此,第一电容C1的一端即第二节点P2的电位重写成Vdd,而且该电位的写入不会影响到第一节点P1的信号写入;导通的第一开关晶体管T1将第四节点P4与

发光器件OLED的输入端导通。此阶段为数据写入的第二阶段

[0088] 在t5阶段,EM=0,Reset=1,Gate=1,VDD=Vdd,Vref=VREF。由于EM=0,因此,第一开关晶体管T1和第四开关晶体管T4处于导通状态。导通的第四开关晶体管T4将第一电源信号端VDD的信号Vdd持续写入到第二节点P2,这样由于第二节点P2在t5阶段和t4阶段都是输入的Vdd信号,这样在发光阶段便不会影响第一节点P1的电位。同时第一电容C1和第二电容C2形成了并联电容,提升了对第一节点P1的电位稳定功能,提升了发光器件OLED的发光品质。此阶段为发光阶段

[0089] 在t6阶段,此阶段为发光阶段中多脉冲EM信号的第二个高压关闭脉冲阶段。该阶段所有控制信号均是置高,与t5阶段相比,发光信号端EM控制的第一开关晶体管T1和第四开关晶体管T4也处于关闭状态,这样发光回路VDD-T4-DTFT-T1-OLED-VSS处于关闭状态。第二节点P2上的电压通过第一电容C1进行保持,不会形成一个放电回路,保证第二节点P2的电位和t5阶段相同,同时也确保其在t7阶段中保持不变,使在t7阶段流过驱动晶体管DTFT的电流和t5阶段保持一致。其中t7阶段的工作状态和t5阶段一样,在此不作详述。

[0090] 基于同一发明构思,本发明实施例提供一种显示面板,包括本发明实施例提供的上述像素电路。该显示面板解决问题的原理与像素电路相似,因此该显示面板的实施可以参见上述像素电路的实施,重复之处不再赘述。

[0091] 基于同一发明构思,本发明实施例提供了一种显示装置,包括本发明实施例提供的上述显示面板。该显示装置可以应用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。由于该显示装置解决问题的原理与像素电路相似,因此该显示装置的实施可以参见上述像素电路的实施,重复之处不再赘述。

[0092] 本发明实施例提供了一种像素电路、驱动方法、显示面板及显示装置,该像素电路包括:写入模块、驱动模块、复位模块、导通模块,电源输入模块、第一维持模块和发光器件;其中,写入模块用于在扫描信号端的控制下,将数据信号端输入的信号写入到第一节点;导通模块用于在复位信号端的控制下,将第一节点与第二节点导通;电源输入模块用于在发光信号端的控制下,将第一电源信号端的信号输入到第二节点;复位模块用于在复位信号端的控制下,将参考信号端的信号分别输出到第三节点和第四节点;驱动模块用于在第三节点的控制下,将第二节点的信号输出到第四节点;第一维持模块用于通过第一节点和第二节点输入的信号,稳定第一节点和第二节点的电位。

[0093] 具体地,写入模块、驱动模块、复位模块、导通模块和电源输入模块在各自的控制信号端的控制下完成对应的工作,可以实现驱动发光器件发光,同时通过设置第一维持模块,可以稳定驱动发光器件发光的节点电位,即通过第一维持模块稳定用于驱动发光器件发光的第一节点和第二节点的电位,这样可以保证驱动发光器件发光的关键节点的电位的稳定性,从而提高显示面板在高分辨率显示要求下的显示效果。

[0094] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

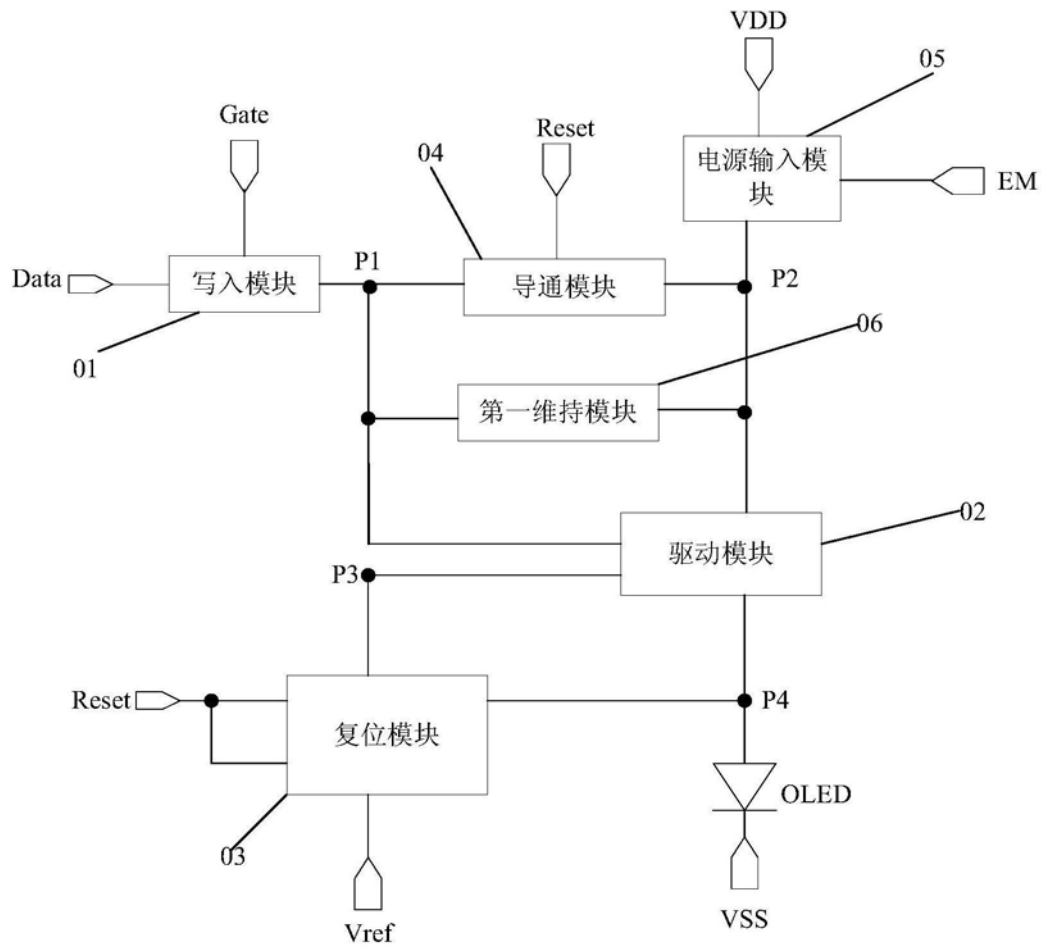


图1

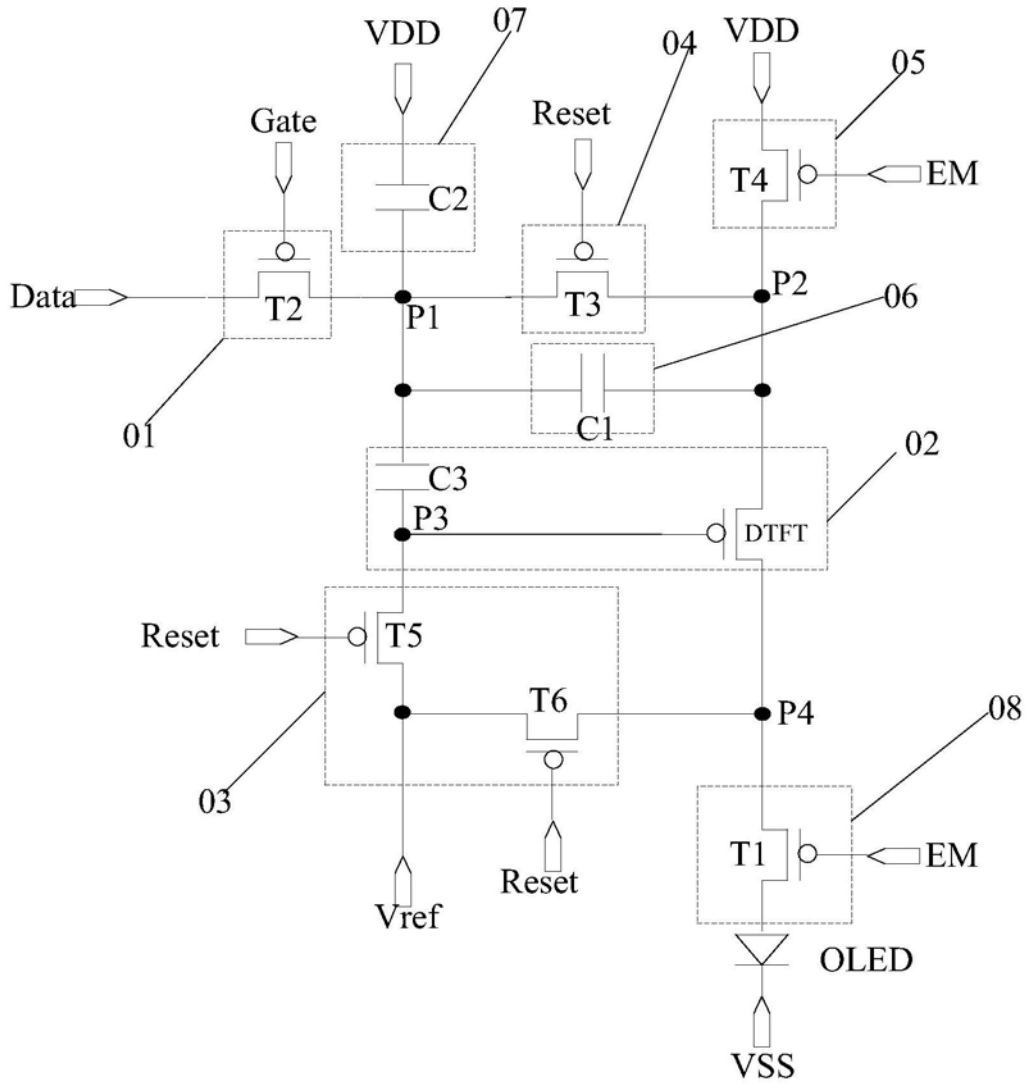


图2

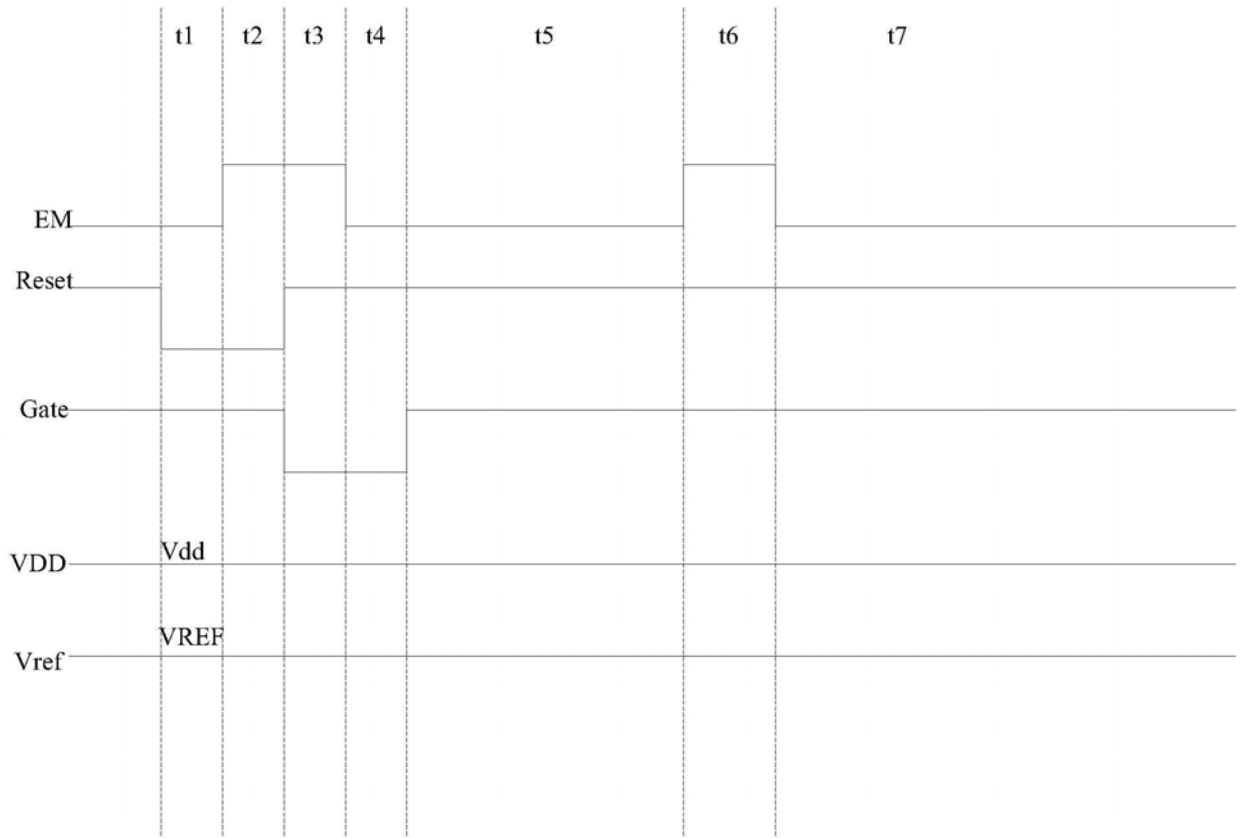


图3