

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6419933号  
(P6419933)

(45) 発行日 平成30年11月7日(2018.11.7)

(24) 登録日 平成30年10月19日(2018.10.19)

(51) Int.Cl.	F I
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 7 F
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 B
	HO 1 L 29/78 6 1 9 A

請求項の数 3 (全 60 頁)

(21) 出願番号	特願2017-229896 (P2017-229896)	(73) 特許権者	000153878
(22) 出願日	平成29年11月30日(2017.11.30)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2017-49692 (P2017-49692) の分割	(72) 発明者	山崎 舜平
原出願日	平成22年11月25日(2010.11.25)		神奈川県厚木市長谷398番地 株式会社
(65) 公開番号	特開2018-32878 (P2018-32878A)		半導体エネルギー研究所内
(43) 公開日	平成30年3月1日(2018.3.1)	審査官	綿引 隆
審査請求日	平成29年12月22日(2017.12.22)	(56) 参考文献	特開2008-281988 (JP, A)
(31) 優先権主張番号	特願2009-270857 (P2009-270857)		)
(32) 優先日	平成21年11月28日(2009.11.28)		特開2009-302520 (JP, A)
(33) 優先権主張国	日本国(JP)		)
			特開2008-293957 (JP, A)
			)
			最終頁に続く

(54) 【発明の名称】 液晶表示パネルの作製方法

(57) 【特許請求の範囲】

【請求項1】

トランジスタを有する液晶表示パネルの作製方法であって、  
 基板上にゲート電極層を形成する第1の工程と、  
 前記第1の工程の後、前記ゲート電極層上にゲート絶縁層を形成する第2の工程と、  
 前記第2の工程の後、前記ゲート絶縁層上に、前記ゲート電極層と重なる領域を有し、  
 Inと、Gaと、Znとを有する酸化物半導体層を形成する第3の工程と、  
 前記第3の工程の後、露点 - 40 以下の乾燥空気雰囲気において第1の加熱処理を行う  
 第4の工程と、  
 前記第4の工程の後、前記酸化物半導体層と重なる領域を有する、ソース電極層及びド  
 レイン電極層を形成する第5の工程と、  
 前記第5の工程の後、前記ソース電極層上及び前記ドレイン電極層上に、前記酸化物半  
 導体層と接する領域を有する第2の絶縁層を形成する第6の工程と、  
 前記第6の工程の後、第2の加熱処理を行う第7の工程と、を経て前記トランジスタを  
 形成し、  
 前記第2の絶縁層は、酸化膜であることを特徴とする液晶表示パネルの作製方法。

【請求項2】

トランジスタを有する液晶表示パネルの作製方法であって、  
 基板上にゲート電極層を形成する第1の工程と、  
 前記第1の工程の後、前記ゲート電極層上にゲート絶縁層を形成する第2の工程と、

前記第2の工程の後、前記ゲート絶縁層上に、前記ゲート電極層と重なる領域を有し、Inと、Gaと、Znとを有する酸化物半導体層を形成する第3の工程と、

前記第3の工程の後、露点 - 40 以下の乾燥空気雰囲気において第1の加熱処理を行う第4の工程と、

前記第4の工程の後、前記酸化物半導体層と重なる領域を有する、ソース電極層及びドレイン電極層を形成する第5の工程と、

前記第5の工程の後、前記ソース電極層上及び前記ドレイン電極層上に、前記酸化物半導体層と接する領域を有する第2の絶縁層を形成する第6の工程と、

前記第6の工程の後、200 以上400 以下の第2の加熱処理を行う第7の工程と、を経て前記トランジスタを形成し、

前記第2の絶縁層は、酸化膜であることを特徴とする液晶表示パネルの作製方法。

#### 【請求項3】

トランジスタを有する液晶表示パネルの作製方法であって、

基板上にゲート電極層を形成する第1の工程と、

前記第1の工程の後、前記ゲート電極層上にゲート絶縁層を形成する第2の工程と、

前記第2の工程の後、前記ゲート絶縁層上に、前記ゲート電極層と重なる領域を有し、Inと、Gaと、Znとを有する酸化物半導体層を形成する第3の工程と、

前記第3の工程の後、露点 - 40 以下の乾燥空気雰囲気において第1の加熱処理を行う第4の工程と、

前記第4の工程の後、前記酸化物半導体層と重なる領域を有する、ソース電極層及びドレイン電極層を形成する第5の工程と、

前記第5の工程の後、前記ソース電極層上及び前記ドレイン電極層上に、前記酸化物半導体層と接する領域を有する第2の絶縁層を形成する第6の工程と、

前記第6の工程の後、第2の加熱処理を行う第7の工程と、を経て前記トランジスタを形成し、

前記酸化物半導体層は、結晶を有し、

前記第2の絶縁層は、酸化膜であることを特徴とする液晶表示パネルの作製方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

開示する発明の技術分野は、酸化物半導体を用いた半導体装置およびその作製方法に関するものである。ここで、半導体装置とは、半導体特性を利用することで機能する素子および装置全般を指す。例えば、パワーデバイスや、サイリスタ、コンバータ、イメージセンサ、メモリなど、これらを含む半導体集積回路、液晶表示パネルに代表される電気光学装置や有機発光素子を有する発光表示装置などは、広く半導体装置に含まれる。

#### 【背景技術】

#### 【0002】

電界効果型トランジスタは、最も広く用いられている半導体素子の一つである。電界効果型トランジスタに用いられる材料は、その用途に応じて様々であるが、特に、シリコンを含む半導体材料が多く用いられている。

#### 【0003】

シリコンを用いた電界効果型トランジスタは、多くの用途に対して要求される特性を満たす。例えば、高速動作が必要な集積回路などの用途には単結晶シリコンを用いることで、その要求が満たされる。また、表示装置などの大面積用途に対しては、非晶質シリコンを用いることで、その要求を満たすことができる。

#### 【0004】

このように、シリコンは汎用性が高く、様々な用途に用いることが可能であるが、近年では半導体材料に対して、汎用性と共に一層の性能を求める傾向にある。例えば、大面積表示装置の高性能化という観点からは、スイッチング素子の高速動作を実現するために、大面積化が容易で、且つ非晶質シリコンを超える性能を有する半導体材料が求められている

10

20

30

40

50

。

## 【0005】

また、金属酸化物の中には半導体特性を示すものがあり、例えば、酸化タングステン、酸化錫、酸化インジウム、酸化亜鉛などが知られている。このような半導体特性を示す金属酸化物をチャンネル形成領域とする薄膜トランジスタが既に知られている（特許文献1乃至4、非特許文献1）。

## 【0006】

金属酸化物は一元系酸化物のみでなく多元系酸化物も知られている。例えば、ホモロガス相を有する  $InGaO_3(ZnO)_m$  ( $m$ : 自然数) は、 $In$ 、 $Ga$  及び  $Zn$  を有する多元系酸化物半導体として知られている（非特許文献2乃至4）。

10

## 【0007】

このような状況において、酸化物半導体を用いた電界効果型トランジスタ（FETとも呼ぶ）に関する技術が注目されており、上記のような  $In-Ga-Zn$  系酸化物で構成される酸化物半導体を薄膜トランジスタのチャンネル層として適用可能であることが確認されている（非特許文献5及び6）。

## 【0008】

例えば、特許文献5には、ホモロガス化合物  $InMO_3(ZnO)_m$  ( $M = In, Fe, Ga$ 、または  $Al$ 、 $m = 1$  以上  $50$  未満の整数) を用いた透明薄膜電界効果型トランジスタが開示されている。

20

## 【0009】

また、特許文献6には、 $In$ 、 $Ga$ 、 $Zn$  を含む非晶質酸化物半導体であって電子キャリア濃度が  $10^{18}/cm^3$  未満であるものを用いた電界効果型トランジスタが開示されている。なお、当該文献において、非晶質酸化物半導体の原子数の比は、 $In:Ga:Zn = 1:1:m$  ( $m < 6$ ) である。

## 【0010】

さらに、特許文献7には、微結晶を含む非晶質酸化物半導体を活性層とする電界効果型トランジスタが開示されている。

## 【先行技術文献】

## 【特許文献】

## 【0011】

【特許文献1】特開昭60-198861号公報

【特許文献2】特開平8-264794号公報

【特許文献3】特表平11-505377号公報

【特許文献4】特開2000-150900号公報

【特許文献5】特開2004-103957号公報

【特許文献6】国際公開第05/088726号

【特許文献7】特開2006-165529号公報

## 【非特許文献】

## 【0012】

【非特許文献1】M. W. Prins, K. O. Grosse-Holz, G. Muller, J. F. M. Cillesen, J. B. Giesbers, R. P. Weening, and R. M. Wolf, 「A ferroelectric transparent thin-film transistor」、Appl. Phys. Lett., 17 June 1996, Vol. 68 p. 3650-3652

40

【非特許文献2】M. Nakamura, N. Kimizuka, and T. Mohri, 「The Phase Relations in the  $In_2O_3-Ga_2ZnO_4-ZnO$  System at 1350 °C」、J. Solid State Chem., 1991, Vol. 93, p. 298-315

【非特許文献3】N. Kimizuka, M. Isobe, and M. Na

50

kamura, 「Syntheses and Single-Crystal Data of Homologous Compounds,  $\text{In}_2\text{O}_3(\text{ZnO})_m$  ( $m = 3, 4, \text{ and } 5$ ),  $\text{InGaO}_3(\text{ZnO})_3$ , and  $\text{Ga}_2\text{O}_3(\text{ZnO})_m$  ( $m = 7, 8, 9, \text{ and } 16$ ) in the  $\text{In}_2\text{O}_3\text{-ZnGa}_2\text{O}_4\text{-ZnO}$  System」、J. Solid State Chem., 1995、Vol. 116, p. 170 178

【非特許文献4】中村真佐樹、君塚昇、毛利尚彦、磯部光正、「ホモロガス相、 $\text{InFeO}_3(\text{ZnO})_m$  ( $m$ : 自然数) とその同型化合物の合成および結晶構造」、固体物理、1993年、Vol. 28、No. 5、p. 317 327

【非特許文献5】K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, and H. Hosono, 「Thin-film transistor fabricated in single-crystalline transparent oxide semiconductor」、SCIENCE、2003、Vol. 300、p. 1269 1272

【非特許文献6】K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, 「Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors」、NATURE、2004、Vol. 432 p. 488 492

【発明の概要】

【発明が解決しようとする課題】

【0013】

特許文献3においては、結晶状態における組成を  $\text{InGaO}_3(\text{ZnO})_m$  ( $m = 6$  未満の整数) とする旨の開示がある。また、特許文献3の実施例1においては、 $\text{InGaO}_3(\text{ZnO})_4$  の場合について開示されている。しかしながら、このような酸化物半導体を用いる場合であっても、十分な特性が得られていないというのが実情であった。

【0014】

上記問題点に鑑み、新たな構造の酸化物半導体層を用いた新たな構造の半導体装置を提供することを目的の一とする。

【課題を解決するための手段】

【0015】

開示する発明では、高純度化され、かつ、結晶領域を備えた酸化物半導体層を用いて半導体装置を構成する。結晶領域は、例えば、電気的異方性を有する領域である。または、不純物の侵入を抑制する領域である。

【0016】

開示する発明の一態様は、絶縁表面を有する基板上的第1の酸化物半導体層の表面から内部に向かって成長させた結晶領域を有する第1の酸化物半導体層と、第1の酸化物半導体層上の第2の酸化物半導体層と、第2の酸化物半導体層と接するソース電極層およびドレイン電極層と、第2の酸化物半導体層、ソース電極層、およびドレイン電極層を覆うゲート絶縁層と、ゲート絶縁層上の、第2の酸化物半導体層と重畳する領域のゲート電極層と、を有し、第2の酸化物半導体層は、結晶領域から成長させた結晶を有する層である半導体装置である。

【0017】

また、開示する発明の他の一態様は、絶縁表面を有する基板上的第1のゲート電極層と、第1のゲート電極層を覆う第1のゲート絶縁層と、第1のゲート絶縁層上の、第1の酸化物半導体層の表面から内部に向かって成長させた結晶領域を有する第1の酸化物半導体層と、第1の酸化物半導体層上の第2の酸化物半導体層と、第2の酸化物半導体層と接するソース電極層およびドレイン電極層と、第2の酸化物半導体層、ソース電極層、およびドレイン電極層を覆う第2のゲート絶縁層と、第2のゲート絶縁層上の、第2の酸化物半導

10

20

30

40

50

体層と重畳する領域のゲート電極層と、を有し、第2の酸化物半導体層は、結晶領域から成長させた結晶を有する層である半導体装置である。

【0018】

上記において、第2の酸化物半導体層表面の高低差は、ゲート電極層と重畳する領域（チャネル形成領域）において1nm以下（好ましくは0.2nm以下）である半導体装置である。

【0019】

なお、第1の酸化物半導体層の結晶領域は、第1の酸化物半導体層の表面に対して垂直方向にc軸配向をしている。また、結晶のc軸方向は、深さ方向に一致する。

【0020】

上記の構成において、絶縁表面を有する基板は、酸化物または窒化物を有する半導体装置である。

【0021】

上記の構成において、第1の酸化物半導体層の有する結晶領域は、2nm以上10nm以下の平均膜厚を有する半導体装置である。

【0022】

上記の構成において、第1の酸化物半導体層または第2の酸化物半導体層は、In-Sn-Ga-Zn-O、In-Ga-Zn-O、In-Sn-Zn-O、In-Al-Zn-O、Sn-Ga-Zn-O、Al-Ga-Zn-O、Sn-Al-Zn-Oや、In-Zn-O、Sn-Zn-O、Al-Zn-O、Zn-Mg-O、Sn-Mg-O、In-Mg-Oや、In-O、Sn-O、Zn-Oから選択されたいずれかの金属酸化物を有する半導体装置である。

【0023】

上記の構成において、第1の酸化物半導体層または第2の酸化物半導体層は、高純度化された酸化物半導体層である半導体装置である。

【0024】

上記の構成において、第1の酸化物半導体層と第2の酸化物半導体層とは、同一主成分を含む材料である半導体装置である。

【0025】

上記の構成において、第1の酸化物半導体層と第2の酸化物半導体層とは、異なる材料からなる半導体装置である。

【0026】

上記の構成において、第1の酸化物半導体層の結晶領域と第2の酸化物半導体層の結晶の電子親和力は同じである半導体装置である。

【0027】

上記の構成において、第2の酸化物半導体層は凹部を有する半導体装置である。

【0028】

上記の構成において、第2の酸化物半導体層は高純度結晶領域を有する半導体装置である。

【0029】

上記の構成において、第1の酸化物半導体層または第2の酸化物半導体層のキャリア密度は、 $1.0 \times 10^{12} \text{ cm}^{-3}$ 未満、好ましくは $1.45 \times 10^{10} \text{ cm}^{-3}$ 未満である半導体装置である。

【0030】

上記の構成において、第1の酸化物半導体層の結晶領域は、多結晶の酸化物半導体材料となる半導体装置である。また、第2の酸化物半導体層は、多結晶の酸化物半導体材料となる半導体装置である。

【0031】

上記の構成において、第1の酸化物半導体層および第2の酸化物半導体層は、いずれも多結晶の酸化物半導体材料となる半導体装置である。上記の構成において、第1の酸化物半

10

20

30

40

50

導体層と第2の酸化物半導体層の厚さの和は、3 nm以上50 nm以下である半導体装置である。

【0032】

上記構成において、ソース電極層およびドレイン電極層の上に、ソース電極層およびドレイン電極層と略同一形状の絶縁層を有する半導体装置である。

【0033】

上記構成において、第2の酸化物半導体層と接する部分に酸素との親和性が低い材料を用いたソース電極層およびドレイン電極層を有する半導体装置である。

【0034】

また、開示する発明の他の一態様は、絶縁表面を有する基板上に第1の酸化物半導体層を形成し、第1の熱処理を行うことにより、第1の酸化物半導体層の表面から内部に向かって結晶成長し、該表面と略垂直な方向にc軸が配向する結晶領域を第1の酸化物半導体層中に形成し、第1の酸化物半導体層上に第2の酸化物半導体層を形成し、第2の熱処理を行うことにより、結晶領域から結晶成長させて第2の酸化物半導体層を結晶化し、第2の酸化物半導体層上に導電層を形成し、導電層をエッチングすることにより、ソース電極層およびドレイン電極層を形成し、第2の酸化物半導体層、ソース電極層、およびドレイン電極層を覆うようにゲート絶縁層を形成し、ゲート絶縁層上の第2の酸化物半導体層と重畳する領域にゲート電極層を形成する、半導体装置の作製方法である。

10

【0035】

また、開示する発明の他の一態様は、絶縁表面を有する基板上に第1のゲート電極層を形成し、第1のゲート電極層を覆うように第1のゲート絶縁層を形成し、第1のゲート絶縁層上に第1の酸化物半導体層を形成し、第1の熱処理を行うことにより、第1の酸化物半導体層の表面から内部に向かって結晶成長し、該表面と略垂直な方向にc軸が配向する結晶領域を第1の酸化物半導体層中に形成し、第1の酸化物半導体層上に第2の酸化物半導体層を形成し、第2の熱処理を行うことにより、結晶領域から結晶成長させて第2の酸化物半導体層を結晶化し、第2の酸化物半導体層上に導電層を形成し、導電層をエッチングすることにより、ソース電極層およびドレイン電極層を形成し、第2の酸化物半導体層、ソース電極層、およびドレイン電極層を覆うように第2のゲート絶縁層を形成し、第2のゲート絶縁層上の第2の酸化物半導体層と重畳する領域に第2のゲート電極層を形成する、半導体装置の作製方法である。

20

30

【0036】

上記の構成において、第1の酸化物半導体層の膜厚を3 nm以上15 nm以下とする半導体装置の作製方法である。

【0037】

上記の構成において、第1の酸化物半導体層の結晶領域として、多結晶の領域を形成する半導体装置の作製方法である。

【0038】

上記の構成において、第2の熱処理によって、第2の酸化物半導体層を多結晶化する半導体装置の作製方法である。

【0039】

上記の構成において、第1の熱処理および第2の熱処理によって、第1の酸化物半導体層および第2の酸化物半導体層を、いずれも多結晶化する半導体装置の作製方法である。

40

【0040】

上記の構成において、第2の熱処理によって、第2の酸化物半導体層の表面と略垂直な方向にc軸が配向するように結晶成長させる半導体装置の作製方法である。

【0041】

上記の構成において、第2の酸化物半導体層は、スパッタ法を用いて形成され、その金属酸化物ターゲットの組成比は、 $In : Ga : Zn = 1 : x : y$  ( $x$ は0以上2以下、 $y$ は1以上5以下)である半導体装置の作製方法である。

【0042】

50

上記の構成において、金属酸化物ターゲットの組成は、 $In : Ga : Zn = 1 : x : y$  ( $x = 1, y = 1$ )である半導体装置の作製方法である。

【0043】

上記の構成において、金属酸化物ターゲットの組成は、 $In : Ga : Zn = 1 : x : y$  ( $x = 0, y = 1$ )である半導体装置の作製方法である。

【0044】

上記の構成において、ソース電極層およびドレイン電極層の上に、ソース電極層およびドレイン電極層と略同一形状の絶縁層を形成する半導体装置の作製方法である。

【0045】

上記の構成において、第2の酸化物半導体層と接する部分に酸素との親和性が低い材料を用いてソース電極層およびドレイン電極層を形成する半導体装置の作製方法である。

10

【0046】

また、上記作製方法では、第1の酸化物半導体層の成膜後にアニールを行い、その上面に第2の酸化物半導体層の成膜を行い、その後、第1の酸化物半導体層の表面より上方の第2の酸化物半導体層の表面に向かって結晶成長をさせる。第1の酸化物半導体層は、第2の酸化物半導体層にとっては種結晶に相当する。第1の酸化物半導体層の上側に結晶性(例えば多結晶)の第2の酸化物半導体層が形成されることが重要である。

【0047】

酸化物半導体層の結晶性が高まるほど、BT試験前後におけるトランジスタのしきい値電圧の変化量を抑制することができ、高い信頼性を実現することができる。また、c軸配向した多結晶層を有する酸化物半導体層を用いたトランジスタは、トランジスタに光を照射しつつ行うBT試験前後においてもトランジスタのしきい値電圧の変化量が低減でき、安定した電気的特性を有するトランジスタを作製することができる。

20

【0048】

また、酸化物半導体層の結晶性が高ければ高いほど、トランジスタの電気特性の温度依存性、例えば $-30 \sim 120$ までのオン電流やオフ電流などの変化量を抑制できる。通常の表示パネルの動作温度範囲は、 $0$ 以上 $40$ 以下であるが、例えば、車載用の表示パネルとなると、 $-30$ 以上 $85$ 、以下さらには $105$ までの耐熱性が求められる。表示パネルに限らず、スイッチング素子や駆動回路などに結晶性の高い酸化物半導体層を用いることにより、様々な過酷な環境にも耐えることのできるデバイスを実現でき、使用用途や使用分野を広げることができるため有用である。

30

【0049】

また、酸化物半導体層の結晶性が高ければ高いほど、高い電界効果移動度を有するトランジスタを実現できる。

【0050】

上記酸化物半導体層はすべて金属酸化物を有し、四元系金属酸化物である $In - Sn - Ga - Zn - O$ 膜や、三元系金属酸化物である $In - Ga - Zn - O$ 膜、 $In - Sn - Zn - O$ 膜、 $In - Al - Zn - O$ 膜、 $Sn - Ga - Zn - O$ 膜、 $Al - Ga - Zn - O$ 膜、 $Sn - Al - Zn - O$ 系や、二元系金属酸化物である $In - Zn - O$ 膜、 $Sn - Zn - O$ 膜、 $Al - Zn - O$ 膜、 $Zn - Mg - O$ 膜、 $Sn - Mg - O$ 膜、 $In - Mg - O$ 膜や、 $In - O$ 膜、 $Sn - O$ 膜、 $Zn - O$ 膜などの金属酸化物膜を用いることができる。

40

【0051】

上記酸化物半導体層は、 $InM_3(O_3)(ZnO)_m$  ( $m > 0$ 、且つ $m$ は自然数でない)で表記される薄膜を用いることができる。ここで、 $M$ は、 $Ga$ 、 $Al$ 、 $Mn$ および $Co$ から選ばれた一または複数の金属元素を示す。例えば $M$ として、 $Ga$ 、 $Ga$ 及び $Al$ 、 $Ga$ 及び $Mn$ 、または $Ga$ 及び $Co$ などがある。また、 $InGa_xZn_yO_z$ で表される材料を用いることができる。ここで、 $x$ 、 $y$ 、 $z$ は任意の数である。また、 $x$ 、 $y$ 、 $z$ は整数である必要はなく、非整数であっても良い。なお、 $x$ は0であっても良いが、 $y$ は0でないことが望ましい。例えば、当該表記は、 $x$ が0である $In - Zn - O$ を含んでいる。また、本明細書でいう $In - Ga - Zn - O$ で表記される酸化物半導体材料は、 $InGaO_3$  ( $50$

$ZnO)_m$  ( $m > 0$ 、且つ $m$ は自然数でない)であり、 $m$ が自然数でないことは、ICP-MS分析や、RBS分析を用いて確認することができる。また、 $x = 1$ 、 $y = 1$ で表記される場合や、 $x = 1$ 、 $y = 0.5$ で表記される場合などを含む。また、キャリア密度が $1 \times 10^{12} \text{ cm}^{-3}$ 未満、好ましくは $1.45 \times 10^{10} \text{ cm}^{-3}$ 未満である高純度化された酸化物半導体を用いるのが好適である。

#### 【0052】

これまで報告された金属酸化物はアモルファス状態のもの、あるいは、多結晶状態のもの、あるいは、1400程度の高温度での処理により単結晶を得るもののみであったが、上記に示したように、金属酸化物の平板状の多結晶を形成した後、金属酸化物の平板状の多結晶を種として結晶成長させる方法により比較的低温で薄膜多結晶ができ、さらに厚膜多結晶ができると、より広い工業応用が開ける。なお、良質な厚膜多結晶を得るには、基板の平坦性・平滑性が高いことが好ましい。なぜならば、わずかな基板の凹凸が、局所的な $c$ 軸のぶれとなり、結晶成長が進展するにつれて、隣接する結晶の $c$ 軸の向きと異なることにより結晶の転移等の欠陥となるからである。なお、酸化物半導体層中における平板状の結晶は、 $InGaZnO_4$  ( $In : Ga : Zn : O = 1 : 1 : 1 : 4$ )の結晶であると好適である。または、 $In_2Ga_2ZnO_7$  ( $In : Ga : Zn : O = 2 : 2 : 1 : 7$ )の結晶であると好適である。また、酸化物半導体層表面と垂直な方向に $c$ 軸配向した結晶、例えば多結晶である。

10

#### 【0053】

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が「直上」または「直下」であることを限定するものではない。例えば、「ゲート絶縁層上のゲート電極層」の表現であれば、ゲート絶縁層とゲート電極層との間に他の構成要素を含むものを除外しない。また、「上」「下」の用語は説明の便宜のために用いる表現に過ぎず、特に言及する場合を除き、その上下を入れ替えたものも含む。

20

#### 【0054】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合などをも含む。

#### 【0055】

また、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

30

#### 【0056】

なお、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。

#### 【0057】

例えば、「何らかの電氣的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

40

#### 【発明の効果】

#### 【0058】

開示する発明では、高純度化された酸化物半導体層を半導体装置に用いる。高純度化とは、酸化物半導体の $n$ 型化の要因である水素を、酸化物半導体層中から極力排除すること、または、酸化物半導体層に不足する酸素を供給して、酸化物半導体層中の酸素欠乏に起因する欠陥を低減すること、の少なくとも一方を含む概念である。

#### 【0059】

当該高純度化は、酸化物半導体層を真性( $i$ 型)とするために行われる。酸化物半導体は

50

一般にn型であるため、オフ電流が高い。オフ電流が高いと、スイッチング特性が不十分になり、半導体装置として適当ではない。このため、本発明の一態様では、酸化物半導体層を高純度化し、i型またはそれに近づけるのである。

【0060】

また、開示する発明では、結晶領域を有する酸化物半導体層を半導体装置に用いる。

【0061】

結晶領域を備えた酸化物半導体層では、結晶領域を備えない酸化物半導体層と比較して、酸化物半導体層の電気的特性は異なるものになる。例えば、表面と略垂直な方向にc軸が配向する結晶領域を備えた酸化物半導体層では、酸化物半導体層の表面に平行な方向の導電性が向上し、酸化物半導体層の表面に垂直な方向の絶縁性が向上する。

10

【0062】

このように、結晶領域を有する酸化物半導体層を半導体装置に用いることで、電気的特性の優れた半導体装置を実現できる。

【0063】

また、結晶領域を備えた酸化物半導体層では、結晶領域を備えない酸化物半導体層と比較して、酸化物半導体層中への不純物の侵入が抑制される。例えば、結晶領域を備えた酸化物半導体層では、酸化物半導体層に対して悪影響を与える、水や水素などの侵入が抑制される。

【0064】

これにより、酸化物半導体層が事後的にn型化することを抑制することができる。つまり、半導体装置の信頼性を向上させることができる。

20

【0065】

このように、開示する発明の一態様により、信頼性が高く、優れた特性の半導体装置が提供される。

【0066】

以上、酸化物半導体、特に、高純度化され、真性化された酸化物半導体を用いることで、様々な効果を得ることができることが理解される。そして、開示する発明のように、真性化された酸化物半導体層を結晶構造で実現することにより、優れた特性の新たな半導体装置が実現する。

【図面の簡単な説明】

30

【0067】

【図1】半導体装置を説明するための断面図。

【図2】半導体装置の作製工程を説明するための断面図。

【図3】半導体装置の作製工程を説明するための断面図。

【図4】半導体装置を説明するための断面図。

【図5】半導体装置を説明するための断面図。

【図6】半導体装置を説明するための断面図。

【図7】半導体装置を説明するための断面図。

【図8】半導体装置の作製工程を説明するための断面図。

【図9】半導体装置の作製工程を説明するための断面図。

40

【図10】半導体装置の作製工程を説明するための断面図。

【図11】半導体装置を説明するための断面図。

【図12】半導体装置を説明するための断面図。

【図13】半導体装置を説明するための断面図。

【図14】発明の一態様を示す断面図である。

【図15】断面TEM写真図及びその模式図である。

【図16】第2の熱処理後の断面TEM写真図及びその模式図である。

【図17】比較例の断面TEM写真図及びその模式図である。

【図18】酸化物半導体を用いたトランジスタの縦断面図。

【図19】図18のA-A'線上におけるエネルギーバンド図(模式図)。

50

【図20】(A)ゲート(GE)に正の電位(+V<sub>G</sub>)が与えられた状態を示し、(B)ゲート(GE)に負の電位(-V<sub>G</sub>)が与えられた状態を示す図。

【図21】真空準位と金属の仕事関数( $\phi_M$ )、酸化物半導体の電子親和力( $\chi$ )の関係を示す図。

【図22】シリコン(Si)において、ホットキャリア注入に要するエネルギーを示す図。

【図23】In-Ga-Zn-O系の酸化物半導体(IGZO)において、ホットキャリア注入に要するエネルギーを示す図。

【図24】短チャネル効果に関するデバイスシミュレーションの結果を示す図。

【図25】短チャネル効果に関するデバイスシミュレーションの結果を示す図。

【図26】C-V(Capacitance-Voltage)特性を示す図。

【図27】V<sub>g</sub>と(1/C)<sup>2</sup>との関係を示す図。

【図28】半導体装置を説明するための断面図。

【図29】半導体装置を説明するための断面図。

【図30】電子機器を説明するための図。

【発明を実施するための形態】

【0068】

本発明の実施の形態の一例について、図面を用いて以下に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0069】

なお、図面等において示す各構成の、位置、大きさ、範囲などは、理解の簡単のため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等に開示された位置、大きさ、範囲などに限定されない。

【0070】

なお、本明細書等における「第1」、「第2」、「第3」などの序数は、構成要素の混同を避けるために付すものであり、数的に限定するものではないことを付記する。

【0071】

(実施の形態1)

本実施の形態では、開示する発明の一態様に係る半導体装置の構成および作製方法について、図1乃至図4を参照して説明する。

【0072】

半導体装置の構成

図1は、半導体装置の構成の一例であるトランジスタ150を示す断面図である。なお、トランジスタ150は、キャリアが電子であるnチャネル型IGFET(Insulated Gate Field Effect Transistor)であるものとして説明するが、pチャネル型IGFETを作製することも可能である。

【0073】

トランジスタ150は、基板100上に絶縁層102を介して設けられた第1の酸化物半導体層104aと、第1の酸化物半導体層104a上に設けられた第2の酸化物半導体層106aと、第2の酸化物半導体層106aと電気的に接続する、ソース電極層またはドレイン電極層108a、およびソース電極層またはドレイン電極層108bと、第2の酸化物半導体層106a、ソース電極層またはドレイン電極層108a、およびソース電極層またはドレイン電極層108bを覆うゲート絶縁層112と、ゲート絶縁層112上のゲート電極層114と、を有する(図1(A)および図1(B)参照)。

【0074】

また、トランジスタ150上には、層間絶縁層116および層間絶縁層118が設けられている。なお、層間絶縁層116および層間絶縁層118は必須の構成要素ではないから、適宜省略等しても構わない。

10

20

30

40

50

## 【0075】

第1の酸化物半導体層104aおよび第2の酸化物半導体層106aには、四元系金属酸化物であるIn-Sn-Ga-Zn-O系の材料や、三元系金属酸化物であるIn-Ga-Zn-O系の材料、In-Sn-Zn-O系の材料、In-Al-Zn-O系の材料、Sn-Ga-Zn-O系の材料、Al-Ga-Zn-O系の材料、Sn-Al-Zn-O系の材料や、二元系金属酸化物であるIn-Zn-O系の材料、Sn-Zn-O系の材料、Al-Zn-O系の材料、Zn-Mg-O系の材料、Sn-Mg-O系の材料、In-Mg-O系の材料や、一元系金属酸化物であるIn-O系の材料、Sn-O系の材料、Zn-O系の材料などが用いられる。

## 【0076】

また、In-A-B-Oで表現される酸化物半導体材料を用いても良い。ここで、Aは、ガリウム(Ga)やアルミニウム(Al)などの13族元素、シリコン(Si)やゲルマニウム(Ge)に代表される14族元素などから選択される一または複数種類の元素を表す。また、Bは、亜鉛(Zn)に代表される12族元素から選択される一または複数種類の元素を表す。なお、In、A、Bの含有量は任意であり、Aの含有量がゼロの場合を含む。一方、InおよびBの含有量はゼロではない。すなわち、上述の表記には、In-Ga-Zn-OやIn-Zn-Oなどが含まれる。

## 【0077】

中でも、In-Ga-Zn-O系の酸化物半導体材料は、無電界時の抵抗が十分に高くオフ電流を十分に小さくすることが可能であり、また、電界効果移動度も高いため、半導体装置に用いる半導体材料としては好適である。

## 【0078】

In-Ga-Zn-O系の酸化物半導体材料の代表例としては、 $InGaO_3(ZnO)_m$  ( $m > 0$ ) で表記されるものがある。また、Gaに代えてMを用い、 $InMO_3(ZnO)_m$  ( $m > 0$ ) のように表記される酸化物半導体材料がある。ここで、Mは、ガリウム(Ga)、アルミニウム(Al)、鉄(Fe)、ニッケル(Ni)、マンガン(Mn)、コバルト(Co)などから選ばれた一の金属元素または複数の金属元素を示す。例えば、Mとしては、Ga、GaおよびAl、GaおよびFe、GaおよびNi、GaおよびMn、GaおよびCoなどを適用することができる。なお、上述の組成は結晶構造から導き出されるものであり、あくまでも一例に過ぎないことを付記する。

## 【0079】

第1の酸化物半導体層104aおよび第2の酸化物半導体層106aは、水素などの不純物が十分に除去され、酸素が供給されることにより高純度化されたものであることが望ましい。具体的には、第1の酸化物半導体層104aおよび第2の酸化物半導体層106aの水素濃度は $5 \times 10^{19} / \text{cm}^3$ 以下、望ましくは $5 \times 10^{18} / \text{cm}^3$ 以下、より望ましくは $5 \times 10^{17} / \text{cm}^3$ 以下とする。なお、水素濃度が十分に低減され、酸素が供給されることにより高純度化された第1の酸化物半導体層104aおよび第2の酸化物半導体層106aでは、一般的なシリコンウエハ(リンやボロンなどの不純物元素が微量に添加されたシリコンウエハ)におけるキャリア密度( $1 \times 10^{14} / \text{cm}^3$ 程度)と比較して、十分に小さいキャリア密度の値(例えば、 $1 \times 10^{12} / \text{cm}^3$ 未満、より好ましくは、 $1.45 \times 10^{10} / \text{cm}^3$ 未満)をとる。このように、i型化または実質的にi型化された酸化物半導体を用いることで、極めて優れたオフ電流特性のトランジスタ150を得ることができる。例えば、ドレイン電圧Vdが+1Vまたは+10Vの場合であって、ゲート電圧Vgが-5Vから-20Vの範囲では、オフ電流は $1 \times 10^{-13}$ A以下である。なお、上述の第1の酸化物半導体層104aおよび第2の酸化物半導体層106a中の水素濃度は、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectroscopy)で測定したものである。

## 【0080】

ここで、第1の酸化物半導体層104aは、結晶領域を有し、該結晶領域は、第1の酸化物半導体層104aの表面を含む領域、つまり、第2の酸化物半導体層106aとの界面

10

20

30

40

50

を含む領域であって、酸化物半導体層104aの表面に略垂直な方向にc軸が配向する結晶を有する領域であることが望ましい。例えば、該結晶領域を、c軸が第1の酸化物半導体層104aの表面に対して略垂直な方向に配向する結晶粒を含む領域とすることができる。ここで、略垂直とは、垂直方向から $\pm 10^\circ$ 以内の状態を言うものとする。なお、該結晶領域は、第1の酸化物半導体層104aの表面近傍（例えば、表面からの距離（深さ）が2nm以上10nm以下）のみとしても良いし、第1の酸化物半導体層104aの裏面にまで達するようにしても良い。

【0081】

また、該結晶領域は、板状の結晶（板状結晶）であることが望ましい。ここで、板状の結晶（板状結晶）とは、平面的に発達した結晶であって、薄板の如き形状を有する結晶を言う。また、該結晶領域は、多結晶であることが好ましい。

10

【0082】

また、第2の酸化物半導体層106aは、第1の酸化物半導体層104aの結晶領域から結晶成長させて、形成した結晶からなる。

【0083】

ここで、第2の酸化物半導体層106aは、第1の酸化物半導体層104aの結晶領域から結晶成長させた結晶からなるので、第1の酸化物半導体層104aの結晶領域と同様に、第1の酸化物半導体層104aとの界面に略垂直な方向にc軸が配向する結晶からなる。ここで、略垂直とは、垂直方向から $\pm 10^\circ$ 以内の状態を言うものとする。

【0084】

また、第2の酸化物半導体層106aは、第1の酸化物半導体層104aの結晶領域と同様に、板状の結晶（板状結晶）からなることが望ましい。また、該第2の酸化物半導体層106aは、多結晶であることが好ましい。

20

【0085】

また、第2の酸化物半導体層106aには、第1の酸化物半導体層104aの結晶領域から結晶成長した結晶だけでなく、第2の酸化物半導体層106aの表面から結晶成長した結晶が含まれていても良い。

【0086】

また、第1の酸化物半導体層104aと第2の酸化物半導体層106aの材料を同じ物とした場合（いわゆるホモ・エピ成長の場合）、第1の酸化物半導体層104aと第2の酸化物半導体層106aの境界が判別できなくなることがあるため図1(A)では点線で示したが、第1の酸化物半導体層104aと第2の酸化物半導体層106aを同一の層と見なせることもある（図1(A)参照）。また、第1の酸化物半導体層104aと第2の酸化物半導体層106aのいずれも多結晶となる。

30

【0087】

もちろん、第1の酸化物半導体層104aと第2の酸化物半導体層106aの材料を異なるものとしても良い（図1(B)参照）。第1の酸化物半導体層104aと第2の酸化物半導体層106aの材料を異なるものとする場合（いわゆるヘテロ・エピ成長の場合）には、例えば、第1の酸化物半導体層104aに二元系金属酸化物であるIn-Zn-O系の材料を用い、第2の酸化物半導体層106aに三元系金属酸化物であるIn-Ga-Zn-O系の材料を用いる構成などを採用することができる。

40

【0088】

第1の酸化物半導体層104aの結晶領域から結晶成長させて第2の酸化物半導体層106aを形成することにより、第2の酸化物半導体層106aには電気的な異方性が与えられる。例えば、c軸が第1の酸化物半導体層104aと第2の酸化物半導体層106aとの界面に対して略垂直な方向に配向するので、第2の酸化物半導体層106aの表面に平行な方向の導電性が高まる。一方、第2の酸化物半導体層106aの表面に垂直な方向に関しては、絶縁性が高まる。

【0089】

酸化物半導体層のうち、チャネル形成領域となる領域は、少なくとも平坦面を有している

50

ことが好ましい。また、第1の酸化物半導体層と第2の酸化物半導体層が同じc軸配向をしている多結晶体である。なお、第2の酸化物半導体層表面の高低差は、ゲート電極層と重畳する領域（チャネル形成領域）において、1nm以下（好ましくは0.2nm以下）であることが好ましい。

【0090】

以上のように、高純度化された第1の酸化物半導体層104aの結晶領域から結晶成長させた第2の酸化物半導体層106aを用いることで、良好な電気特性を有する半導体装置を実現することができる。

【0091】

また、第2の酸化物半導体層106aは、比較的安定であるため、第2の酸化物半導体層106aへの不純物（例えば、水など）の侵入を抑制することが可能である。このため、第2の酸化物半導体層106aの信頼性を向上させることができる。

【0092】

以下、酸化物半導体を高純度化、真性化（i型化）することの意義、また、このような酸化物半導体を用いて半導体装置を構成することのメリット、などについて簡単に説明する。

【0093】

#### 酸化物半導体の真性化

酸化物半導体において、DOS（density of state）等の物性研究は多くなされているが、これらの研究は、欠陥の準位そのものを十分に減らすという思想を含まない。開示する発明の一態様では、DOS増大の原因たり得る水や水素を酸化物半導体中より除去することで、高純度化し、真性化（i型化）した酸化物半導体を作製する。これは、DOSそのものを十分に減らすという思想に立脚するものである。そして、これによって極めて優れた工業製品の製造を可能とするものである。

【0094】

なお、水素や水などを除去する際には、同時に酸素が除去されてしまうことがある。このため、酸素欠乏により発生する金属の未結合手に対して酸素を供給し、酸素欠陥によるDOSを減少させることにより、酸化物半導体をさらに高純度化、真性化（i型化）するのは好適である。たとえば、チャネル形成領域に密接して酸素過剰の酸化膜を形成し、200以上400以下、代表的には250程度の温度条件での熱処理を行うことで、当該酸化膜から酸化物半導体中に酸素を供給して、酸素欠陥に起因するDOSを減少させることが可能である。また、熱処理中に、不活性ガスを、酸素を含むガスに切り替えても良い。熱処理に続けて、酸素雰囲気、または水素や水を十分に除去した雰囲気における降温過程を経ることで、酸化物半導体中に酸素を供給することも可能である。

【0095】

酸化物半導体の特性を悪化させる要因は、過剰な水素によって形成される伝導帯の下0.1~0.2eVの浅い準位や、酸素欠損によって形成される深い準位、などに起因するものと考えられる。これらの欠陥を無くすために、水素を徹底的に除去し、酸素を十分に供給するという技術思想は正しいものであろう。

【0096】

なお、酸化物半導体は一般にn型とされているが、開示する発明の一態様では、水や水素などの不純物を除去すると共に、酸化物半導体の構成元素である酸素を供給することで、i型化を実現する。この点、シリコンなどのように不純物元素を添加してのi型化ではなく、従来にない技術思想を含むものといえる。

【0097】

また、酸化物半導体をi型化することにより、トランジスタの温度特性が良好となる。代表的には、-25から150までの温度範囲において、トランジスタの電流電圧特性において、オン電流、オフ電流、電界効果移動度、S値、及びしきい値電圧の変動がほとんどなく、温度による電流電圧特性の劣化がほとんどない。

【0098】

10

20

30

40

50

なお、本実施の形態で示す酸化物半導体を用いたトランジスタは、シリコンカーバイドを用いたトランジスタと比較して、移動度が2桁ほど低いが、ドレイン電圧を高くする、チャンネル幅(W)を大きくすることで、トランジスタの電流値を高め、デバイス特性を向上させることができる。

#### 【0099】

本実施の形態の技術思想は、酸化物半導体中に、何らかの不純物を加えることをせずに、逆に不本意に存在する水、水素という不純物を意図的に除去することにより、酸化物半導体自体を高純度化することである。すなわち、ドナー準位を構成する水または水素を除去し、さらに酸化物半導体を構成する主成分材料の酸素を十分に供給することにより酸素欠損を低減し、酸化物半導体を高純度化することである。

10

#### 【0100】

酸化物半導体の成膜時点では、 $1 \times 10^{20} \text{ cm}^{-3}$ のレベルの水素が酸化物半導体中に存在することがSIMS(二次イオン質量分析)で測定される。このドナー準位の原因となる水または水素を意図的に除去し、さらに水または水素の除去に伴い同時に減少してしまう酸素(酸化物半導体の成分の一つ)を酸化物半導体に加えることにより、酸化物半導体を高純度化し、電氣的に真性(i型)半導体とする。

#### 【0101】

また、本実施の形態においては、酸化物半導体中の水、水素の量は少なければ少ないほど好ましく、キャリアも少なければ少ないほど良い。すなわち、キャリア密度は $1 \times 10^{12} \text{ cm}^{-3}$ 未満、さらに好ましくは測定限界以下の $1.4 \times 10^{10} \text{ cm}^{-3}$ 未満が求められる。更には、本実施の形態の技術思想的には、ゼロに近いまたはゼロが理想である。特に、酸化物半導体を、酸素、窒素、または超乾燥空気(水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下の空気)雰囲気中で、450以上850以下、好ましくは550以上750以下の加熱処理をすることにより、n型不純物となる水、または水素を除去し、高純度化することができる。また、水、または水素等の不純物を除去することにより、酸化物半導体を高純度化することで、キャリア密度を $1 \times 10^{12} \text{ cm}^{-3}$ 未満、さらに好ましくは測定限界以下の $1.4 \times 10^{10} \text{ cm}^{-3}$ 未満とすることができる。

20

#### 【0102】

更に、熱処理を450以上850以下、好ましくは600以上700以下の高温とすると、酸化物半導体を高純度化すると共に、結晶化させることが可能であり、酸化物半導体の表面から内部に向かって結晶成長し、c軸が配向する多結晶層となる。

30

#### 【0103】

本発明は、当該c軸方向を有する多結晶層を種結晶として、その上に第2の酸化物半導体を設け、450以上850以下、好ましくは550以上750以下の加熱処理をすることで、第2の酸化物半導体を、種結晶と同様にc軸が配向する多結晶層とすることができる。即ち、種結晶と第2の酸化物半導体のc軸が同軸となる、理想的なアキシヤル成長、またはエピタキヤル成長をさせることができる。

#### 【0104】

また、種結晶と同軸となる第2の酸化物半導体は、成膜後の熱処理による固相成長のみではなく、200以上600以下で加熱しながら第2の酸化物半導体を成膜、代表的にはスパッタリングすることで、堆積しつつ結晶成長させることができる。

40

#### 【0105】

さらには、酸化物半導体のキャリアを低減し、好ましくは無くしてしまうことで、トランジスタにおいて酸化物半導体はキャリアを通過させる通路(パス)として機能させる。その結果、酸化物半導体は高純度化した真性(i型)半導体であり、キャリアがない、または極めて少なくせしめることにより、トランジスタのオフ状態ではオフ電流を極めて低くできるというのが本実施の形態の技術思想である。

#### 【0106】

また、酸化物半導体は通路(パス)として機能し、酸化物半導体自体がキャリアを有さな

50

い、または極めて少ないように高純度化した真性（i型）とすると、キャリアはソース電極、ドレイン電極により供給される。酸化物半導体の電子親和力 およびフェルミレベル、理想的には真性フェルミレベルと一致したフェルミレベルと、ソース電極、ドレイン電極の仕事関数とを適宜選択することで、ソース電極及びドレイン電極からキャリアを注入させることが可能となり、n型トランジスタ及びp型トランジスタを適宜作製することができる。

#### 【0107】

ところで、チャンネルが基板と概略平行に形成される横型トランジスタにおいては、チャンネルのほかにソース及びドレインを設ける必要があり、基板におけるトランジスタの専有面積が大きくなってしまい、微細化の妨げとなる。しかしながら、縦型トランジスタにおいては、ソース、チャンネル、及びドレインを積層するため、基板表面における占有面積を低減することができる。この結果、トランジスタの微細化が可能である。

10

#### 【0108】

このように、酸化物半導体膜の主成分以外の不純物、代表的には水素、水、水酸基または水素化物などが極力含まれないように高純度化し、且つ多結晶領域を有せしめることにより、トランジスタの動作を良好なものとするすることができる。特に、耐圧性を高め、ショートチャンネル効果を低減し、オンオフ比を高めることができる。また、BT試験前後におけるトランジスタのしきい値電圧の変化量を抑制することができ、高い信頼性を実現することができる。また、電気特性の温度依存性を抑制することができる。また、c軸配向した多結晶層を有する酸化物半導体層を用いたトランジスタは、トランジスタに光を照射しつづけて行うBT試験前後においてもトランジスタのしきい値電圧の変化量が低減でき、安定した電気的特性を有するトランジスタを作製することができる。

20

#### 【0109】

他の半導体材料との比較におけるプロセス上の優位点

酸化物半導体との比較対象たり得る半導体材料としては、炭化珪素（例えば、4H-SiC）などがある。酸化物半導体と4H-SiCはいくつかの共通点を有している。キャリア密度はその一例である。フェルミ・ディラック分布に従えば、酸化物半導体の少数キャリアは $10^{-7} / \text{cm}^3$ 程度と見積もられるが、これは、4H-SiCにおける $6.7 \times 10^{-11} / \text{cm}^3$ と同様、極めて低い値である。シリコンの真性キャリア密度（ $1.4 \times 10^{10} / \text{cm}^3$ 程度）と比較すれば、その程度が並はずれていることが良く理解できる。

30

#### 【0110】

また、酸化物半導体のエネルギーバンドギャップは3.0～3.5 eVであり、4H-SiCのエネルギーバンドギャップは3.26 eVであるから、ワイドギャップ半導体という点においても、酸化物半導体と炭化珪素とは共通している。

#### 【0111】

一方で、酸化物半導体と炭化珪素との間には極めて大きな相違点が存在する。それは、プロセス温度である。炭化珪素は一般に1500～2000の熱処理を必要とするから、他の半導体材料を用いた半導体素子との積層構造は困難である。このような高い温度では、半導体基板や半導体素子などが破壊されてしまうためである。他方、酸化物半導体は、300以上800以下の熱処理で作製することが可能であり、他の半導体材料を用いて集積回路を形成した上で、酸化物半導体による半導体素子を形成することが可能となる。

40

#### 【0112】

また、炭化珪素の場合と異なり、ガラス基板など、耐熱性の低い基板を用いることが可能であるという利点を有する。さらに、高温での熱処理が不要という点で、炭化珪素と比較してエネルギーコストを十分に低くすることができるという利点を有する。さらに、炭化珪素は結晶欠陥や意図せずに混入した微量の不純物がキャリアを発生させる要因となる。理論的には、炭化珪素で、本発明の酸化物半導体と同等な低いキャリア密度が得られるが、現実には、上記のような理由により $10^{12} / \text{cm}^3$ 以下のキャリア密度を得ることは

50

難しい。上記のことは、同じくワイドギャップ半導体として知られている窒化ガリウムと酸化物半導体との比較に関しても言える。

【 0 1 1 3 】

酸化物半導体を用いたトランジスタの電導機構

酸化物半導体を用いたトランジスタの電導機構につき、図 1 8 乃至図 2 1 を用いて説明する。なお、以下の説明では、理解の容易のため理想的な状況を仮定しており、そのすべてが現実の様子を反映しているとは限らない。また、以下の説明はあくまでも一考察に過ぎないことを付記する。

【 0 1 1 4 】

図 1 8 は、酸化物半導体を用いたトランジスタ（薄膜トランジスタ）の断面図である。ゲート電極（GE）上にゲート絶縁膜（GI）を介して酸化物半導体層（OS）が設けられ、その上にソース電極（S）およびドレイン電極（D）が設けられている。

10

【 0 1 1 5 】

図 1 9 には、図 1 8 の A - A ' 断面におけるエネルギーバンド図（模式図）を示す。また、図 1 9 中の黒丸（●）は電子を示し、白丸（○）は正孔を示し、それぞれは電荷（ $-q$ 、 $+q$ ）を有している。ドレイン電極に正の電圧（ $V_D > 0$ ）を印加した上で、破線はゲート電極に電圧を印加しない場合（ $V_G = 0$ ）、実線はゲート電極に正の電圧（ $V_G > 0$ ）を印加する場合を示す。ゲート電極に電圧を印加しない場合は高いポテンシャル障壁のために電極から酸化物半導体側へキャリア（電子）が注入されず、電流を流さないオフ状態を示す。一方、ゲートに正の電圧を印加するとポテンシャル障壁が低下し、電流を流す

20

【 0 1 1 6 】

図 2 0 には、図 1 8 における B - B ' の断面におけるエネルギーバンド図（模式図）を示す。図 2 0 (A) は、ゲート電極（GE）に正の電位（ $V_G > 0$ ）が与えられた状態であり、ソース電極とドレイン電極との間にキャリア（電子）が流れるオン状態を示している。また、図 2 0 (B) は、ゲート電極（GE）に負の電位（ $V_G < 0$ ）が印加された状態であり、オフ状態（少数キャリアは流れない状態）である場合を示す。

【 0 1 1 7 】

図 2 1 は、真空準位と金属の仕事関数（ $\phi_M$ ）、酸化物半導体の電子親和力（ $\chi$ ）の関係を示す。

30

【 0 1 1 8 】

常温において金属中の電子は縮退しており、フェルミ準位は伝導帯内に位置する。一方、従来の酸化物半導体は n 型であり、そのフェルミ準位（ $E_F$ ）は、バンドギャップ中央に位置する真性フェルミ準位（ $E_i$ ）から離れて、伝導帯寄りに位置している。なお、酸化物半導体において水素の一部がドナーとなり、n 型化する要因の一つであることが知られている。また、酸素欠損も n 型化する一つの要因であることが知られている。

【 0 1 1 9 】

これに対して開示する発明の一態様に係る酸化物半導体は、n 型化の要因である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の元素（不純物元素）が極力含まれないように高純度化し、かつ、酸素欠損を除去することにより真性（i 型）とし、または真性とせんとしたものである。すなわち、不純物元素を添加して i 型化するのではなく、水素や水等の不純物や酸素欠損を極力除去することにより、高純度化された i 型（真性半導体）またはそれに近づけることを特徴としている。これにより、フェルミ準位（ $E_F$ ）は真性フェルミ準位（ $E_i$ ）と同程度とすることができる。

40

【 0 1 2 0 】

酸化物半導体のバンドギャップ（ $E_g$ ）は  $3.15 \text{ eV}$  で、電子親和力（ $\chi$ ）は  $4.3 \text{ V}$  と言われている。ソース電極及びドレイン電極を構成するチタン（Ti）の仕事関数は、酸化物半導体の電子親和力（ $\chi$ ）とほぼ等しい。この場合、金属 - 酸化物半導体界面において、電子に対してショットキー型の障壁は形成されない。

【 0 1 2 1 】

50

このとき電子は、図20(A)で示すように、ゲート絶縁層と高純度化された酸化物半導体との界面付近(酸化物半導体のエネルギー的に安定な最低部)を移動する。

【0122】

また、図20(B)に示すように、ゲート電極(GE)に負の電位が与えられると、少数キャリアであるホールは実質的にゼロであるため、電流は限りなくゼロに近い値となる。

【0123】

このように酸化物半導体の主成分以外の元素(不純物元素)が極力含まれないように高純度化することにより、真性(i型)とし、または実質的に真性となるため、ゲート絶縁層との界面特性が顕在化する。そのため、ゲート絶縁層には、酸化物半導体と良好な界面を形成できるものが要求される。具体的には、例えば、VHF帯~マイクロ波帯の電源周波数で生成される高密度プラズマを用いたCVD法で作製される絶縁層や、スパッタリング法で作製される絶縁層などを用いることが好ましい。

10

【0124】

酸化物半導体を高純度化しつつ、酸化物半導体とゲート絶縁層との界面を良好なものとすることにより、例えば、トランジスタのチャンネル幅(W)が $1 \times 10^4 \mu\text{m}$ 、チャンネル長(L)が $3 \mu\text{m}$ の場合には、 $10^{-13} \text{A}$ 以下のオフ電流、 $0.1 \text{V}/\text{dec}$ のサブスレッシュヨルドスイング値(S値)(ゲート絶縁層の厚さ: $100 \text{nm}$ )という特性が実現され得る。

【0125】

このように、酸化物半導体の主成分以外の元素(不純物元素)が極力含まれないように高純度化することにより、トランジスタの動作を良好なものとすることができる。

20

【0126】

酸化物半導体を用いたトランジスタのホットキャリア劣化耐性

次に、酸化物半導体を用いたトランジスタのホットキャリア劣化耐性につき、図22及び図23を用いて説明する。なお、以下の説明では、理解の容易のため理想的な状況を仮定しており、そのすべてが現実の様子を反映しているとは限らない。また、以下の説明はあくまでも一考察に過ぎないことを付記する。

【0127】

ホットキャリア劣化の主要因としては、チャンネルホットエレクトロン注入( CHE 注入)とドレインアバランシェホットキャリア注入( DAHC 注入)がある。なお、以下では簡単のため、電子のみを考慮する。

30

【0128】

CHE注入とは、半導体層中においてゲート絶縁層の障壁以上のエネルギーを有するようになった電子が、ゲート絶縁層などに注入される現象をいう。電子へのエネルギーの授与は、電子が低電界で加速することによって行われる。

【0129】

DAHC注入とは、高電圧により加速された電子の衝突によって生じる新たな電子がゲート絶縁層などに注入される現象を言う。DAHC注入とCHE注入との相違は、衝突イオン化によるアバランシェ降伏を伴うか否かにある。なお、DAHC注入では、半導体のバンドギャップ以上の運動エネルギーを持つ電子が必要となる。

40

【0130】

図22および図23に、シリコン(Si)とIn-Ga-Zn-O系の酸化物半導体(IGZO)のバンド構造から見積もった各種ホットキャリア注入に要するエネルギーを示す。図22および図23においては、左がCHE注入、右がDAHC注入を表す。

【0131】

シリコンでは、CHE注入よりもDAHC注入による劣化が深刻となる。これは、シリコンのバンドギャップが小さく、アバランシェ降伏が生じやすいことに起因している。シリコン中において衝突せずに加速されるキャリア(例えば電子)はごく僅かであるので、そのことによるCHE注入の確率自体は低いのだが、アバランシェ降伏によりゲート絶縁層の障壁を越えられる電子の数が増加することによって、CHE注入の確率を容易に上回る

50

のである。

【0132】

In - Ga - Zn - O系の酸化物半導体では、CHE注入に必要なエネルギーはシリコンの場合と大きく異なるが、DAH C注入に必要なエネルギーは、バンドギャップの広さからCHE注入に必要なエネルギーと同程度となる。つまり、DAH C注入の確率は低い。

【0133】

一方、シリコンと同様に、衝突せずに加速されるキャリア（例えば電子）もごく僅かであるので、そのことによるCHE注入の確率自体も低い。つまり、シリコンと比較してホットキャリア劣化の耐性は高いのである。

10

【0134】

酸化物半導体を用いたトランジスタにおける短チャネル効果  
次に、酸化物半導体を用いたトランジスタにおける短チャネル効果に関し、図24を用いて説明する。なお、以下の説明では、理解の容易のため理想的な状況を仮定しており、そのすべてが現実の様子を反映しているとは限らない。また、以下の説明はあくまでも一考察に過ぎないことを付記する。

【0135】

短チャネル効果とは、トランジスタの微細化（チャネル長（L）の縮小）に伴って顕在化する電気特性の劣化をいう。短チャネル効果は、ドレインの効果がソースにまでおよぶことに起因するものである。短チャネル効果の具体例としては、しきい値電圧の低下、S値の増大、漏れ電流の増大などがある。

20

【0136】

ここでは、デバイスシミュレーションを用い、短チャネル効果を抑制することができる構造に関して検証した。具体的には、キャリア密度および酸化物半導体層の厚さを異ならせた4種類のモデルを用意して、チャネル長（L）としきい値電圧（ $V_{th}$ ）の関係を確認した。モデルとしては、ボトムゲート構造のトランジスタを採用し、キャリア密度を $1.7 \times 10^{-8} / \text{cm}^3$ 、または $1.0 \times 10^{15} / \text{cm}^3$ のいずれかとし、酸化物半導体層の厚さを $1 \mu\text{m}$ 、または $30 \text{nm}$ のいずれかとした。なお、酸化物半導体としてIn - Ga - Zn - O系の酸化物半導体を、ゲート絶縁層として $100 \text{nm}$ の厚さの酸化窒化珪素膜を採用した。

30

【0137】

なお、トップゲート構造とボトムゲート構造では、計算結果に大きな相違はない。

【0138】

計算結果を図24および図25に示す。図24は、キャリア密度が $1.7 \times 10^{-8} / \text{cm}^3$ の場合、図25は、キャリア密度が $1.0 \times 10^{15} / \text{cm}^3$ の場合である。当該結果は、酸化物半導体を用いたトランジスタにおいて、酸化物半導体層の厚さを小さくすることで、短チャネル効果を抑制できることを示すものといえる。例えば、チャネル長が $1 \mu\text{m}$ 程度の場合、キャリア密度が十分に小さい酸化物半導体層であっても、その厚さを $3 \text{nm} \sim 50 \text{nm}$ 程度、好ましくは $3 \text{nm} \sim 20 \text{nm}$ 程度、代表的には $20 \text{nm}$ 程度とすれば、短チャネル効果を十分に抑制することができることが理解される。

40

【0139】

酸化物半導体のキャリア密度

開示する発明に係る技術思想の一は、酸化物半導体層におけるキャリア密度を十分に小さくし、できる限り真性（i型）に近づけようとするものである。以下、キャリア密度の求め方、および、酸化物半導体層において測定したキャリア密度に関し、図26および図27を参照して説明する。

【0140】

酸化物半導体層中のキャリア密度は、酸化物半導体層を用いたMOSキャパシタを作製し、当該MOSキャパシタのCV測定（Capacitance Voltage Measurement）の結果（CV特性）を評価することで求めることが可能である。

50

## 【0141】

キャリア密度の測定は、次の(1) - (3)の手順で行う。(1) MOSキャパシタのゲート電圧  $V_g$  と、容量  $C$  との関係プロットした  $C - V$  特性を取得する。(2) 当該  $C - V$  特性からゲート電圧  $V_g$  と、 $(1/C)^2$  との関係を表すグラフを取得し、当該グラフにおいて弱反転領域での  $(1/C)^2$  の微分値を求める。(3) 得られた微分値を、キャリア密度  $N_d$  を表す以下の式(1)に代入する。なお、式(1)において、 $e$  は電気素量、 $\epsilon_0$  は真空の誘電率、 $\epsilon$  は酸化物半導体の比誘電率である。

## 【0142】

## 【数1】

$$N_d = - \left( \frac{2}{e\epsilon_0\epsilon} \right) / \frac{d(1/C)^2}{dV}$$

10

## 【0143】

測定に係る試料として、次の構造のMOSキャパシタを用いた。MOSキャパシタの構造として、ガラス基板上に300nmの厚さのチタン層を有し、チタン層上に100nmの厚さの窒化チタン層を有し、窒化チタン層上にIn-Ga-Zn-O系の酸化物半導体(a-IGZO)を用いた2μmの厚さの酸化物半導体層を有し、酸化物半導体層上に300nmの厚さの酸窒化珪素層を有し、酸窒化珪素層上に300nmの銀層を有する。

## 【0144】

なお、酸化物半導体層は、In、Ga、およびZnを含む酸化物半導体成膜用ターゲット(In:Ga:Zn=1:1:0.5[atom%])を用いたスパッタリング法により形成した。また、酸化物半導体層の形成雰囲気は、アルゴンと酸素の混合雰囲気(流量比は、Ar:O<sub>2</sub>=30(sccm):15(sccm))とした。

20

## 【0145】

図26には  $C - V$  特性を、図27には  $V_g$  と  $(1/C)^2$  との関係を、それぞれ示す。図27の弱反転領域における  $(1/C)^2$  の微分値から式(1)を用いて得られたキャリア密度は、 $6.0 \times 10^{10} / \text{cm}^3$  であった。

## 【0146】

このように、i型化または実質的にi型化された酸化物半導体(例えば、キャリア密度が  $1 \times 10^{12} / \text{cm}^3$  未満、さらに望ましくは、 $1.45 \times 10^{10} / \text{cm}^3$  未満)を用いることで、極めて優れたオフ電流特性のトランジスタを得ることが可能である。

30

## 【0147】

以上、酸化物半導体、特に、高純度化され、真性化された酸化物半導体を用いることで、様々な効果を得ることができると理解される。そして、開示する発明のように、真性化された酸化物半導体層を結晶構造で実現することにより、優れた特性の新たな半導体装置が実現する。

## 【0148】

## 半導体装置の作製方法

次に、トランジスタ150の作製方法について図2乃至図3を参照して説明する。

40

## 【0149】

まず、基板100上に、絶縁層102を形成する。そして、絶縁層102上に第1の酸化物半導体層を成膜し、第1の熱処理によって少なくとも第1の酸化物半導体層の表面を含む領域を結晶化させて、第1の酸化物半導体層104を形成する(図2(A)参照)。

## 【0150】

基板100は、絶縁表面を有する基板であればよく、例えば、ガラス基板とすることができる。ガラス基板は、本発明の一態様に係る半導体装置を大量生産することができるため、好ましい。また、ガラス基板は無アルカリガラス基板であることが望ましい。無アルカリガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラス等のガラス材料が用いられる。他にも、基板100として、セラ

50

ミック基板、石英基板、サファイア基板等の絶縁体となる絶縁性基板、シリコン等の半導体材料となる半導体基板の表面を絶縁材料で被覆したもの、金属やステンレス等の導電体となる導電性基板の表面を絶縁材料で被覆したものをを用いることができる。また、作製工程の熱処理に耐えられることを条件に、プラスチック基板を用いることもできる。

【0151】

絶縁層102は下地として機能するものであり、CVD法やスパッタリング法等を用いて形成することができる。また、絶縁層102は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどを含むように形成するのが好適である。なお、絶縁層102は、単層構造としても良いし、積層構造としても良い。絶縁層102の厚さは特に限定されないが、例えば、10nm以上500nm以下とすることができる。ここで、絶縁層102は必須の構成要素ではないから、絶縁層102を設けない構成とすることも可能である。

10

【0152】

なお、絶縁層102に水素や水などが含まれると、水素の酸化物半導体層への侵入や、水素による酸化物半導体層中の酸素の引き抜きなどが生じ、トランジスタの特性が悪化するおそれがある。よって、絶縁層102は、できるだけ水素や水を含まないように形成することが望ましい。

【0153】

例えば、スパッタリング法などを用いる場合には、処理室内の残留水分を除去した状態で絶縁層102を形成することが望ましい。また、処理室内の残留水分を除去するためには、クライオポンプ、イオンポンプ、チタンサブレーションポンプなどの、吸着型の真空ポンプを用いることが望ましい。ターボポンプにコールドトラップを加えたものを用いてもよい。クライオポンプなどを用いて排気した処理室は、水素や水などが十分に除去されているため、絶縁層102に含まれる不純物の濃度を低減することができる。

20

【0154】

また、絶縁層102を形成する際には、水素や水などの不純物が、濃度数ppm程度(望ましくは、濃度数ppb程度)にまで低減された高純度ガスを用いることが望ましい。

【0155】

第1の酸化物半導体層は、四元系金属酸化物であるIn-Sn-Ga-Zn-O系の材料や、三元系金属酸化物であるIn-Ga-Zn-O系の材料、In-Sn-Zn-O系の材料、In-Al-Zn-O系の材料、Sn-Ga-Zn-O系の材料、Al-Ga-Zn-O系の材料、Sn-Al-Zn-O系の材料や、二元系金属酸化物であるIn-Zn-O系の材料、Sn-Zn-O系の材料、Al-Zn-O系の材料、Zn-Mg-O系の材料、Sn-Mg-O系の材料、In-Mg-O系の材料や、In-O系の材料、Sn-O系の材料、Zn-O系の材料などを用いて形成することができる。

30

【0156】

また、In-A-B-Oで表現される酸化物半導体材料を用いても良い。ここで、Aは、ガリウム(Ga)やアルミニウム(Al)などの13族元素、シリコン(Si)やゲルマニウム(Ge)に代表される14族元素などから選択される一または複数種類の元素を表す。また、Bは、亜鉛(Zn)に代表される12族元素から選択される一又は複数種類の元素を表す。なお、In、A、Bの含有量は任意であり、Aの含有量がゼロの場合を含む。一方、InおよびBの含有量はゼロではない。すなわち、上述の表記には、In-Ga-Zn-OやIn-Zn-Oなどが含まれる。

40

【0157】

中でも、In-Ga-Zn-O系の酸化物半導体材料は、無電界時の抵抗が十分に高くオフ電流を十分に小さくすることが可能であり、また、電界効果移動度も高いため、半導体装置に用いる半導体材料としては好適である。

【0158】

In-Ga-Zn-O系の酸化物半導体材料の代表例としては、InGaO<sub>3</sub>(ZnO)<sub>m</sub>(m>0)で表記されるものがある。また、Gaに代えてMを用い、InMO<sub>3</sub>(Zn

50

O)<sub>m</sub> (m > 0) のように表記される酸化物半導体材料がある。ここで、Mは、ガリウム (Ga)、アルミニウム (Al)、鉄 (Fe)、ニッケル (Ni)、マンガン (Mn)、コバルト (Co) などから選ばれた一の金属元素または複数の金属元素を示す。例えば、Mとしては、Ga、GaおよびAl、GaおよびFe、GaおよびNi、GaおよびMn、GaおよびCoなどを適用することができる。なお、上述の組成は結晶構造から導き出されるものであり、あくまでも一例に過ぎないことを付記する。

【0159】

本実施の形態では、第1の酸化物半導体層を、In-Ga-Zn-O系の酸化物半導体成膜用ターゲットを用いて、スパッタ法により形成することとする。

【0160】

第1の酸化物半導体層をスパッタリング法で作製するためのターゲットとしては、例えば、酸化亜鉛を主成分とする金属酸化物のターゲットを用いることができる。また、In、Ga、およびZnを含む酸化物半導体成膜用ターゲットの組成比は、In : Ga : Zn = 1 : x : y (xは0以上2以下、yは1以上5以下) とする。例えば、In : Ga : Zn = 1 : 1 : 1 [atom比] (x = 1, y = 1) (すなわち、In<sub>2</sub>O<sub>3</sub> : Ga<sub>2</sub>O<sub>3</sub> : ZnO = 1 : 1 : 2 [mol数比]) の組成比を有するターゲットなどを用いても良い。また、酸化物半導体成膜用ターゲットとしてIn : Ga : Zn = 1 : 1 : 0.5 [atom比] の組成比を有するターゲット、またはIn : Ga : Zn = 1 : 1 : 2 [atom比]、In : Ga : Zn = 1 : 0 : 1 [atom比] (x = 0, y = 1) の組成比を有するターゲットを用いることもできる。本実施の形態では、後に加熱処理を行い意図的に結晶化させるため、結晶化が生じやすい酸化物半導体成膜用ターゲットを用いることが好ましい。

【0161】

酸化物半導体成膜用ターゲット中の酸化物半導体の相対密度は80%以上、好ましくは95%以上、さらに好ましくは99.9%以上とする。相対密度の高い酸化物半導体成膜用ターゲットを用いることにより、緻密な第1の酸化物半導体層が形成される。また、本実施の形態では、後に加熱処理を行い第1の酸化物半導体層を意図的に結晶化させるため、結晶化が生じやすい酸化物半導体成膜用ターゲットを用いることが好ましい。

【0162】

第1の酸化物半導体層の形成雰囲気は、希ガス(代表的にはアルゴン)雰囲気、酸素雰囲気、または、希ガス(代表的にはアルゴン)と酸素との混合雰囲気とするのが好適である。具体的には、例えば、水素、水、水酸基、水素化物などの不純物が、濃度数ppm程度(望ましくは濃度数ppb程度)にまで除去された高純度ガス雰囲気を用いるのが好適である。

【0163】

第1の酸化物半導体層の形成の際には、例えば、減圧状態に保持された処理室内に基板を保持し、基板温度を100以上600以下好ましくは200以上400以下に熱する。そして、処理室内の残留水分を除去しつつ水素および水が除去されたスパッタガスを導入し、金属酸化物をターゲットとして第1の酸化物半導体層を形成する。基板を熱しながら酸化物半導体層を形成することにより、第1の酸化物半導体層に含まれる不純物を低減することができる。また、スパッタリングによる損傷が軽減される。第1の酸化物半導体層の成膜を行う前、または成膜中、または成膜後に、スパッタ装置に残存している水分などを除去することが好ましい。処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプなどを用いることができる。また、ターボポンプにコールドトラップを加えたものを用いてもよい。クライオポンプを用いて排気した処理室は、水素や水などが除去されているため、第1の酸化物半導体層の不純物濃度を低減できる。

【0164】

第1の酸化物半導体層の形成条件としては、例えば、基板とターゲットの間との距離が170mm、圧力が0.4Pa、直流(DC)電力が0.5kW、雰囲気が酸素(酸素流量

10

20

30

40

50

比率100%)雰囲気、といった条件を適用することができる。なお、パルス直流(DC)電源を用いると、ごみ(成膜時に形成される粉状もしくはフレーク状の物質)が軽減でき、膜厚分布も均一となるため好ましい。第1の酸化物半導体層の厚さは、3nm以上15nm以下とするのが好ましく、本実施の形態では一例として5nmとする。ただし、適用する酸化物半導体材料や用途などにより適切な厚さは異なるから、その厚さは、用いる材料や用途などに応じて選択すればよい。

#### 【0165】

なお、第1の酸化物半導体層をスパッタ法により形成する前には、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、絶縁層102の表面の付着物を除去するのが好適である。ここで、逆スパッタとは、通常スパッタにおいては、スパッタターゲットにイオンを衝突させるところ、逆に、処理表面にイオンを衝突させることによってその表面を改質する方法のことをいう。処理表面にイオンを衝突させる方法としては、アルゴン雰囲気下で処理表面側に高周波電圧を印加して、基板付近にプラズマを生成する方法などがある。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などによる雰囲気を適用してもよい。

10

#### 【0166】

なお、第1の酸化物半導体層の成膜を行う前、スパッタ装置内壁や、ターゲット表面やターゲット材料中に残存している水分または水素を除去するためにプリヒート処理を行うと良い。プリヒート処理としては成膜チャンパー内を減圧下で200~600に加熱する方法や、加熱しながら窒素や不活性ガスの導入と排気を繰り返す方法等がある。プリヒート処理を終えたら、基板またはスパッタ装置を冷却した後大気にふれることなく酸化物半導体層の成膜を行う。この場合のターゲット冷却液は、水ではなく油脂等を用いるとよい。加熱せずに窒素の導入と排気を繰り返しても一定の効果が得られるが、加熱しながら行うとなお良い。

20

#### 【0167】

次に、第1の酸化物半導体層の第1の熱処理を行い、少なくとも第1の酸化物半導体層の表面を含む領域を結晶化させ、第1の酸化物半導体層104を形成する。また、この第1の熱処理により、第1の酸化物半導体層中の水(水酸基を含む)や水素などを除去することができる。第1の熱処理の温度は、450以上850以下、好ましくは550以上750以下とする。また、加熱時間は1分以上24時間以下とする。本実施の形態では、第1の熱処理として、乾燥空気雰囲気下で700、1時間の熱処理を行う。

30

#### 【0168】

なお、第1の熱処理においては、窒素、酸素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、酸素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。また、H<sub>2</sub>Oが20ppm以下の超乾燥空気中で、さらに好ましくは、H<sub>2</sub>Oが1ppm以下の超乾燥空気中で、第1の熱処理を行っても良い。このような第1の熱処理によって第1の酸化物半導体層104中の水(水酸基を含む)や水素などを除去することができる。よって不純物を低減し、i型化または実質的にi型化された第1の酸化物半導体層104を形成できるので、極めて優れた特性のトランジスタ150を実現することができる。

40

#### 【0169】

また、第1の熱処理の昇温時には炉の内部を窒素雰囲気とし、冷却時には炉の内部を酸素雰囲気として雰囲気を切り替えてもよく、窒素雰囲気です水または脱水素化が行われた後、雰囲気を切り替えて酸素雰囲気にする事で第1の酸化物半導体層内部に酸素を補給してi型とすることもできる。

#### 【0170】

第1の熱処理によって少なくとも表面を含む領域に結晶領域を有する第1の酸化物半導体層104を形成する。表面を含む領域に形成される結晶領域は、表面から内部に向かって

50

結晶成長することで形成される。当該結晶領域は、平均膜厚が2 nm以上10 nm以下の板状結晶を含む。また、当該結晶領域は、該表面に対して略垂直な方向にc軸が配向する結晶を有する領域である。ここで、略垂直とは、垂直方向から $\pm 10^\circ$ 以内の状態を言うものとする。

【0171】

本実施の形態では、第1の熱処理によって第1の酸化物半導体層の全体にわたって結晶化される例を示すが、これに限らず、第1の酸化物半導体層104の少なくとも表面を含む領域に結晶領域が形成されていればよい。例えば、第1の酸化物半導体層104は、第1の酸化物半導体層104の下面、つまり、絶縁層102との界面に非晶質領域を有するような構造としても良い。絶縁層102との界面に非晶質領域を有することにより、結晶領域を流れるキャリアが絶縁層102との界面の影響を直接的に受けずに済むため好適である。

10

【0172】

なお、第1の熱処理に用いる加熱処理装置は特に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置などを用いることができる。例えば、電気炉や、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等のRTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。

20

【0173】

次に、少なくとも表面を含む領域に結晶領域を有する第1の酸化物半導体層104上に、第2の酸化物半導体層105を形成する(図2(B)参照)。

【0174】

第2の酸化物半導体層105は、第1の酸化物半導体層と同様に、四元系金属酸化物であるIn-Sn-Ga-Zn-O系の材料や、三元系金属酸化物であるIn-Ga-Zn-O系の材料、In-Sn-Zn-O系の材料、In-Al-Zn-O系の材料、Sn-Ga-Zn-O系の材料、Al-Ga-Zn-O系の材料、Sn-Al-Zn-O系の材料や、二元系金属酸化物であるIn-Zn-O系の材料、Sn-Zn-O系の材料、Al-Zn-O系の材料、Zn-Mg-O系の材料、Sn-Mg-O系の材料、In-Mg-O系の材料や、一元系金属酸化物であるIn-O系の材料、Sn-O系の材料、Zn-O系の材料などを用いて形成することができる。

30

【0175】

中でも、In-Ga-Zn-O系の酸化物半導体材料は、無電界時の抵抗が十分に高くオフ電流を十分に小さくすることが可能であり、また、電界効果移動度も高いため、半導体装置に用いる半導体材料としては好適である。

【0176】

In-Ga-Zn-O系の酸化物半導体材料の代表例としては、 $\text{InGaO}_3(\text{ZnO})_m$  ( $m > 0$ ) で表記されるものがある。また、上記において、Gaに代えてMを用い、 $\text{InMO}_3(\text{ZnO})_m$  ( $m > 0$ ) のように表記することもできる。ここで、Mは、ガリウム(Ga)、アルミニウム(Al)、鉄(Fe)、ニッケル(Ni)、マンガン(Mn)、コバルト(Co)などから選ばれた一の金属元素または複数の金属元素を示す。例えば、Mとしては、Ga、GaおよびAl、GaおよびFe、GaおよびNi、GaおよびMn、GaおよびCoなどを適用することができる。なお、上述の組成は結晶構造から導き出されるものであり、あくまでも一例に過ぎないことを付記する。

40

【0177】

なお、第2の酸化物半導体層105は、第1の酸化物半導体層104と同一主成分の材料を用いること、あるいは同一の結晶構造かつ近接した格子定数(ミスマッチが1%以下)

50

を有することが好ましい。または異なる主成分の材料を用いて形成しても良い。

【0178】

同一主成分の材料を用いる場合、後に行われる第2の酸化物半導体層105の結晶化において、第1の酸化物半導体層104の結晶領域を種として結晶成長を行いやすくなる。また、実質的な膜厚を増加させることができるため、パワーデバイスなどの用途には好適である。さらに、同一主成分材料である場合には、密着性などの界面物性や電気的特性も良好である。

【0179】

異なる主成分の材料を用いる場合、各層の電気特性を異ならせることができる。これにより、例えば、第2の酸化物半導体層に電気的な伝導が大きい材料を用い、第1の酸化物半導体層に電気的な伝導が小さい材料を用いることで、下地界面の影響を低減した半導体装置を実現することが可能である。また、第1の酸化物半導体層に結晶化が容易な材料を用いて良好な種結晶を形成し、その後、第2の酸化物半導体層を形成し結晶化することで、第2の酸化物半導体層の結晶化し易さにかかわらず、第2の酸化物半導体層を良好な結晶性のものとすることができる。

【0180】

本実施の形態では、第2の酸化物半導体層105を、In-Ga-Zn-O系の酸化物半導体成膜用ターゲットを用いて、スパッタ法により成膜することとする。第2の酸化物半導体層105のスパッタ法による成膜は、上述した第1の酸化物半導体層のスパッタ法による成膜と同様に行えばよい。ただし、第2の酸化物半導体層105の厚さは、第1の酸化物半導体層104の厚さより厚くすることが好ましい。また、第1の酸化物半導体層104と第2の酸化物半導体層105の厚さの和が3nm以上50nm以下となるように、第2の酸化物半導体層105を形成することが好ましい。なお、適用する酸化物半導体材料や用途などにより適切な厚さは異なるから、その厚さは、用いる材料や用途などに応じて選択すればよい。

【0181】

次に、第2の酸化物半導体層105に第2の熱処理を行い、第1の酸化物半導体層104の結晶領域を種として結晶成長させて、第2の酸化物半導体層106を形成する(図2(C)参照)。

【0182】

第2の熱処理の温度は、450以上850以下、好ましくは600以上700以下とする。第2の熱処理の加熱時間は1時間以上100時間以下とし、好ましくは5時間以上20時間以下とし、代表的には10時間とする。

【0183】

なお、第2の熱処理においても、窒素、酸素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、酸素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.999%)以上、好ましくは7N(99.9999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。また、H<sub>2</sub>Oが20ppm以下の超乾燥空気中で、さらに好ましくは、H<sub>2</sub>Oが1ppm以下の超乾燥空気中で、第2の熱処理を行っても良い。このような第2の熱処理によって第2の酸化物半導体層106中の水(水酸基を含む)や水素などを除去することができる。よって不純物を低減し、i型化または実質的にi型化された第2の酸化物半導体層106を形成できるので、極めて優れた特性のトランジスタ150を実現することができる。

【0184】

また、第2の熱処理の昇温時には炉の内部を窒素雰囲気とし、冷却時には炉の内部を酸素雰囲気として雰囲気を切り替えてもよく、窒素雰囲気で脱水または脱水化が行われた後、雰囲気を切り替えて酸素雰囲気にすることで第2の酸化物半導体層106内部に酸素を補給してi型とすることができる。

【0185】

このように、第2の熱処理を長時間行うことにより、第2の酸化物半導体層105と第1の酸化物半導体層104の界面に形成された結晶領域から第2の酸化物半導体層105全体を結晶化させ、第2の酸化物半導体層106を形成することができる。また、第2の熱処理によって、さらに高い配向性を有する結晶層からなる第1の酸化物半導体層104とすることができる。

【0186】

第2の酸化物半導体層106は、第1の酸化物半導体層104の結晶領域と同様に、第1の酸化物半導体層104との界面に略垂直な方向にc軸が配向する結晶からなる。ここで、略垂直とは、垂直方向から $\pm 10^\circ$ 以内の状態を言うものとする。

【0187】

例えば、In-Ga-Zn-O系の酸化物半導体材料を第2の酸化物半導体層106に用いる場合、 $\text{InGaO}_3(\text{ZnO})_m$  ( $m > 0$ 、且つmは自然数でない)で表される結晶や、 $\text{In}_2\text{Ga}_2\text{ZnO}_7$  (In:Ga:Zn:O = 2:2:1:7)で表される結晶などを含み得る。このような結晶は、第2の熱処理によって、そのc軸が、酸化物半導体層106の表面と略垂直な方向をとるように配向する。

【0188】

ここで、上述の結晶は、In、Ga、Znのいずれかを含有し、a軸(a-axis)およびb軸(b-axis)に平行なレイヤーの積層構造として捉えることができる。具体的には、上述の結晶は、Inを含有するレイヤーと、Inを含有しないレイヤー(GaまたはZnを含有するレイヤー)が、c軸方向に積層された構造を有する。

【0189】

In-Ga-Zn-O系の酸化物半導体結晶では、Inを含有するレイヤーの、a軸およびb軸に平行な方向に関する導電性は良好である。これは、In-Ga-Zn-O系の酸化物半導体結晶では電気伝導が主としてInによって制御されること、および、一のInの5s軌道が、隣接するInの5s軌道と重なりを有することにより、キャリアパスが形成されることによる。一方、上記レイヤーに垂直な方向(すなわちc軸方向)に関しては、絶縁性が向上する。

【0190】

また、第1の酸化物半導体層104が絶縁層102との界面近傍に非晶質領域を有するような構造の場合、第2の熱処理を行うことにより、第1の酸化物半導体層104の表面に形成されている結晶領域から第1の酸化物半導体層の下面に向かって結晶成長が行われ、該非晶質領域が結晶化される場合もある。なお、絶縁層102を構成する材料や、熱処理の条件などによっては、該非晶質領域が残存する場合もある。

【0191】

第1の酸化物半導体層104と第2の酸化物半導体層105とに同一主成分の酸化物半導体材料を用いる場合、図2(C)に示すように、第1の酸化物半導体層104を結晶成長の種として、第2の酸化物半導体層105の表面に向かって上方に結晶成長し、第2の酸化物半導体層106が形成され、第1の酸化物半導体層104と、第2の酸化物半導体層105とが、同一結晶構造を有する。そのため、図2(C)では点線で示したが、第1の酸化物半導体層104と第2の酸化物半導体層106の境界が判別できなくなり、第1の酸化物半導体層104と第2の酸化物半導体層106を同一の層と見なせることもある。

【0192】

このように、第1の酸化物半導体層104の結晶領域から結晶成長させて第2の酸化物半導体層106を形成することにより、第2の酸化物半導体層106には電気的な異方性が与えられる。上述の例では、第2の酸化物半導体層106の表面に平行な方向の導電性が高まる一方、第2の酸化物半導体層106の表面に垂直な方向に関しては、絶縁性が高まる。このため、高純度化された、第1の酸化物半導体層104の結晶領域から結晶成長させた第2の酸化物半導体層106を用いることで、良好な電気特性を有する半導体装置を実現することができる。

【0193】

10

20

30

40

50

なお、第2の加熱処理に用いる加熱処理装置も特に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、電気炉や、GRTA装置、LRTA装置等のRTA装置を用いることができる。

【0194】

次に、マスクを用いたエッチングなどの方法によって第1の酸化物半導体層104及び第2の酸化物半導体層106を加工して、島状の、第1の酸化物半導体層104a及び第2の酸化物半導体層106aを形成する(図2(D)参照)。

【0195】

酸化物半導体層のエッチングには、ドライエッチング、ウェットエッチングのいずれを用いても良い。もちろん、その両方を組み合わせて用いることもできる。酸化物半導体層を所望の形状にエッチングできるように、材料に合わせてエッチング条件(エッチングガスやエッチング液、エッチング時間、温度等)は適宜設定する。

10

【0196】

ドライエッチングとしては、平行平板型RIE(Reactive Ion Etching)法や、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法などを用いることができる。この場合にも、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)は適宜設定する必要がある。

【0197】

ドライエッチングに用いることができるエッチングガスには、例えば、塩素を含むガス(塩素系ガス、例えば塩素( $\text{Cl}_2$ )、三塩化硼素( $\text{BCl}_3$ )、四塩化珪素( $\text{SiCl}_4$ )、四塩化炭素( $\text{CCl}_4$ )など)などがある。また、フッ素を含むガス(フッ素系ガス、例えば四弗化炭素( $\text{CF}_4$ )、六弗化硫黄( $\text{SF}_6$ )、三弗化窒素( $\text{NF}_3$ )、トリフルオロメタン( $\text{CHF}_3$ )など)、臭化水素( $\text{HBr}$ )、酸素( $\text{O}_2$ )、これらのガスにヘリウム( $\text{He}$ )やアルゴン( $\text{Ar}$ )などの希ガスを添加したガス、などを用いても良い。

20

【0198】

ウェットエッチングに用いることができるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液、アンモニア過水(31重量%過酸化水素水:28重量%アンモニア水:水=5:2:2)などがある。また、ITO07N(関東化学社製)などのエッチング液を用いてもよい。

30

【0199】

次に、第2の酸化物半導体層106aに接するように導電層108を形成する(図2(E)参照)。

【0200】

導電層108は、スパッタ法をはじめとするPVD法や、プラズマCVD法などのCVD法を用いて形成することができる。また、導電層108は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素や、上述した元素を成分とする合金等を用いて形成することができる。マンガン、マグネシウム、ジルコニウム、ベリリウムのいずれか一または複数を含む材料を用いてもよい。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた元素を一または複数含有させた材料を用いてもよい。

40

【0201】

また、導電層108は、導電性の金属酸化物を用いて形成しても良い。導電性の金属酸化物としては酸化インジウム( $\text{In}_2\text{O}_3$ )、酸化スズ( $\text{SnO}_2$ )、酸化亜鉛( $\text{ZnO}$ )、酸化インジウム酸化スズ合金( $\text{In}_2\text{O}_3$   $\text{SnO}_2$ 、ITOと略記する場合がある)、酸化インジウム酸化亜鉛合金( $\text{In}_2\text{O}_3$   $\text{ZnO}$ )、または、これらの金属酸化物材料にシリコン若しくは酸化シリコンを含有させたものを用いることができる。

【0202】

導電層108としては、チタン層上にアルミニウム層と、該アルミニウム層上にチタン層

50

が積層された三層の積層構造、またはモリブデン層上にアルミニウム層と、該アルミニウム層上にモリブデン層を積層した三層の積層構造とすることが好ましい。また、金属導電膜としてアルミニウム層とタングステン層を積層した二層の積層構造、銅層とタングステン層を積層した二層の積層構造、アルミニウム層とモリブデン層を積層した二層の積層構造とすることもできる。勿論、金属導電膜として単層、または4層以上の積層構造としてもよい。単層構造とする場合には、例えば、チタン層の単層構造とするのが好適である。チタン層の単層構造を用いると、後のエッチングの際に良好なテーパー形状を形成するエッチングを実現することができる。ここでは、チタン膜とアルミニウム膜とチタン膜の3層構造を適用することとする。

**【0203】**

なお、チタンのように、第2の酸化物半導体層106aから酸素を引き抜く効果のある材料（酸素との親和性が高い材料）を導電層108の第2の酸化物半導体層106aと接する部分に用いる場合には、第2の酸化物半導体層106aの導電層108との接触領域が酸素の欠乏によりn型化する。これを利用して、ソース領域またはドレイン領域の低抵抗化を図ることができる。

**【0204】**

一方、第2の酸化物半導体層106aから酸素を引き抜く効果のある材料を用いずに、第2の酸化物半導体層106aと導電層108との間に酸化物導電体層を形成してもよい。このような酸化物導電層を設ける場合にも、ソース領域またはドレイン領域の低抵抗化を図ることができる。

**【0205】**

なお、第2の酸化物半導体層106aの、導電層108との接触領域のn型化が不要な場合には、導電層108の第2の酸化物半導体層106aと接する部分に、酸素を引き抜く効果の低い材料（酸素との親和性が低い材料）を用いると良い。このような材料としては、例えば、窒化チタンなどがある。導電層108の構造は、上述と同様、単層構造としても積層構造としても良い。導電層108を積層構造にする場合には、例えば、窒化チタン膜とチタン膜の2層構造、窒化チタン膜とタングステン膜の2層構造、窒化チタン膜と、銅-モリブデン合金膜の2層構造、窒化タンタル膜とタングステン膜の2層構造、窒化タンタル膜と銅膜の2層構造、窒化チタン膜とタングステン膜とチタン膜の3層構造、などを採用することができる。

**【0206】**

上述のような酸素引き抜きの効果が低い材料を導電層108に用いることで、酸化物半導体層の酸素の引き抜きによるn型化を防ぎ、不均一なn型化などに起因するトランジスタ特性への悪影響を抑制することができる。

**【0207】**

また、上述のように窒化チタン膜や窒化タンタル膜などのバリア性の高い材料を、第2の酸化物半導体層106aと接する部分の導電層108に用いることで、第2の酸化物半導体層106aへの不純物の侵入を抑制し、トランジスタ特性への悪影響を抑えることができる。

**【0208】**

次に、導電層108を選択的にエッチングして、ソース電極層またはドレイン電極層108a、ソース電極層またはドレイン電極層108bを形成する（図3（A）参照）。なお、導電層108上に絶縁層を形成し、当該絶縁層をエッチングして、ソース電極層またはドレイン電極層の上に、ソース電極層およびドレイン電極層と略同一形状の絶縁層を有していても良い。この場合、ソース電極層またはドレイン電極層と、ゲート電極とによる容量（いわゆるゲート容量）を低減することができる。なお、本明細書等において「略同一」の表現は、厳密に同一であることを要しない趣旨で用いるものであり、同一と見なすことができる範囲が含まれる。例えば、一のエッチング処理によって形成される場合の差異は許容される。また、厚さまで同一であることは要しない。

**【0209】**

エッチングに用いるマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いるのが好適である。特に、チャンネル長(L)が25nm未満の露光を行う場合には、数nm~数10nmと極めて波長が短い超紫外線(Extreme Ultraviolet)を用いてマスク形成の露光を行うのが好適である。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャンネル長(L)を10nm以上1000nm(1μm)以下とすることも可能である。このような方法でチャンネル長を小さくすることにより、動作速度を向上させることができる。また、上記酸化物半導体を用いたトランジスタはオフ電流が僅かであるため、微細化による消費電力の増大を抑制できる。

#### 【0210】

導電層108のエッチングの際には、第2の酸化物半導体層106aが除去されないように、それぞれの材料およびエッチング条件を適宜調節する。なお、材料およびエッチング条件によっては、当該工程において、第2の酸化物半導体層106aの一部がエッチングされ、溝部(凹部)を有する酸化物半導体層となることもある。

#### 【0211】

また、第1の酸化物半導体層104aおよび第2の酸化物半導体層106aの側面において、ソース電極層またはドレイン電極層108a、ソース電極層またはドレイン電極層108bと接する結晶層が非晶質状態となることもある。

#### 【0212】

また、上記マスクの使用数や工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによってレジストマスクを形成し、これを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは、複数の厚みを有する形状(階段状)となり、アッシングによりさらに形状を変形させることができるため、複数のエッチング工程に用いることができる。つまり、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって、露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が図れる。

#### 【0213】

ここで、第2の酸化物半導体層106aに熱処理(第3の熱処理)を行ってもよい。当該第3の熱処理によって、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域には、高純度結晶領域が形成される。ここで、高純度結晶領域は、第2の酸化物半導体層106aの他の領域より結晶性が高められた領域となっている。なお、上記高純度結晶領域の範囲は、第2の酸化物半導体層106aを構成する材料や、熱処理の条件などによって様々に変化する。例えば、第2の酸化物半導体層106aの下部界面にまで高純度結晶領域を形成することも可能である。

#### 【0214】

上記第3の熱処理には、第1の熱処理と同様の熱処理を適用することができる。つまり、電気炉を用いた熱処理や、加熱されたガスなどの媒体からの熱伝導を用いた熱処理、熱輻射による熱処理などを適用することができる。

#### 【0215】

例えば、高温の不活性ガス(窒素や希ガスなど)を用いた、400以上900以下の温度でのGRTA処理を適用することができる。なお、熱処理温度の上限に関し、発明の本質的な部分からの要求はないが、基板100の耐熱性が低い場合には、熱処理温度の上限はその耐熱性の範囲内とする必要がある。

#### 【0216】

GRTA処理を適用する場合、熱処理の時間は、1分以上100分以下とすることが好適である。例えば、650で3分~6分程度のGRTA処理を行うと良い。上述のようなGRTA処理を適用することで、短時間に熱処理を行うことができるため、基板100に対する熱の影響を小さくすることができる。つまり、熱処理を長時間行う場合と比較して

10

20

30

40

50

、熱処理温度の上限を引き上げることが可能である。また、第2の酸化物半導体層106aの表面を含む領域に、高純度結晶領域を形成することが容易である。

【0217】

第3の熱処理において、処理雰囲気は水素（水を含む）などを含まないことが望ましい。例えば、熱処理装置に導入する不活性ガスの純度を、6N（99.9999%、即ち不純物濃度が1ppm以下）以上、好ましくは、7N（99.99999%、即ち不純物濃度が0.1ppm以下）以上とする。また、不活性ガスに代えて、水素（水を含む）などを十分に低減した酸素ガス、N<sub>2</sub>Oガス、超乾燥エア（露点が-40以下、好ましくは-60以下）などを用いても良い。

【0218】

本実施の形態においては、第3の熱処理としてGRTA処理を適用しているが、第3の熱処理は、GRTA処理に限られない。例えば、電気炉による熱処理や、LRTA処理などを適用することもできる。

【0219】

このように、第3の熱処理を行うことにより、結晶を有する第2の酸化物半導体層106aに、より純度の高い結晶領域である高純度結晶領域を再結晶させることができる。また、ソース電極層またはドレイン電極層108a、108bの形成時に第2の酸化物半導体層106aの表面が損傷した場合、損傷部分の回復を図ることができる。

【0220】

このようにして形成された高純度結晶領域でも、上述の結晶と同様に、酸化物半導体の結晶は、そのc軸が酸化物半導体層の表面に対して略垂直な方向となるように配向する。ここで、略垂直とは、垂直方向から±10°以内の状態を言う。

【0221】

このような高純度結晶領域を含むことで、第2の酸化物半導体層106aに与えられる電氣的な異方性を向上させることができる。

【0222】

このような高純度結晶領域を第2の酸化物半導体層106aに設けることで、半導体装置の電気特性をより向上させることができる。

【0223】

次に、大気に触れさせることなく、第2の酸化物半導体層106aの一部に接するゲート絶縁層112を形成する（図3（B）参照）。ゲート絶縁層112は、CVD法やスパッタリング法等を用いて形成することができる。また、ゲート絶縁層112は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどを含むように形成するのが好適である。なお、ゲート絶縁層112は、単層構造としても良いし、積層構造としても良い。ゲート絶縁層112の厚さは特に限定されないが、例えば、10nm以上500nm以下、好ましくは、50nm以上200nm以下とすることができる。

【0224】

なお、不純物を除去することなどによりi型化または実質的にi型化された酸化物半導体（高純度化された酸化物半導体）は、界面準位や界面電荷に対して極めて敏感であるため、ゲート絶縁層112には、高い品質が要求されることになる。

【0225】

本実施の形態において、ゲート絶縁層112の形成は、高密度プラズマ装置により行う。ここでは、高密度プラズマ装置は、 $1 \times 10^{11} / \text{cm}^3$ 以上のプラズマ密度を達成できる装置を指している。例えば、3kW～6kWのマイクロ波電力を印加してプラズマを発生させて、絶縁膜の成膜を行う。

【0226】

例えば、マイクロ波（例えば、2.45GHz）を用いた高密度プラズマCVD法は、緻密で絶縁耐圧の高い高品質なゲート絶縁層112を形成できる点で好適である。高純度化された酸化物半導体層と高品質なゲート絶縁層とが密接することにより、界面準位を低減

10

20

30

40

50

して界面特性を良好なものとする事ができるからである。

【0227】

チャンパーに材料ガスとしてモノシランガス ( $\text{SiH}_4$ ) と亜酸化窒素 ( $\text{N}_2\text{O}$ ) と希ガスを導入し、 $10\text{Pa} \sim 30\text{Pa}$  の圧力下で高密度プラズマを発生させてゲート絶縁層 112 を形成する。その後、モノシランガスの供給を停止し、大気に曝すことなく亜酸化窒素 ( $\text{N}_2\text{O}$ ) と希ガスを導入して絶縁膜表面にプラズマ処理を行ってもよい。少なくとも亜酸化窒素 ( $\text{N}_2\text{O}$ ) と希ガスを導入して絶縁膜表面に行われるプラズマ処理は、絶縁膜の成膜より後に行う。上記プロセス順序を経た絶縁膜は、膜厚が薄く、例えば  $100\text{nm}$  未満であっても信頼性を確保することができる絶縁膜である。

【0228】

ゲート絶縁層 112 の形成の際、チャンパーに導入するモノシランガス ( $\text{SiH}_4$ ) と亜酸化窒素 ( $\text{N}_2\text{O}$ ) との流量比は、 $1:10$  から  $1:200$  の範囲とする。また、チャンパーに導入する希ガスとしては、ヘリウム、アルゴン、クリプトン、キセノンなどを用いることができるが、中でも安価であるアルゴンを用いることが好ましい。

【0229】

また、高密度プラズマ装置により得られた絶縁膜は、一定した厚さの膜形成ができるため段差被覆性に優れている。また、高密度プラズマ装置により得られる絶縁膜は、薄い膜の厚みを精密に制御することができる。

【0230】

上記プロセス順序を経た絶縁膜は、従来の平行平板型の PCVD 装置で得られる絶縁膜とは大きく異なっており、同じエッチャントを用いてエッチング速度を比較した場合において、平行平板型の PCVD 装置で得られる絶縁膜の  $10\%$  以上または  $20\%$  以上遅く、高密度プラズマ装置で得られる絶縁膜は緻密な膜と言える。

【0231】

本実施の形態では、ゲート絶縁層 112 として高密度プラズマ装置による膜厚  $100\text{nm}$  の酸化窒化珪素膜 ( $\text{SiO}_x\text{N}_y$  と呼ぶ、ただし、 $x > y > 0$ ) を用いる。

【0232】

もちろん、ゲート絶縁層 112 として良質な絶縁層を形成できるのであれば、スパッタリング法やプラズマ CVD 法など他の方法を適用することも可能である。また、形成後の熱処理によって、膜質や界面特性などが改質される絶縁層を適用しても良い。いずれにしても、ゲート絶縁層 112 としての膜質が良好であると共に、酸化物半導体層との界面準位密度を低減し、良好な界面を形成できるものを設ければよい。

【0233】

このようにゲート絶縁層 112 との界面特性を良好にするとともに、酸化物半導体の不純物、特に水素や水などを排除することで、ゲートバイアス・熱ストレス試験 (BT 試験: 例えば、 $85^\circ\text{C}$ 、 $2 \times 10^6\text{V/cm}$ 、12 時間など) に対しても、しきい値電圧 ( $V_{th}$ ) が変動しない安定なトランジスタを得ることが可能である。

【0234】

その後、不活性ガス雰囲気下、または酸素雰囲気下で第 4 の熱処理を行うのが望ましい。熱処理の温度は、 $200$  以上  $400$  以下、望ましくは  $250$  以上  $350$  以下である。例えば、酸素雰囲気下で  $250^\circ\text{C}$ 、1 時間の熱処理を行えばよい。第 4 の熱処理を行うと、トランジスタの電気的特性のばらつきを軽減することができる。また、第 4 の熱処理によって、酸化物半導体層 106a に酸素を供給することも可能である。

【0235】

なお、本実施の形態では、ゲート絶縁層 112 の形成後に第 4 の熱処理を行っているが、第 4 の熱処理のタイミングは、第 3 の熱処理の後であれば特に限定されない。また、第 4 の熱処理は、必須の工程ではない。

【0236】

次に、ゲート絶縁層 112 上の第 1 の酸化物半導体層 104a 及び第 2 の酸化物半導体層 106a と重畳する領域にゲート電極層 114 を形成する (図 3 (C) 参照)。ゲート電

10

20

30

40

50

極層 114 は、ゲート絶縁層 112 上に導電層を形成した後に、当該導電層を選択的にパターンングすることによって形成することができる。

【0237】

上記導電層は、スパッタ法をはじめとする PVD 法や、プラズマ CVD 法などの CVD 法を用いて形成することができる。また、導電層は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素や、上述した元素を成分とする合金等を用いて形成することができる。また、上述した元素の窒化物である、窒化チタン、窒化タンタルなどを用いて形成しても良い。マンガン、マグネシウム、ジルコニウム、ベリリウムのいずれか一または複数を含む材料を用いてもよい。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素を一または複数含有させた材料を用いてもよい。

10

【0238】

また、導電層は、導電性の金属酸化物を用いて形成しても良い。導電性の金属酸化物としては酸化インジウム ( $\text{In}_2\text{O}_3$ )、酸化スズ ( $\text{SnO}_2$ )、酸化亜鉛 ( $\text{ZnO}$ )、酸化インジウム酸化スズ合金 ( $\text{In}_2\text{O}_3$   $\text{SnO}_2$ 、ITO と略記する場合がある)、酸化インジウム酸化亜鉛合金 ( $\text{In}_2\text{O}_3$   $\text{ZnO}$ )、または、これらの金属酸化物材料にシリコン若しくは酸化シリコンを含有させたものを用いることができる。

【0239】

導電層は、単層構造であっても良いし、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜が積層された2層構造、窒化チタン膜上にチタン膜が積層された2層構造、窒化チタン膜上にタングステン膜が積層された2層構造、タンタルとシリコンを含む窒化膜上にタングステン膜が積層された2層構造、チタン膜とアルミニウム膜とチタン膜とが積層された3層構造などが挙げられる。ここでは、チタンを含む材料を用いて導電層を形成し、ゲート電極層 114 に加工する。

20

【0240】

次に、ゲート絶縁層 112 およびゲート電極層 114 上に、層間絶縁層 116 および層間絶縁層 118 を形成する (図 3 (D) 参照)。層間絶縁層 116 および層間絶縁層 118 は、PVD 法や CVD 法などを用いて形成することができる。また、酸化シリコン、窒化酸化シリコン、窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化タンタル等の無機絶縁材料を含む材料を用いて形成することができる。なお、本実施の形態では、層間絶縁層 116 と層間絶縁層 118 の積層構造としているが、開示する発明の一態様はこれに限定されない。1層としても良いし、3層以上の積層構造としても良い。

30

【0241】

例えば、層間絶縁層 118 は、少なくとも 1 nm 以上の膜厚とし、スパッタ法など、層間絶縁層 118 に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。本実施の形態では、層間絶縁層 118 として膜厚 300 nm の酸化珪素膜をスパッタ法を用いて成膜する。成膜時の基板温度は、室温以上 300 °C 以下とすればよく、本実施の形態では 100 °C とする。酸化珪素膜のスパッタ法による成膜は、希ガス (代表的にはアルゴン) 雰囲気下、酸素雰囲気下、または希ガス (代表的にはアルゴン) 及び酸素混合雰囲気下において行うことができる。また、ターゲットとして酸化珪素ターゲットまたは珪素ターゲットを用いることができる。例えば、珪素ターゲットを用いて、酸素、及び酸素雰囲気下でスパッタ法により酸化珪素を形成することができる。低抵抗化した酸化物半導体層上に設けられる層間絶縁層 118 は、水分や、水素イオンや、OH<sup>-</sup> などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、代表的には酸化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などを用いる。さらに、層間絶縁層 118 上に窒化珪素膜、窒化アルミニウム膜などの保護絶縁層を形成してもよい。

40

【0242】

また、層間絶縁層 118 の形成を行う前、スパッタ装置内壁や、ターゲット表面やターゲ

50

ット材料中に残存している水分または水素を除去するためにプリヒート処理を行うと良い。プリヒート処理を終えたら、基板またはスパッタ装置を冷却した後大気にふれることなく層間絶縁層 118 の成膜を行う。この場合のターゲット冷却液は、水ではなく油脂等を用いるとよい。加熱せずに窒素の導入と排気を繰り返しても一定の効果が得られるが、加熱しながら行うとなお良い。

【0243】

また、層間絶縁層 118 の形成後、大気に触れることなく、スパッタ法により窒化珪素膜を積層する構造を形成してもよい。

【0244】

また、層間絶縁層 118 及び層間絶縁層 116 に対して、ゲート電極層 114 に達するコンタクトホールを形成し、ゲート電極層 114 に電氣的に接続し、ゲート電位を与える接続電極を層間絶縁層 118 上に形成してもよい。また、層間絶縁層 116 を形成後にゲート電極層 114 に達するコンタクトホールを形成し、その上にソース電極層またはドレイン電極層と同じ材料で接続電極を形成し、接続電極上に層間絶縁層 118 を形成し、層間絶縁層 118 に接続電極に達するコンタクトホールを形成した後、接続電極と電氣的に接続する電極を形成してゲート電位を与える電極を層間絶縁層 118 上に形成してもよい。

【0245】

なお、上記層間絶縁層 118 は、その表面が平坦になるように形成することが望ましい。表面が平坦になるように層間絶縁層 118 を形成することで、層間絶縁層 118 上に、電極や配線などを好適に形成することができるためである。

【0246】

以上により、第 1 の酸化物半導体層 104 a の結晶領域から結晶成長させた第 2 の酸化物半導体層 106 a を用いたトランジスタ 150 が完成する。

【0247】

上述のような方法でトランジスタ 150 を作製することにより、第 2 の酸化物半導体層 106 a が有する結晶によって、良好な電気特性が実現される。

【0248】

第 1 の加熱処理及び第 2 の加熱処理により、結晶化を行い、n 型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性 (i 型) とし、又は真性型としている。すなわち、不純物を添加して i 型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化された i 型 (真性半導体) 又はそれに近づける。酸化物半導体層を高純度化することにより、トランジスタのしきい値電圧値をプラスとすることができ、所謂ノーマリーオフのトランジスタ 150 を実現できる。

【0249】

また、上述のような方法でトランジスタ 150 を作製した場合、第 1 の酸化物半導体層 104 a 及び第 2 の酸化物半導体層 106 a の水素濃度は  $5 \times 10^{18} / \text{cm}^3$  以下となり、また、トランジスタ 150 のオフ電流は測定限界の  $1 \times 10^{-13} \text{ A}$  以下となる。このように、水素濃度が十分に低減され、酸素が供給されることにより高純度化された第 1 の酸化物半導体層 104 a 及び第 2 の酸化物半導体層 106 a を適用することで、優れた特性のトランジスタ 150 を得ることができる。

【0250】

従来の酸化物半導体は一般に n 型であり、ゲート電圧が 0 V でもソース電極とドレイン電極の間に電流が流れる、所謂ノーマリーオンとなりやすい。電界効果移動度が高くともトランジスタがノーマリーオンであると、回路として制御することが困難である。酸化物半導体が n 型である場合のフェルミ準位 (E<sub>f</sub>) は、バンドギャップ中央に位置する真性フェルミ準位 (E<sub>i</sub>) から離れて、伝導帯寄りに位置している。なお、酸化物半導体において水素の一部はドナーとなり n 型化する一つの要因であることが知られている。

【0251】

そこで酸化物半導体層を i 型とするため、n 型不純物である水素を酸化物半導体から除去

10

20

30

40

50

し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性（*i*型）とし、又は実質的に真性型とする。すなわち、不純物を添加して*i*型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化された*i*型（真性半導体）又はそれに近づけることを特徴としている。そうすることにより、フェルミ準位（*E<sub>f</sub>*）は真性フェルミ準位（*E<sub>i</sub>*）と同じレベルにまですることができる。

【0252】

酸化物半導体層を高純度化することにより、トランジスタのしきい値電圧値をプラスとすることができ、所謂ノーマリーオフのスイッチング素子を実現できる。

【0253】

高純度化するためのプロセスの一つとして、酸化物半導体膜の成膜を行う前、または成膜中、または成膜後に、スパッタ装置内に残存している水分などを除去することが好ましい。スパッタ装置内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブレーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気したスパッタ装置の成膜室は、例えば、水素原子や、水（ $H_2O$ ）など水素原子を含む化合物を含む化合物等が排気されるため、当該成膜室で成膜し酸化物半導体膜に含まれる不純物の濃度を低減できる。さらに、酸化物半導体成膜用ターゲット中の酸化物半導体の相対密度は80%以上、好ましくは95%以上、さらに好ましくは99.9%以上とすることが好ましい。相対密度の高いターゲットを用いると、形成される酸化物半導体膜中の不純物濃度を低減することができる。

【0254】

形成される酸化物半導体膜中に不純物が混入すると、後に行う結晶化のための加熱処理の際、一方向の結晶成長、即ち表面から下方向の結晶成長を阻害する恐れがあるため、酸化物半導体膜中に一切の不純物がない状態とすることが理想的であり、高純度化することは極めて重要である。

【0255】

また、酸化物半導体膜の成膜を行う前に、スパッタ装置内壁や、ターゲット表面やターゲット材料中に残存している水分または水素を除去するためにプレヒート処理を行っても良い。プレヒート処理としては成膜チャンバー内を減圧下で200 ~ 600 に加熱する方法や、加熱しながら窒素や不活性ガスの導入と排気を繰り返す方法等がある。この場合のターゲット冷却液は、水ではなく油脂等を用いるとよい。加熱せずに窒素の導入と排気を繰り返しても一定の効果が得られるが、加熱しながら行うとなお良い。プレヒート処理を終えたら、基板またはスパッタ装置を冷却し、酸化物半導体膜の成膜を行う。

【0256】

また、酸化物半導体膜、又はその上に接して形成する材料膜を成膜する際に用いるスパッタガスも、水素、水、水酸基又は水素化物などの不純物が、濃度数ppm程度（望ましくは、濃度数ppb程度）まで除去された高純度ガスを用いることが好ましい。

【0257】

また、スパッタ法による酸化物半導体膜の成膜中に基板を室温以上基板の歪み点以下に加熱してもよい。

【0258】

また、高純度化するためのプロセスの一つとして、水素及び水分をほとんど含まない雰囲気下（窒素雰囲気、酸素雰囲気、乾燥空気雰囲気（例えば、水分については露点 - 40 以下、好ましくは露点 - 50 以下）など）で第1の加熱処理を行う。この第1の加熱処理は、酸化物半導体層中からH、OHなどを脱離させる脱水化または脱水素化とも呼ぶことができ、不活性雰囲気下で昇温し、途中で切り替え酸素を含む雰囲気下とする加熱処理を行う場合や、酸素雰囲気下で加熱処理を行う場合は、加酸化処理とも呼べる。

【0259】

第1の加熱処理は、電気炉を用いた加熱方法、加熱した気体を用いるGRTA（Gas Rapid Thermal Anneal）法またはランプ光を用いるLRTA（La

10

20

30

40

50

mp Rapid Thermal Anneal)法などの瞬間加熱方法などを用いることができる。また、第1の加熱処理は、450nm以下の光を照射する加熱も同時に行ってもよい。高純度化のための第1の加熱処理を行った酸化半導体層は、第1の加熱処理後の酸化半導体層に対してTDS(Thermal Desorption Spectroscopy)で450nmまで測定を行っても水の2つのピークのうち、少なくとも300nm付近に現れる1つのピークは検出されない程度の加熱処理条件とする。従って、高純度化のための加熱処理が行われた酸化半導体層を用いたトランジスタに対してTDSで450nmまで測定を行っても少なくとも300nm付近に現れる水のピークは検出されない。

#### 【0260】

10

第1の加熱処理は、結晶成長の種となる多結晶層がない状態で結晶成長を行うため、高温で短時間に加熱を行い、表面からの結晶成長のみとなるようにすることが好ましい。また、酸化半導体層の表面が平坦であると、良好な板状の多結晶層を得ることができるため、できるだけ下地部材、例えば絶縁層や、基板の平坦性が高いことが望ましい。平坦性を高くすることにより、下地部材全面に接する多結晶層を形成しやすくなるため、有用である。例えば、市販されているシリコンウェハと同程度の平坦性、例えば、表面粗度が1μm四方の領域におけるAFM測定での高低差が1nm以下、好ましくは0.2nmとする。

#### 【0261】

多結晶層は、酸化半導体中のInの電子雲が互いに重なり合って接続することにより、電気伝導率を大きくする。従って、多結晶層を有するトランジスタは、高い電界効果移動度を実現することができる。

20

#### 【0262】

第1の加熱処理により形成した平板状の多結晶層を種としてさらに結晶成長を行う方法の一つを以下に図14(A)、図14(B)、及び図14(C)を用いて示す。

#### 【0263】

工程順序の概略を説明すると、下地部材上に第1の酸化半導体層を形成した後、高純度化するための第1の加熱処理を行い、高純度化するための第1の加熱処理と同一工程により、第1の酸化半導体層の表面に結晶方位の揃った多結晶層を形成し、その上に第2の酸化半導体層を積層する。さらに結晶化のための第2の加熱処理を行うことにより、第1の酸化半導体層の表面の多結晶層を種として第2の酸化半導体層を結晶化する。

30

#### 【0264】

第1の加熱処理は、結晶成長の種となる結晶層がない状態で表面から結晶成長が行われるのに対して、第2の加熱処理は、種となる平板状の多結晶層があるため、結晶成長が可能な最低温度で長時間に加熱を行うと良好な結晶性を得ることができ、好ましい。第2の加熱処理により行われる結晶方向は、下から上の方向、基板側から表面側の方向(再結晶方向とも呼ぶ)であり、第1の加熱処理での結晶方向と異なっている。また、第1の加熱処理で得られた多結晶層は第2の加熱処理で再び加熱されるため、さらに結晶性が向上する。

#### 【0265】

図14(A)は、下地部材500上に形成された第1の酸化半導体層に対して結晶化のための第1の加熱処理が行われた後の状態を示している。

40

#### 【0266】

また、図14(B)は、第2の酸化半導体層502の成膜直後の断面図である。第2の酸化半導体層502は、スパッタ法で形成され、その金属酸化物ターゲットは、In:Ga:Zn=1:1:1[atom比]の金属酸化物ターゲットや、In:Ga:Zn=1:1:2の金属酸化物ターゲットを用いればよい。

#### 【0267】

また、図14(C)は、第2の加熱処理後の断面図である。第2の加熱処理によって、第1の酸化半導体層の多結晶層(第1の酸化半導体層501)を種として第2の酸化半導

50

体層502の表面に向かって上方に結晶成長し、第2の酸化物結晶層503bが形成される。結晶部材同士は、同一の結晶構造を有する。

【0268】

なお、実際に図14(B)に対応する構造を作製し、断面を撮影したTEM写真が図15(A)である。なお、模式図を図15(B)に示す。なお、TEM写真は、加速電圧を300kVとし、高分解能透過電子顕微鏡(日立製作所製「H9000-NAR」:TEM)で観察した高倍写真(800万倍)である。図15(A)を撮影したサンプルは、ガラス基板上に絶縁層を形成し、その上に5nmの膜厚の第1のIn-Ga-Zn-O膜を形成し、乾燥空気雰囲気下で700、1時間の加熱処理を行ったものである。図15(A)では、第1のIn-Ga-Zn-O膜は第1のIn-Ga-Zn-O膜の表面に対して垂直方向にc軸配向していることと、絶縁層との第1のIn-Ga-Zn-O膜の界面付近も結晶化され、表面に対して垂直方向にc軸配向していることが確認できる。図14(A)に示すように下地部材上に平板状の多結晶を含む第1の酸化物結晶層501が形成される。この平板状の多結晶は、 $\text{InGaZnO}_4$  (In:Ga:Zn:O=1:1:1:4)の結晶である。また、結晶のc軸方向は、深さ方向に一致する。

10

【0269】

また、図15(A)を撮影したサンプルの第1のIn-Ga-Zn-O膜は、スパッタ装置を用い、酸化物半導体成膜用ターゲット(In-Ga-Zn-O系酸化物半導体成膜用ターゲット( $\text{In}_2\text{O}_3$ : $\text{Ga}_2\text{O}_3$ : $\text{ZnO}$ =1:1:2[mol数比]、In:Ga:Zn=1:1:1[atom比]))を用い、基板温度200、成膜速度4nm/minで成膜している。また、このターゲットの材料及び組成に限定されず、例えば、 $\text{In}_2\text{O}_3$ : $\text{Ga}_2\text{O}_3$ : $\text{ZnO}$ =1:1:1[mol数比]のターゲットを用いた場合、 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ の多結晶を得やすい。

20

【0270】

$\text{In}_2\text{Ga}_2\text{ZnO}_7$ の結晶構造はIn、Ga、Znのいずれかを含有し、a軸(a-axis)およびb軸(b-axis)に平行なレイヤーの積層構造として捉えることができる。 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ の結晶の電気伝導は、主としてInによって制御されるため、Inを含有するレイヤーの、a軸およびb軸に平行な方向に関する電気特性は良好である。 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ の結晶は、Inの電子雲が互いに重なり合って接続し、キャリアパスが形成される。

30

【0271】

また、上記ターゲットに代えて、 $\text{In}_2\text{O}_3$ : $\text{Ga}_2\text{O}_3$ : $\text{ZnO}$ =2:1:8[mol数比]の金属酸化物ターゲットを用いてもよい。

【0272】

また、Gaを含まない $\text{In}_2\text{O}_3$ : $\text{ZnO}$ =1:2[mol数比]の金属酸化物ターゲットを用いてもよい。ボトムゲート型のトランジスタとする場合、Gaの酸化物は絶縁物であるため、第1のIn-Ga-Zn-O膜を用いるよりもIn-Zn-O膜を用いることで電界効果移動度を高くすることができる。

【0273】

また、第1の加熱処理で得られた多結晶は第2の加熱処理で再び加熱されるため、さらに結晶性が向上した第3の酸化物結晶層503aとなる。

40

【0274】

また、図14(C)に記載の構造においては、下地部材500上に接して、第3の酸化物結晶層503a、第2の酸化物結晶層503bの順に積層された2層構造と言える。第1の酸化物結晶層501と第2の酸化物半導体層502の材料は、表面に対して垂直方向にc軸配向している多結晶が得られるのであれば、特に限定されず、異なる材料を用いてもよいし、同一主成分の材料を用いてもよい。

【0275】

なお、同一主成分の酸化物半導体材料を用いる場合、図14(C)では点線で示したように、第3の酸化物結晶層503aと第2の酸化物結晶層503bの境界は不明瞭となり、

50

単層構造とみなせるようになる。

【0276】

こうして、第3の酸化物結晶層503aと第2の酸化物結晶層503bの積層からなる多結晶層は、2回の加熱処理に分けて結晶成長させることができる。

【0277】

なお、図14(A)において、少なくとも第1の酸化物半導体層の表面に形成される、比較的結晶方位の揃った多結晶層は、表面から深さ方向に結晶成長するため、下地部材の影響を受けることなく形成することができる。

【0278】

実際に、第2のIn-Ga-Zn-O膜の成膜後に窒素雰囲気下で650、6分の加熱処理を行い、断面を撮影したTEM写真が図16(A)である。なお、模式図を図16(B)に示す。図16(A)では、第2のIn-Ga-Zn-O膜の全体が結晶化している様子が確認できる。また、第2のIn-Ga-Zn-O膜の結晶は第2のIn-Ga-Zn-O膜の表面に対して垂直方向にc軸配向していることが確認できる。また、第2の熱処理後も絶縁層との第1のIn-Ga-Zn-O膜の界面付近は結晶化されていないことが確認できる。

10

【0279】

第1の酸化物半導体層、例えば、In-Ga-Zn-O膜の表面に、比較的結晶方位の揃った結晶層が形成されるメカニズムを説明する。加熱処理により、In-Ga-Zn-O膜中に含まれる亜鉛が拡散し、表面近傍に集まり、結晶成長の種となる。結晶成長は、横方向(表面に平行な方向)の結晶成長のほうが、深さ方向(表面に垂直な方向)の結晶成長よりも強いいため、平板状の多結晶層が形成される。これは、450までのTDS測定において、InやGaは検出されないのに対して、Znは真空加熱条件下、特に300付近でピークが見られることから推察される。なお、TDSの測定は真空中で行われ、亜鉛は200付近から検出されていることが確認できている。

20

【0280】

また、比較例として、50nmの膜厚のIn-Ga-Zn-O膜を形成した後、700、1時間の加熱を行ったサンプルの断面を撮影したTEM写真が図17(A)である。なお、模式図を図17(B)に示す。図17(A)に係るTEM写真は、加速電圧を300kVとし、高分解能透過電子顕微鏡(日立製作所製「H9000-NAR」:TEM)で観察した高倍写真(200万倍)である。図17(A)から、In-Ga-Zn-O膜の表面から約5nm程度が結晶化し、In-Ga-Zn-O膜の内部には多くの非晶質部分と、配向の揃っていない複数の結晶がランダムに存在している様子が確認できる。このことから、膜厚を50nmと厚く成膜した後に650よりも高い700、6分よりも長い1時間の加熱処理を1回行って、厚い膜厚全体を高い配向性を有する結晶層にすることは困難であると言える。

30

【0281】

これらの実験結果から、2回に分けて成膜を行い、結晶成長の種となる多結晶層を形成した後、再度成膜した後に結晶成長させることで、厚い多結晶層を形成することができる。本明細書で開示する方法が極めて有用であることがわかる。2回に分けて成膜を行い、2回の熱処理を行うことで初めて高い配向性を有する結晶層、即ち酸化物半導体層の表面に対して垂直方向にc軸配向をしている多結晶層を厚く得ることができる。

40

【0282】

また、金属酸化物、代表的にはIn-Ga-Zn-O膜を用いるデバイスは、単結晶Siを用いるデバイスや、SiCを用いるデバイスや、GaNを用いるデバイスとは全く異なっている。

【0283】

ワイドギャップ半導体としてSiC(3.26eV)、GaN(3.39eV)が知られている。しかしながら、SiCやGaNは高価な材料である。また、SiCは、低抵抗領域を選択的に形成するため、リンやアルミニウムのドーピングを行った後に活性化するた

50

めの温度が1700 以上必要とされている。また、GaNはエピ成長させるために1200 以上の加熱を長時間行うエピ成長プロセスを有している。即ち、SiCやGaNは、1000 以上の処理温度を必要としており、ガラス基板上での薄膜化は実質的に不可能である。

【0284】

また、SiCやGaNは単結晶のみであり、PN接合での制御を求められ、より完全な単結晶であることを必要としている。したがって、製造工程で意図しない微量の不純物が混入することによって、それがドナーやアクセプタとなるため、キャリア密度の下限には限界がある。一方、金属酸化物は、アモルファス、多結晶、または単結晶の全ての結晶構造を利用することができる。なぜならPN接合の制御を用いることなく、 $\chi_{MS}$  対  $\chi_{OS} + 1/2 E_g^{OS}$ 、 $\chi_{MD}$  対  $\chi_{OS} + 1/2 E_g^{OS}$  と、ソース及びドレインの仕事関数 ( $\chi_{MS}$  及び  $\chi_{MD}$ ) と、金属酸化物の電子親和力 ( $\chi_{OS}$ ) とエネルギーバンド幅 ( $E_g^{OS}$ ) との物性を利用してPN接合の制御と等価のバンド制御を行っているためである。これらは、金属酸化物の特徴の一つである。

10

【0285】

金属酸化物、代表的にはIn-Ga-Zn-O膜のバンドギャップも単結晶シリコンの約3倍広く、SiCに比べ製造コストが低くできるので安価な材料である。

【0286】

In-Ga-Zn-Oのバンドギャップは、3.05 eVであり、この値を元に真性キャリア密度を計算する。固体中の電子のエネルギー分布  $f(E)$  は次の式で示されるフェルミ・ディラック統計に従うことが知られている。

20

【0287】

【数2】

$$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)}$$

【0288】

キャリア密度が著しく高くない(縮退していない)普通の半導体では、次の関係式が成立する。

30

【0289】

【数3】

$$|E - E_F| > kT$$

【0290】

従って、(1)式のフェルミ・ディラック分布は次の式で示されるボルツマン分布の式に近似される。

【0291】

40

【数4】

$$f(E) = \exp\left[-\frac{E - E_F}{kT}\right]$$

【0292】

(3)式を使って半導体の真性キャリア密度 ( $n_i$ ) を計算すると以下の式が得られる。

【0293】

【数5】

$$n_i = \sqrt{N_C N_V} \exp\left(-\frac{E_g}{2kT}\right)$$

【0294】

そして、(4)式に、SiとIn-Ga-Zn-Oの実効状態密度( $N_C$ 、 $N_V$ )、バンドギャップ( $E_g$ )の値を代入し、真性キャリア密度を計算した。その結果を表1に示す。

【0295】

10

【表1】

	Si	IGZO
$N_C$ (300K) [ $\text{cm}^{-3}$ ]	$2.8 \times 10^{19}$	$5.0 \times 10^{18}$
$N_V$ (300K) [ $\text{cm}^{-3}$ ]	$1.04 \times 10^{19}$	$5.0 \times 10^{18}$
$E_g$ (300K) [eV]	1.08	3.05
$n_i$ (300K) [ $\text{cm}^{-3}$ ]	$1.45 \times 10^{10}$	$1.2 \times 10^{-7}$

【0296】

In-Ga-Zn-Oは、Siに比べて極端に真性キャリア密度が少ないことがわかる。IGZOのバンドギャップとして3.05 eVを選んだ場合、SiとIn-Ga-Zn-Oでは、真性キャリア密度におよそフェルミ・ディラックの分布則が正しいと仮定して、前者は後者よりキャリア密度が約 $10^{17}$ 倍大きいと言える。

20

【0297】

また、酸化物半導体は室温から400の加熱温度によるスパッタリング法で薄膜の形成が可能であり、プロセス最高温度は850未満、代表的には450以上700以下とすることができ、プロセス最高温度をガラスの歪み点以下とする場合には、大面積のガラス基板上に形成することも可能である。従って、工業化にはプロセス最高温度が850未満、代表的には450以上700以下でバンドギャップの広い金属酸化物を作製できることが重要である。

30

【0298】

また、シリコン集積回路の三次元化をするに当たっても、酸化物半導体の処理温度では下側(シリコン側)の接合を壊す温度(1050)未満であるので、シリコン集積回路との三次元集積回路への適用も可能である。

【0299】

以上のように、開示する発明によって優れた特性を有する新たな構造の半導体装置が実現される。

【0300】

変形例

次に、図1乃至図3において示した半導体装置の変形例について、図4乃至図6を参照して説明する。なお、図4乃至図6に示す半導体装置の構成要素の多くは、図1乃至図3において示した半導体装置と共通であるため、ここでは、相違点についてのみ説明する。

40

【0301】

図4(A)に示すトランジスタ150は、凹部(溝部)を有する酸化物半導体層106aを備える。なお、当該凹部は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bを形成する際のエッチングによって形成されるものである。このため、凹部は、ゲート電極層114と重畳する領域に形成されることになる。当該凹部により、チャネル形成領域に係る半導体層の厚みを小さくすることが可能であり、短チャネル効果の抑制に寄与する。

【0302】

50

図4(B)に示すトランジスタ150は、高純度結晶領域110を有する酸化物半導体層106aを備える。なお、当該高純度結晶領域110は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bを形成した後に第3の熱処理を行うことによって形成されるものである。このため、当該高純度結晶領域110は、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域に形成されることになる。ここで、高純度結晶領域110は、第2の酸化物半導体層106aの他の領域より結晶性が高められた領域となっている。当該高純度結晶領域110により、第2の酸化物半導体層106aに与えられる電気的な異方性を向上させることができ、半導体装置の電気特性をより向上させることができる。

10

**【0303】**

図4(C)に示すトランジスタ150は、凹部(溝部)を有する酸化物半導体層106aを備えると共に、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域に高純度結晶領域110を有する。すなわち、図4(A)に係るトランジスタ150の特徴と、図4(B)に係るトランジスタ150の特徴とを併せ持つものである。当該構成に起因する効果も、図4(A)、および図4(B)の場合と同様である。

**【0304】**

図5(A)に示すトランジスタ150は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの上に、これらと略同一形状の絶縁層109a、および、絶縁層109bを有する。この場合には、ソース電極層またはドレイン電極層と、ゲート電極層とによる容量(いわゆるゲート容量)を低減することができるというメリットがある。なお、本明細書等において「略同一」の表現は、厳密に同一であることを要しない趣旨で用いるものであり、同一と見なすことができる範囲が含まれる。例えば、一のエッチング処理によって形成される場合の差異は許容される。また、厚さまで同一であることは要しない。

20

**【0305】**

図5(B)に示すトランジスタ150は、凹部(溝部)を有する酸化物半導体層106aを備えると共に、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの上に、これらと略同一形状の絶縁層109a、および、絶縁層109bを有する。すなわち、図4(A)に係るトランジスタ150の特徴と、図5(A)に係るトランジスタ150の特徴とを併せ持つものである。当該構成に起因する効果も、図4(A)、および図5(A)の場合と同様である。

30

**【0306】**

図5(C)に示すトランジスタ150は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域に高純度結晶領域110を有すると共に、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの上に、これらと略同一形状の絶縁層109a、および、絶縁層109bを有する。すなわち、図4(B)に係るトランジスタ150の特徴と、図5(A)に係るトランジスタ150の特徴とを併せ持つものである。当該構成に起因する効果も、図4(B)、および図5(A)の場合と同様である。

40

**【0307】**

図6(A)に示すトランジスタ150は、単層構造のソース電極層またはドレイン電極層108a、ソース電極層またはドレイン電極層108bを有する。具体的には、例えば、チタン層の単層構造を採用することができる。ソース電極層またはドレイン電極層を単層構造とする場合、積層構造とする場合と比較して、良好なテーパー形状を形成するエッチングを実現することができる。

**【0308】**

図6(B)に示すトランジスタ150では、ソース電極層またはドレイン電極層108a

50

、および、ソース電極層またはドレイン電極層 108b の酸化物半導体層 106a と接する部分に、酸素を引き抜く効果の低い材料（酸素との親和性が低い材料）でなる導電層 107a、および導電層 107b を有する。このような酸素引き抜きの効果が低い導電層を有することで、酸素の引き抜きによる酸化物半導体層の n 型化を防ぎ、酸化物半導体層の不均一な n 型化などに起因するトランジスタ特性への悪影響を抑制することができる。

【0309】

なお、図 6 (B) では、2 層構造のソース電極層またはドレイン電極層 108a、および、ソース電極層またはドレイン電極層 108b を採用しているが、開示する発明の一態様はこれに限定されない。酸素を引き抜く効果の低い材料でなる導電層の単層構造としても良いし、3 層以上の積層構造としても良い。単層構造とする場合には、例えば、窒化チタン膜の単層構造を適用することができる。積層構造とする場合には、例えば、窒化チタン膜とチタン膜の 2 層構造などを採用することができる。

10

【0310】

図 28 (A) に示すトランジスタ 150 は、下部に非晶質が残存した第 1 の酸化物半導体層 104a を有する。ここで、図 28 (A) の第 1 の酸化物半導体層 104a を含む領域を拡大した様子を、図 28 (B) に示す。図 28 (B) に示すように、第 1 の酸化物半導体層 104a は、下部の非晶質領域 104aa および上部の結晶領域 104ab で構成されている点特徴的である。このように、トランジスタ 150 のチャネル形成領域として機能する結晶領域の下部に非晶質領域を残存させることで、結晶領域を流れるキャリアが絶縁層 102 との界面の影響を受けずに済むようになるため好適である。

20

【0311】

図 29 は、半導体装置の構成の一例を示す断面図である。図 29 に示される半導体装置は、下部に酸化物半導体以外の材料（例えば、シリコン）を用いたトランジスタ 250 を有し、上部に酸化物半導体を用いたトランジスタ 150 を有するものである。酸化物半導体を用いたトランジスタ 150 は、図 1 (A) に示したトランジスタ 150 である。なお、トランジスタ 250 およびトランジスタ 150 は、いずれも n 型トランジスタとして説明するが、p 型トランジスタを採用しても良い。特に、トランジスタ 250 は、p 型とすることが容易である。

【0312】

トランジスタ 250 は、半導体材料を含む基板 200 に設けられたチャネル形成領域 216 と、チャネル形成領域 216 を挟むように設けられた不純物領域 214 および高濃度不純物領域 220（これらをあわせて単に不純物領域とも呼ぶ）と、チャネル形成領域 216 上に設けられたゲート絶縁層 208a と、ゲート絶縁層 208a 上に設けられたゲート電極層 210a と、不純物領域 214 と電氣的に接続するソース電極層またはドレイン電極層 230a、および、ソース電極層またはドレイン電極層 230b を有する（図 29 参照）。

30

【0313】

ここで、ゲート電極層 210a の側面にはサイドウォール絶縁層 218 が設けられている。また、基板 200 の、平面で見てサイドウォール絶縁層 218 と重ならない領域には、高濃度不純物領域 220 を有し、高濃度不純物領域 220 と接する金属化合物領域 224 を有する。また、基板 200 上にはトランジスタ 250 を囲むように素子分離絶縁層 206 が設けられており、トランジスタ 250 を覆うように、層間絶縁層 226 および層間絶縁層 228 が設けられている。ソース電極層またはドレイン電極層 230a、ソース電極層またはドレイン電極層 230b は、層間絶縁層 226、層間絶縁層 228、および絶縁層 234 に形成された開口を通じて、金属化合物領域 224 と電氣的に接続されている。つまり、ソース電極層またはドレイン電極層 230a、ソース電極層またはドレイン電極層 230b は、金属化合物領域 224 を介して高濃度不純物領域 220 および不純物領域 214 と電氣的に接続されている。

40

【0314】

トランジスタ 150 は、絶縁層 102 上に設けられた酸化物半導体層 106a と、酸化物

50

半導体層 106a 上に設けられ、酸化物半導体層 106a と電氣的に接続されているソース電極層またはドレイン電極層 108a、ソース電極層またはドレイン電極層 108b と、酸化物半導体層 106a、ソース電極層またはドレイン電極層 108a、およびソース電極層またはドレイン電極層 108b を覆うように設けられたゲート絶縁層 112 と、ゲート絶縁層 112 上の、酸化物半導体層 106a と重畳する領域に設けられたゲート電極層 114 と、を有する (図 29 参照)。

【0315】

また、トランジスタ 150 上には、層間絶縁層 116 および層間絶縁層 118 が設けられている。ここで、ゲート絶縁層 112、層間絶縁層 116、および層間絶縁層 118 には、ソース電極層またはドレイン電極層 108a、ソース電極層またはドレイン電極層 108b にまで達する開口が設けられており、当該開口を通じて、電極 254d、電極 254e が、それぞれ、ソース電極層またはドレイン電極層 108a、ソース電極層またはドレイン電極層 108b に接して形成されている。また、電極 254d、電極 254e と同様に、ゲート絶縁層 112、層間絶縁層 116、および層間絶縁層 118 に設けられた開口を通じて、電極 236a、電極 236b、電極 236c に接する電極 254a、電極 254b、電極 254c が形成されている。

【0316】

ここで、酸化物半導体層 106a は水素などの不純物が十分に除去され、酸素が供給されることにより高純度化されたものであることが望ましい。具体的には、酸化物半導体層 106a の水素濃度は  $5 \times 10^{19} / \text{cm}^3$  以下、望ましくは  $5 \times 10^{18} / \text{cm}^3$  以下、より望ましくは  $5 \times 10^{17} / \text{cm}^3$  以下とする。なお、水素濃度が十分に低減され、酸素が供給されることにより高純度化された酸化物半導体層 106a では、一般的なシリコンウエハ (リンやボロンなどの不純物元素が微量に添加されたシリコンウエハ) におけるキャリア密度 ( $1 \times 10^{14} / \text{cm}^3$  程度) と比較して、十分に小さいキャリア密度の値 (例えば、 $1 \times 10^{12} / \text{cm}^3$  未満、望ましくは、 $1.45 \times 10^{10} / \text{cm}^3$  以下) をとる。このように、i 型化または実質的に i 型化された酸化物半導体を用いることで、極めて優れたオフ電流特性のトランジスタ 150 を得ることができる。例えば、ドレイン電圧  $V_d$  が +1V または +10V の場合であって、ゲート電圧  $V_g$  が -5V から -20V の範囲では、オフ電流は  $1 \times 10^{-13}$  A 以下である。このように、水素濃度が十分に低減されて高純度化された酸化物半導体層 106a を適用し、トランジスタ 150 のオフ電流を低減することにより、新たな構成の半導体装置を実現することができる。なお、上述の酸化物半導体層 106a 中の水素濃度は、二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectroscopy) で測定したものである。

【0317】

なお、酸化物半導体層を構成する酸化物半導体は、非単結晶構造であれば特に限定されない。例えば、非晶質構造、微結晶 (マイクロクリスタル、ナノクリスタルなど) 構造、多結晶構造、非晶質中に微結晶や多結晶が含まれる構造、非晶質構造の表面に微結晶や多結晶が形成された構造など、各種構造を適用することができる。

【0318】

また、層間絶縁層 118 上には絶縁層 256 が設けられており、当該絶縁層 256 に埋め込まれるように、電極 258a、電極 258b、電極 258c、電極 258d が設けられている。ここで、電極 258a は電極 254a と接しており、電極 258b は電極 254b と接しており、電極 258c は電極 254c および電極 254d と接しており、電極 258d は電極 254e と接している。また、電極 258a、電極 258b、電極 258c、および電極 258d の一部に銅を含む材料を用いることが好ましい。電極 258a、電極 258b、電極 258c、および電極 258d の一部に銅を含む材料を用いることで、導電性を向上させることができる。

【0319】

つまり、トランジスタ 150 のソース電極層またはドレイン電極層 108a は、電極 230c、電極 236c、電極 254c、電極 258c、電極 254d を介して、他の要素 (

酸化物半導体以外の材料を用いたトランジスタなど)と電氣的に接続されている(図29参照)。さらに、トランジスタ150のソース電極層またはドレイン電極層108bは、電極254e、電極258dを介して、他の要素に電氣的に接続されている。なお、接続に係る電極(電極230c、電極236c、電極254c、電極258c、電極254d等)の構成は、上記に限定されず、適宜追加、省略等が可能である。

#### 【0320】

上記では、代表的な接続関係に係るひとつの例を示したが、開示する発明の一態様はこれに限定されない。例えば、トランジスタ250のゲート電極層210aと、トランジスタ150のソース電極層またはドレイン電極層108aとが電氣的に接続されていても良い。

10

#### 【0321】

上述のように、開示する発明の一態様は、様々な態様に変形して用いることが可能である。また、変形例も上述の例に限られない。例えば、図4(A)、図4(B)、図4(C)、図5(A)、図5(B)、図5(C)、図6(A)、図6(B)、図28、図29を適宜組み合わせ、別の変形例として用いることも可能である。もちろん、明細書等に記載の範囲において、変更・省略等を加えることも自由である。

#### 【0322】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

#### 【0323】

(実施の形態2)

本実施の形態では、先の実施の形態に係る半導体装置とは異なる構成の半導体装置およびその作製方法について、図7乃至図12を参照して説明する。なお、本実施の形態に示す構成は、先の実施の形態において示す構成と多くの点で共通するから、以下では主として相違点についてのみ説明する。

20

#### 【0324】

半導体装置の構成

図7は、半導体装置の構成の一例であるトランジスタ150を示す断面図である。

#### 【0325】

図1に示す構成との相違は第1の酸化物半導体層104aの下方に、ゲート電極層101aを有する点にある。すなわち、図7に示すトランジスタ150は、基板100上のゲート電極層101aと、ゲート電極層101aを覆う絶縁層102と、絶縁層102上の第1の酸化物半導体層104aと、第1の酸化物半導体層104a上に設けられた第2の酸化物半導体層106aと、第2の酸化物半導体層106aと電氣的に接続する、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bと、第2の酸化物半導体層106a、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bを覆うゲート絶縁層112と、ゲート絶縁層112上のゲート電極層114と、を有する(図7(A)および図7(B)参照)。ここで、絶縁層102はゲート絶縁層としても機能する。

30

#### 【0326】

また、トランジスタ150上には、層間絶縁層116および層間絶縁層118が設けられている。なお、層間絶縁層116および層間絶縁層118は必須の構成要素ではないから、適宜省略等しても構わない。

40

#### 【0327】

実施の形態1で示したように、第1の酸化物半導体層104aは、表面を含む領域に結晶領域を有し、第2の酸化物半導体層106aは、第1の酸化物半導体層104aの結晶領域から結晶成長させて形成される。

#### 【0328】

図7(A)及び図7(B)に示すゲート電極層101aは、いわゆるバックゲートとして機能させることができる。バックゲートの電位は、固定電位、例えば0Vや、接地電位と

50

することができ、実施者が適宜決定すればよい。また、酸化物半導体層の上下にゲート電極を設けることによって、薄膜トランジスタの信頼性を調べるためのバイアス・熱ストレス試験（以下、BT試験という）において、BT試験前後における薄膜トランジスタのしきい値電圧の変化量を低減することができる。即ち、酸化物半導体層の上下にゲート電極を設けることによって、信頼性を向上することができる。また、バックゲートに加えるゲート電圧を制御することによって、しきい値電圧を制御することができる。また、しきい値電圧を正としてエンハンスメント型トランジスタとして機能させることができる。また、しきい値電圧を負としてデプレッション型トランジスタとして機能させることもできる。例えば、エンハンスメント型トランジスタとデプレッション型トランジスタを組み合わせ、インバータ回路（以下、EDMOS回路という）を構成し、駆動回路に用いることができる。駆動回路は、論理回路部と、スイッチ部またはバッファ部を少なくとも有する。論理回路部は上記EDMOS回路を含む回路構成とする。

10

## 【0329】

なお、酸化物半導体層のうち、絶縁層102の凹凸と重なる領域は結晶粒界があり、多結晶体となる。また、酸化物半導体層のうち、チャンネル形成領域となる領域は、少なくとも平坦面を有し、第1の酸化物半導体層と第2の酸化物半導体層が同じC軸配向をしている多結晶体である。なお、第2の酸化物半導体層表面の高低差は、ゲート電極層と重畳する領域（チャンネル形成領域）において、1nm以下（好ましくは0.2nm以下）であることが好ましい。

## 【0330】

各構成要素の詳細については、先の実施の形態を参酌することができるため省略する。

20

## 【0331】

図7に示す構成のように、高純度化された、第1の酸化物半導体層104aの結晶領域から結晶成長させた第2の酸化物半導体層106aを用いることで、良好な電気特性を有する半導体装置を実現することができる。

## 【0332】

また、第1の酸化物半導体層104aと第2の酸化物半導体層106aの材料を同じ物とした場合（いわゆるホモ・エピ成長の場合）、第1の酸化物半導体層104aと第2の酸化物半導体層106aの境界が判別できなくなり、第1の酸化物半導体層104aと第2の酸化物半導体層106aを同一の層と見なせることもある（図7（A）参照）。

30

## 【0333】

もちろん、第1の酸化物半導体層104aと第2の酸化物半導体層106aの材料を異なるものとしても良い（図7（B）参照）。第1の酸化物半導体層104aと第2の酸化物半導体層106aの材料を異なるものとする場合（いわゆるヘテロ・エピ成長の場合）には、例えば、第1の酸化物半導体層104aに二元系金属酸化物であるIn-Zn-Oを用い、第2の酸化物半導体層106aに三元系金属酸化物であるIn-Ga-Zn-Oを用いる構成などを採用することができる。

## 【0334】

また、第2の酸化物半導体層106aは、比較的安定であるため、第2の酸化物半導体層106aへの不純物（例えば水分など）の侵入を抑制することが可能である。このため、第2の酸化物半導体層106aの信頼性を向上させることができる。

40

## 【0335】

さらに、いわゆるバックゲートであるゲート電極層101aを有することにより、トランジスタ150の電気的特性を調節することが容易になる。なお、ゲート電極層101aには、ゲート電極層114と同様の電位を与えても良いし、ゲート電極層114とは異なる電位を与えても良い。また、フローティングとしても良い。

## 【0336】

## 半導体装置の作製方法

次に、半導体装置の構成の一例であるトランジスタ150の作製方法について図8乃至図10を参照して説明する。

50

## 【0337】

はじめに、基板100上に導電層101を形成する(図8(A)参照)。基板100の詳細については、先の実施の形態を参照することができるから省略する。

## 【0338】

導電層101は、スパッタ法をはじめとするPVD法や、プラズマCVD法などのCVD法を用いて形成することができる。また、導電層101は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素や、上述した元素を成分とする合金等を用いて形成することができる。マンガ、マグネシウム、ジルコニウム、ベリリウム、トリウムのいずれか一または複数を含む材料を用いてもよい。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた元素を一または複数含有させた材料を用いてもよい。

10

## 【0339】

また、導電層101は、導電性の金属酸化物を用いて形成しても良い。導電性の金属酸化物としては酸化インジウム( $In_2O_3$ )、酸化スズ( $SnO_2$ )、酸化亜鉛( $ZnO$ )、酸化インジウム酸化スズ合金( $In_2O_3-SnO_2$ 、ITOと略記する場合がある)、酸化インジウム酸化亜鉛合金( $In_2O_3-ZnO$ )、または、これらの金属酸化物材料にシリコン若しくは酸化シリコンを含有させたものを用いることができる。

## 【0340】

導電層101は、単層構造であっても良いし、2層以上の積層構造としてもよい。なお、開示する発明の一態様では、導電層101の形成後に、比較的高い温度で熱処理が行われるから、導電層101は耐熱性の高い材料を用いて形成することが望ましい。耐熱性の高い材料としては、例えば、チタンやタンタル、タングステン、モリブデンなどがある。不純物元素を添加することにより導電性を高めたポリシリコンなどを用いることもできる。

20

## 【0341】

次に、導電層101を選択的にエッチングして、ゲート電極層101aを形成し、当該ゲート電極層101aを覆う絶縁層102を形成する(図8(B)参照)。

## 【0342】

エッチングに用いるマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いるのが好適である。特に、チャンネル長(L)が25nm未満の露光を行う場合には、数nm~数10nmと極めて波長が短い超紫外線(Extreme Ultraviolet)を用いてマスク形成の露光を行うのが好適である。超紫外線による露光は、解像度が高く焦点深度も大きいいため、微細化には適している。

30

## 【0343】

ゲート電極層101aはいわゆるバックゲートである。ゲート電極層101aを有することで、酸化物半導体層106a中の電界を制御することが可能であり、これによって、トランジスタ150の電気的特性を制御することができる。なお、ゲート電極層101aは、他の配線や電極などと電氣的に接続されて何らかの電位が与えられても良いし、絶縁されてフローティング状態であっても良い。

## 【0344】

なお、「ゲート電極」は通常、電位を意図的に制御することができるものをいうが、本明細書等においては、電位の制御を意図的に行わない場合についても「ゲート電極」の称呼を用いる。例えば、上述のように、絶縁され、フローティング状態にある導電層についても「ゲート電極層」と呼ぶことがある。

40

## 【0345】

絶縁層102は下地として機能すると共に、ゲート絶縁層として機能する。絶縁層102は、CVD法やスパッタリング法等を用いて形成することができる。また、絶縁層102は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどを含むように形成するのが好適である。なお、絶縁層102は、単層構造としても良いし、積層構造としても良い。絶縁層102の厚さは特に限定されないが、例えば、10nm以上500nm以下とすることができる。

50

## 【0346】

なお、絶縁層102に水素や水などが含まれると、水素の酸化物半導体層への侵入や、水素による酸化物半導体層中の酸素の引き抜きなどが生じ、トランジスタの特性が悪化するおそれがある。よって、絶縁層102は、できるだけ水素や水を含まないように形成することが望ましい。

## 【0347】

例えば、スパッタリング法などを用いる場合には、処理室内の残留水分を除去した状態で絶縁層102を形成することが望ましい。また、処理室内の残留水分を除去するためには、クライオポンプ、イオンポンプ、チタンサブレーションポンプなどの、吸着型の真空ポンプを用いることが望ましい。ターボポンプにコールドトラップを加えたものを用いてもよい。クライオポンプなどを用いて排気した処理室は、水素や水などが十分に除去されているため、絶縁層102に含まれる不純物の濃度を低減することができる。

10

## 【0348】

また、絶縁層102を形成する際には、水素や水などの不純物が、濃度ppm程度（望ましくは、濃度ppb程度）にまで低減された高純度ガスを用いることが望ましい。

## 【0349】

なお、絶縁層102に対しては、ゲート絶縁層112と同様、高い品質が要求される。このため、絶縁層102は、ゲート絶縁層112に準ずる方法で形成するのが望ましい。詳細については、先の実施の形態を参酌できるため省略する。

## 【0350】

次に、絶縁層102上に第1の酸化物半導体層104を成膜し、第1の熱処理によって少なくとも第1の酸化物半導体層の表面を含む領域を結晶化させて、第1の酸化物半導体層104を形成する（図8（C）参照）。第1の酸化物半導体層の成膜方法、第1の熱処理の条件及び第1の酸化物半導体層104の詳細については、先の実施の形態を参酌することができる。

20

## 【0351】

なお、第1の酸化物半導体層104のうち、ゲート絶縁層の凹凸と重なる領域は結晶粒界があり、多結晶体となる。また、第1の酸化物半導体層104のうち、チャネル形成領域となる領域は、少なくとも平坦面を有し、第1の酸化物半導体層と第2の酸化物半導体層が同じC軸配向をしている多結晶体である。

30

## 【0352】

次に、少なくとも表面を含む領域に結晶領域を有する第1の酸化物半導体層104上に第2の酸化物半導体層を成膜し、第2の熱処理により、第1の酸化物半導体層104の結晶領域を種として結晶成長させて、第2の酸化物半導体層106を形成する（図8（D）参照）。第2の酸化物半導体層の成膜方法、第2の熱処理の条件及び第2の酸化物半導体層106の詳細については、先の実施の形態を参酌することができる。

## 【0353】

次に、マスクを用いたエッチングなどの方法によって第1の酸化物半導体層104及び第2の酸化物半導体層106を加工して、島状の、第1の酸化物半導体層104a及び第2の酸化物半導体層106aを形成する（図9（A）参照）。ここで、第1の酸化物半導体層104a及び第2の酸化物半導体層106aは、ゲート電極層101aと重畳する領域に形成する点に留意する必要がある。詳細については、先の実施の形態を参酌できる。

40

## 【0354】

次に、第2の酸化物半導体層106aに接するように導電層108を形成する（図9（B）参照）。そして、導電層108を選択的にエッチングして、ソース電極層またはドレイン電極層108a、ソース電極層またはドレイン電極層108bを形成する（図9（C）参照）。導電層108、ソース電極層またはドレイン電極層108a、ソース電極層またはドレイン電極層108b、エッチング工程、その他の詳細についても、先の実施の形態を参酌することができる。

## 【0355】

50

また、図9(C)に示すように、ゲート電極層101aは、ソース電極層またはドレイン電極層108a(または、ソース電極層またはドレイン電極層108b)と重なる領域を有することも特徴の一つである。ソース電極層またはドレイン電極層108aの端部と、絶縁層102の段差、即ち断面図において、ゲート絶縁層の平坦面からテーパ面となる変化点との間の領域(ここでは図9(C)中で示した $L_{ov}$ 領域)を有している。 $L_{ov}$ 領域は、ゲート電極層の端部の凹凸で生じる結晶粒界に、キャリアが流れないようにするために重要である。

#### 【0356】

次に、先の実施の形態と同様に、第2の酸化物半導体層106aに熱処理(第3の熱処理)を行ってもよい。当該第3の熱処理によって、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域には、高純度結晶領域が形成される。なお、上記高純度結晶領域の範囲は、第2の酸化物半導体層106aを構成する材料や、熱処理の条件などによって様々に変化する。例えば、第2の酸化物半導体層106aの下部界面にまで高純度結晶領域を形成することも可能である。第3の熱処理、その他の詳細については、先の実施の形態を参照することができる。

10

#### 【0357】

次に、大気に触れさせることなく、第2の酸化物半導体層106aの一部に接するゲート絶縁層112を形成する(図10(A)参照)。その後、ゲート絶縁層112上の第1の酸化物半導体層104a及び第2の酸化物半導体層106aと重畳する領域にゲート電極層114を形成する(図10(B)参照)。そして、ゲート絶縁層112およびゲート電極層114上に、層間絶縁層116および層間絶縁層118を形成する(図10(C)参照)。上記工程の詳細についても、先の実施の形態を参照できる。

20

#### 【0358】

本実施の形態で示す方法により、第1の酸化物半導体層104aの結晶領域から結晶成長させた第2の酸化物半導体層106aを形成することができるため、良好な電気特性の半導体装置を実現することができる。

#### 【0359】

また、本実施の形態に示す方法により、第1の酸化物半導体層104a及び第2の酸化物半導体層106aの水素濃度は $5 \times 10^{19} / \text{cm}^3$ 以下となり、また、トランジスタのオフ電流は $1 \times 10^{-13} \text{ A}$ 以下となる。このように、水素濃度が十分に低減され、酸素が供給されることにより高純度化された第1の酸化物半導体層104a及び第2の酸化物半導体層106aを用いることで、優れた特性の半導体装置を実現することができる。

30

#### 【0360】

さらに、いわゆるバックゲートであるゲート電極層を有することにより、半導体装置の電気的特性を調節することが容易になる。

#### 【0361】

以上のように、開示する発明によって優れた特性を有する新たな構造の半導体装置が実現される。

#### 【0362】

##### 変形例

次に、図7乃至図10において示した半導体装置の変形例について、図11乃至図13を参照して説明する。なお、図11乃至図13に示す半導体装置の構成要素の多くは、図7乃至図10において示した半導体装置と共通であるため、ここでは、相違点についてのみ説明する。

#### 【0363】

図11(A)に示すトランジスタ150は、凹部(溝部)を有する酸化物半導体層106aを備える。なお、当該凹部は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bを形成する際のエッチングによって形成されるものである。このため、凹部は、ゲート電極層114と重畳する領域に形成されること

40

50

になる。当該凹部により、チャンネル形成領域に係る半導体層の厚みを小さくすることが可能であり、短チャンネル効果の抑制に寄与する。

【0364】

図11(B)に示すトランジスタ150は、高純度結晶領域110を有する酸化物半導体層106aを備える。なお、当該高純度結晶領域110は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bを形成した後に第3の熱処理を行うことによって形成されるものである。このため、当該高純度結晶領域110は、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域に形成されることになる。ここで、高純度結晶領域は、第2の酸化物半導体層106aの他の領域より結晶性が高められた領域とな

10

【0365】

図11(C)に示すトランジスタ150は、凹部(溝部)を有する酸化物半導体層106aを備えると共に、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域に高純度結晶領域110を有する。すなわち、図11(A)に係るトランジスタ150の特徴と、図11(B)に係るトランジスタ150の特徴とを併せ持つものである。当該構成に起因する効果も、図11(A)、および図11(B)の場合と同様である。

20

【0366】

図12(A)に示すトランジスタ150は、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの上に、これらと略同一形状の絶縁層109a、および、絶縁層109bを有する。この場合には、ソース電極層またはドレイン電極層と、ゲート電極層とによる容量(いわゆるゲート容量)を低減することができるというメリットがある。なお、本明細書等において「略同一」の表現は、厳密に同一であることを要しない趣旨で用いるものであり、同一と見なすことができる範囲が含まれる。例えば、一のエッチング処理によって形成される場合の差異は許容される。また、厚さまで同一であることは要しない。

【0367】

図12(B)に示すトランジスタ150は、凹部(溝部)を有する酸化物半導体層106aを備えると共に、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの上に、これらと略同一形状の絶縁層109a、および、絶縁層109bを有する。すなわち、図11(A)に係るトランジスタ150の特徴と、図12(A)に係るトランジスタ150の特徴とを併せ持つものである。当該構成に起因する効果も、図11(A)、および図12(A)の場合と同様である。

30

【0368】

図12(C)に示すトランジスタ150は、ソース電極層またはドレイン電極層108a、108bと重ならず、露出した第2の酸化物半導体層106aの表面を含む領域に高純度結晶領域110を有すると共に、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの上に、これらと略同一形状の絶縁層109a、および、絶縁層109bを有する。すなわち、図11(B)に係るトランジスタ150の特徴と、図12(A)に係るトランジスタ150の特徴とを併せ持つものである。当該構成に起因する効果も、図11(B)、および図12(A)の場合と同様である。

40

【0369】

図13に示すトランジスタ150では、ソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bの酸化物半導体層106aと接する部分に、酸素を引き抜く効果の低い材料(酸素との親和性が低い材料)でなる導電層107a、および導電層107bを有する。このような酸素引き抜きの効果が低い導電層を有することで、酸素の引き抜きによる酸化物半導体層のn型化を防ぎ、酸化物半導体層の不均

50

一な n 型化などに起因するトランジスタ特性への悪影響を抑制することができる。

【0370】

なお、図13では、2層構造のソース電極層またはドレイン電極層108a、および、ソース電極層またはドレイン電極層108bを採用しているが、開示する発明の一態様はこれに限定されない。酸素を引き抜く効果の低い材料でなる導電層の単層構造としても良いし、3層以上の積層構造としても良い。単層構造とする場合には、例えば、窒化チタン膜の単層構造を適用することができる。積層構造とする場合には、例えば、窒化チタン膜とチタン膜の2層構造などを採用することができる。

【0371】

上述のように、開示する発明の一態様は、様々な態様に変形して用いることが可能である。また、変形例も上述の例に限られない。例えば、図11(A)、図11(B)、図11(C)、図12(A)、図12(B)、図12(C)、図13を適宜組み合わせ、別の変形例として用いることも可能である。もちろん、明細書等に記載の範囲において、変更・省略等を加えることも自由である。

10

【0372】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【0373】

(実施の形態3)

本実施の形態では、先の実施の形態で得られる半導体装置を搭載した電子機器の例について図30を用いて説明する。先の実施の形態で得られる半導体装置は、従来にない優れた特性を有するものである。このため、当該半導体装置を用いて新たな構成の電子機器を提供することが可能である。

20

【0374】

図30(A)は、先の実施の形態に係る半導体装置を含むノート型のパーソナルコンピュータであり、本体301、筐体302、表示部303、キーボード304などによって構成されている。開示する発明に係る半導体装置は、集積化されて回路基板などに実装され、筐体302の内部に搭載される。また、開示する発明に係る半導体装置は、表示部303に適用することができる。開示する発明に係る半導体装置を、集積化された回路基板などに適用することにより、回路の高速動作を実現することができる。また、開示する発明に係る半導体装置を表示部303に適用することで、高品質な画像を表示することができる。このように、開示する発明に係る半導体装置をパーソナルコンピュータに適用することで、優れた性能のパーソナルコンピュータを提供することができる。

30

【0375】

図30(B)は、先の実施の形態に係る半導体装置を含む携帯情報端末(PDA)であり、本体311には表示部313と、外部インターフェイス315と、操作ボタン314等が設けられている。また操作用の付属品としてスタイラス312がある。開示する発明に係る半導体装置は、集積化されて回路基板などに実装され、本体311に搭載される。また、表示部313には、開示する発明に係る半導体装置を適用することができる。集積化された回路基板などに開示する発明の半導体装置を適用することで、回路の高速動作を実現することができる。また、表示部313に、開示する発明に係る半導体装置を適用することで、高品質な画像を表示することができる。このように、開示する発明に係る半導体装置を携帯情報端末(PDA)に適用することで、優れた性能の携帯情報端末(PDA)を提供することができる。

40

【0376】

図30(C)には、先の実施の形態に係る半導体装置を含む電子ペーパーの一例として、電子書籍320を示す。電子書籍320は、筐体321および筐体323の2つの筐体で構成されている。筐体321および筐体323は、軸部337により一体とされており、該軸部337を軸として開閉動作を行うことができる。このような構成により、電子書籍320は、紙の書籍のように用いることが可能である。

50

## 【0377】

筐体321には表示部325が組み込まれ、筐体323には表示部327が組み込まれている。開示する発明に係る半導体装置は、集積化されて回路基板などに実装され、筐体323または筐体321の内部に搭載される。表示部327には、開示する発明に係る半導体装置を適用することができる。表示部325および表示部327は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部(図30(C)では表示部325)に文章を表示し、左側の表示部(図30(C)では表示部327)に画像を表示することができる。集積化された回路基板などに適用することにより、回路の高速動作を実現することができる。表示部327に、開示する発明に係る半導体装置を適用することで、高品質な画像を表示することができる。

10

## 【0378】

また、図30(C)では、筐体321に操作部などを備えた例を示している。例えば、筐体321は、電源331、操作キー333、スピーカー335などを備えている。操作キー333により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子(イヤホン端子、USB端子、またはACアダプタおよびUSBケーブルなどの各種ケーブルと接続可能な端子など)、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍320は、電子辞書としての機能を持たせた構成としてもよい。

20

## 【0379】

また、電子書籍320は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

## 【0380】

なお、電子ペーパーは、情報を表示するものであればあらゆる分野に適用することが可能である。例えば、電子書籍以外にも、ポスター、電車などの乗り物の車内広告、クレジットカード等の各種カードにおける表示などに適用することができる。このように、開示する発明に係る半導体装置を電子ペーパーに適用することで、優れた性能の電子ペーパーを提供することができる。

30

## 【0381】

図30(D)は、先の実施の形態に係る半導体装置を含む携帯電話機である。当該携帯電話機は、筐体340および筐体341の二つの筐体で構成されている。筐体341は、表示パネル342、スピーカー343、マイクロフォン344、ポインティングデバイス346、カメラ用レンズ347、外部接続端子348などを備えている。また、筐体340は、当該携帯電話機の充電を行う太陽電池セル349、外部メモリスロット350などを備えている。また、アンテナは筐体341内部に内蔵されている。開示する発明に係る半導体装置は、集積化されて回路基板などに実装され、筐体340、341の内部に搭載される。

## 【0382】

表示パネル342はタッチパネル機能を備えており、図30(D)には映像表示されている複数の操作キー345を点線で示している。表示パネル342に、開示する発明に係る半導体装置を適用することができる。表示パネル342に、開示する発明に係る半導体装置を適用することで、高品質な画像を表示することができる。なお、当該携帯電話は、太陽電池セル349で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路を実装している。また、上記構成に加えて、非接触ICチップ、小型記録装置などを内蔵した構成とすることもできる。

40

## 【0383】

表示パネル342は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル342と同一面上にカメラ用レンズ347を備えているため、テレビ電話が可能である。スピーカー343およびマイクロフォン344は音声通話に限らず、テレビ電話、録音、再

50

生などが可能である。さらに、筐体340と筐体341はスライドし、図30(D)のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

【0384】

外部接続端子348はACアダプタやUSBケーブルなどの各種ケーブルと接続可能であり、充電やデータ通信が可能になっている。また、外部メモリスロット350に記録媒体を挿入し、より大量のデータの保存および移動に対応できる。また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。開示する発明に係る半導体装置を携帯電話機に適用することで、優れた性能の携帯電話機を提供することができる。

10

【0385】

図30(E)は、先の実施の形態に係る半導体装置を含むデジタルカメラである。当該デジタルカメラは、本体361、表示部(A)367、接眼部363、操作スイッチ364、表示部(B)365、バッテリー366などによって構成されている。開示する発明に係る半導体装置は、表示部(A)367、表示部(B)365に適用することができる。表示部(A)367、表示部(B)365に開示する発明に係る半導体装置を適用することで、高品質な画像を表示することができる。このように、開示する発明に係る半導体装置をデジタルカメラに適用することで、優れた性能のデジタルカメラを提供することができる。

20

【0386】

図30(F)は、先の実施の形態に係る半導体装置を含むテレビジョン装置である。テレビジョン装置370では、筐体371に表示部373が組み込まれている。表示部373により、映像を表示することが可能である。なお、ここでは、スタンド375により筐体371を支持した構成を示している。表示部373に、開示する発明に係る半導体装置を適用することで、スイッチング素子の高速動作が可能となり、表示部373の大面积化を実現することができる。

30

【0387】

テレビジョン装置370の操作は、筐体371が備える操作スイッチや、別体のリモコン操作機380により行うことができる。リモコン操作機380が備える操作キー379により、チャンネルや音量の操作を行うことができ、表示部373に表示される映像を操作することができる。また、リモコン操作機380に、当該リモコン操作機380から出力する情報を表示する表示部377を設ける構成としてもよい。

40

【0388】

なお、テレビジョン装置370は、受信機やモデムなどを備えた構成とするのが好適である。受信機により、一般のテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向(送信者から受信者)または双方向(送信者と受信者間、あるいは受信者間同士など)の情報通信を行うことが可能である。このように、開示する発明に係る半導体装置をテレビジョン装置に適用することで、優れた性能のテレビジョン装置を提供することができる。

40

【0389】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【符号の説明】

【0390】

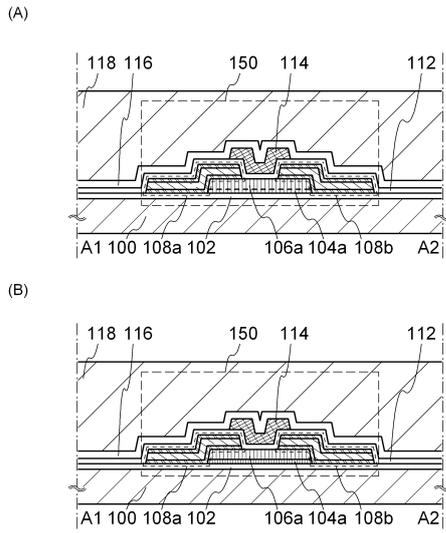
- 100 基板
- 101 導電層
- 101 a ゲート電極層
- 102 絶縁層
- 104 酸化物半導体層
- 104 a 酸化物半導体層

50

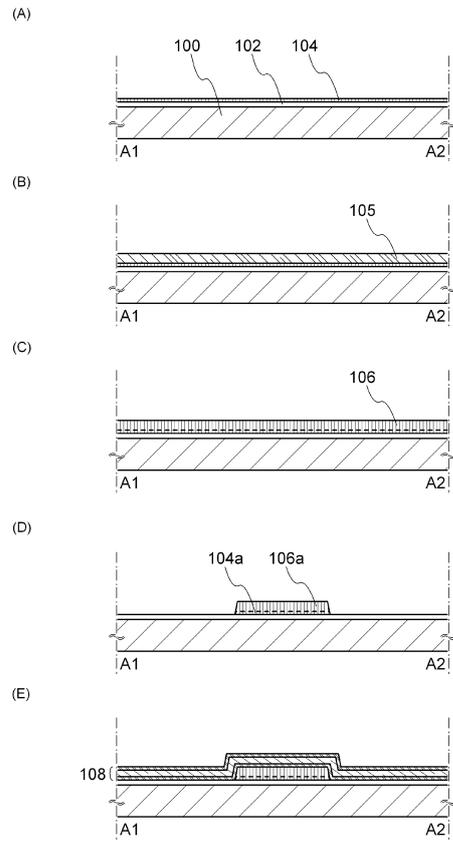
1 0 4 a a	非晶質領域	
1 0 4 a b	結晶領域	
1 0 5	酸化物半導体層	
1 0 6	酸化物半導体層	
1 0 6 a	酸化物半導体層	
1 0 7 a	導電層	
1 0 7 b	導電層	
1 0 8	導電層	
1 0 8 a	ソース電極層またはドレイン電極層	
1 0 8 b	ソース電極層またはドレイン電極層	10
1 0 9 a	絶縁層	
1 0 9 b	絶縁層	
1 1 0	高純度結晶領域	
1 1 2	ゲート絶縁層	
1 1 4	ゲート電極層	
1 1 6	層間絶縁層	
1 1 8	層間絶縁層	
1 5 0	トランジスタ	
2 0 0	基板	
2 0 6	素子分離絶縁層	20
2 0 8 a	ゲート絶縁層	
2 1 0 a	ゲート電極層	
2 1 4	不純物領域	
2 1 6	チャネル形成領域	
2 1 8	サイドウォール絶縁層	
2 2 0	高濃度不純物領域	
2 2 4	金属化合物領域	
2 2 6	層間絶縁層	
2 2 8	層間絶縁層	
2 3 0 a	ソース電極層またはドレイン電極層	30
2 3 0 b	ソース電極層またはドレイン電極層	
2 3 0 c	電極	
2 3 0 c	電極	
2 3 4	絶縁層	
2 3 6 a	電極	
2 3 6 b	電極	
2 3 6 c	電極	
2 5 0	トランジスタ	
2 5 4 a	電極	
2 5 4 b	電極	40
2 5 4 c	電極	
2 5 4 d	電極	
2 5 4 e	電極	
2 5 6	絶縁層	
2 5 8 a	電極	
2 5 8 b	電極	
2 5 8 c	電極	
2 5 8 d	電極	
3 0 1	本体	
3 0 2	筐体	50

3 0 3	表示部	
3 0 4	キーボード	
3 1 1	本体	
3 1 2	スタイラス	
3 1 3	表示部	
3 1 4	操作ボタン	
3 1 5	外部インターフェイス	
3 2 0	電子書籍	
3 2 1	筐体	
3 2 3	筐体	10
3 2 5	表示部	
3 2 7	表示部	
3 3 1	電源	
3 3 3	操作キー	
3 3 5	スピーカー	
3 3 7	軸部	
3 4 0	筐体	
3 4 1	筐体	
3 4 2	表示パネル	
3 4 3	スピーカー	20
3 4 4	マイクロフォン	
3 4 5	操作キー	
3 4 6	ポインティングデバイス	
3 4 7	カメラ用レンズ	
3 4 8	外部接続端子	
3 4 9	太陽電池セル	
3 5 0	外部メモリスロット	
3 6 1	本体	
3 6 3	接眼部	
3 6 4	操作スイッチ	30
3 6 5	表示部 ( B )	
3 6 6	バッテリー	
3 6 7	表示部 ( A )	
3 7 0	テレビジョン装置	
3 7 1	筐体	
3 7 3	表示部	
3 7 5	スタンド	
3 7 7	表示部	
3 7 9	操作キー	
3 8 0	リモコン操作機	40
5 0 0	下地部材	
5 0 1	酸化物結晶層	
5 0 2	酸化物半導体層	
5 0 3 a	酸化物結晶層	
5 0 3 b	酸化物結晶層	

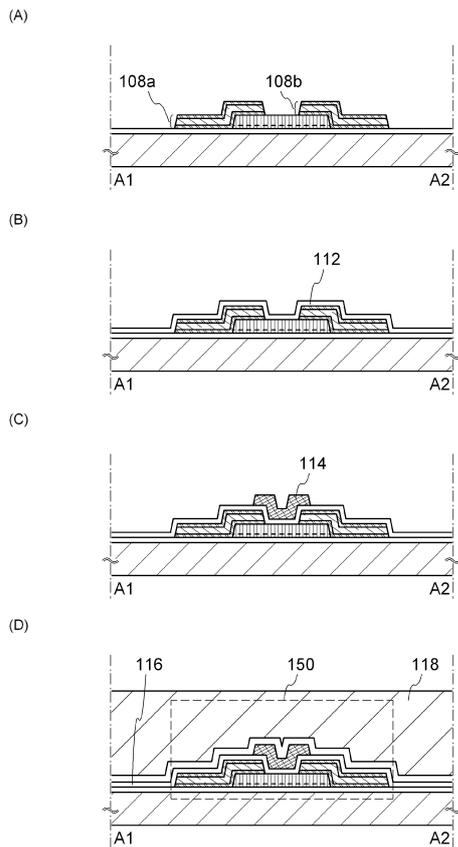
【図 1】



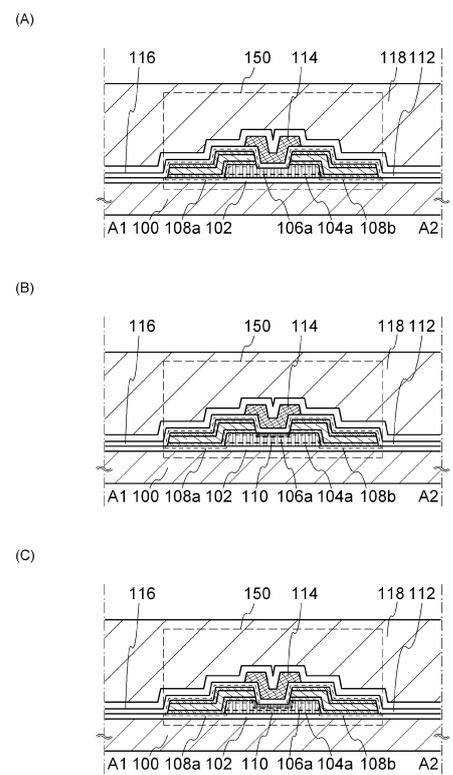
【図 2】



【図 3】

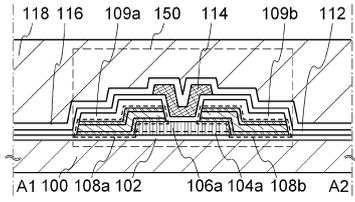


【図 4】

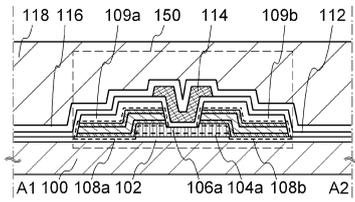


【 図 5 】

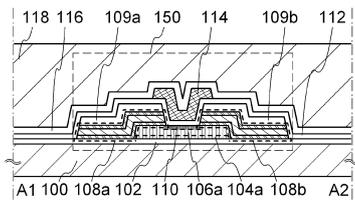
(A)



(B)

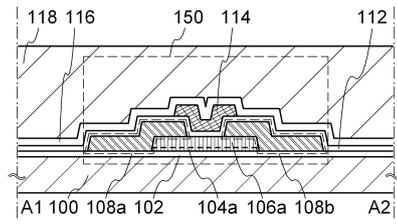


(C)

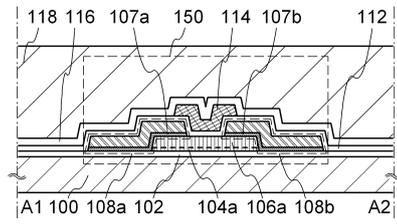


【 図 6 】

(A)

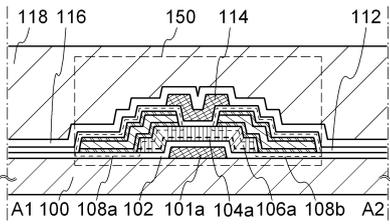


(B)

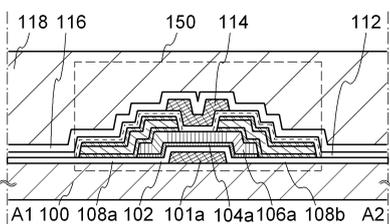


【 図 7 】

(A)

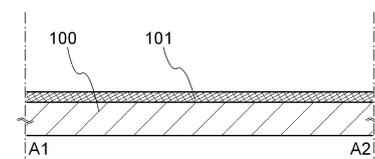


(B)

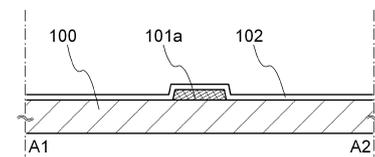


【 図 8 】

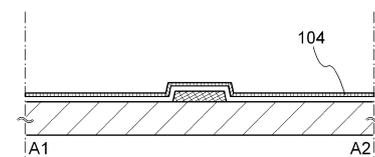
(A)



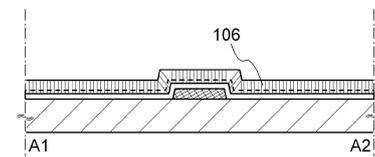
(B)



(C)

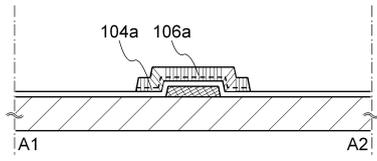


(D)

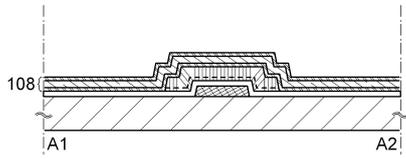


【 9 】

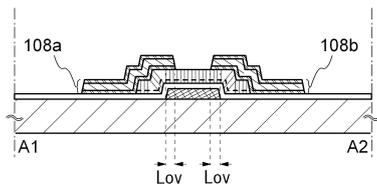
(A)



(B)

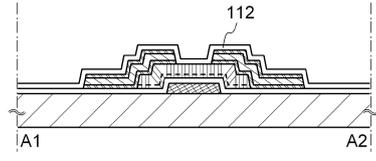


(C)

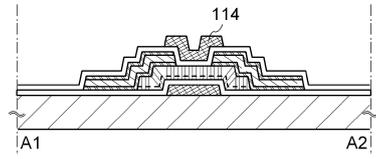


【 10 】

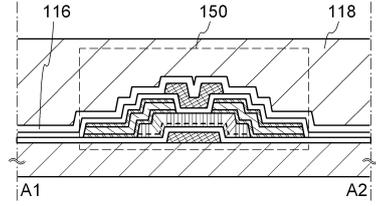
(A)



(B)

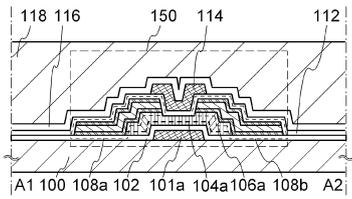


(C)

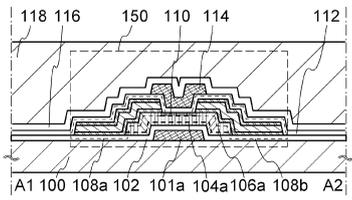


【 11 】

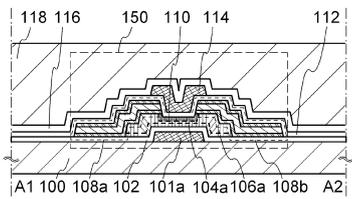
(A)



(B)

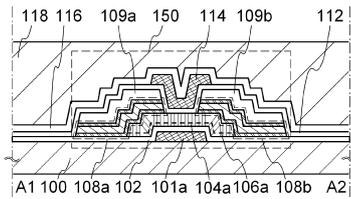


(D)

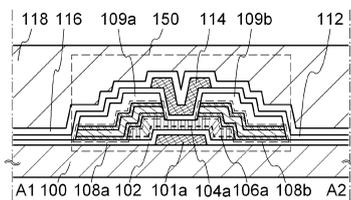


【 12 】

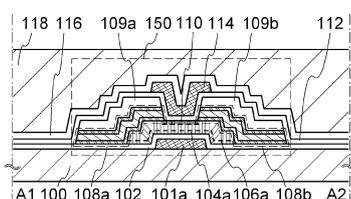
(A)



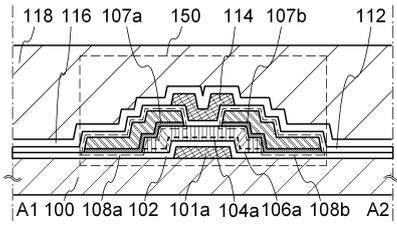
(B)



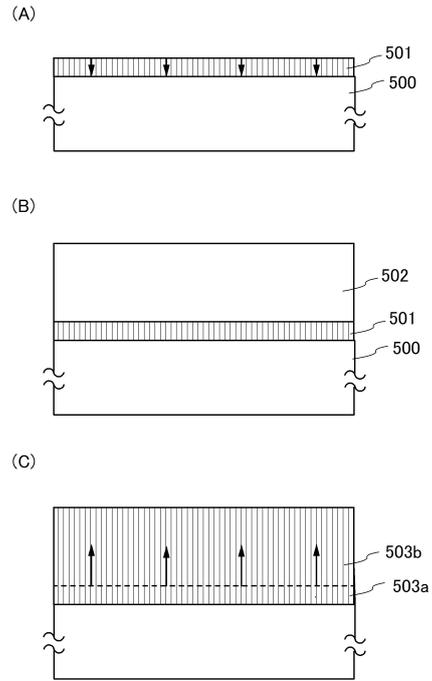
(C)



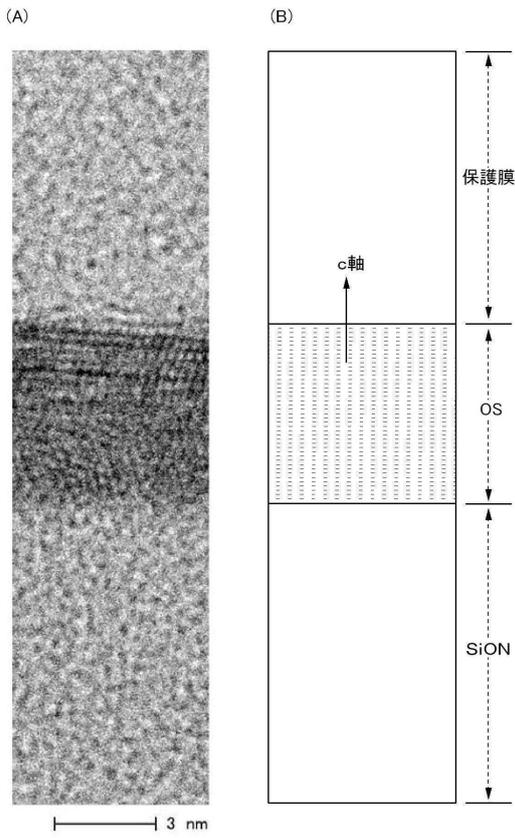
【 図 1 3 】



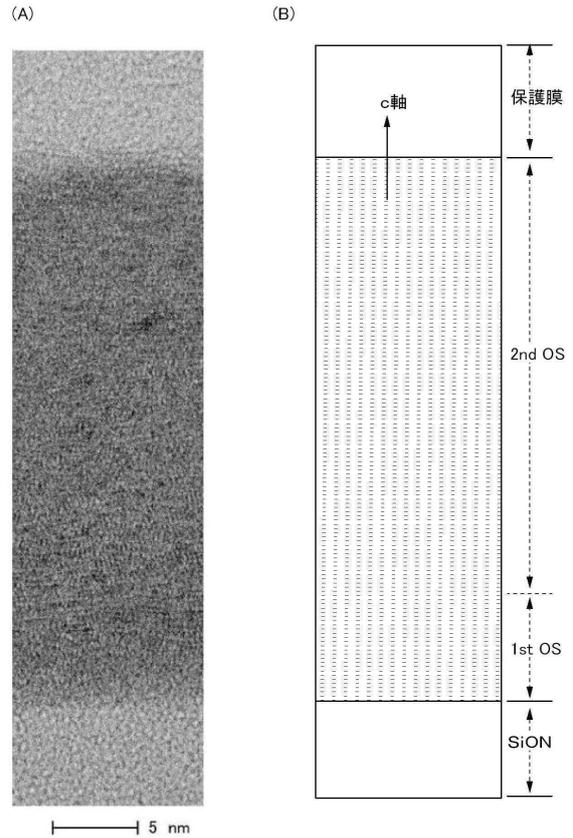
【 図 1 4 】



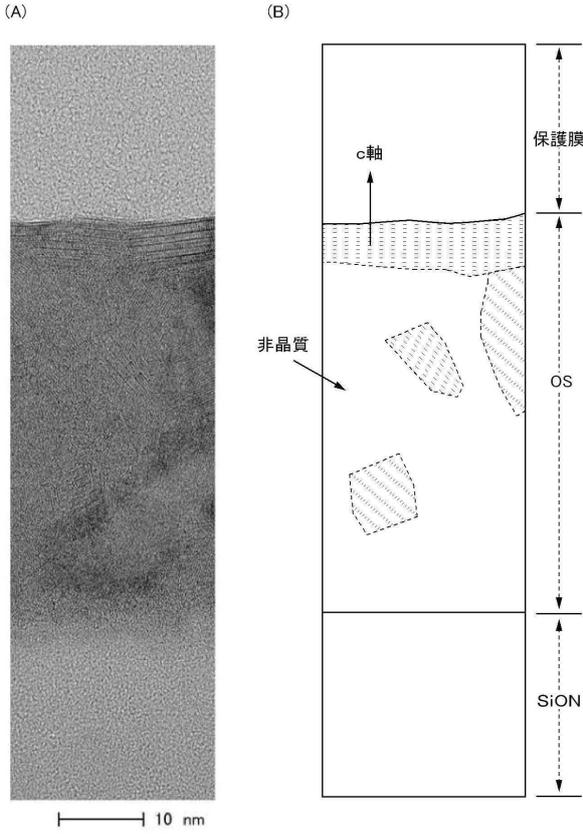
【 図 1 5 】



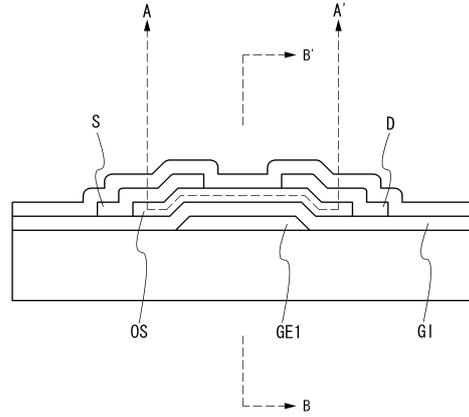
【 図 1 6 】



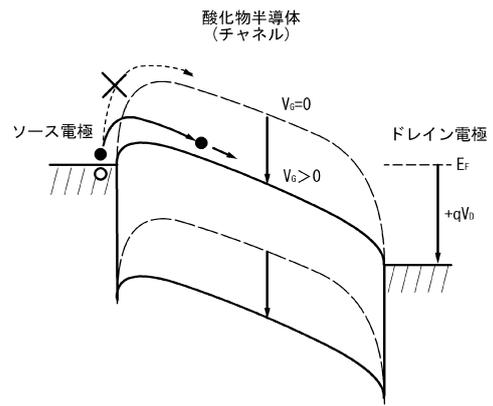
【図17】



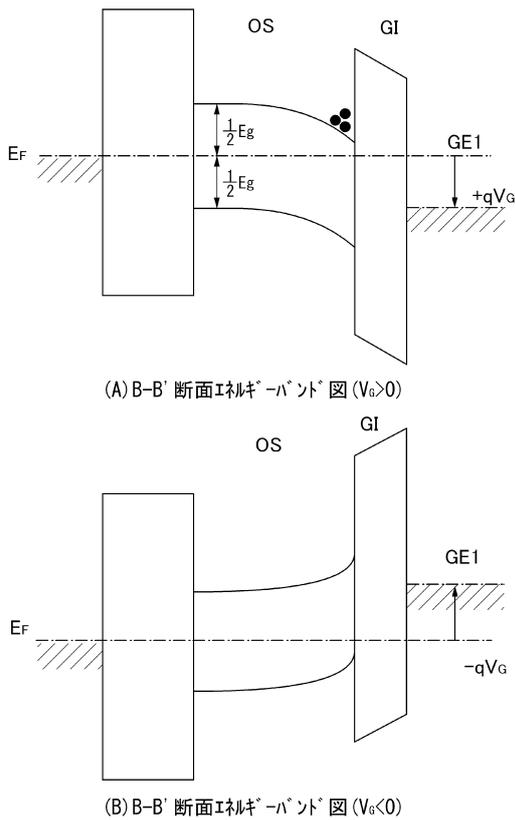
【図18】



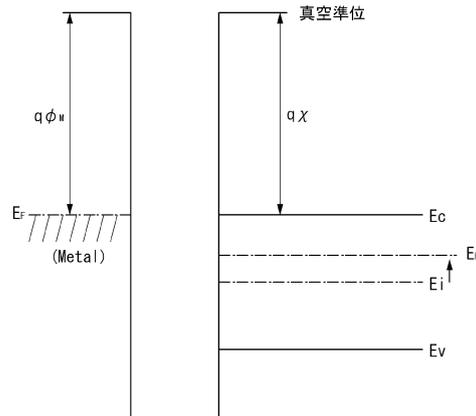
【図19】



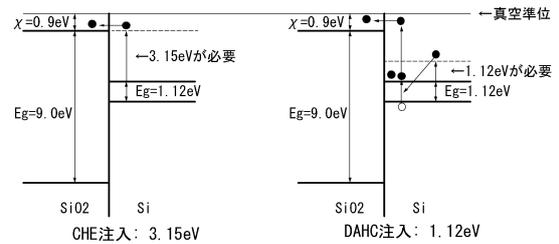
【図20】



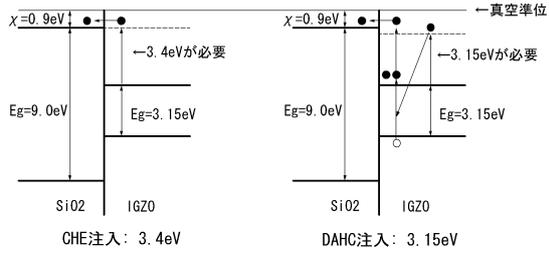
【図21】



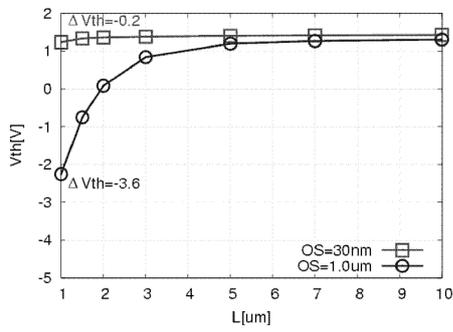
【図22】



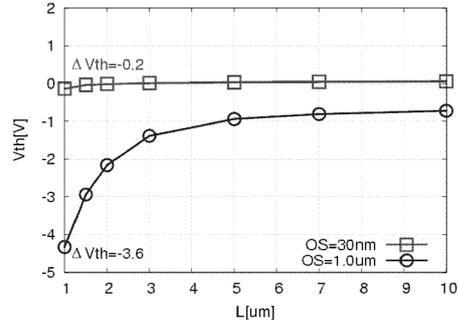
【図 2 3】



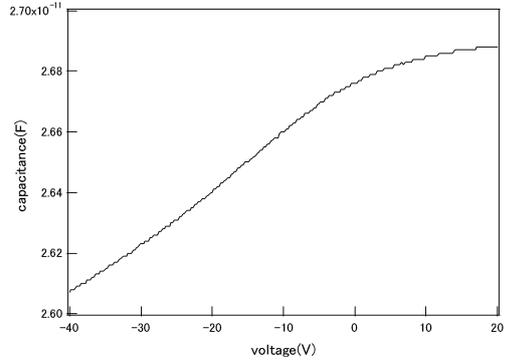
【図 2 4】



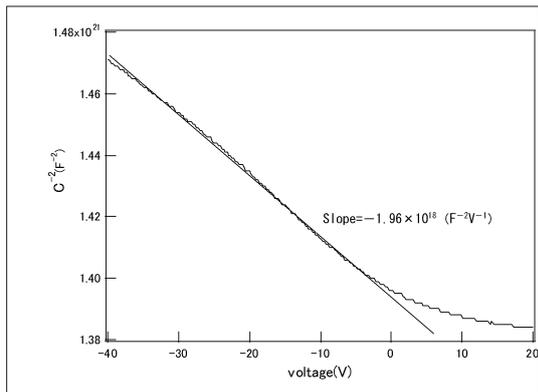
【図 2 5】



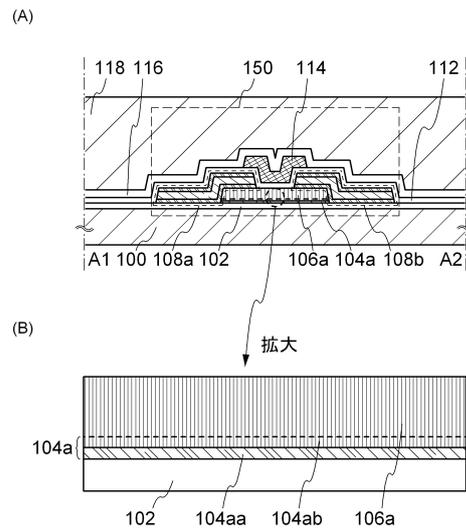
【図 2 6】



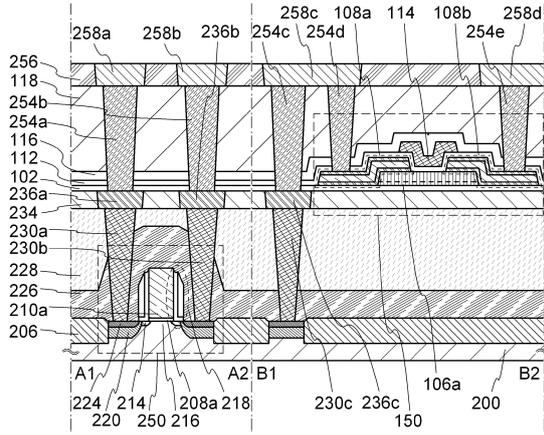
【図 2 7】



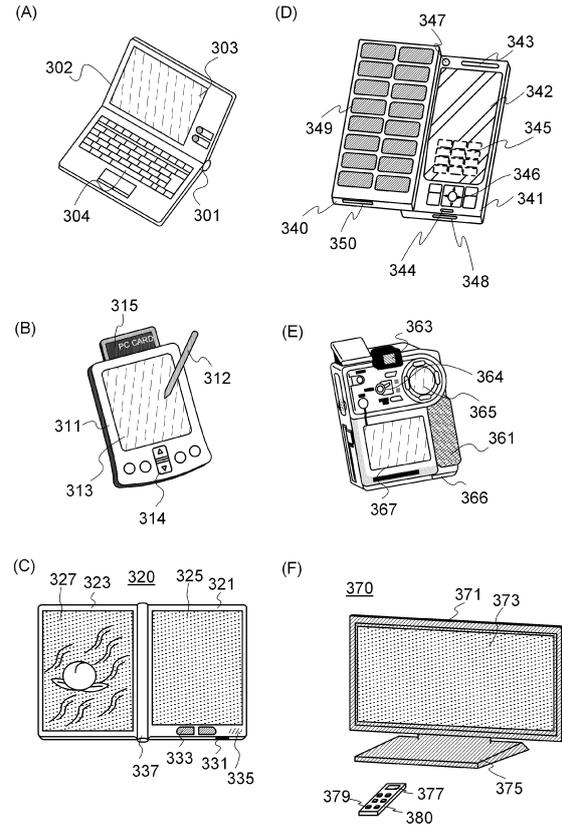
【図 2 8】



【図 29】



【図 30】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 9 / 7 8 6