



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0005875
(43) 공개일자 2018년01월17일

(51) 국제특허분류(Int. Cl.)
H01J 9/02 (2006.01) H01J 1/304 (2006.01)
B82Y 10/00 (2017.01)
(52) CPC특허분류
H01J 9/025 (2013.01)
H01J 1/3046 (2013.01)
(21) 출원번호 10-2016-0086094
(22) 출원일자 2016년07월07일
심사청구일자 2017년01월09일

(71) 출원인
티디에스 주식회사
경기도 고양시 일산동구 중앙로 1233, 1005호
(장항동, 현대타운빌)
경희대학교 산학협력단
경기도 용인시 기흥구 덕영대로 1732 (서천동, 경
희대학교 국제캠퍼스내)
(72) 발명자
박규창
서울 광진구 아차산로70길 17-21, 1동 1406호(광
장동, 삼성아파트)
(74) 대리인
오세중

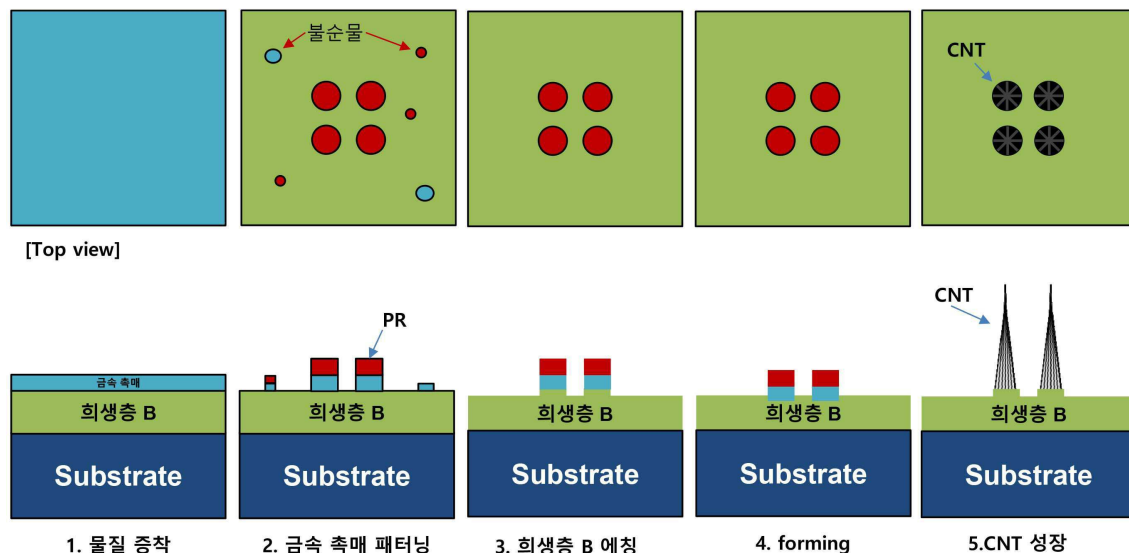
전체 청구항 수 : 총 30 항

(54) 발명의 명칭 **고해상도 전자방출소자의 제조방법 및 그 전자방출소자**

(57) 요약

본 발명은 50 μ m이하 크기의 고해상도 전자방출소자의 제조방법 및 그 전자방출소자에 관한 것으로, 보다 상세하게는 전자방출소자를 제조하는 과정에서 기판에 존재하는 불순물 또는 금속촉매를 패터닝하는 과정에서 생기는 불순물을 기판상에 금속희생층 및/또는 절연희생층을 두어 제조과정 중 소자를 성장시킬때, 상기 희생층에 의해 불순물로 된 소자의 형성을 방지함으로써 전자방출 효율을 증대시키고, 상기 소자들에 선택적 전극구동이 이루어 지도록 전자빔을 구동함에 있어, N라인, M라인 또는 N*M을 동시 구동할 수 있도록 선택적으로 전극을 형성하거나, 또는 단일에미터(one emitter)만을 구동시킬 수 있도록 제조가능하여 전자빔을 50 μ m이하의 크기로 소 형화할 수 있는 고해상도 전자방출소자의 제조방법 및 그 전자빔에 관한 것이 개시된다.

대 표 도 - 도3



(52) CPC특허분류
B82Y 10/00 (2013.01)

명세서

청구범위

청구항 1

전자방출소자의 제조방법에 있어서,

기관 상부에 회생층을 증착하는 단계와;

상기 1차 회생층 상부에 금속촉매층을 증착하는 단계와;

상기 금속촉매층 상부에 포토레지스트 층을 형성하고 포토리소그래피 공정에 의해 원하는 위치에 원하는 모양의 패턴으로 전자방출소자 성장부들을 형성하고 나머지 부분의 포토레지스트를 제거한 후, 전자방출소자 성장부들 이외의 금속촉매층을 패터닝(patterning)하여 제거하는 단계와;

상기 금속촉매층이 제거된 상기 회생층을 에칭하는 단계와;

상기 성장부들을 포밍(forming)하는 단계와;

상기 패턴으로 형성된 전자방출소자 성장부들에 전자방출소자를 성장시키는 단계를 포함하여 이루어지는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 2

제 1 항에 있어서,

상기 회생층을 증착하는 단계에서 상기 회생층은 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 3

제 1 항에 있어서,

상기 회생층을 증착하는 단계에서 상기 회생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속을 증착하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 4

제 1 항에 있어서,

상기 회생층을 증착하는 단계에서 상기 회생층은 1차 회생층과 2차 회생층으로 구성되며, 상기 2차 회생층을 증착 후, 그 상면에 1차 회생층을 순차 적층되며, 상기 1차 회생층은 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나이고, 상기 2차 회생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 5

제 2 또는 3 항에 있어서,

상기 회생층은 스퍼터링(sputtering)법, 열증착(Thermal evaporation)법 또는 화학기상증착(Chemical vapor deposition, CVD)법 중 어느 하나의 방법을 이용하여 50~300nm의 두께로 형성한 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 6

제 3 항에 있어서,

상기 2차 회생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속을 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 50~300nm의 두께로 형성하는 것을 특징으로

하는 고해상도 전자방출소자의 제조방법.

청구항 7

제 1 항에 있어서,

상기 기판은 유리기판, 규소(실리콘 웨이퍼) 기판, 그래파이트(graphite)기판, 그래핀(graphene) 기판 또는 금속기판 중 어느 하나인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 8

제 1 항에 있어서,

상기 금속촉매층은 니켈(Ni), 철(Fe), 코발트(Co)와 같은 전이금속 중 어느 하나이거나, 코발트-니켈, 코발트-철, 니켈-철 또는 코발트-니켈-철 합금 중 어느 하나인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 9

제 7 항에 있어서,

상기 금속기판은 서스(SUS)기판, 몰리브덴(Mo)기판 또는 알루미나(Al_2O_3) 기판인 것을 특징으로 하는 $50\mu m$ 이하 크기의 고해상도 전자방출소자의 제조방법.

청구항 10

제 1 항에 있어서,

상기 금속촉매층은 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 $1\sim 300nm$ 의 두께로 형성하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 11

제 1 항에 있어서,

상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 모양은 원형, 다각형 또는 도넛형 중 어느 하나의 형태로 형성되는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 12

제 1 항에 있어서,

상기 금속촉매를 패터닝하는 단계에서, 상기 포토레지스트는 스핀코팅 방법 또는 슬릿 코팅법으로 $0.1\sim 3\mu m$ 의 두께로 형성하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 13

제 1 항에 있어서,

상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 크기는 $0.01\sim 20\mu m$ 의 크기로 형성되는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 14

제 1 항에 있어서,

상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 배열은 다각형 패턴을 가지도록 형성되는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 15

제 1 항에 있어서,

상기 성장부들을 포밍하는 단계에서, 상기 에칭되는 희생층의 에칭비율은 $10\sim 80\%$ 에칭되어 형성되는 것을 특징

으로 하는 고해상도 전자방출소자의 제조방법.

청구항 16

제 1 항에 있어서,

상기 성장부들을 포밍하는 단계에서, 상기 에칭되는 희생층의 에칭비율은 100% 에칭되어 형성되는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 17

제 1 항에 있어서,

상기 희생층의 에칭에 사용되는 에칭액은 불화수소(HF) 에칭액 또는 세코(SECO) 에칭액인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 18

제 1 항에 있어서,

상기 포토레지스트층을 형성하기 위한 레지스트는 무기 레지스트, 유기 레지스트 및 유-무기 혼합형 레지스트, 또는 감광형 유리페이스트 중 어느 하나를 사용하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 19

제 1 항에 있어서,

상기 성장부들을 포밍하는 단계는 300~600℃의 온도를 유지되는 상태에서 30~120분간 용융하여 탄소나노튜브 형성을 위한 씨앗(seed)인 전자방출 소자 성장부를 형성하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 20

제 1 항에 있어서,

상기 전자방출소자는 탄소나노튜브인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 21

제 1 항에 있어서,

상기 전자방출소자를 성장시키는 단계는 플라즈마 화학기상증착(PECVD: plasma enhanced chemical vapor deposition)의 플라즈마 반응로에서 랩(RAP: resist-assisted patterning)공정에 의해 성장되는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 22

제 1 항에 있어서,

상기 전자방출소자를 성장시키는 단계는 플라즈마 화학기상증착(PECVD: plasma enhanced chemical vapor deposition)의 플라즈마 반응로에 아세틸렌(C₂H₂) 가스 1~60sccm 및 암모니아(NH₃)가스 10~600sccm을 동시 공급하여 성장온도 300~800℃로 5~180분간 성장시키는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 23

제 1 항에 있어서,

상기 포밍하는 단계 전, 상기 성장부의 포토레지스트를 제거(Strip)하는 단계를 더 포함하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 24

제 1 항에 있어서,

상기 회생층은 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나인 1차 회생층과; 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속으로 되는 2차 회생층으로 구성되며, 상기 회생층의 에칭하는 단계는 상기 1차 회생층을 에칭한 후, 상기 2차 회생층을 일부 또는 전체를 에칭하는 단계로 이루어지는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 25

제 1 항에 있어서,

상기 회생층을 증착하는 단계는 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속을 기판 상부에 증착하는 금속회생층 증착 단계와;

상기 금속회생층 상면에 포토레지스트층을 형성하고, 포토리소그래피 공정에 의해 외부에서 전극 연결이 가능한 원하는 형태의 패턴 노광 과정을 수행한 다음, 이를 현상하여 패턴 이외 부분의 포토레지스트를 제거하는 단계와;

상기 포토레지스트가 제거된 상기 회생층을 에칭하는 단계와;

상기 에칭된 후, 형성된 패턴상의 포토레지스트를 스트립(strip)하는 단계를 포함하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 26

제 1 항에 있어서,

상기 회생층을 증착하는 단계는 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속을 기판 상부에 증착하는 금속회생층 증착 단계와;

상기 금속회생층 상부에 포토레지스트층을 형성하고, 포토리소그래피 공정에 의해 외부에서 전극 연결이 가능한 원하는 형태의 패턴 노광 과정을 수행한 다음, 이를 현상하여 패턴 이외 부분의 포토레지스트를 제거하는 단계와;

상기 포토레지스트가 제거된 금속회생층을 에칭하는 단계와;

상기 에칭된 후, 형성된 패턴상의 포토레지스트를 스트립(strip)하는 단계와;

상기 금속회생층 패턴상에 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나를 증착하는 절연회생층 증착 단계를 포함하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 27

제 1 항에 있어서,

상기 전자방출소자에 형성된 에미터의 하단직경은 $0.01\sim 20\mu\text{m}$, 높이는 $5\sim 100\mu\text{m}$ 인 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 28

제 1 항에 있어서,

상기 전자방출소자를 형성한 다음, 외부전극을 연결하는 과정을 더 포함하는 것을 특징으로 하는 고해상도 전자방출소자의 제조방법.

청구항 29

청구항 제1항 내지 제26항 중 어느 한 항 기재의 제조방법에 의해 제조된 고해상도 전자방출소자를 포함하는 전자빔.

청구항 30

제 29항에 있어서,

상기 전자방출소자에 형성된 에미터의 하단직경은 $0.01\sim 20\mu\text{m}$, 높이는 $5\sim 100\mu\text{m}$ 인 것을 특징으로 하는 전자빔.

발명의 설명

기술 분야

- [0001] 본 발명은 고해상도 전자방출소자의 제조방법 및 그 전자방출소자에 관한 것으로, 보다 상세하게는 전자방출소자를 제조하는 과정에서 기판에 존재하는 불순물 또는 금속촉매를 패터닝하는 과정에서 생기는 불순물을 기판상에 금속회생층 및/또는 절연회생층을 두어 제조과정 중 소자를 성장시킬때, 상기 회생층에 의해 불순물로 된 소자의 형성을 방지함으로써 전자방출 효율을 증대시키고, 상기 소자들에 선택적 전극구동이 이루어지도록 전자빔을 구동함에 있어, N라인, M라인 또는 N*M을 동시 구동할 수 있도록 선택적으로 전극을 형성하거나, 또는 단일 에미터(one emitter)만을 구동시킬 수 있도록 제조가능하여 전자빔을 50 μ m이하의 크기로 소형화할 수 있는 고해상도 전자방출소자의 제조방법 및 그 전자빔에 관한 것이다.

배경 기술

- [0003] 전자방출소자(field emission device)는 캐소드 전극 상에 형성된 에미터(emitter) 주위에 강한 전기장을 형성함으로써 에미터로부터 전들을 방출시키는 소자이다. 이러한 전자방출소자는 전자방출 표시장치(FED; field emission display), 액정 디스플레이의 백라이트 유닛(BLU; back light unit), X-ray tube, microwave 증폭기, 센서 및 평판 램프, 전자빔 발생 장치 등과 같은 전자 방출을 이용한 다양한 종류의 시스템에 응용될 수 있다.
- [0004] 이러한 전계 방출 소자에서 전자의 방출은 소자 구조, 전극 물질 및 전극 모양에 따라 그 효율이 크게 달라진다.
- [0005] 한편, 전계방출소자에서 전자들을 방출시키는 에미터로서 종래에는 몰리브덴(Mo)과 같은 금속으로 이루어진 마이크로 팁이 사용되었으나, 최근에는 전자방출특성이 우수한 탄소나노튜브(CNT; carbon nanotubes)가 주로 사용되고 있다. 탄소나노튜브(Carbon Nanotube, CNT)는 탄소로 이루어진 탄소 동소체(carbon allotrope)로서, 하나의 탄소 원자가 다른 탄소 원자와 육각형 벌집무늬로 결합되어 튜브형태를 이루고 있으며, 우수한 전기적·구조적 특징들로 인하여 다양한 전기 전자 분야에서 응용되고 있다.
- [0006] 특히, 탄소나노튜브 에미터를 이용한 전계방출소자는 가격이 저렴할 뿐만 아니라 구동전압이 낮고, 우수한 화학적, 기계적 안정성을 가진다는 장점이 있다. 이러한 탄소나노튜브 에미터를 형성하는 방법으로는 탄소나노튜브를 페이스트(paste) 형태로 만들어 형성하는 방법과 화학기상증착법(CVD; chemical vapor deposition)에 의하여 탄소나노튜브를 직접 성장시키는 방법이 있다.
- [0007] 종래의 플라즈마 화학기상증착법은 직류 또는 고주파 전계를 니켈촉매가 존재하는 반응기의 두 전극 사이에 인가하여 상기 반응기내의 아세틸렌 가스를 글로우(glow) 방전시킨 다음 플라즈마로 변형시켜 그 에너지로 전극상에 탄소나노튜브를 성장시키는 방법이다. 그러나 종래의 플라즈마 화학기상증착법에 의해 형성된 탄소나노튜브는 성장과정에서 탄소나노튜브 주위에 형성된 불순물로 인하여 고전류방출시에 아킹(arc)이 발생하기 쉬워 안정적이지 못하다는 문제점이 있다. 또한 탄소나노튜브 에미터가 무질서한 분지로 형성되고 결정화도와 결착도가 낮아 전자방출 특성을 향상시키는데 한계가 있었다.
- [0008] 또한, 종래의 첨부도면 도 1 및 2를 참조하여 종래 기술의 문제점을 살펴보면, 종래의 전자방출소자의 제조는 기판(10)상부에 금속촉매(12)를 적층시키고, 포토레지스트(14)를 도포한 후, 리소그래피공법으로 금속촉매를 패터닝한 다음, 포밍 후, 탄소나노튜브(16; CNT)를 성장시키게 된다. 이때, 기판(10)상에 존재하게 되는 불순물(18), 기판상부에 적층된 금속촉매(14)를 패터닝하는 과정에서 잔존하게 되는 불순물(20) 등이 포함되게 된다. 이러한 불순물들로 인하여 도 1 및 도 2에 도시된 바와 같이, 실리콘 웨이퍼에 존재하는 불순물들로 인한, 목적하지 않은 수직 구조물들이 성장되게 되고, 또한, 포토리소그래피공정에서 잔존하게 되는 불순물들로 인해 결함이 발생하여 완벽한 선택 성장의 어려움이 있다.
- [0009] 이러한 문제로 스크린 필드 형성으로 인한 인핸스팩터(enhance factor)가 감소되는 문제가 발생하게 되고, 또한 이러한 불순물들은 탄소 나노튜브의 전자 방출 특성에 악영향을 미치게 되고, 소자의 수명 및 안정성에 나쁜 영향을 주게되는 문제가 있다.
- [0010] 첨부도면 도 1은 종래의 전자방출소자를 제조하는 과정의 일예를 도시한 공정도이고, 도 2는 종래의 전자방출소자를 제조하는 과정에서 실리콘웨이퍼의 불순물에 의해 생성된 수직구조물(a)과 포토리소그래피 공정에서 발

생된 불순물로 인한 결함(b)을 나타내는 사진이다.

선행기술문헌

특허문헌

- [0012] (특허문헌 0001) 1. 대한민국공개특허공보 제10-2001-0055227호
(특허문헌 0002) 2. 대한민국공개특허공보 제10-2005-0045216호

발명의 내용

해결하려는 과제

- [0013] 본 발명은 상기한 종래 기술의 문제점을 해소하기 위하여 안출한 것으로서, 절연체 물질로 되는 희생층, 또는 측매가 될 수 없는 금속으로 몰리브덴(Mo), 질화티탄(TiN)으로 되는 희생층 또는 이들을 복합적용한 희생층들을 두어, 기판에 존재하게 되는 불순물 또는 포토리소그래피 공정에서 잔존하게 되는 불순물, 즉, 상기 희생층들을 에칭함으로써, 기판상에 존재하는 불순물과 성장된 에미터 사이에 장벽(barrier)을 두어 불순물로 인한 결함을 방지하거나, 또는, 금속 측매에 의한 불순물 제거 및 금속 측매 패터닝 과정에서 생기는 불순물을 제거함으로써 전자방출특성을 향상시킨 50 μ m이하 크기의 고해상도 전자방출소자의 제조방법을 제공하는 것을 그 해결과제로 한다.
- [0014] 또한, 본 발명에서는 전자방출소자를 제조함에 있어, 전자방출특성이 향상된 에미터의 선택적 성장을 시킬수가 있어, 에미터를 선택 구동할 수 있는 전자방출소자를 제공하는 것을 다른 해결과제로 한다.

과제의 해결 수단

- [0016] 상기한 과제를 해결한 본 발명의 고해상도 전자빔 제조방법은 전자빔의 제조방법에 있어서, 기판 상부에 희생층을 증착하는 단계와;
- [0017] 상기 1차 희생층 상부에 금속측매층을 증착하는 단계와;
- [0018] 상기 금속측매층 상부에 포토레지스트 층을 형성하고 포토리소그래피 공정에 의해 원하는 위치에 원하는 모양의 패턴으로 전자방출소자 성장부들을 형성하고 나머지 부분의 포토레지스트를 제거한 후, 전자방출소자 성장부들 이외의 금속측매층을 패터닝(patterning)하여 제거하는 단계와;
- [0019] 상기 금속측매층이 제거된 상기 희생층을 에칭하는 단계와;
- [0020] 상기 성장부들을 포밍(forming)하는 단계와;
- [0021] 상기 패턴으로 형성된 전자방출소자 성장부들에 전자방출소자를 성장시키는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0022] 여기서, 상기 희생층은 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나인 것을 특징으로 한다.
- [0023] 여기서, 상기 희생층을 증착하는 단계에서 상기 희생층은 희생층을 증착하는 단계에서 상기 희생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 측매가 될 수 없는 금속을 증착하는 것을 특징으로 한다.
- [0024] 여기서, 상기 희생층을 증착하는 단계에서 상기 희생층은 1차 희생층과 2차 희생층으로 구성되며, 상기 2차 희생층을 증착 후, 그 상면에 1차 희생층을 순차 적층되며, 상기 1차 희생층은 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나이고, 상기 2차 희생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 측매가 될 수 없는 금속인 것을 특징으로 한다.
- [0025] 여기서, 상기 희생층은 비정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)을 스퍼터링(sputtering)법, 열증착(Thermal evaporation)법 또는 화학기상증착(Chemical vapor deposition, CVD)법 중 어

는 하나의 방법을 이용하여 10~300nm의 두께로 형성한 것을 특징으로 한다.

- [0026] 여기서, 상기 희생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나를 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 50~300nm의 두께로 형성하는 것을 특징으로 한다.
- [0027] 여기서, 상기 기판은 유리기판, 규소(실리콘 웨이퍼) 기판, 그래파이트(graphite)기판, 그래핀(graphene) 기판 또는 금속기판 중 어느 하나인 것을 특징으로 한다.
- [0028] 여기서, 상기 금속촉매층은 니켈(Ni), 철(Fe), 코발트(Co)와 같은 전이금속 중 어느 하나이거나, 코발트-니켈, 코발트-철, 니켈-철 또는 코발트-니켈-철 합금 중 어느 하나인 것을 특징으로 한다.
- [0029] 여기서, 상기 금속기판은 서스(SUS)기판, 몰리브덴(Mo)기판 또는 알루미늄(Al_2O_3) 기판인 것을 특징으로 한다.
- [0030] 여기서, 상기 금속촉매층은 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 1~300nm의 두께로 형성하는 것을 특징으로 한다.
- [0031] 여기서, 상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 모양은 원형, 다각형 또는 도넛형 중 어느 하나의 형태로 형성되는 것을 특징으로 한다.
- [0032] 여기서, 상기 금속촉매를 패터닝하는 단계에서, 상기 포토레지스트는 스핀코팅 방법 또는 슬릿 코팅법으로 0.1~3 μ m의 두께로 형성하는 것을 특징으로 한다.
- [0033] 여기서, 상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 크기는 0.01~20 μ m의 크기로 형성되는 것을 특징으로 한다.
- [0034] 여기서, 상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 배열은 다각 패턴을 가지도록 형성되는 것을 특징으로 한다.
- [0035] 여기서, 상기 성장부들을 포밍하는 단계에서, 상기 에칭되는 희생층은 절연물질 또는 촉매가 될 수 없는 금속물질로 이루어진 희생층이며, 그 에칭비율은 10~80% 에칭되어 형성되는 것을 특징으로 한다.
- [0036] 여기서, 상기 성장부들을 포밍하는 단계에서, 상기 에칭되는 희생층은 절연물질 또는 촉매가 될 수 없는 금속물질로 이루어진 희생층이며, 그 에칭비율은 100% 에칭되어 형성되는 것을 특징으로 한다.
- [0037] 여기서, 상기 희생층의 에칭에 사용되는 에칭액은 불화수소(HF) 에칭액 또는 세코(SECO) 에칭액인 것을 특징으로 한다.
- [0038] 여기서, 상기 포토레지스트층을 형성하기 위한 레지스트는 무기 레지스트, 유기 레지스트 및 유-무기 혼합형 레지스트, 또는 감광형 유리페이스트 중 어느 하나를 사용하는 것을 특징으로 한다.
- [0039] 여기서, 상기 성장부들을 포밍하는 단계는 300~600℃의 온도를 유지되는 상태에서 30~120분간 용융하여 탄소나노튜브 형성을 위한 씨앗(seed)인 전자방출 소자 성장부를 형성하는 것을 특징으로 한다.
- [0040] 여기서, 상기 전자방출소자는 탄소나노튜브인 것을 특징으로 한다.
- [0041] 여기서, 상기 전자방출소자를 성장시키는 단계는 플라즈마 화학기상증착(PECVD: plasma enhanced chemical vapor deposition)의 플라즈마 반응로에서 랩(RAP: resist-assisted patterning)공정에 의해 성장되는 것을 특징으로 한다.
- [0042] 여기서, 상기 전자방출소자를 성장시키는 단계는 플라즈마 화학기상증착(PECVD: plasma enhanced chemical vapor deposition)의 플라즈마 반응로에 아세틸렌(C_2H_2) 가스 1~60sccm 및 암모니아(NH_3)가스 10~600sccm을 동시 공급하여 성장온도 300~800℃로 5~180분간 성장시키는 것을 특징으로 한다.
- [0043] 여기서, 상기 희생층을 증착하는 단계는 금속희생층을 기판 상부에 증착하는 단계와; 상기 금속희생층 상부에 포토레지스트층을 형성하고, 포토리소그래피 공정에 의해 외부에서 전극 연결이 가능한 원하는 형태의 패턴 노광 과정을 수행한 다음, 이를 현상하여 패턴 이외 부분의 포토레지스트를 제거하는 단계와; 상기 포토레지스트가 제거된 금속희생층을 에칭하는 단계와; 상기 에칭된 후, 형성된 패턴상의 포토레지스트를 스트립(strip)하는 단계를 포함하는 것을 특징으로 한다.
- [0044] 여기서, 상기 희생층을 증착하는 단계는 금속희생층을 기판 상부에 증착하는 단계와; 상기 금속희생층 상부에 포토레지스트층을 형성하고, 포토리소그래피 공정에 의해 외부에서 전극 연결이 가능한 원하는 형태의 패턴 노광 과정을 수행한 다음, 이를 현상하여 패턴 이외 부분의 포토레지스트를 제거하는 단계와; 상기 포토레지스트

가 제거된 금속회생층을 에칭하는 단계와; 상기 에칭된 후, 형성된 패턴상의 포토레지스트를 스트립(strip)하는 단계와; 상기 금속회생층 패턴상에 절연회생층을 증착하는 단계를 포함하는 것을 특징으로 한다.

[0045] 여기서, 상기 전자방출소자의 하단직경은 $0.01\sim 20\mu\text{m}$, 높이는 $5\sim 100\mu\text{m}$ 인 것을 특징으로 한다.

[0046] 여기서, 상기 전자방출소자를 형성한 다음, 외부전극을 연결하는 과정을 더 포함하는 것을 특징으로 한다.

[0047] 또한, 본 발명에서는 상기 제조방법들 중 어느 하나의 제조방법에 의해 제조된 전자방출소자를 포함하는 고해상도 전자빔으로, 상기 전자방출소자에 형성된 에미터의 하단직경은 $0.01\sim 20\mu\text{m}$, 높이는 $5\sim 100\mu\text{m}$ 인 것을 특징으로 하는 고해상도 전자빔을 제공한다.

발명의 효과

[0049] 본 발명에서 제공되는 제조방법에 의해 제공되는 전자방출소자는 불순물을 제거 또는 차단하기 위한 회생층을 둠으로써, 기판상에 존재하는 불순물, 금속촉매에 존재하는 불순물 및 금속촉매를 패터닝(포토리소그래피공정)하는 과정에서 발생하는 불순물을 제거하거나, 또는 장벽을 형성함으로써 불순물로 인한 결함을 방지하게 되어 제조되는 전자방출소자의 전자방출특성을 향상됨으로 전자방출특성이 향상된 전자방출소자를 제조할 수 있다.

[0050] 또한, 본 발명에서 제공되는 제조방법은 전자방출소자를 제조시 형성되는 에미터를 선택적으로 성장시킬 수 있는 장점을 가짐으로써, N*M라인을 동시 구동, N라인 독립구동, M라인 독립구동 또는 하나의 에미터를 선택성장시켜 구동시킬 수 있는 전자방출소자를 제조할 수 있다.

도면의 간단한 설명

[0052] 도 1 은 종래의 전자방출소자를 제조하는 과정의 일예를 도시한 공정도이다.

도 2 는 종래의 전자방출소자를 제조하는 과정에서 실리콘웨이퍼의 불순물에 의해 생성된 수직구조물과 포토리소그래피 공정에서 발생한 불순물로 인한 결함을 나타내는 사진이다.

도 3 내지 8은 본 발명의 전자방출소자 제조방법의 일실시예를 도시한 공정도이다.

도 9 는 본 발명의 제조방법에 의해 제조된 전자빔의 전자방출소자의 선택적 성장을 시킨 다양한 형태를 예시한 예시도이다.

도 10 은 본 발명의 전자방출소자 제조방법에 의해 성장된 전자방출소자의 성장상태를 도시한 사진이다.

도 11 내지 14는 본 발명의 전자방출소자의 다른 실시형태를 도시한 공정도이다.

발명을 실시하기 위한 구체적인 내용

[0053] 이하, 본 발명을 첨부된 도면을 참조하여 보다 상세히 설명하기로 한다.

[0054] 본 발명의 상기 목적과 수단 및 그에 따른 효과는 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해질 것이며, 그에 따라, 본 발명에 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 또한, 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략하기로 한다.

[0055] 첨부도면 도 3 내지 8은 본 발명의 전자빔 제조방법의 일실시예를 도시한 공정도이고, 도 9 는 본 발명의 제조방법에 의해 제조된 전자빔의 전자방출소자의 선택적 성장을 시킨 다양한 형태를 예시한 예시도이며, 도 10 은 본 발명의 전자빔 제조방법에 의해 성장된 전자방출소자의 성장상태를 도시한 사진이다.

[0057] 일반적으로, 전자방출소자는 실리콘 웨이퍼와 같은 기판과 상기 기판상부에 구비되는 에미터로 구성되거나, 상기 기판과 상기 기판 하부에 구비되는 캐소드 전극 및 상기 기판상부에 구비되는 에미터를 포함하여 구성된다. 특히 후자의 경우, 통상 캐소드 구조체(Cathode structure)라고도 불리우며, 이 경우 상기 캐소드 전극 상에 절연층과 게이트가 각각 형성되며, 상기 게이트에 입력되는 전압에 따라 상기 기판상부에 구비되는 에미터에서 방출되는 전자의 흐름이 조절되게 된다.

- [0058] 이하에서는 상기 전자방출소자에 있어서, 본 발명에 따라 에미터를 선택적으로 성장시키고, 선택적 구동이 가능하며, 전자방출효율이 증대시킬 수 있는 50 μ m 이하 크기의 고해상도 전자방출소자의 제조방법 및 그 전자방출소자에 대한 바람직한 일 실시예에 관하여 첨부된 도면을 참조하여 설명한다.
- [0060] 본 발명에 따른 고해상도 전자방출소자의 제조방법은 전자방출소자의 제조방법에 있어서, 도 3에 따르면, 기판(100) 상부에 희생층(110)을 증착하는 단계(1)와; 상기 희생층(110) 상부에 금속촉매층(120)을 증착하는 단계(1)와; 상기 금속촉매층(120) 상부에 포토레지스트 층(130)을 형성하고 포토리소그래피 공정에 의해 원하는 위치에 원하는 모양의 패턴으로 전자방출소자 성장부(140)들을 형성하고 나머지 부분의 포토레지스트를 제거한 후, 전자방출소자 성장부(140)들 이외의 금속촉매층을 패터닝(patterning)하여 제거하는 단계(2)와; 상기 금속촉매층이 제거된 상기 희생층을 에칭하는 단계(3)와; 상기 에칭 후 성장부들을 포밍(forming)하는 단계(4)와; 상기 패턴으로 형성된 전자방출소자 성장부들을 성장시켜 에미터(160)를 형성하는 단계(5)를 포함하여 이루어지는 것에 그 특징이 있다.
- [0061] 이때, 상기 희생층을 증착하는 단계에서 상기 희생층은 비정질 실리콘(a-Si), 게르마늄(Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나의 절연물질을 사용하여 스퍼터링(sputtering)법, 열증착(Thermal evaporation)법 또는 화학기상증착(Chemical vapor deposition, CVD)법 중 어느 하나의 방법을 이용하여 수십나노미터에서 수백나노미터, 바람직하게는 50~300nm의 두께로 형성하는 것에 그 특징이 있다.
- [0062] 본 발명에 따르면, 상기 성장부들을 포밍하는 단계에서, 상기 에칭되는 희생층은 그 에칭비율은 10~80% 에칭되어 형성시킴으로써 기판과 에미터사이에 장벽을 형성시켜 완성되는 것에 그 특징이 있다.
- [0063] 또한, 도 4에 도시된 바와 같이, 상기 성장부들을 포밍하는 단계에서, 상기 에칭되는 희생층은 그 에칭비율이 100% 에칭되어 형성되어질 수 있다. 이때, 바람직한 형태로 상기 희생층의 하부에 구비되는 기판에 불순물이 전혀 없어야 한다. 즉, 기판에 존재하게 되는 불순물이 전혀 없는 것을 사용하거나, 희생층을 적층하기 전에 불순물을 제거하는 과정을 수행한 다음 희생층을 적층하는 것이 바람직한 것이며, 또는 상기 희생층을 에칭함으로써 기판상에 존재하게 되는 불순물이 제거되는 형태일 수도 있는 것이다.
- [0064] 본 발명에 따르면, 상기 희생층을 에칭하는 과정에서 사용되는 에칭액은 불화수소(HF) 에칭액 또는 세코(SECO) 에칭액을 사용한다.
- [0065] 본 발명에 따르면, 상기 성장부들을 포밍하는 단계는 바람직한 실시형태로서, 300~600℃의 온도를 유지되는 상태에서 30~120분간 용융하여 탄소나노튜브 형성을 위한 씨앗(seed)인 전자방출 소자 성장부를 형성하는 것이다.
- [0066] 본 발명에 따르면, 상기 전자방출소자를 성장시키는 단계는 플라즈마 화학기상증착(PECVD: plasma enhanced chemical vapor deposition)의 플라즈마 반응로에서 랩(RAP: resist-assisted patterning)공정에 의해 성장되는 것으로, 플라즈마 화학기상증착(PECVD: plasma enhanced chemical vapor deposition)의 플라즈마 반응로에 탄소나노튜브의 탄소를 공급하는 가스로 CxHx계열의 가스와, 상기 CxHx계열의 가스를 분해는 가스로 수소(H)가 포함된 가스를 동시에 공급하여 에미터를 성장시키게 된다. 바람직하게는 CxHx계열의 가스는 아세틸렌(C2H2) 가스를, 수소사 포함된 가스는 암모니아(NH3)가스를 사용한다. 보다 바람직하게는 상기 아세틸렌(C2H2) 가스 1~60sccm 및 암모니아(NH3)가스 10~600sccm의 유량으로 동시에 공급하여 에미터의 성장높이 조절 및 코팅두께를 조절하기 위하여 성장온도 300~800℃로 5~180분간 성장시키는 것에 그 특징이 있는 것이다. 이때, 상기 아세틸렌 가스의 유량이 1sccm미만일 경우 에미터 성장에 필요한 탄소의 공급이 충분히 이루어지지 않아 에미터 성장이 저하되는 문제가 있고, 60sccm을 초과할 경우에는 이온충격(ion bombardment) 현상 및 포화된 탄소로 에미터 성장을 저해하는 문제가 있다. 또한, 상기 암모니아 가스는 10sccm미만일 경우에는 CxHx 가스 분해율(rate)이 느려 이상적인 에미터를 제작하기가 어려운 단점이 있고, 600sccm을 초과할 경우에는 에미터가 심한 에칭으로 인해 손상될 우려가 높다.
- [0067] 본 발명에 따르면, 상기 전자방출소자에 구비되는 에미터는 탄소나노튜브일 수 있다.
- [0068] 본 발명에 따르면, 다른 실시형태로서 도 5 및 6에 도시된 바와 같이, 상기 희생층을 증착하는 단계(1)에서 상기 희생층은 촉매가 될 수 없는 금속물질로 되는 2차 희생층(200)과 상기 2차 희생층(200) 상부에 절연물질로 되는 1차 희생층(210)이 순차 적층되어 질 수 있다.
- [0069] 이때, 상기 2차 희생층은 촉매가 될 수 없는 금속물질로 이루어진 희생층으로, 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나를 사용하여, 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 수십

나노미터에서 수백나노미터, 바람직하게는 50~300nm의 두께로 형성하는 것에 그 특징이 있다. 이때, 상기 절연 회생층을 에칭하는 과정에서 금속촉매의 패터닝과정에서 발생하는 불순물들이 제거되며, 상기 에칭과정의 에칭 비율은 도 5에 도시된 바와 같이, 절연회생층을 일부만 에칭시킬 수 있다. 바람직하게는 상기 절연회생층의 에칭비율은 10~80%인 것이 좋다. 한편, 상기 절연회생층의 에칭비율을 도 6에 도시된 바와 같이, 100%에칭되어 성장부들을 형성하고, 그 성장부들을 성장시켜 에미터를 형성할 수도 있다.

- [0070] 이러한 실시형태는 사용되는 기판에 불순물 함유량이 많이 포함되어 있는 경우에 선택하여 사용할 수 있는 것이다.
- [0071] 본 발명에 따르면, 상기 회생층은 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 수십나노미터에서 수백나노미터, 바람직하게는 50~300nm의 두께로 형성하는 것에 그 특징이 있다.
- [0072] 본 발명에 따르면, 사용되는 상기 기판은 유리기판, 규소(실리콘 웨이퍼) 기판, 그래파이트(graphite)기판, 그라핀(graphene) 기판 또는 금속기판 중 어느 하나를 사용할 수 있다. 이때, 사용되는 상기 금속기판은 서스(SUS) 기판, 몰리브덴(Mo)기판 또는 알루미늄(Al_2O_3) 기판을 사용할 수 있는 것이다.
- [0073] 본 발명에 따르면, 상기 금속촉매층은 니켈(Ni), 철(Fe), 코발트(Co)와 같은 전이금속 중 어느 하나이거나, 코발트-니켈, 코발트-철, 니켈-철 또는 코발트-니켈-철 합금 중 어느 하나를 사용하여 형성되는 것으로, 상기 금속촉매층은 스퍼터링(sputtering)법 또는 열증착(Thermal evaporation)법을 이용하여 수나노미터에서 수십나노미터, 바람직하게는 1~300nm의 두께로 형성하는 것에 그 특징이 있다. 만일 1nm미만의 두께를 형성할 경우, 성장된 에미터의 전류흐름 특성이 저하되는 문제가 있고, 300nm를 초과할 경우에는 2차 촉매 에칭공정이 필요한 경우에 에미터 씨앗(seed) 생성에 손상을 가져올 수 있는 문제가 있다.
- [0074] 본 발명에 따르면, 상기 금속촉매를 패터닝하는 단계에서, 상기 성장부들의 모양은 원형, 다각형 또는 도넛형 중 어느 하나의 형태로 형성되어질 수 있으며, 바람직하게 상기 성장부들의 크기는 0.01~20 μm 의 크기로 형성되는 것이, 에미터의 성장성 및 성장된 에미터의 전자방출효율을 효과적으로 높일 수 있는 것이다.
- [0075] 또한, 상기 형성된 성장부들은 다수개 배열하여 특정 패턴을 형성할 수 있으며, 그 배열은 사각형 또는 육각형 등 다각형 형태의 배열로 패턴을 형성하여 완성될 수 있으며, 하나의 성장부만을 형성하여 하나의 에미터만을 선택성장시킬 수도 있는 것이다.
- [0076] 본 발명에 따르면, 상기 금속촉매를 패터닝하는 단계에서, 바람직하게는 상기 포토레지스트는 스핀코팅 방법 또는 슬릿 코팅법으로 0.1~3 μm 의 두께로 형성하는 것이다.
- [0077] 본 발명에 따르면, 상기 포토레지스트층을 형성하기 위한 레지스트는 무기 레지스트, 유기 레지스트 및 유-무기 혼합형 레지스트, 또는 감광형 유리페이스트 중 어느 하나를 사용하는 것에 그 특징이 있다.
- [0078] 본 발명에 따르면, 상기 회생층은 도 5, 6, 11, 12, 및 14에 도시된 바와 같이, 1차 회생층(500)과 2차 회생층(600)으로 구성되어 질 수 있다. 이 경우 상기 2차 회생층을 먼저 기판 상에 적층하고, 그 상면에 1차 회생층을 적층시켜 순차 적층하게 된다. 이때, 상기 1차 회생층은 정질 실리콘(a-Si), 비정질 게르마늄(a-Ge) 또는 실리콘게르마늄(SiGe)중 어느 하나이고, 상기 2차 회생층은 몰리브덴(Mo) 또는 질화티탄(TiN)중 어느 하나의 촉매가 될 수 없는 금속물질로 이루어지게 된다.
- [0079] 상기와 같이 회생층을 구성할 때, 본 발명에 따른 회생층 에칭단계에서 도 5 및 6에 도시된 바와 같이, 1차 회생층(500)만을 에칭하거나, 또는 도 11 및 12에 도시된 바와 같이, 1차 회생층(500) 에칭 후, 2차 회생층(600)을 에칭하는 단계로 이루어 질 수 있다. 이때, 상기 1차 회생층과 2차 회생층의 에칭은 일부 또는 전체가 에칭되어 질 수 있으며, 상기 1차 회생층의 에칭 후, 2차 회생층을 에칭하는 시차를 두고 순차적으로 에칭할 수 있으며, 1차 회생층과 2차 회생층이 동시에 에칭되어질 수 있는 것이다.
- [0080] 한편, 상기 회생층들의 에칭비율은 1차 회생층을 도 5 에 도시된 바와 같이 일부 에칭될 경우, 후속 공정 과정에서 1차 회생층의 물질이 필요한 경우 에칭 후 잔존하는 1차 회생층의 물질이 에미터 형성과 그 특성과 관련된 경우로, 바람직하게는 그 에칭비율은 10~80% 에칭시키는 것이다.
- [0081] 또한, 도 6에 도시된 바와 같이, 후속공정과정에서 2차 회생층의 물질이 에미터 형성과 특성에 관련된 경우에는 1차 회생층은 100% 에칭되어 질 수 있다.
- [0082] 다른 한편으로, 상기 1차 회생층을 100%에칭시키고, 이후 2차 회생층을 도 11에 도시된 바와 같이, 에칭비율 10~80%에칭시킬 수 있으며, 이 경우 2차 회생층의 물질이 후속 공정과정에서 에미터의 형성 및 특성과 관련된

경우 선택하여 수행하게 된다. 또는 도 12에 도시된 바와 같이, 100% 에칭시킬 수 있으며, 이때는 에미터 형성 및 특성에 2차 희생층 물질과 관련이 없는 경우 선택할 수 있는 것이다.

[0083] 상기 희생층들의 에칭은 본 발명에 따라 제조되는 전자방출소자의 사용처, 또는 제조공정상의 특성이나 제조자들의 선택에 따라 적의 선택하여 그 에칭과정을 선택하여 적용 가능한 것이다.

[0084] 본 발명에 따르면, 상기 희생층을 에칭하는 단계 후, 성장부를 포밍하기 전, 도 13 및 14에 도시된 바와 같이, 성장부 상층에 잔류된 포토레지스트(PR)를 제거(Strip)하는 단계(4)를 더 수행할 수 있다.

[0086] 본 발명에 따르면, 또 다른 실시형태로서, 도 8에 도시된 바와 같이, 상기 희생층을 증착하는 단계는 금속희생층(310)을 기판(300) 상부에 증착하는 단계(도 8의 1)와; 상기 금속희생층 상부에 포토레지스트층을 형성하고, 포토리소그래피 공정에 의해 외부에서 전극 연결이 가능한 원하는 형태의 패턴 노광 과정을 수행한 다음, 이를 현상하여 패턴 이외 부분의 포토레지스트를 제거하는 단계(도 8의 2)와; 상기 포토레지스트가 제거된 금속희생층을 에칭하여 패턴닝하는 단계(도 8의 2)와; 상기 에칭된 후, 형성된 패턴상의 포토레지스트를 스트립(strip)하는 단계(도 8의 2)를 더 포함할 수 있다.

[0087] 이상의 단계를 수행한 다음, 금속촉매(320)를 상기 패턴닝된 금속희생층을 증착시키고(도 8의 3), 본 발명의 일 실시예와 같이, 상기 금속촉매를 패턴닝한 다음(도 8의 4), 형성되는 성장부(330)를 포밍(도 8의 5)한 후, 성장부를 성장(도 8의 6)시켜 CNT에미터를 형성할 수 있다.

[0088] 또한, 또 다른 실시형태로서 도 7에 도시된 바와 같이, 상기 희생층을 증착하는 단계는 금속희생층(400)을 기판 상부에 증착하는 단계(도 7의 1)와; 상기 금속희생층 상부에 포토레지스트층을 형성하고, 포토리소그래피 공정에 의해 외부에서 전극 연결이 가능한 원하는 형태의 패턴 노광 과정을 수행한 다음, 이를 현상하여 패턴 이외 부분의 포토레지스트를 제거하여 패턴닝하고, 상기 포토레지스트가 제거된 금속희생층을 에칭한 다음, 형성된 패턴상의 포토레지스트를 스트립(strip)하는 단계(도 7의 2)와; 상기 금속희생층 패턴상에 절연희생층(410)을 증착하는 단계(도 7의 3)를 더 포함하여 이루어질 수 있다.

[0089] 이상의 단계를 수행한 다음, 본 발명의 일 실시형태에 따라, 상기 절연희생층(410)의 상부에 금속촉매(420)를 증착(도 7의 3)하고, 포토리소그래피 공법으로 상기 금속촉매를 패턴닝(도 7의 4)한 다음, 상기 절연희생층을 바람직한 에칭비율로 50~100% 에칭(도 7의 5)하여 성장부를 형성하고, 포밍(도 7의 6)한 다음, 상기 성장부를 성장(도 7의 7)시켜 CNT 에미터를 형성하여 이루어질 수 있다.

[0090] 상기 도 7 및 8에 따라 패턴닝된 상기 금속희생층(310, 400)은 전자방출소자의 전극으로 구성되게 된다.

[0091] 또한, 상기 도 7 및 8에 따른 본 발명의 실시형태로 전자방출소자를 제조할 경우, 도 10에 도시된 바와 같이, 도 1의 1 및 2와 같이 금속희생층이 전극으로 구성되어, N라인 또는 M라인 만을 단독으로 독립시켜 구동될 수 있도록 제조하거나, 혹은 도 10의 3과 같이 N*M라인을 동시 구동할 수 있는 전자방출소자를 제조할 수 있으며, 도 10의 4와 같이 기판을 전극으로 사용하고, 금속촉매 1개만 패턴닝해서 하나의 에미터만을 성장시켜 구동되는 전자방출소자를 제조할 수도 있다.

[0093] 본 발명에 따르면, 필요에 따라서 상기 전자방출소자에 에미터를 성장시켜 형성한 다음, 외부전극을 연결하는 과정을 더 포함하여 이루어질 수 있다.

[0094] 이상에서 설명된 바와 같은 본 발명에 따른 다양한 실시형태에 따라, 불순물을 제거 또는 차단하기 위한 희생층을 둠으로써, 기판상에 존재하는 불순물 또는 금속촉매에 존재하는 불순물 및 금속촉매를 패턴닝(포토리소그래피 공정)하는 과정에서 발생하는 불순물 등을 제거하거나, 또는 장벽을 형성함으로써 불순물로 인한 결함을 방지하게 되어 제조되는 전자방출소자의 전자방출특성을 향상시킬 수 있으며, 구비되는 에미터의 완전한 선택성장을 이룰 수 있고, 또한, 소자의 인핸스팩터(enhance factor)를 증대시킨 전자방출소자를 제공할 수 있는 것이다.

[0095] 이러한 전자방출특성이 향상된 전자방출소자를 이용하여 50 μ m이하 크기의 소형화된 고해상도 전자빔을 제공할 수 있다.

[0096] 본 발명에 따라 제조되는 전자방출소자는 다양한 분야에 응용될 수 있다. 예를 들어, 조명용으로 이용되는 가시 광원장치, 전계방출 표시장치, 디스플레이용 백라이트유닛, 엑스레이 장치용 전자 방생장치, 전자빔 발생 장치 등에 적용되어 질 수 있다.

[0097] 또한, 상기 전자방출소자는 평면상으로 제조될 수도 있으나, 입체적인 구조물에 고정되는 만곡된 곡면상 또는 구면상 등 다양한 형태의 비평면상의 형태를 가질 수 있으며, 이러한 형태상의 변형 및 응용은 본 sqkf명의 기술적 범위를 제한하지 않는다.

[0098] 이상과 같이, 본 발명을 첨부된 도면에 도시한 실시예를 들어 설명하였으나, 이는 발명을 설명하기 위한 것일 뿐, 본 발명이 속하는 기술 분야의 통상의 지식을 가진 자라면 발명의 상세한 설명으로부터 다양한 변형 또는 균등한 실시예가 가능하다는 것을 이해할 수 있을 것이다. 따라서, 본 발명의 진정한 권리범위는 특허청구범위의 기술적 사상에 의해 결정되어야 한다.

부호의 설명

[0100] 100, 300, 400: 기판

110: 희생층

120, 320: 금속촉매층

130: 포토레지스트 층

140, 330, 420: 전자방출소자 성장부

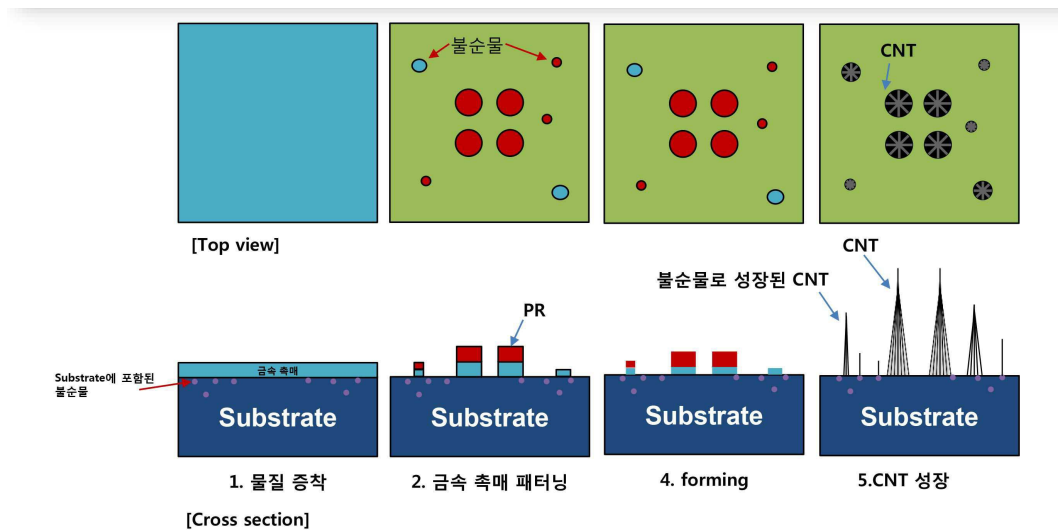
160: 에미터

310: 금속희생층

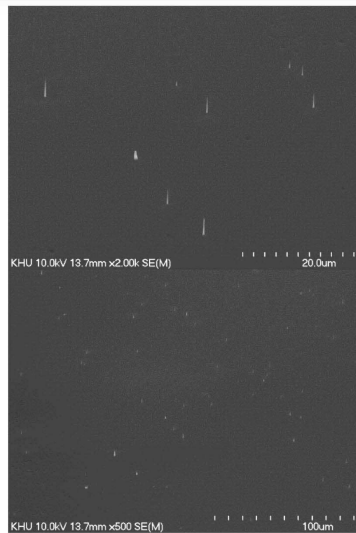
410: 절연희생층

도면

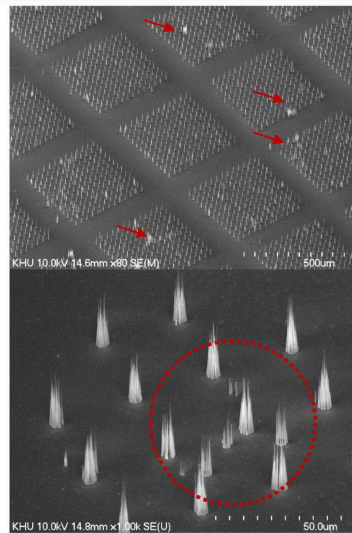
도면1



도면2

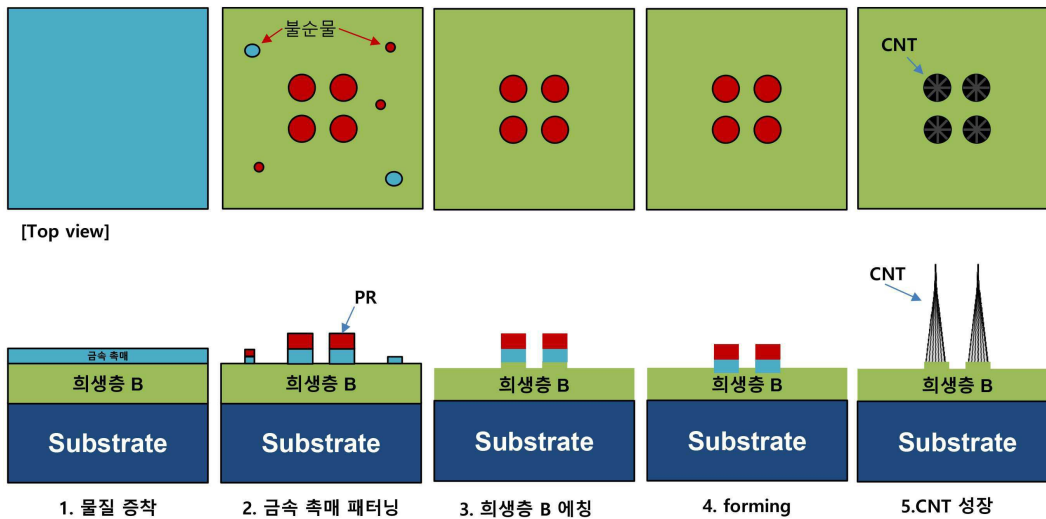


[(a) Si wafer 불순물로 생성된 수직 구조물]

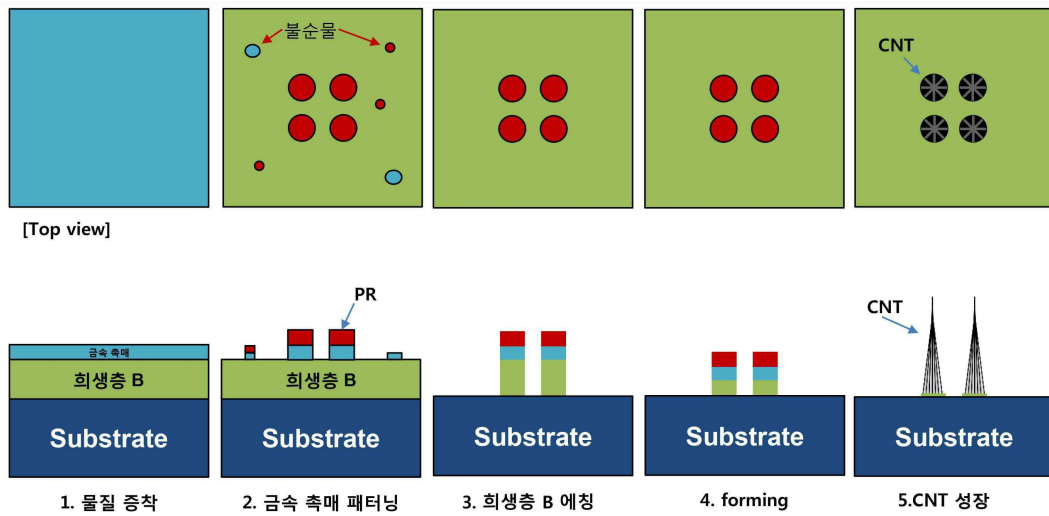


[(b) 포토리소그래피 공정에서 발생된 불순물로인한 결함]

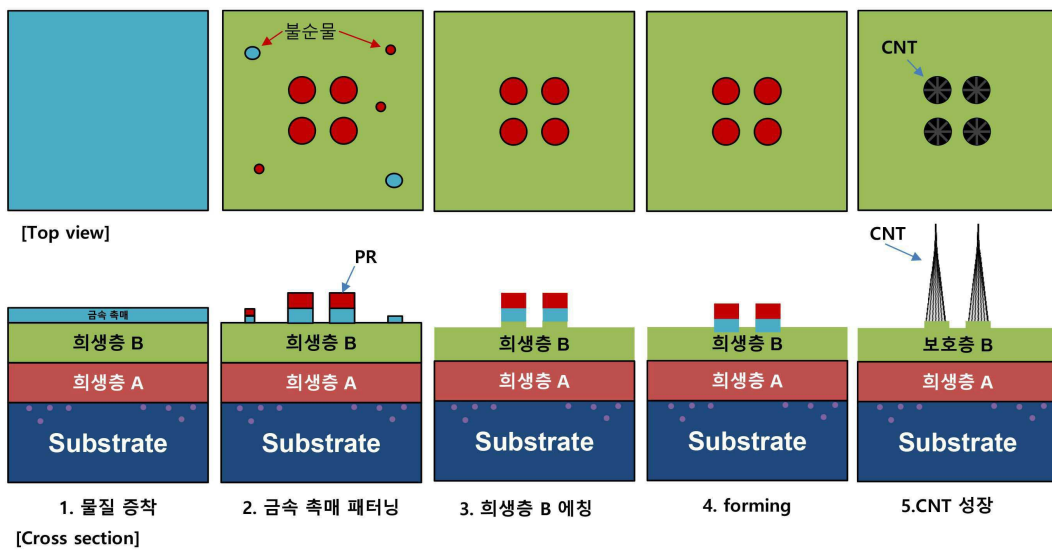
도면3



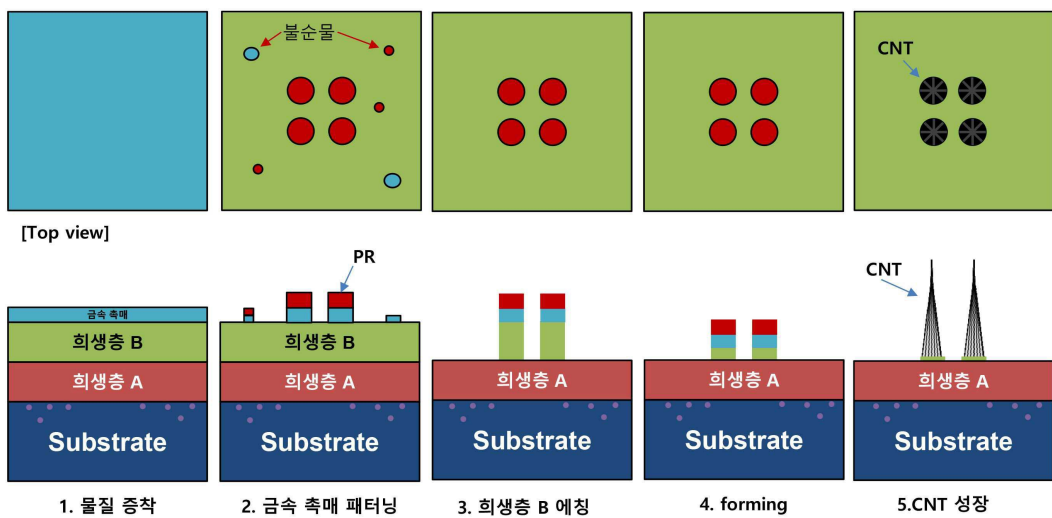
도면4



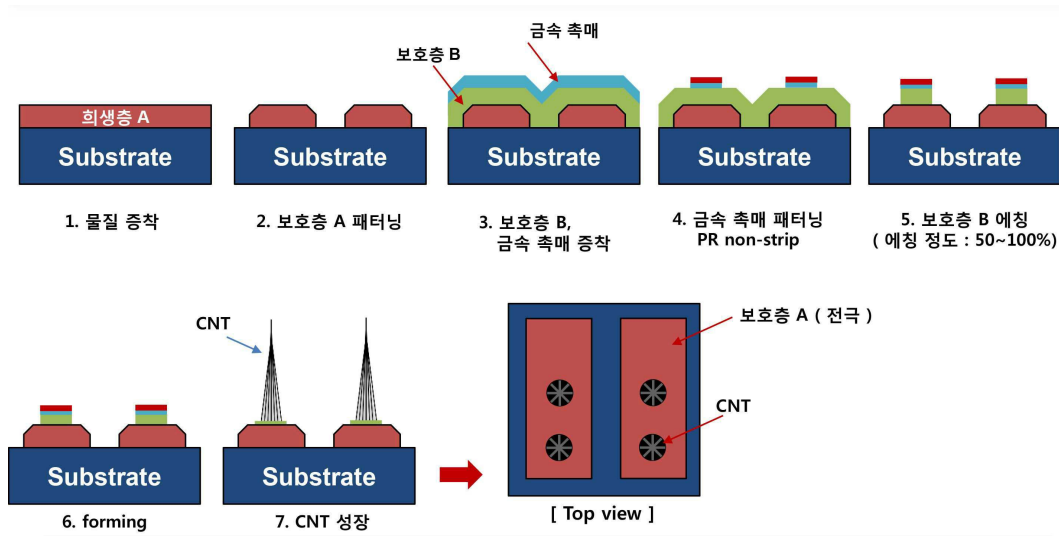
도면5



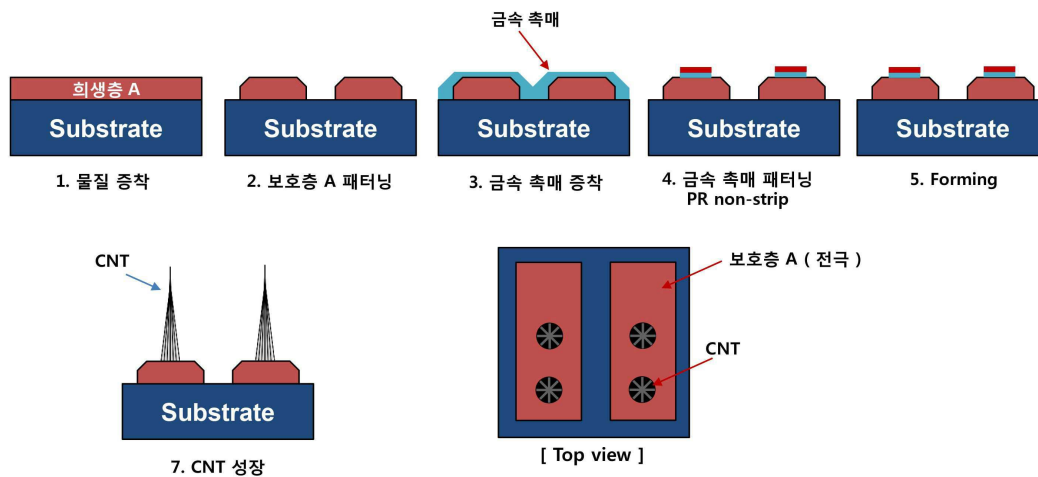
도면6



도면7



도면8



도면9



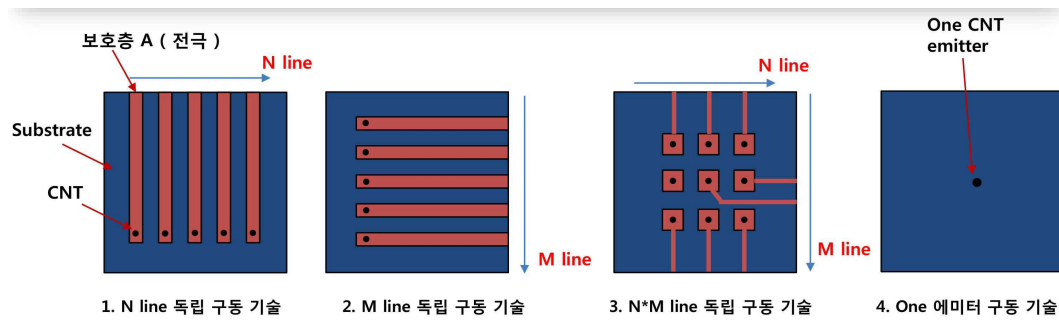
[고해상도 전자빔 제조 기술 적용 전]

[고해상도 전자빔 제조 기술 적용 후]

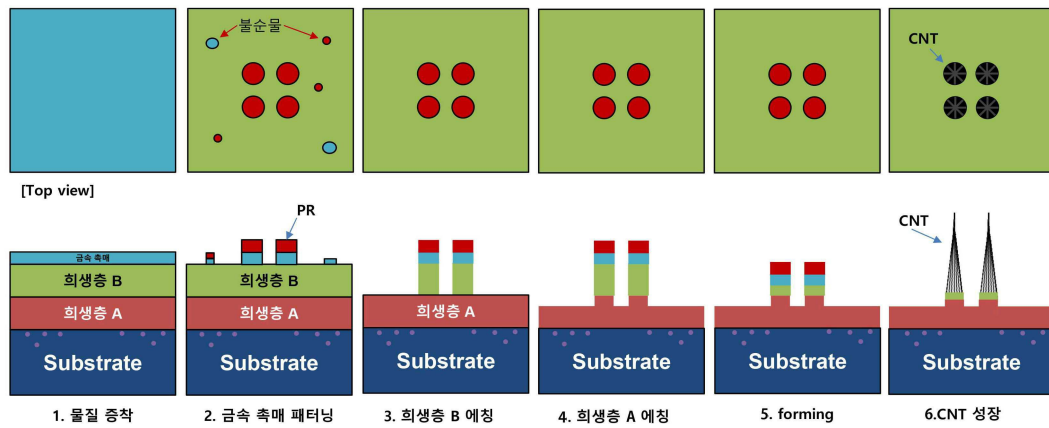
Glass / Mo / n+ 기판

Si wafer / n+

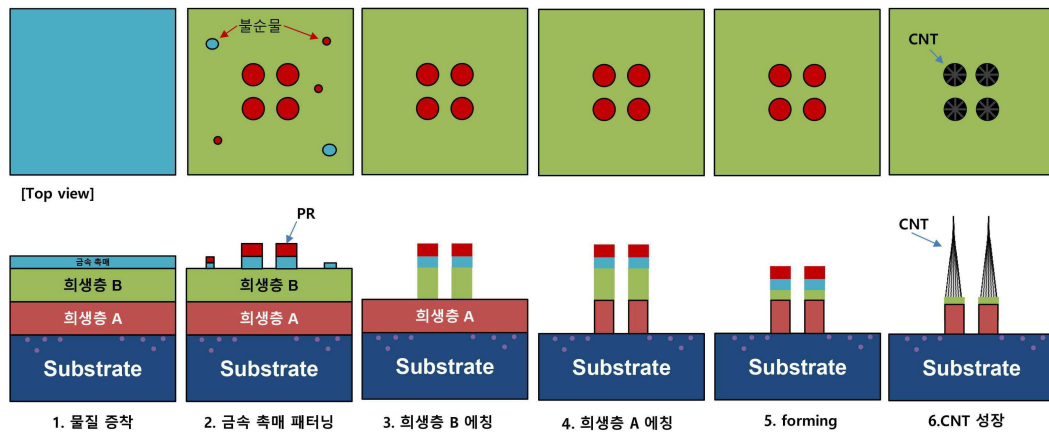
도면10



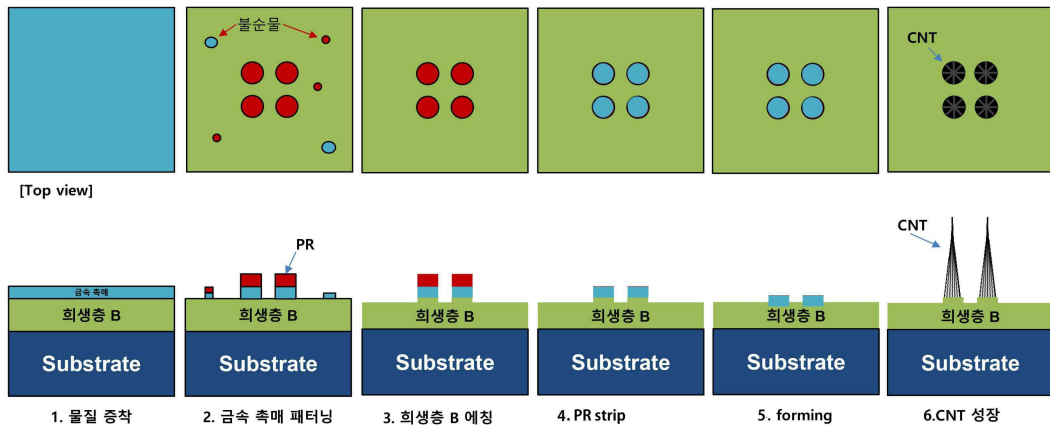
도면11



도면12



도면13



도면14

