[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
H04B 1/16

[12]发明专利说明书

[21] ZL 专利号 97102514.2

[45]授权公告日 2002 年 11 月 27 日

[11]授权公告号 CN 1095252C

[22]申请日 1997.1.27 [21]申请号 97102514.2

[30]优先权

[32]1996.1.30 [33]GB [31]9601873.4

[73]专利权人 索尼公司

地址 日本东京都

共同专利权人 索尼英国有限公司

[72]发明人 渡边秀和 H·阿米尔－阿利哈尼

审查员 冯晓明

[74]专利代理机构 中国专利代理(香港)有限公司

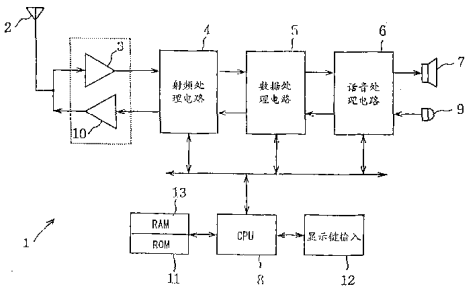
代理人 张志醒 叶恺东

权利要求书 3 页 说明书 15 页 附图 6 页

[54]发明名称 无线电接收机

[57]摘要

一种用于数字式蜂窝系统等的无线电接收机，发送或接收比如编码的话音信号，可方便可靠地检测同步信号。用一模/数转换电路 17 来转换变为基带的发送信号，然后检测与预定标准信号之间的相关值。



ISSN1008-4274

1.一种无线电接收机(1)，用于接收以同步信号 FCCH 为基准的发送信号，并译码无线发送数据流，所述同步信号 FCCH 具有预定的模式，在预定的周期插入所述发送信号中，该无线电接收机包括:

射频、中频和检测电路(15)，用于将所述发送信号转换为基带信号;

模/数转换电路(16)，用于在一预定周期顺序采集所述基带信号，并输出采样数据流;

解调和数字信号处理器(17)，用于解调所述基带信号，输出所述数据流，产生预定的标准数据流，和检测所述采样数据流与所述标准数据流之间的相关性，并输出相关检测的结果;

其中，根据所述的相关检测结果来检测所述同步信号 FCCH，基于所述的检测结果接收所述数据流。

2.根据权利要求 1 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)通过以预定的次序顺序读出储存在一预定存储装置中的数据，来产生所述标准数据流或第一和第二标准数据流。

3.根据权利要求 1 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)具有加法器(20 或 21)，用于在所述模/数转换电路(16)的处理周期累加一预定的常数; 且

将所述加法器(20 或 21)中的预定位在处理周期中作为所述标准数据流或第一和第二标准数据流输出。

4.根据权利要求 3 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)累加具有不同值的常数，以产生所述第一和第二标准数据流。

5.根据权利要求 1 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)顺序地将所述采样数据流和所述标准数据流相乘，以获得相乘的值 C_m，或分别顺序地将所述采样数据流和第一标

准数据流，或所述采样数据流和第二标准数据流相乘，以获得相乘的值 C_m，通过在一预定期间累加该相乘值 C_m 来检测相关值 $CORR_K$，并通过用接收的所述发送信号的信号能量 P_{REC} 使所述相关值 $CORR_K$ 归一化，以输出所述相关检测的结果或第一和第二相关检测的结果。

6.一种无线电接收机(1)，用于接收以同步信号 FCCH 为基准的发送信号，并译码无线发送数据流，所述同步信号 FCCH 具有预定的模式，在预定的周期插入所述发送信号中，该无线电接收机包括:

射频、中频和检测电路(15)，用于将所述发送信号转换为基带信号;

模/数转换电路(16)，用于在一预定周期顺序采集所述基带信号，并输出采样数据流;

解调和数字信号处理器(17)，用于解调所述基带信号，输出所述数据流;

相关器(25A，25B 和 25C)，用于产生第一和第二标准数据流，该数据流是通过以第一和第二采样频率对具有预定相位的标准信号进行采样而获得的，和用于检测所述采样数据流与所述第一标准数据流之间的相关性，以及所述采样数据流与所述第二标准数据流之间的相关性，并输出第一和第二相关检测的结果;

其中，根据所述第一和第二相关检测的结果来检测所述同步信号 FCCH，基于所述的检测结果接收所述数据流。

7.根据权利要求 6 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)通过以预定的次序顺序读出储存在一预定存储装置中的数据，来产生所述标准数据流或所述第一和第二标准数据流。

8.根据权利要求 6 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)具有加法器(20 或 21)，用于在所述模/数转换电路(16)的处理周期累加一预定的常数; 且

将所述加法器(20 或 21)中的预定位在处理周期中作为所述标准

数据流或所述第一和第二标准数据流输出。

9.根据权利要求 8 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)累加具有不同值的常数，以产生所述第一和第二标准数据流。

10.根据权利要求 6 的无线电接收机(1)，其特征在于，所述解调和数字信号处理器(17)顺序地将所述采样数据流和所述标准数据流相乘，以获得相乘的值 C_m，或分别顺序地将所述采样数据流和第一标准数据流，或所述采样数据流和第二标准数据流相乘，以获得相乘的值 C_m，通过在一预定期间累加该相乘值 C_m 来检测相关值 $CORR_K$，并通过用接收的所述发送信号的信号能量 P_{REC} 使所述相关值 $CORR_K$ 归一化，以输出所述相关检测的结果或第一和第二相关检测的结果。

无线电接收机

本发明涉及一种无线电接收机，可应用到比如发送和接收编码话音信号的数字式蜂窝系统。

通常的数字式蜂窝系统，比如一种无线电话，将发送和接收的话音信号编码，通过时分多路复用方法，使多个终端同时使用一个通道。

即，当开通时，这种终端顺序扫描预定数目通道(比如 124 通道)中的接收频率，并检测 FCCH(频率校正通道)，该 FCCH 在预定的周期以较强的场强依次插在该通道中(通常由 10 或 11 个帧组成)，以识别包含 FCCH 的作为控制通道的通道。

然后，该终端检测并接收指明给它所属区域的控制通道。

设计控制通道的目的是形成用于传输各种信息的时隙，所以在数字式蜂窝系统中，每个终端都接收控制通道，以接收发送控制通道的有关基地台的信息、邻近基地台的信息和呼叫该终端的信息等。

为此，终端根据这个 FCCH 校正处理定时，并粗略地检测用于发送所需信息的定时。

这里，FCCH 是以一种位模式赋值的同步信号，其中当译码时，数值“0”连续预定的位数。在数字式蜂窝系统中，将该位模式进行差分偏码，然后进行高斯滤波最小频移键控(GMSK)调制，以便发送。

如图 1 中所示，FCCH 是作为 I 和 Q 信号的组合波发射的，I 和 Q 信号的电平以正弦波变化，相位差为 90°。在控制通道中，当发送 FCCH 时载波频率偏移+67.7KHz。

于是，在数字式蜂窝系统中，用带通滤波器从接收信号中抽出 FCCH 的信号分量，以检测 FCCH 的定时，并根据定时的检测结果粗略地使整个工作与控制通道同步。

在使用带通滤波器抽取FCCH的信号分量的情况下，带通滤波器的带宽越窄，其检测精度的改善越高。

然而，如果带宽做得较窄，则带通滤波器的响应特性将变坏。

另一方面，这种数字式蜂窝系统的特征在于FCCH的持续时间短到 550μsec ，所以如果带通滤波器的响应特性变坏，则很难找到FCCH。

此外，在数字式蜂窝系统中，频率可能有多普勒频移，或者载波频率具有与数据中的偏移FCCH同样的频谱，而不是FCCH的频谱，所以在使用带通滤波器时，有FCCH定时被错误检测或根本不能检测的问题。

于是，如果FCCH的定时被错误检测或根本不能控制，则要再一次检测在一预定周期重复发送的FCCH，在数字式蜂窝系统中，就要等到呼叫可能出现的时间。

另一方面，有一种从译码数据流中检测FCCH的方法。

也就是说，如果FCCH是由“0”值的数据流构成的，则可通过检测解调数据流和连续“0”值的数据流之间的相关性来进行检测。

然而，在这种数字式蜂窝系统中，由于噪音或除多普勒频移之外的衰落，使译码的结果可能出错。

特别是，对于噪音水平，可能出现Eb/NO (Eb: 每位发送的能量，NO: 噪音的功率密度)变坏到10dB或更小的情况。在这种情况下，解调数据流有较高的错误率，于是不能正常地检测出FCCH。

另一方面，可考虑一种方法，即通过正交检测接收信号来产生I和Q信号，利用在FCCH中它们具有90°的相位差来检测I和Q信号之间的相关性，从而检测出FCCH。

然而如上所述，因为在非FCCH的时隙中的非正弦波之间，可能有很高的相关性，故可导致出现错误检测，即使检测出I和Q信号之间有相关性也是如此。

鉴于上述，本发明的目的是提供一种无线电接收机，它能容易且

可靠地检测这种同步信号。

本发明的上述和其它目的是通过提供一种无线电接收机 1 来达到的，它接收以同步信号 FCCH 为基准的发送信号，并译码无线发送数据流，所述同步信号 FCCH 具有预定的模式，在预定的周期插入发送信号中。这种无线电接收机包括：射频、中频和检测电路 15，用于将所述发送信号转换为基带信号；模/数转换电路 16，用于在一预定周期顺序采集所述基带信号，并输出采样数据流；解调和数字信号处理器 17，用于解调所述基带信号，输出所述数据流，产生预定的标准数据流，和检测所述采样数据流与所述标准数据流之间的相关性，并输出相关检测的结果；其中，根据所述的相关检测结果来检测所述同步信号 FCCH，基于所述的检测结果接收所述数据流。

此外，根据本发明的第二方面，一种无线电接收机 1 用于接收以同步信号 FCCH 为基准的发送信号，并译码无线发送数据流，所述同步信号 FCCH 具有预定的模式，在预定的周期插入发送信号中。这种无线电接收机包括：射频、中频和检测电路 15，用于将所述发送信号转换为基带信号；模/数转换电路 16，用于在一预定周期顺序采集所述基带信号，并输出采样数据流；解调和数字信号处理器 17，用于解调所述基带信号，输出所述数据流；相关器 25A，25B 和 25C，用于产生第一和第二标准数据流，该数据流是通过以第一和第二采样频率对具有预定相位的标准信号进行采样而获得的，和用于检测所述采样数据流与所述第一标准数据流之间的相关性，以及所述采样数据流与所述第二标准数据流之间的相关性，并输出第一和第二相关检测的结果；其中，根据所述第一和第二相关检测的结果来检测所述同步信号 FCCH，基于所述的检测结果接收所述数据流。

根据本发明的第三方面，解调和数字信号处理器 17 产生标准数据流，或者以预定的次序顺序地读出存在预定的存储装置中的数据来产生第一和第二标准数据流。

根据本发明的第四方面，解调和数字信号处理器 17 具有加法器

20 或 21，在模/数转换电路 16 的处理周期中累加一预定常数，并输出在加法器 20 或 21 中的预定位数，以便在该处理周期输出此预定的位数作为标准数据流，或第一和第二标准数据流。

根据本发明的第五方面，解调和数字信号处理器 17 累加具有不同值的常数，以产生第一和第二标准数据流。

根据本发明的第六方面，解调和数字信号处理器 17 顺序地将采样数据流和标准数据流相乘，以获得相乘的值 C_m，或分别顺序地将采样数据流和第一标准数据流，或采样数据流和第二标准数据流相乘，以获得相乘的值 C_m，通过累积在预定期间的乘得值 C_m 来检测相关值 $CORR_K$，并且用接收的发送信号的信号能量 P_{REC} 使相关值 $CORR_k$ 归一化，输出相关检测的结果或第一和第二相关检测的结果。

根据本发明的第七方面，当相关检测的结果在一预定期间连续地升到一预定值或更高时，无线电接收机 1 判定被检测的同步信号 FCCH。

通过在预定的周期顺序地采集基带信号以产生采样数据流，并通过检测该采样数据流与标准数据流之间的相关性，能够可靠地检测出同步信号 FCCH，即使在译码数据流中产生错误也可检测。

在这种情况下，如果通过具有不同频率的第一和第二标准数据流检测该相关性，则可在短时间内检测出同步信号 FCCH，即使内部时钟的频率移动也可以。

在此情况下，通过顺序地读取并输出储存在存储装置中的数据，并通过累加预定的常数以输出预定位数的数据流，就能够很容易地产生标准数据流。此外，通过累加具有不同数值的常数，很容易产生第一和第二标准数据。

当从采样数据流和标准数据流获得相乘的值 C_m 时，通过累积在一预定期间的相乘值 C_m 来检测相关值 $CORR_k$，并用接收的发送信号的信号能量 P_{REC} 使该相关值 $CORR_k$ 归一化，则能够可靠地检测出同步信号 FCCH，即使由于接收条件的改变使场强变化时也能够。此外，

当相关检测的结果在一预定期间连续上升到一预定值或更高时，通过对同步信号 FCCH 的检测所做的判定，能改善检测的精确度。

如上所述，根据本发明，可获得一种无线电接收机，该接收机通过将从接收信号变换来的基带信号转换成数字值，并检测与预定标准信号的相关值，能可靠地检测出同步信号，并能有效地避免噪音和衰落的影响。

通过下面结合附图的详细描述，将使本发明的性质、原则和应用更加清楚。图中相同的部件采用了相同的标号或符号。

图 1 是说明 FCCH 发送的波形图；

图 2 是表示根据本发明一实施例的数字式蜂窝终端的方框图；

图 3 是表示它的接收机部分的方框图；

图 4 是表示它的工作的曲线图；

图 5 是表示用于检测 FCCH 的标准模式的表；

图 6 是表示第二实施例的方框图；

图 7 是表示它的工作的表；

图 8 是表示第三实施例的方框图；

图 9 是说明第四实施例的流程图。

现在结合附图描述本发明的最佳实施例：

(1)第一实施例

(1-1)该实施例的一般结构

参考图 2，1 总的表示数字式蜂窝系统的一个终端，其天线 2 接收从基地台发出的发射信号，通过天线耦合器(未示出)将获得的接收信号输给放大电路 3。

此时，放大电路 3 以预定的增益放大该接收信号，然后将它输给射频（RF）处理电路 4。RF 处理电路 4 用预定的本机振荡信号对接收信号进行频率转换，终端 1 的设计使得通过切换本机振荡信号的频率选择性地接收需要的频道。

此外，RF 处理电路 4 正交检测经频率变换的接收信号。以解调

与该接收信号的标准相位同步的I信号，并解调一个Q信号．在它的内装模/数转换电路中，在预定的周期采集I和Q信号，以将它们转换成数字值。

于是，终端1解调由对应于接收信号的标准相位的解调结果组成的I数据，和Q数据，并将I和Q数据输到数据处理电路5。

数据处理电路5是由数字处理器组成的，该处理器处理I和Q数据，解调来自I和Q数据的原有差分编码数据。此刻，通过内装的维特比(Viterbi)均衡器进行波形均衡和失真校正以减小衰落和多路径的影响之后，输出该差分编码数据。

此外，此时该数据处理电路5根据I和Q数据检测FCCH，并根据检测的结果检测频率误差。将这个检测结果用作标准去控制数据处理电路5、预定标准信号产生电路等的工作，从而实现与基地台的帧同步，并校正内部时钟对基地台的频率偏移。

除此处理系统之外，数据处理电路5对差分编码数据进行差分译码，然后进行错误校正，并选择性地将所得到的译码数据输给话音处理电路6或中央处理单元8。

话音处理电路6通过对译码数据进行话音扩展来译码话音数据，并通过内装的数/模转换电路将话音数据转换成话音信号。话音处理电路6还以话音信号驱动扬声器7，使终端1能够接收到从基地台发出的呼叫者的话音信号。

另一方面，中央处理单元8根据译码数据接收从基地台发出的预定信息，根据接收的结果切换本机振荡信号的频率，从而将发射/接收频率切换到预定的话音通道，于是终端1可通过选择一预定的话音通道来发射/接收话音信号。

另一方面，终端1的发送系统用话音处理电路6将话筒9输出的话音信号转换成话音数据，然后对它们进行话音压缩。

数据处理电路5通过加入错误校正码，对话音处理电路6的输出数据进行差分编码，并通过在话音处理电路6的输出处加入错误校正

码，对由中央处理单元 8 输出的各种控制码进行差分编码。

RF 处理电路 4 通过 GMSK(高斯滤波最小频移键控)调制从数据处理电路 5 输出的差分编码数据来产生发送信号，并将该发送信号的频率转换成预定的频率。

此外，RF 处理电路 4 通过放大电路 10 将经频率变换的发送信号输给天线 2，从而使终端 1 能够发送呼叫者的话音信号或给基地台的呼叫信号。

此时，终端 1 根据由数据处理电路 5 检测的预定检测结果切换发送和接收的定时。于是，通过应用时分多路复用方法，它能选择性地接收从基地台发送给多个终端的信号中分配给它的时隙，并能通过选择性地使用分配给它的时隙将话音数据等发送给基地台。

为此而设计的中央处理单元 8，通过在随机存取存储器(RAM)13 中确定一个工作区域来执行储存在只读存储器(ROM)11 中的处理程序，从而通过按需要将控制码输出给每一电路块来控制整个系统的工作。比如当一个预定操作员在显示/键输入部分压下键输入部分 12 时，响应这一操作而将呼叫信号发送给基地台，且当从基地台的呼叫信号进入时，切换到接收通道等上。

(1-2)输入数据的处理

终端 1 以图 3 所示的接收系统接收从基地台发送来的信号。

终端 1 的构成有：带有选择电路的 RF 处理电路 4、中频电路(IF)、检测电路(整个由标号 15 表示)；和模/数转换电路 16，通过切换本机振荡信号的频率选择性地接收需要的通道，转换并放大接收信号成中频信号，并且正交检测中频信号。

于是，终端 1 通过产生 I 和 Q 信号，将天线 2 接收的信号转换处理成基带信号，其中 I 和 Q 信号是在发射机的 GMSK 调制中产生的。

另一方面，模/数转换电路(A/D)16 将 I 和 Q 信号转换成数字值，以产生 I 和 Q 数据，并且数据处理电路 5 以其内装解调器(DEMOD)和数字信号处理器(DSP)(用标号 17 表示)将 I 和 Q 数据译码成原来的数

据流。

此时，数字信号处理器根据I和Q数据检测FCCH，对接收信号进行均衡，并对译码数据流进行错误校正。

另一方面，由数字信号处理器组成的话音处理电路6用于处理话音数据(话音DSP)，其中数据处理电路5的输出数据是扩展的数据，即对话音压缩的发送数据进行语音扩展，将其变换成原来的数据流。然后，将该数据流转换成模拟信号以驱动扬声器7。

在开始这种处理过程之前，终端1首先接收用于以FCCH为标准的帧同步的控制通道。

此外，终端1以FCCH为标准检测内部时钟的频率错误，以校正频差，以预定的字符组为基准使整个工作同步，然后通过接收时隙来接收需要的信息。

数据处理电路5检测I和Q数据与解调后的通常数据流中的预定标准信号之间的相关值，从而检测FCCH。

这样，当数据处理电路5检测FCCH的定时的时候，它设定内装的时基计数器，从而使整个工作帧同步。

即，在终端1，模/数转换电路16通过采集某时的I和Q信号一位接一位地分别产生I和Q的8位数据。

因为传送FCCH的I和Q信号形成有90°相位差，如果模/数转换电路16以与I和Q信号同步的定时对I和Q信号采样，如图4所示，则合成的I和Q数据在复平面上形成了一个反时针旋转$\tau/2$弧度的圆轨迹。

另一方面，如果FCCH受衰落和噪音的影响，则I和Q信号的振幅和相位将改变一个量，使得对于I和Q数据形成的圆轨迹带有畸变。

此外，当终端I中的内部时钟没有适当地使FCCH同步时，则在I和Q数据$S_0(\alpha_0, \beta_0)$和$S_4(\alpha_4, \beta_4)$之间将产生相位误差θ_e，对于每4个样值它们彼此原来是相符的。

最好是在FCCH的同步时间内没有衰落和噪音的影响，FCCH可

用对应于I和Q数据的“1”位位模式来表示，如图5所示。

于是，数据处理电路5采用这种位模式作为标准模式，通过从存储电路中顺序读出形成位模式的数据来产生标准信号(也就是说由样板组成)。

此外，数据处理电路5将I和Q数据以复共轭数表示为I_m和Q_m(样值m)，并将样板的值表示为T_{im}和T_{qm}(样板m)，设定相关长度为n(即检测相关性的数据数目)，用C_m表示通过下式计算出的中间值:

$$\begin{aligned} C_m &= sample_m * template_m \\ &= (I_m + jQ_m)(T_{im} - jT_{qm}) \\ &= (I_mT_{im} + Q_mT_{qm}) + j(Q_mT_{im} - I_mT_{qm}) \qquad \cdots\cdots(1) \end{aligned}$$

(这里*代表复数相乘)

并执行下式的计算以检测相关值$CORR_K$:

$$\begin{aligned} CORR_k &= \sum_{m=k}^{k+n-1} C_m = C_k + C_{k+1} + \cdots + C_{k+n-1} \\ &= CORR_{k-1} - C_{k-1} + C_{k+n-1} \qquad \cdots\cdots(2) \end{aligned}$$

这里项$C_k, C_{k+1}, \cdots, C_{k+n-1}$的总数是n。

即可以通过将样板值设定到等于适当地接收FCCH而获得的I和Q数据的I和Q数据的值，在FCCH的定时时确定相关值$CORR_k$。

在这种情况下，即使在解调后的数据流中产生错误，通过选择相关长度n也能在FCCH的定时时确定相关值$CORR_k$。这样可容易可靠地检测出FCCH，同时有效地避免了衰落或噪音的影响。

此时，因为在图5的标准模式中以逻辑“1”和“0”的位模式表示样板，因此对样板可执行(1)式的计算，故可很容易执行这种计算。

此外，通过向相关值$CORR_{k-1}$加入或从$CORR_{k-1}$中减去中间值C_{k+n-1}和C_{k-1}，可用作为整体的简单计算来检测相关值$CORR_k$，其中$CORR_{k-1}$是对前一个样值的I和Q数据而得到的。

另外，数据处理电路5通过采用这样获得的相关值$CORR_k$进行下

式的计算:

$$P_{REC} - P_{CORR} \times TH \leqslant 0 \qquad \cdots\cdots(3)$$

并确定是否满足这个关系式。这里TH代表阈值。

这里，P_{CORR}表示相关检测结果的功率，通过下式计算复相关值$CORR_k$的绝对值可检测出P_{CORR}:

$$P_{CORR} = |CORR_k|^2 \qquad \cdots\cdots(4)$$

而P_{REC}代表接收信号的能量，可通过下式表示:

$$P_{REC} = I_i^2 + Q_i^2 \qquad \cdots\cdots(5)$$

这样，如果对于关系式(3)在预定的采样期间连续地获得肯定的结果，则数据处理电路5判定接收到了FCCH，于是根据该定时检测的结果执行帧同步。

即当检测通过变换到基带获得的I和Q数据与样板之间的相关值$CORR_k$时，相关值$CORR_k$不仅在接收到FCCH时增加，而且在随着接收信号电平的增加I和Q信号的幅值增加时也增加。

因此，数据处理电路5用通过计算公式(3)得到的接收功率使相关值检测结果归一化，于是即使接收信号的信号电平改变了(即由于接收环境的变化使场强改变时)，也能够可靠地检测FCCH。

此外，在这种归一化中，数据处理电路5能以一种简单的计算来进行归一化，即通过乘相关值$CORR_k$和阈值，然后从接收的归一化的信号能量P_{REC}中减去它，因此更容易检测到FCCH。

另外，在这种情况下，如果在预定的采样期间连续地获得肯定的结果，则数据处理电路5通过判定检测到FCCH可改善FCCH的检测精确度。

(1-3)该实施例的优点

根据上述，基于相关值的结果来检测FCCH，即通过将变换到基带的I和Q信号转换为数字值，然后检测它与预定标准信号的相关性，从而找出相关值，很容易可靠地检测FCCH，同时有效地避免了衰落或噪音的影响。

(2)第二实施例

在该实施例中，由图6中所示的累加器20产生标准信号，并检测该标准信号与I和Q数据之间的相关值。

即在该实施例中，数据处理电路5从累加器20输出8位数据，在加法电路21中将这个数据与一预定常数相加，然后将相加的结果储存到累加器20中。

这样，数据处理电路5同模/数转换电路16的工作同步地执行该加法，并输出在累加器中的最高有效位(MSB)作为I数据的标准信号IT。

此外，数据处理电路5在一预定的延迟电路中将I数据标准信号延迟一个采样周期，以使从I数据标准信号得出Q数据的标准信号QT并将其输出。

在该实施例中，输出给加法电路21的常数选为64，于是，如图7所示，数据处理电路5累加这个常数以产生标准信号，于是可以用累加器20和加法电路21的简单结构来产生标准信号。

具体地说，当通过累加常数来产生标准信号时，可通过改变该常数来产生具有不同频率的标准信号。

也就是说，在这种数字式蜂窝系统中，由于将位速率选择为约271kbps，FCCH被移位其$\frac{1}{4}$，即67.7KHz。当将常数64累加时，通过67.7KHz这一频率产生标准信号。

然而实际上，终端1的内部时钟对于基地台可能有频率漂移，在这种情况下，尽管累加有数值为64的常数，但这种加法的周期可能与基地台不同，所以产生的标准信号具有的频率对67.7KHz有偏移。

这时，终端1不能长期地检测FCCH。

因此，当预定期间终止之后不能检测出FCCH，中央处理单元在需要时紧急清除累加器20的内容，并改变被累加的常数。

即，当将该常数从64变为63时，累加器20的最高有效位的变化

比在64的情况下延迟了一个量，使标准信号的重复周期延迟了$\frac{1}{64}$。

这样，通过改变常数该终端能很容易地改变标准信号的频率，即使内部时钟有频率漂移，也能检测FCCH。此外，根据检测FCCH时的常数，还能检测出该频率漂移。

顺便指出，当常数值从64变为63时，标准信号的频率可移动271/64，即4.2KHz。

此外，通过改变式子(3)中的阈值，而不是改变该常数，还可转变FCCH的检测精度。

即当阈值减小时，通过减小该值可提高找到FCCH的可能性，即使内部时钟有大的频率误差也能检测到FCCH。

然而，如果按上述减小了阈值，则可以确定，甚至在非FCCH的定时时也会有FCCH到来，这样对于FCCH的位置的检测精度就降低了，并且随后的频率漂移的校正也会变差。

另一方面，如果通过转换标准信号的频率来检测相关值，也能检测FCCH，而无须减小阈值那么多来使FCCH的检测可能性和检测精度都能得到改善。

于是，在本实施例中，是通过执行如此产生的标准信号与I和Q数据之间的关系式(1)-(3)的计算来检测FCCH的。

根据图7中所示的结构，通过累加常数以方便地产生标准信号，并进一步通过改变该常数可靠地检测FCCH，即使内部时钟有频率漂移也能检测到FCCH，其结果与通过第一实施例获得的类似。

(3)第三实施例

在第二实施例中，当如上所述通过改变累加常数来转变标准信号的频率时，其缺点在于检测FCCH所需的时间太长。

因此，在图8的实施例中，通过累加具有不同值的常数由相位相关器25A、25B和25C产生具有不同频率的标准信号，然后相关器25A、25B和25C执行表示由接收信号组成的I和Q数据与每个标准

信号之间关系的公式(1)的计算。

判定电路26根据分别由相关器25A至25C输出的公式(1)的计算结果执行公式(2)和(3)的计算，这样，通过同时使用三个具有不同频率的标准信号，并行检测FCCH，可在短时间内检测到FCCH。

此外，判定电路26将FCCH的检测结果输给中央处理单元执行帧同步，并检测从相关器25A、25B和25C中的哪个获得了该FCCH检测的结果(即检测出提供最大相关值的相关器)。

于是，该终端检测出了FCCH，并粗略地检出了频率误差，故可根据该检测结果改善随后的频率误差的检测精度。

即通过检测在一复平面上表示的I和Q数据的相位变化来完成频率误差的检测。

在此情况下，数据处理电路首先根据在检测FCCH中获得的频率误差检测的粗略结果校正I和Q数据的值，将I和Q数据相位旋转这个频率误差的量，并通过采用相位旋转了的I和Q数据进行检测频率误差的初步处理。

如上所述，如果采用对于频率误差前面校正的I和Q数据进一步检测频率误差，则可提高与直接检测频率误差相比的检测精度。

根据图8的结构，同时采用多个具有不同频率的标准信号并行地进行相关值的检测，使得短时间内就可检测出FCCH，并达到了第二实施例获得的效果。

(4)第四实施例

在这个实施例中，是通过执行图9中所示的处理程序以累加一预定常数来产生标准信号的，并采用该标准信号来检测FCCH。

即，数据处理电路5从步骤SP1开始进入步骤SP2，在这里将用于计算采样数目的计数器和累加器置于“0”，并将该常数置为64，从而对检测相关性所必须的变量进行了初始化。

然后，数据处理电路进入步骤SP3，在此通过输出累加值的最高有效位来输出Q数据的标准信号。接着在下一步骤SP4中，数据处理

电路5将常数64加到累加值上，并通过输出累加值的最高有效位来输出I数据的标准信号。

然后，数据处理电路进入步骤SP5，在这里计算公式(1)和(2)。在步骤SP6中，计算I和Q数据和相差值的功率。

然后，数据处理电路执行步骤SP7，在此计算公式(3)的左侧，并在步骤SP8中确定其计算结果是等于“0”或小于“0”(即从公式(3)是否能获得肯定的结果)。

如果在步骤SP8中获得否定的结果，则在相继的步骤SP9中数据处理电路将表示采样数目的计数器计数值初始化，并返回到步骤SP_3。

于是，数据处理电路重复步骤SP3-SP4-SP5-SP6-SP7-SP8-SP9-SP3的处理过程，当有满足公式(3)的I和Q数据输入时因为在步骤SP8中获得了肯定的结果，故进入步骤SP10。

在这里数据处理电路增加计数器的计数值，并在步骤SP11中确定该计数值是否达到了预定的值N，以确定是否输入了满足公式(3)计算结果的输入数据。

如果获得了否定的结果，则数据处理电路返回到步骤SP3，而如果获得了肯定的结果，则确定检测到了FCCH，并进入步骤SP12从而结束该处理过程。

根据图9所示的结构，能够获得第一实施例得到的类似效果，尽管该标准信号是通过计算而产生的。

(5)其它实施例

虽然以上描述的实施例是对于通过累加常数64来产生标准信号的情况，但本发明并不限于这种情况，如果将I和Q信号的采样数目加倍，则设定为该常数的一半，即32就够了。

此外，可通过增加累加器20的位数来微调标准信号以改变其频率，从而可达到比较小的频率误差。

此外，虽然上述实施例是通过延迟对应于I数据的标准信号来产生对应于Q数据的标准信号的，但本发明并不限于这种情况，也可通

过将对应于I数据的标准信号延迟两位来产生对应于Q数据的标准信号，比如当Q数据的采样数目加倍时设定该常数值为其一半，即32时的情况。此外，可通过分别累加常数来分别产生对于I和Q信号的标准信号。

另外，在这种情况下，也可对累加器20设定初始相位数据。

另外，尽管在上述实施例中，检测时如果公式(3)的计算连续满足预定的次数或更多时，则确定检测到FCCH，但本发明并不限于此，可以根据需要放松该标准。例如在检测中，尽管其功率在预定的连续次数中比标准的幅度低好几倍，但仍可确定FCCH。

此外，尽管上述实施例是通过将正交检测获得的基带信号转换成I和Q数据来检测相关值的，但本发明并不限于此种情况，可以将应用的范围扩大，比如以一延迟电路检测中频信号来获取基带信号，并按该基带信号对数据流进行译码。

另外，尽管上述实施例是通过从接收功率中减去一值使相差值归一化的，但本发明并不限于此，也可以用接收功率去除一值来使相关值归一化。

还有，虽然上述实施例是用于数字式蜂窝系统的，但本发明并不限于此，也可扩大应用到一无线电接收机中，以插在预定周期中的同步信号为基准来解调无线传输的数据流。

以上对本发明的最佳实施例作了描述，但本领域的技术人员都明白可以有各种变化和修改，这些都属于本发明的精神范围。所附权利要求书包括了这些变化和修改。

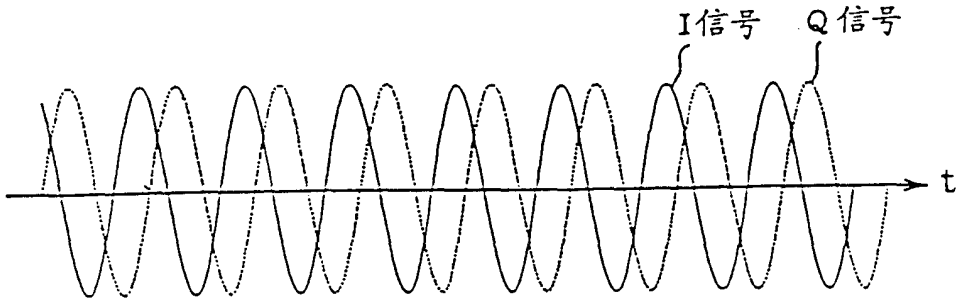

I信号
Q信号
t

图 1

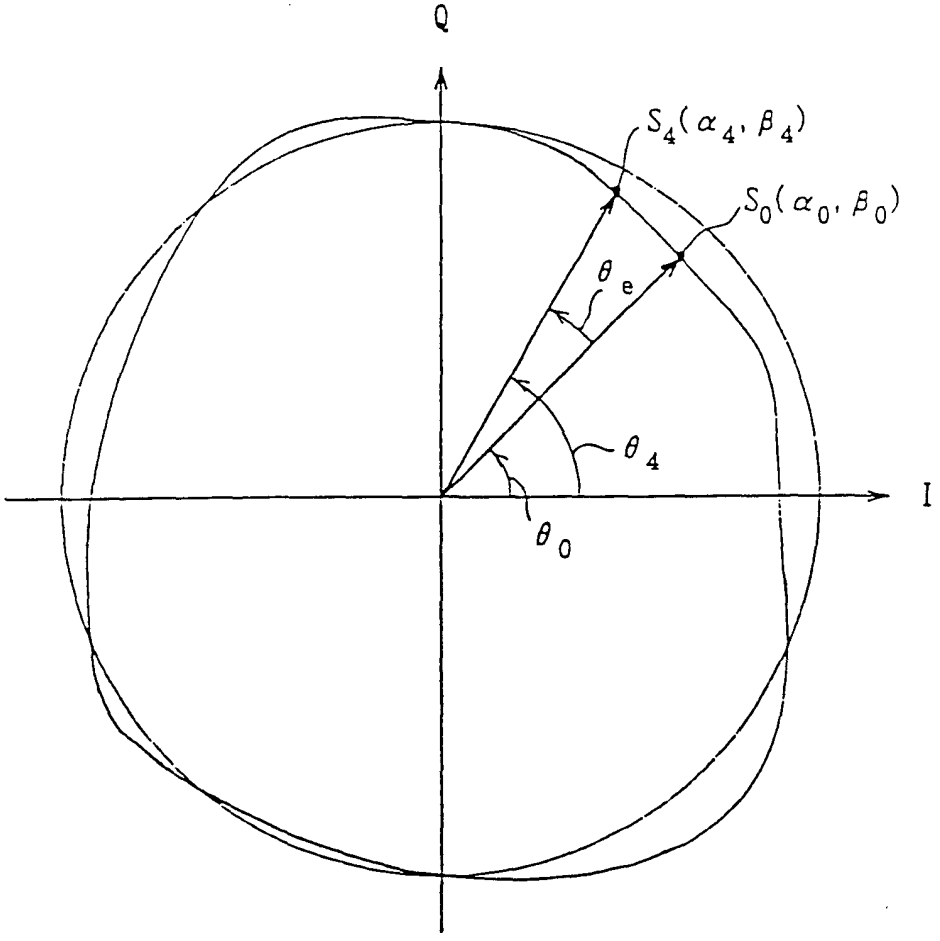

Q
$S_4(\alpha_4, \beta_4)$
$S_0(\alpha_0, \beta_0)$
θ_e
θ_4
θ_0
I

图 4

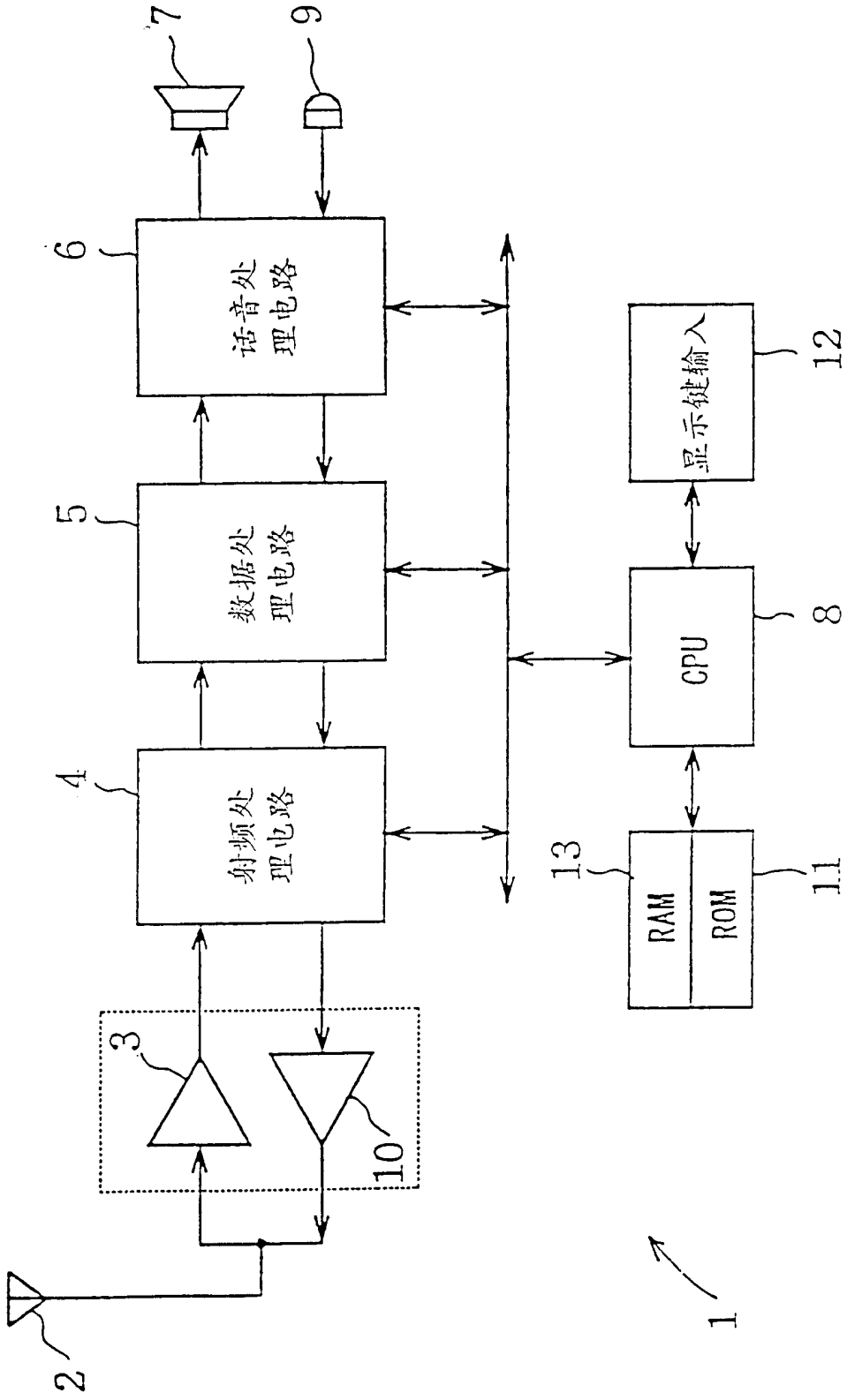


图 2

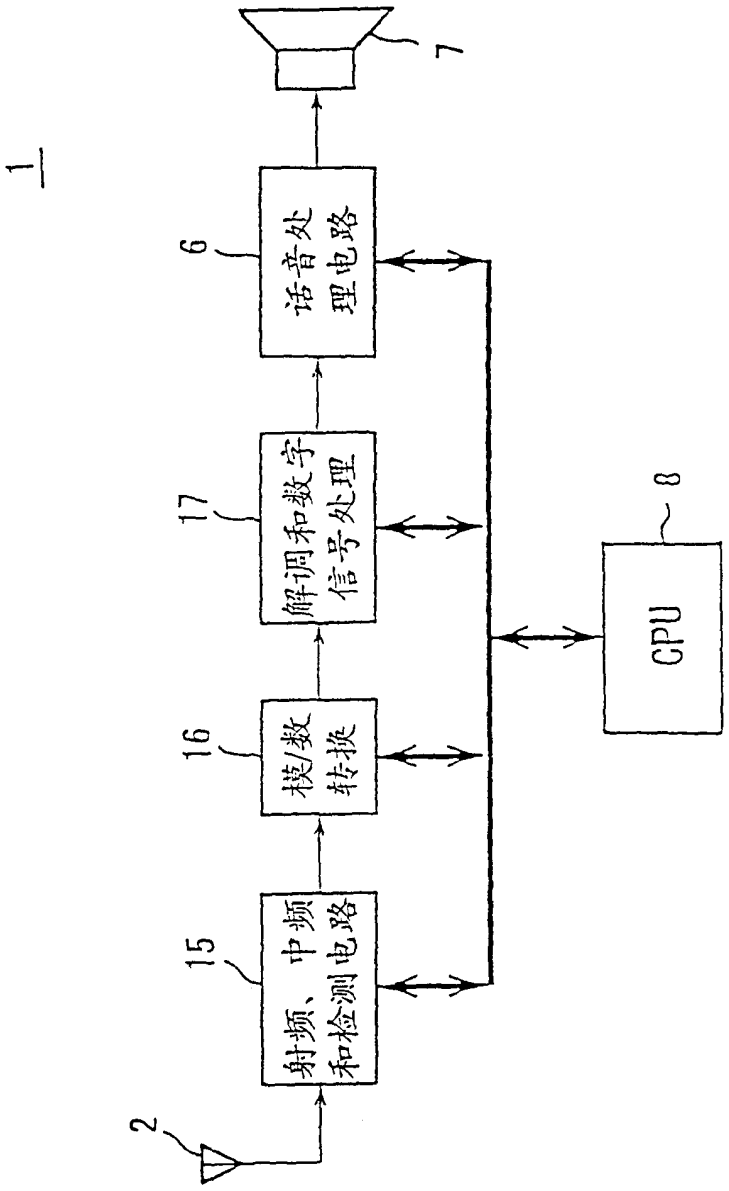


图 3

	I	Q
t0	1	−1
t1	1	1
t2	−1	1
t3	−1	−1

图 5

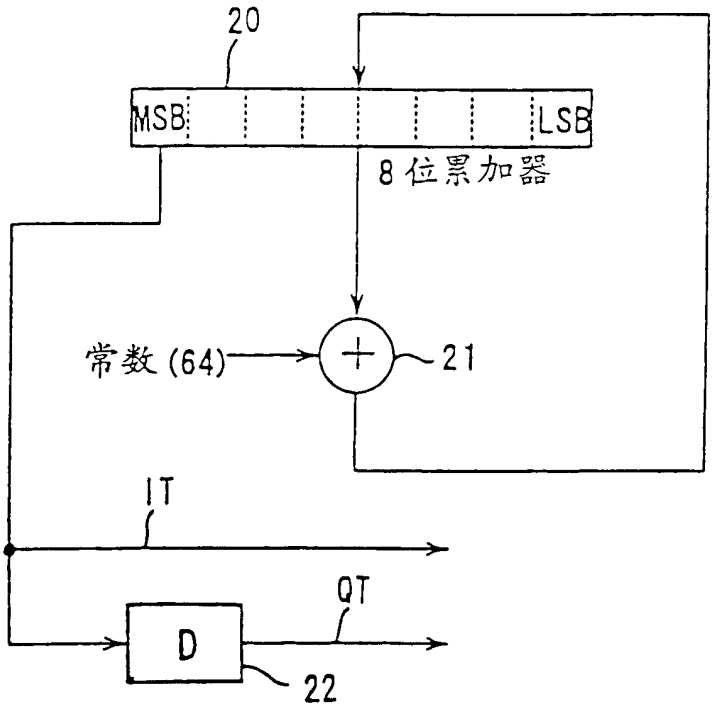


图 6

ACC	I	Q
0×00	0	0
0×40	0	0
0×80	1	0
0×c0	1	1
0×00	0	1
0×40	0	0
0×80	1	0
0×c0	1	1

重复

图 7

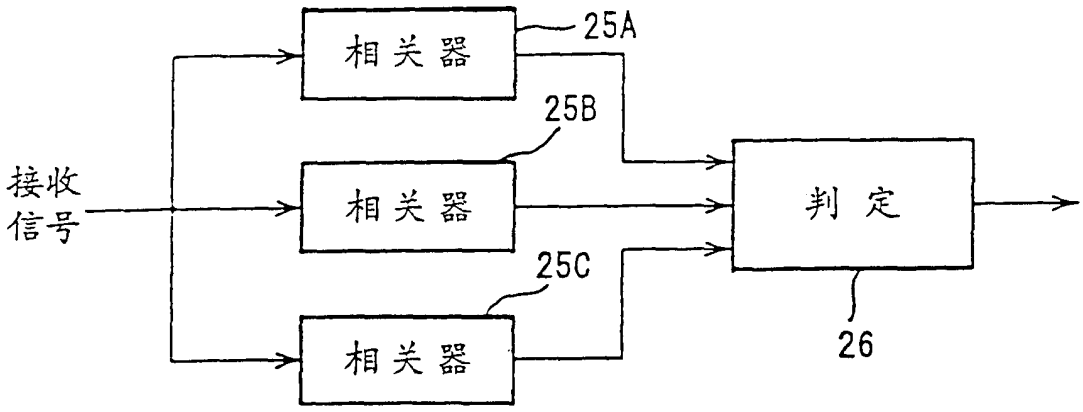


图 8

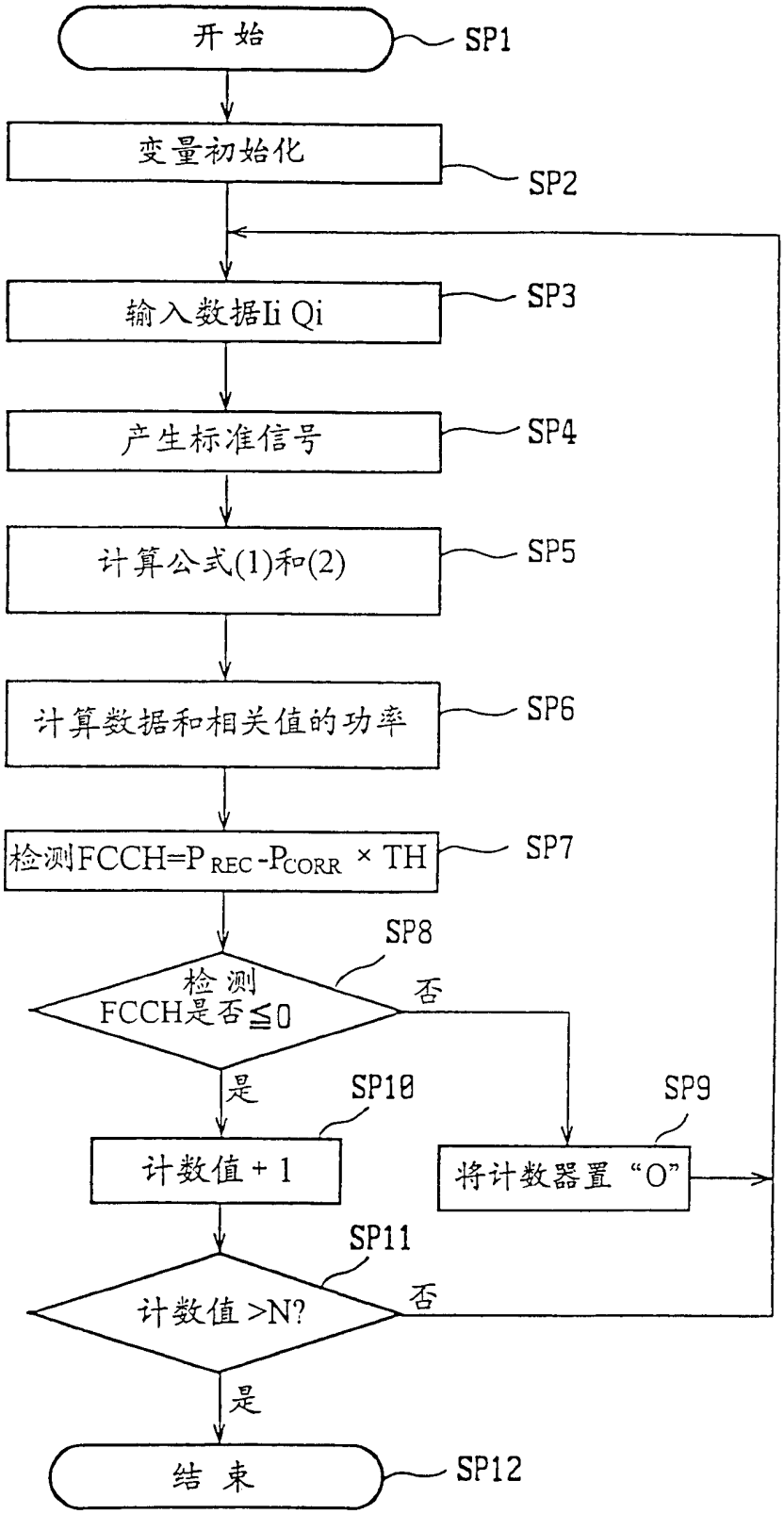

开始
SP1
变量初始化
SP2
输入数据Ii Qi
SP3
产生标准信号
SP4
计算公式(1)和(2)
SP5
计算数据和相关值的功率
SP6
检测FCCH=P REC -PCORR × TH
SP7
SP8
检测FCCH是否≦0
否
是
SP10
计数值+1
SP9
将计数器置“O”
SP11
计数值>N?
否
是
结束
SP12

图 9