(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 10 月 4 日(04.10.2012)

WIPO | PCT

(10) 国際公開番号
WO 2012/132202 A1

(51) 国際特許分類:
G06F 1/18 (2006.01) *H05K 1/14* (2006.01)
H01R 12/71 (2011.01)

(21) 国際出願番号: PCT/JP2012/001111

(22) 国際出願日: 2012 年 2 月 20 日(20.02.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2011-074132 2011 年 3 月 30 日(30.03.2011) JP

(72) 発明者; および
(71) 出願人 : 河 吉成 **(HA, Kilseong)** [KR/JP]; 〒2210834 神奈川県横浜市神奈川区台町１８－５ Kanagawa (JP).

(74) 代理人: 石橋 佳之夫, 外 **(ISHIBASHI, Yoshinobu** et al.); 〒1500031 東京都渋谷区桜丘町１０番４号 モドマルシェ渋谷桜丘４階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

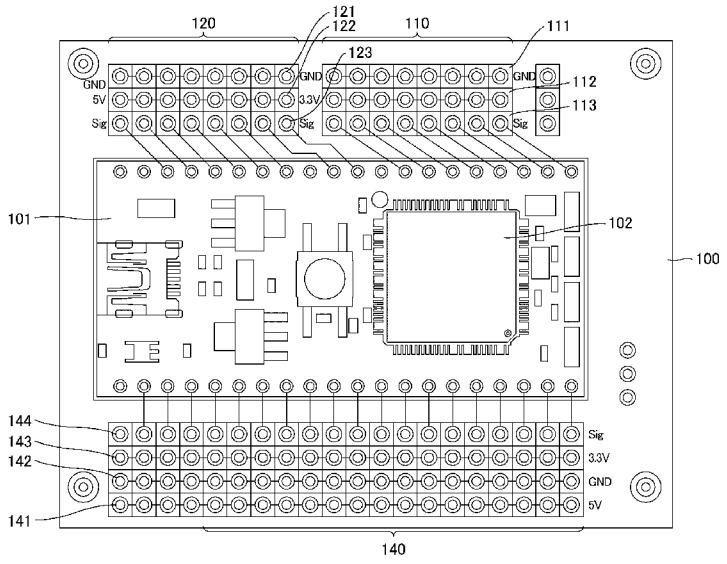
添付公開書類:
— 国際調査報告（条約第 21 条(3)）
— 補正された請求の範囲（条約第 19 条(1)）

WO 2012/132202 A1

(54) **Title**: BASE BOARD, ENHANCEMENT MODULE, AND CONNECTION STRUCTURE FOR BASE BOARD AND ENHANCEMENT MODULE

(54) 発明の名称 : ベースボード、拡張モジュールおよびベースボードと拡張モジュールの結合構造

[図1]



(57) Abstract: [Problem] To enable connection of a base board and an enhancement module without using a wire to connect the base board and the enhancement module. [Solution] A base board is provided with a first connector. An enhancement module is provided with a second connector to be fitted with the first connector. Each of the first connector and the second connector is provided with at least a ground terminal, a supply terminal, and a signal terminal connected to a signal line. There are a plurality of ground terminals, supply terminals, and signal terminals to configure a plurality of sets of first connectors, and the plurality of ground terminals, supply terminals, and signal terminals are arranged on the base board at a constant interval. The second connector is provided with at least a set consisting of a ground terminal, a supply terminal, and a signal terminal. The base board and the enhancement module are directly connected only by the first connector and the second connector.

(57) 要約:

[続葉有]

【課題】ベースボードと拡張モジュール間を接続するワイヤを用いることなくベースボードと拡張モジュールを結合することができる。 【解決手段】ベースボードは第１コネクタを備え、拡張モジュールは第１コネクタに嵌る第２コネクタを備え、第１コネクタと第２コネクタは、少なくともグランド端子と、電源端子と、信号ラインにつながる信号端子を備え、第１コネクタを構成するグランド端子、電源端子および信号端子は複数あって複数組の第１コネクタを構成し、複数のグランド端子、電源端子および信号端子はベースボードに一定間隔で配置され、第２コネクタは、少なくとも一組のグランド端子、電源端子および信号端子を備え、ベースボードと拡張モジュールは、第１コネクタと第２コネクタのみで直結される。

明　細　書

発明の名称 ：

ベースボード、拡張モジュールおよびベースボードと拡張モジュールの結合構造

技術分野

[0001] 本発明は、マイクロコンピュータなどの信号処理部を備えたベースボード、特定の機能を果たすことにより上記ベースボードの機能を拡張する拡張モジュールおよび上記ベースボードと拡張モジュールとの電気的および機械的な結合構造に関するものである。

背景技術

[0002] マイクロコンピュータなどの信号処理部を備えたベースボードは各種市販されており、このベースボードに、特定の機能を果たす拡張モジュールを接続することにより、様々な目的を達成するための信号出力、制御、動作などを行わせることができるようになっている。

[0003] 本明細書において、信号処理部とは、主として、コンピュータとして機能する部分であって、中央処理ユニット（ＣＰＵ）としてマイクロプロセッサを用いたコンピュータのみでなく、ＡＳＩＣ、あるいはＦＰＧＡなどのＩＣ、その他専用ＩＣなどの回路を用いて、実質的にマイクロコンピュータと同一の機能を果たすように構成されたものを含むものとする。

[0004] 本明細書において、ベースボードとは、信号処理部を備えていて、目的に応じた信号の出力や動作や制御など、特定の機能を持たせるための拡張モジュールを接続することができる回路基板のことをいう。ベースボードが、信号処理部の動作状態を表示する表示器や音声出力端子を備えている場合もある。

[0005] 図４６は、信号処理部としてマイクロコンピュータを備えたベースボードの従来例を示す。図４６において、ベースボード１にはマイクロコンピュータを構成するマイクロプロセッサ２が実装されるとともに、その他の必要な

回路素子が実装されている。ベースボード１は、外部電源から直流電源の供給を受けるために電源端子＋Ｖｃｃとグランド端子ＧＮＤを有し、音声信号を入力するためのマイクロホンジャック３、音声信号出力端子であるスピーカ出力端子５、ＵＳＢコネクタ４を有し、マイクロコンピュータの動作状態を表示するＬＥＤを有している。さらに、ベースボード１は、主としてアナログ信号入力端子として使用される入出力端子群９と、外部との通信に用いられる通信系の信号の入出力端子群１０を有している。

[0006] 上記アナログ信号の入出力端子群９はベースボード１の図４６において左側縁部と、上下縁部の一部に沿って配置されている。図４６に示す例における入出力端子群９は、グランドにつながる端子６、電源端子すなわち入力電源＋Ｖｃｃ（＝３．３Ｖ）につながる端子７および信号端子８の３個の端子を一組とした端子組が多数、列をなして設けられている。グランド端子６がベースボード１の端縁に最も近く、次に電源端子７、信号端子８の順に配置されている。全てのグランド端子６は前記グランド端子ＧＮＤとともに電気的に一体に接続され、全ての電源端子７も前記電源端子＋Ｖｃｃとともに電気的に一体に接続されている。

[0007] 上記各信号端子から入力される信号はマイクロプロセッサ２に入力され、マイクロプロセッサ２は、予め組み込まれているソフトウェアにしたがって信号処理を行うようになっている。通信系の入出力端子群１０は、２個の端子を１対として形成されている。アナログ信号の入出力端子群９及び通信系の入出力端子群１０を構成する複数組みの端子のうち少なくとも一組を選択し、これにワイヤを介して拡張モジュールを電気的に接続することにより、ベースボード１と拡張モジュールとの協働によって特定の機能を果たすことができる。

[0008] 図４７は従来のマイクロコンピュータを備えたベースボードと拡張モジュールとの接続例を示している。図４７において符号１１で示すベースボードは、図４６に示すベースボード１と異なった仕様になっている。ベースボード１１にはマイクロプロセッサ１２が実装され、ベースボード１１の側縁部

には適宜数のコネクタ１３が配置されている。コネクタ１３は、グランドや電源につながるものと、マイクロプロセッサ１２に接続されてマイクロプロセッサ１２に信号を入出力するものがある。

[0009] ベースボード１１は、ブレッドボード１４に載せられている。ブレッドボード１４は、周知のように、各種電子部品やジャンパ線などを差し込むだけで電子回路を構成することができる半田付け不要の基板であって、通常は、回路の実験や評価あるいは試作などに使われる。長方形状に形成されているブレッドボード１４の長手方向の両側縁部にはこれらの側縁部に沿ってグランドラインにつながる多数のグランド端子孔１５が一直線上に一定間隔で形成され、この端子孔１５の列と平行に、かつ、端子孔１５と対をなして電源ラインにつながる多数の電源端子孔１６が形成されている。ブレッドボード１４は、グランド端子孔１５の列と電源端子孔１６の列からなる孔列を長さ方向の両側に有していて、これら両側の孔列で挟まれた領域に、縦横に一定間隔で無数の端子孔１７が形成されている。ブレッドボード１４の幅方向すなわち上記グランド端子孔列および電源端子孔列に対し直交する方向に１列に並んでいる複数の端子孔１７が一組になっていて、一組の端子孔１７は電気的に一体に接続され、この端子孔の組が多数平行に配列されている。

[0010] ブレッドボード１４には、特定の機能を果たす回路が回路基板に構築されてなる拡張モジュール２０が実装されている。拡張モジュール２０が備えている複数の端子ピンは、ブレッドボード１４の長さ方向に並んでいる複数の端子孔列のうち互いに異なる端子孔列の一つの端子孔１７にそれぞれ挿入されている。したがって、拡張モジュール２０の一つ一つの端子ピンはブレッドボード１４の一つ一つの組をなす複数の端子孔１７と導通している。拡張モジュール２０のグランドピンが挿入されることによって導通している一組の端子孔１７のうちの一つにジャンパ線１９の一端が挿入され、ジャンパ線１９の他端がグランド端子孔１５の一つに挿入されることによって、拡張モジュール２０のグランドピンがグランドラインに接続されている。同様にして、拡張モジュール２０の電源ピンが挿入されることによって導通している

一組の端子孔１７のうちの一つにジャンパ線１９の一端が挿入され、このジャンパ線１９の他端が電源端子孔１６の一つに挿入されることによって、拡張モジュール２０の電源ピンが電源ラインに接続されている。

[0011] 拡張モジュール２０の信号端子は、この信号端子が挿入されることによってこの信号端子に導通している一組の端子孔１７のうちの一つにワイヤ１８の一端部が挿入され、かつ、このワイヤ１８の他端がベースボード１１の複数のコネクタ１３のうちの所定のコネクタに挿入されている。こうして、拡張モジュール２０の信号端子と、マイクロプロセッサ１２の所定の端子またはベースボード１１の所定の接続点とが電気的に接続されている。上記ワイヤ１８は複数あって、ベースボード１１のコネクタ１３、ワイヤ１８、ブレッドボード１４の端子孔１７を介しベースボード１１の複数の接続点と拡張モジュール２０の複数の接続点が接続されている。

[0012] 以上説明したように、従来のベースボードと拡張モジュールの結合構造は、ワイヤを引き回す構造になっている。図４６に示す従来のベースボードにおいても、個々の端子にワイヤの一端部を半田付けし、あるいは、個々の端子の上に固着したコネクタからワイヤを引き出し、各ワイヤの他端部を拡張モジュールに半田付けし、あるいは、コネクタを介して接続するようになっている。

[0013] しかるに、ベースボードと拡張モジュールの間に複数のワイヤが介在していると、ワイヤの存在自体が構造を煩雑にし、接続作業も面倒である。また、仕様を変更しようとするときも、ワイヤを取り外し、再度取り付けるという煩雑な作業を強いられ、配線ミスを起こしやすいという難点がある。

[0014] 本発明に関連のある従来の技術として次のような発明がある。特許文献１には、互いに平行に重なった接続ボードとこの接続ボードに対して直交する方向に配置された複数の部品ボードとを、部品ボードの端縁部に設けられた第１の組の複数の接触素子と、接続ボードの端縁部に設けられた第２の組の接触素子を結合することによって電気的に接続するようにした部品ボード用システムが記載されている。特許文献１には、接続ボードと部品ボードを、

コネクタのピンとジャックに相当する第１、第２の接触子の嵌合で直結する機械的な構造のみが記載されており、具体的な電気的接続関係は記載されていない。

[0015] 特許文献２には、通信機器が取り付けられる支柱を断面がコ字状の複数の柱を組み合わせて構成し、支柱の内部に電源バスを収納することにより、支柱背面の配線領域を拡大し、配線可能な給電ケーブル本数を増大させ、配線の作業性を高めることができる通信機器の電源供給構造が記載されている。引用文献２記載の発明は、配線の簡便性に関しては本願発明と関連があるが、マイクロコンピュータを備えたベースボードと拡張モジュールとの結合構造とは直接的な関係はない。

[0016] 特許文献３には、ＳＰＩデバイスを用いて複数のデバイスを接続したデータ通信システムであって、マスターデバイスとスレーブデバイスとの間のシリアル通信を調停する通信マネジャを有し、通信マネジャにより調停されたシリアル通信が通信インターフェイスを介して各スレーブデバイスに対して適正な物理プロトコルに基づく通信を行うようにしたデータ通信装置が記載されている。特許文献３記載の発明によれば、チップセレクト信号線に対応させて通信プロトコルを切り換えることで、個々のデバイスに最適な通信プロトコルを用いて通信することができる。しかし、特許文献３には、マイクロコンピュータを備えたベースボードと拡張モジュールとの結合構造に関しては記載がない。

先行技術文献

特許文献

[0017] 特許文献1：特開平０５－１５２７０５号公報

特許文献2：特許第３７２１１０６号公報

特許文献3：特開２００５－１９６４８６号公報

発明の概要

発明が解決しようとする課題

[0018] 本発明は、前に述べた従来のベースボードと拡張モジュールの結合構造の問題点を解消すること、すなわち、ベースボードと拡張モジュール間を接続するワイヤを不要にして、構造および接続作業を簡素化し、仕様を変更しようとするときも、ワイヤを取り外し、再度ワイヤを取り付けというような煩雑な作業を無くすことができ、配線ミスも激減させることができるベースボード、拡張モジュールおよびベースボードと拡張モジュールの結合構造を提供することを目的とする。

課題を解決するための手段

[0019] 本発明に係るベースボードは、信号処理部を備え、特定の機能を果たす拡張モジュールが結合されるベースボードであって、上記ベースボードは上記拡張モジュールが結合される第１コネクタを備え、上記第１コネクタは、少なくともグランドラインにつながるグランド端子と、電源ラインにつながる電源端子と、信号ラインにつながる信号端子を備え、少なくとも上記一つのグランド端子、一つの電源端子および一つの信号端子を一組の端子組としてこの端子組が複数上記ベースボードに一定間隔で配置されて複数組の第１コネクタを構成し、上記第１コネクタには、拡張モジュールのコネクタが結合可能に構成されていることを主要な特徴とする。

[0020] 本発明に係る拡張モジュールは、信号処理部を備えているベースボードに結合されて特定の機能を果たす拡張モジュールであって、上記ベースボードに結合するために上記ベースボードの第１コネクタに結合することができる第２コネクタを備え、上記第２コネクタは、上記第１コネクタのグランド端子に接続可能な一つのグランド端子、上記第１コネクタの電源端子に接続可能な一つの電源端子および上記第１コネクタの信号端子に接続可能な一つの信号端子を一組の端子組として複数の端子組で構成され、上記第２コネクタは、この第２コネクタを構成する複数の端子組が上記第１コネクタを構成する複数の端子組の配置間隔と同じ間隔で配置されて、互いに隣接する複数の上記第１コネクタにまたがって結合可能に構成されていることを主要な特徴とする。

発明の効果

[0021] 拡張モジュールは、この拡張モジュールが有している第２コネクタを、ベースボードが備えている第１コネクタの中から拡張モジュールに適合する第１コネクタを選択してこれに結合させることにより、ベースボードとの機械的な結合が行われ、かつ、ベースボードと拡張モジュールが電気的に結合される。また、第１、第２コネクタを介して拡張モジュールのグランド端子がグランドラインに、電源端子が電源ラインに接続される。このようにして、ベースボードに対し拡張モジュールが、ワイヤを引き回すことなく電気的に結合され、ベースボードと拡張モジュールの結合構造の簡略化、結合作業性の向上を図ることができる。拡張モジュールを仕様の異なるものに交換するときは、拡張モジュールの差し替えだけでよいから、仕様変更が容易であるとともに、配線ミスを大幅に減らすことができる。

図面の簡単な説明

[0022] [図1]本発明に係るベースボード、拡張モジュールおよびベースボードと拡張モジュールの結合構造の実施例中のベースボードの例を簡略化して示す平面図である。

[図2]上記ベースボードの回路図である。

[図3]上記ベースボードが備えているコネクタの役割を概略的に示す平面図である。

[図4]上記ベースボードが備えているコネクタに拡張モジュールが結合されている様子を概略的に示す平面図である。

[図5]上記ベースボードと拡張モジュールとの結合の様子を示す側面図である。

[図6]上記ベースボードと拡張モジュールとの結合の様子を示す正面図である。

[図7]ベースボードと拡張モジュールとの各種結合態様の例を示すもので、（ａ）は斜視図、（ｂ）はさらに別の態様を示す側面図である。

[図8]ベースボードと拡張モジュールとのさらに別の各種結合態様を示す側面

図である。

[図9]ベースボードと拡張モジュールとのさらに別の結合態様を示す側面図である。

[図10]本発明に適用可能なＩ２Ｃコンパスモジュール用基板の例を示す回路図である。

[図11]上記Ｉ２Ｃコンパスモジュール用アダプタ基板の平面図である。

[図12]本発明に適用可能なＩ２Ｃ慣性姿勢計測装置（ＩＭＵ）モジュール用アダプタ基板の例を示す回路図である。

[図13]上記Ｉ２Ｃ慣性姿勢計測装置モジュール用アダプタ基板の平面図である。

[図14]本発明に適用可能なＬＡＮコネクタモジュール基板の例を示す回路図である。

[図15]上記ＬＡＮコネクタモジュール基板の平面図である。

[図16]本発明に適用可能なＳＤカードモジュール基板の例を示す回路図である。

[図17]上記ＳＤカードモジュール基板の平面図である。

[図18]拡張モジュールとしてＩ２Ｃモジュールを使用するときに必要なプルアップ抵抗キャップの例を示す回路図である。

[図19]上記プルアップ抵抗キャップの平面図である。

[図20]ＳＰＩ通信の一般的な構成を示すブロック図である。

[図21]拡張モジュールとしてＳＰＩ通信モジュールを複数重ねて使用するに当たりＳＰＩ通信モジュール指定のためにデマルチプレクサを用いる場合の上記ＳＰＩ通信モジュール基板の例を示す平面図である。

[図22]上記デマルチプレクサの例を示す、（ａ）は回路図、（ｂ）は真理値表である。

[図23]拡張モジュールとしてＳＰＩ通信モジュール基板を複数重ねて使用するに当たりＳＰＩ通信モジュール指定のためにシングルピン信号を用いる場合の上記ＳＰＩ通信モジュールの例を簡略化して示す平面図である。

[図24]拡張モジュールとしてＳＰＩ通信モジュール基板を複数重ねて使用するに当たりＳＰＩ通信モジュール指定のためにＩ２Ｃ通信を併用する場合の上記ＳＰＩ通信モジュール基板の例を簡略化して示す平面図である。

[図25]拡張モジュールとしてＳＰＩ通信モジュール基板を複数重ねて使用するに当たりＳＰＩ通信モジュール指定のために通信バスを用いる場合の上記ＳＰＩ通信モジュールの例を概念的に示す回路図である。

[図26]複数の拡張モジュールを積み上げたときの信号処理回路の例を示す回路図である。

[図27]上記信号処理回路例において複数の拡張モジュール間で複数のデバイスに切り換えながら接続した結果を概念的に示す模式図である。

[図28]複数の拡張モジュールを積み上げたときの信号処理回路の別の例を示す回路図である。

[図29]拡張モジュールとしてサーボ装置を用いる場合の制御動作例を示すタイミングチャートである。

[図30]拡張モジュールとして複数のサーボ装置を用いる場合の制御動作例を示すタイミングチャートである。

[図31]拡張モジュールとベースボードとの接続例を模式的に示すブロック図である。

[図32]拡張モジュールとベースボードとの別の接続例を模式的に示すブロック図である。

[図33]ベースボードを複数積層するためにコネクタの形状を変形した例を示す平面図である。

[図34]拡張モジュールの取り付け位置を自動的に判定することを可能にしたベースボードと拡張モジュールの例を示す平面図である。

[図35]指定判定素子としてＩ２ＣのＩ／Ｏエキスパンダを利用した回路の具体例を示す回路図である。

[図36]拡張モジュールの接続位置を確認することができるベースボードの構成例を示すブロック図である。

[図37]図２６に示すベースボードに拡張モジュールを接続した例における信号の流れを示すブロック図である。

[図38]図２６に示す拡張モジュールの回路例を示す回路図である。

[図39]ベースボードと拡張モジュールとの別の接続例を示す平面図である。

[図40]複数のベースボードおよび複数の拡張モジュールの接続例を示す斜視図である。

[図41]拡張モジュールの回路配置例を示す平面図である。

[図42]上記拡張モジュールに配置されているゲート回路を拡大して示す平面図である。

[図43]本発明に係るベースボード、拡張モジュールおよびベースボードと拡張モジュールの結合構造の別の実施例を示す平面図である。

[図44]本発明に係るベースボードまたは拡張モジュールにおける第１または第２コネクタの別の配置例を示す平面図である。

[図45]ベースボードと拡張モジュールとのさらに別の接続例を示す側面図である。

[図46]従来のベースボード例を示す平面図である。

[図47]従来のベースボードと拡張モジュールの結合構造の例を示す平面図である。

発明を実施するための形態

[0023] 以下、本発明に係るベースボード、拡張モジュールおよびベースボードと拡張モジュールの結合構造の実施例について、図面を参照しながら説明する。

実施例

[0024] 図１は、本発明に係るベースボードの実施例を示す。図１において、ベースボード１００の一面側にはマイクロコンピュータボード１０１を介してマイクロコンピュータ１０２が取り付けられている。図６にも示すように、マイクロコンピュータボード１０１の長手方向の両側縁部からは多数の接続ピン１０６が下方に延び出ていて、各接続ピン１０６はベースボード１００の

上面に固定されたコネクタ１０５に差し込まれることによってマイクロコンピュータボード１０１がベースボード１００に装着されている。

[0025] ベースボード１００の上面にはまた、ベースボード１００の長手方向の両側縁部および上記コネクタ１０５と平行にかつコネクタ１０５よりも外側においてコネクタ１１０，１２０，１４０が取り付けられている。コネクタ１１０，１２０はベースボード１００の一側縁部に、コネクタ１４０はベースボード１００の他方の側縁部に配置されている。コネクタ１１０，１２０，１４０は、少なくともグランドラインにつながるグランド端子と、電源ラインにつながる電源端子と、信号ラインにつながる信号端子を備えている。また、コネクタ１１０，１２０，１４０を構成するグランド端子、電源端子、信号端子は複数あって、それぞれ複数組みのコネクタを構成している。

[0026] コネクタ１１０，１２０，１４０についてより具体的に説明する。コネクタ１１０は、グランド端子と、電圧が４．８～６．０Ｖの電源につながる電源端子と、信号端子とを一組とする端子組を８組有してなる。この８組の端子組を構成する８個のグランド端子はグランド端子組１１１を構成し、同様に、８個の電源端子は電源端子組１１２を構成し、８個の信号端子は信号端子組１１３を構成している。

[0027] コネクタ１２０は、グランド端子と、電圧が３．３Ｖまたは５Ｖの電源端子と、信号端子とを一組とする端子組を８組有してなる。この８組の端子組を構成する８個のグランド端子はグランド端子組１２１を構成し、８個の電源端子は電源端子組１２２を構成し、８個の信号端子は信号端子組１２３を構成している。

[0028] また、コネクタ１４０は、電圧が５Ｖの電源端子と、グランド端子と、電圧が３．３Ｖの電源端子と、信号端子とを一組とする端子組を１６組有してなる。この１６組の端子組を構成する１６個の５Ｖの電源端子は電源端子組１４１を構成し、１６個のグランド端子はグランド端子組１４２を構成し、１６個の３．３Ｖの電源端子は電源端子組１４３を構成し、１６個の信号端子は信号端子組１４４を構成している。

[0029] なお、コネクタ１４０と連続して４組の端子組が配置されているが、この４組の端子組については本発明の構成と直接的な関係はないので説明は省略する。コネクタ１１０，１２０，１４０を構成する端子組は一定間隔で整列され、また、全ての端子組を構成するグランド端子、電源端子、信号端子は、それぞれ直線上において一定間隔で整列され、全ての端子がマトリクス状に配置されている。

[0030] ベースボード１００に取り付けられているコネクタ１１０，１２０，１４０には、後で説明する拡張モジュール側のコネクタが結合される。そこで、上記コネクタ１１０，１２０，１４０を第１コネクタとし、これに結合される拡張モジュール側のコネクタを第２コネクタとする。第１コネクタ１１０，１２０，１４０はいずれも雌型すなわちジャック型になっている。ただし、拡張モジュール側の第２コネクタとの対応関係によっては、雄型すなわちプラグ型ないしはピン型であってもよい。

[0031] 図２に示すように、第１コネクタ１１０，１２０，１４０のグランド端子は全て共通のグランドラインに接続され、３．３Ｖの電源端子は全て３．３Ｖの電源ラインに、５Ｖの電源端子は全て５Ｖの電源ラインに接続されている。これに対して、第１コネクタ１１０，１２０，１４０の各信号端子は、ベースボード１００の回路パターン、図５で説明したコネクタ１０５、接続ピン１０６、マイクロコンピュータボード１０１の回路パターンを介して、マイクロコンピュータ１０２の対応する端子に電気的に接続されている。ベースボード１００には３．３Ｖおよび５Ｖの電源入力端子が設けられている。マイクロコンピュータボード１０１には、マイクロコンピュータの動作状態を示すＬＥＤなどからなる表示器、ＵＳＢジャック、その他回路が備えられているが、図２では描写が省略されている。

[0032] 図３は、第１コネクタ１１０，１２０，１４０に接続可能な拡張モジュールの種類ないしは類型の例を示す。符号１１０で示す第１コネクタはラジオコントロール（以下「ＲＣ」という場合もある）サーボ用のコネクタで、各電源端子は電圧５Ｖの電源ラインに接続されている。符号１２０で示す第１

コネクタは、４組の端子組ごとにケーブル接続モジュール用コネクタＡ群とケーブル接続モジュール用コネクタＢ群に区分されている。Ｂ群に属する各電源端子は電圧３．３Ｖの電源ラインに接続され、Ａ群に属する各電源端子は電圧５Ｖの電源ラインに接続されている。符号１４０で示す第１コネクタはセンサモジュールなどの接続用で、合計１６組の端子組を有し、各端子組は、電圧３．３Ｖの電源ラインに接続された電源端子と電圧５Ｖの電源ラインに接続された電源端子を備えている。

[0033] 図４は、上記第１コネクタ１１０，１２０，１４０を有するベースボード１００に拡張モジュール基板が結合された様子を概念的に示す。図４において符号２００は、方位センサを搭載したＩ２Ｃコンパスモジュールをベースボード１００と接続するためのＩ２Ｃコンパスモジュール用アダプタ基板を示している。上記アダプタ基板２００は、図１１に示すように、前記第１コネクタ１４０のうちの４組の端子組に結合される第２コネクタ２０１を有している。この第２コネクタ２０１が上記第１コネクタ１４０に嵌め込まれることによって、ベースボード１００とＩ２Ｃコンパスモジュール用アダプタ基板２００が物理的に結合されるとともに電気的に接続される。

[0034] 図４において符号２１０は、ＬＡＮコネクタモジュールを示す。ＬＡＮコネクタモジュール２１０の基板は、図１５に示すように、前記第１コネクタ１２０を構成する８組の端子組に結合される第２コネクタ２１１を有している。この第２コネクタ２１１が上記第１コネクタ１２０に嵌め込まれることによって、ベースボード１００とＬＡＮコネクタモジュール２１０が物理的に結合されるとともに電気的に接続される。

[0035] ベースボード１００の第１コネクタに結合される拡張モジュールは複数枚積層することができる。図５は複数枚の拡張モジュールの基板を積層した態様の例を示している。ベースボード１００の表面（図５において上面）には前述の複数の端子組が列設された第１コネクタ１４０が固着されている。第１コネクタ１４０は雌型（ジャック）であるが、雌型の各端子に対応した雄型（ピン型）の端子１４５からなるコネクタがベースボード１００の裏面側

に突出している。上記端子１４５には、拡張モジュールの雌型コネクタ（ジャック）を嵌めることによって拡張モジュールをベースボード１００に物理的にかつ電気的に結合することができる。ベースボード１００の第１コネクタ１４０には第２コネクタとしての拡張モジュールのピン型コネクタを嵌めることができる。

[0036] 図５において符号１５１，１５５はそれぞれ回路基板に組み込まれた拡張モジュールを示しており、符号１５３，１５７は上記各拡張モジュール１５１，１５５の裏面側に突出している第２コネクタとしてのピン型端子を示している。各拡張モジュール１５１，１５５は表面側に上記各ピン型端子に対応した端子からなる雌型コネクタ（ジャック）１５２，１５６を備えている。雌型コネクタ１５２，１５６の構成はベースボード１００の第１コネクタ１４０の構成と同じであり、これらのコネクタ１５２，１５６には別の拡張モジュールの第２コネクタを嵌めることができるため、以下、拡張モジュールが備えている上記雌型コネクタも第１コネクタという。

[0037] 図５に示す例では、拡張モジュール１５１が備えている第１コネクタ１５２に、別の拡張モジュール１６０の第２コネクタであるピン型端子１６２を嵌めるようになっている。上記拡張モジュール１６０も、第１コネクタ１６１を備えていて、この第１コネクタ１６１にさらに別の拡張モジュールの第２コネクタを嵌めることにより、拡張モジュールを幾層にも積層することができるようになっている。第１コネクタと第２コネクタを嵌めることにより物理的に結合されかつ積層されたベースボード１００と複数の拡張モジュールは、第１、第２コネクタを介して電気的にも結合される。なお、第１コネクタと第２コネクタを嵌め合わせた状態において、ピン型のコネクタの一部が露呈するようにしてもよい。露呈しているコネクタピンに測定機や試験機のプローブを接触させて測定や試験、検査に供することができる。

[0038] ベースボード１００の裏面側に突出した前記複数の雄型端子１４５はコネクタを構成している。このコネクタには、必要に応じて雌型コネクタ１４６を結合することができ、この雌型コネクタ１４６を介してベースボード１０

０に他の拡張モジュール１４７を接続することができる。この場合、上記雄型端子１４５からなるコネクタが第１コネクタ、拡張モジュール１４７側の雌型コネクタ１４６が第２コネクタとなる。ベースボード１００の裏面側の上記雄型端子１４５は、不要であれば切断してもよい。

[0039] 複数の拡張モジュールを積層する場合、拡張モジュールの第２コネクタと第１コネクタの位置を互いに反対側の縁部に配置することにより、複数の拡張モジュールをジグザグに積層するようにしてもよい。図７（ｂ）はその例を示している。ベースボード１００の第１コネクタ１４０に対し、拡張モジュール１７０の一側縁部の裏面に設けられた第２コネクタ１７４を嵌め、第２コネクタ１７４とは反対側の縁部の表面に第１コネクタ１７５を設け、この第１コネクタ１７５に別の拡張モジュール１８０の第２コネクタ１８２を嵌めることにより、ベースボード１００、２つの拡張モジュール１７０、１８０をジグザグ状に積層している。拡張モジュール１７０、１８０はそれぞれ拡張モジュール１７０、１８０の基板を挟んで第２コネクタ１７４，１８２の正反対側に第１コネクタ１７３，１８１を備えている。この第１コネクタ１７３，１８１に別の拡張モジュールの第２コネクタを嵌めてもよい。

[0040] 複数の拡張モジュールの積層態様には、図７（ｂ）に示す態様のほか、図８（ａ）（ｂ）（ｃ）に示すような様々な態様があり、これら以外にも各種の態様がある。図８（ａ）において、回路基板４００が備えている第１コネクタ４１０は、回路基板４００から立ち上がった複数のピンからなる雄型コネクタであり、上記複数のピンは９０°折れ曲がって水平方向に向いている。水平方向に向いている複数のピンの先端面は同一の垂直面上にあり、かつ、上下方向に等間隔に位置している。この第１コネクタ４１０に、拡張モジュール４０１の第２コネクタ４０４が嵌められる。拡張モジュール４０１の第２コネクタ４０４は、拡張モジュール４０１の面に直交する方向から第１コネクタ４１０を受け入れるように取り付けられているため、拡張モジュール４０１は回路基板４００の面から立ち上がった態様で結合される。拡張モジュール４０１は、拡張モジュール４０１の基板を挟んで第２コネクタ４０

４と対応する位置に複数のピンからなる第２コネクタ４０５を備えている。

[0041] 図８（ａ）に示す例では、拡張モジュール４０１と同様のコネクタを備えた別の２つの拡張モジュール４０２，４０３を有している。すなわち、拡張モジュール４０２は第２コネクタ４０６と第１コネクタ４０７を備え、拡張モジュール４０３は第２コネクタ４０８と第１コネクタ４０９を備えている。拡張モジュール４０２は第２コネクタ４０６を拡張モジュール４０１の第１コネクタ４０５に嵌め、拡張モジュール４０３は第２コネクタ４０８を拡張モジュール４０２の第１コネクタ４０７に嵌める。このようにして、３つの拡張モジュール４０１，４０２，４０３が、回路基板４００上に、垂直方向の姿勢で互いに平行に積層されて結合される。回路基板４００はベースボードであってもよい。

[0042] 図８（ｂ）に示す例は、拡張モジュールが第１コネクタと第２コネクタを互いに反対側の縁部にかつ反対側の面に有していて、複数の拡張モジュールを直列的に接続することができるようになっている。図８（ｂ）において、ベースボード１００は前述の例と同様に、一側縁部において第１コネクタ１１０を有し、ベースボード１００を挟んで第１コネクタ１１０の反対面に第２コネクタ１４５を有している。上記第１コネクタ１１０には拡張モジュール１７０の第２コネクタ１７４が嵌められ、拡張モジュール１７０の第２コネクタ１７４とは反対側の縁部に設けられている第１コネクタ１７５に別の拡張モジュール１８０の第２コネクタ１８２が嵌められている。こうして、ベースボード１００、２つの拡張モジュール１７０，１８０が折り重なるようにして積層されている。また、ベースボード１００の第２コネクタ１４５には、拡張モジュール４１０の第２コネクタ４１２が嵌められて、上記２つの拡張モジュール１７０，１８０とともに折り重なるようにして積層されている。拡張モジュール４１０は第２コネクタ４１２の取り付け縁部とは反対側の縁部でありかつ反対側の面に第１コネクタ４１１を有していて、この第１コネクタ４１１に他の拡張モジュールの第２コネクタを嵌めることができる。

[0043] 図８（ｃ）に示す例は、拡張モジュールが第１コネクタと第２コネクタを互いに反対側の縁部にかつ同じ面に有していて、複数の拡張モジュールが横に広がりながら数珠つなぎ状に直列的に接続される例である。図８（ｃ）に示す４つの拡張モジュール４２０，４３０，４４０，４５０は、それぞれ同じ面の一側縁部に雄型の第１コネクタ４２１，４３１，４４１，４５１を、反対側の縁部に雌型の第２コネクタ４２２，４３２，４４２，４５２を有している。拡張モジュール４２０の第１コネクタ４２１と拡張モジュール４３０の第２コネクタ４３２が嵌められ、拡張モジュール４２０の第１コネクタ４３１と拡張モジュール４４０の第２コネクタ４４２が、また、拡張モジュール４４０の第１コネクタ４４１と拡張モジュール４５０の第２コネクタ４５２が嵌められている。したがって、４つの拡張モジュール４２０，４３０，４４０，４５０は交互に反転しながら直列的に結合される。図８（ｃ）において右端の拡張モジュール４２０の第２コネクタ４２２を、ベースボードの雄型の第１コネクタに嵌めることができる。または、図８（ｃ）において左端の拡張モジュール４５０の第１コネクタ４５１を、ベースボードの雌型の第１コネクタに嵌めることができる。

[0044] ベースボードに複数の拡張モジュールを並列的に積層しようとする場合、積層方向の中間に位置する拡張モジュールの幅が、これに積層しようとする拡張モジュールの幅よりも小さい場合があり得る。この場合にも不具合なく積層することができるように工夫したのが図９に示す例である。図９において、ベースボード１００の一側縁部に設けられている第１コネクタ１４０には拡張モジュール１５１の第２コネクタ１５３が嵌められ、拡張モジュール１５１の第１コネクタ１５２に別の拡張モジュール４６０の第２コネクタ４６３が嵌められるようになっている。しかし、拡張モジュール１５１の幅が拡張モジュール４６０の幅よりも小さく、拡張モジュール１５１に拡張モジュール４６０を重ねると、拡張モジュール４６０の第２コネクタ４６３を構成する複数のピン型の端子の一部が、拡張モジュール１５１の第１コネクタ１５２からはみ出し、コネクタにもベースボード１００のコネクタにも嵌ら

ず、宙に浮いた状態になる。

[0045] そこで図９に示す例では、拡張モジュール１５１の第１コネクタ１５２からはみ出す拡張モジュール４６０のピン型の端子を嵌めるための補助コネクタ４７０を付加している。補助コネクタ４７０はピン型の端子からなる第２コネクタ４７２と雌型の第１コネクタ４７１を有し、回路基板は有しておらず、回路基板がない分、各端子の露出部分が多くなっている。補助コネクタ４７０は、拡張モジュール１５１の第１コネクタ１５２からはみ出す上記複数のピン型の端子を補完するのに十分な大きさないしは端子数を有している。補助コネクタ４７０を拡張モジュール１５１に接してベースボード１００の第１コネクタ１４０に嵌め、拡張モジュール１５１と補助コネクタ４７０に跨って拡張モジュール４６０を嵌める。このようにして、ベースボード１００に拡張モジュール１５１と拡張モジュール４６０の全ての端子を結合することができる。

[0046] ベースボード１００に対する拡張モジュールの結合位置、結合された拡張モジュールの姿勢は任意である。図７（ａ）はこれらの各種態様を示している。図７（ａ）において、拡張モジュール１４７は、その第２コネクタ１４９がベーボード１００の一側縁部に沿って配置された第１コネクタ１４８に嵌められることにより、ベーボード１００の一側縁部から側方に突出した態様でベーボード１００に結合されている。拡張モジュール１６５は、その第２コネクタ１６７がベーボード１００の内方に配置した第１コネクタ１６６に嵌められることにより、ベーボード１００の投影平面内に位置する態様でベーボード１００に結合されている。拡張モジュール１８５は、その第２コネクタ１８７の第１コネクタ１８６への嵌合方向を拡張モジュール１８５の面方向とすることにより、ベーボード１００の面から立ち上がった姿勢でベーボード１００に結合されている。

[0047] そのほか、ベースボード１００に対する拡張モジュールの結合態様、前記複数の拡張モジュールの積層態様は各種考えられ、任意に変更可能である。

[0048] 図１０は前記Ｉ２Ｃコンパスモジュールをベースボード１００に接続する

ためのＩ２Ｃコンパスモジュール用アダプタ基板２００が有する第２コネクタ２０１の各端子相互の電気的な接続を示している。Ｉ２Ｃコンパスモジュール用アダプタ基板２００は、図１１に符号ＪＰ１で示す４個の端子を備えていて、この４個の端子にＩ２Ｃコンパスモジュールが半田付けなどの適宜の手段で実装されている。第２コネクタ２０１は、ベースボード１００の前記５Ｖの電源端子列１４１（図１参照）に嵌る電源端子列ＪＰ６、グランド端子列１４２（図１参照）に嵌るグランド端子列ＪＰ５、３．３Ｖの電源端子列１４３（図１参照）に嵌る電源端子列ＪＰ４、信号端子列１４４（図１参照）に嵌る信号端子列ＪＰ３を有してなる。Ｉ２Ｃコンパスモジュール用アダプタ基板２００は３．３Ｖの電源を使用するため、図１０に示すように、５Ｖの電源端子列ＪＰ６には配線されていない。

[0049] 図１３はベースボード１００の前記第１コネクタ１４０に結合するＩ２ＣＩＭＵモジュール用アダプタ基板２２０を、図１２はその第２コネクタ２２１の各端子相互の電気的な接続を示している。Ｉ２ＣＩＭＵモジュール用アダプタ基板２２０にＩＭＵモジュールが接続される。ＩＭＵモジュールは、３軸の加速度センサ、角速度センサ（ジャイロ）、地磁気（方位）センサのうちの少なくとも一つを備えたモジュールである。Ｉ２ＣＩＭＵモジュール用アダプタ基板２２０が備えている第２コネクタ２２１は、ベースボード１００の前記５Ｖの電源端子列１４１（図１参照）に嵌る電源端子列ＪＰ１、グランド端子列１４２（図１参照）に嵌るグランド端子列ＪＰ３、３．３Ｖの電源端子列１４３（図１参照）に嵌る電源端子列ＪＰ２、信号端子列１４４（図１参照）に嵌る信号端子列ＪＰ４を有してなる。Ｉ２ＣＩＭＵモジュール用アダプタ基板２２０は、図１２、図１３に符号ＪＰ５で示す６個の端子を備えていて、この６個の端子にＩ２ＣＩＭＵモジュールが半田付けなどの適宜の手段で実装されている。Ｉ２ＣＩＭＵモジュール用アダプタ基板２２０は３．３Ｖの電源を使用するようになっていて、５Ｖの電源端子列ＪＰ１には配線されていない。

[0050] Ｉ２Ｃモジュールを使用する場合、Ｉ２Ｃモジュールの信号線をプルアッ

プする必要がある。そこで、第１、第２コネクタの嵌合によってベースボード１００に結合したＩ２Ｃモジュール用アダプタ基板２２０に、図１８、図１９に示すプルアップ抵抗基板２５０を積層する。プルアップ抵抗基板２５０は、Ｉ２Ｃモジュール用アダプタ基板２２０が備えている第１コネクタに嵌る第２コネクタ２５１を備えている。第２コネクタ２５１は、２つの信号ラインにそれぞれつながる２つの端子からなる端子列ＪＰ２と、２つの電源ラインにつながる２つの端子列ＪＰ１を有し、一つ一つの信号端子と電源端子との間にプルアップ抵抗Ｒ１，Ｒ２が接続されている。上記Ｉ２Ｃモジュール用アダプタ基板２２０の第１コネクタにプルアップ抵抗基板２５０の第２コネクタを嵌めることにより、Ｉ２Ｃモジュールの信号線がプルアップされ、Ｉ２Ｃモジュールが所定の機能を果たす。プルアップ抵抗基板２５０についても、拡張モジュールの基板と同様に、多様な接続態様をとることが可能である。プルアップ以外に、プルダウンする必要がある信号線にも応用可能である。

[0051] 図１５は、前記ＬＡＮコネクタモジュール２１０の基板の例を、図１４はＬＡＮコネクタモジュール２１０の基板が備えている第２コネクタ２１１の端子列と制御素子２１２の電気的接続を示している。ＬＡＮコネクタモジュール２１０は、その第２コネクタ２１１が備えている各端子が図１に示すベースボード１００の第１コネクタ１２０の各端子に結合される。上記第１コネクタ１２０は、図３について説明したように、４組の端子組ごとに、ケーブル接続モジュール用コネクタＡ群とＢ群に区分されている。ＬＡＮコネクタモジュール２１０の第２コネクタ２１１は、上記Ｂ群のコネクタに結合される信号端子列ＪＰ１と、３．３Ｖの電源端子列ＪＰ２と、グランド端子列ＪＰ３を有するとともに、上記Ａ群のコネクタに結合される信号端子列ＪＰ４と、５Ｖの電源端子列ＪＰ５と、グランド端子列ＪＰ６を有する。本発明を実施した装置を、ＬＡＮポート、あるいは各種ケーブル類接続用コネクタが不要なラジコンやロボットなどの移動体に搭載する場合は、ＬＡＮコネクタモジュール基板２１０を取り外して、小型軽量化を図るとよい。

[0052] 図１７は、ＳＰＩ通信仕様のＳＤカードモジュール２３０の例を示しており、図１６はＳＤカードモジュール２３０の基板が備えている第２コネクタ２３１の端子列と、チップセレクトＩＣ２３２と、ＳＤカード２３３との電気的接続を示している。ＳＰＩは、周知のように、クロックＳＣＫと、単方向の書き込みデータＳＯおよび読み出しデータＳＩの３本の信号線でマスターとスレーブ間で通信する同期式のシリアル通信方式で、複数のスレーブの中から特定のスレーブを選択するためにチップセレクト（ＣＳ）またはスレーブセレクト（ＳＳ）信号線が付加される。

[0053] 図１６、図１７に示すＳＰＩ通信仕様のＳＤカードモジュール２３０の例では、チップセレクトＩＣなどからなる指定判定素子２３２に、３．３Ｖの電源電圧が抵抗Ｒ１，Ｒ２により分圧されて入力され、この電圧値がモジュールの指定アドレス番号になるように設定されている。上記指定判定素子２３２に入力される上記電圧が０Ｖのときは、上記ＳＰＩモジュール２３０は休止モードになる。ＳＰＩモジュール２３０を有効にするには、図１６に示すジャンパ線ピンＳＪ２の２番ピンと３番ピンを短絡し、指定判定素子２３２に入力される上記電圧を０Ｖ以外の電圧にする。このＳＤカードモジュール２３０を選択したいときは、チップセレクト（ＣＳ）ピン（図１６に示すＪＰ１の４端子）を有効にして指定アドレス設定値として入力された電圧値をＳＰＩ通信で指定する。これらの操作によりＳＤカード２３３を有効に機能させることができる。従来のチップセレクト機能を使いたい場合は、ジャンパ線ピンＳＪ２の１番と２番を短絡する。

[0054] 前にも説明したように、拡張モジュールはこれを複数積層することができ、これとベースボード１００とがあいまって、より複雑な機能を持たせることができる。しかしながら、拡張モジュールがＳＰＩ通信仕様の場合、拡張モジュールごとにこれを選択する信号を送信して、所定の拡張モジュールが動作するようにする必要がある。図２０はＳＰＩ通信の概略を示す。マスター２６１とスレーブ２６２が、チップセレクト信号ライン、クロック信号ライン、書き込みデータライン、読み出しデータラインの４つの信号ラインで

結ばれている。チップセレクト信号は、マスター２６１からスレーブ２６２に向けて送信される、特定のスレーブを選択するための信号である。クロック信号は、マスター２６１とスレーブ２６２を同期させて動作させるためにマスター２６１からスレーブ２６２に送信される信号である。書込みデータは、マスター２６１からスレーブ２６２に向けて出力されるデータ信号である。読み出しデータは、スレーブ２６２からマスター２６１に入力されるデータ信号である。

[0055] 複数のＳＰＩ通信仕様の拡張モジュールを積層して使用する場合、単に拡張モジュールを積層するだけでは機能せず、どの拡張モジュールを機能させるのか、ベースボード側からセレクト信号を送信して拡張モジュールを特定してこの拡張モジュールを動作させる必要がある。ＳＰＩ通信を複数使用する場合に、従来一般的に行われているのは、使用する個数分のデバイス指定用Ｉ／Ｏをチップセレクト端子にワイヤなどで引き回す方法である。しかし、この方法では、デバイス指定用Ｉ／Ｏをチップセレクト端子にワイヤなどで引き回す必要があり、本発明の目的に反する。そこで本発明では、拡張モジュールの特定方法として、以下の方法を採用した。

（１）チップセレクト用出力端子モジュールを用いて積層する方法

（２）シングルピンにより１本の信号線を使いモジュール側で識別する方法。

（３）Ｉ２ＣとＳＰＩ通信を併用して選択する方法。

（４）モジュールの指定を通信バスで設定する方法。

[0056] 以下に、上記拡張モジュールの各特定方法についてより詳細に説明する。

（１）チップセレクト用出力端子モジュールを用いて積層する方法

チップセレクト用出力端子モジュールとは、ベースボードのデジタル出力をモジュールのコネクタに分配し、これを、積層したモジュールのチップセレクトピンに接続するようにしたモジュールである。かかるモジュールの例として、デマルチプレクサを用いた方法について説明する。デマルチプレクサは、図２２（ａ）に示すように、一つのデータＤＯの入力端子といくつか

の選択制御信号Ａ，Ｂの入力端子、複数の出力端子Ｙ０，Ｙ１，Ｙ２，Ｙ３から構成される論理回路で、選択制御信号Ａ，Ｂの入力値にしたがって、入力データＤ０をいずれかの出力端子Ｙ０，Ｙ１，Ｙ２，Ｙ３に送り出すようになっている。

[0057] 図２２（ｂ）は上記デマルチプレクサの真理値表を示す。図２１（ａ）はデマルチプレクサを利用したチップセレクト用出力端子モジュールを示し、図２１（ｂ）はチップセレクト用出力端子モジュールに積層するＳＰＩモジュールの概念図である。図２１（ａ）に示す２つの端子２８５につながる信号線のパターンからデマルチプレクサ回路を利用して、コネクタ２８６の各端子Ｙ０～Ｙ３に出力される。ここでは図２２のＤ０にあたる信号ピンは、モジュール内で電源から固定信号として入力されている。図２１に示す（ａ）と（ｂ）のモジュールを、これらのモジュールが有するコネクタ２８４と２７４、コネクタ２８６と２７６が電気的に接続されるように積層する。

[0058] 図２１（ｂ）に示すチップセレクト用出力端子モジュールは、その一つの端子２７５と、図２１（ａ）に示すコネクタ２８６の端子Ｙ０～Ｙ３のうちの一つとを電気的に接続するジャンパやスイッチなどを備えている。上記端子２７５を入力として選択する場合は、チップセレクト用出力端子モジュールを利用することなく、つまり他のモジュールを積層することなく、ベースボードと直接接続する場合に使用する。チップセレクト用出力端子モジュールを利用して積層する場合は、上記チップセレクト用出力端子モジュールのコネクタ２７６の端子Ｙ０～Ｙ３のいずれか１つを電気的に接続してＳＰＩ素子のチップセレクトピンに接続する。機械的には、図２１（ａ）に示すモジュール２８１がベースボードに接続され、図２１（ａ）に示すモジュール２８１に、図２１（ｂ）に示すモジュール２７１が積層され、双方のモジュールの相対応するコネクタ同士が結合されていく。こうして、図２１に示す例では、チップセレクト用出力端子モジュールを介して、ベースボードからの２つの信号（図２１（ａ）で示すモジュールの２つの端子２８５の信号）で、積層した最大４つのモジュールの中から任意のチップを選択することが

できる。

[0059] （２）シングルピンにより１本の信号線を使いモジュール側で識別する方法。

この方法は、例えば、ＲＣサーボのようなパルス幅信号やその組み合わせ、あるいはＤ／Ａ（デジタル・アナログ変換）信号でモジュールを選択するものである。図２３は上記の方法で識別することができるＳＰＩモジュール２９０を概略的に示している。ＳＰＩモジュール２９０が備えている第２端子２９１は４つの信号端子を有していて、そのうちの１つの端子２９２がＳＰＩモジュール指定用信号端子になっている。この信号端子２９２は指定判定素子２９４に接続されている。指定判定素子２９４によってそのＳＰＩモジュール２９０が指定されたと判定した場合、指定判定素子はＳＰＩ素子２９５を指定するために、そのＳＰＩモジュール２９０における信号ピンＳＳ（Ｓｌａｖｅ　Ｓｅｌｅｃｔ）を有効にする。信号端子２９２から入力される信号のパルス幅、電圧、これらの組み合わせなどによって、積層された複数のＳＰＩモジュール２９０の一つが指定されるようになっている。なお、特定のアドレスですべてのＳＳピンが無効になるように設定しておくと便利である。４つの信号端子を有してなる上記第２端子２９１の他の３つの信号端子２９３は、ＳＰI通信のための信号ＳＣＫ、ＭＩＳＯ、ＭＯＳＩを出力し又は入力する端子である。

[0060] ＳＰＩモジュール２９０は、これを複数積層して数珠つなぎ状に接続することができ、信号端子２９２から入力される信号によって一つのＳＰＩモジュール２９０を選択することができる。ＳＰＩモジュール２９０内に、予めモジュールを特定するアドレスが指定されていれば、Ｉ２Ｃモジュールのように数珠つなぎ状に接続することができる。モジュールの指定アドレスは、予めマイクロコンピュータなどに設定しておいてもよいが、ジャンパ線やスイッチ、ＲＯＭ、抵抗値、抵抗分圧した電圧値などで指定するようにしてもよい。

[0061] 一つのＳＰＩモジュール２９０を指定するための信号を受信するために、

モジュール内部にシングルピン（上記端子２９２）の信号に合わせてモジュールのＳＳまたはＣＳピンを指定することができる指定判定素子２９４として、プログラムを保存した小型のマイクロコンピュータなどを実装しておくとよい。ＳＰＩモジュールをこのような仕様に対応させておくとよい。または、アナログ信号の大きさ、例えば信号レベルに対して、ＳＳ（ＣＳ）ピンを有効、無効にする回路を設けてもよい。ＳＰＩモジュールの指定アドレスは、前述の任意の方法で指定するようにしてもよい。指定されたＳＰＩモジュール２９０とベースボードとの間の信号の入出力は、図２３に示す３つの信号端子２９３を介して行われるようになっている。以上説明した（２）に係る方法で識別されるモジュールの機能はワンチップ化されていても良い。

[0062] （３）Ｉ２ＣとＳＰＩ通信を併用して選択する方法

この方法は、Ｉ２Ｃモジュールで、有効に動作させようとするＳＰＩモジュールのアドレスを指定し、指定したモジュールとＳＰＩ通信する方法である。図２４は上記の方法で識別することができるＳＰＩモジュール３００を概略的に示している。ＳＰＩモジュール３００が備えている第２コネクタ３０１は５つの信号端子を有していて、そのうちの２つの端子３０２がＳＰＩモジュール指定用のＩ２Ｃ信号端子になっている。残りの３つの端子３０３がＳＰＩ信号の入出力用信号端子になっている。ＳＰＩモジュール３００は、Ｉ２Ｃを利用することができるデバイス３０４も装備している。

[0063] 前記（２）の方法と同様に、上記信号端子３０２，３０３によって複数のモジュールを数珠つなぎ状に接続することができる。また、ＳＰＩモジュール３００は、これを複数積層して数珠つなぎ状に接続することができ、信号端子３０２から入力される信号によって一つのＳＰＩモジュール３００を選択することができる。ＳＰＩモジュール３００内に、予めモジュールの指定アドレス（どのデバイスを指定するか）が指定されていれば、チップセレクト（ＣＳ）などの信号線を意識することなくＩ２Ｃモジュールのように単純に数珠つなぎ状に接続することができる。また、ＳＰＩモジュールの指定アドレスは、前述の指定方法から任意のものを選択するようにしてもよい。以

上説明した（３）に係る方法で識別されるモジュールの機能はワンチップ化されていてもよい。

[0064] （４）モジュールの指定を通信バスで設定する方法

この方法は、モジュールの指定をＳＰＩの通信バスで設定する方法である。図２５は、この方法を実施するＳＰＩ通信モジュールとこのモジュールとの間の信号入出力の例を示す。この例では３つ以上のＳＰＩ通信モジュール３１０を使用する例になっていて、各モジュール３１０は、第２コネクタ３１１と、指定判定素子３１５と、ＳＰＩ素子３１６を備えている。各第２コネクタ３１１は、４組の端子組を有していて、４つの信号端子のうちの１つ３１２が指定判定素子３１５を指定するための指定信号入力端子、残り３つの端子３１３がＳＰＩ用信号の入出力端子になっている。指定判定素子指定信号入力端子３１２にはベースボード１００側から指定判定素子指定信号が入力され、各モジュール３１０の指定判定素子３１５がＳＰＩ通信し、モジュールに設定されたアドレスと一致するかを判断して、個々のモジュール３１０が指定されたか否かを判定し、指定判定素子３１５がＳＰＩ素子３１６のＳＳピンを有効または無効にするようになっている。各モジュール３１０の上記３つの端子３１３にはそれぞれの端子に対応した信号ＣＬＫ，ＭＯＳＩ，ＭＩＳＯがＳＰＩ用信号ライン３２０から入出力され、これらの信号にしたがって、指定判定素子３１５と、指定されたモジュール３１０が有しているＳＰＩ素子３１６が動作するようになっている。

[0065] 図２５の指定信号入力端子３１２は指定判定素子３１５のみに接続されており、ＳＰＩ素子３１６には接続されていない。また、指定判定素子３１５もＳＰＩ素子３１６も３つの端子３１３のＳＰＩバス（クロック、データ入力、データ出力）に接続されている。指定判定素子３１５からＳＰＩ素子３１６のスレーブセレクトＳＳ（またはチップセレクトＣＳ）に接続されている。

[0066] ベースボードから、積層されたすべてのモジュール３１０の指定判定素子３１５にＳＰＩ通信でアドレスデータを送り、指定判定素子３１５はあらか

じめ設定されているアドレスと一致しているかを判定する。一致した場合は指定信号入力端子３１２が無効になったと同時に指定判定素子３１５がＳＰＩ素子のＳＳ（ＣＳ）を有効にする。再び指定信号入力端子３１２が有効になると、指定判定素子３１５は、ＳＰＩ素子３１６のＳＳ（ＣＳ）を無効にする。以降、積層されたすべてのモジュールの指定判定素子がベースボードからのＳＰＩデータ入力待ちとなり前述の処理を繰り返す。

[0067] 拡張モジュールが積層されている場合、ベースボードは、拡張モジュール３１０の指定信号入力端子３１２を有効にしているとき、複数の指定判定素子３１５と同時にＳＰＩ通信していることになる。このとき、拡張モジュール３１０からベースボードに返答ができるようにするのであれば、指定判定素子３１５のＳＰＩ通信でデータ出力する端子同士がショートしないように、指定判定素子３１５からＳＰＩでデータ出力する端子に、適切な抵抗やショート防止のダイオード等を取り付ける必要がある。

[0068] なお、図２５に示す例はＳＰＩ信号ラインが、ＣＬＫ，ＭＯＳＩ，ＭＩＳＯの３線になっていて、ベースボードと拡張モジュール３１０とで双方向通信が行われるようになっているが、ベースボードから拡張モジュール３１０への一方向通信を行うのであれば、拡張モジュールからのデータ出力信号を除いた２ラインがあればよい。

[0069] 上記（４）の方法の信号処理手順を説明する。指定判定素子指定信号入力端子３１２につながる指定判定素子指定信号を有効にし、ＳＰＩ素子３１６のチップセレクトＳＳ（ＣＳ）を全て無効にし、積層されたすべてのモジュール３１０のすべての指定判定素子３１５とだけＳＰＩ通信できる状態にする。この状態で指定判定素子３１５にＳＰＩ通信により、モジュールを指定する信号を入力する。この指定信号は、例えばＩ２Ｃのアドレスのようなものである。モジュールの指定によって特定のモジュール３１０のＳＰＩ素子３１６を有効にするための予約が完了する。この段階では積層されたすべてのモジュール３１０のＳＰＩ素子３１５のＳＳ（ＣＳ）ピンは無効である。ここで、指定されたモジュール３１０が存在するときに、指定判定素子３１

５からＳＰＩ通信でエコーが返ってくるようにすれば、エラーがあった場合の処理が容易になる。

[0070] 特定のモジュール３１０が指定判定素子により指定予約されると、指定判定素子指定信号を無効にしたときに、指定されたアドレスと一致し指定予約されたモジュール３１０のＳＳ信号が指定判定素子３１５によって有効になり、３つの端子３１３につながるＳＰＩ素子３１６がベースボードとＳＰＩ通信可能となる。以後、指定されたＳＰＩモジュール３１０のＳＰＩ素子３１６がベースボード１００との間でＳＰＩ通信を実行し、信号の読み込み、書き出しを行う。ＳＰＩモジュールの指定アドレスは、予めマイクロコンピュータなどに設定しておいてもよいが、ジャンパ線やスイッチ、ＲＯＭ、抵抗値、抵抗分圧した電圧値などで指定するようにしてもよい。再び指定信号入力端子３１２が有効になると指定判定素子３１５は、ＳＰＩ素子３１６のＳＳ（ＣＳ）を無効とし、以後、以上の操作の繰り返しで、積層されたすべてのモジュール３１０の指定判定素子３１５がベースボードからのＳＰＩデータ入力待ちとなる。以上説明した（４）に係る方法で識別されるモジュールの機能はワンチップ化されていても良い。

[0071] 以上説明した本発明に係るベースボードと拡張モジュールの結合構造の実施例によれば、ベースボード側の第１コネクタと拡張モジュール側の第２コネクタを結合するだけで、ベースボードに拡張モジュールを結合することができ、ベースボードと拡張モジュールの結合構造の簡略化、結合作業性の向上を図ることができる。拡張モジュールを仕様の異なるものに交換するときは、拡張モジュールの差し替えだけでよいから、仕様変更が容易であるとともに、配線ミスを大幅に減らすことができる。

[0072] 拡張モジュールのグランド端子と電源端子が、第１、第２コネクタを介してグランドライン、電源ラインに接続され、これらグランドライン、電源ラインはベースボードのグランドライン、電源ラインに接続され、ベースボードと拡張モジュールの信号ラインは第１、第２コネクタ双方の信号端子を介して接続される。これらグランド端子、電源端子、信号端子を規格化するこ

とにより、ベースボードと拡張モジュールの結合構造の汎用性を高めることができる。

[0073] もっとも、図示の実施例におけるベースボード１００の第１コネクタ１１０，１２０，１４０をそれぞれ構成するグランド端子１１１、１２１、１４２の列、電源端子１１２，１２２，１４３の列、信号端子１１３，１２３，１４４の列、さらには第１コネクタ１４０を構成する別の電源端子１４１の列の配置は任意であり、上記のような図示の順に限定されるものではない。また、電源端子列の並び方を変えることにより、例えば、市販されているＲＣ用サーボの既存のコネクタを接続することができる。グランド端子列、電源端子列、信号端子列の配置が異なるいくつかの第１コネクタを備えていてもよい。拡張モジュール側の第２コネクタは、これを結合しようとする第１コネクタの仕様に対応した仕様とする。要するに、第１コネクタと第２コネクタは、少なくともグランドラインにつながるグランド端子と、電源ラインにつながる電源端子と、信号ラインにつながる信号端子を備えていればよい。

[0074] 次に、前述のように、複数の拡張モジュールを積み上げたときの信号処理の例について説明する。図２６は信号処理回路の一例で、拡張モジュールとして複数のＳＰＩモジュール５１０を有し、各拡張モジュール５１０は指定判定部５０１としてＳＰＩ　Ｉ／Ｏエキスパンダを備えるとともに、ＳＰＩデバイス５０６を備え、各指定判定部５０１はアドレス設定部５０２を備えている。各指定判定部５０１はＳＰＩ信号端子として、ＭＩＳＯ，ＭＯＳＩ，ＳＣＫ信号端子を有し、これらの端子は一つのマイクロコンピュータ５００の対応するＭＩＳＯ，ＭＯＳＩ，ＳＣＫ端子に接続されている。マイクロコンピュータ５００は、通常の入出力端子としてチップセレクト信号端子ＣＳ、信号入出力端子Ｉ／Ｏを備えている。端子ＣＳは各指定判定部５０１の端子ＣＳおよび各スイッチング回路５０３の被スイッチング端子に接続されている。

[0075] 各指定判定部５０１は複数の出力端子を有し、一つの出力端子はスイッチ

ング回路５０３の制御信号として入力されるように接続されている。スイッチング回路５０３は一種のゲートのような動作をし、スイッチング回路５０３の上記被スイッチング端子に入力されるマイクロコンピュータ５００の端子ＣＳからの信号をＡ，上記指定判定部５０１からの制御信号をＢとすると、制御信号Ｂによってスイッチング回路５０３がＣＳ端子とＳＳ端子を電気的に接続し、信号Ａがスイッチング回路５０３を通過するようになっている。ただし、スイッチング回路５０３の後ろにインバータ５０５が接続され、インバータ５０５によって反転された信号ＣがＳＰＩデバイス５０６のＳＳ端子に入力されるようになっている。

[0076] 各指定判定部５０１のもう一つの出力端子は、もう一つのスイッチング回路５０４の被スイッチング端子に接続されている。この被スイッチング端子に指定判定部５０１の上記出力端子から入力される信号をＥとする。スイッチング回路５０４の制御端子にはマイクロコンピュータ５００の信号入出力端子Ｉ／Ｏの出力信号Ｄが入力されるようになっている。上記指定判定部５０１からの信号Ｅによってスイッチング回路５０４がＣＳ端子とＳＳ端子を電気的に接続すると、上記信号ＤがＳＰＩデバイス５０６の信号入出力端子Ｉ／Ｏに入力されるようになっている。マイクロコンピュータ５００の前記ＳＰＩ信号端子は各ＳＰＩデバイス５０６のＳＰＩ信号端子に接続されている。

[0077] マイクロコンピュータ５００がチップセレクト信号ＣＳを出力することにより全ての指定判定部５０１が動作する。また、マイクロコンピュータ５００はどれかのＳＰＩモジュール５１０を指定するＳＰＩ信号を送信する。各モジュールの指定判定部５０１は上記ＳＰＩ信号が自己を指定する信号であるか否かを、予めアドレス設定部５０２に設定されているアドレス信号と対比することによって判定し、自己を指定するものであるときはＳＰＩ信号による命令をその出力端子から出力する。この出力信号の一つＢはスイッチング回路５０３のゲートを開き信号Ａすなわちｃｓ信号を通過させる。その後、通信で入出力端子Ｉ／Ｏの指定変更がなく、あるいは、指定状態をリセッ

トしない限り信号Ｂのオン状態が保持される。スイッチング回路５０３を通った信号はインバータ５０５により反転信号Ｃとなり、信号Ｃが、そのＳＰＩモジュール５１０におけるＳＰＩデバイス５０６のＳＳ端子に入力される。

[0078] これにより、マイクロコンピュータ５００が指定判定部５０１を動作させたときは、ＳＰＩデバイス５０６が無効になる。また、指定判定部５０１がマイクロコンピュータ５００からの接続を許可した状態で指定判定部５０１の信号ＣＳを無効にしたとき、ＳＰＩデバイス５０６が有効に動作する。有効に動作するＳＰＩデバイス５０６は、マイクロコンピュータ５００からの指令信号に基づき特定の機能を果たす。以下の表１はＳＰＩデバイスのチップセレクト論理を示す。

[0079] 表１

ＳＰＩデバイスのチップセレクト論理				
信号Ａ	＋	＋	―（ＣＳ有効）	―（ＣＳ有効）
信号Ｂ	＋（スイッチ接続）	―	＋（スイッチ接続）	―
信号Ｃ	―（ＳＳ有効）	＋	＋	＋

[0080] チップセレクト信号ＣＳとして通常のＩ／Ｏ信号を利用するのが一般的であるが、これ以外にも、指定判定部５０１からの信号で直接ＳＳ端子を制御してもよい。

[0081] チップセレクト信号（ＣＳ）によって動作するデバイスは、一つの拡張モジュールに複数存在していてもよい。また、拡張モジュールのデバイス（マイクロコンピュータなど）との通信バスに、上記のスイッチング回路と同様のスイッチング回路を取り付けてオン、オフの制御を行うように構成してもよい。

[0082] ＳＰＩデバイス５０６は、ＳＰＩバスラインやチップセレクトラインにつながる端子以外に入出力端子が必要な場合がある。これも前述のチップセレクト方式とほぼ同様の方式で実現できる。通常のチップセレクト信号端子は特殊な端子ではなく、マイクロコンピュータの入出力端子を使うことが多い

。つまり、マイクロコンピュータの通常の入出力端子であれば、どの端子を使っても実現できる。

[0083] 図２６に示す例では、指定判定部５０１であるＩ／Ｏエキスパンダの出力信号Ｅにより、マイクロコンピュータ５００からのＩ／Ｏラインを、リレー、論理回路、アナログスイッチなどからなる第２のスイッチング回路５０４を経てＳＰＩデバイス５０６の入出力端子Ｉ／Ｏに接続することが可能な構成になっている。上に述べたスイッチング回路５０３によるチップセレクトとの違いは、インバータ５０５があるかないかの違いである。指定判定部５０１からの信号Ｅが、信号Ｄと信号Ｆを電気的に接続する許可を与える、より単純な回路構成になっている。

[0084] 以上説明したように、複数の拡張モジュールを積層したときに、複数の拡張モジュール間でマイクロコンピュータ５００の信号端子からの信号を複数のデバイスに切り換えながら接続することができる。図２７はその実行結果を概念的に示している。図２７において、マイクロコンピュータ５００の入出力端子が複数、例えば、「１」番から「５」番まであり、拡張モジュール５１０も複数個、例えば３個あるとする。第１番目の拡張モジュール５１０においては、指定判定部としてのＩ／Ｏエキスパンダの働きで、端子「１」と「５」にマイクロコンピュータ５００との接続許可を与えている。同様に第２番目の拡張モジュール５１０は端子「４」に、第３番目の拡張モジュール端子５１０は端子「２」と「３」と「５」にマイクロコンピュータ５００との接続許可を与えている。したがって、端子「５」については、並行して同じ信号を複数のモジュールの入出力することができる例である。図２７において、矢印付の破線は、各拡張モジュール５１０内の指定判定部を制御するためにマイクロコンピュータ５００と各拡張モジュール５１０との間で行われる通信を示している。

[0085] 図２６、図２７に示す例によれば、各拡張モジュール５１０上の指定判定部としてのＩ／Ｏエキスパンダの状態を変化させることで、マイクロコンピュータ５００が動作中に特定の端子を別の拡張モジュールの端子に切り替え

ながら、数珠つなぎした複数の拡張モジュールと、マイクロコンピュータ５００の端子で拡張モジュールのデバイスと直接通信することが可能になる。

[0086] ベースボードと各拡張モジュールとの間で授受される信号は必ずしも１方向のデジタル信号に限られるものではなく、アナログ信号でもよく、アナログ信号の場合もデジタル信号の場合も双方向信号として扱うこともできる。

[0087] 上記実施例における指定判定部としてのＳＰＩ　Ｉ／Ｏエキスパンダに代わり、他の通信方式を利用してもよく、特に数珠つなぎ出来る通信方式であればなおよい。例えば、図２８に示すようにＩ２Ｃタイプの Ｉ／Ｏエキスパンダを用いてもよい。図２８において、複数の拡張モジュール５３０は数珠つなぎ状に接続されていて、複数の拡張モジュール５３０が一つのマイクロコンピュータ５２０で制御されるようになっている。各拡張モジュール５３０は、Ｉ２Ｃタイプの Ｉ／Ｏエキスパンダからなる指定判定部５２１、アドレス設定部５２２、第１のスイッチング回路５２３、第２のスイッチング回路５２４、インバータ５２５、ＳＰＩデバイス５２６を備えている。マイクロコンピュータ５２０とＩ２Ｃタイプの Ｉ／Ｏエキスパンダからなる指定判定部５２１がＩ２Ｃバスで接続されている点が図２６に示す実施例と異なっており、他の構成は同じである。マイクロコンピュータ５２０による拡張モジュール５３０の指定判定動作も図２６に示す実施例と実質的に同じであるから、説明は省略する。

[0088] 指定判定部に接続するインターフェイスが、Ｉ２ＣやＣＡＮ、シリアル、ＬＡＮ、無線、独自の通信方式、その他であっても、指定判定部として機能するのであれば、複数の拡張モジュールを物理的に数珠つなぎ状に接続することにより、それぞれの指定判定部を制御することができる。指定判定部のアドレス設定は、特定の値などを設定できるものであれば、外部回路やＩＣ内のメモリなど、任意の手段を採用して差し支えない。

[0089] これまで説明してきた、指定判定部を使った通信方式自体は、コネクタの形状、積層方法など、特定の接続方法に依存しなくとも実現できるが、特に積層型基板を用いた数珠つなぎの接続構造においては効果が大きい。

[0090] 図２６、図２８に示す信号線の接続例を応用し、これにピークホールド回路などの電圧保持回路や電流保持回路を備えた複数の拡張モジュールと組み合わせることで、選択された拡張モジュールの許可を受けている端子を、別の拡張モジュールの端子に切り替えるとき、非選択状態の拡張モジュール上の端子でアナログ端子の電圧や電流を保持できる。マイクロコンピュータの１つのＤＡ（デジタル・アナログ変換）端子あるいはＡＤ（アナログ・デジタル変換）端子で、複数のモジュールからＤＡ出力、ＡＤ入力を連続的に入出力させることもできる。上記電圧保持回路や電流保持回路のリセットはＩ／Ｏエキスパンダなどの入出力端子を利用しても、マイクロコンピュータの入出力端子を使用してもよい。

[0091] また、デジタル信号、アナログ信号を問わず、あらゆる周期的な信号も、これを保持する回路と組み合わせることができる。これにより、信号の状態を保持しながら切り替え動作を行うことも可能である。

[0092] 次に、拡張モジュールとして、パルス幅変調（以下「ＰＷＭ」という）信号によって制御されるデバイス、例えばＲＣ装置に用いられているサーボ装置を用いる場合の例および複数のサーボ装置を用いる場合の例について説明する。図２９はサーボ装置を１個用いる場合、図３０は複数のサーボ装置、例えば３個のサーボ装置を用いる場合の例を示す。いずれも、サーボ装置として構成された拡張モジュールであればよく、専用の回路や専用の素子は不要である。

[0093] 図２９に示すように、例えば２０ミリ秒の１周期の間の２ミリ秒で１チャンネル分の動作が行われるようになっていて、前半の１ミリ秒は識別のために定められた一定の時間で、後半のパルス幅１ミリ秒内でＲＣサーボの角度を制御するようになっている。例えば、上記２０ミリ秒の１周期の開始時点より、１ミリ秒－１．５ミリ秒以内にパルスが立ち下がれば左への回転、上記１周期の開始時点より、１．５ミリ秒経過したした時点でパルスが立ち下がれば中立すなわち不動、上記１周期の開始時点より、１．５ミリ秒－２ミリ秒以内にパルスが立ち下がれば右への回転が制御される。

[0094] 図３０は、拡張モジュールとして、３個のサーボ装置を用いる場合の例を示しており、上記のように２０ミリ秒の１周期の間に、サーボ装置を順に切り換えながら図２９に示す制御動作が連続的に繰り返し行われるようになっている。個々のサーボ装置における制御動作は、図２９に示す例と同様に２ミリ秒内に行われ、２ミリ秒が経過すると次のサーボ装置の制御動作が２ミリ秒内に行われ、続いて次のサーボ装置の制御動作が２ミリ秒内に行われる。こうして１周期の２０ミリ秒が経過すると、次の周期で同様に制御動作が行われ、同様の動作が繰り返し行われる。図３０において、符号５４０は、モジュール１からモジュール２へ、モジュール２からモジュール３へ、モジュール３からモジュール１への切り換えタイミングを示している。符号５４２は、モジュール３の１周期分の動作が終わり、２０ミリ秒の１周期が経過してモジュール１に切り替わるまでの待機状態を示している。

[0095] このようにして、１つのマイクロコンピュータの一端子で複数のＲＣサーボを制御することができる。ＰＷＭ出力可能なＩ／Ｏエキスパンダのような回路や素子を使い、この回路や素子と直接接続してもよい。また、マイクロコンピュータ側の端子からは信号を出力した状態で固定し、モジュール側のＩ／Ｏエキスパンダの信号でスイッチング回路を介してタイミングよくマイクロコンピュータからの信号を制御してもよい。図２９、図３０に示す例ではパルス信号の立ち下がりのタイミングでサーボ装置の正逆動作を制御するようになっているが、パルス信号の立ち下がりのタイミングでサーボ装置の動作を制御するようにしてもよい。

[0096] 拡張モジュールを切り替えるときに、接続先のデバイスによってマイクロコンピュータの端子の機能、またはベースボードの端子の機能を変更してもよい。例えば、ある拡張モジュールでは出力だった単数または複数の端子を、他の拡張モジュールでは入力にする、あるいは拡張モジュールに切り替えたときは通信バスにするなどである。こうすることで、ハードウェアの設計をある程度簡略化することもできる。

[0097] 次に、本発明に係るベースボードと拡張モジュールの結合構造の運用例と

その効果について説明する。

あるシステムを実現しようとするときに、本発明に係る結合構造を利用して基板を組み立てておく。後日、回路の設計を変更する必要が生じた場合は、一部の拡張モジュールを差し替えてプログラムを書き換えるだけでよく、すべてのボード、部品を交換する必要はないから、最終的な運用コストを抑えることができる。また、回路の一部機能をカスタマイズするときや、個々の拡張モジュール上のデバイスをバージョンアップするとき、あるいは入出力の一部の機能を変更したいときなどにも容易に対応することができ便利である。

[0098] また、一部の拡張モジュールが故障し、あるいは求められる仕様などに対して非対応になり、部品交換せざるを得ないときも、故障した部分のみあるいは仕様変更が必要な部分のみを交換すればよいので、低コストで部品交換することができる。加えて、コネクタを差替えるだけで部品交換が可能であるため、手間がかからず便利である。

[0099] ベースボード側のマイクロコンピュータのスペック（仕様）を変更することで、回路構成に合わせた最適な処理速度、最適なコストで運用することができる。これにより、低コストで種類の豊富なシステムの製品群、さらにはカスタマイズ製品を簡単にそろえることができる。低コストを極めるのであれば、コネクタの形状、通信バスの端子の配置等を規格化して拡張モジュールを使い回すことができるようにしておくとよい。

[0100] コネクタによる拡張モジュールの結合部が振動などで外れてしまう恐れのある環境のもとでは、例えば、積層されるすべての拡張モジュールにマウント用の孔を開けておき、ネジなどを上記孔に通して基板同士を強固に結合し、さらには基板が装着される筐体などに固定するとよい。また、コネクタ同士、または拡張モジュール同士をつなぐ固定用の爪などを備えてもよい。拡張モジュールの交換は、コネクタ部分を指定した位置に差し替え、指定されたプログラムを書き込むだけでよく、高度な知識を持った技術者でなくても簡単に交換することができる。したがって、交換するモジュールと書き込む

プログラムを指示すれば、顧客や現地の外注などに依頼しても拡張モジュールの交換が可能であり、運用のための人件費を削減することができる。

[0101] 図３１は、これまで説明してきた拡張モジュールとベースボードとの接続例を模式的に示している。図３１に示すベースボード５６０は、その長さ方向両側縁部に、外側から内側に向かって３．３Ｖの電源端子列、グランド端子列、５Ｖの電源端子列、信号端子列を備えている。これらの各端子列は既に述べた第１コネクタを構成している。ベースボード５６０の一側縁部には、拡張モジュール４５０の第２コネクタが上記第１コネクタに嵌められることにより、拡張モジュール４５０が物理的にかつ電気的に結合されている。拡張モジュール４５０の第２コネクタは、ベースボード５６０の上記３．３Ｖの電源端子列から、グランド端子列、５Ｖの電源端子列、信号端子列にまたがって上記第１コネクタに嵌められている。

[0102] 拡張モジュール４５０は、前述のように、指定判定部４５３、スイッチング回路４５１、特定の機能を果たすデバイス４５２を備え、また、指定判定部４５３と同じ通信バスを備えたデバイス４５４を備えている。拡張モジュール４５０は、指定判定用通信バス４５５、指定判定部４５３と指定判定用通信バスと同じ通信バスで動作するデバイス４５４につながる通信バス４５６、ベースボード５６０のマイクロコンピュータの入出力端子とスイッチング回路４５１を結ぶ信号線４５７、スイッチング回路４５１とデバイス４５２を結ぶ信号線４５８、指定判定部４５３とスイッチング回路４５１を結び上記マイクロコンピュータとの通信を許可するための信号ライン４５９を有している。デバイス４５４とデバイス４５２は、図２６に示すデバイス５０６と同じものでもよい。

[0103] 図３１に示す例では、拡張モジュール４５０はベースボード５６０の特定の信号端子７個につながる７個の端子からなる第２コネクタ５６１を有している。そして、上記７個の端子に対応する７個のスイッチング回路４５１、これらのスイッチング回路４５１で選択される７個の端子に対応するデバイス４５２、７個のスイッチング回路４５１を制御する指定判定部４５３を有

している。また、拡張モジュール４５０は、上記第２コネクタ５６１とは別に、ベースボード５６０の特定の信号端子４個につながる４個の端子からなる第２コネクタ５６２を有している。この第２コネクタ５６２を経てベースボード５６０の信号端子から入力される信号を各指定判定部４５３が判定し、対応するスイッチング回路４５１を制御する。なお、必要に応じてスイッチング回路を介して信号がデバイス４５４に入力されるようにしてもよい。指定判定部からの信号で直接デバイスを操作してもよい。

[0104] 図３１に示す例では、スイッチング回路４５１、デバイス４５２などが複数用いられているが、図面の錯綜を避けるために、それぞれ一つのブロックで描かれている。図３１に示すベースボード５６０の端子数、拡張モジュール４５０の大きさなどは任意である。同一構成の拡張モジュール４５０あるいは互いに構成の異なる拡張モジュールを複数積層しながら結合するだけで、所望の機能を持たせることができる。

[0105] 図３１に示す例では、拡張モジュール４５０の指定判定部４５３が利用できるベースボード５６０側の信号端子は、１ライン状に配置されている信号端子の一部のみであり、ベースボード５６０の信号端子と拡張モジュール４５０の信号端子との対応関係が限定される難点がある。すなわち、拡張モジュール４５０は、指定判定部を制御するための通信ラインに合わせて、ベースボード５６０の特定の位置に接続する必要があり、接続位置を誤ると、正しい動作を行わせることができなくなる。

[0106] そこで、図３２に示す例のように、ベースボード５７０に、上記３．３Ｖの電源端子列、グランド端子列、５Ｖの電源端子列、信号端子列に加えて、これらの端子列以外に指定判定部との通信に使うことができる信号端子列５７２を増設するとよい。増設する信号端子列５７２は１列でもよいが、図３２の例では２列であり、かつ、ベースボード５７０の両側縁部にそれぞれ２列増設されている。１列に並ぶ各信号端子列５７２は相互に電気的に接続され、４列の信号端子列５７２が設けられている。上記４列の信号端子列相互間は電気的に遮断されている。したがって、１列の信号端子列５７２と他方

の１列の信号端子列５７２には異なった信号を入出力することができる。その他、前述の、複数のモジュールを数珠つなぎにした構成を採り入れてもよい。

[0107] このように、ベースボード５６０に第２の信号端子列５７２を新たに設けると、この信号端子列５７２に拡張モジュール５８０を指定する指定判定用信号を入出力することができる。拡張モジュール５８０は信号端子列５７２から第２コネクタ５８９を介し、かつ、指定判定用通信バス５８５を介して指定判定部５８３に指定信号を導入することができる。図３２の例では、指定判定部５８３への指定信号を導入することができる信号端子列５７２を、電源端子列と平行に、Ｉ２ＣやＣＡＮ、その他数珠つなぎ出来る通信方式に用いられるバスラインのように並べている。この端子列５７２から、拡張モジュール５８０の指定判定部５８３による拡張モジュール５８０の指定信号を出力するため、ベースボード５６０の長手方向のどの位置に拡張モジュール５８０を接続しても、指定判定部５８３との指定信号のやり取りを行うことができる。

[0108] この例では、指定判定のための信号端子列を電源端子列と並べているが、ＰＬＣのような電力線通信などの技術を使って、電源ラインと指定素子指定信号ラインを同一とすることができる。こうすれば、指定信号用の信号ラインが不要となり、端子列の構成がコンパクトになる。

[0109] コネクタの形状を変更することにより、図３３に示す例のように、ベースボードを複数積層することもできる。図３３において、ボード６００は、マイクロコンピュータを備えていないベースボードの形をしていて、実質的には拡張モジュールとしての機能を備えている。図３３に示す実施例におけるボード６００は、積層のために第１コネクタと第２コネクタからなるコネクタ６１１を有している。図３３では明らかではないが、複数のボード６００が重ねられて上記コネクタ６１１で結合され、上側のボード６００のコネクタ６１１にマイクロコンピュータ６１０が実装されている。コネクタ６１１には別のボード６００が有しているコネクタを結合することにより、複数の

ベースボード状のボード６００を積層することも可能である。

[0110] 上記各ボード６００は、指定判定部６０１を有するとともに、両側のコネクタ６１１に対応して設けられたスイッチング回路６０２，６０３、デバイス群６０４，６０５を有している。指定判定部６０１はコネクタ６１１の特定の端子につながる信号ライン６０６の信号によってデバイスとマイクロコンピュータの接続すべき端子を判定して指定し、該当するデバイスとマイクロコンピュータ６１０との通信を許可するためにスイッチング回路６０２，６０３を制御する。このように、ベースボード状のボード６００が特定の機能を持ったデバイス群６０４，６０５を有している点、および上記ボード６００を積層することを可能にした点がこれまで説明してきた例と異なっている。これにより、複数のベースボード状のボード６００を積層し、積層した複数の上記ボード６００の複数のピンを切り替えながらマイクロコンピュータ６１０とデバイス６０４，６０５とを接続することができる。

[0111] ベースボードに拡張モジュールを取り付けることにより回路構成が変わる。拡張モジュールを取り付けたとき、どのモジュールがどの位置に取り付けられたかを把握することができれば、取り扱いがより容易になる。図３４は、拡張モジュールの取り付け位置を自動的に判定することを可能にした例を示す。図３４に示す例では、ベースボード５７０が図３２に示す例におけるベースボードと同様に構成されていて、電源端子列と平行に信号端子列５７２が設けられている。信号端子列５７２は単数列または複数列であってもよい。拡張モジュール５８０も、図３２に示す例における拡張モジュールと同様に、スイッチング回路５８１、デバイス５８２、指定判定部５８３、上記２列の信号端子列５７２の各一つの端子に結合するコネクタ５８９を備えている。図３２に示す例と異なる点の一つは、指定判定部５８３の制御によって指定判定部の入出力端子とマイクロコンピュータ５９０の信号入出力端子を接続する第２のスイッチング回路５９２を備えていることである。

[0112] 指定判定部５８３は、上記コネクタ５８９と指定判定用通信バス５８５を経て入力される指定判定信号に応じて、各スイッチング回路５８１，５９２

の開閉を制御する。符号５９３は上記各スイッチング回路５８１，５９２の制御ラインを示す。第２のスイッチング回路５９２は指定判定部５８３自体の入出力信号をベースボード５７０側に電気的につながるようにするための回路であり、その許可判定も指定判定部５８３からの信号で行う。この例においても、拡張モジュール５８０は複数個積層して接続可能である。

[0113] 上記実施例におけるベースボード５７０と拡張モジュール５８０との通信方法について述べる。マイクロコンピュータ５９０側からの命令を指定判定部５８３が指定判定用信号ライン５７２、５８９、５８５を通して受け取り、マイクロコンピュータ５９０の入出力端子からの信号を第１スイッチング回路５８１で無効とし、第２スイッチング回路５９２は有効とする。第２スイッチング回路５９２が有効のときは、マイクロコンピュータ５９０側の入出力端子と指定判定部子５８３の入出力端子が接続された状態となる。この状態で指定判定部５８３のアドレスを指定し、指定判定部５８３の入出力端子から信号を出力する。この信号を、マイクロコンピュータ５９０を有するベースボード５７０側で受け取れば、どのアドレスの拡張モジュール５８０が、どの位置の何番目の入出力端子に取り付けられているかを判断することができる。つまり、マイクロコンピュータ５９０側で自動的に回路構成を判断させ、目的の機能を果たすための信号のやり取りを決定することができる。また、取り付け位置に合わせて、指定判定部から端子の数と種類、拡張モジュールの回路を使用するための各種情報を信号に乗せて送れば、より緻密な動作を実現することができる。

[0114] 図３５は、上記指定判定部５８３として、Ｉ２ＣのＩ／Ｏエキスパンダを利用した回路の具体例を示す。基本的には図３４に示す例の構成と同じであるから、図３４に示す例の各構成要素と同じ構成要素には同じ符号を付している。指定判定部５８３は、数珠つなぎ可能な通信方式によって所定の機能を果たすものであれば、Ｉ２ＣのＩ／Ｏエキスパンダ以外であってもよい。

[0115] 図３４、図３５に示す例において、拡張モジュール５８０から、ベースボード５７０側に信号を伝え、アドレス設定された拡張モジュール５８０がど

の位置に取り付けられているかを自己判定する動作について説明する。マイクロコンピュータ５９０からの指令で、複数接続された拡張モジュール５８０のうちの一つのアドレスを選択し、ある拡張モジュール５８０上の指定判定部５８３の入出力によって、第１スイッチング回路５８１を無効に、第２スイッチング回路５９２を有効にする。これにより、マイクロコンピュータ５９０が搭載されているベースボード５７０の端子は、目的のデバイス群ではなく、選択した拡張モジュール５８０の指定判定部５８３の入出力端子とつながることになる。

[0116] このとき、指定判定部５８３の入出力の一つ、または複数の端子から電気信号を送ると、マイクロコンピュータ５９０が搭載されているベースボード５７０側では、どの位置の端子から信号が出力されたかを検知することができる。こうして、拡張モジュール５８０が接続された位置をベースボード５７０側で把握することができる。したがって、ある拡張モジュール５８０は接続位置がずれているなど、ＬＥＤその他の表示器で表示することができる。また、拡張モジュール５８０の接続位置が誤っている場合は、マイクロコンピュータ５９０が拡張モジュール５８０へのデータ信号の送信を遮断するようにスイッチング回路を制御する。さらに、ＬＥＤその他の表示部で正しい接続位置を表示するようにしておけば、接続が誤っていることが容易にわかり、熟練者でなくても扱いやすい。

[0117] マイクロコンピュータは、処理中に動的に端子の機能を変更できないタイプもあるため、上に述べたような拡張モジュールの位置を把握する処理が、マイクロコンピュータだけでは円滑に機能しない場合もある。そのような場合を考慮して、図３６に示す例のように、マイクロコンピュータ５９０が搭載されたベースボード５７０に、スイッチング回路の制御回路６２０、この制御回路６２０によって制御される第３スイッチング回路６２１、第４スイッチング回路６２２および拡張モジュールを結合するためのコネクタ６２３を配置するとよい。制御回路６２０としてはＩ／Ｏエキスパンダなどを用いることができる。

[0118] 図３６に示すベースボード５７０の例では、ベースボード５７０に配置したスイッチング制御回路６２０から第３スイッチング回路６２１を無効に、第４スイッチング回路６２２を有効にすることで、ベースボード５７０のスイッチング制御回路６２０の入出力端子Ｉ／Ｏと拡張モジュールの指定判定部のＩ／Ｏを、コネクタ６２３を介して電気的に接続することができる。この状態でスイッチング制御回路６２０の入出力端子を入力状態とし、拡張モジュール上の指定判定部５８３からのコネクタ接続位置確認信号を受け取れば、動的に端子の機能を変更できないマイクロコンピュータであっても、拡張モジュールの接続位置を確認することができる。

[0119] 拡張モジュールの指定判定部の入出力端子Ｉ／Ｏと、ベースボード５７０側のスイッチング制御回路６２０の入出力端子Ｉ／Ｏとの入出力方向を逆にし、拡張モジュール側でベースボード５７０の出力信号を受け取り、この信号を、通信バスを通してベースボード５７０のマイクロコンピュータ５９０に伝えるように構成してもよい。また、同様に拡張モジュール相互でも接続位置の確認をするようにすれば、拡張モジュールを多段に接続してより規模の大きなシステムを構築することができる。

[0120] 図３７は、図３６に示すベースボード５７０と図３４、図３５に示す拡張モジュールを接続した例における信号の流れを示す。図３７において、ベースボード５７０は、図３６に示す例と同様に、マイクロコンピュータ５９０、スイッチング制御回路６２０、第３スイッチング回路６２１、第４スイッチング回路６２２を有するとともに、表示部５７６を有している。ベースボード５７０には図３４に示す拡張ボードと同様の拡張ボード５８０が、ベースボード５７０の第１コネクタと拡張ボード５８０側の第２コネクタからなる結合部６３０によって結合されている。ベースボード５７０は、指定判定部５８３、第１スイッチング回路５８１、第２スイッチング回路５９２、特定の機能を果たすデバイス５８２を有するとともに、表示部５９４を有している。マイクロコンピュータ５９０とスイッチング制御回路６２０、指定判定部５８３、スイッチング回路のすべては信号バスで数珠つなぎ状につなが

っている。

[0121] まず、マイクロコンピュータ５９０が、拡張モジュール５８０上の指定判定部５８３の入出力端子Ｉ／Ｏと、ベースボード５７０のスイッチング制御回路６２０の入出力端子Ｉ／Ｏとの接続関係を確認するための信号を送受信して拡張モジュール５８０の接続位置をアドレス毎に確認する。拡張モジュール５８０が正しく接続されていれば、ベースボード５７０、拡張モジュール５８０の表示部５７６、５９４に表示される。

[0122] 符号５７４は、ベースボード５７０における各スイッチング回路６２１，６２２の制御ラインを、符号５９３は、拡張モジュール５８０における各スイッチング回路５８１，５９２の制御ラインを示している。マイクロコンピュータ５９０などに接続された指定判定部５８３およびスイッチング制御回路６２０を制御するための信号バス５７５、５７２、５８５への信号はすべて同じ信号である。また、信号バス５７８と指定判定部５８３とスイッチング制御回路６２０を使用して、各スイッチング回路６２１、６２２、５９２、５８１を制御する。この制御は、スイッチング回路５９２、６２２を、信号バス５８７、５７８、５８７１を介して指定判定部５８３の入出力とスイッチング制御回路６２０の入出力とをつなぐのか、またはマイクロコンピュータ５９０と拡張モジュール５８０のデバイス群５８２を、スイッチング回路５８１、６２１と信号バス５８８、５７８を介してつなぐのかを選択するものである。スイッチング回路を制御する信号線は符号５７４と５９３で表している。

[0123] 複数の拡張モジュール５８０が積層されて相互に接続されていてもよい。接続状態表示部５７６、５９４は、接続位置が正しいかどうかなど、回路の接続状態を表示するものである。接続状態表示部５７６、５９４の制御は、マイクロコンピュータ５９０が搭載されているベースボード５７０からスイッチング制御回路６２０の入出力端子Ｉ／Ｏ、または拡張モジュール５８０の指定判定部５８３の入出力端子Ｉ／Ｏからの信号に基づいて行ってもよいし、マイクロコンピュータ５９０が備えているプログラムにしたがって指定

判定部５８３、スイッチング制御回路６２０の入出力端子の出力信号で行うようにしてもよい。要するに回路の接続の位置や、接続の状態が分かれば何でもよい。

[0124] 図３７において、ベースボード５７０側に拡張モジュール５８０の位置信号を受け取るための入出力端子を別途に設けて、この入出力端子をベースボード５７０の入出力端子に接続し、拡張モジュール５８０側にも指定判定部の入出力端子に接続する端子を設けてもよい。こうすれば、ベースボード５７０側のスイッチング回路６２２と拡張モジュール５８０側のスイッチング回路５９２がなくても、自動的に拡張モジュール５８０の位置を判断することができる。また、取り付け位置に合わせて、指定判定部から端子の数と種類、拡張モジュールの回路を使用するための各種情報を信号に乗せて送れば、より緻密な動作を実現することができる。

[0125] 図３８は、上記拡張モジュール５８０の回路例を示す。拡張モジュール５８０は、前述のように指定判定部５８３、上記拡張モジュール５８０をベースボードに結合するためのコネクタ群６３４を有するとともに、前記スイッチング回路５８１と同じ役割を果たすスイッチング回路群６３３、前記スイッチング回路５９２と同様のスイッチング回路６４１、そのモジュールを識別するために特有のアドレスを予め設定するアドレス設定部６３１、目的のデバイス群への入出力端子群６３２、指定判定部５８３の入出力状態を表示するための入出力端子６４２を有している。コネクタ群６３４は複数の拡張モジュールを積層することができるようなコネクタで構成されている。拡張モジュールの接続状態を確認するためには、スイッチング回路群６３３を無効に、スイッチング回路６４１を有効にして、拡張モジュールの端子群の一部から電圧を出力させベースボード側でその出力を読み取ればよく、その結果を表示部に表示させるようにするとよい。

[0126] スイッチング制御回路への指令信号バスライン５８５は単数、または複数のラインで構成することができる。このラインは指定判定部５８３に用いる以外に、ベースボード６５０に拡張モジュール６６０を結合するために設け

られているコネクタに、図３９に示すような電源スイッチ制御信号端子列６５１を設けて、拡張モジュール６６０の電源をオン、オフするリレーやスイッチＩＣの制御、その他デバイス群のコントロールに利用することもできる。

[0127] そして、拡張モジュール６６０に配置したリレー、スイッチＩＣなどを、上記電源スイッチ制御信号端子列６５１につながる信号ラインからの信号によって電源オン、オフ用のスイッチ回路６６１でオン、オフ制御し、拡張モジュール６６０への給電を停止してから、回路上のモジュールを切り替えることもできる。こうすれば、マイクロコンピュータの電源を切ることなく、拡張デバイス６６０を差し替えることができるようになる。個々の拡張モジュールに手動スイッチを設け、この手動スイッチで電源をＯＦＦにし、マイクロコンピュータの電源を切ることなく拡張モジュールを差し換えるように構成することもできる。前述のスイッチ動作と同様に、指定判定部用の信号バスラインから、指定判定部に指示を出し、各拡張モジュールの電源スイッチを操作するようにしてもよい。

[0128] 上記の例では、電源スイッチ制御信号端子列６５１を介して入出力される信号で電源のオン、オフを制御するようになっているが、その他にもデバイスの停止やリセットを促す信号などでもよい。要するに、接続された拡張モジュール６６０を一括して制御したいときに利用することができる。

[0129] ここで、マイクロコンピュータ以外の電源を一旦オフにし、回路構成を変えてから拡張モジュール全体をオンにするとき、前述した方法でどの拡張モジュールがどこに結合されているかを把握できれば、マイクロコンピュータをリブートすることなく回路上にある拡張モジュール（またはデバイス）を簡単に切り替えることも可能になる。拡張モジュールに少しずつ回路を組み込みながら動作テストするというようなことも可能になる。差し替え中にも常に動作させておきたいデバイスなどがあれば、指定判定部から強制的に拡張モジュールの電源用リレー、電源ＩＣに信号を送り、オン状態に保てばよい。最も簡単に一括して電源をオフにする方法は、電源ラインそのものをリ

レーやスイッチＩＣ、手動スイッチを利用して自動または手動でオン、オフすることである。

[0130] そのほか、電源スイッチ回路を、マイクロコンピュータが搭載されたベースボードからスイッチング回路制御回路の入出力端子Ｉ／Ｏ、拡張モジュールの指定判定部の入出力端子Ｉ／Ｏ、またはマイクロコンピュータそのものからの信号で動作させるようにした回路であってもよい。

[0131] 上記拡張モジュールやベースボードの機能は図３３に示すベースボード状のボード６００にも応用できる。また、図３３に示すボード６００の構成と各種拡張モジュールを組み合わせて接続してもよい。例えば、図４０に示すように、マイクロコンピュータを含むボード６７５が搭載されたベースボード６７０より下段には、図３３に示す信号処理部のないボード６００を接続し、上記ベースボード６７０より上段には各種拡張モジュール６８０を結合してもよい。上記ベースボード６７０に対して上記ボード６００は１枚でもよいし、複数枚積層してもよい。図４０において、符号６７２はボード６００同士を結合するコネクタを示しており、符号６８１は上記ベースボード６７０の上側に拡張モジュール６８０を結合するためのコネクタを示している。

[0132] これまで説明してきた各種拡張モジュールは、その一部または全部をワンチップ化することもできる。

[0133] 図４１は、拡張モジュールの回路配置例を示す。図４１に示すモジュール構成例は、本発明を実施するためのアダプタ基板７００をベースとして構成されている。アダプタ基板７００は、ベースボード側の第１コネクタと結合するための第２コネクタ群７０１、本発明の機能を実現するための双方向アナログスイッチ、スイッチング回路の有効無効状態を表示するＬＥＤ等を備えたゲート回路７０５、対象デバイス群７０６、対象デバイス群７０６以外のオリジナルボード７０８を備えている。ゲート回路７０５はそのコネクタ列７０４がアダプタ基板７００側のコネクタ列７０２に結合されることによって組み込まれている。対象デバイス群７０６はそのコネクタ列７０７がア

ダプタ基板７００側のコネクタ列７０３に結合されることによって組み込まれている。オリジナルボード７０８はその適宜のコネクタ群がアダプタ基板７００側のコネクタ群に結合されることによって組み込まれている。ゲート回路７０５は本発明を実現するための核となる回路で、前述のベースボードのスイッチング制御回路とスイッチング回路を一体とした回路としても流用することができる。

[0134] 図４２は、上記ゲート回路７０５を拡大して示す。ゲート回路７０５は、長方形の基板に指定判定部としてのＩ／Ｏエキスパンダ７１０、スイッチング回路群７１２、アドレス設定回路７１３を有し、また、上記基板の周縁部に、上記アダプタ基板７００と結合するためのコネクタ列７０４を有している。コネクタ列７０４は、制御信号入出力コネクタ群７０４１、電源コネクタ群７０４２、対象とするデバイスを接続するためのコネクタ群７０４３、アダプタ基板７００のベースボード側の第１コネクタと結合するための第２コネクタ群７０１と電気的に接続されるコネクタ群７０４４からなる。スイッチング回路群７１２はそれぞれ双方向アナログスイッチからなる。また、指定判定部としてのＩ／Ｏエキスパンダ７１０の状態を表示するＬＥＤ７０４５が搭載されている。

[0135] 図４２に示す例では、双方向アナログスイッチ数が１ゲート回路７０５当たり８個であるが、双方向アナログスイッチ数は搭載するＩ／Ｏエキスパンダの信号端子数によって増減できる。それぞれのゲート回路７０５は異なるアドレスに設定されているため、チャンネルごとに個別の対象を個別に制御できる。マイクロコンピュータの端子と直接接続することができる第１コネクタ、および第２コネクタを備えた部分で積層することができるボードであって、積層されたボードはこの部分で互いに接続されている。ゲート回路７０５はそれぞれ固有のアドレスを有している。そのため、マイクロコンピュータはボードが複数積層されても、すべてのボードのすべてのデバイス側端子に選択的に接続できる。

[0136] これまで説明した各実施例における第１コネクタおよび第２コネクタは、

ベースボードおよび拡張モジュールのボードに固定されていることを想定していたが、上記第１コネクタおよび第２コネクタは、その一部または全部が、ケーブルなどでボードから延長され、あるいは、コネクタ自体がケーブル状となっていてもよい。要するに、ベースボードに対して拡張モジュールが、また、複数の拡張モジュール同士が数珠つなぎに接続できればよい。

[0137] これまで説明してきたベースボードや拡張モジュールは、平面形状が四角形で、端子列およびこの端子列に倣って配置されているコネクタが直線状に配置されている。したがって、ベースボードのコネクタ列には終端があり、場合によっては拡張モジュールがベースボードのコネクタからはみ出した状態で接続されることがある。そこで、図４３に示すように、ベースボード８００を円板形に形成してもよい。

[0138] 図４３において、円板形のベースボード８００には、第１コネクタを構成する複数のグランド端子、電源端子および信号端子が、上記円板形ベースボード８００の半径方向内外に同心円に沿って周方向に一定間隔で配置されている。第１コネクタを構成する複数のグランド端子、電源端子および信号端子は、円板形ベースボードに円を描いて連続的に、したがって無端に配置されている。円形に配列されている第１コネクタ列の内方であって円板形ベースボード８００の中心部にマイクロコンピュータ８１０が配置されている。

[0139] ベースボード８００の上記第１コネクタに結合する拡張モジュール８２０側の第２コネクタは、ベースボード８００の上記グランド端子、電源端子および信号端子の周方向および内外方向の間隔に対応する間隔で配置された複数のグランド端子、電源端子および信号端子で構成されている。上記第２コネクタは扇形に配置され、上記第１コネクタの一部に結合されることにより、ベースボード８００に物理的にかつ電気的に一体に結合される。同様にして、残りの第１コネクタに別の拡張モジュール８２０の第２コネクタを接続することができる。ベースボード８００と拡張モジュール８２０の電気的な回路構成は前述の実施例における回路構成と実質同一であって差し支えがないから、回路構成については説明を省略する。

[0140] 図４３に示す実施例によれば、ベースボードを円形にして第１コネクタの配列を無端にしているため、拡張モジュールをベースボードのどの位置で結合しても、拡張モジュールがベースボードからはみ出すことはない。図４３に示す例では、拡張モジュール８２０が円板形のベースボード８００に対して半径方向外側に張り出しているが、ベースボード８００に対して半径方向内側に拡張モジュール８２０が張り出してもよいし、外側と内側の両方に張り出していてもよい。半径方向内側に拡張モジュール８２０が張り出す場合、拡張モジュール８２０がマイクロコンピュータ８１０に覆い被さるようにするとよい。

[0141] 本発明で用いる信号処理部は、初めに述べたように、実質的にマイクロコンピュータと同等の機能を果たすものであれば、ＡＳＩＣやＦＰＧＡなどのＩＣや本発明実施のための専用ＩＣを用いたものであってもよい。また、マイクロコンピュータは、拡張モジュールの仕様に合わせて自動的かつ動的に端子の機能を変更しながら動作できるものであれば、拡張モジュールをベースボードのどの端子に結合しても差し支えないことになり、非常に便利で使い勝手が良くなる。

[0142] ベースボードと拡張モジュールにおける第１、第２コネクタは、これらのコネクタを構成する複数の電源端子、グランド端子、信号端子が一定間隔で配置されていればよく、それぞれの端子間に別の端子が配置されていてもよい。上記別の端子の配列は任意で、等間隔でも不規則な間隔でもよい。図４４はその例を示す。図４４において、ボード８３０はベースボードまたは拡張モジュールのボードを示している。ボード８３０には、複数の電源端子、グランド端子、信号端子などが一定間隔で配置されることによって第１または第２コネクタ８３２が複数、一定間隔で設けられている。第１または第２コネクタ８３２を構成する上記電源端子、グランド端子、信号端子などの端子間には、別のコネクタ８３４が設けられている。上記別のコネクタ８３４の用途は任意である。また、信号端子の配置も一群となっていれば、コネクタ８３２とコネクタ８３４とで信号や電源が入れ違っていてもよく、信号端

子が複数端子に入力されていてもよい。

[0143] 本発明においては、ベースボードに設けるコネクタは第１コネクタのみに限定されるものではなく、第１コネクタに結合することができる第２コネクタを設けてもよい。すなわち、ベースボードに、第１コネクタのグランド端子に接続可能な複数のグランド端子、第１コネクタの電源端子に接続可能な複数の電源端子および第１コネクタの信号端子に接続可能な複数の信号端子からなる複数組のコネクタで構成された第２コネクタを設ける。かかる構成を備えることにより、第２コネクタには別のベースボードの第１コネクタを結合することが可能であり、複数のベースボードを積層して電気的に結合することによって機能の拡大を図ることができる。

[0144] 図４５に示すように、ベースボード８５０と拡張モジュール８７０または別の拡張モジュール８８０との間に仲介コネクタ８６０を介在させてもよい。仲介コネクタ８６０は、ベースボード８５０の第１コネクタ８５１に結合可能な第２コネクタ８６２を有するとともに、一つの拡張モジュール８７０の第２コネクタ８７２を結合することができる第１コネクタ８６３と、他の拡張モジュール８８０の第２コネクタ８８２を結合することができる第１コネクタ８６５を備えている。

[0145] 図４５に示すような仲介コネクタ８６０をベースボードとともに用いれば、拡張モジュールのより多彩な結合態様を実現することができる。また、ベースボード８５０に、仲介コネクタ８６０を介して信号処理部を搭載していないベースボードの第２コネクタを結合してもよい。上記信号処理部を搭載していないベースボードは、拡張モジュールとして機能させることもできる。

符号の説明

[0146] １００ ベースボード

１０１ マイクロコンピュータボード

１０２ マイクロコンピュータ

１１０ 第１コネクタ

１１１　グランド端子

１１３　信号端子

１２０　第１コネクタ

１２１　グランド端子

１２２　電源端子

１２３　信号端子

１１２　電源端子

１４０　第１コネクタ

１４２　グランド端子

１４３　電源端子

１４４　信号端子

請求の範囲

［請求項1］ 信号処理部を備え、特定の機能を果たす拡張モジュールが結合されるベースボードであって、

上記ベースボードは上記拡張モジュールが結合される第１コネクタを備え、

上記第１コネクタは、少なくともグランドラインにつながるグランド端子と、電源ラインにつながる電源端子と、信号ラインにつながる信号端子を備え、

少なくとも上記一つのグランド端子、一つの電源端子および一つの信号端子を一組の端子組としてこの端子組が複数上記ベースボードに一定間隔で配置されて複数組の第１コネクタを構成し、

上記第１コネクタには、拡張モジュールのコネクタが結合可能に構成されているベースボード。

［請求項2］ 信号処理部を備えているベースボードに結合されて特定の機能を果たす拡張モジュールであって、

上記ベースボードに結合するために上記ベースボードの第１コネクタに結合することができる第２コネクタを備え、

上記第２コネクタは、上記第１コネクタのグランド端子に接続可能な一つのグランド端子、上記第１コネクタの電源端子に接続可能な一つの電源端子および上記第１コネクタの信号端子に接続可能な一つの信号端子を一組の端子組として複数の端子組で構成され、

上記第２コネクタは、この第２コネクタを構成する複数の端子組が上記第１コネクタを構成する複数の端子組の配置間隔と同じ間隔で配置されて、互いに隣接する複数の上記第１コネクタにまたがって結合可能に構成されている拡張モジュール。

［請求項3］ 別の拡張モジュールの第２コネクタを結合することができる第１コネクタを備えることにより、複数の拡張モジュールを積層して結合することができる請求項２記載の拡張モジュール。

[請求項4] 周期的信号を扱う回路を備え、一定周期内における信号の変動タイミングで上記回路を制御するように構成されている請求項２記載の拡張モジュール。

[請求項5] 周期的信号を扱う回路を複数備え、一定周期内において複数の上記回路の制御動作が順に行われるように構成されている請求項２記載の拡張モジュール。

[請求項6] 信号処理部を備えたベースボードと、このベースボードに結合されて特定の機能を果たす拡張モジュールとの結合構造であって、

上記ベースボードは第１コネクタを備え、

上記拡張モジュールは上記第１コネクタに嵌る第２コネクタを備え、

上記第１コネクタと第２コネクタは、少なくともグランドラインにつながる一つのグランド端子と、電源ラインにつながる一つの電源端子と、信号ラインにつながる一つの信号端子を一組の端子組として備え、

上記ベースボード側の第１コネクタを構成する上記端子組は複数あって上記ベースボードに一定間隔で配置され、

上記拡張モジュール側の第２コネクタは、少なくとも一組の上記端子組を備え、

上記ベースボードと拡張モジュールは、上記第１コネクタと上記第２コネクタで結合されるベースボードと拡張モジュールの結合構造。

[請求項7] 拡張モジュールは別の拡張モジュールの第２コネクタを結合することができる第１コネクタを備えることにより、複数の拡張モジュールを積層して結合することができ、積層された複数の拡張モジュールの中から特定の拡張モジュールを機能させるためにベースボード側から制御信号を送信するように構成されている請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項8] ベースボードに複数の拡張モジュールを結合することができ、各拡

張モジュールは、アドレスを設定可能なアドレス設定部を有するとともに、信号処理部からのアドレスを指定する信号が前記アドレス設定部で設定されているアドレスに該当するか否かを判定する指定判定部を備えている請求項６記載のベースボードと拡張モジュールの結合構造。

［請求項9］ 各拡張モジュールは、信号処理部からのアドレス信号がアドレス設定部で設定されているアドレスに該当するものと指定判定部が判定した場合に、その拡張モジュールを機能させる回路を備えている請求項６記載のベースボードと拡張モジュールの結合構造。

［請求項10］ ベースボードは、一つのグランド端子、一つの電源端子、一つの信号端子を一組の端子組として複数組みの端子組を備え、上記各端子組は、上記一つの信号端子のほかに、この信号端子と並んで配置された第２の信号端子を備え、この第２の信号端子は、複数の拡張モジュールの中から特定の拡張モジュールを指定する信号の入出力端子として用いられる請求項６記載のベースボードと拡張モジュールの結合構造。

［請求項11］ 第２の信号端子列は複数の端子列で構成され、個々の端子列は電気的に遮断されて互いに異なった信号を入出力することができる請求項１０記載のベースボードと拡張モジュールの結合構造。

［請求項12］ 信号処理部との接続が許可されている拡張モジュールは、この拡張モジュールとベースボードとの間で信号を交信し、上記ベースボードは上記指定判定素子からの信号により上記拡張モジュールの接続位置を判断する請求項１０記載のベースボードと拡張モジュールの結合構造。

［請求項13］ ベースボードまたは拡張モジュールは、拡張モジュールの取り付け状態を表示する表示器を備えている請求項１２記載のベースボードと拡張モジュールの結合構造。

［請求項14］ ベースボードは円板形に形成されていて、ベースボード側の第１コ

ネクタを構成する複数の端子組は上記円板形ベースボードの半径方向内外に同心円に沿って配置され、拡張モジュール側の第２コネクタを構成する端子組は、上記第１コネクタに結合可能な形態である請求項６記載のベースボードと拡張モジュールの結合構造。

［請求項15］ 第１コネクタを構成する複数の端子組は、円板形ベースボードに円を描いて連続的に配置されている請求項１４記載のベースボードと拡張モジュールの結合構造。

［請求項16］ ベースボードは、信号処理部を備えた別のボードを結合可能である請求項６記載のベースボードと拡張モジュールの結合構造。

［請求項17］ 積層されている複数の拡張モジュールのすべてまたは一部は、電源ラインとの接続をオン、オフすることが可能であり、一部の拡張モジュールの電源をオフにすることにより、他の拡張モジュールへの電源供給を維持したまま上記一部の拡張モジュールを交換可能とした請求項７または９記載のベースボードと拡張モジュールの結合構造。

［請求項18］ ベースボード側で全ての拡張モジュールの電源ラインとの接続をオン、オフすることが可能である請求項１７記載のベースボードと拡張モジュールの結合構造。

［請求項19］ ベースボードの第１コネクタに結合可能な仲介コネクタを有し、前記仲介コネクタは、前記ベースボードの第１コネクタに結合可能な第２コネクタのほかに、拡張モジュールまたは他のボードを結合することができる第１コネクタを備えている請求項６記載のベースボードと拡張モジュールの結合構造。

補正された請求の範囲
[2012年7月31日 (31.07.2012) 国際事務局受理]

[請求項1] (削除)

[請求項2] (補正後) 信号処理部を備えているベースボードに結合され、周期的信号を扱う回路を備えることにより一定周期内における信号の変動タイミングで上記周期的信号を扱う回路を制御するように構成されている拡張モジュールであって、

上記ベースボードに結合するために上記ベースボードの第１コネクタに結合することができる第２コネクタを備え、

上記第２コネクタは、上記第１コネクタのグランド端子に接続可能な一つのグランド端子、上記第１コネクタの電源端子に接続可能な一つの電源端子および上記第１コネクタの信号端子に接続可能な一つの信号端子を一組の端子組として少なくとも一組の上記端子組で構成され、

上記周期的信号を扱う回路は、これを複数互いに積層可能であり、

上記少なくとも一組の端子組の上記一つの信号端子からの信号が、一定周期内において複数の上記周期的信号を扱う回路の動作を順に制御するように構成されている拡張モジュール。

[請求項3] 別の拡張モジュールの第２コネクタを結合することができる第１コネクタを備えることにより、複数の拡張モジュールを積層して結合することができる請求項２記載の拡張モジュール。

[請求項4] (削除)

[請求項5] (削除)

[請求項6] (補正後) 信号処理部を備えたベースボードと、このベースボードに結合されて特定の機能を果たす拡張モジュールとの結合構造であって、

上記ベースボードは第１コネクタを備え、

上記拡張モジュールは上記第１コネクタに嵌る第２コネクタを備え、

上記第１コネクタと第２コネクタはそれぞれ、少なくともグランドラインにつながる一つのグランド端子と、電源ラインにつながる一つの電源端子と、信号ラインにつながる一つの信号端子を一組の端子組として備え、

上記ベースボード側の第１コネクタを構成する上記端子組は複数あって上記ベースボードに一定間隔で配置され、

上記拡張モジュール側の第２コネクタは、少なくとも一組の上記端子組を備え、

上記ベースボードと拡張モジュールは、上記第１コネクタと上記第２コネクタで結合され、

上記ベースボードの上記各端子組は、上記一つの信号端子のほかに、この信号端子と並んで配置された第２の信号端子を備え、この第２の信号端子は、複数の拡張モジュールの中から特定の拡張モジュールを指定する信号の入出力端子として用いられるベースボードと拡張モジュールの結合構造。

[請求項7] 拡張モジュールは別の拡張モジュールの第２コネクタを結合することができる第１コネクタを備えることにより、複数の拡張モジュールを積層して結合することができ、積層された複数の拡張モジュールの中から特定の拡張モジュールを機能させるためにベースボード側から制御信号を送信するように構成されている請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項8] ベースボードに複数の拡張モジュールを結合することができ、各拡張モジュールは、アドレスを設定可能なアドレス設定部を有するとともに、信号処理部からのアドレスを指定する信号が前記アドレス設定部で設定されているアドレスに該当するか否かを判定する指定判定部を備えている請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項9] 各拡張モジュールは、信号処理部からのアドレス信号がアドレス設

定部で設定されているアドレスに該当するものと指定判定部が判定した場合に、その拡張モジュールを機能させる回路を備えている請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項10] （削除）

[請求項11] 第２の信号端子列は複数の端子列で構成され、個々の端子列は電気的に遮断されて互いに異なった信号を入出力することができる請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項12] 信号処理部との接続が許可されている拡張モジュールは、この拡張モジュールとベースボードとの間で信号を交信し、上記ベースボードは上記指定判定素子からの信号により上記拡張モジュールの接続位置を判断する請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項13] ベースボードまたは拡張モジュールは、拡張モジュールの取り付け状態を表示する表示器を備えている請求項１２記載のベースボードと拡張モジュールの結合構造。

[請求項14] ベースボードは円板形に形成されていて、ベースボード側の第１コネクタを構成する複数の端子組は上記円板形ベースボードの半径方向内外に同心円に沿って配置され、拡張モジュール側の第２コネクタを構成する端子組は、上記第１コネクタに結合可能な形態である請求項６記載のベースボードと拡張モジュールの結合構造。

[請求項15] 第１コネクタを構成する複数の端子組は、円板形ベースボードに円を描いて連続的に配置されている請求項１４記載のベースボードと拡張モジュールの結合構造。

[請求項16] ベースボードは、信号処理部を備えた別のボードを結合可能である請求項６記載のベースボードと拡張モジュールの結合構造。

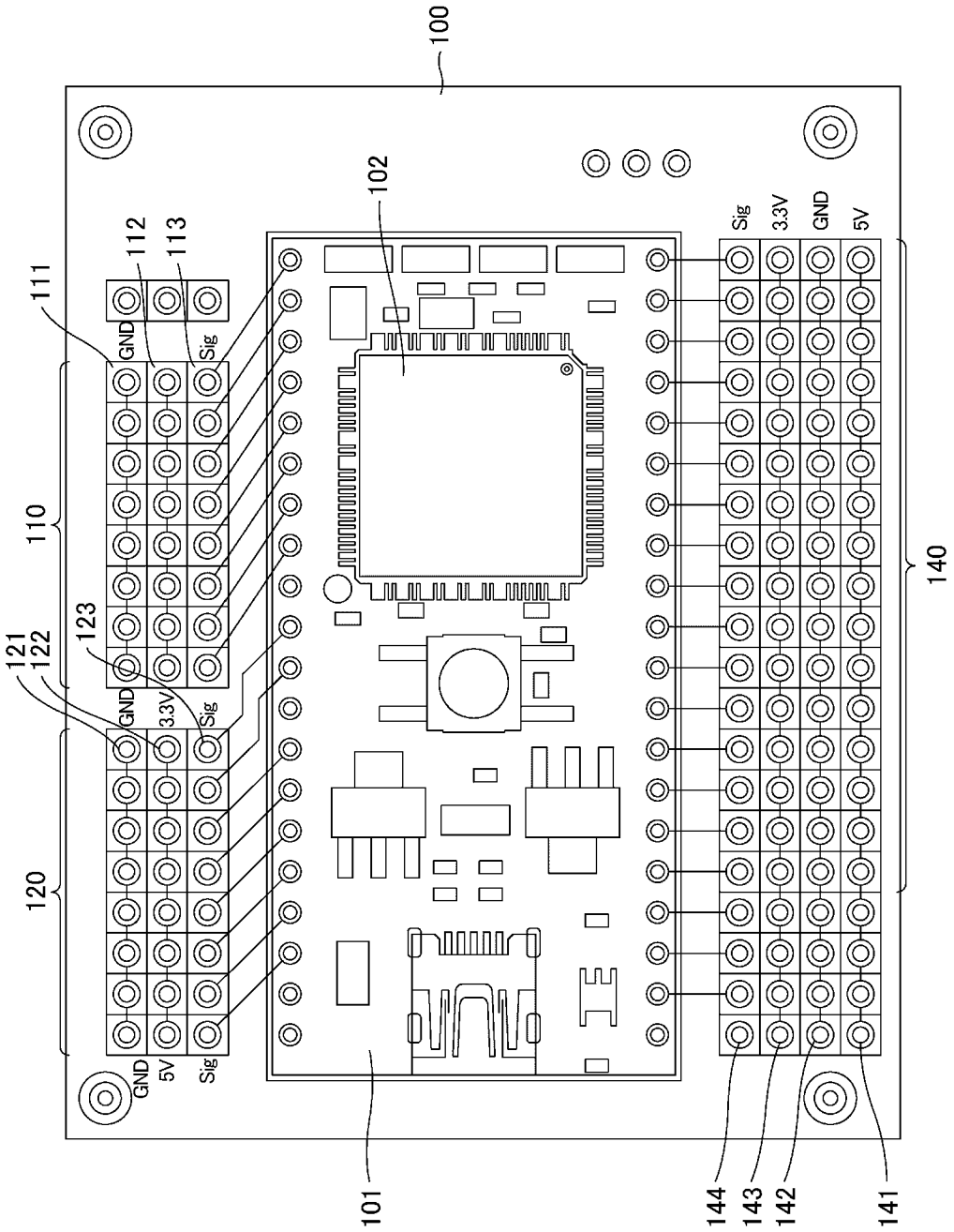
[請求項17] 積層されている複数の拡張モジュールのすべてまたは一部は、電源ラインとの接続をオン、オフすることが可能であり、一部の拡張モジュールの電源をオフにすることにより、他の拡張モジュールへの電源

供給を維持したまま上記一部の拡張モジュールを交換可能とした請求項７または９記載のベースボードと拡張モジュールの結合構造。

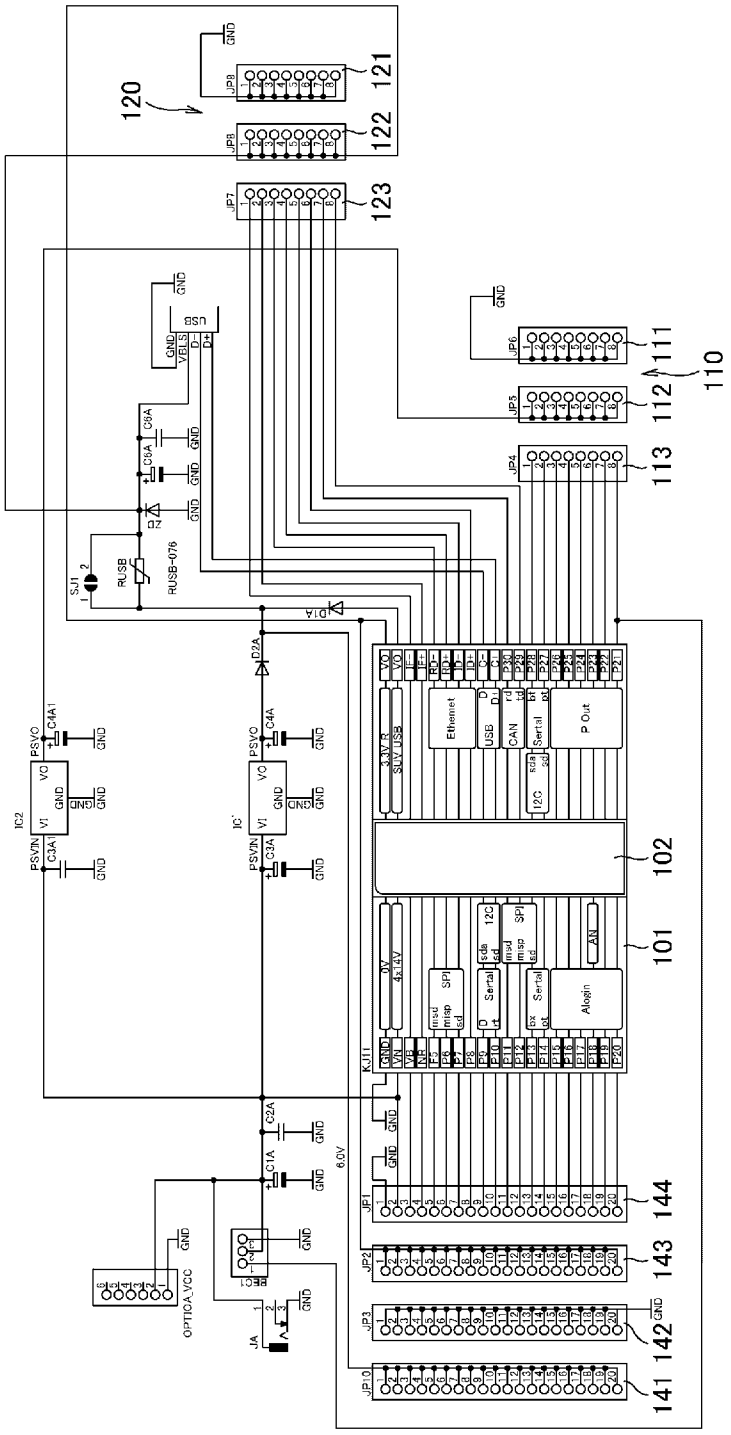
[請求項18] （補正後）ベースボード側で拡張モジュールの電源ラインとの接続をオン、オフすることが可能である請求項６または１７記載のベースボードと拡張モジュールの結合構造。

[請求項19] （補正後）ベースボードの第１コネクタに結合可能な仲介コネクタを有し、前記仲介コネクタは、前記ベースボードの第１コネクタに結合可能な第２コネクタのほかに、拡張モジュールまたは他のボードを結合することができる第１コネクタを備えている請求項６または１７記載のベースボードと拡張モジュールの結合構造。

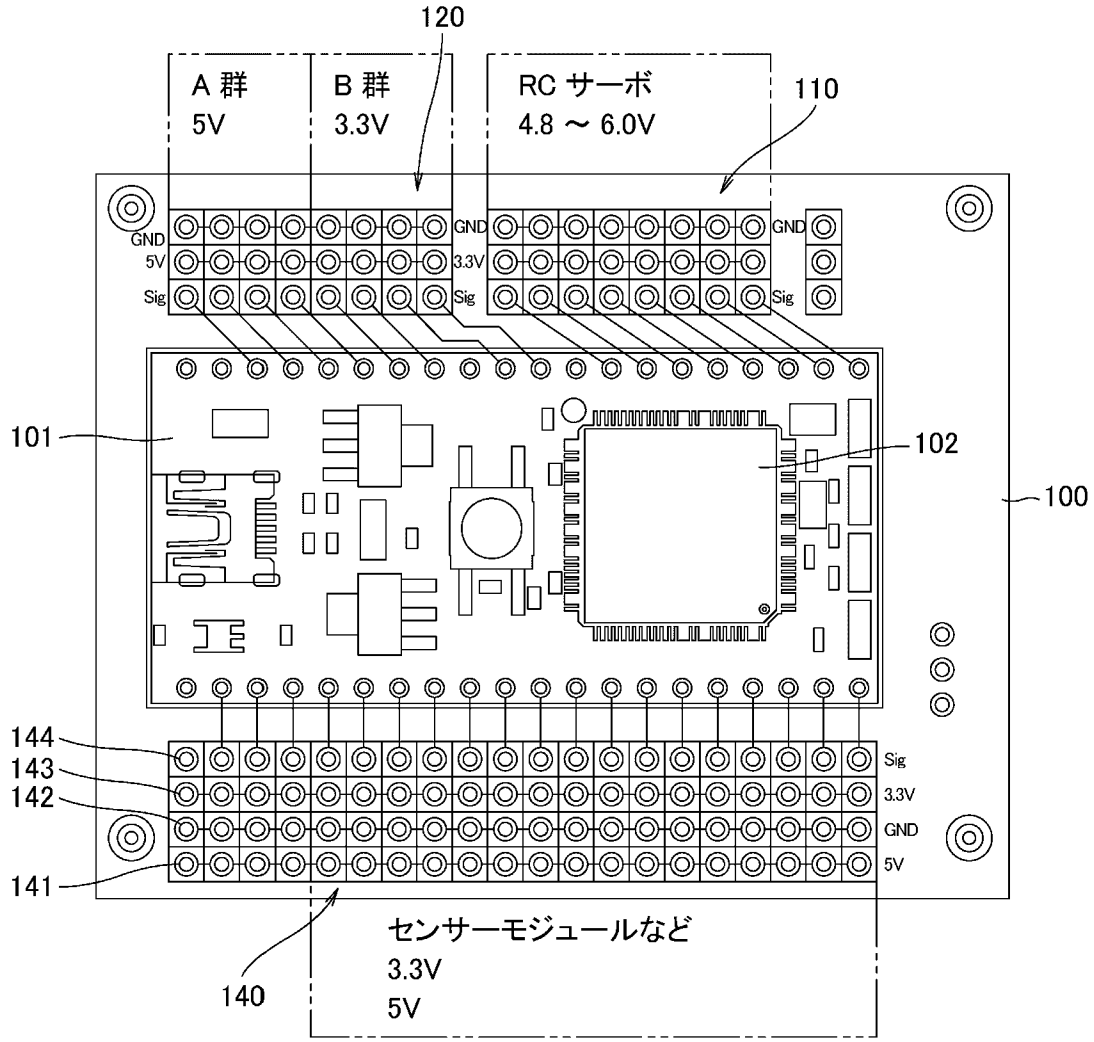
[図1]


100
102
111
112
113
GND
Sig
110
121
122
123
GND
3.3V
Sig
120
GND
5V
Sig
Sig
3.3V
GND
5V
140
101
144
143
142
141

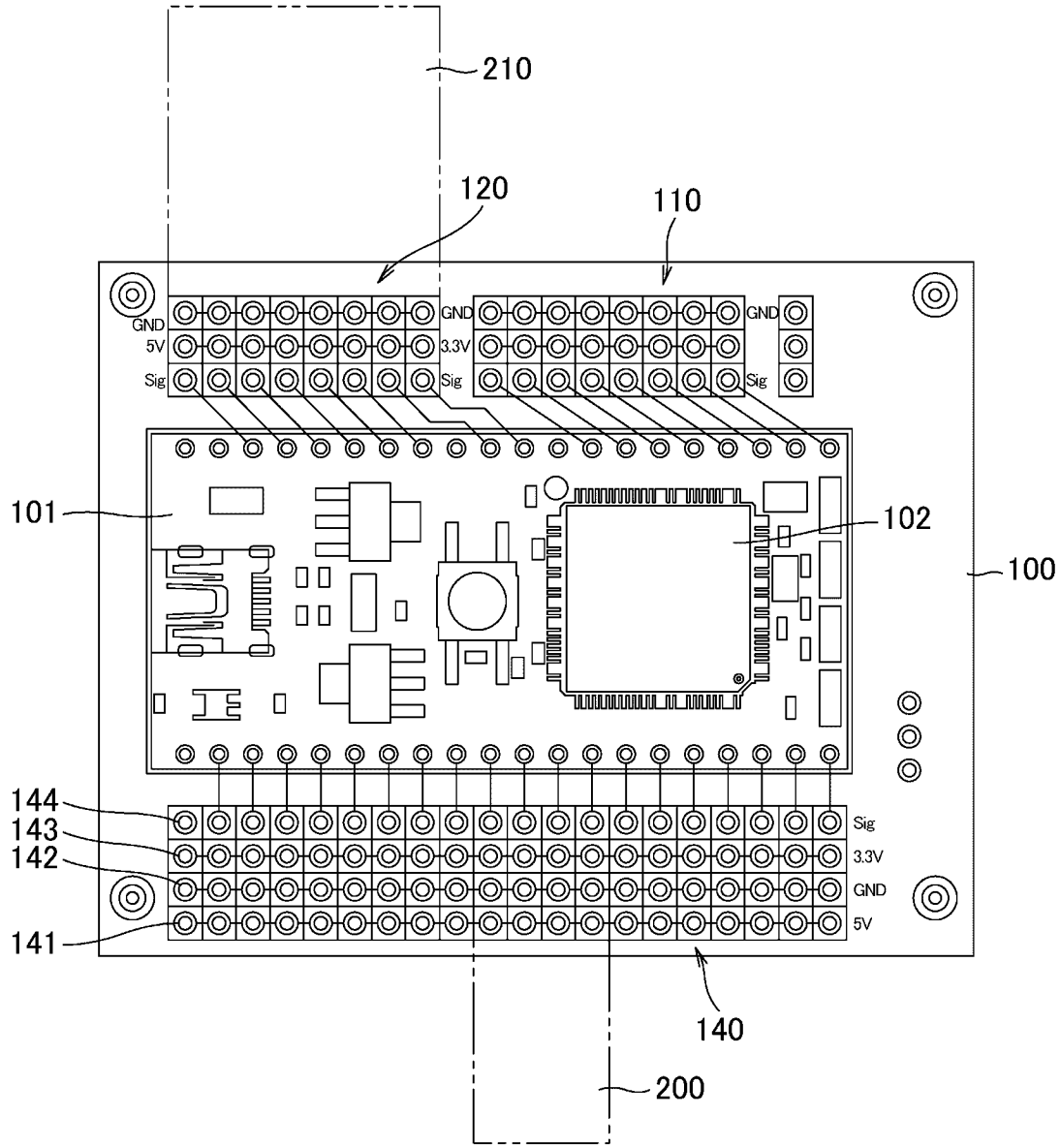
[図2]


120
121
122
123
110
111
112
113
102
101
144
143
142
141
JP8
JP7
JP6
JP5
JP4
JP1
JP2
JP3
JP10
KJ11
USB
RUSB-076
RUSB
SJ1
D1A
D2A
IC2
IC1
C1A
C2A
C3A1
C3A
C4A1
C4A
C5A
C6A
PSVO
PSVIN
6.0V
OPTICA_VCC
JA
Ethernet
USB
CAN
Serial
P Out
I2C
3.3V R
SUV USB
0V
4.14V
SPI
Serial
Aiogin
AN
GND

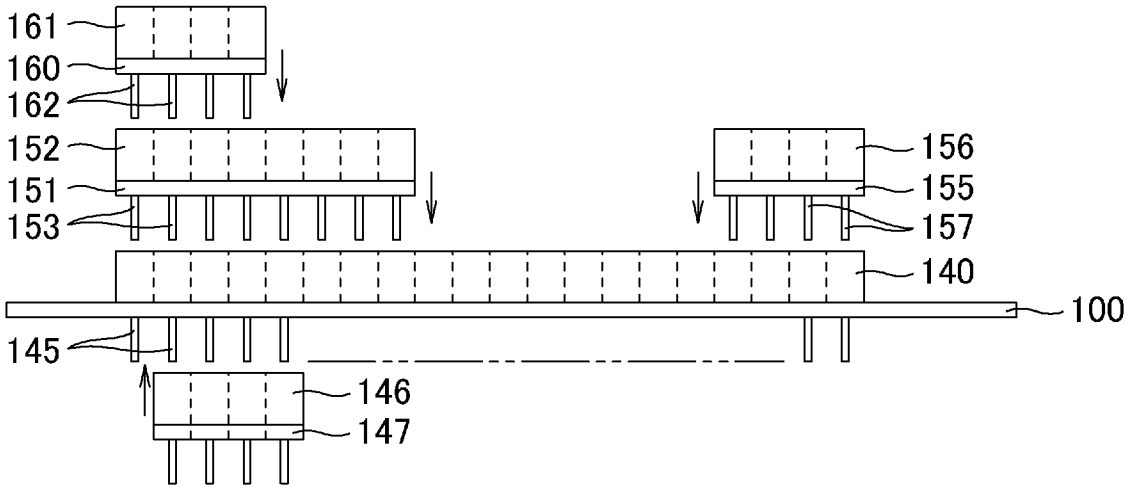
[図3]


120
A 群
5V
B 群
3.3V
RC サーボ
4.8 ～ 6.0V
110
GND
5V
Sig
GND
3.3V
Sig
GND
Sig
101
102
100
144
143
142
141
Sig
3.3V
GND
5V
センサーモジュールなど
3.3V
5V
140

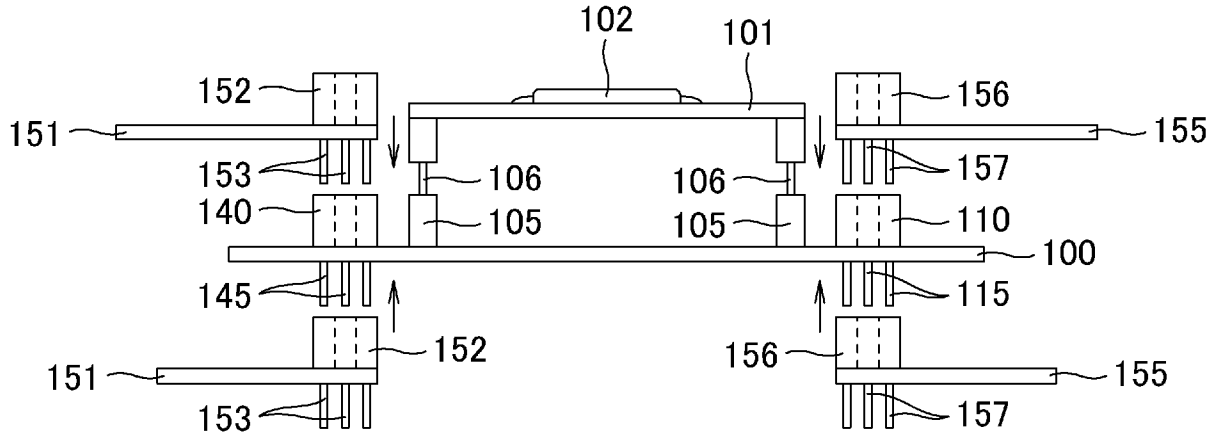
[図4]


210
120
110
GND
5V
Sig
GND
3.3V
Sig
GND
Sig
101
102
100
144
143
142
141
Sig
3.3V
GND
5V
140
200

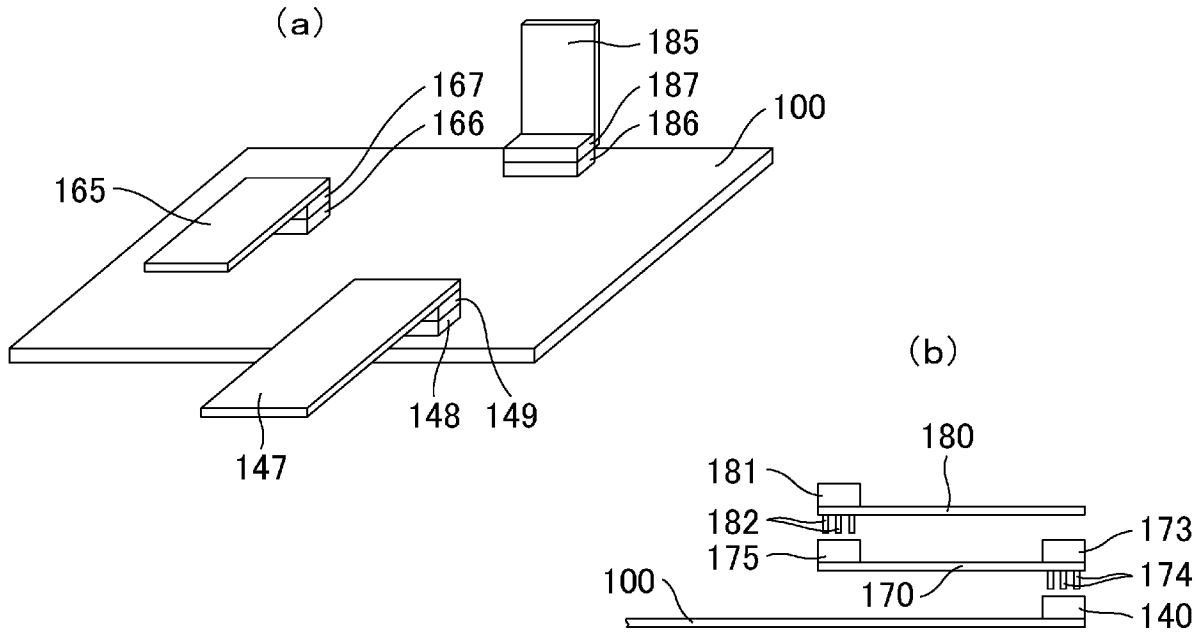
[図5]


161
160
162
152
151
153
156
155
157
140
100
145
146
147

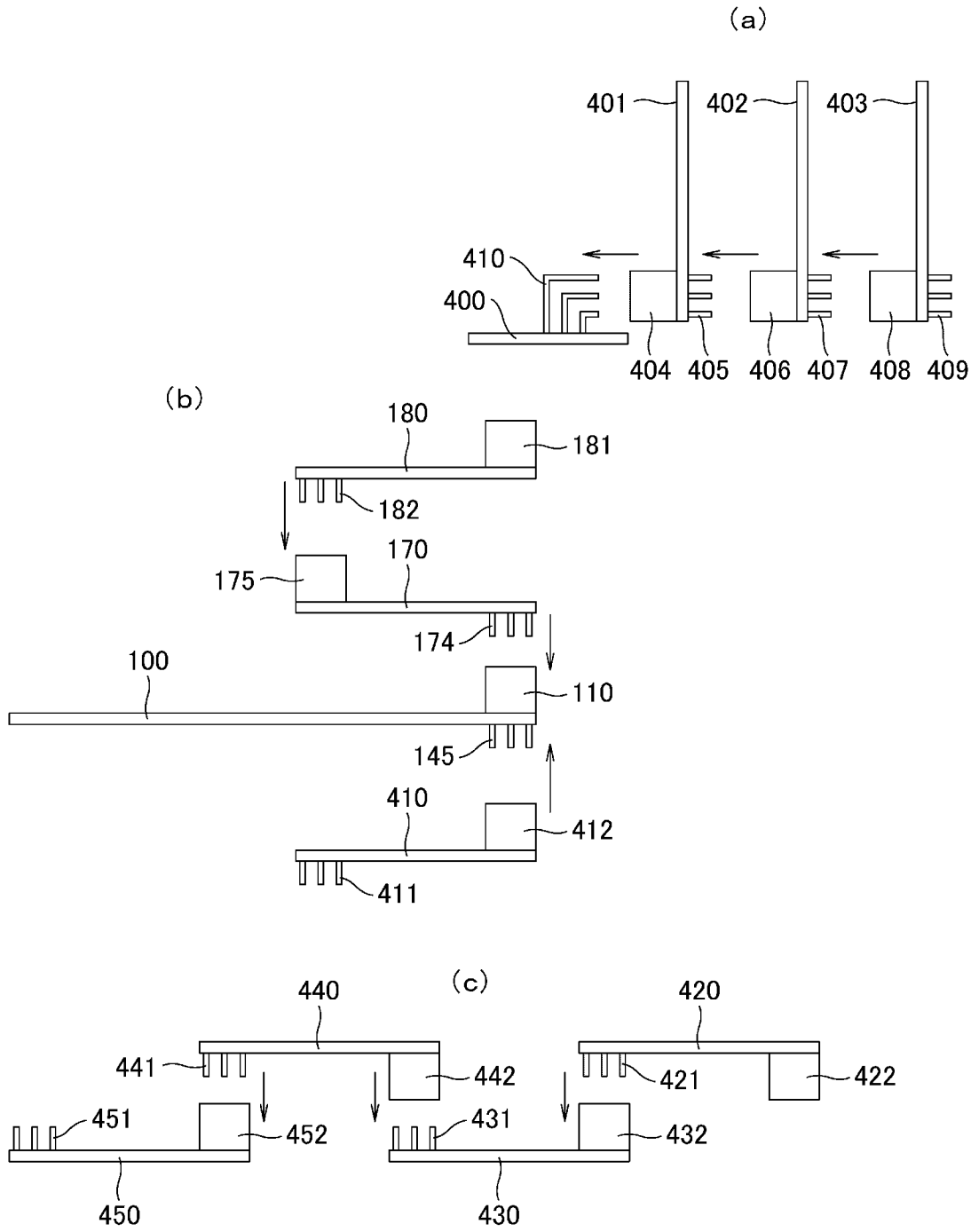
[図6]


102
101
152
156
151
155
153
106
106
157
140
105
105
110
100
145
115
151
152
156
155
153
157

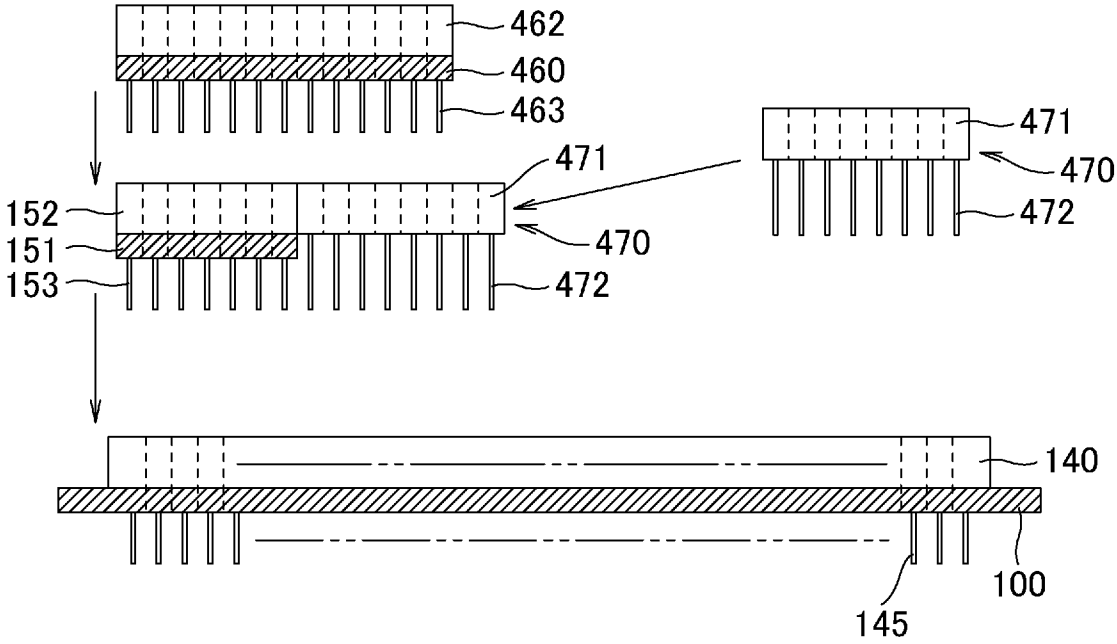
[図7]


(a)
185
167
187
100
166
186
165
148
149
147
(b)
180
181
182
173
175
174
170
100
140

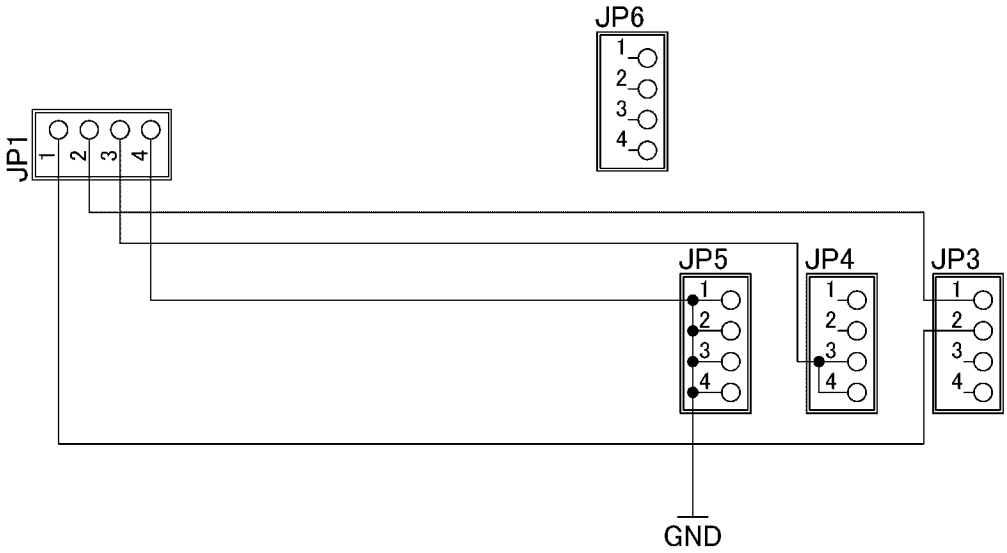
[図8]


(a)
401
402
403
410
400
404
405
406
407
408
409
(b)
180
181
182
175
170
174
100
110
145
410
412
411
(c)
440
420
441
442
421
422
451
452
431
432
450
430

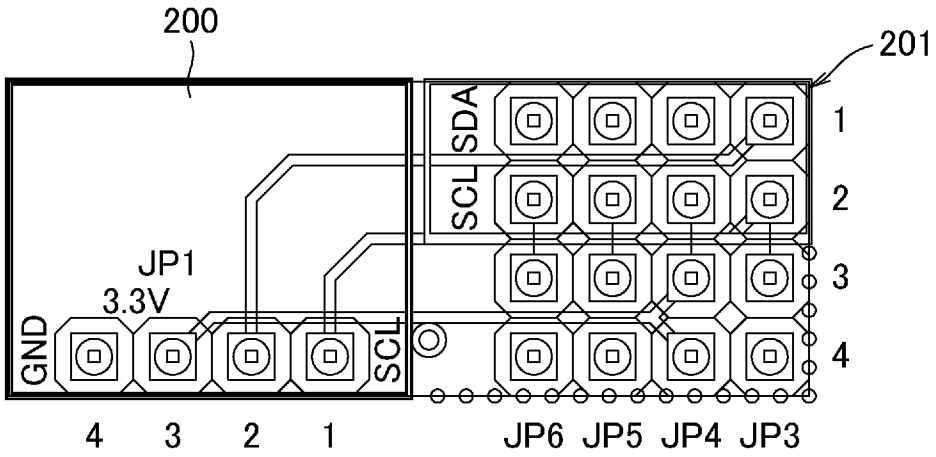
[図9]


462
460
463
471
152
151
153
470
472
471
470
472
140
100
145

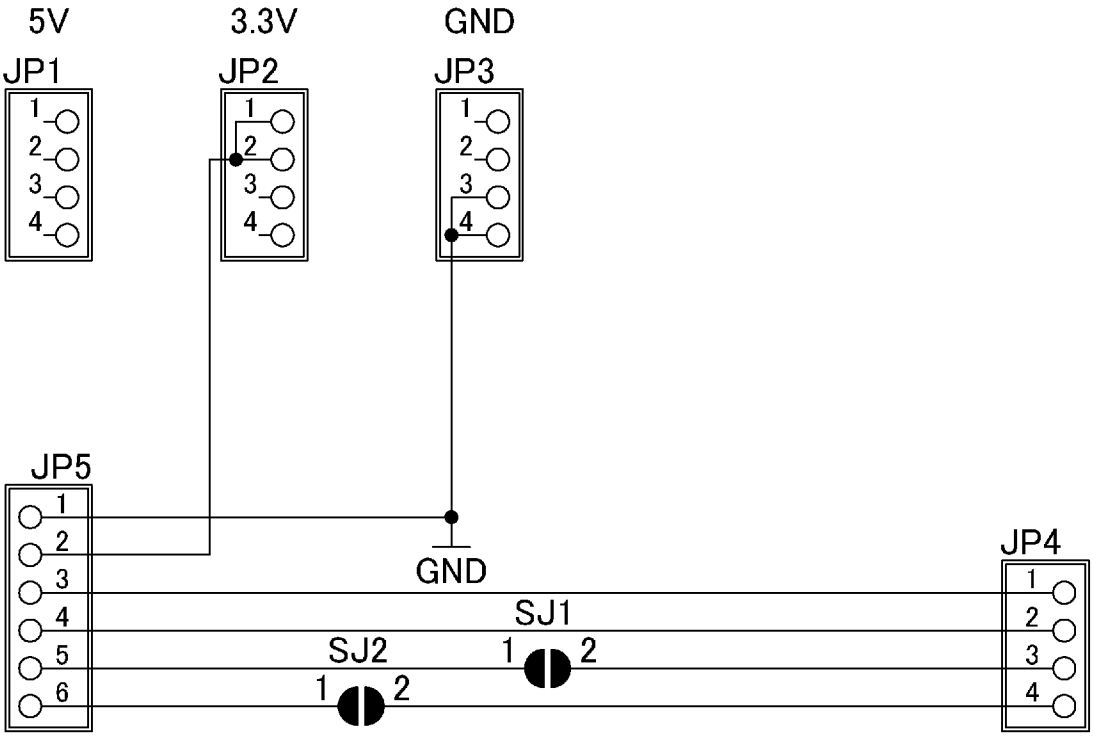
[図10]


JP6
1
2
3
4
JP1
1
2
3
4
JP5
JP4
JP3
GND

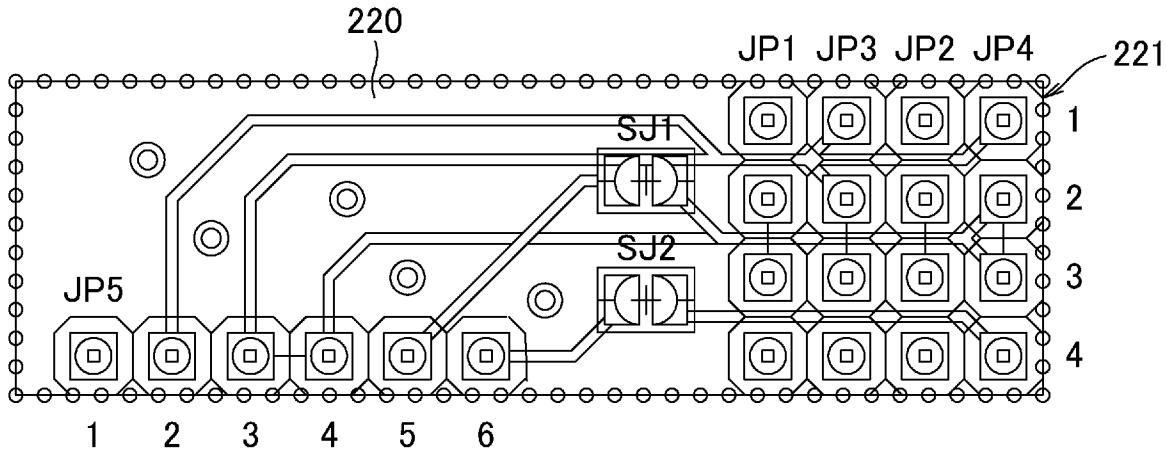
[図11]


200
201
SDA
SCL
1
2
3
4
JP1
3.3V
GND
SCL
4 3 2 1
JP6 JP5 JP4 JP3

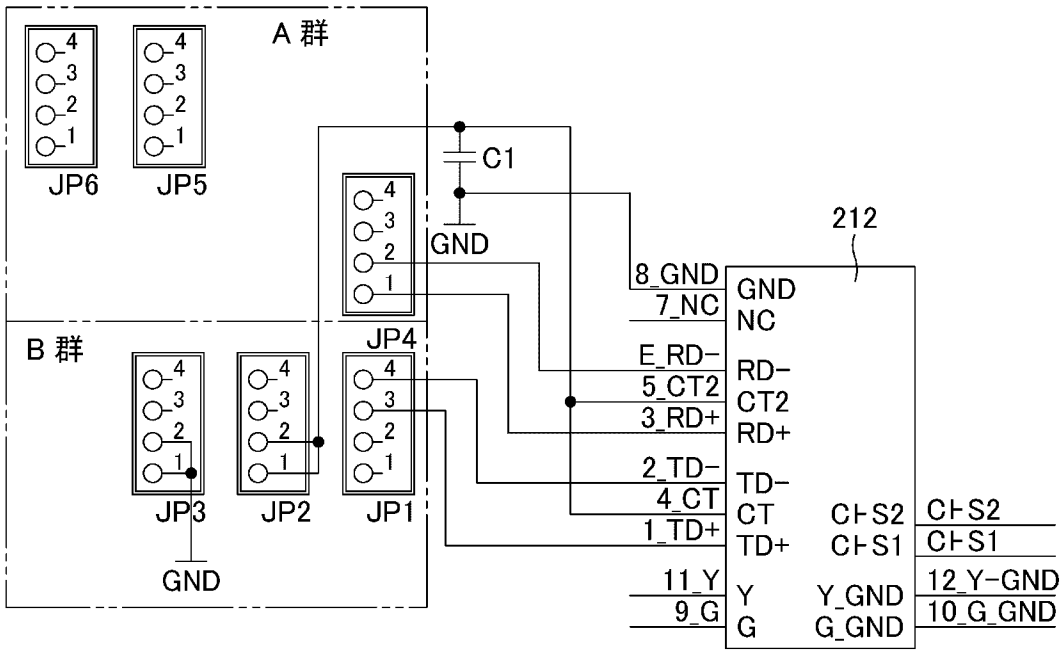
[図12]


5V
3.3V
GND
JP1
JP2
JP3
JP5
JP4
GND
SJ1
SJ2

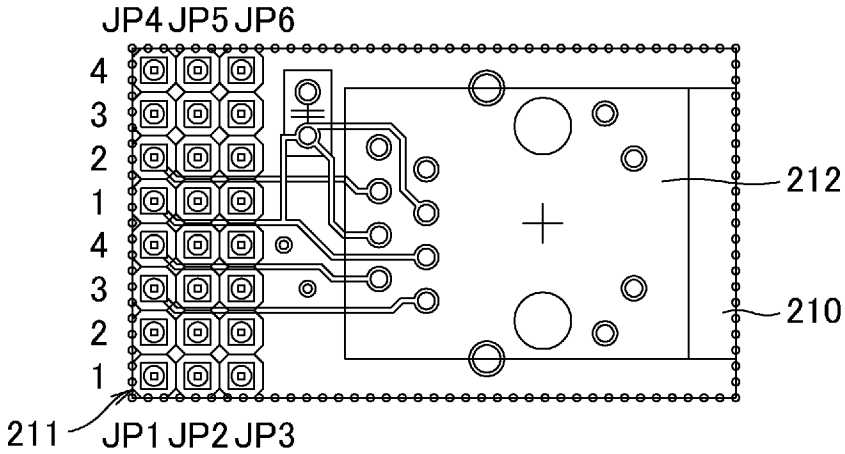
[図13]


220
JP1 JP3 JP2 JP4
221
SJ1
SJ2
JP5

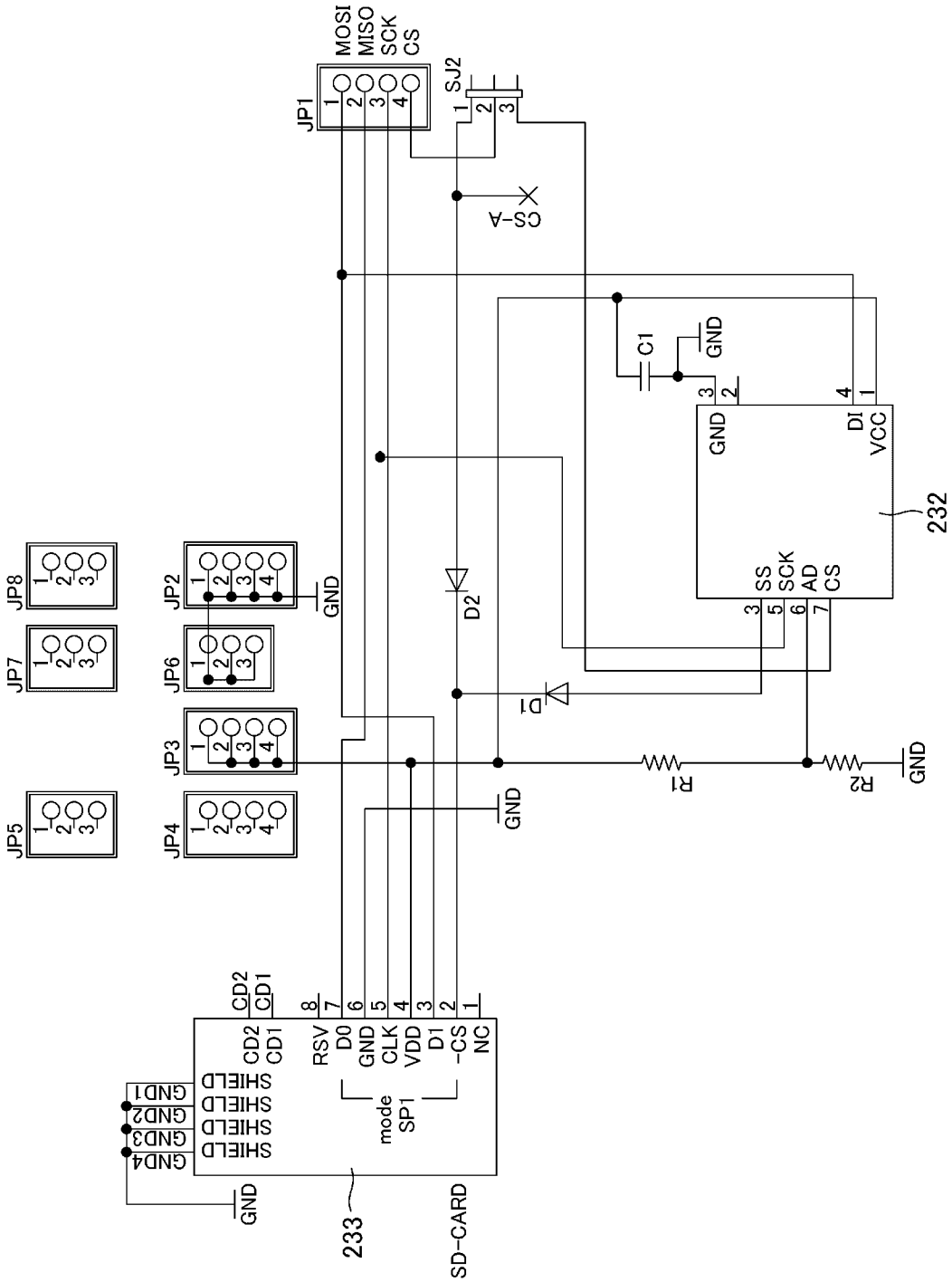
[図14]


A 群
B 群
JP6
JP5
JP4
JP3
JP2
JP1
C1
GND
GND
212
8_GND
7_NC
E_RD-
5_CT2
3_RD+
2_TD-
4_CT
1_TD+
11_Y
9_G
GND
NC
RD-
CT2
RD+
TD-
CT
TD+
Y
G
CHS2
CHS1
Y_GND
G_GND
CHS2
CHS1
12_Y-GND
10_G_GND

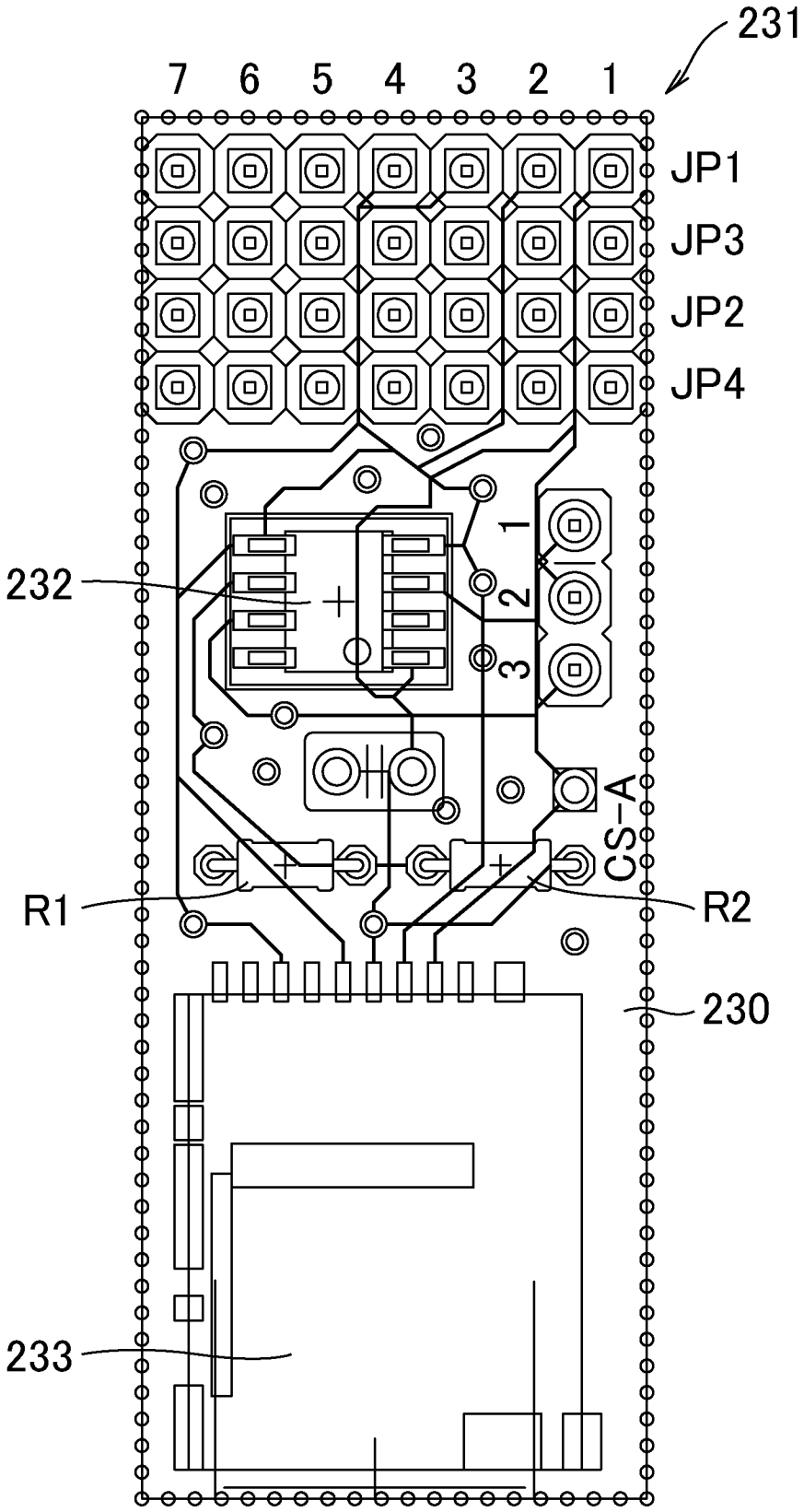
[図15]


JP4 JP5 JP6
4
3
2
1
4
3
2
1
212
210
211
JP1 JP2 JP3

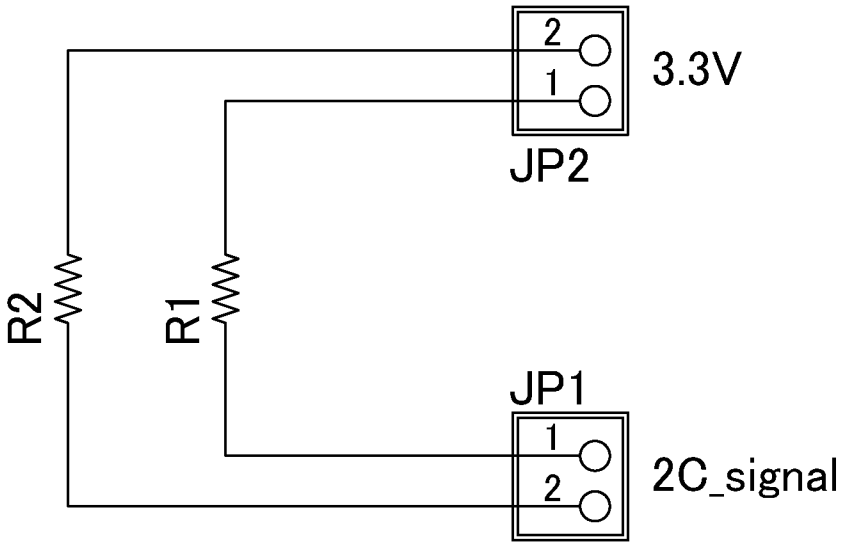
[図16]


MOSI
MISO
SCK
CS
JP1
SJ2
CS-A
C1
GND
DI
VCC
232
SS
SCK
AD
CS
JP8
JP7
JP5
JP2
JP6
JP3
JP4
D2
D1
R1
R2
GND
CD2
CD1
RSV
D0
GND
CLK
VDD
D1
-CS
NC
SHIELD
GND1
GND2
GND3
GND4
mode
SP1
233
SD-CARD

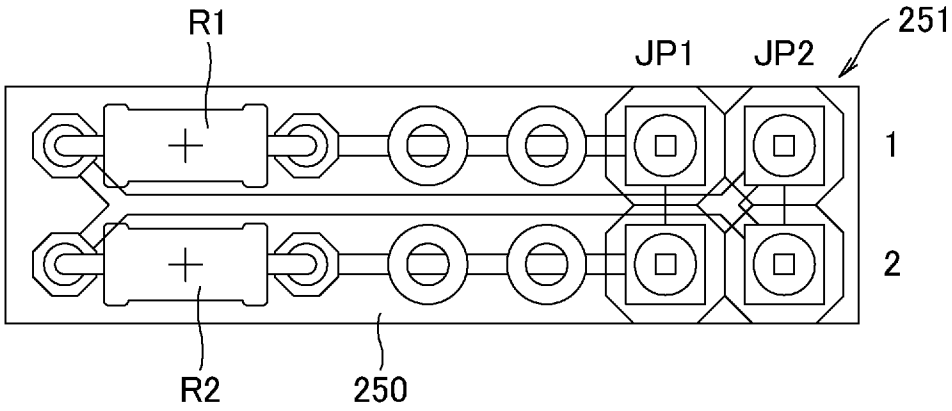
[図17]



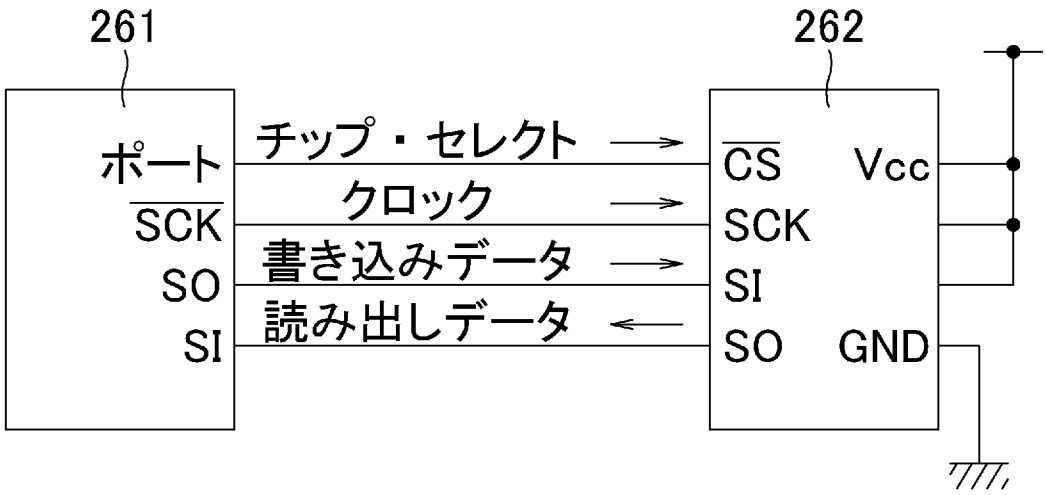
[図18]


2
1
3.3V
JP2
R2
R1
JP1
1
2
2C_signal

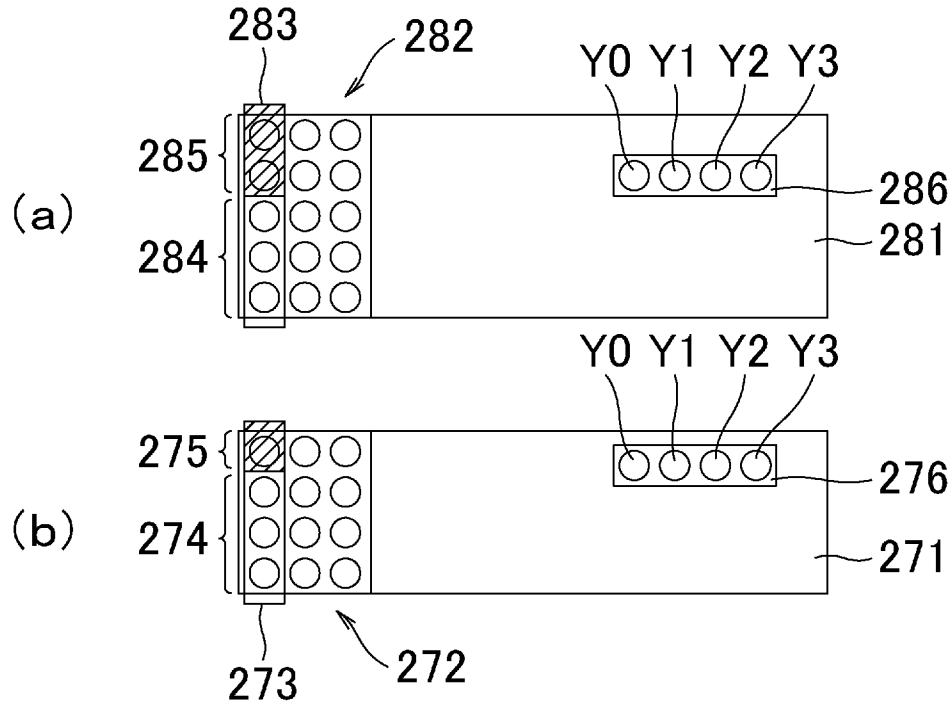
[図19]


R1
JP1
JP2
251
1
2
R2
250

[図20]


261
262
ポート
SCK
SO
SI
チップ・セレクト
クロック
書き込みデータ
読み出しデータ
CS
SCK
SI
SO
Vcc
GND

[図21]

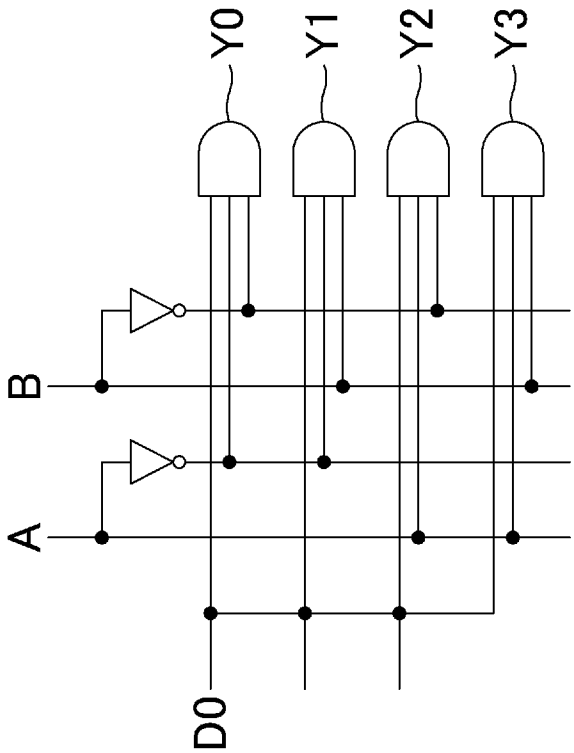

(a)
283
282
Y0 Y1 Y2 Y3
285
284
286
281
(b)
Y0 Y1 Y2 Y3
275
274
276
271
273
272

[図22]

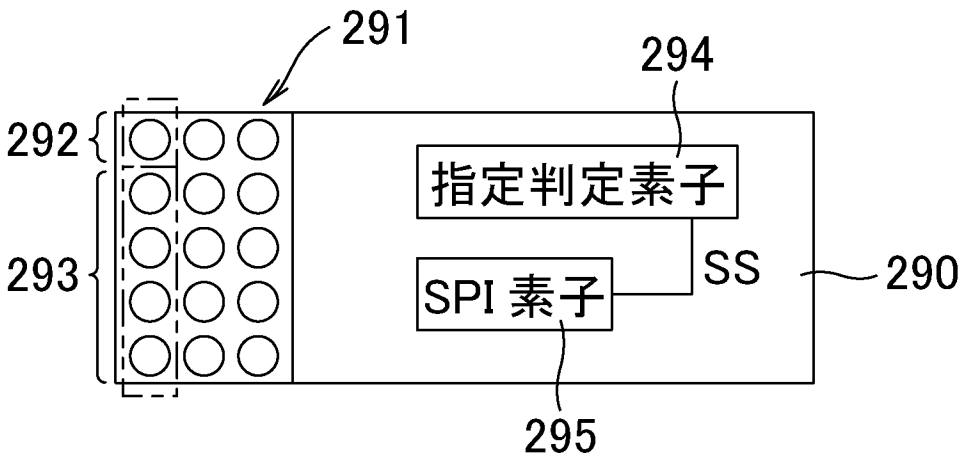
(b)

A	B	D	Y0	Y1	Y2	Y3
0	0	D0	1	0	0	0
0	1	D0	0	1	0	0
1	0	D0	0	0	1	0
1	1	D0	0	0	0	1

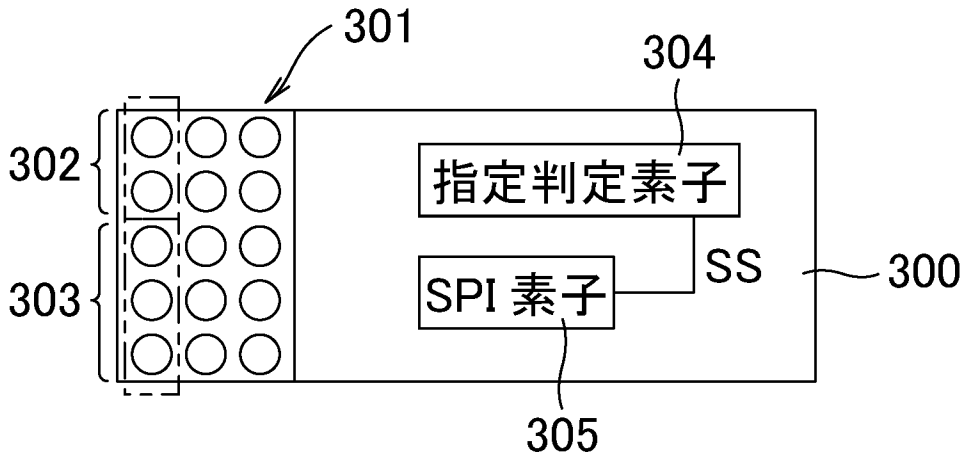
(a)



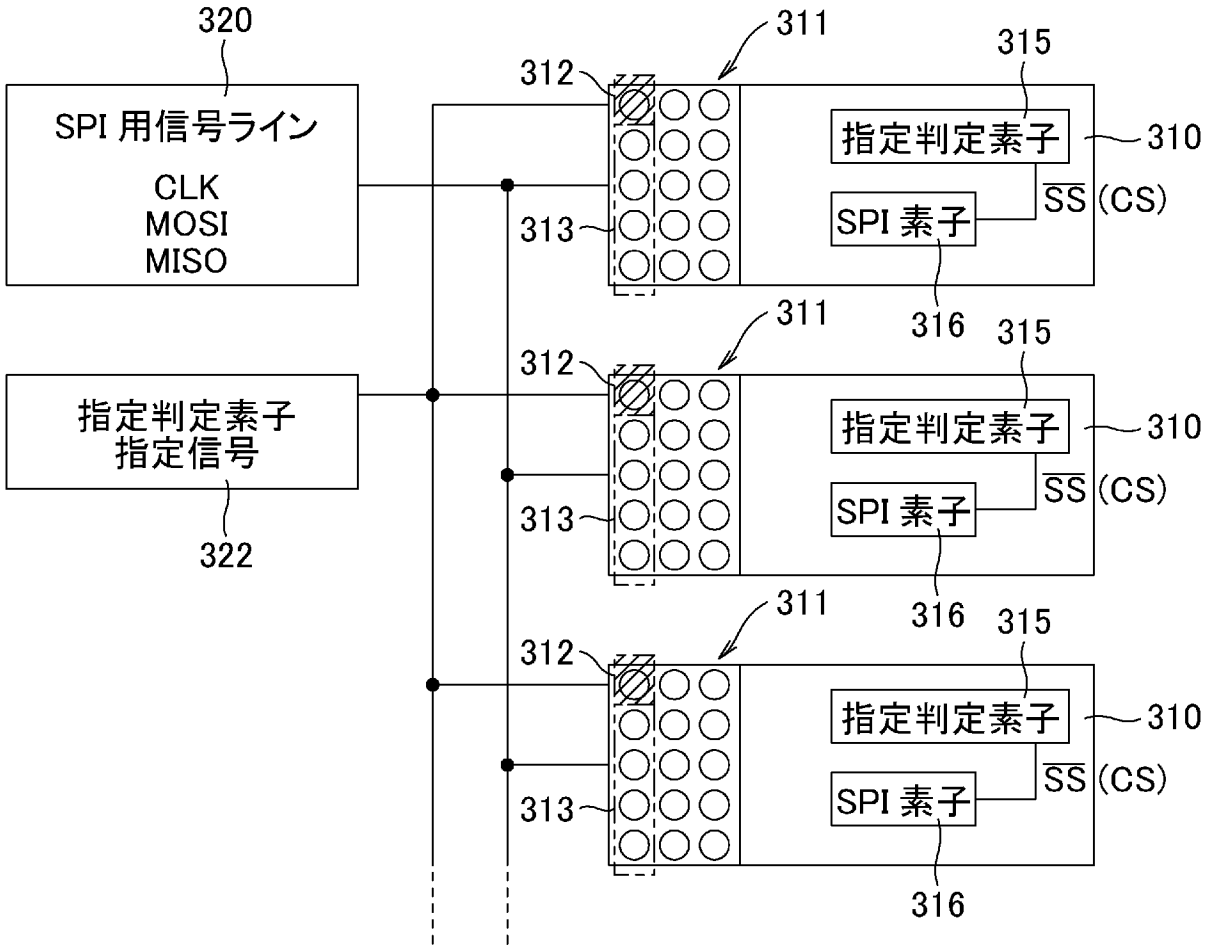
[図23]


291
294
292
293
指定判定素子
SS
SPI 素子
290
295

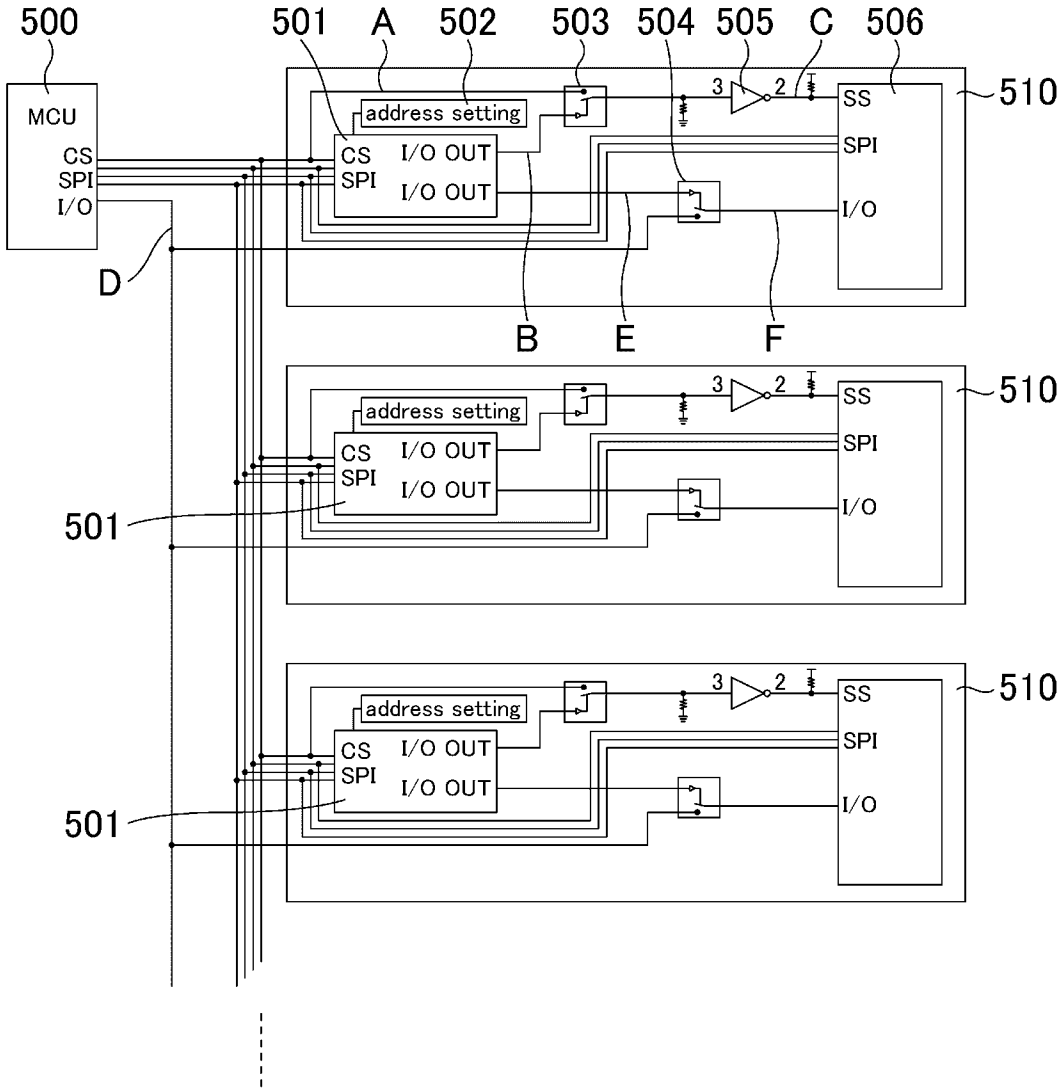
[図24]


301
304
302
303
指定判定素子
SS
SPI 素子
300
305

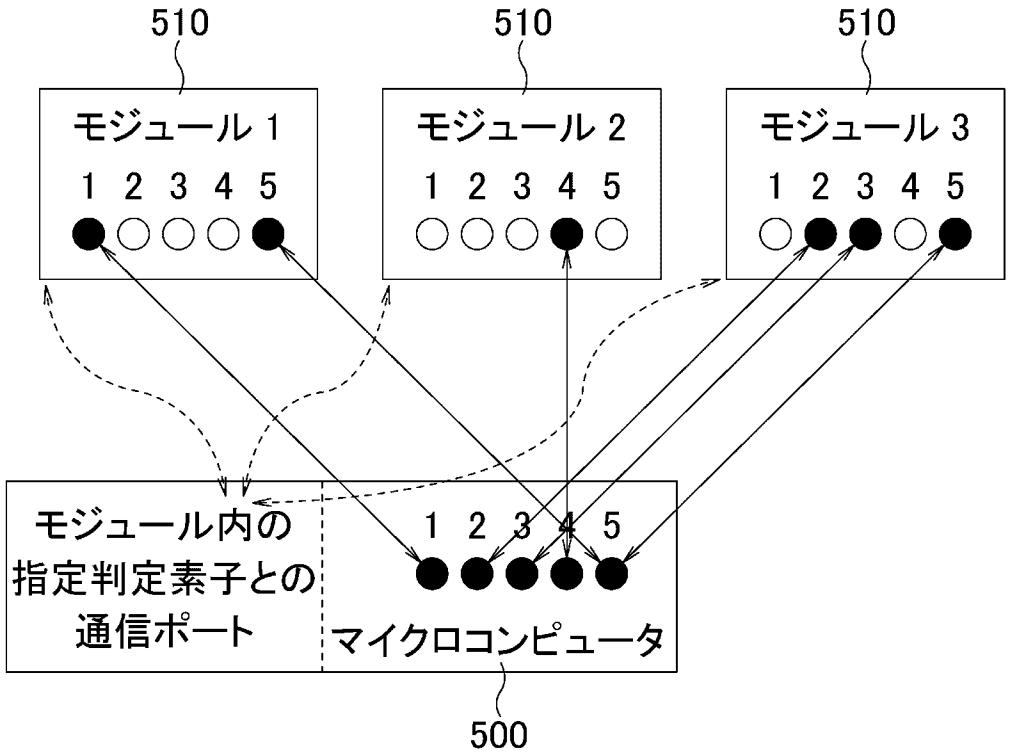
[図25]


320
SPI 用信号ライン
CLK
MOSI
MISO
指定判定素子
指定信号
322
311
312
313
315
指定判定素子
310
SPI 素子
SS (CS)
316

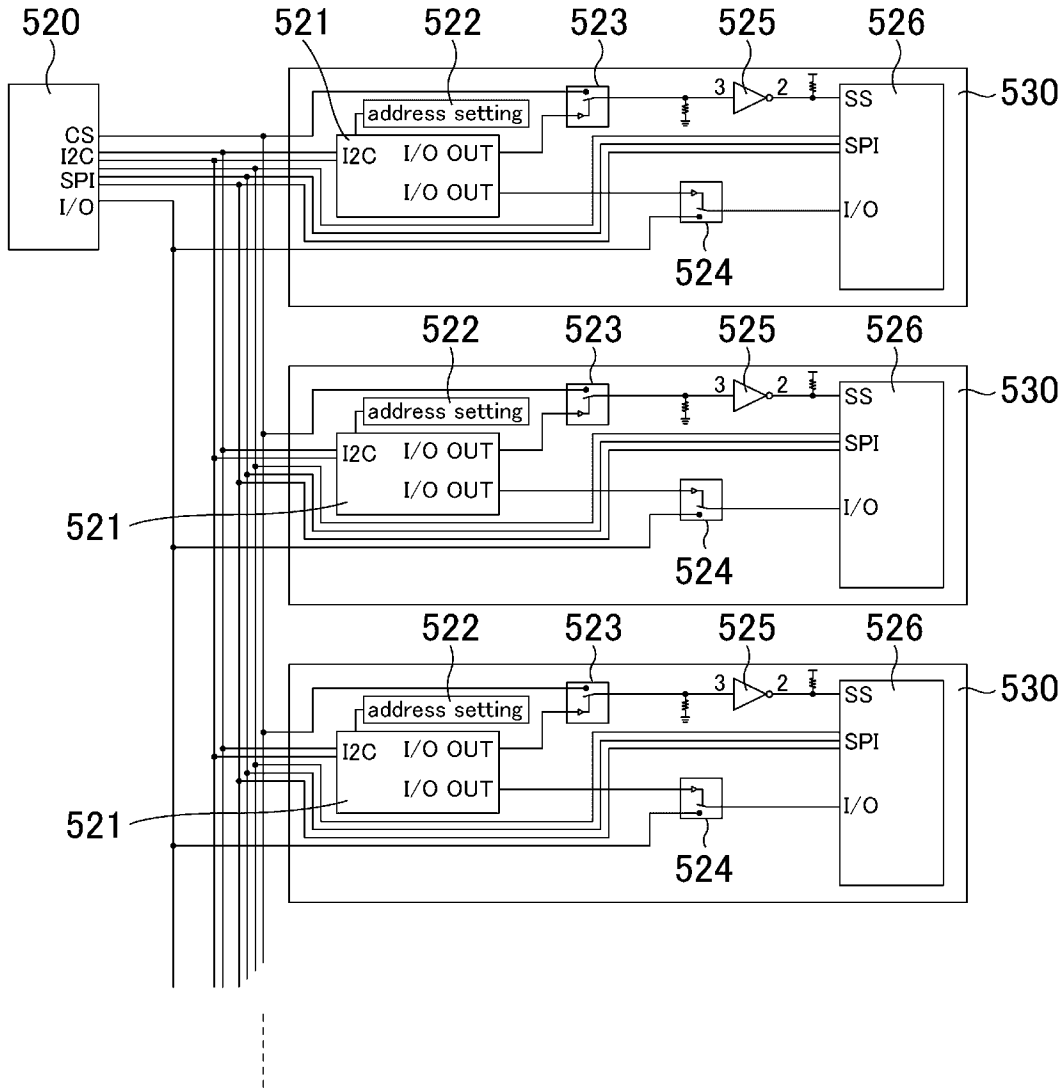
[図26]


500
501
A
502
503
504
505
C
506
MCU
CS
SPI
I/O
D
address setting
CS
SPI
I/O OUT
I/O OUT
3
2
SS
SPI
I/O
510
B
E
F
501
501

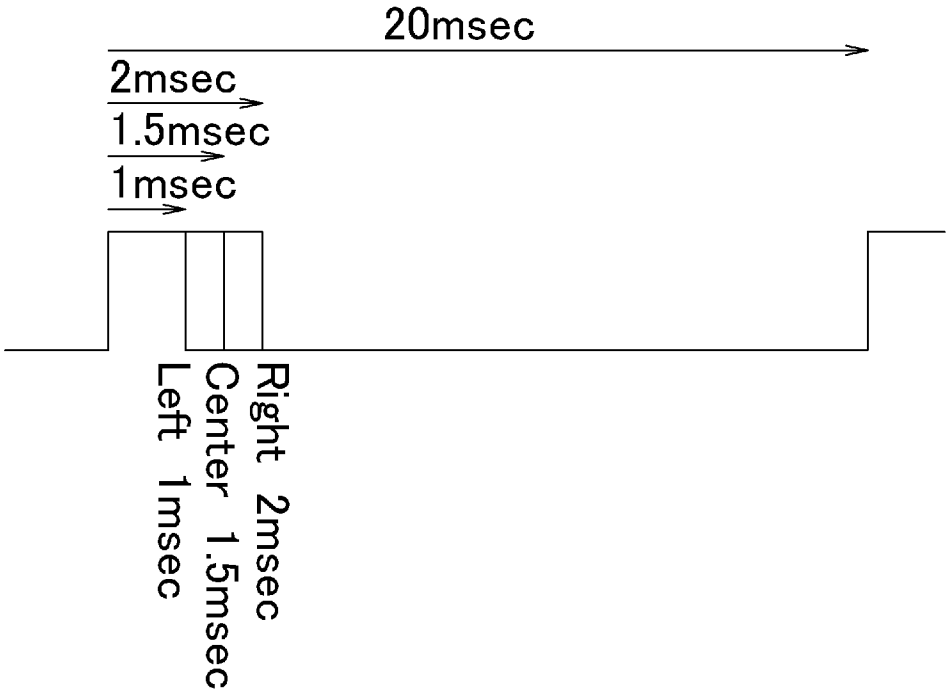
[図27]


510
510
510
モジュール 1
1 2 3 4 5
モジュール 2
1 2 3 4 5
モジュール 3
1 2 3 4 5
モジュール内の
指定判定素子との
通信ポート
1 2 3 4 5
マイクロコンピュータ
500

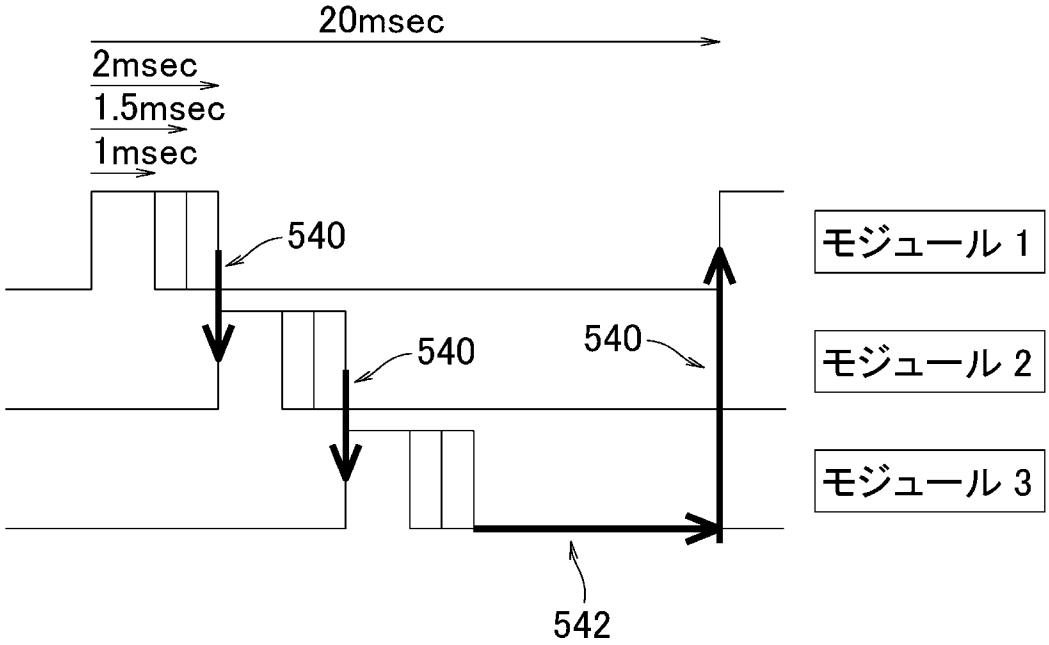
[図28]


520
521
522
523
525
526
530
CS
I2C
SPI
I/O
address setting
I2C
I/O OUT
I/O OUT
3
2
SS
SPI
I/O
524

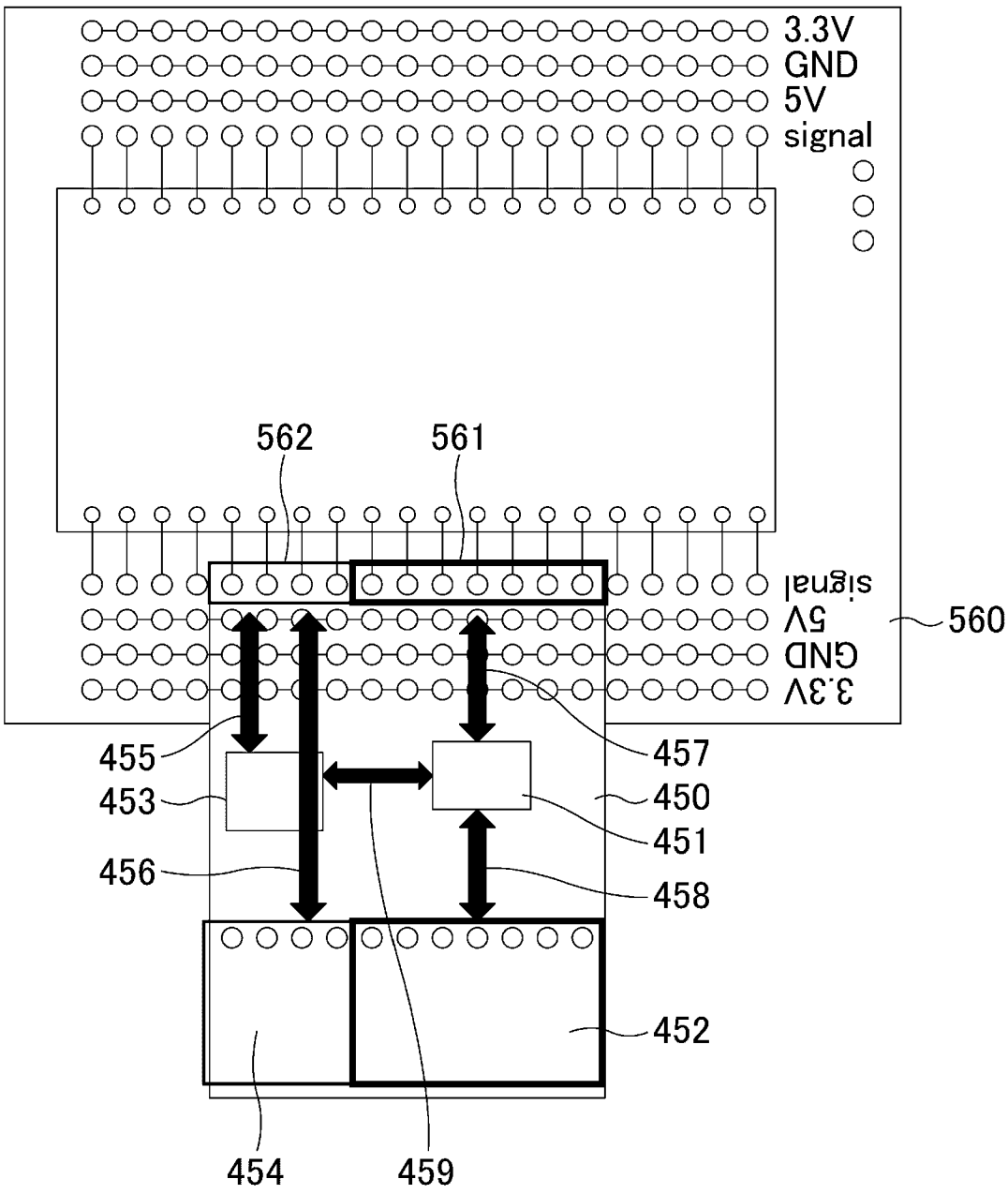
[図29]


20msec
2msec
1.5msec
1msec
Left 1msec
Center 1.5msec
Right 2msec

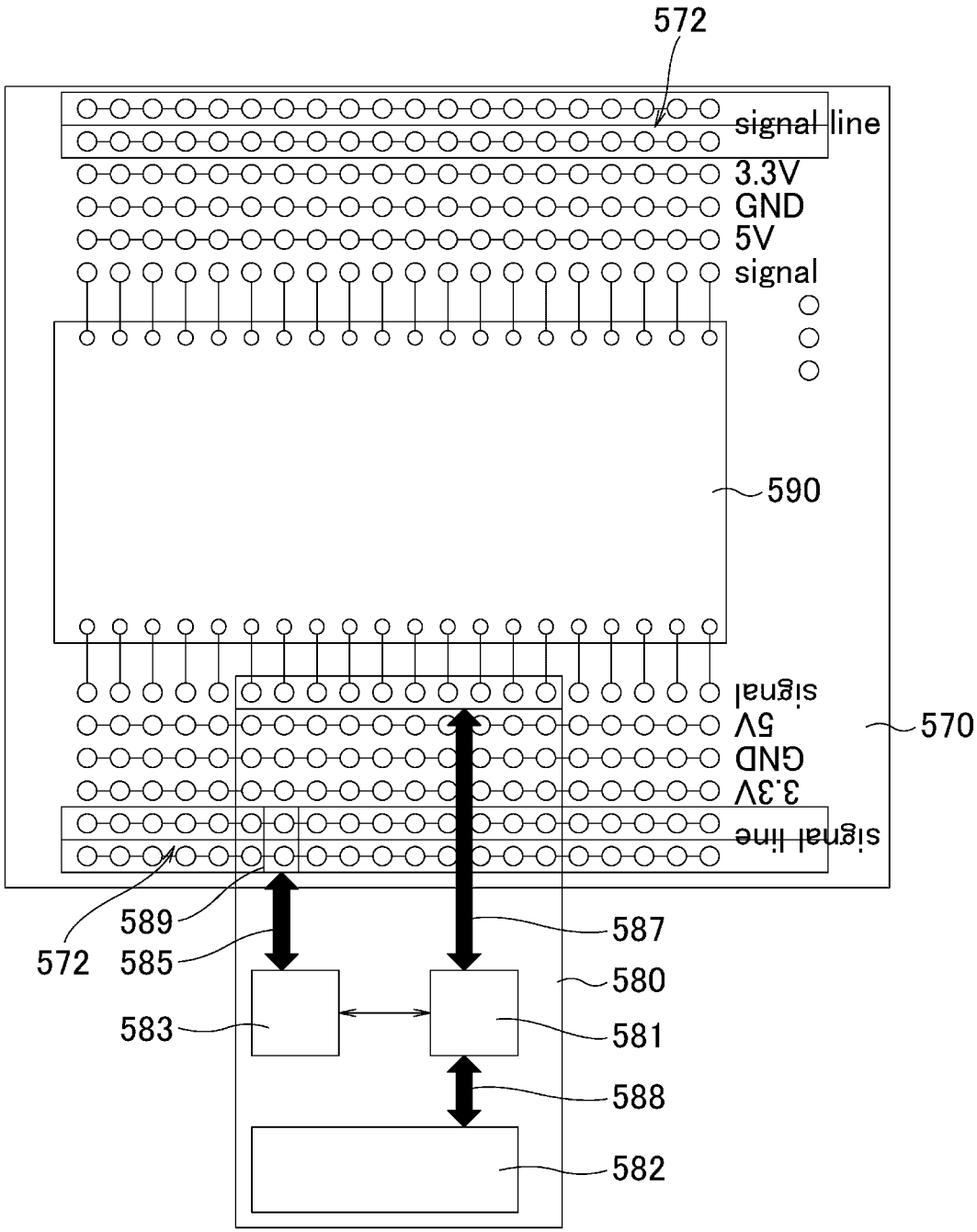
[図30]


20msec
2msec
1.5msec
1msec
540
540
540
542
モジュール 1
モジュール 2
モジュール 3

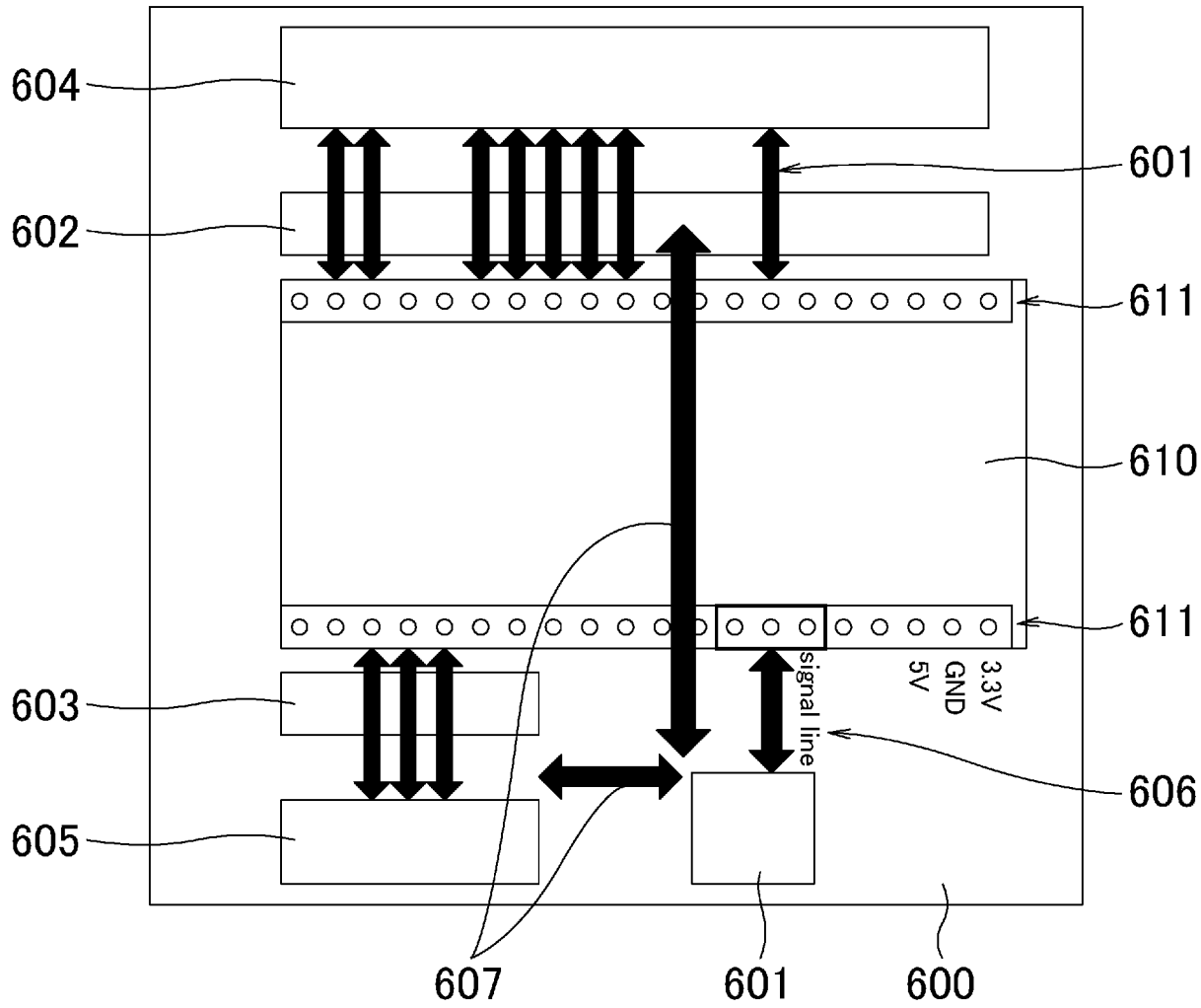
[図31]


3.3V
GND
5V
signal
562
561
signal
5V
GND
3.3V
560
455
453
456
457
450
451
458
452
454
459

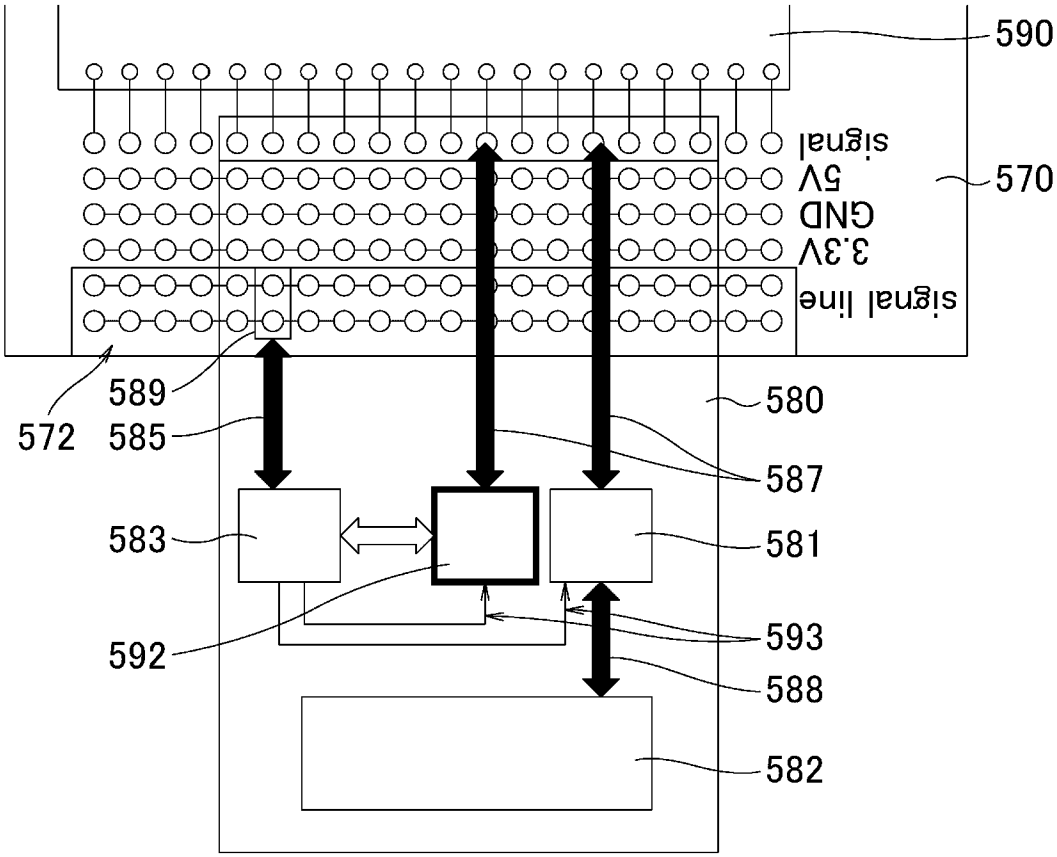
[図32]


572
signal line
3.3V
GND
5V
signal
590
signal
5V
GND
3.3V
signal line
570
589
572
585
587
580
583
581
588
582

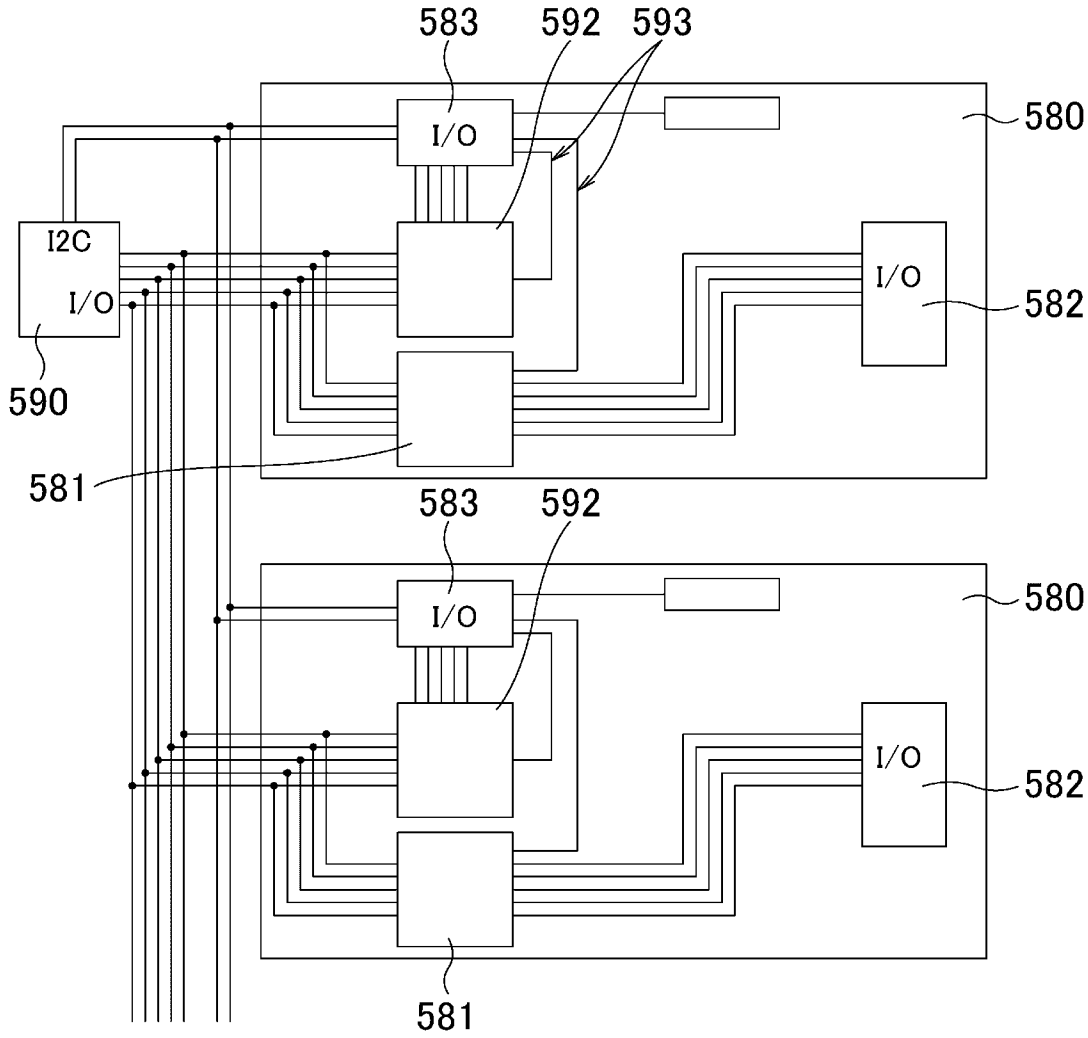
[図33]


604
602
603
605
601
611
610
611
606
607
601
600
signal line
5V
GND
3.3V

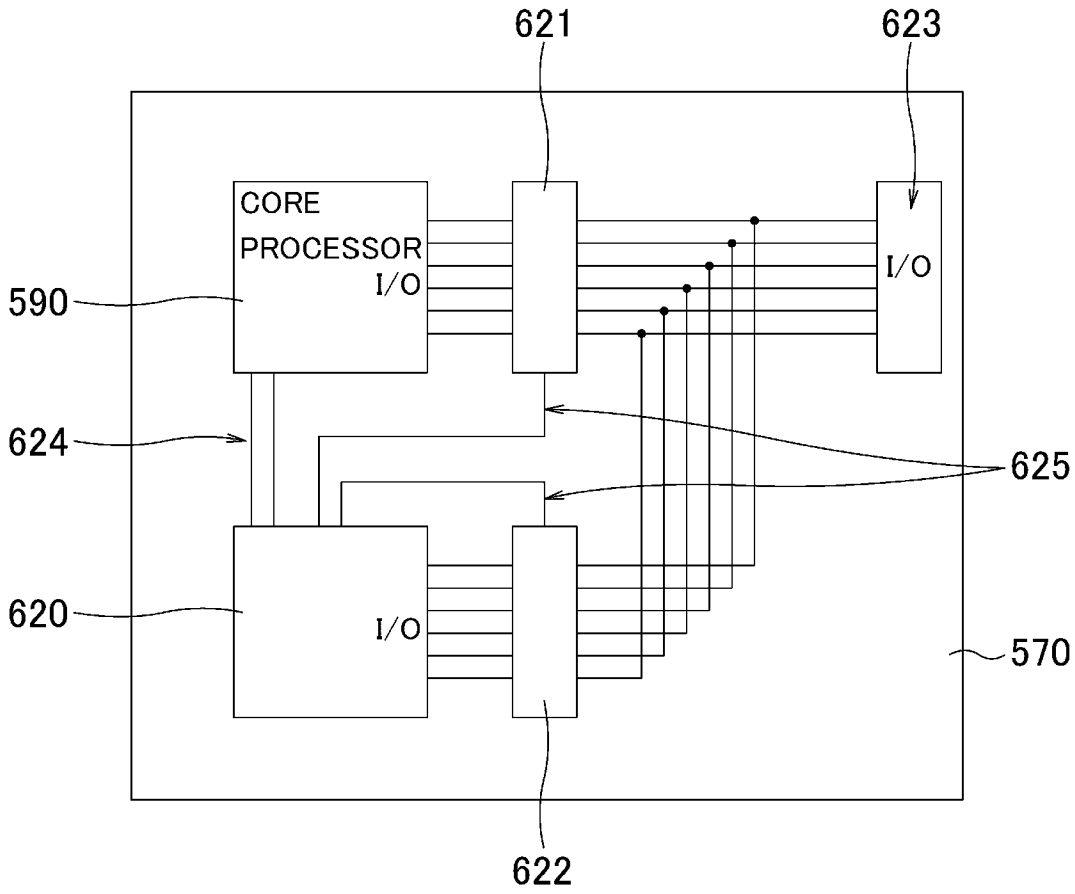
[図34]


590
570
signal
5V
GND
3.3V
signal line
589
572
585
580
587
583
581
592
593
588
582

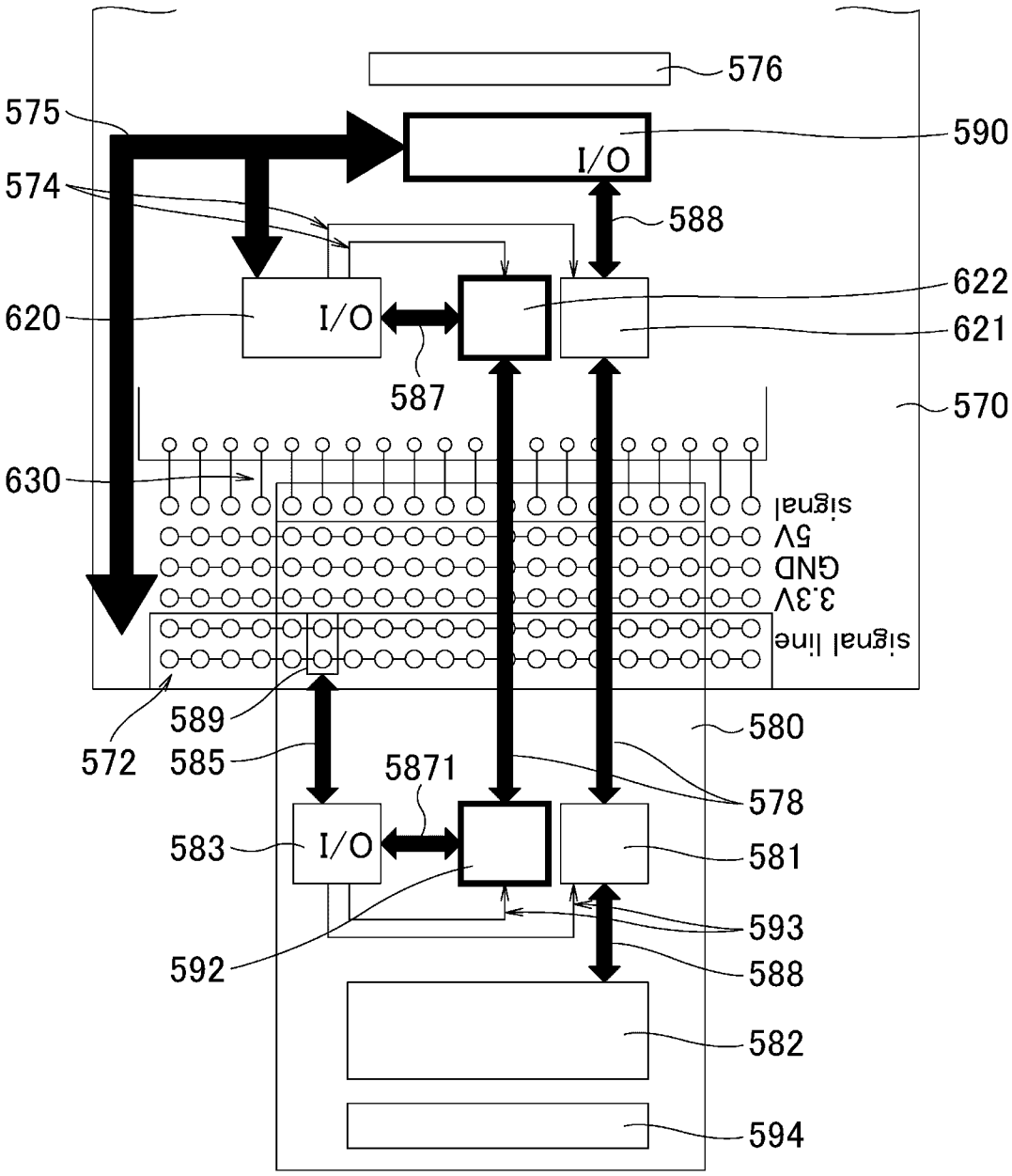
[図35]



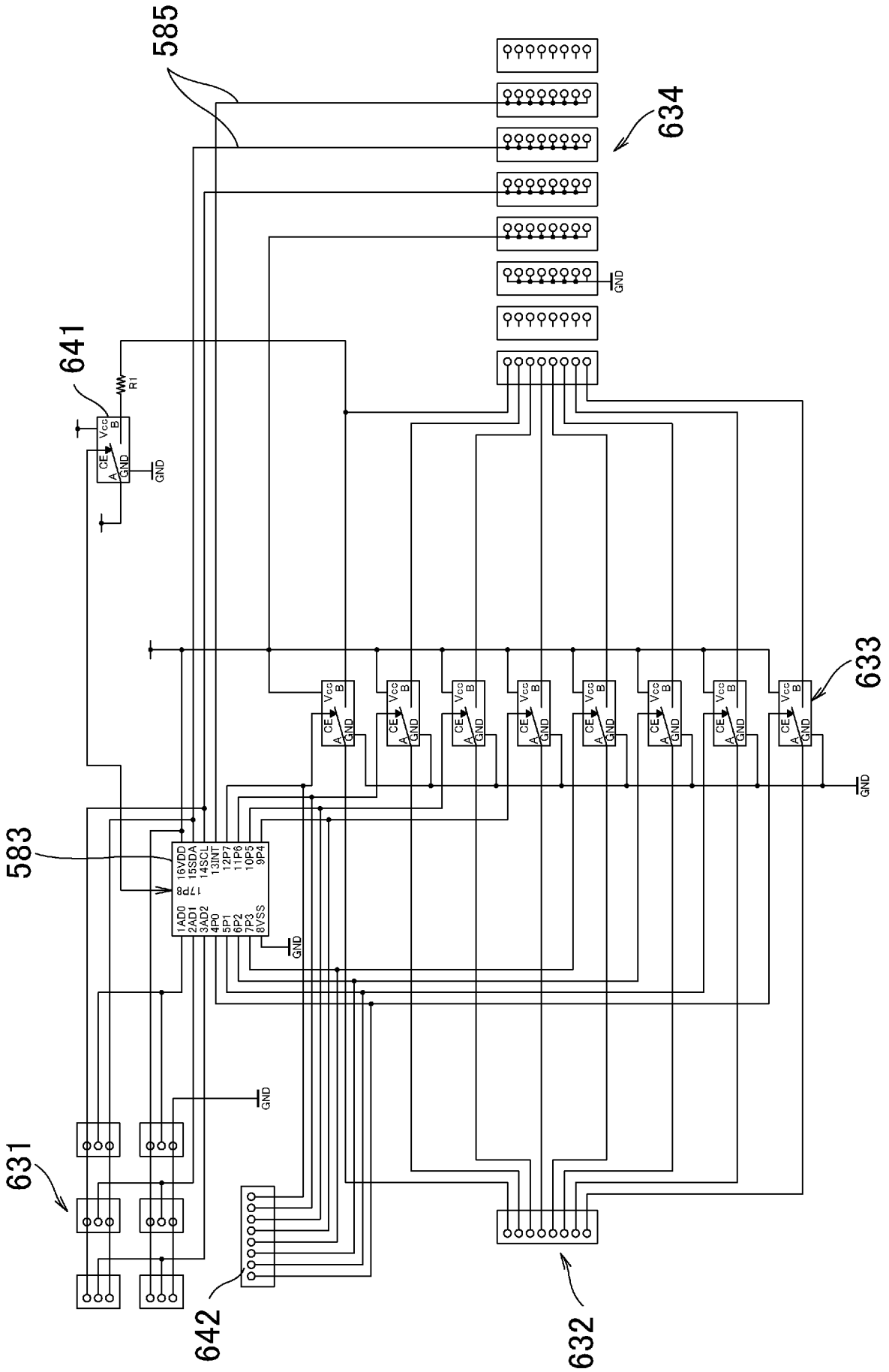
[図36]



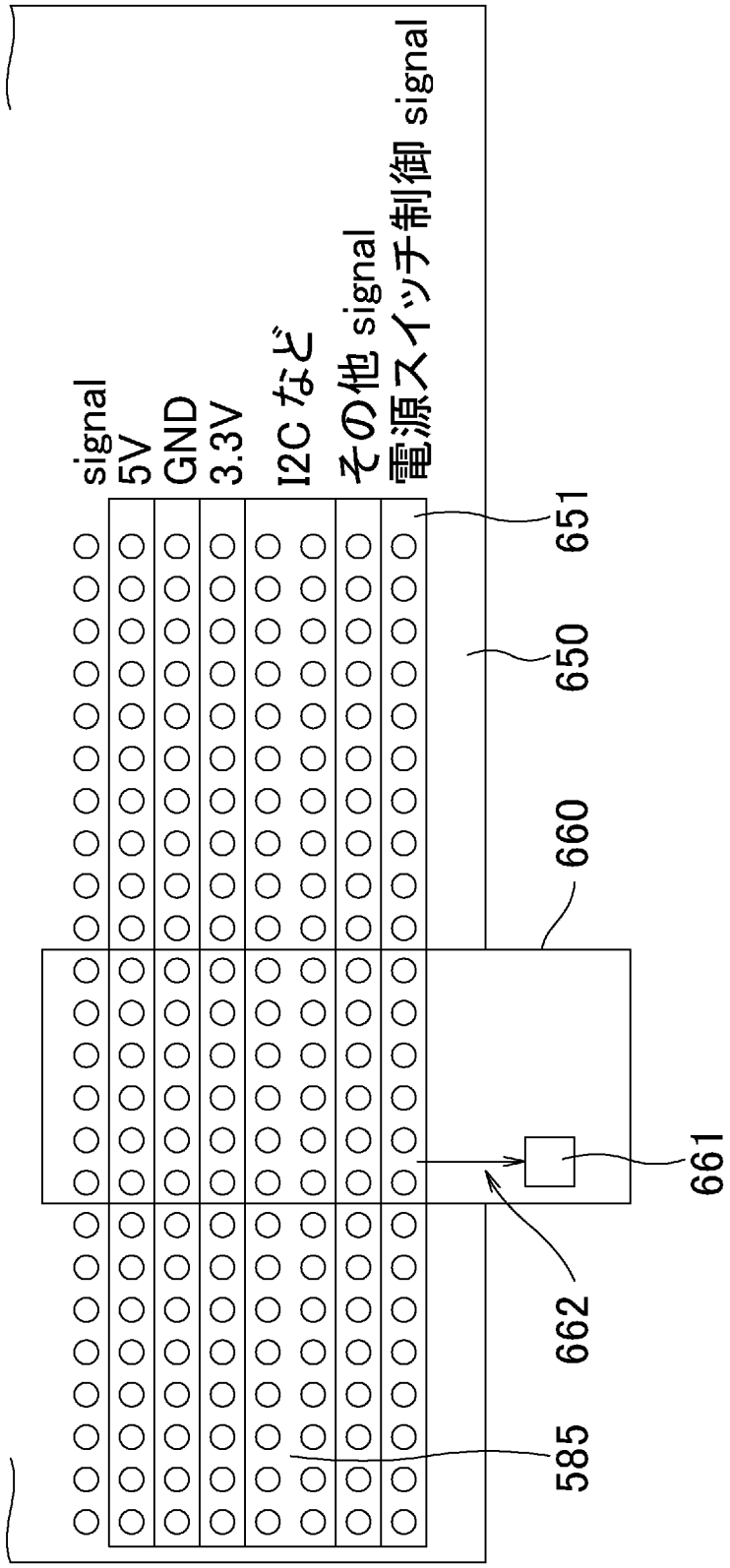
[図37]


576
575
590
I/O
574
588
620
I/O
622
621
587
570
630
signal
5V
GND
3.3V
signal line
589
572
585
580
5871
578
583
I/O
581
593
592
588
582
594

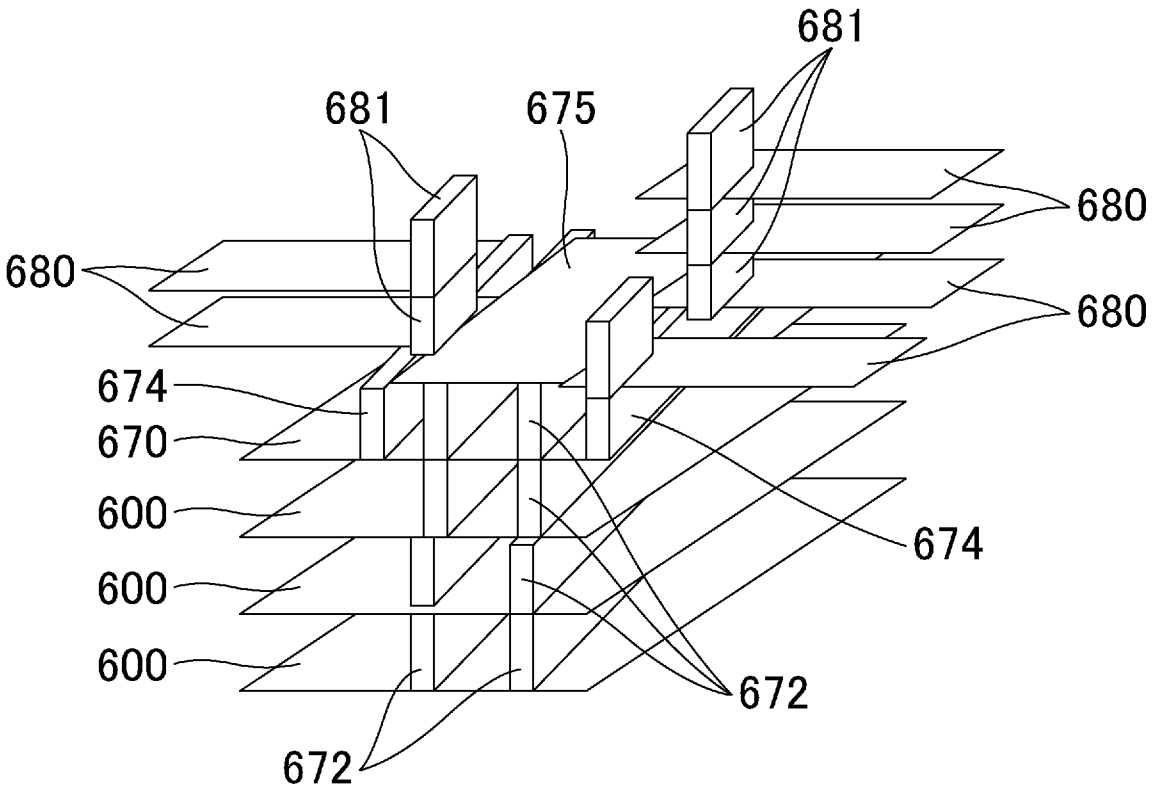
[図38]


585
634
641
R1
Vcc
B
OE
A
GND
633
583
16VDD
15SDA
14SCL
13INT
12P7
11P6
10P5
9P4
1AD0
2AD1
3AD2
4P0
5P1
6P2
7P3
8VSS
631
642
632

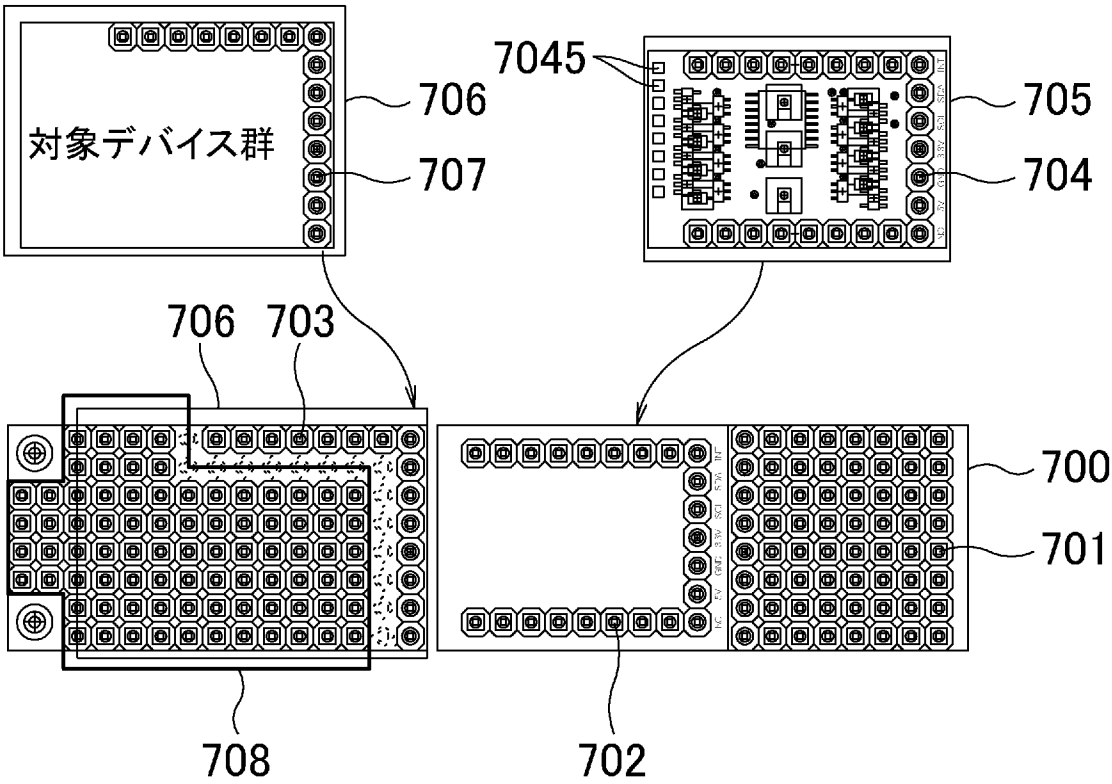
[図39]


signal
5V
GND
3.3V
I2C など
その他 signal
電源スイッチ制御 signal
651
650
660
661
662
585

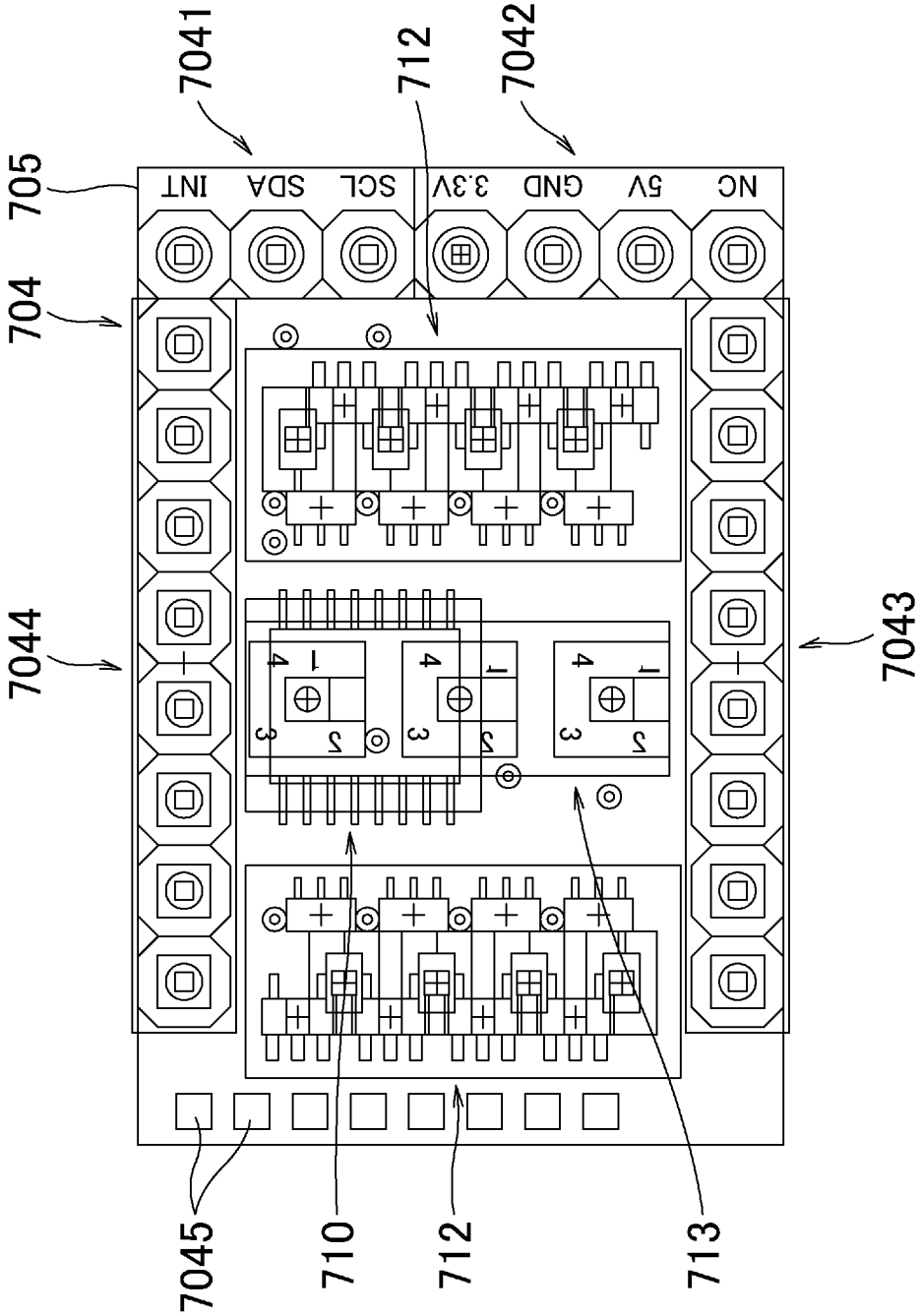
[図40]


681
681
675
680
680
680
674
670
600
600
600
674
672
672

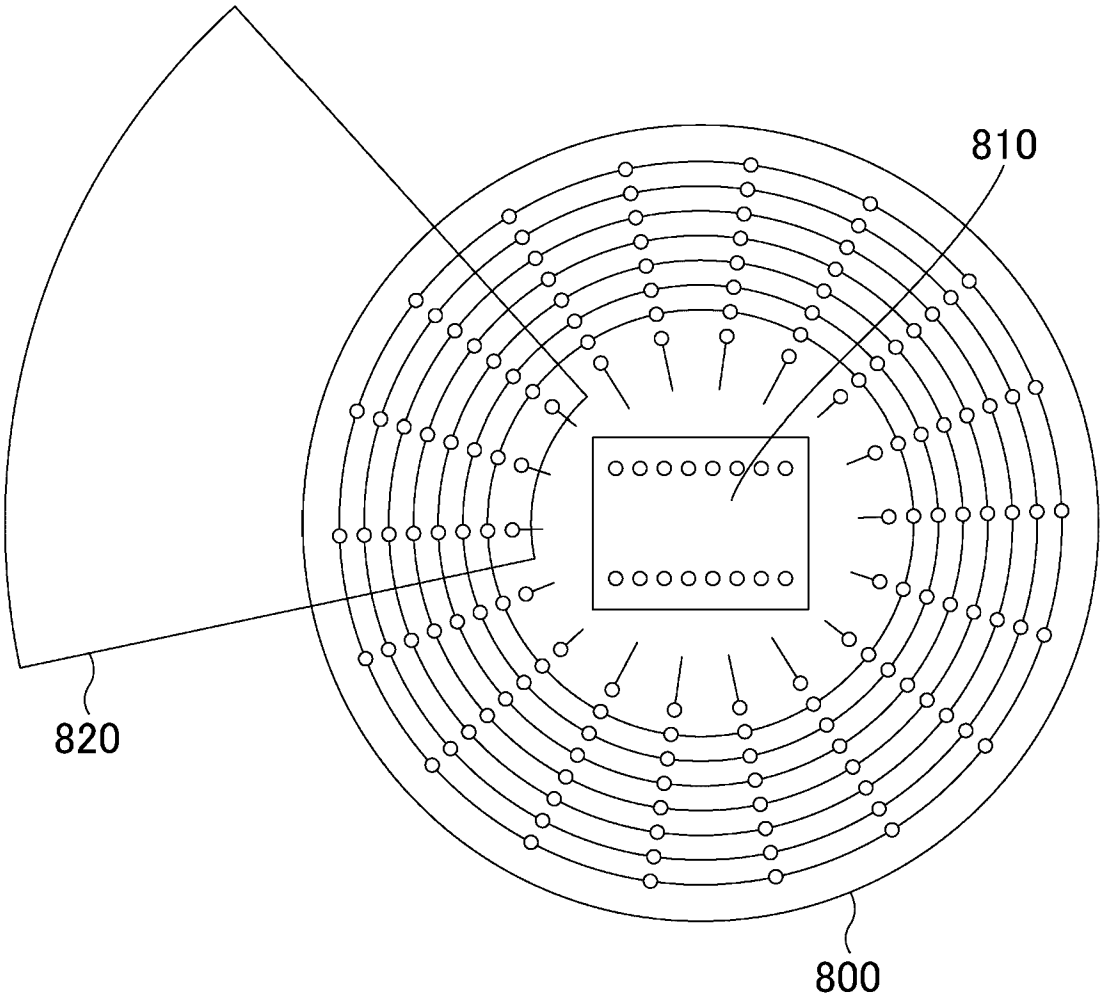
[図41]


対象デバイス群
706
707
7045
705
704
706
703
700
701
708
702

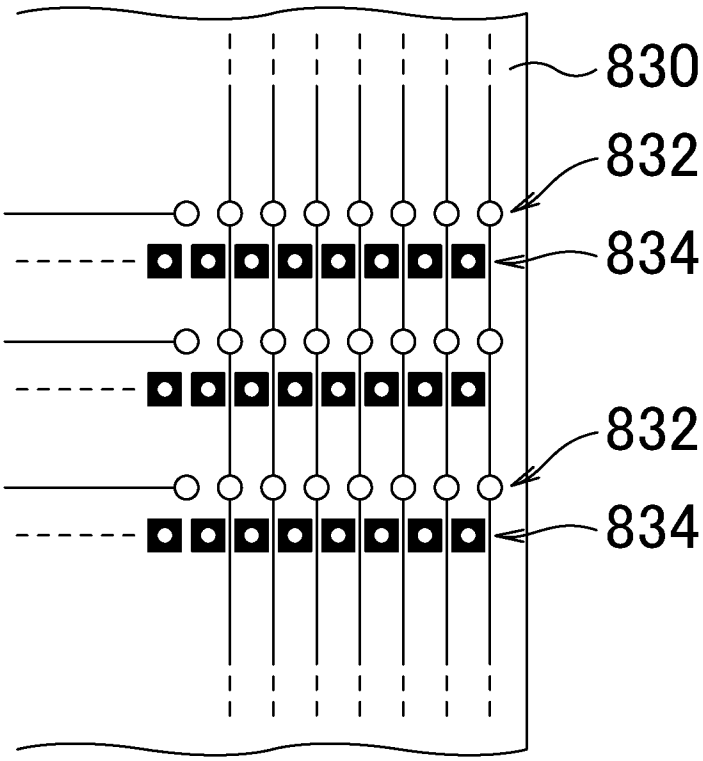
[図42]


7041
712
7042
705
704
7044
7043
INT
SDA
SCL
3.3V
GND
5V
NC
7045
710
712
713

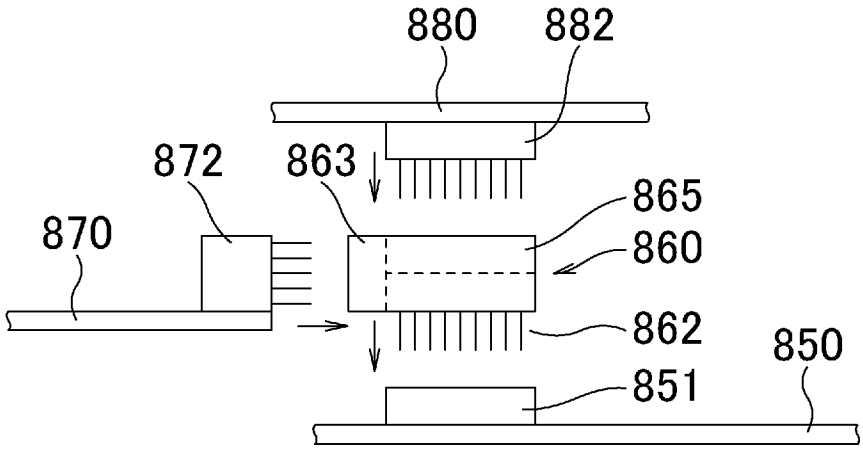
[図43]



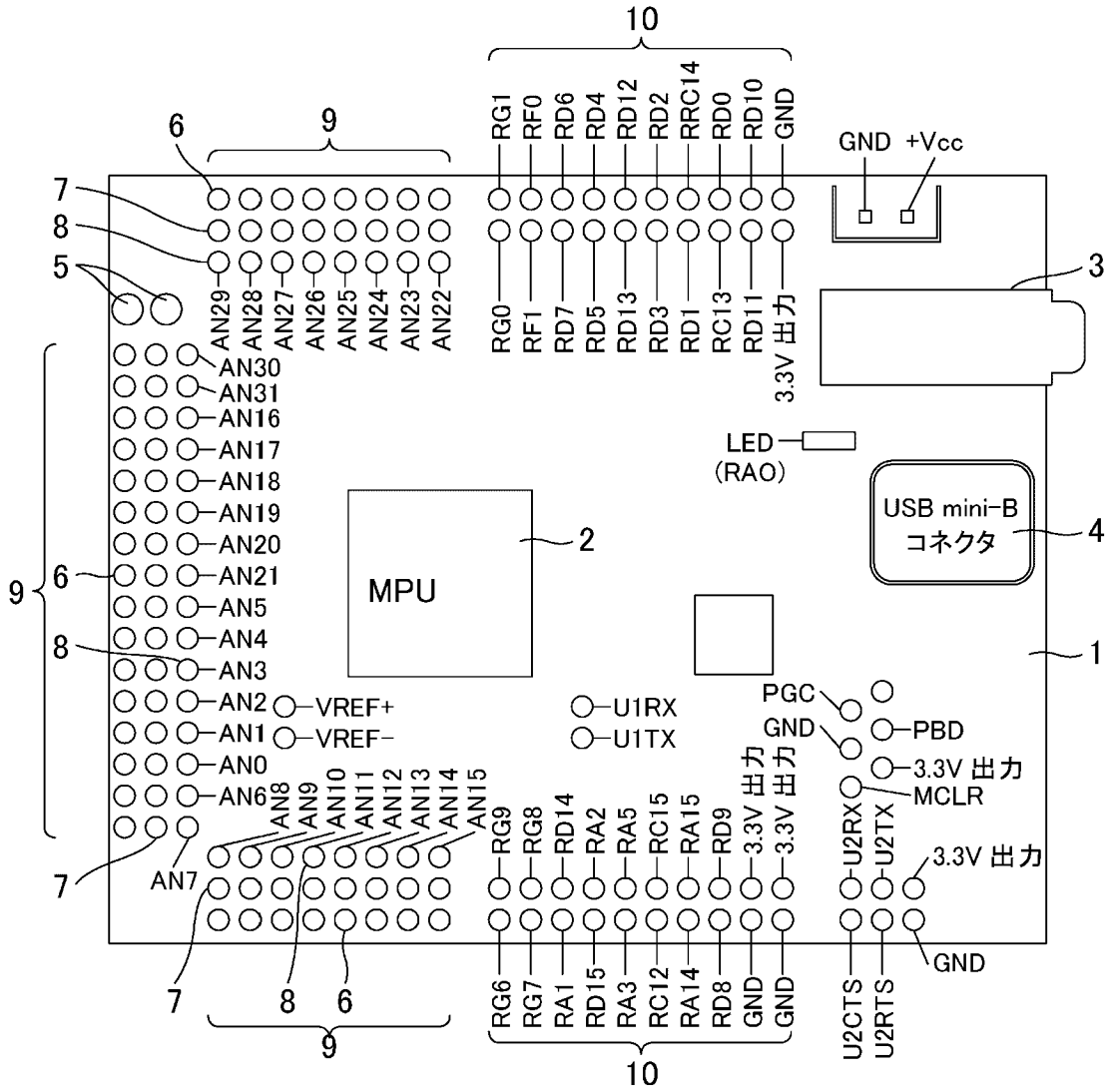
[図44]



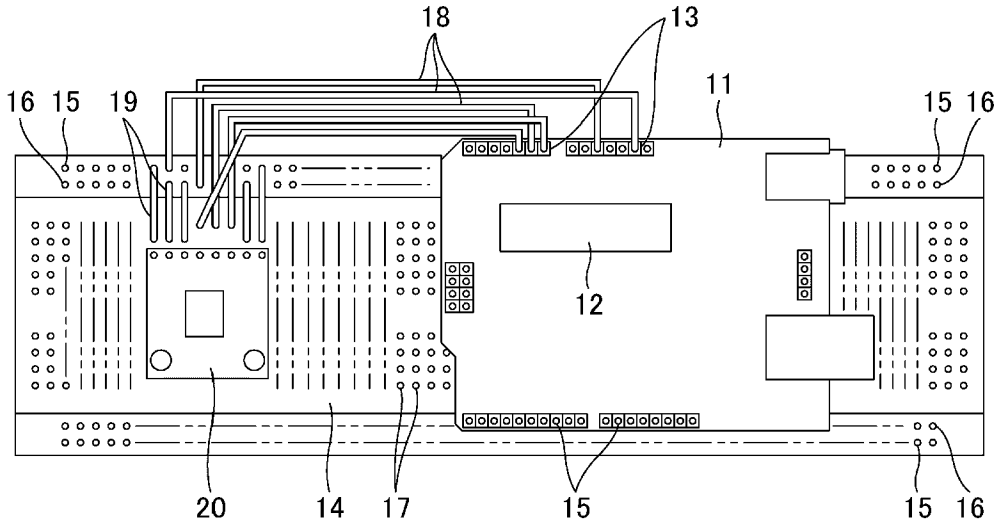
[図45]



[図46]


10
RG1
RF0
RD6
RD4
RD12
RD2
RRC14
RD0
RD10
GND
6
9
GND +Vcc
7
8
5
AN29
AN28
AN27
AN26
AN25
AN24
AN23
AN22
RG0
RF1
RD7
RD5
RD13
RD3
RD1
RC13
RD11
3.3V 出力
3
AN30
AN31
AN16
AN17
AN18
AN19
AN20
AN21
AN5
AN4
AN3
AN2
AN1
AN0
AN6
LED
(RAO)
USB mini-B
コネクタ
4
MPU
2
VREF+
VREF-
U1RX
U1TX
PGC
GND
PBD
3.3V 出力
MCLR
1
AN8
AN9
AN10
AN11
AN12
AN13
AN14
AN15
AN7
RG9
RG8
RD14
RA2
RA5
RC15
RA15
RD9
3.3V 出力
3.3V 出力
U2RX
U2TX
3.3V 出力
RG6
RG7
RA1
RD15
RA3
RC12
RA14
RD8
GND
GND
U2CTS
U2RTS
GND
9
10

[図47]


18
13
16
15
19
11
15
16
12
20
14
17
15
15
16

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/001111

A. CLASSIFICATION OF SUBJECT MATTER
G06F1/18(2006.01)i, *H01R12/71*(2011.01)i, *H05K1/14*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G06F1/18, H01R12/71, H05K1/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-207542 A (Kyushu Ando Denki Kabushiki Kaisha), 26 July 2002 (26.07.2002), paragraphs [0013] to [0047]; fig. 1 to 6 (Family: none)	1-3,6-9, 14-19 4,5,10-13
Y A	JP 2009-290072 A (NGK Spark Plug Co., Ltd.), 10 December 2009 (10.12.2009), paragraphs [0057] to [0059]; fig. 9 (Family: none)	1-3,6-9, 14-19 4,5,10-13
Y	JP 56-011525 A (Mitsubishi Electric Corp.), 04 February 1981 (04.02.1981), page 1, lower right column, line 6 to page 2, upper left column, line 16; fig. 1 (Family: none)	7-9

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 May, 2012 (02.05.12)	22 May, 2012 (22.05.12)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/001111

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-130438 A (Fujitsu Ltd.), 19 May 1995 (19.05.1995), paragraphs [0010] to [0012]; fig. 1 (Family: none)	14,15
Y	JP 2006-113794 A (Saxa, Inc.), 27 April 2006 (27.04.2006), paragraphs [0052], [0056]; fig. 1 to 4 (Family: none)	17,18
Y	JP 63-084097 A (Hitachi, Ltd.), 14 April 1988 (14.04.1988), page 2, lower left column, line 14 to page 2, lower right column, line 4; fig. 1 (Family: none)	19
A	JP 2007-219642 A (Fanuc Ltd.), 30 August 2007 (30.08.2007), entire text; all drawings & US 2007/0188116 A1 & EP 1818742 A2 & CN 101021727 A	4,5
A	JP 6-061663 A (NEC Engineering, Ltd.), 04 March 1994 (04.03.1994), paragraphs [0008] to [0012] (Family: none)	13

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１２／００１１１１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G06F1/18(2006.01)i, H01R12/71(2011.01)i, H05K1/14(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G06F1/18, H01R12/71, H05K1/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１２年
日本国実用新案登録公報	１９９６－２０１２年
日本国登録実用新案公報	１９９４－２０１２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ｙ	ＪＰ　２００２－２０７５４２　Ａ　（九州安藤電気株式会社）　２００２．０７．２６，　段落【００１３】－【００４７】，第１－６図　（ファミリーなし）	１－３，６－９，１４－１９
Ａ		４，５，１０－１３

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ０２．０５．２０１２	国際調査報告の発送日 ２２．０５．２０１２
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｅ　４８７４ 池田　聡史 電話番号　０３－３５８１－１１０１　内線　３５２１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ｙ	ＪＰ　２００９－２９００７２　Ａ　（日本特殊陶業株式会社）　２００９．１２．１０，　段落【００５７】－【００５９】，第９図　（ファミリーなし）	１－３，６－９，１４－１９
Ａ		４，５，１０－１３
Ｙ	ＪＰ　５６－０１１５２５　Ａ　（三菱電機株式会社）　１９８１．０２．０４，　第１頁右下欄第６行－第２頁左上欄第１６行，第１図　（ファミリーなし）	７－９
Ｙ	ＪＰ　７－１３０４３８　Ａ　（富士通株式会社）　１９９５．０５．１９，　段落【００１０】－【００１２】，第１図　（ファミリーなし）	１４，１５
Ｙ	ＪＰ　２００６－１１３７９４　Ａ　（サクサ株式会社）　２００６．０４．２７，　段落【００５２】，【００５６】，第１－４図　（ファミリーなし）	１７，１８
Ｙ	ＪＰ　６３－０８４０９７　Ａ　（株式会社日立製作所）　１９８８．０４．１４，　第２頁左下欄第１４行－第２頁右下欄第４行，第１図　（ファミリーなし）	１９
Ａ	ＪＰ　２００７－２１９６４２　Ａ　（ファナック株式会社）　２００７．０８．３０，　全文，全図　＆　ＵＳ　２００７／０１８８１１６　Ａ１　＆　ＥＰ　１８１８７４２　Ａ２　＆　ＣＮ　１０１０２１７２７　Ａ	４，５
Ａ	ＪＰ　６－０６１６６３　Ａ　（日本電気エンジニアリング株式会社）　１９９４．０３．０４，　段落【０００８】－【００１２】　（ファミリーなし）	１３