(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0078586
(43) 공개일자 2025년06월02일

(51) 국제특허분류(Int. Cl.)
H04L 5/00 (2006.01) *H04L 1/00* (2006.01)
H04L 1/1607 (2023.01) *H04L 1/1867* (2023.01)
H04W 52/32 (2009.01) *H04W 72/0446* (2023.01)
H04W 72/21 (2023.01) *H04W 72/27* (2023.01)
H04W 72/541 (2023.01)
(52) CPC특허분류
H04L 5/0055 (2013.01)
H04L 1/0013 (2013.01)
(21) 출원번호 10-2025-7016151(분할)
(22) 출원일자(국제) 2017년10월23일
심사청구일자 2025년05월16일
(62) 원출원 특허 10-2023-7032929
원출원일자(국제) 2017년10월23일
심사청구일자 2023년09월25일
(85) 번역문제출일자 2025년05월16일
(86) 국제출원번호 PCT/US2017/057907
(87) 국제공개번호 WO 2018/111406
국제공개일자 2018년06월21일
(30) 우선권주장
62/435,518 2016년12월16일 미국(US)
15/789,489 2017년10월20일 미국(US)

전체 청구항 수 : 총 1 항

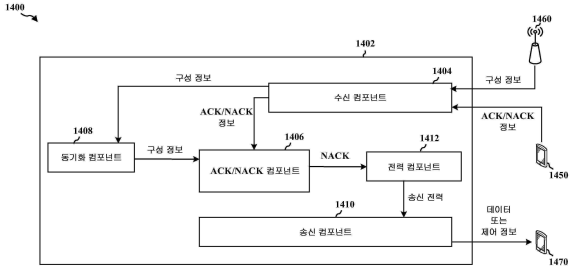
(71) 출원인
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
리 총
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 씨/오
리 준이
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 씨/오
(뒷면에 계속)
(74) 대리인
특허법인코리아나

(54) 발명의 명칭 **서브 슬롯 번들링 및 확인 응답**

(57) 요 약

제 1 장치는 적어도 2 개의 서브 슬롯들에서 제 1 타입의 데이터 또는 제어 정보를 제 2 타입의 데이터 또는 제어 정보로 펑처링할 수도 있다. 제 1 장치는 서브 프레임 내에 적어도 2 개의 서브 슬롯을 번들링할 수도 있고, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 확인응답 (ACK)/부정 확인응답 (NACK) 정보를 반송하는 부분을 포함할 수도 있다. 제 1 장치는 서브 프레임 내의 적어도 2 개의 서브 슬롯 동안 사용자 장비 (UE)와 통신할 수도 있다. 제 2 장치는 제 2 유형의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 수신할 수도 있다. 제 2 장치는 ACK/NACK 정보가 부정 확인응답을 나타내는 경우 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보에 대한 송신 전력을 감소시킬 수도 있다.

대 표 도



(52) CPC특허분류
H04L 1/1607 (2023.01)
H04L 1/1887 (2013.01)
H04L 5/0032 (2013.01)
H04W 52/325 (2013.01)
H04W 72/0446 (2023.01)
H04W 72/21 (2023.01)
H04W 72/27 (2023.01)
H04W 72/541 (2023.01)
(72) 발명자
수 하오
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 씨/오
장 징
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 씨/오

명 세 서

청구범위

청구항 1

본원 발명의 설명에 기재된 무선 통신의 방법.

발명의 설명

기 술 분 야

[0001] 본원은 2016년 12월 16일자로 출원되고 발명의 명칭이 “SUBSLOT BUNDLING AND ACKNOWLEDGEMENT” 인 미국 가출원 번호 제 62/435,518 호 및 2017년 10월 20일자로 출원되고 발명의 명칭이 "SUBSLOT BUNDLING AND ACKNOWLEDGEMENT" 인 미국 정규 출원 번호 제 15/789,489 호의 이익을 주장하며, 이들은 참조에 의해 본원에 그들의 전부가 명백히 원용된다.

[0002] 본 개시는 일반적으로 통신 시스템들에 관한 것으로서, 더 상세하게는, 서브 슬롯들을 번들링하도록 구성된 기지국에 관한 것이다.

배 경 기 술

[0003] 무선 통신 시스템들은, 전화, 비디오, 데이터, 메시징, 및 브로드캐스트와 같은 다양한 전기통신 서비스들을 제공하기 위해 널리 전개되어 있다. 통상적인 무선 통신 시스템들은 이용가능한 시스템 리소스들을 공유함으로써 다수의 사용자들과의 통신을 지원할 수 있는 다중 액세스 (multiple-access) 기술들을 채용할 수도 있다. 그러한 다중 액세스 기술들의 예들은, CDMA (code division multiple access) 시스템, TDMA (time division multiple access) 시스템, FDMA (frequency division multiple access) 시스템, OFDMA (orthogonal frequency division multiple access) 시스템, SC-FDMA (single-carrier frequency division multiple access) 시스템, 및 TD-SCDMA (time division synchronous code division multiple access) 시스템을 포함한다.

[0004] 이들 다중 액세스 기술들은 상이한 무선 디바이스들로 하여금 지방, 국가, 지역 그리고 심지어 국제적 수준으로 통신할 수 있게 하는 공통 프로토콜을 제공하기 위해 다양한 전기통신 표준들에서 채택되었다. 예시적 전기통신 표준은 LTE (Long Term Evolution) 이다. LTE 는 제 3 세대 파트너십 프로젝트 (3GPP) 에 의해 반포되는 범용 이동 전기통신 시스템 (UMTS) 이동 표준에 대한 향상 세트이다. LTE는 다운링크 상에서 OFDMA, 업링크 상에서 SC-FDMA 및 다중 입력 다중 출력 (MIMO) 안테나 기술을 사용하여 향상된 스펙트럼 효율성, 낮아진 비용 및 향상된 서비스를 통해 이동 광대역 액세스를 지원하도록 설계된다. 하지만, 이동 광대역 액세스에 대한 수요가 계속 증가함에 따라, LTE 기술에서 추가 개선의 필요성이 존재한다. 이들 개선들은 또한 다른 다중 액세스 기술들 및 이들 기술들을 채용하는 전기통신 표준들에 적용가능할 수도 있다.

[0005] LTE 개선의 한 예는 5 세대 무선 시스템 및 모바일 네트워크 (5G) 를 포함할 수도 있다. 5G 는 LTE 및/또는 4G 표준 이상으로 확장될 수도 있는 통신 표준이다. 예를 들어, 5G 는 더 많은 용량을 제공할 수도 있으므로 한 지역에서 더 많은 수의 사용자를 서빙할 수도 있다. 또한 5G는 데이터 소비 및 데이터 레이트를 향상시킬 수도 있다.

발명의 내용

과제의 해결 수단

[0006] 다음은 이러한 양태들의 기본적인 이해를 제공하기 위하여, 하나 이상의 양태들의 간략화된 개요를 제시한다. 이 개요는 모든 고려되는 양태들의 광범위한 개관은 아니고, 모든 양태들의 핵심적인 또는 임계적인 엘리먼트들을 특정하지도 임의의 또는 모든 양태들의 범위를 기술하지도 않도록 의도된다. 그의 유일한 목적은 이후에 제시되는 보다 상세한 설명에 대한 도입부로서 간략화된 형태로 하나 이상의 양태들의 몇몇 개념들을 제시하는 것이다.

[0007] 본 개시의 일 양태에서, 제 1 방법, 제 1 컴퓨터 판독가능 매체, 및 제 1 장치가 제공된다. 제 1 장치는 적어도

2 개의 서브 슬롯들에서 제 1 타입의 데이터 또는 제어 정보를 제 2 타입의 데이터 또는 제어 정보로 펑처링할 수도 있다. 제 1 장치는 서브 프레임 내에 적어도 2 개의 서브 슬롯을 번들링할 수도 있고, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 확인응답 (ACK)/부정 확인응답 (NACK) 정보를 반송하는 부분을 포함할 수도 있다. 제 1 장치는 서브 프레임 내의 적어도 2 개의 서브 슬롯 동안 사용자 장비 (UE) 와 통신할 수도 있다.

[0008] 본 개시의 다른 양태에서는, 제 2 방법, 제 2 컴퓨터 판독가능 매체, 및 제 2 장치가 제공된다. 제 2 장치는 제 2 유형의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 수신할 수도 있다. 제 2 장치는 ACK/NACK 정보가 부정 확인응답을 나타내는 경우 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보에 대한 송신 전력을 감소시킬 수도 있다.

[0009] 본 개시의 다른 양태에서는, 제 3 방법, 제 3 컴퓨터 판독가능 매체, 및 제 3 장치가 제공된다. 제 3 장치는 서브 프레임 내에서 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있고, 제 2 타입의 데이터 또는 제어 정보는 제 1 타입의 데이터 또는 제어 정보 내로 펑 처링될 수도 있다. 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도 있다. 제 3 장치는 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보에 대한 ACK/NACK 정보를 결정할 수도 있다. 제 3 장치는 ACK/NACK 정보를 반송하기 위한 서브 프레임의 부분 동안 ACK/NACK 정보를 전송할 수도 있다.

[0010] 전술한 목적 및 관련 목적의 달성을 위해, 하나 이상의 양태들은, 이하에 완전히 설명되고 특히 청구항들에서 언급된 피처들을 포함한다. 다음의 설명 및 첨부 도면들은 하나 이상의 양태들의 특정한 예시적인 특징들을 상세히 설명한다. 그러나, 이들 피처들은, 다양한 양태들의 원리들이 채용될 수도 있는 다양한 방식들 중 단지 몇몇만을 나타내고, 이 설명은 모든 이러한 양태들 및 그들의 등가물들을 포함하도록 의도된다.

도면의 간단한 설명

[0011] 도 1 은 무선 통신 시스템 및 액세스 네트워크의 예를 도시하는 다이어그램이다.

도 2a, 도 2b, 도 2c 및 도 2d 는, 각각, DL 프레임 구조, DL 프레임 구조 내의 DL 채널들, UL 프레임 구조, 및 UL 프레임 구조 내의 UL 채널들의 LTE 예들을 도시하는 다이어그램들이다.

도 3 은 액세스 네트워크에서의 기지국 및 사용자 장비 (UE) 의 예를 도시하는 다이어그램이다.

도 4 는 무선 통신 시스템의 다이어그램이다.

도 5 는 서브 프레임 구조의 다이어그램이다.

도 6 은 서브 슬롯 구성의 다이어그램이다.

도 7 은 서브 슬롯 구성의 다이어그램이다.

도 8 은 서브 슬롯 구성의 다이어그램이다.

도 9 는 무선 통신의 방법의 플로우챠트이다.

도 10 는 무선 통신의 방법의 플로우챠트이다.

도 11 는 무선 통신의 방법의 플로우챠트이다.

도 12 는 예시적인 장치에서의 상이한 수단들/컴포넌트들 사이의 데이터 플로우를 도시하는 개념적 데이터 플로우 다이어그램이다.

도 13 는 프로세싱 시스템을 채용하는 장치에 대한 하드웨어 구현의 일 예를 도시한 다이어그램이다.

도 14 는 예시적인 장치에서의 상이한 수단들/컴포넌트들 사이의 데이터 플로우를 도시하는 개념적 데이터 플로우 다이어그램이다.

도 15 는 프로세싱 시스템을 채용하는 장치에 대한 하드웨어 구현의 일 예를 도시한 다이어그램이다.

도 16 는 예시적인 장치에서의 상이한 수단들/컴포넌트들 사이의 데이터 플로우를 도시하는 개념적 데이터 플로우 다이어그램이다.

도 17 는 프로세싱 시스템을 채용하는 장치에 대한 하드웨어 구현의 일 예를 도시한 다이어그램이다.

발명을 실시하기 위한 구체적인 내용

[0012] 첨부 도면들과 관련하여 하기에 기재된 상세한 설명은 다양한 구성들의 설명으로서 의도되며, 본 명세서에 설명된 개념들이 실시될 수도 있는 유일한 구성들만을 나타내도록 의도되지 않는다. 상세한 설명은 다양한 개념들의 철저한 이해를 제공할 목적으로 특정 상세들을 포함한다. 하지만, 이들 개념들은 이들 특정 상세들없이도 실시될 수도 있음이 당업자에게 명백할 것이다. 일부 사례에서, 잘 알려진 구조 및 컴포넌트들은 그러한 개념들을 모호하게 하는 것을 피하기 위해서 블록도 형태로 도시된다.

[0013] 통신 시스템들의 몇몇 양태들은 다양한 장치 및 방법들을 참조하여 지금부터 제시될 것이다. 이들 장치 및 방법들은 다음의 상세한 설명에 설명되며, 여러 블록들, 컴포넌트들, 회로들, 프로세스들, 알고리즘들 등 (일괄하여, "엘리먼트들" 로서 지칭됨) 에 의해 첨부 도면들에 예시될 것이다. 이들 엘리먼트들은 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들의 임의의 조합을 이용하여 구현될 수도 있다. 그러한 엘리먼트들이 하드웨어 또는 소프트웨어로 구현될지 여부는, 전체 시스템에 부과된 특정 애플리케이션 및 설계 제약에 달려 있다.

[0014] 예로써, 엘리먼트, 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합이, 하나 이상의 프로세서들을 포함하는 "프로세싱 시스템" 으로서 구현될 수도 있다. 프로세서들의 예는, 마이크로프로세서, 마이크로컨트롤러, GPU (Graphics Processing Unit), CPU (central processing unit), 애플리케이션 프로세서, DSP (digital signal processor), RISC (reduced instruction set computing) 프로세서, SoC (System on Chip), 베이스밴드 프로세서, 필드 프로그래머블 게이트 어레이 (FPGA), 프로그램 가능 로직 디바이스 (PLD), 상태 머신, 게이트 로직, 이산 하드웨어 회로 및 본 개시 전반에 걸쳐 기술된 다양한 기능성을 수행하도록 구성된 다른 적합한 하드웨어를 포함한다. 프로세싱 시스템에서 하나 이상의 프로세서들은 소프트웨어를 실행할 수도 있다. 소프트웨어는 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 기술 언어, 또는 다른 것으로 지칭되든지 간에, 명령들, 명령 세트, 코드, 코드 세그먼트, 프로그램 코드, 프로그램, 서브프로그램, 소프트웨어 컴포넌트, 애플리케이션, 소프트웨어 애플리케이션, 소프트웨어 패키지, 루틴, 서브루틴, 오브젝트, 실행물 (executable), 실행의 스레드, 프로시저, 함수 (function) 등을 의미하는 것으로 폭넓게 해석되야 한다.

[0015] 이에 따라, 하나 이상의 예시적인 실시형태들에서, 설명된 기능들은 하드웨어, 소프트웨어, 또는 이들의 임의의 조합으로 구현될 수도 있다. 소프트웨어로 구현되면, 그 기능들은 컴퓨터 판독가능 매체 상에 하나 이상의 명령 또는 코드로서 저장되거나 또는 인코딩될 수도 있다. 컴퓨터 판독가능 매체는 컴퓨터 저장 매체를 포함한다. 저장 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수도 있다. 비한정적 예로서, 이러한 컴퓨터 판독가능 매체는 RAM (random-access memory), ROM (read-only memory), EEPROM (electrically erasable programmable ROM), 광학 디스크 스토리지, 자기 디스크 스토리지, 다른 자기 스토리지 디바이스들, 전술한 유형의 컴퓨터 판독가능 매체의 조합, 또는 컴퓨터에 의해 액세스될 수 있는 명령 또는 데이터 구조 형태의 컴퓨터 실행가능 코드를 저장하는데 사용될 수 있는 임의의 다른 매체를 포함할 수 있다.

[0016] 도 1 은 무선 통신 시스템 및 액세스 네트워크 (100) 의 예를 도시하는 다이어그램이다. 무선 통신 시스템 (무선 광역 네트워크 (WWAN) 이라고도 함) 은 기지국 (102), UE (104), 및 진화된 패킷 코어 (EPC) (160) 를 포함한다. 기지국 (102) 은 매크로 셀 (고전력 셀룰러 기지국) 및/또는 소형 셀 (저전력 셀룰러 기지국) 을 포함할 수도 있다. 매크로 셀은 eNB 를 포함한다. 소형 셀은 펨토셀, 피코셀 및 마이크로셀을 포함한다.

[0017] 기지국들 (102) (진화된 범용 이동 통신 시스템 (UMTS) 지상 무선 액세스 네트워크 (E-UTRAN) 로 총칭됨) 은 백홀 링크들 (132) (예를 들어, S1 인터페이스) 을 통해 EPC (160) 와 인터페이스한다. 다른 기능들에 추가하여, 기지국들 (102) 은 하기 기능들 중 하나 이상을 수행할 수도 있다: 사용자 데이터의 전송, 무선 채널 암호화 및 해독, 무결성 보호, 헤더 압축, 이동성 제어 기능들 (예를 들어, 핸드오버, 이중 접속성), 셀간 간섭 조정, 접속 설정 및 해제, 로드 밸런싱 (load balancing), NAS (non-access stratum) 메시지들을 위한 분산, NAS 노드 선택, 동기화, 무선 액세스 네트워크 (RAN) 공유, 멀티미디어 브로드캐스트 멀티캐스트 서비스 (MBMS), 가입자 및 장비 추적, RAN 정보 관리 (RIM), 페이징, 포지셔닝 및 경고 메시지의 전달. 기지국들 (102) 은 백홀 링크들 (134) (예컨대, X2 인터페이스) 상에서 서로 직접적으로 또는 간접적으로 (예컨대, EPC (160) 를 통해) 통신할 수도 있다. 백홀 링크들 (134) 은 유선 또는 무선일 수도 있다.

[0018] 기지국들 (102) 은 UE들 (104) 과 무선으로 통신할 수도 있다. 기지국들 (102) 각각은 각각의 지리적 커버리지 영역 (110) 에 대한 통신 커버리지를 제공할 수도 있다. 오버랩되는 지리적 커버리지 영역들 (110) 이 있을 수도 있다. 예를 들어, 소형 셀 (102') 은 하나 이상의 매크로 기지국들 (102) 의 커버리지 영역 (110) 과 오버랩

되는 커버리지 영역 (110') 을 가질 수도 있다. 양자의 소형 셀 및 매크로 셀들을 포함하는 네트워크는 이종 네트워크로서 알려질 수도 있다. 이종 네트워크는 또한, 서비스를 폐쇄된 가입자 그룹 (closed subscriber group; CSG) 으로서 알려진 한정된 그룹에 제공할 수도 있는 홈 진화형 노드 B (Home Evolved Node B (eNB); HeNB) 들을 포함할 수도 있다. 기지국들 (102) 과 UE 들 (104) 사이의 통신 링크들 (120) 은 UE (104) 로부터 기지국 (102) 으로의 업링크 (uplink; UL) (또한, 역방향 링크 (reverse link) 로서 지칭됨) 송신들 및/또는 기지국 (102) 으로부터 UE (104) 로의 다운링크 (downlink; DL) (또한, 순방향 링크 (forward link) 로서 지칭됨) 송신들을 포함할 수도 있다. 통신 링크들 (120) 은 공간 다중화, 빔포밍 및/또는 송신 다이버시티를 포함하는 MIMO 안테나 기술을 사용할 수도 있다. 통신 링크는 하나 이상의 캐리어들을 통할 수도 있다. 기지국들 (102) / UE들 (104) 은, 각각의 방향으로의 송신에 사용되는 총 Yx MHz (x 컴포넌트 캐리어들) 까지의 캐리어 집성에 있어서 할당된 캐리어 당 Y MHz (예컨대, 5, 10, 15, 20 MHz) 까지의 대역폭의 스펙트럼을 사용할 수도 있다. 캐리어들은 서로 인접할 수도 있거나 인접하지 않을 수도 있다. 캐리어들의 할당은 DL 및 UL 에 관하여 비대칭적일 수도 있다 (예를 들어, 더 많거나 더 적은 캐리어들이 UL 보다 DL 에 대해 할당될 수도 있음). 컴포넌트 캐리어들은 프라이머리 컴포넌트 캐리어 및 하나 이상의 세컨더리 컴포넌트 캐리어들을 포함할 수도 있다. 프라이머리 컴포넌트 캐리어는 프라이머리 셀 (P셀) 로서 지칭될 수도 있고, 세컨더리 컴포넌트 캐리어는 세컨더리 셀 (S셀) 로서 지칭될 수도 있다.

[0019] 무선 통신 시스템은 5GHz 비허가 주파수 스펙트럼에서의 통신 링크 (154) 를 통해 Wi-Fi 국 (STA) (152) 과 통신하는 Wi-Fi 액세스 포인트 (AP) (150) 를 더 포함할 수도 있다. 비허가 주파수 스펙트럼에서 통신할 때, STA (152) / AP (150) 는 채널이 이용 가능한지 여부를 결정하기 위해 통신하기 전에 CCA (clear channel assessment) 를 수행할 수도 있다.

[0020] 소형 셀 (102') 은 허가 및/또는 비허가 주파수 스펙트럼에서 동작할 수도 있다. 비허가 주파수 스펙트럼에서 동작할 때, 소형 셀 (102') 은 LTE를 채용할 수도 있고 Wi-Fi AP (150) 에 의해 사용되는 것과 동일한 5 GHz 비허가 주파수 스펙트럼을 사용할 수도 있다. 비허가 주파수 스펙트럼에서 LTE 를 채용하는 소형 셀 (102') 은 액세스 네트워크에 대한 커버리지를 부스트 (boost) 하거나 및/또는 이의 용량을 증가시킬 수도 있다. 비허가 스펙트럼에서의 LTE 는 LTE-비허가 (LTE-U), 허가 지원 액세스 (LAA) 또는 MuLTEfire 로 지칭될 수도 있다.

[0021] 무선 통신 시스템 및 액세스 네트워크 (100)는 밀리미터 파 (mmW) 기지국일 수도 있는 기지국 (180) 을 포함할 수도 있다. 일 양태에서, mmW 기지국 (180) 은 셀룰러 기지국, eNB 등과 같은 다른 기지국과 통합될 수도 있다. mmW 기지국 (180) 은 UE (182) 와 통신하는 mmW 주파수에서 및/또는 근 mmW 주파수에서 동작할 수도 있다. 극고주파 (extremely high frequency; EHF) 는 전자기 스펙트럼에서의 RF 의 일부이다. EHF 는 30 GHz 내지 300 GHz 의 범위 및 1 밀리미터 내지 10 밀리미터 사이의 파장을 가진다. 대역에서의 라디오 파들은 밀리미터 파로서 지칭될 수도 있다. 근접 mmW 는 100 밀리미터의 파장을 갖는 3 GHz 의 주파수로 아래로 확장될 수도 있다. 초고 주파수 (super high frequency; SHF) 대역은 3 GHz 내지 30 GHz 사이로 확장되고, 또한, 센티미터 파 (centimeter wave) 로서 지칭된다. mmW / 근접 mmW 라디오 주파수 대역을 이용하는 통신들은 극단적으로 높은 경로 손실 및 짧은 범위를 가진다. mmW 기지국 (180) 은 매우 높은 경로 손실 및 단 범위를 보상하기 위해 UE (182) 와의 빔포밍 (184) 을 이용할 수도 있다.

[0022] EPC (160) 는 이동성 관리 엔티티 (Mobility Management Entity; MME) (162), 다른 MME들 (164), 서빙 게이트웨이 (166), 멀티미디어 브로드캐스트 멀티캐스트 서비스 (Multimedia Broadcast Multicast Service; MBMS) 게이트웨이 (168), 브로드캐스트 멀티캐스트 서비스 센터 (Broadcast Multicast Service Center; BM-SC) (170), 및 패킷 데이터 네트워크 (Packet Data Network; PDN) 게이트웨이 (172) 를 포함할 수도 있다. MME (162) 는 홈 가입자 서버 (Home Subscriber Server; HSS) (174) 와 통신할 수도 있다. MME (162) 는 UE 들 (104) 과 EPC (160) 사이의 시그널링을 프로세싱하는 제어 노드이다. 일반적으로, MME (162) 는 베어러 (bearer) 및 접속 관리를 제공한다. 모든 사용자 인터넷 프로토콜 (IP) 패킷들은 서빙 게이트웨이 (166) 를 통해 전송되고, 서빙 게이트웨이 (166) 그 자체는 PDN 게이트웨이 (172) 에 접속된다. PDN 게이트웨이 (172) 는 UE IP 어드레스 할당 그리고 다른 기능들을 제공한다. PDN 게이트웨이 (172) 및 BM-SC (170) 는 IP 서비스 (176) 에 접속된다. IP 서비스 (176) 는, 인터넷, 인트라넷, IP 멀티미디어 서브시스템 (IMS), PS 스트리밍 서비스 (PSS), 및/또는 다른 IP 서비스들을 포함할 수도 있다. BM-SC (170) 는 MBMS 사용자 서비스 프로비저닝 및 전달을 위한 기능들을 제공할 수도 있다. BM-SC (170) 는 콘텐츠 제공자 MBMS 송신을 위한 엔트리 포인트의 역할을 할 수도 있고, PLMN (public land mobile network) 내에서의 MBMS 베어러 서비스들을 인가 및 개시하는데 이용될 수도 있고, MBMS 송신들을 스케줄링하는데 이용될 수도 있다. MBMS 게이트웨이 (168) 는 MBMS 트래픽을, 특정한 서비스를 브로드캐스팅하는 멀티캐스트 브로드캐스트 단일 주파수 네트워크 (Multicast Broadcast Single Frequency

Network; MBSFN) 에어리어에 속하는 기지국들 (102) 로 분배하기 위하여 이용될 수도 있고, 세션 관리 (시작/정지) 및 eMBMS 관련된 과금 정보를 수집하는 것을 담당할 수도 있다.

[0023] 기지국은 또한, Node B, 진화 Node B (eNB), 액세스 포인트, 기지 트랜시버 국, 무선 기지국, 무선 트랜시버, 트랜시버 기능, BSS (basic service set), ESS (extended service set) 또는 기타 적합한 기술용어로 지칭될 수도 있다. 기지국 (102) 은 UE (104) 를 위해 EPC (160) 에 대한 액세스 포인트를 제공한다. UE (104) 의 예들은 셀룰러 폰, 스마트 폰, SIP (session initiation protocol) 폰, 랩톱, PDA (personal digital assistant), 위성 라디오, 위성 위치확인 시스템, 멀티미디어 디바이스, 비디오 디바이스, 디지털 오디오 플레이어 (예를 들어, MP3 플레이어), 카메라, 게임 콘솔, 태블릿, 스마트 디바이스, 웨어러블 디바이스, 또는 임의의 다른 유사한 기능 디바이스를 포함한다. UE (104) 는 또한, 국, 이동국, 가입자국, 이동 유닛, 가입자 유닛, 무선 유닛, 원격 유닛, 이동 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 이동 가입자 국, 액세스 단말, 이동 단말, 무선 단말, 원격 단말, 핸드셋, 사용자 에이전트, 이동 클라이언트, 클라이언트, 또는 기타 적합한 기술용어로서 지칭될 수도 있다.

[0024] 도 1 을 다시 참조하면, 소정의 양태들에서, 제 1 기지국 (102) 은 제 2 기지국 (180) 에 이웃해 있을 수도 있다. 결과적으로, 제 2 기지국 (180) 은 UE (104) 와 제 1 기지국 (102) 간의 통신에 간섭을 야기할 수도 있다. 예를 들어, 제 2 기지국 (180) 은 제 1 기지국 (102) 으로부터의 다운 링크 송신에 응답하여 UE (104) 에 의해 제 1 기지국 (102) 에 통신된 확인 응답 (ACK)/부정 확인 응답 (NACK) 정보에 대한 간섭을 야기할 수도 있다. 따라서, 제 1 기지국 (102) 과 UE (104) 간의 통신은 간섭을 완화시키는 하나 이상의 동작들로부터 이익을 얻을 수도 있다.

[0025] 다양한 양태들에서, 제 1 기지국 (102) 은 복수의 서브 슬롯들을 포함하는 서브 슬롯 구성을 갖는 서브 프레임을 구성할 수도 있고, 각각의 서브 슬롯은 각각의 서브 프레임에 포함된 심볼들의 수보다 적은 심볼들의 수 (예를 들어, 지속 기간) 를 가질 수도 있다. 각각의 서브 프레임은 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도 있다. 양태들에서, 제 1 기지국 (102) 는 서브 프레임에 포함된 적어도 2 개의 서브 슬롯들에서 제 1 타입의 데이터 또는 제어 정보를 제 2 타입의 데이터 또는 제어 정보로 펑처링할 수도 있다. 예를 들어, 제 1 기지국 (102) 은 URLLC (Ultra-Reliable Low Latency Communication) 에 연관된 데이터 또는 제어 정보로 향상된 모바일 브로드밴드 (eMBB) 와 연관된 데이터 또는 제어 정보를, 서브 프레임에 포함 된 적어도 2 개의 서브 슬롯에서, 펑처링할 수도 있다. 양태들에서, 제 1 기지국 (102) 은 서브 프레임 내에 적어도 2 개의 서브 슬롯들을 번들링할 수도 있고, 서브 프레임의 ACK/NACK 부분은 번들링된 적어도 2 개의 서브 슬롯들 (198) 에서 반송되는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는데 사용될 수도 있다. 일 양태에서, 제 1 기지국 (102) 은 번들링된 적어도 2 개의 서브 슬롯들 (198) 동안 제 2 타입의 데이터 또는 제어 정보를 UE (104) 와 통신할 수도 있다.

[0026] 양태들에서, UE (104) 는 번들링된 서브 슬롯들 (198) 동안 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다. UE (104) 는 번들링된 적어도 2 개의 서브 슬롯들 (198) 에서 반송되는 제 2 타입의 데이터 또는 제어 정보에 대한 ACK/NACK 정보를 결정할 수도 있다. 예를 들어, UE (104) 는 UE (104) 가 번들링된 서브 슬롯들 (198) 에서 반송된 제 2 타입의 데이터 또는 제어 정보를 성공적으로 디코딩할 수 있을 때 ACK 를 결정할 수도 있다. 그러나, UE (104) 는 UE (104) 가 번들링된 서브 슬롯들 (198) 에서 반송되는 제 2 타입의 데이터 또는 제어 정보를 성공적으로 디코딩할 수 없을 때 NACK 를 결정할 수도 있다. UE (104) 는 그 후 ACK/NACK 정보를 반송하기 위한 서브 프레임의 부분 동안 ACK/NACK 정보를 전송할 수도 있다. 일 양태에서, UE (104) 는 일부 양태들에서는 eMBB UCB 채널로서 또한 알려질 수도 있는 업링크 공통 버스트 (UCB) 채널을 통해 ACK/NACK 정보를 전송할 수도 있다.

[0027] 제 1 기지국 (102) 이 번들링된 적어도 2 개의 서브 슬롯들 (198) 에서 반송되는 제 2 타입의 데이터 또는 제어 정보와 연관된 NACK를 수신할 때, 제 1 기지국 (102) 은 제 2 타입의 데이터 또는 제어 정보가 UE (104) 로 재송신되어야 한다고 결정할 수도 있으며, 예를 들어, 이는 UE (104) 가 번들링된 서브 슬롯들 (198) 에서 반송되는 제 2 타입의 데이터 또는 제어 정보를 디코딩할 수 없었기 때문이다. 따라서, 제 1 기지국 (102) 은 제 2 타입의 데이터 또는 제어 정보를 재스케줄링하고, 그 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 UE (104) 로 전송할 수도 있다.

[0028] UE (104) 에 의해 전송된 ACK/NACK 정보가 제 1 기지국 (102) 을 위한 것일 수도 있지만, 제 2 기지국 (180) 은 또한 예를 들어 제 1 기지국 (102) 및/또는 UE (104) 에 대한 제 2 기지국 (180) 의 근접성으로 인해 UE (104) 로부터 ACK/NACK 정보를 수신할 수도 있다. ACK/NACK 정보의 수신에 기초하여, 제 2 기지국 (180) 은 후

속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보 (예를 들어, eMBB 데이터 또는 제어 정보) 에 대한 송신 전력을 감소시키도록 구성될 수도 있다. 예를 들어, ACK/NACK 정보는 부정 확인 응답을 나타낼 수도 있고, 따라서, 제 2 기지국 (180) 은, 예를 들어, 제 2 타입의 데이터 또는 제어 정보가 제 1 기지국 (102) 에 의해 UE (104) 로 재송신될 때 그렇지 않은 경우 제 2 기지국 (180) 이 도입할 수도 있는 간섭을 완화시키기 위해, (예를 들어, 제 1 기지국 (102) 이 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 송신할 때) 후속 서브 프레임 동안 송신 전력을 감소시킬 수도 있다. 일 양태에서, 제 2 기지국 (180) 은 제 1 타입의 데이터 또는 제어 정보의 송신을 양보함으로써 송신 전력을 감소시킬 수도 있다 (예를 들어, 제 2 기지국 (180) 은 제 1 기지국 (180) 이 제 2 타입의 데이터 또는 제어 정보를 재송신할 때까지 제 1 타입의 데이터 또는 제어 정보의 송신을 지연시킬 수도 있다).

[0029] 제 2 기지국 (180) 이 UE (104) 로부터 ACK/NACK 정보를 검출하기 위해, 제 1 기지국 (102) 은 ACK/NACK 구성과 연관된 정보를 제 2 기지국 (102) 에 전송할 수도 있다. 제 1 기지국 (102) 은 (예를 들어, X2 인터페이스를 통해) 백홀 링크 (134) 를 사용하여 구성을 나타내는 정보를 전송할 수도 있다.

[0030] 이에 따라, 제 1 기지국 (102) 은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 제 2 기지국 (180) 에 전송할 수도 있다. 구성을 나타내는 정보는 예를 들어 ACK/NACK 정보가 반송될 수도 있는 하나 이상의 리소스들의 표시를 포함할 수도 있다. 예를 들어, 제 1 기지국 (102) 은 ACK/NACK 정보가 반송될 수도 있는 하나 이상의 심볼들 (예를 들어, 서브 프레임의 마지막 심볼) 을 나타내는 정보를 제 2 기지국 (180) 에 표시할 수도 있다. 일 양태에서, 제 1 기지국 (102) 은 UCB 채널과 같이 ACK/NACK 정보가 반송되어야 하는 채널을 제 2 기지국 (180) 에 표시할 수도 있다.

[0031] 도 2a 는 LTE 에서 DL 프레임 구조의 일례를 나타내는 다이어그램 (200) 이다. 도 2b 는 LTE 에서 DL 프레임 구조 내의 채널들의 일례를 나타내는 다이어그램 (230) 이다. 도 2c 는 LTE 에서 UL 프레임 구조의 일례를 나타내는 다이어그램 (250) 이다. 도 2d 는 LTE 에서 UL 프레임 구조 내의 채널들의 일례를 나타내는 다이어그램 (280) 이다. 다른 무선 통신 기술들은 상이한 프레임 구조 및/또는 상이한 채널들을 가질 수도 있다. LTE 에서, 프레임 (10 ms) 은 10개의 동일한 크기의 서브프레임들로 분할될 수도 있다. 각각의 서브프레임은 2개의 연속 시간 슬롯들을 포함할 수도 있다. 리소스 그리드는 2 개의 시간 슬롯을 나타내기 위해 사용될 수도 있으며, 각 시간 슬롯은 하나 이상의 시간 동시 리소스 블록들 (RB들) (물리적 RB들 (PRB들) 이라고도 지칭됨) 을 포함한다. 리소스 그리드는 다수의 리소스 엘리먼트 (RE) 들로 분할된다. LTE 에서, 표준 순환 전치를 위해, RB 는, 총 84개 RE들에 대해, 주파수 도메인에서 12개의 연속되는 서브캐리어들 그리고 시간 도메인에서 7개의 연속되는 심볼들 (DL 에 대해서는, OFDM 심볼들; UL 에 대해서는, SC-FDMA 심볼들) 을 포함한다. 확장 순환 전치를 위해, RB 는, 총 72개 RE들에 대해, 주파수 도메인에서 12개의 연속되는 서브캐리어들 그리고 시간 도메인에서 6개의 연속되는 심볼들을 포함한다. 각각의 RE 에 의해 반송되는 비트들의 수는 변조 스킴에 의존한다.

[0032] 도 2a 에 도시된 바와 같이, RE 들의 일부는 UE 에서의 채널 추정을 위한 DL 참조 (파일럿) 신호들 (DL-RS) 을 반송한다. 그 DL-RS는 CRS (Cell-Specific Reference Signal) (때때로 공통 RS 라고도 함), UE-RS (UE-specific Reference Signal) 및 CSI-RS (Channel State Information Reference Signal) 를 포함할 수도 있다. 도 2a 는 안테나 포트들 0, 1, 2 및 3 (각각 R_0, R_1, R_2 및 R_3 로 표시됨) 에 대한 CRS, 안테나 포트 5 (R_5 로 표시됨) 에 대한 UE-RS 및 안테나 포트 15 (R 로 표시됨) 에 대한 CSI-RS 를 예시한다. 도 2b 는 프레임의 DL 서브프레임 내의 다양한 채널들의 일 예를 예시한다. 물리 제어 포맷 표시자 채널 (PCFICH) 은 슬롯 0 의 심볼 0 내에 있고, 물리 다운링크 제어 채널 (PDCCH) 가 1, 2, 또는 3개 심볼들을 점유하는지 여부 (도 2b 는 3개 심볼들을 점유하는 PDCCH 를 예시함) 를 표시하는 제어 포맷 표시자 (CFI) 를 반송한다. PDCCH 는 하나 이상의 제어 채널 엘리먼트들 (CCE들) 내에서 다운링크 제어 정보 (DCI) 를 반송하며, 각각의 CCE 는 9개의 RE 그룹들 (REG들) 을 포함하고 각각의 REG 는 OFDM 심볼에서 4개의 연속적인 RE들을 포함한다. UE 는, DCI 를 또한 반송하는 UE 특정 강화된 PDCCH (ePDCCH) 로 구성될 수도 있다. ePDCCH는 2, 4 또는 8 개의 RB 쌍들을 가질 수도 있다 (도 2b 는 2 개의 RB 쌍들을 도시하고, 각각의 서브셋은 하나의 RB 쌍을 포함한다). 물리 하이브리드 자동 반복 요청 (ARQ) (HARQ) 표시자 채널 (PHICH) 은 또한, 슬롯 0 의 심볼 0 내에 있고, 물리 업링크 공유 채널 (PUSCH) 에 기초하여 HARQ 확인응답 (ACK)/부정 ACK (NACK) 피드백을 표시하는 HARQ 표시자 (HI) 를 반송한다. 일차 동기화 채널 (PSCH) 은 프레임의 서브프레임들 0 및 5 내의 슬롯 0 의 심볼 6 내에 있고, 서브프레임 타이밍과 물리 계층 아이덴티티를 결정하기 위해 UE 에 의해 사용되는 일차 동기화 신호 (PSS) 를 반송한다. 이차 동기화 채널 (SSCH) 은 프레임의 서브프레임들 0 및 5 내의 슬롯 0의 심볼 5 내에 있고, 물리적 계층 셀 아이덴티티 그룹 번호를 결정하기 위해 UE에 의해 사용되는 이차 동기화 신호 (SSS) 를 반송한다. 물리적 계층 아이덴티티 및 물리적 계층 셀 아이덴티티 그룹 번호에 기초하여, UE 는 물리적 셀 식별자 (PCI) 를 결정할 수 있다.

PCI 에 기초하여, UE 는 전술한 DL-RS 의 위치들을 결정할 수 있다. 물리적 브로드캐스트 채널 (PBCH) 은 프레임의 서브프레임 0의 슬롯 1의 심볼들 0, 1, 2, 3 내에 있으며, 마스터 정보 블록 (MIB) 을 반송한다. MIB 는 DL 시스템 대역폭, PHICH 구성 및 시스템 프레임 번호 (SFN) 에 다수의 RB들을 제공한다. 물리적 다운링크 공유 채널 (PDSCH) 은 사용자 데이터, 시스템 정보 블록 (SIB) 과 같은 PBCH 를 통해 송신되지 않은 브로드캐스트 시스템 정보, 및 페이징 메시지들을 반송한다.

[0033] 도 2c 에 도시된 바와 같이, RE 들의 일부는 eNB 에서의 채널 추정을 위한 복조 참조 신호들 (DM-RS) 을 반송한다. UE 는 서브프레임의 마지막 심볼에서 사운딩 참조 신호들 (SRS) 을 추가적으로 송신할 수도 있다. SRS 는 콤 (comb) 구조를 가질 수도 있고, UE 는 콤들 중 하나의 콤 상에서 SRS 를 송신할 수도 있다. SRS 는 채널 품질 추정이 UE 상의 주파수-의존적 스케줄링을 가능하게 하기 위해 eNB 에 의해 사용될 수도 있다. 도 2d 는 프레임의 UL 서브프레임 내의 다양한 채널들의 일 예를 예시한다. 물리 랜덤 액세스 채널 (PRACH) 은 PRACH 구성에 기초하여 프레임 내의 하나 이상의 서브프레임들 내에 있을 수도 있다. PRACH 는 서브프레임 내에 6개의 연속적인 RB 쌍들을 포함할 수도 있다. PRACH 는 UE 로 하여금 초기 시스템 액세스를 수행하게 하고 UL 동기화를 달성하게 한다. 물리 업링크 제어 채널 (PUCCH) 은 UL 시스템 대역폭의 에지들 상에 위치될 수도 있다. PUCCH 는 스케줄링 요청들, 채널 품질 표시자 (CQI), 프리코딩 매트릭스 표시자 (PMI), 랭크 표시자 (RI), 및 HARQ ACK/NACK 피드백과 같은 업링크 제어 정보 (UCI) 를 반송한다. PUSCH 는 데이터를 반송하고, 추가적으로, 버퍼 스테이터스 리포트 (BSR), 전력 헤드룸 리포트 (PHR), 및/또는 UCI 를 반송하는데 사용될 수도 있다.

[0034] 도 3 은 액세스 네트워크에서 UE (350) 와 통신하는 기지국 (310) 의 블록 다이어그램이다. 일 양태에서, 기지국 (310) 은 eNB 와 같은 매크로 셀을 제공하는 기지국일 수도 있다. 다른 양태에서, 기지국 (310) 은 mmW 기지국일 수도 있다. 또 다른 양태에서, 기지국 (310) 은 매크로 셀을 제공하는 기지국과 같은 다른 기지국과 통합되는 mmW 기지국을 포함할 수도 있다. DL 에서, EPC (160) 로부터의 IP 패킷은 제어기/프로세서 (375) 에 제공될 수도 있다. 제어기/프로세서 (375) 는 계층 3 및 계층 2 기능성을 구현한다. 계층 3은 무선 리소스 제어 (RRC) 계층을 포함하고 계층 2는 패킷 데이터 컨버전스 프로토콜 (PDCP) 계층, 무선 링크 제어 (RLC) 계층 및 매체 액세스 제어 (MAC) 계층을 포함한다. 제어기/프로세서 (375) 는 시스템 정보 (예를 들어, MIB, SIB) 의 브로드캐스팅, RRC 접속 제어 (예를 들어, RRC 접속 페이징, RRC 접속 확립, RRC 접속 수정 및 RRC 접속 해제), 무선 액세스 기술 (RAT) 간 이동성, 및 UE 측정 보고를 위한 측정 구성과 연관된 RRC 계층 기능성; 헤더 압축 / 압축 해제, 보안 (암호화, 해독, 무결성 보호, 무결성 검증) 및 핸드오버 지원 기능과 연관된 PDCP 계층 기능성; 상위 계층 패킷 데이터 유닛 (PDU) 의 전송, ARQ를 통한 오류 정정, 연결 (concatenation), 세그먼트화, 및 RLC 서비스 데이터 유닛 (SDU) 의 재조립, RLC 데이터 PDU 의 재세그먼트화, 및 RLC 데이터 PDU 의 재정렬 (reordering) 과 연관된 RLC 계층 기능성; 및 논리 채널과 전송 채널 간의 매핑, MAC SDU를 전송 블록 (TB) 상으로 다중화하는 것, TB로부터 MAC SDU를 역다중화하는 것, 정보 보고 스케줄링, HARQ를 통한 오류 정정, 우선순위 핸들링 및 논리 채널 우선순위화 (channel prioritization) 와 연관된 MAC 계층 기능성을 제공한다.

[0035] 송신 (TX) 프로세서 (316) 및 수신 (RX) 프로세서 (370) 는 다양한 신호 프로세싱 기능들과 연관된 계층 1 기능성을 구현한다. 물리적 (PHY) 계층을 포함하는 계층 1은 전송 채널상의 오류 검출, 전송 채널의 순방향 오류 정정 (FEC) 코딩/디코딩, 인터리빙, 레이트 매칭, 물리적 채널상으로의 매핑, 물리적 채널들의 변조/복조, 및 MIMO 안테나 프로세싱을 포함할 수도 있다. TX 프로세서 (316) 는 다양한 변조 스킴들 (예를 들어, BPSK (binary phase-shift keying), QPSK (quadrature phase-shift keying), M-PSK (M-phase-shift keying), M-QAM (M-quadrature amplitude modulation)) 에 기초하여 신호 성상도 (signal constellation) 로의 맵핑을 핸들링한다. 다음으로, 코딩 및 변조된 심볼들은 병렬 스트림들로 스플리팅될 수도 있다. 다음으로, 각각의 스트림은 OFDM 서브캐리어로 매핑되고, 시간 및/또는 주파수 도메인에서 기준 신호 (예를 들어, 파일럿) 으로 다중화되고, 다음으로 역 고속 푸리어 변환 (IFFT) 을 이용하여 함께 조합되어 시간 도메인 OFDM 심볼 스트림을 반송하는 물리적 채널을 생성할 수도 있다. OFDM 스트림은 공간적으로 프리코딩되어 다수의 공간적 스트림들을 생성한다. 채널 추정기 (374) 로부터의 채널 추정치들은, 공간적 프로세싱을 위해서 뿐만 아니라 코딩 및 변조 스킴을 결정하는데 사용될 수도 있다. 채널 추정치는 UE (350) 에 의해 송신된 기준 신호 및/또는 채널 상태 피드백으로부터 도출될 수도 있다. 다음으로, 각각의 공간 스트림은 별개의 송신기 (318TX) 를 통해 상이한 안테나 (320) 에 제공될 수도 있다. 각각의 송신기 (318TX) 는 송신을 위해 각각의 공간 스트림으로 RF 캐리어를 변조할 수도 있다.

[0036] UE (350) 에서, 각각의 수신기 (354RX) 는 그 각각의 안테나 (352) 를 통해 신호를 수신한다. 각각의 수신기 (354RX) 는 RF 캐리어 상에 변조된 정보를 복원하고 그 정보를 수신 (RX) 프로세서 (356) 에 제공한다. TX 프로

세서 (368) 및 RX 프로세서 (356) 는 다양한 신호 프로세싱 기능들과 연관된 계층 1 기능성을 구현한다. RX 프로세서 (356) 는 UE (350) 에 대해 예정된 임의의 공간 스트림들을 복원하기 위해 정보에 대한 공간 프로세싱을 수행할 수도 있다. 다수의 공간 스트림들이 UE (350) 에 대해 예정되면, 그것들은 단일 OFDM 심볼 스트림으로 RX 프로세서 (356) 에 의해 조합될 수도 있다. 다음으로, RX 프로세서 (356) 는 고속 푸리어 변환 (FFT) 을 이용하여 시간 도메인으로부터 주파수 도메인으로 OFDM 심볼 스트림을 변환한다. 주파수 도메인 신호는 OFDM 신호의 각각의 서브캐리어에 대해 별개의 OFDM 심볼 스트림을 포함한다. 각각의 서브캐리어 상의 심볼들, 및 참조 신호는, 기지국 (310) 에 의해 송신되는 가장 가능성 있는 신호 콘스텔레이션 지점들을 결정함으로써 복원되고 복조된다. 이들 연판정 (soft decision) 들은 채널 추정기 (358) 에 의해 계산된 채널 추정치들에 기초할 수도 있다. 연판정들은 그 후, 물리 채널을 통해 기지국 (310) 에 의해 원래 송신되었던 데이터 및 제어 신호들을 복원하도록 디코딩 및 디인터리빙된다. 그 후, 데이터 및 제어 신호들은, 계층 3 및 계층 2 기능성을 구현하는 제어기/프로세서 (359) 에 제공된다.

[0037] 제어기/프로세서 (359) 는, 프로그램 코드 및 데이터를 저장하는 메모리 (360) 와 연관될 수 있다. 메모리 (360) 는 컴퓨터 판독가능 매체로 지칭될 수도 있다. UL 에서, 제어기/프로세서 (359) 는 전송 채널과 논리 채널 사이의 역다중화, 패킷 재조립, 해독, 헤더 압축해제, 및 제어 신호 프로세싱을 제공하여, EPC (160) 로부터 IP 패킷들을 복원 (recover) 한다. 제어기/프로세서 (359) 는 또한, HARQ 동작들을 지원하기 위하여 ACK 및/또는 NACK 프로토콜을 이용하여 오류 검출을 담당한다.

[0038] 기지국 (310) 에 의한 DL 송신과 관련하여 설명된 기능성과 유사하게, 제어기/프로세서 (359) 는 시스템 정보 (예를 들어, MIB, SIB들) 포착, RRC 접속들, 및 측정 리포팅과 연관된 RRC 계층 기능성; 헤더 압축/압축해제, 및 보안성 (암호화, 암호해독, 무결성 보호, 무결성 검증) 과 연관된 PDCP 계층 기능성; 상위 계층 PDU들 의 전송, ARQ 를 통한 에러 정정, RLC SDU들의 연접, 세그먼트화, 및 재-어셈블리, RLC 데이터 PDU들의 재-세그먼트화, 및 RLC 데이터 PDU들의 재순서화와 연관된 RLC 계층 기능성; 및 논리 채널들과 전송 채널들 간의 매핑, TB들 상으로의 MAC SDU들의 멀티플렉싱, TB들로부터의 MAC SDU들의 디멀티플렉싱, 스케줄링 정보 리포팅, HARQ 를 통한 에러 정정, 우선순위 핸들링, 및 논리 채널 우선순위화와 연관된 MAC 계층 기능성을 제공한다.

[0039] 참조 신호로부터 채널 추정기 (358) 에 의해 유도되거나 또는 기지국 (310) 에 의해 피드백 송신된 채널 추정치들은, 적합한 코딩 및 변조 방식들을 선택하고, 공간 프로세싱을 용이하게 하기 위해서 TX 프로세서 (368) 에 의해 사용될 수도 있다. TX 프로세서 (368) 에 의해 생성된 공간 스트림들은 별도의 송신기들 (354TX) 을 통해 상이한 안테나 (352) 에 제공될 수도 있다. 각각의 송신기 (354TX) 는 송신을 위해 개별 공간 스트림으로 RF 캐리어를 변조할 수도 있다.

[0040] UL 송신은 UE (350) 에서의 수신기 기능과 관련하여 설명된 것과 유사한 방식으로 기지국 (310) 에서 프로세싱된다. 각각의 수신기 (318RX) 는 그 개개의 안테나 (320) 를 통해 신호를 수신한다. 각각의 수신기 (318RX) 는 RF 캐리어 상으로 변조된 정보를 복원하고, 정보를 RX 프로세서 (370) 에 제공한다.

[0041] 제어기/프로세서 (375) 는 프로그램 코드들 및 데이터를 저장하는 메모리 (376) 와 연관될 수 있다. 메모리 (376) 는 컴퓨터-판독가능 매체로서 지칭될 수도 있다. UL 에서, 제어기/프로세서 (375) 는 전송 채널과 논리 채널 사이의 역다중화, 패킷 재조립, 해독, 헤더 압축해제, 제어 신호 프로세싱을 제공하여, UE (350) 로부터 IP 패킷들을 복원한다. 제어기/프로세서 (375) 로부터의 IP 패킷들이 EPC (160) 에 제공될 수도 있다. 제어기/프로세서 (375) 는 또한, HARQ 동작들을 지원하기 위해 ACK 및/또는 NACK 프로토콜을 이용한 에러 검출을 담당한다.

[0042] 도 4 는 무선 통신 시스템 (400) 의 다이어그램이다. 무선 통신 시스템 (400) 은 각각 각각의 셀 (410, 412) 을 제공하도록 구성된 복수의 기지국 (402, 404) 을 포함할 수도 있다. 기지국들 (402, 404) 각각은 각각의 셀들 (410, 412) 상에서 동작하는 하나 이상의 UE 들 (406a, 406b, 406c, 406d, 408) 과 통신하도록 구성될 수도 있다.

[0043] 일 양태에서, 제 1 기지국 (402) 은 적어도 2 개의 타입들의 트래픽을 통신하도록 구성될 수도 있다: eMBB 트래픽일 수도 있는 제 1 타입의 트래픽 및 URLLC 트래픽일 수도 있는 제 2 타입의 트래픽. 도시된 양태에서, 제 1 기지국 (402) 은 URLLC 에 따라 제 1 UE (408) 와 통신할 수도 있고, 추가적으로 eMBB에 따라 제 2 UE (406a) 와 통신할 수도 있다. 제 2 기지국 (404) 은 적어도 eMBB 에 따라 제 3 및 제 4 UE 들 (406c, 406d) 과 통신하도록 구성될 수도 있다. 하나 이상의 3GPP 기술 사양에 따르면 URLLC 및 eMBB 는 양자 모두는 5G 기술로 간주될 수도 있다; 즉, 5G RAT 은 URLLC 기술과 eMBB 기술을 포함할 수도 있다.

[0044] 하나의 양태에서, 제 1 타입의 트래픽 (예를 들어, eMBB) 및 제 2 타입의 트래픽 (예를 들어, URLLC) 양자 모두에 대해 사용되는 서브 프레임 구조는 동기화될 수도 있다. 예를 들어, 제 1 타입의 트래픽 (예를 들어, eMBB) 및 제 2 타입의 트래픽 (예를 들어, URLLC) 에 대한 서브 프레임 경계들이 동기화될 수도 있으며, 제 1 타입의 트래픽 및 제 2 타입의 트래픽은 동일한 수비학을 가질 수도 있다 (예를 들어, 14 일 수도 있는 참조 수비학). 또한, 제 1 타입의 트래픽 및 제 2 타입의 트래픽 양자 모두에 대한 서브 프레임 구조는 데이터 또는 제어 정보 (예를 들어, 12 개의 심볼들) 에 대한 제 1 부분, 갭 (예를 들어, 1-심볼 갭) 인 제 2 부분, 및 서브 프레임 구조의 종단에서 ACK/NACK 정보를 반송하기 위한 제 3 부분 (예를 들어, UCB 채널을 반송하기 위한 1-심볼 부분) 을 포함하여, 동일할 수도 있다. 제 2 부분은 동기화된 서브 프레임 구조에서 제 1 부분과 제 3 부분 사이에서 발생할 수도 있다.

[0045] 일 양태에서, 기지국들 (402, 404) 은 적어도 순환 전치 (CP) 오버 헤드 내에서 뉴 라디오 (NR) 프레임 구조를 사용하도록 구성될 수도 있다. NR 프레임 구조의 설명은 예시적인 것으로 간주되어야 하고, 본 개시는 본 명세서에서 설명된 것들 이외의 다른 구조들 또는 배열들을 포함한다.

[0046] 일 양태에서, 서브 프레임 정의에 대한 참조 수비학은 14 일 수도 있다. 즉, 기지국들 (402, 404) 은 14 개의 심볼들을 포함하는 서브 프레임 동안 통신하도록 구성될 수도 있다.

[0047] 일 양태에서, NR 프레임 구조는 서브 프레임에 대한 참조 수비학보다 작은 지속 기간의 슬롯들을 포함할 수도 있다 (예를 들어, 슬롯 당 심볼들의 수는 서브 프레임 당 심볼들의 수보다 적을 수도 있다). 일 양태에서, 정수 개수의 슬롯들은 (예를 들어, 적어도 참조 수비학보다 크거나 같은 서브 캐리어 간격에 대해) 하나의 서브 프레임 지속 기간 내에 피팅 (fitting) 할 수도 있다. 일 양태에서, 이러한 슬롯 구조는 슬롯의 시작과 끝, 또는 슬롯의 시작과 끝 모두에 제어 정보를 허용할 수도 있다. 슬롯 구성은 하나 이상의 기지국 (402, 404) 에 의해 관찰된 하나의 가능한 스케쥴링 유닛일 수도 있다.

[0048] 일 양태에서, NR 프레임 구조는 "미니 슬롯" 또는 송신 시간 간격 (TTI) 과 관련된 다른 명명 규칙으로도 알려질 수도 있는 서브 슬롯 구성을 포함할 수도 있다. 서브 슬롯 구성은 참조 수비학 (뿐아니라 슬롯 수비학) 보다 짧은 송신 시간 또는 간격을 지원할 수도 있다. 예를 들어, 서브 프레임에 대한 참조 수비학은 14 일 수도 있고, 서브 슬롯에 대한 수비학은 14보다 작을 수도 있다 (마찬가지로, 슬롯 수비학보다 작을 수도 있다). 하나의 양태에서, 서브 슬롯은 하나 이상의 기지국 (402, 404) 에 의해 관찰된 최소 스케쥴링 유닛일 수도 있다. 일 양태에서, 서브 슬롯 구성은 제어 정보가 서브 슬롯의 시작, 서브 슬롯의 종단, 또는 서브 슬롯의 시작 및 종단 모두에서 발생할 수도 있음을 나타낼 수도 있다. 일 양태에서, 슬롯 구조 및 서브 슬롯 구조는 병합될 수도 있다. 다른 양태에서, 슬롯 구성은 부재할 수도 있다.

[0049] 나타낸 바와 같이, 제 1 기지국 (402) 은 URLLC 와 연관된 제 2 타입의 데이터 및/또는 제어 정보를 통신할 수도 있다. 일 양태에서, URLLC 데이터 및/또는 제어 정보는 예측 가능할 수도 있으며 (예를 들어, 주기적), 이 경우, 적어도 하나의 반정적 리소스는 eMBB 정보를 갖는 URLLC 콘텐츠의 주파수 분할 멀티플렉싱 (FDM) 또는 시분할 멀티플렉싱 (TDM) 을 위해 예약될 수도 있다. 일 양태에서, URLLC 데이터 및/또는 제어 정보는 덜 예측 가능할 수도 있으며 (예를 들어, 산발적), 이 경우 제 1 기지국 (402) 은 URLLC 데이터 및/또는 제어 정보로 eMBB 정보를 펑처링하도록 구성될 수도 있다. URLLC 기술은 엄격한 대기시간 제약 및/또는 상대적으로 낮은 패킷 오류율로 패킷 전달이 발생할 것을 요구할 수도 있다. 따라서, 공존으로 인한 다른 RAT 들의 간섭은 URLLC 의 성능에 악영향을 미칠 수도 있다. URLLC 데이터 및/또는 제어 정보는 eMBB 데이터 및/또는 제어 정보에 대해 우선순위가 매겨질 수도 있고, 따라서, 제 1 기지국 (402) 은 셀간 간섭 (예를 들어, 이웃 셀들 내의 트래픽에 의해 야기되는 간섭) 을 완화하고 URLLC 애플리케이션들의 품질을 향상시키기 위해 하나 이상의 동작들을 수행할 수도 있다.

[0050] 제 1 기지국 (402) 은 제 2 기지국 (404) 의 이웃일 수도 있다. 예를 들어, 제 2 기지국 (404) 은 제 1 기지국 (402) 에 인접할 수도 있다. 결과적으로, 제 2 기지국 (404) 은 제 1 UE (408) 와 제 1 기지국 (402) 간의 통신에 간섭을 야기할 수도 있다. 예를 들어, 제 2 기지국 (404) 은 제 1 기지국 (402) 으로부터의 다운 링크 송신에 응답하여 제 1 UE (408) 에 의해 제 1 기지국 (402) 에 통신된 ACK/NACK 정보에 대한 간섭을 야기할 수도 있다. 따라서, 제 1 기지국 (402) 과 제 1 UE (408) 간의 통신은 간섭을 완화시키는 제 2 기지국 (404) 에 의한 하나 이상의 동작들로부터 이익을 얻을 수도 있다.

[0051] 다양한 양태들에서, 제 1 기지국 (402) 은 복수의 서브 슬롯들을 포함하는 서브 슬롯 구성으로 서브 프레임을 구성할 수도 있다. 각각의 서브 슬롯은 각 서브 프레임에 포함된 심볼의 수보다 적은 심볼들의 수 (예를 들어, 지속 기간) 를 가질 수도 있다. 각각의 서브 프레임은 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도

있다. 양태들에서, 제 1 기지국 (402) 은, 서브 프레임에 포함된 적어도 2 개의 서브 슬롯들에서, 제 1 타입의 데이터 또는 제어 정보 (예를 들어, eMBB 데이터 또는 제어 정보) 를 제 2 타입의 데이터 또는 제어 정보 (예를 들어, URLLC 데이터 또는 제어 정보) 로 펑처링할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 URLLC 와 연관된 데이터 또는 제어 정보로 서브 프레임에 포함된 적어도 2 개의 서브 슬롯들에서 반송된 eMBB 와 연관된 데이터 또는 제어 정보를 펑처링할 수도 있다. 양태들에서, 제 1 기지국 (402) 은 서브 프레임 내에 적어도 2 개의 서브 슬롯들을 번들링할 수도 있고, 서브 프레임의 ACK/NACK 부분은 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는데 사용될 수도 있다. 일 양태에서, 제 1 기지국 (402) 은 번들링된 서브 슬롯들 (198) 동안 제 2 타입의 데이터 또는 제어 정보를 제 1 UE (408) 와 통신할 수도 있다.

[0052] 양태들에서, 제 1 UE (408) 는 적어도 2 개의 번들링된 서브 슬롯들 동안 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다. 제 1 UE (408) 는 번들링된 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보 (420) 에 대한 ACK/NACK 정보를 결정할 수도 있다. 예를 들어, 제 1 UE (408) 는 번들링된 서브 슬롯들에 대한 ACK/NACK 정보 (422) 를 번들링할 수도 있다 (예를 들어, ACK/NACK 정보 (422) 는 제 2 타입의 데이터 또는 제어 정보가 복수의 서브 슬롯들에서 반송될 수 있더라도 제 2 타입의 데이터 또는 제어 정보 (420) 에 대한 확인응답 또는 부정 확인응답을 표시할 수도 있다).

[0053] 하나의 양태에서, 제 1 UE (408) 는 제 1 UE (408) 가 번들링된 서브 슬롯들에서 반송된 제 2 타입의 데이터 또는 제어 정보 (420) 를 성공적으로 디코딩할 수 있을 때 ACK 를 결정할 수도 있다. 그러나, 제 1 UE (408) 는 제 1 UE (408) 가 번들링된 서브 슬롯들에서 반송된 제 2 타입의 데이터 또는 제어 정보 (420) 를 성공적으로 디코딩할 수 없을 때 NACK 를 결정할 수도 있다. 제 1 UE (408) 는 그 후 ACK/NACK 정보를 반송하기 위해 할당된 서브 프레임의 부분 동안 ACK/NACK 정보 (422) 를 전송할 수도 있다.

[0054] 제 1 기지국 (402) 이 번들링된 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보 (420) 와 연관된 NACK를 표시하는 ACK/NACK 정보 (422) 를 수신할 때, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (420) 가 제 1 UE (408) 로 재송신되어야 한다고 결정할 수도 있으며, 예를 들어, 이는 제 1 UE (408) 가 번들링된 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보 (420) 를 디코딩할 수 없었기 때문이다. 이에 따라, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (420) 를 재스케줄링하고, 그 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를, 예를 들어 후속 프레임의 다른 서브 슬롯에서, 제 1 UE (408) 로 전송할 수도 있다. 제 2 타입의 데이터 또는 제어 정보 (420) 는 번들링된 서브 슬롯들에서 반송될 수도 있지만, 제 1 기지국 (402) 은 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 하나의 서브 슬롯에서 전송할 수도 있다 (예를 들어, 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 는 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 에 대한 비트들을 반송하기 위해 더 적은 심볼들을 사용하여 통신될 수도 있다).

[0055] 제 1 UE (408) 에 의해 전송된 ACK/NACK 정보 (422) 가 제 1 기지국 (402) 을 위해 의도된 것일 수도 있지만, 제 2 기지국 (404) 은 또한 예를 들어 제 1 기지국 (402) 및/또는 제 1 UE (408) 에 대한 제 2 기지국 (404) 의 근접성으로 인해 제 1 UE (408) 로부터 ACK/NACK 정보 (422) 를 수신할 수도 있다. 일 양태에서, 제 1 UE (408) 는 일부 양태들에서는 eMBB UCB 채널로서 또한 알려질 수도 있는 UCB 채널을 통해 ACK/NACK 정보 (422) 를 전송할 수도 있다. 따라서, 제 2 기지국 (404) 은 제 1 타입의 데이터 또는 제어 정보 (예를 들어, eMBB) 에 따라 통신하도록 구성될 수도 있지만, 제 2 타입의 데이터 또는 제어 정보 (예를 들어, URLLC) 와 연관된 ACK/NACK 정보 (422) 는 제 2 기지국 (404) 이 모니터링하도록 구성되는 채널상에서 반송될 수도 있다.

[0056] ACK/NACK 정보 (422) 의 수신에 기초하여, 제 2 기지국 (404) 은 후속 서브 프레임 (예를 들어, 제 2 타입의 데이터 또는 제어 정보 (420) 가 송신되는 번들링된 서브 슬롯들을 포함하는 서브 프레임에 바로 후속하는 다음 서브 프레임) 동안 제 1 타입의 데이터 또는 제어 정보 (442) (예를 들어, eMBB 데이터 또는 제어 정보) 에 대한 송신 전력을 감소시키도록 구성될 수도 있다. 예를 들어, ACK/NACK 정보 (422) 는 NACK 를 나타낼 수 있고, 따라서, 제 2 기지국 (404) 은 제 2 기지국 (404) 이 제 1 타입의 데이터 또는 제어 정보 (442) 를 송신하는 후속 서브 프레임 동안 송신 전력을 감소시킬 (예를 들어, 전력 폴백을 수행할) 수도 있다. 일 양태에 따르면, 제 2 기지국 (404) 은 이전에 사용된 송신 전력보다 낮은 제 2 송신 전력을 선택함으로써 송신 전력을 감소시킬 수도 있다. 다른 양태에서, 제 2 기지국 (404) 은 이전에 사용된 송신 전력을 미리 결정된 증분 또는 퍼센트만큼 감소시킴으로써 송신 전력을 감소시킬 수도 있다.

[0057] 일 양태에서, 제 1 기지국 (402) 은 제 2 기지국 (404) 에 의한 제 1 타입의 데이터 또는 제어 정보 (442) 의

송신과 동시에 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 송신할 수도 있다. 따라서, 제 2 기지국 (404) 은 제 1 타입의 데이터 또는 제어 정보 (442) 의 동시 송신 동안 송신 전력을 감소시킬 (예를 들어, 전력 폴백을 수행할) 수도 있으며, 이는 제 1 기지국 (402) 에 의한 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 의 송신에 대한 간섭을 완화시킬 수도 있다.

[0058] 다른 양태에서, 제 2 기지국 (404) 은 제 1 타입의 데이터 또는 제어 정보 (442) 의 송신을 양보함으로써 송신 전력을 감소시킬 수도 있다 (예를 들어, 제 2 기지국 (404) 은 제 1 기지국 (402) 이 재스케쥴링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 송신한 후까지 제 1 타입의 데이터 또는 제어 정보 (442) 의 송신을 지연시킬 수도 있다). 예를 들어, 제 2 기지국 (404) 은 ACK/NACK 정보 (422) 가 반송되는 서브 프레임에 바로 후속하는 서브 프레임 동안 송신을 양보할 수도 있다. 그 후, 제 2 기지국 (404) 은 제 2 기지국 (404) 이 송신을 양보했던 서브 프레임에 후속하는 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보 (442) 를 송신할 수도 있다.

[0059] 제 2 기지국 (404) 이 제 1 UE (408) 로부터 ACK/NACK 정보를 검출하기 위해, 제 1 기지국 (402) 은 ACK/NACK 구성과 연관된 정보 (440) 를 제 2 기지국 (404) 에 전송할 수도 있다. 제 1 기지국 (402) 은 (예를 들어, X2 인터페이스를 통해) 백홀 링크를 사용하여 구성을 나타내는 정보 (440) 를 전송할 수도 있다.

[0060] 이에 따라, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보 (422) 를 반송하는 부분의 구성을 나타내는 정보 (440) 를 제 2 기지국 (404) 에 전송할 수도 있다. 제 2 기지국 (404) 은 이 정보 (440) 를 수신할 수도 있고, 따라서 ACK / NACK 정보 (422) 를 검출하기 위해 제 2 기지국 (404) 이 모니터링해야 하는 하나 이상의 리소스들을 결정할 수도 있다.

[0061] 구성을 나타내는 정보 (440) 는 예를 들어 ACK/NACK 정보 (422) 가 반송될 수도 있는 하나 이상의 리소스들의 표시를 포함할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 ACK/NACK 정보 (422) 가 반송될 수도 있는 하나 이상의 심볼들 (예를 들어, 서브 프레임의 마지막 심볼) 을 나타내는 정보 (440) 를 제 2 기지국 (404) 에 표시할 수도 있다. 일 양태에서, 제 1 기지국 (402) 은 UCB 채널과 같이 ACK/NACK 정보가 반송되어야 하는 채널을 나타내는 정보 (440) 를 제 2 기지국 (404) 에 전송할 수도 있다.

[0062] 일 양태에서, 제 1 기지국 (402) 은 전체 서브 프레임을 소비하지 않는 서브 슬롯 동안 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 송신할 수도 있다. 따라서, 제 2 기지국 (404) 은 서브 프레임의 일부 동안 양보하거나 전력 폴백을 수행할 수도 있다. 그 후, 제 1 기지국 (402) 은 제 2 기지국이 송신 전력을 감소시키는 서브 프레임의 부분 동안에 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 송신할 수도 있다 (예를 들어, 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 반송하는 서브 슬롯은 제 2 기지국 (404) 이 송신 전력을 감소시키는 서브 프레임의 부분과 동시에 발생할 수도 있다).

[0063] 도 5 는 일 양태에 따른 서브 프레임 구조 (500) 를 도시한다. 서브 프레임 구조 (500) 는 자립식 (self-contained) 서브 프레임 (510) 을 포함할 수도 있다. 즉, 자립식 서브 프레임 (510) 은 ACK/NACK 정보를 반성하는 부분 (518) 을 포함할 수도 있다. 일 양태에서, ACK/NACK 정보는 UCB 채널 (522) 상에서 반송될 수도 있다.

[0064] 양태들에서, 기지국은 자립식 서브 프레임 (510) 동안 URLLC 셀 (508) 에서 컨텐츠를 통신할 수도 있다. URLLC 패킷 (540) 이 (예를 들어, 상위 계층으로부터) 도달하면, 기지국은 URLLC 패킷 (540) 으로부터 도출된 URLLC 데이터 또는 제어 정보로 eMBB 와 연관된 데이터 또는 제어 정보를 펑처링할 수도 있다. 예를 들어, URLLC 패킷 (540) 으로부터의 URLLC 데이터 또는 제어 정보는 자립식 서브 프레임 (510) 의 URLLC 부분 (514) 의 두개의 심볼들에서 반송될 수도 있다. URLLC 부분 (514) 에서 반송되는 URLLC 컨텐츠에 대한 대응하는 ACK/NACK 정보 (520) 는 자립식 서브 프레임 (510) 의 끝에서 ACK/NACK 부분 (518) 동안 발생할 수도 있다.

[0065] URLLC 는 저 레이턴시 및 저 에러율 요건을 준수할 수도 있기 때문에, URLLC 패킷 (540) 이 도착하자마자 URLLC 컨텐츠가 자립식 서브 프레임 (510) 내로 펑처링될 수도 있다. 그러므로, 제 1 eMBB 부분 (512a) 은 eMBB 데이터 또는 제어 정보를 반송할 수도 있고, URLLC 부분 (514) 은 (예를 들어, 언제 URLLC 패킷 (540) 이 도착하는지에 따라) 제 1 eMBB 부분 (512a) 에 후속하여 펑처링 될 수도 있다. URLLC 데이터 또는 제어 정보가 eMBB 데이터 또는 제어 정보 내로 펑처링 될 수도 있기 때문에, 개재하는 eMBB 부분 (512b) 이 URLLC 부분 (514) 과 ACK/NACK 부분 (518) 사이에서 발생할 수도 있다. 다양한 양태들에서, 갭 (516) 은 (예를 들어, 업링크 및 다운링크 사이에서 스위칭하기 위해) ACK/NACK 정보 (520) 이전에 추가적으로 발생할 수도 있다. 이러한 개재하는 eMBB 부분 (512b) 및/또는 갭 (516) 은 예를 들어 개재 eMBB 부분 (512b) 때문에 ACK/NACK 정보 (520) 를 통신하는데 지연을 초래할 수도 있다. 따라서, URLLC 셀은 번들링된 서브 슬롯 구성으로부터 이익을 얻을 수 있다.

[0066] 도 6 은 일 양태에 따른 서브 슬롯 구성 (600) 을 도시한다. 일 양태에서, eMBB/URLLC 셀 (602) (예를 들어, 제 1 기지국 (402) 에 의해 제공된 제 1 셀 (410)) 은 자립식 서브 슬롯 (620) 을 갖는 서브 프레임 (608) 을 구성할 수도 있다. 서브 슬롯 (620) 은 데이터 또는 제어 정보를 반송하기 위한 적어도 제 1 부분 (622) 및 제 1 부분 (622) 과 연관된 ACK/NACK 정보를 반송하기 위한 제 3 부분 (626) 을 포함하기 때문에 서브 슬롯 (620) 은 "자립식" 으로서 간주될 수도 있다 (주의, 서브 슬롯 (620) 은 제 1 및 제 3 부분들 사이의 갭인 제 2 부분 (624) 을 포함할 수도 있다). 즉, 자립식 서브 슬롯 (620) 은 ACK/NACK 정보를 반송하는 부분 (626) 을 포함할 수도 있다. 자립식 서브 슬롯 (620) 으로 구성된 서브 프레임 (608) 은 예를 들어 (예를 들어, 다운 링크와 업 링크 사이에서 스위칭하기 위한) 갭 (614) 후에 UCB 채널을 반송하기 위한 별도의 부분 (616)을 포함할 수도 있다.

[0067] 양태들에서, 기지국은 서브 프레임 (608) 동안 eMBB/URLLC 셀 (602) 에서 컨텐츠를 통신할 수도 있다. URLLC 패킷 (640) 이 (예를 들어, 상위 계층으로부터) 도달하면, 기지국은 URLLC 패킷 (640) 으로부터 도출된 URLLC 데이터 또는 제어 정보로 eMBB 와 연관된 데이터 또는 제어 정보를 펑처링할 수도 있다. 예를 들어, URLLC 패킷 (640) 으로부터의 URLLC 데이터 또는 제어 정보는 자립식 서브 슬롯 (620) 의 두개의 심볼들에서 반송될 수도 있다. URLLC 는 저 레이턴시 및 저 에러율 요건을 준수할 수도 있기 때문에, URLLC 패킷 (640) 이 도착하자마자 URLLC 컨텐츠가 자립식 서브 슬롯 (620) 내로 펑처링될 수도 있다. 예를 들어, 서브 프레임 (608) 에 대해, 제 1 eMBB 부분 (612a) 은 서브 프레임에 매핑될 수도 있고, URLLC 패킷으로부터의 데이터 또는 제어 정보는 제 1 eMBB 부분 (612a) 이후, 그러나 제 2 eMBB 부분 (612b) 이전에 서브 프레임에서 펑처링될 수도 있다. 또한, 제 1 eMBB 부분 (612a) 이후, 그러나 제 2 eMBB 부분 (612b) 이전에 제 2 부분 (624) (예를 들어, 다운 링크와 업 링크 사이에서 스위칭하기 위한 갭) 및 제 1 부분 (622) 에 관련된 ACK/NACK 정보를 반송하는 부분 (626) 이 존재하여, 자립식 서브 슬롯 (620) 을 형성할 수도 있다.

[0068] eMBB/URLLC 셀 (602) 에 이웃할 수도 있는 eMBB 셀 (604) 에서, eMBB 와 연관된 데이터 또는 제어 정보는 자립식 서브 슬롯 (620) 과 중첩하는 (예를 들어, 동시 발생하는) 서브 프레임 (606) 동안 통신될 수도 있다. eMBB 서브 프레임 (606) 동안의 이러한 eMBB 트래픽은 자립식 서브 슬롯 (620) 에 대한 간섭 (642) 을 야기할 수도 있다. 예를 들어, 간섭 (642) 은 기지국이 자립식 서브 슬롯 (620) 의 제 1 부분 (622) 과 연관된 ACK/NACK 정보를 수신 및/또는 디코딩하는 것을 방지할 수도 있다. 따라서, URLLC (또는 URLCC/eMBB) 셀은 URLLC 셀의 서브 슬롯 구성이 번들링되고 ACK/NACK 정보가 UCB 채널 (630) 상에 반송되는 경우에 이로울 수도 있다. 예를 들어, URLLC 셀에서의 그러나 UCB 채널 (630) 상에서 반송되는 ACK/NACK 정보는 eMBB 셀 (604) 에서 수신될 수도 있고, 송신 전력은 eMBB 셀에서 감소되어 후속 서브 프레임의 송신 동안 간섭 (642) 을 완화할 수도 있다.

[0069] 도 7 은 일 양태에 따른 서브 슬롯 구성 (700) 을 도시한다. 도 7 은 제 1 타입의 트래픽으로서의 eMBB 및 제 2 타입의 트래픽으로서의 URLLC 의 컨텍스트에서 구성 (700) 을 도시하지만, 본 개시는 머신-타입 통신 (MTC), 개선된 MTC 또는 다른 5G 기술과 같은 상이한 타입들의 트래픽을 포함한다.

[0070] 다양한 양태들에서, 서브 프레임 (710) 은 14 와 같은 참조 수비학에 기초하여 셀 (예를 들어, 제 1 셀 (410), eMBB/URLLC 셀 (602)) 에서 구성될 수도 있다. 서브 프레임 (710) 은 데이터 및/또는 제어 정보를 반송해야 하는 부분 (718) 및 (예를 들어, UCB 채널 상에서) ACK/NACK 정보를 반송해야 하는 부분 (726) 을 포함할 수도 있으며, 갭 (724) 은 데이터 및/또는 제어 정보가 반송되는 부분 (718) 과 ACK/NACK 정보가 반송되는 부분 (726) 사이에 발생한다.

[0071] 다양한 양태들에서, URLLC 는 신속한 전달을 요구할 수도 있다. 따라서, URLLC 패킷이 (예를 들어, 상위 계층으로부터) 도달하면 , URLLC 정보는 가능한 빨리 통신되어야 한다. 도 7 에서, URLLC 패킷 (740) 은 (예를 들어, 상위 계층으로부터) 도달할 수도 있고 URLLC 패킷 (740) 이 도달하는 동일한 서브 프레임 (710) 에서 스케줄링될 수도 있다.

[0072] 일 양태에서, URLLC 패킷 (740) 으로부터 결정된 데이터 및/또는 제어 정보는 URLLC 데이터 또는 제어 정보를 신속하게 스케줄링하기 위해 기지국에 의해 (예를 들어, eMBB 데이터 또는 제어 정보를 반송하는) 부분 (718) 의 심볼들 내로 펑처링될 수도 있다 (742). 그 다음, URLLC 데이터 또는 제어 정보는 서브 프레임 (710) 동안 번들 (720) 에 포함될 수도 있는 서브 슬롯들 (722a, 722b, 722c, 722d) 에서 반송될 수도 있다. 하나의 양태에서, 번들 (720) 은 펑처링 (742) 이 시작된 후에 서브 프레임의 나머지를 점유할 수도 있다 (예를 들어, 개재하는 eMBB 부분 (612b) 은 존재하지 않을 수도 있다). 즉, 펑처링 (742) 후에, 번들 (720) 은 갭 (724) 까지 서브 프레임의 나머지를 점유할 수도 있다. 번들 (720) 은 하드 레이턴시 경계 내에서 URLLC 패킷 (740) 으로부터 결정된 데이터 또는 제어 정보를 통신하는 신뢰성을 향상시킬 수도 있다.

[0073] 예를 들어, 도 4 의 맥락에서, 제 2 타입의 데이터 또는 제어 정보 (420) 는 URLLC 패킷 (740) 으로부터 결정될 수도 있다. 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (420) 가 반송되는 복수의 서브 슬롯 (722a, 722b, 722c, 722d) 을 번들 (720) 에 포함할 수도 있다. 일 양태에서, 서브 프레임 (710) 은 eMBB 데이터 또는 제어 정보를 반송할 수도 있고, 따라서 제 1 기지국 (402) 은 eMBB 데이터 또는 제어 정보를 URLLC 패킷 (740) 으로부터 획득된 제 2 타입의 데이터 또는 제어 정보 (420) 로 펑처링할 수도 있다. 기지국 (402) 은 서브 프레임 (710) 내의 번들 (720) 에 포함된 서브 슬롯들 (722a, 722b, 722c, 722d) 동안 제 2 타입의 데이터 또는 제어 정보 (420) 를 제 1 UE (408) 에 통신할 수도 있다.

[0074] 이러한 예에 더하여, 제 1 UE (408) 는 서브 프레임 (710) 내의 번들 (720) 에 포함된 서브 슬롯들 (722a, 722b, 722c, 722d) 동안 제 2 타입의 데이터 또는 제어 정보 (420) 를 수신할 수도 있다. 제 1 UE (408) 는 제 2 타입의 데이터 또는 제어 정보 (420) 에 대한 ACK/NACK 정보 (730) (예를 들어, ACK/NACK 정보 (422)) 를 결정할 수도 있다. 제 1 UE (408) 는 그 후 ACK/NACK 정보를 반송하기 위한 서브 프레임 (710) 의 부분 (726) 동안 ACK/NACK 정보 (730) (예를 들어, ACK/NACK 정보 (422)) 를 전송할 수도 있다. 일 양태에서, ACK/NACK 정보 (730) (예를 들어, ACK/NACK 정보 (422)) 는 UCB 채널상에서 반송될 수도 있다.

[0075] 서브 슬롯 구성 (700) 은 각각 2 개의 OFDM 심볼을 갖는 복수의 서브 슬롯 (722a, 722b, 722c, 722d) 을 도시하지만, 본 개시 내용을 벗어나지 않고 다른 구성이 가능하다. 예를 들어, 제 1 서브 슬롯 (722a) 은 2 개의 심볼을 포함할 수도 있는 반면, 제 2 서브 슬롯 (722b) 은 4 개의 심볼을 포함할 수도 있다. 일 양태에서, N 개의 총 심볼 (예를 들어, 2, 4, 8 개 등) 을 포함하는 서브 슬롯들 (722a, 722b, 722c, 722d) 의 번들 (720) 은 N-심볼 서브 슬롯으로 등가적으로 대체될 수도 있다. 예를 들어, 4 개의 2-심볼 서브 슬롯 (722a, 722b, 722c, 722d) 의 번들 (720) 은 단일의 8-심볼 서브 슬롯과 등가일 수도 있다.

[0076] 도 8 은 여러 양태들에 따른 서브 슬롯 구성 (800) 의 다이어그램이다. 도 8 은 제 1 타입의 트래픽으로서의 eMBB 및 제 2 타입의 트래픽으로서의 URLLC 의 컨텍스트에서 구성 (800) 을 도시하지만, 본 개시는 MTC, 개선된 MTC 또는 다른 5G 기술과 같은 상이한 타입들의 트래픽을 포함한다.

[0077] 일 양태에서, 제 1 셀 (예를 들어, URLLC/eMBB 셀 (802)) 및 제 2 셀 (예를 들어, eMBB 셀 (804)) 에 사용되는 서브 프레임 구조는 동기화될 수도 있다. 예를 들어, 제 1 타입의 트래픽 (예를 들어, eMBB) 및 제 2 타입의 트래픽 (예를 들어, URLLC) 에 대한 서브 프레임 경계들이 동기화될 수도 있으며, 제 1 타입의 트래픽 및 제 2 타입의 트래픽은 동일한 수비학을 가질 수도 있다 (예를 들어, 14 일 수도 있는 참조 수비학). 일 양태에서, (예를 들어, URLLC/eMBB 셀 (802) 을 제공하는) 제 1 기지국은 서브 프레임 타이밍 (예를 들어, 경계들) 에 관한 정보를 (예를 들어, eMBB 셀 (804) 을 제공하는) 다른 기지국에 제공할 수도 있어서, 다른 기지국이 서브 프레임 경계들을 제 1 기지국과 동기화할 수 있도록 한다. 예를 들어, 제 1 기지국은 X2 인터페이스를 통해 서브 프레임 타이밍 (예를 들어, 경계들) 에 대한 정보를 전송할 수도 있다.

[0078] URLLC/eMBB 셀 (802) 에 대한 서브 프레임 구조는 데이터 또는 제어 정보를 반송하는 제 1 부분 (818) (예를 들어, 12 개의 심볼), 및 ACK/NACK 정보를 반송하는 제 3 부분 (832) (예를 들어, 하나의 심볼) 을 포함할 수도 있고, 갭 (824) (예를 들어, 하나의 심볼) 이 제 1 부분 (818) 과 제 3 부분 (832) 사이에서 발생할 수도 있다. 유사하게, eMBB 셀 (804) 에 대한 서브 프레임 구조는 데이터 또는 제어 정보를 반송하는 제 1 부분 (806a) (예를 들어, 12 개의 심볼), 및 ACK/NACK 정보를 반송하는 제 3 부분 (834) (예를 들어, 하나의 심볼) 을 포함할 수도 있고, 갭 (826) (예를 들어, 하나의 심볼) 이 제 1 부분 (806a) 과 제 3 부분 (834) 사이에서 발생할 수도 있다.

[0079] 다양한 양태들에서, 각각의 제 1 부분들 (818, 806a) 은 14 와 같은 참조 수비학에 기초하여 각각의 셀 (802, 804) 내에서 구성될 수도 있다. 동기화에 기초하여, URLLC/eMBB 셀 (802) 의 제 1 부분 (818) 은 서브 프레임 t (810) 동안 eMBB 셀 (804) 의 제 1 부분 (806a) 과 동시에 발생할 수도 있다. 예를 들어, 제 1 부분들 (818, 806a) 각각은 12 개의 심볼들일 수도 있다. 유사하게, URLLC/eMBB 셀 (802) 의 제 3 부분 (832) 은 서브 프레임 t (810) 동안 eMBB 셀 (804) 내의 제 3 부분 (834) 과 동시에 발생할 수도 있으며, 각각의 갭들 (824, 826) 은 각각의 제 1 부분 (818, 806a) 과 제 3 부분들 (832,834) 사이에 발생한다.

[0080] 다양한 양태들에서, URLLC 애플리케이션들은 신속한 전달을 요구할 수도 있다. 따라서, URLLC 패킷이 (예를 들어, 상위 계층으로부터) 도달하면 , URLLC 정보는 가능한 빨리 통신되어야 한다. 도 8 에서, URLLC 패킷 (840) 은 (예를 들어, 상위 계층으로부터) 도달할 수도 있고 URLLC 패킷 (840) 이 도달하는 동일한 서브 프레임 t (810) 에서 스케줄링 될 수도 있다.

[0081] 일 양태에서, URLLC 패킷 (840) 으로부터 결정된 데이터 및/또는 제어 정보는 URLLC 데이터 또는 제어 정보를 신속하게 스케줄링하기 위해 URLLC/eMBB 셀 (802) 에서 제 1 부분 (818) 의 심볼들 내로 펑처링될 수도 있다. URLLC 데이터 또는 제어 정보는 그 후 서브 프레임 t (810) 동안 번들링된 서브 슬롯들 (820) 에서 반송될 수도 있다. 하나의 양태에서, 번들 (820) 은 펑처링이 시작된 후에 서브 프레임의 나머지를 점유할 수도 있다 (예를 들어, 펑처링 후에 번들링된 서브 슬롯들 (820) 이 갭 (824) 까지 서브 프레임 t (810) 을 점유할 수도 있다).

[0082] 다양한 양태들에서, 번들링된 서브 슬롯들 (810) 동안, 예를 들어, 4-심볼 eMBB 부분 후에, 제 1 기지국 (예를 들어, 제 1 기지국 (402)) 은 제 1 부분 (818) 심볼들 내로 펑처링될 수도 있다 (예를 들어, 번들링된 서브 슬롯들 (820) 은 제 1 부분 (818) 의 나머지 8 개의 심볼들을 점유할 수도 있다). URLLC 패킷 (840) 으로부터 결정된 URLLC 데이터 또는 제어 정보는 그 후 서브 프레임 t (810) 의 번들링된 서브 슬롯들 (820) 동안 UE (예를 들어, 제 1 UE (408)) 에 통신될 수도 있다.

[0083] UE 는 번들링된 서브 슬롯들 (820) 에서 반송된 URLLC 데이터 또는 제어 정보를 수신하고 URLLC 데이터 또는 제어 정보를 디코딩하려고 시도할 수도 있다. 일 양태에서, UE 는 번들링된 서브 슬롯들 (820) 에서 반송된 URLLC 데이터 또는 제어 정보를 성공적으로 디코딩할 수 없을 수도 있고, 따라서, UE 가 번들링된 서브 슬롯들 (820) 에서 반송된 URLLC 데이터 또는 제어 정보를 디코딩할 수 없음을 나타내기 위해 NACK (830) 를 결정할 수도 있다. UE 는 그 후 제 3 부분 (832) 동안 NACK (830) 을 전송할 수도 있고, NACK 는 UCB 채널 (860) 상에서 반송될 수도 있다.

[0084] NACK (830) 은 URLLC/eMBB 셀 (802) 및 eMBB 셀 (804) 모두에서 수신될 수도 있다. URLLC/eMBB 셀 (802) 에서, 제 1 기지국 (예를 들어, 제 1 기지국 (402)) 은 NACK (830) 에 기초하여 번들링된 서브 슬롯들 (820) 에서 반송된 URLLC 데이터 또는 제어 정보가 재스케줄링 될 것이라는 것을 결정할 수도 있다. 따라서, 제 1 기지국은 서브 프레임 t+1 (812) 의 적어도 하나의 서브 슬롯 (850) 에서 URLLC 데이터 또는 제어 정보를 재스케줄링할 수도 있다. 일 양태에서, URLLC 데이터 또는 제어 정보는 번들링된 서브 슬롯들 (820) 에서 반송될 수도 있지만, 예를 들어 URLLC 데이터 또는 제어 정보를 나타내는 동일한 수의 비트들이 상이한 코딩 레이트를 사용하여 서브 슬롯 (850) 에서 반송될 수도 있기 때문에 하나의 서브 슬롯 (850) 동안 재스케줄링될 수도 있다.

[0085] eMBB 셀 (804) 에서, 제 2 기지국 (예를 들어, 제 2 기지국 (404)) 은 NACK (830) 에 기초하여, 제 2 기지국이, 예를 들어, UE 에 통신되는 URLLC 데이터 또는 제어 정보에 대한 간섭을 완화시키기 위해, 서브 프레임 t+1 (812) 의 적어도 제 1 부분 (806b) 동안 송신 전력을 감소시켜야 한다고 결정할 수도 있다. 따라서, 제 2 기지국은 서브 프레임 t+1 (812) 의 제 1 부분 (806b) 동안 송신 전력을 감소시킬 (예를 들어, 전력 폴백을 수행하거나 송신을 양보할) 수도 있다.

[0086] 그 후, 제 1 기지국은 서브 프레임 t+1 (812) 의 서브 슬롯 (850) 동안 재스케줄링된 URLLC 데이터 또는 제어 정보 (예를 들어, 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424)) 를 송신할 수도 있다. 제 2 기지국은 서브 프레임 t+1 (812) 의 제 1 부분 (806b) 동안 전력 폴백을 수행할 수도 있기 때문에, UE 는 재스케줄링된 URLLC 데이터 또는 제어 정보를 성공적으로 디코딩할 수 있을 수도 있다. 일 양태에서, URLLC/eMBB 셀 (802) 내의 URLLC 애플리케이션들은, 예를 들어, URLLC 데이터 또는 제어 정보가 URLLC 의 레이턴시 요건들을 여전히 준수하도록 지연 주기 (예를 들어, 500 마이크로초) 가 예산될 수도 있다.

[0087] 도 9 는 무선 통신의 방법 (900) 의 플로우챠트이다. 방법은 기지국 (예컨대, 기지국 (102), 기지국 (402), 장치 (1002/1002')) 에 의해 수행될 수도 있다. 방법 (900) 이 복수의 개별적인 동작들을 도시하지만, 본 개시는 하나 이상의 동작들이 전치, 생략 및/또는 동시 수행되는 양태들을 고려한다.

[0088] 먼저 동작 (902) 로 시작하여, 기지국은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 이웃하는 기지국에 전송할 수도 있다. 구성 정보는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보가 반송되어야 하는 하나 이상의 리소스들을 포함할 수도 있다. 일 양태에서, 제 2 타입의 데이터 또는 제어 정보는 URLLC 데이터 또는 제어 정보일 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은, 예를 들어, 제 2 기지국 (404) 이 ACK/NACK 정보 (422) 를 모니터링하고 검출할 수도 있도록, ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보 (440) 를 제 2 기지국 (404) 으로 전송할 수도 있다.

[0089] 동작 (904) 에서, 기지국은 적어도 2 개의 서브 슬롯들에서 제 1 타입의 데이터 또는 제어 정보를 제 2 타입의 데이터 또는 제어 정보로 펑처링할 수도 있다. 예를 들어, 기지국은 제 1 타입의 데이터 또는 제어 정보를 하나 이상의 리소스들 (예컨대, RB 들) 에 매핑할 수도 있지만, 이들 리소스들의 비트들 중 적어도 일부는 제 2 타입

의 데이터 또는 제어 정보를 반송하는데 사용될 수도 있다 - 예를 들어, 기지국은 하나 이상의 리소스들 내의 제 1 타입의 데이터 또는 제어 정보에 대해 제 2 타입의 데이터 또는 제어 정보를 매핑할 수도 있다. 일 양태에서, 제 1 타입의 데이터 또는 제어 정보는 eMBB 데이터 또는 제어 정보일 수도 있고, 제 2 타입의 데이터 또는 제어 정보는 URLLC 데이터 또는 제어 정보일 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은 제 1 타입의 데이터 또는 제어 정보를 제 2 타입의 데이터 또는 제어 정보 (420) 로 펑처링할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 URLLC 패킷 (740) 으로부터 결정된 제 2 타입의 데이터 또는 제어 정보로 서브 프레임 (710) 의 제 1 부분 (718) 을 펑 처링할 수도 있다 (742). 다른 예에서, 제 1 기지국 (402) 은 URLLC 패킷 (840) 으로부터 결정된 URLLC 데이터 또는 제어 정보로 서브 프레임 t (810) 의 제 1 부분 (818) 을 펑처링할 수도 있다.

[0090] 동작 (906) 에서, 기지국은 적어도 2 개의 서브 슬롯들을 서브 프레임 내에 번들링할 수도 있다. 예를 들어, 기지국은 제 1 서브 슬롯에 제 2 타입의 데이터 또는 제어 정보를 포함할 수 있고, 제 2 서브 슬롯에 제 2 타입의 데이터 또는 제어 정보를 또한 포함할 수도 있다. 제 2 서브 슬롯에서의 제 2 타입의 데이터 또는 제어 정보는 제 1 서브 슬롯에서의 제 2 타입의 데이터 또는 제어 정보의 리던던시 버전일 수도 있다. 그 다음, 기지국은 예를 들어 제 2 서브 슬롯이 제 1 서브 슬롯에 바로 후속하는 채로 (예를 들어, 개재하는 부분들 없이), 서브 프레임에 이들 서브 슬롯들 모두를 포함할 수도 있다. 일 양태에서, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (420) 가 펑처링되는 적어도 2 개의 서브 슬롯들을 번들링할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 서브 프레임 (710) 내에 서브 슬롯들 (722a, 722b, 722c, 722d) 을 번들링할 수도 있다. 다른 예에서, 제 2 타입의 데이터 또는 제어 정보는 번들링된 서브 슬롯들 (820) 에서 반송될 수도 있다.

[0091] 동작 (908) 에서, 기지국은 서브 프레임 내에 번들링된 적어도 2 개의 서브 슬롯들 동안 UE 와 통신할 수도 있다. 예를 들어, 기지국은 제 2 타입의 데이터 또는 제어 정보를 서브 프레임 내의 번들링된 적어도 2 개의 서브 슬롯들에서 송신할 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보를 서브 프레임 내에 번들링된 적어도 2 개의 서브 슬롯들 동안 송신할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (420) 를 번들 (720) 동안 송신할 수도 있다. 다른 예에서, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (420) 를 번들링된 서브 슬롯들 (820) 동안 송신할 수도 있다.

[0092] 동작 (910) 에서, 기지국은 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 UE 로부터 수신할 수도 있다. 일 양태에서, ACK/NACK 정보는 UCB 채널상에서 반송될 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은 제 1 UE (408) 로부터 ACK/NACK 정보 (422) 를 수신할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 서브 프레임 (710) 의 끝에 있는 부분 (726) 에서 반송된 ACK/NACK 정보 (730) 를 수신할 수도 있다. 다른 예에서, 제 1 기지국 (402) 은 UCB 채널 (860) 상에서 반송된 NACK (830) 인 ACK/NACK 정보를 수신할 수도 있다.

[0093] ACK/NACK 정보가 확인 응답을 나타내는 경우, 기지국은 예를 들어 UE 가 제 2 타입의 데이터 또는 제어 정보를 성공적으로 디코딩했기 때문에 UE 와 계속 추가로 통신할 수도 있다. 그러나, ACK/NACK 정보가 부정 확인응답을 나타내면, 방법 (900) 은 동작 (912) 으로 진행할 수도 있다. 동작 (912) 에서, 기지국은 제 2 타입의 데이터 또는 제어 정보를 재스케줄링 할 수도 있다. 예를 들어, 기지국은 제 2 타입의 데이터 또는 제어 정보를 전송하기 위한 후속 시간 (예를 들어, 후속 서브 프레임) 을 결정할 수도 있고, 기지국은 제 2 타입의 데이터 또는 제어 정보를 그 후속 시간에 대응하는 리소스들에 맵핑할 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은 제 2 타입의 데이터 또는 제어 정보 (424) 를 재스케줄링할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 적어도 하나의 서브 슬롯 (850) 동안, URLLC 패킷 (840) 으로부터 결정된 URLLC 데이터 또는 제어 정보를 재스케줄링할 수도 있다.

[0094] 동작 (914) 에서, 기지국은 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 전송할 수도 있다. 도 4 의 맥락에서, 제 1 기지국 (402) 은 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 전송할 수도 있다. 예를 들어, 제 1 기지국 (402) 은 적어도 하나의 서브 슬롯 (850) 동안, URLLC 패킷 (840) 으로부터 결정된 URLLC 데이터 또는 제어 정보를 전송할 수도 있다.

[0095] 도 10 은 무선 통신의 방법 (1000) 의 플로우챠트이다. 방법은 기지국 (예컨대, 기지국 (180), 기지국 (404), 장치 (1402/1402')) 에 의해 수행될 수도 있다. 방법 (1000) 이 복수의 개별적인 동작들을 도시하지만, 본 개시는 하나 이상의 동작들이 전치, 생략 및/또는 동시 수행되는 양태들을 고려한다.

[0096] 먼저 동작 (1002) 로 시작하여, 기지국은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 이웃하는 기지국으로부터 수신할 수도 있다. 구성 정보는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보가 반송되어야 하는 하나 이상의 리소스들 (예를 들어, 서브 프레임의 마지막 심볼, UCB 채널) 을 포함할 수도 있다. 일 양태에서, 제 2 타입의 데이터 또는 제어 정보는 URLLC 데이터 또는 제어 정보일 수도 있다. 도 4 의 맥락에서, 제 2 기지국 (404) 은, 예를 들어, 제 2 기지국 (404) 이 ACK/NACK 정보 (422) 를 모니터링하고 검출할 수도 있도록, ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보 (440) 를 제 1 기지국 (402) 으로부터 수신할 수도 있다.

[0097] 동작 (1004) 에서, 기지국은 예를 들어 수신된 구성 정보에 기초하여 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 UE 로부터 수신할 수도 있다. 일 양태에서, ACK/NACK 정보는 UCB 채널상에서 반송될 수도 있다. 도 4 의 맥락에서, 제 2 기지국 (404) 은 제 1 UE (408) 로부터 ACK/NACK 정보 (422) 를 수신할 수도 있다. 예를 들어, 제 2 기지국 (404) 은 UCB 채널 (860) 상에서 반송된 NACK (830) 인 ACK/NACK 정보를 수신할 수도 있다.

[0098] ACK/NACK 정보가 확인 응답을 나타내는 경우 (또는 ACK/NACK 정보가 검출되지 않는 경우), 기지국은 예를 들어 기지국이 기지국이 이웃 셀에 간섭을 일으키고 있다는 표시를 수신하지 않았기 때문에, 기지국 (UE) 에 의해 제공되는 셀에서 동작하는 다른 UE (들) 과 계속 추가로 통신할 수도 있다. 그러나, ACK/NACK 정보가 부정 확인응답을 나타내면, 방법 (1000) 은 동작 (1006) 으로 진행할 수도 있다. 동작 (1006) 에서, 기지국은 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보에 대한 송신 전력을 감소시킬 수도 있다. 예를 들어, 기지국은 이전에 사용된 송신 전력보다 상대적으로 작은 감소된 송신 전력을 선택하거나 계산할 수도 있고, 기지국은 송신을 위해 그 감소된 송신 전력을 사용할 수도 있다. 제 1 타입의 데이터 또는 제어 정보는 eMBB 데이터 또는 제어 정보일 수도 있다. 도 4 의 맥락에서, 제 2 기지국 (404) 은 제 1 타입의 데이터 또는 제어 정보 (442) 에 대한 송신 전력을 감소시킬 수도 있다. 예를 들어, 제 2 기지국 (404) 은 서브 프레임 t+1 (812) 의 제 1 부분 (806b) 동안 송신 전력을 감소시킬 수도 있다.

[0099] 일 양태에서, 동작 (1006) 은 동작 (1008) 을 포함할 수도 있다. 동작 (1008) 에서, 기지국은 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보의 송신을 양보할 수도 있다. 일 양태에서, 기지국은 데이터 또는 제어 정보 (예를 들어, 그렇지 않은 경우 송신을 위해 스케줄링된 데이터 또는 제어 정보) 를 송신하는 것을 억제함으로써 송신을 양보할 수도 있다. 예를 들어, 기지국은 후속 서브 프레임의 하나 이상의 리소스들상에서의 제 1 타입의 데이터 또는 제어 정보의 송신을 스케줄링할 수도 있고, 그 후 기지국은 스케줄링된 제 1 타입의 데이터 또는 제어 정보를 후속 서브 프레임의 하나 이상의 리소스들상에서 전송하는 것을 억제할 수도 있다. 예를 들어, 제 2 기지국 (404) 은 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 의 송신 후까지 제 1 타입의 데이터 또는 제어 정보 (442) 의 송신을 양보할 수도 있다. 예를 들어, 제 2 기지국 (404) 은 서브 프레임 t+1 (812) 의 제 1 부분 (806b) 동안 송신을 양보할 수도 있다.

[0100] 도 11 은 무선 통신의 방법 (1100) 의 플로우챠트이다. 방법은 UE (예컨대, UE (104), 제 1 UE (408), 장치 (1602/1602')) 에 의해 수행될 수도 있다. 방법 (1100) 이 복수의 개별적인 동작들을 도시하지만, 본 개시는 하나 이상의 동작들이 전치, 생략 및/또는 동시 수행되는 양태들을 고려한다.

[0101] 동작 (1102) 에서, UE 는 서브 프레임 내에 번들링된 적어도 2 개의 서브 슬롯에서 반송된 제 2 타입의 데이터 또는 제어 정보를 기지국으로부터 수신할 수도 있다. 일 양태에서, 제 2 타입의 데이터 또는 제어 정보는 제 1 타입의 데이터 또는 제어 정보 내로 펑처링된다. 일 양태에서, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하기 위한 부분을 포함한다. 제 1 타입의 데이터 또는 제어 정보는 eMBB 데이터 또는 제어 정보일 수도 있고, 제 2 타입의 데이터 또는 제어 정보는 URLLC 데이터 또는 제어 정보일 수도 있다.

[0102] 도 4 의 맥락에서, 제 1 UE (408) 는 제 2 타입의 데이터 또는 제어 정보 (420) 를 수신할 수도 있다. 예를 들어, 제 1 UE (408) 는 서브 프레임 (710) 의 제 1 부분 (718) 의 심볼들 내로 펑처링 (742) 되는 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다. 다른 예에서, 제 1 UE (408) 는 서브 프레임 t (810) 의 제 1 부분 (818) 의 심볼들 내로 펑처링되는 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다. 제 1 UE (408) 는 번들 (720) 의 서브 슬롯들 (722a, 722b, 722c, 722d) 에서 반송되는 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다. 다른 예에서, 제 2 타입의 데이터 또는 제어 정보는 번들링된 서브 슬롯들 (820) 에서 반송될 수도 있다.

[0103] 동작 (1104) 에서, UE 는 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정

보에 대한 ACK/NACK 정보를 결정할 수도 있다. 예를 들어, UE 는 제 2 타입의 데이터 또는 제어 정보를 디코딩하려고 시도할 수도 있다. UE 가 제 2 타입의 데이터 또는 제어 정보를 성공적으로 디코딩하는 경우, UE 는 ACK 피드백을 생성하여 제 2 타입의 데이터 또는 제어 정보의 성공적인 수신 및 디코딩을 나타낼 수도 있다. 그러나, UE 가 제 2 타입의 데이터 또는 제어 정보를 디코딩함에 있어서 성공적이지 않은 경우, UE 는 NACK 피드백을 생성하여 제 2 타입의 데이터 또는 제어 정보의 수신 및/또는 디코딩에서의 실패를 나타낼 수도 있다. 도 4 의 맥락에서, 제 1 UE (408) 는 제 2 타입의 데이터 또는 제어 정보 (420) 에 대한 ACK/NACK 정보 (422) 를 결정할 수도 있다. 예를 들어, 제 1 UE (408) 는 번들 (720) 에서 반송되는 URLLC 데이터 또는 제어 정보에 대한 ACK/NACK 정보 (730) 를 결정할 수도 있다. 다른 예에서, 제 1 UE (408) 는 제 1 UE (408) 가 번들링된 서브 슬롯들 (820) 에서 반송된 URLLC 데이터 또는 제어 정보를 성공적으로 디코딩할 수 없을 때 NACK (830) 를 결정할 수도 있다.

[0104] 동작 (1106) 에서, UE 는 ACK/NACK 정보를 반송하기 위한 서브 프레임의 부분 동안 ACK/NACK 정보를 전송할 수도 있다. 일 양태에서, ACK/NACK 정보는 UCB 채널상에서 반송될 수도 있다. 도 4 의 맥락에서, 제 1 UE (408) 는 제 1 기지국 (402) 및 제 2 기지국 (404) 모두에 의해 수신될 수도 있는 ACK/NACK 정보 (422) 를 전송할 수도 있다. 예를 들어, 제 1 UE (408) 는 ACK/NACK 정보를 반송하기 위한 서브 프레임 (710) 의 부분 (726) 에서 ACK/NACK 정보 (730) 를 전송할 수도 있다. 다른 예에서, 제 1 UE (408) 는 URLLC/eMBB 셀 (802) 및 eMBB 셀 (804) 모두에서 수신될 수도 있는 NACK (830) 를 전송할 수도 있다.

[0105] UE 가 NACK 를 전송하면, 방법 (1100) 은 동작 (1108) 으로 진행할 수도 있다. 동작 (1108) 에서, UE 는 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다. 도 4 의 맥락에서, 제 1 UE (408) 는 재스케줄링된 제 2 타입의 데이터 또는 제어 정보 (424) 를 수신할 수도 있다. 예를 들어, 제 1 UE (408) 는 서브 프레임 t+1 (812) 의 적어도 하나의 서브 슬롯 (850) 에서 반송되는 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다.

[0106] 도 12 는 예시적인 장치 (1202) 에서의 상이한 수단들/컴포넌트들 사이의 데이터 플로우를 도시하는 개념적 데이터 플로우 다이어그램 (1200) 이다. 장치는 기지국일 수도 있다.

[0107] 장치 (1202) 는 (예를 들어, UE (1250) 로부터 및/또는 이웃 기지국 (1260) 으로부터) 신호들을 수신하도록 구성된 수신 컴포넌트 (1204) 를 포함할 수도 있다. 장치 (1202) 는 (예를 들어, UE (1250) 로 및/또는 이웃 기지국 (1260) 으로) 신호들을 송신하도록 구성된 송신 컴포넌트 (1210) 를 포함할 수도 있다.

[0108] 장치 (1202) 는 UE (1250) 로 전달되어야 하는 컨텐츠를 결정하도록 구성된 컨텐츠 컴포넌트 (1208) 를 포함할 수도 있다. 그 컨텐츠는 URLLC 데이터 및 제어 정보를 포함할 수도 있다. 컨텐츠 컴포넌트 (1208) 는 그 컨텐츠를 스케줄링 컴포넌트 (1206) 에 제공할 수도 있다. 스케줄링 컴포넌트 (1206) 는, 적어도 2 개의 서브 슬롯들에서, 제 1 타입의 데이터 또는 제어 정보 (예를 들어, eMBB 데이터 또는 제어 정보) 를 제 2 타입의 데이터 또는 제어 정보 (예를 들어, URLLC 데이터 또는 제어 정보) 일 수도 있는 컨텐츠로 펑처링할 수도 있다. 일 양태에서, 스케줄링 컴포넌트 (1206) 는 적어도 2 개의 서브 슬롯들을 서브 프레임 내에 번들링할 수도 있다. 일 양태에서, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도 있다. 그 다음, 송신 컴포넌트 (1210) 는 서브 프레임 내에 번들링된 적어도 2 개의 서브 슬롯들 동안 UE (1250) 와 통신할 수도 있다.

[0109] 일 양태에서, 스케줄링 컴포넌트 (1206) 는 UE (1250) 로부터 UCB 채널 상에서 반송될 수도 있는, 컨텐츠와 연관된 ACK/NACK 정보를 수신할 수도 있다. ACK/NACK 정보가 UE (1250) 에 의한 부정 확인 응답을 나타내는 경우, 스케줄링 컴포넌트 (1206) 는 (예를 들어, 다음 서브 프레임의 서브 슬롯 동안) 컨텐츠를 재스케줄링할 수도 있다. 송신 컴포넌트 (1210) 는 그 후 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 UE (1250) 로 전송할 수도 있다.

[0110] 일 양태에서, 장치 (1202) 는 동기화 컴포넌트 (1212) 를 포함할 수도 있다. 동기화 컴포넌트 (1212) 는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 결정하도록 구성될 수도 있다. 구성 정보는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보가 반송되어야 하는 하나 이상의 리소스들 (예를 들어, 서브 프레임의 마지막 심볼, UCB 채널) 을 포함할 수도 있다. 송신 컴포넌트 (1210) 는 그 후, 이웃 기지국 (1260) 으로, 예를 들어, 이웃 기지국이 UE (1250) 로부터의 ACK/NACK 정보를 모니터링하고 검출할 수 있도록, ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 송신할 수도 있다.

[0111] 장치는 도 9 의 전술된 플로우차트들에서의 알고리즘의 블록들의 각각을 수행하는 부가적인 컴포넌트들을 포함

할 수도 있다. 이로써, 도 9 의 전술된 플로우차트들에서의 각각의 블록은 컴포넌트에 의해 수행될 수도 있으며, 장치는 그 컴포넌트들 중 하나 이상을 포함할 수도 있다. 컴포넌트들은 언급된 프로세스들/알고리즘을 수행하도록 특별히 구성된 하나 이상의 하드웨어 컴포넌트들이거나, 진술된 프로세스들/알고리즘을 수행하도록 구성된 프로세서에 의해 구현되거나, 프로세서에 의한 구현을 위해 컴퓨터 판독가능 매체 내에 저장되거나, 또는 이들의 일부 조합일 수도 있다.

[0112] 도 13 은 프로세싱 시스템 (1314) 을 채용하는 장치 (1202') 에 대한 하드웨어 구현의 일 예를 예시하는 다이어그램 (1300) 이다. 프로세싱 시스템 (1314) 은, 일반적으로 버스 (1324) 에 의해 표현되는, 버스 아키텍처로 구현될 수도 있다. 버스 (1324) 는 프로세싱 시스템 (1314) 의 특정 애플리케이션 및 전체 설계 제약들에 따라 임의의 수의 상호접속 버스 및 브리지들을 포함할 수도 있다. 버스 (1324) 는 프로세서 (1304), 컴포넌트들 (1204, 1206, 1208, 1210, 1212) 및 컴퓨터 판독가능 매체 (1306) 로 표현되는, 하나 이상의 프로세서들 및/또는 하드웨어 모듈들을 포함하는 다양한 회로들을 함께 링크시킨다. 버스 (1324) 는 또한, 당업계에 널리 공지되고 따라서 더 이상 설명되지 않을 타이밍 소스들, 주변기기들, 전압 레귤레이터들, 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크시킬 수도 있다.

[0113] 프로세싱 시스템 (1314) 은 송수신기 (1310) 에 커플링될 수도 있다. 송수신기 (1310) 는 하나 이상의 안테나들 (1320) 에 커플링된다. 송수신기 (1310) 는 송신 매체 상으로 다양한 다른 장치와 통신하는 수단을 제공한다. 송수신기 (1310) 는 하나 이상의 안테나들 (1320) 로부터 신호를 수신하고, 수신된 신호로부터 정보를 추출하고, 추출된 정보를 프로세싱 시스템 (1314), 구체적으로 수신 컴포넌트 (1204) 에 제공한다. 추가로, 송수신기 (1310) 는 프로세싱 시스템 (1314), 구체적으로 송신 컴포넌트 (1210) 로부터 정보를 수신하고, 수신된 정보에 기초하여, 하나 이상의 안테나들 (1320) 에 적용될 신호를 생성한다. 프로세싱 시스템 (1314) 은 컴퓨터 판독가능 매체/메모리 (1306) 에 커플링된 프로세서 (1304) 를 포함한다. 프로세서 (1304) 는 컴퓨터 판독가능 매체/메모리 (1306) 상에 저장된 소프트웨어의 실행을 포함한 일반 프로세싱을 책임진다. 소프트웨어는, 프로세서 (1304) 에 의해 실행될 경우, 프로세싱 시스템 (1314) 으로 하여금 임의의 특정 장치에 대해 상기 설명된 다양한 기능들을 수행하게 한다. 컴퓨터 판독가능 매체/메모리 (1306) 는 또한, 소프트웨어를 실행할 경우 프로세서 (1304) 에 의해 조작되는 데이터를 저장하는데 사용될 수도 있다. 프로세싱 시스템 (1314) 은 컴포넌트들 (1204, 1206, 1208, 1210, 1212) 중 적어도 하나를 더 포함한다. 컴포넌트들은 프로세서 (1304) 에서 실행중이고 컴퓨터 판독가능 매체/메모리 (1306) 에 상주하거나 저장된 소프트웨어 컴포넌트들, 프로세서 (1304) 에 커플링된 하나 이상의 하드웨어 모듈들, 또는 이들의 일부 조합일 수도 있다. 프로세싱 시스템 (1314) 은 기지국 (310) 의 컴포넌트일 수도 있고, 메모리 (376), 및/또는 TX 프로세서 (316), RX 프로세서 (370), 및 제어기/프로세서 (375) 중의 적어도 하나를 포함할 수도 있다.

[0114] 하나의 구성에서, 무선 통신을 위한 장치 (1202/1202') 는 적어도 2 개의 서브 슬롯들에서 제 1 타입의 데이터 또는 제어 정보를 제 2 타입의 데이터 또는 제어 정보로 펑처링하는 수단을 포함한다. 장치 (1202/1202') 는 서브 프레임 내에 적어도 2 개의 서브 슬롯을 번들링하는 수단을 더 포함할 수도 있고, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분을 포함한다. 장치 (1202/1202') 는 서브 프레임 내에 번들링된 적어도 2 개의 서브 슬롯 동안 사용자 장비 (UE) 와 통신하는 수단을 더 포함할 수도 있다.

[0115] 장치 (1202/1202') 는 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 수신하는 수단을 더 포함할 수도 있다. 일 양태에서, ACK/NACK 정보는 eMBB 업링크 공통 버스트 채널상에서 반송된다. 장치 (1202/1202') 는 ACK/NACK 정보가 부정 확인 응답을 나타낼 때 제 2 타입의 데이터 또는 제어 정보를 재스케줄링하는 수단을 더 포함할 수도 있다. 장치 (1202/1202') 는 재스케줄링된 제 2 타입의 데이터 또는 제어 정보를 전송하는 수단을 더 포함할 수도 있다. 장치 (1202/1202') 는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 이웃 기지국에 전송하는 수단을 더 포함할 수도 있다. 일 양태에서, 제 1 타입의 데이터는 eMBB 와 연관되고 제 2 타입의 데이터는 URLLC 와 연관된다.

[0116] 전술한 수단들은 전술한 수단들에 의해 상술된 기능들을 수행하도록 구성된 장치 (1202) 의 전술한 컴포넌트들 및/또는 장치 (1202') 의 프로세싱 시스템 (1314) 중 하나 이상일 수도 있다. 위에서 설명된 바와 같이, 프로세싱 시스템 (1314) 은 TX 프로세서 (316), RX 프로세서 (370), 및 제어기/프로세서 (375) 를 포함할 수도 있다. 이와 같이, 하나의 구성에서, 전술된 수단은 전술된 수단에 의해 열거된 기능들을 수행하도록 구성된 TX 프로세서 (316), RX 프로세서 (370), 및 제어기/프로세서 (375) 일 수도 있다.

[0117] 도 14 는 예시적인 장치 (1402) 에서의 상이한 수단들/컴포넌트들 사이의 데이터 플로우를 도시하는 개념적 데

이터 플로우 다이어그램 (1400) 이다. 장치는 기지국일 수도 있다.

[0118] 장치 (1402) 는 (예를 들어, 제 1 UE (1450), 제 2 UE (1470) 로부터 및/또는 이웃 기지국 (1460) 으로부터) 신호들을 수신하도록 구성된 수신 컴포넌트 (1404) 를 포함할 수도 있다. 장치 (1402) 는 (예를 들어, 제 2 UE (1470) 로 및/또는 이웃 기지국 (1460) 으로) 신호들을 송신하도록 구성된 송신 컴포넌트 (1410) 를 포함할 수도 있다.

[0119] 일 양태에서, 장치 (1202) 는 동기화 컴포넌트 (1408) 를 포함할 수도 있다. 동기화 컴포넌트 (1408) 는 이웃 기지국 (1460) 으로부터 수신될 수도 있는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하는 부분의 구성을 나타내는 정보를 결정하도록 구성될 수도 있다. 구성 정보는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보가 반송되어야 하는 하나 이상의 리소스들 (예를 들어, 서브 프레임의 마지막 심볼, UCB 채널) 을 포함할 수도 있다.

[0120] 동기화 컴포넌트 (1408) 는 ACK/NACK 컴포넌트 (1406) 에 구성 정보를 제공할 수도 있다. 이러한 구성 정보에 기초하여, ACK/NACK 컴포넌트 (1406) 는 UE (1450) 로부터 ACK/NACK 정보를 모니터링하고 검출할 수도 있다. 일 양태에서, ACK/NACK 정보는 UCB 채널을 통해 반송될 수도 있다; 그러나, ACK/NACK 정보는 제 2 타입의 데이터 또는 제어 정보 (예를 들어, URLLC) 와 연관될 수도 있는 반면, 장치 (1402) 는 제 1 타입의 데이터 또는 제어 정보 (예를 들어, eMBB) 에 따라 통신하도록 구성된다.

[0121] ACK/NACK 컴포넌트 (1406) 가 제 1 UE (1450) 로부터 NACK 를 검출할 때, ACK/NACK 컴포넌트 (1406) 는 NACK 의 표시를 전력 컴포넌트 (1412) 에 제공할 수도 있다. 전력 컴포넌트 (1412) 는 예를 들어 제 2 UE (1470) 와 통신할 때 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보에 대한 송신 전력을 감소시키도록 구성될 수도 있다. 일 양태에서, 전력 컴포넌트 (1412) 는 송신 컴포넌트 (1410) 가 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보의 송신을 양보하게 함으로써 전송 전력을 감소시킬 수도 있다.

[0122] 장치는 도 10 의 전술된 플로우차트들에서의 알고리즘의 블록들의 각각을 수행하는 부가적인 컴포넌트들을 포함할 수도 있다. 이로써, 도 10 의 전술된 플로우차트들에서의 각각의 블록은 컴포넌트에 의해 수행될 수도 있으며, 장치는 그 컴포넌트들 중 하나 이상을 포함할 수도 있다. 컴포넌트들은 언급된 프로세스들/알고리즘을 수행하도록 특별히 구성된 하나 이상의 하드웨어 컴포넌트들이거나, 진술된 프로세스들/알고리즘을 수행하도록 구성된 프로세서에 의해 구현되거나, 프로세서에 의한 구현을 위해 컴퓨터 판독가능 매체 내에 저장되거나, 또는 이들의 일부 조합일 수도 있다.

[0123] 도 15 는 프로세싱 시스템 (1514) 을 채용하는 장치 (1402') 에 대한 하드웨어 구현의 일 예를 예시하는 다이어그램 (1500) 이다. 프로세싱 시스템 (1514) 은, 일반적으로 버스 (1524) 에 의해 표현되는, 버스 아키텍처로 구현될 수도 있다. 버스 (1524) 는 프로세싱 시스템 (1514) 의 특정 애플리케이션 및 전체 설계 제약들에 따라 임의의 수의 상호접속 버스 및 브리지들을 포함할 수도 있다. 버스 (1524) 는 프로세서 (1504), 컴포넌트들 (1404, 1406, 1408, 1410, 1412) 및 컴퓨터 판독가능 매체 (1506) 로 표현되는, 하나 이상의 프로세서들 및/또는 하드웨어 모듈들을 포함하는 다양한 회로들을 함께 링크시킨다. 버스 (1524) 는 또한, 당업계에 널리 공지되고 따라서 더 이상 설명되지 않을 타이밍 소스들, 주변기기들, 전압 레귤레이터들, 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크시킬 수도 있다.

[0124] 프로세싱 시스템 (1514) 은 송수신기 (1510) 에 커플링될 수도 있다. 송수신기 (1510) 는 하나 이상의 안테나들 (1520) 에 커플링된다. 송수신기 (1510) 는 송신 매체 상으로 다양한 다른 장치와 통신하는 수단을 제공한다. 송수신기 (1510) 는 하나 이상의 안테나들 (1520) 로부터 신호를 수신하고, 수신된 신호로부터 정보를 추출하고, 추출된 정보를 프로세싱 시스템 (1514), 구체적으로 수신 컴포넌트 (1404) 에 제공한다. 또한, 송수신기 (1510) 는 프로세싱 시스템 (1514), 구체적으로는 송신 컴포넌트 (1410) 로부터 정보를 수신하고, 수신된 정보에 기초하여, 하나 이상의 안테나들 (1520) 에 적용될 신호를 생성한다. 프로세싱 시스템 (1514) 은 컴퓨터 판독가능 매체/메모리 (1506) 에 커플링된 프로세서 (1504) 를 포함한다. 프로세서 (1504) 는, 컴퓨터 판독가능 매체/메모리 (1506) 에 저장된 소프트웨어의 실행을 포함한, 일반적인 프로세싱을 담당한다. 소프트웨어는, 프로세서 (1504) 에 의해 실행될 경우, 프로세싱 시스템 (1514) 으로 하여금 임의의 특정 장치에 대해 상기 설명된 다양한 기능들을 수행하게 한다. 컴퓨터 판독가능 매체/메모리 (1506) 는 또한, 소프트웨어를 실행할 때, 프로세서 (1504) 에 의해 조작되는 데이터를 저장하는데 사용될 수도 있다. 프로세싱 시스템 (1514) 은 컴포넌트들 (1404, 1406, 1408, 1410, 1412) 중 적어도 하나를 더 포함한다. 컴포넌트들은 프로세서 (1504) 에서 실행중이고 컴퓨터 판독가능 매체/메모리 (1506) 에 상주하거나 저장된 소프트웨어 컴포넌트들, 프로세서 (1504) 에 커플링된 하나 이상의 하드웨어 모듈들, 또는 이들의 일부 조합일 수도 있다. 프로세싱 시스템 (1514) 은 기지

국 (310) 의 컴포넌트일 수도 있고, 메모리 (376), 및/또는 TX 프로세서 (316), RX 프로세서 (370), 및 제어기/프로세서 (375) 중의 적어도 하나를 포함할 수도 있다.

[0125] 하나의 구성에서, 무선 통신을 위한 장치 (1402/1402') 는 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 수신하는 수단을 포함한다. 장치 (1402/1402') 는 ACK/NACK 정보가 부정 확인응답을 나타내는 경우 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보에 대한 송신 전력을 감소시키는 수단을 더 포함할 수도 있다. 일 양태에서, 송신 전력을 감소시키는 수단은 후속 서브 프레임 동안 제 1 타입의 데이터 또는 제어 정보의 송신을 양보하도록 구성된다.

[0126] 장치 (1402/1402') 는, 이웃 기지국으로부터, ACK/NACK 정보를 반송하기 위한 서브 프레임의 부분의 구성을 나타내는 정보를 수신하는 수단을 더 포함할 수도 있다. 일 양태에서, ACK/NACK 정보는 eMBB 업링크 공통 버스트 채널상에서 반송된다. 일 양태에서, 제 1 타입의 데이터는 eMBB 와 연관되고 제 2 타입의 데이터는 URLLC 와 연관된다.

[0127] 전술한 수단들은 전술한 수단들에 의해 상술된 기능들을 수행하도록 구성된 장치 (1402) 의 전술한 컴포넌트들 및/또는 장치 (1402') 의 프로세싱 시스템 (1514) 중 하나 이상일 수도 있다. 위에서 설명된 바와 같이, 프로세싱 시스템 (1514) 은 TX 프로세서 (316), RX 프로세서 (370), 및 제어기/프로세서 (375) 를 포함할 수도 있다. 이와 같이, 하나의 구성에서, 전술된 수단은 전술된 수단에 의해 열거된 기능들을 수행하도록 구성된 TX 프로세서 (316), RX 프로세서 (370), 및 제어기/프로세서 (375) 일 수도 있다.

[0128] 도 16 은 예시적인 장치 (1602) 에서의 상이한 수단들/컴포넌트들 사이의 데이터 플로우를 도시하는 개념적 데이터 플로우 다이어그램 (1600) 이다. 장치는 UE 일 수도 있다.

[0129] 장치 (1602) 는 (예를 들어, 제 1 기지국 (1650) 으로부터) 신호들을 수신하도록 구성된 수신 컴포넌트 (1604) 를 포함할 수도 있다. 장치 (1402) 는 (예를 들어, 그러한 신호들이 이웃 기지국 (1660) 에 의해 검출될 수도 있지만, 제 1 기지국 (1650) 으로) 신호들을 송신하도록 구성된 송신 컴포넌트 (1410) 를 포함할 수도 있다.

[0130] 일 양태에서, 장치 (1602) 는 컨텐츠 컴포넌트 (1606) 를 포함할 수도 있다. 컨텐츠 컴포넌트 (1606) 는 제 1 기지국 (1650) 으로부터 컨텐츠 (예를 들어, URLLC 데이터 또는 제어 정보) 를 수신하도록 구성될 수도 있으며, 컨텐츠는 서브 프레임의 번들링된 서브 슬롯들에서 반송될 수도 있다. 일 양태에서, 데이터 또는 제어 정보는 제 2 타입 (예를 들어, URLLC) 일 수 있고, 서브 프레임 내에 번들링된 적어도 2 개의 서브 슬롯에서 제 1 타입의 데이터 또는 제어 정보 (예를 들어, eMBB 데이터 또는 제어 정보) 내로 펑처링될 수도 있다. 일 양태에서, 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도 있다.

[0131] 컨텐츠 컴포넌트 (1606) 는 제 1 기지국 (1650) 으로부터 수신된 제 2 타입의 데이터 또는 제어 정보를 디코딩하기를 시도할 수도 있고, 그 디코딩이 성공적이었는지 여부의 표시를 ACK/NACK 컴포넌트 (1608) 에 제공할 수도 있다. ACK/NACK 컴포넌트 (1608) 는 제 2 타입의 데이터 또는 제어 정보가 반송되는 번들링된 서브 슬롯들에 대한 ACK/NACK 정보를 결정할 수도 있다. 예를 들어, ACK/NACK 컴포넌트 (1608) 는 컨텐츠 컴포넌트 (1606) 가 번들링된 서브 슬롯들에서 반송된 제 2 타입의 데이터 또는 제어 정보를 성공적으로 디코딩하는 경우 ACK 를 결정할 수도 있고, 그렇지 않은 경우 NACK 를 결정할 수도 있다.

[0132] 송신 컴포넌트 (1610) 는 ACK/NACK 정보를 반송하기 위한 서브 프레임의 부분에서 결정된 ACK/NACK 정보를 송신할 수도 있다. ACK/NACK 정보는 UCB 채널상에서 반송될 수도 있다. ACK/NACK 정보는 제 1 기지국 (1650) 을 위한 것으로 의도될 수도 있지만, 이웃 기지국 (1660) 이 ACK/NACK 정보를 검출할 수도 있다.

[0133] ACK/NACK 컴포넌트 (1608) 가 NACK 의 송신을 야기하는 경우, 컨텐츠 컴포넌트 (1606) 는 번들링된 서브 슬롯들이 반송되는 서브 프레임 직후의 다음 서브 프레임 동안 발생할 수도 있는 재스케줄링된 서브 슬롯 동안 제 2 타입의 데이터 또는 제어 정보를 수신할 수도 있다 .

[0134] 장치는 도 11 의 전술된 플로우차트들에서의 알고리즘의 블록들의 각각을 수행하는 부가적인 컴포넌트들을 포함할 수도 있다. 이로써, 도 11 의 전술된 플로우차트들에서의 각각의 블록은 컴포넌트에 의해 수행될 수도 있으며, 장치는 그 컴포넌트들 중 하나 이상을 포함할 수도 있다. 컴포넌트들은 언급된 프로세스들/알고리즘을 수행하도록 특별히 구성된 하나 이상의 하드웨어 컴포넌트들이거나, 진술된 프로세스들/알고리즘을 수행하도록 구성된 프로세서에 의해 구현되거나, 프로세서에 의한 구현을 위해 컴퓨터 판독가능 매체 내에 저장되거나, 또는 이들의 일부 조합일 수도 있다.

[0135] 도 17 은 프로세싱 시스템 (1714) 을 채용하는 장치 (1602') 에 대한 하드웨어 구현의 일 예를 예시하는 다이어그램 (1700) 이다. 프로세싱 시스템 (1714) 은, 일반적으로 버스 (1724) 에 의해 표현되는, 버스 아키텍처로 구현될 수도 있다. 버스 (1724) 는 프로세싱 시스템 (1714) 의 특정 애플리케이션 및 전체 설계 제약들에 따라 임의의 수의 상호접속 버스 및 브리지들을 포함할 수도 있다. 버스 (1724) 는 프로세서 (1704), 컴포넌트들 (1604, 1606, 1608, 1610, 1612) 및 컴퓨터 판독가능 매체 (1706) 로 표현되는, 하나 이상의 프로세서들 및/또는 하드웨어 모듈들을 포함하는 다양한 회로들을 함께 링크시킨다. 버스 (1724) 는 또한, 당업계에 널리 공지되고 따라서 더 이상 설명되지 않을 타이밍 소스들, 주변기기들, 전압 레귤레이터들, 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크시킬 수도 있다.

[0136] 프로세싱 시스템 (1714) 은 송수신기 (1710) 에 커플링될 수도 있다. 송수신기 (1710) 는 하나 이상의 안테나들 (1720) 에 커플링된다. 송수신기 (1710) 는 송신 매체 상으로 다양한 다른 장치와 통신하는 수단을 제공한다. 송수신기 (1710) 는 하나 이상의 안테나들 (1720) 로부터 신호를 수신하고, 수신된 신호로부터 정보를 추출하고, 추출된 정보를 프로세싱 시스템 (1714), 구체적으로 수신 컴포넌트 (1604) 에 제공한다. 또한, 송수신기 (1710) 는 프로세싱 시스템 (1714), 구체적으로는 송신 컴포넌트 (1610) 로부터 정보를 수신하고, 수신된 정보에 기초하여, 하나 이상의 안테나들 (1720) 에 적용될 신호를 생성한다. 프로세싱 시스템 (1714) 은 컴퓨터 판독가능 매체/메모리 (1706) 에 커플링된 프로세서 (1704) 를 포함한다. 프로세서 (1704) 는, 컴퓨터 판독가능 매체/메모리 (1706) 에 저장된 소프트웨어의 실행을 포함한, 일반적인 프로세싱을 담당한다. 소프트웨어는, 프로세서 (1704) 에 의해 실행될 경우, 프로세싱 시스템 (1714) 으로 하여금 임의의 특정 장치에 대해 상기 설명된 다양한 기능들을 수행하게 한다. 컴퓨터 판독가능 매체/메모리 (1706) 는 또한, 소프트웨어를 실행할 때, 프로세서 (1704) 에 의해 조작되는 데이터를 저장하는데 사용될 수도 있다. 프로세싱 시스템 (1714) 은 컴포넌트들 (1604, 1606, 1608, 1610, 1612) 중 적어도 하나를 더 포함한다. 컴포넌트들은 프로세서 (1704) 에서 실행중이고 컴퓨터 판독가능 매체/메모리 (1706) 에 상주하거나 저장된 소프트웨어 컴포넌트들, 프로세서 (1704) 에 커플링된 하나 이상의 하드웨어 모듈들, 또는 이들의 일부 조합일 수도 있다. 프로세싱 시스템 (1714) 은 UE (350) 의 컴포넌트일 수도 있고, 메모리 (360) 및/또는 TX 프로세서 (368), RX 프로세서 (356), 및 제어기/프로세서 (359) 중 적어도 하나를 포함할 수도 있다.

[0137] 하나의 구성에서, 무선 통신을 위한 장치 (1602/1602') 는 서브 프레임 내에서 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보를 수신하는 수단을 포함하고, 제 2 타입의 데이터 또는 제어 정보는 제 1 타입의 데이터 또는 제어 정보 내로 펑처링된다. 서브 프레임은 제 2 타입의 데이터 또는 제어 정보와 연관된 ACK/NACK 정보를 반송하기 위한 부분을 포함할 수도 있다. 장치 (1602/1602') 는 번들링된 적어도 2 개의 서브 슬롯들에서 반송되는 제 2 타입의 데이터 또는 제어 정보에 대한 ACK/NACK 정보를 결정하는 수단을 더 포함할 수도 있다. 장치 (1602/1602') 는 ACK/NACK 정보를 반송하기 위한 서브 프레임의 부분 동안 ACK/NACK 정보를 전송하는 수단을 더 포함할 수도 있다.

[0138] 일 양태에서, 장치 (1602/1602') 는 ACK/NACK 정보가 부정 확인 응답을 나타낼 때 재스케줄링된 서브 슬롯 동안 상기 제 2 타입의 데이터 또는 제어 정보를 수신하는 수단을 포함할 수도 있다. 일 양태에서, ACK/NACK 정보는 eMBB 업링크 공통 버스트 채널상에서 반송된다. 일 양태에서, 제 1 타입의 데이터는 eMBB 와 연관되고 제 2 타입의 데이터는 URLLC 와 연관된다.

[0139] 전술한 수단들은 전술한 수단들에 의해 상술된 기능들을 수행하도록 구성된 장치 (1602) 의 전술한 컴포넌트들 및/또는 장치 (1602') 의 프로세싱 시스템 (1714) 중 하나 이상일 수도 있다. 위에서 설명된 바와 같이, 프로세싱 시스템 (1714) 은 TX 프로세서 (368), RX 프로세서 (356), 및 제어기/프로세서 (359) 를 포함할 수도 있다. 이와 같이, 일 구성에서, 전술한 수단은 전술한 수단에 의해 열거된 기능들을 수행하도록 구성된 TX 프로세서 (368), RX 프로세서 (356), 및 제어기/프로세서 (359) 일 수도 있다.

[0140] 추가의 개시는 부록에 포함되어 있다.

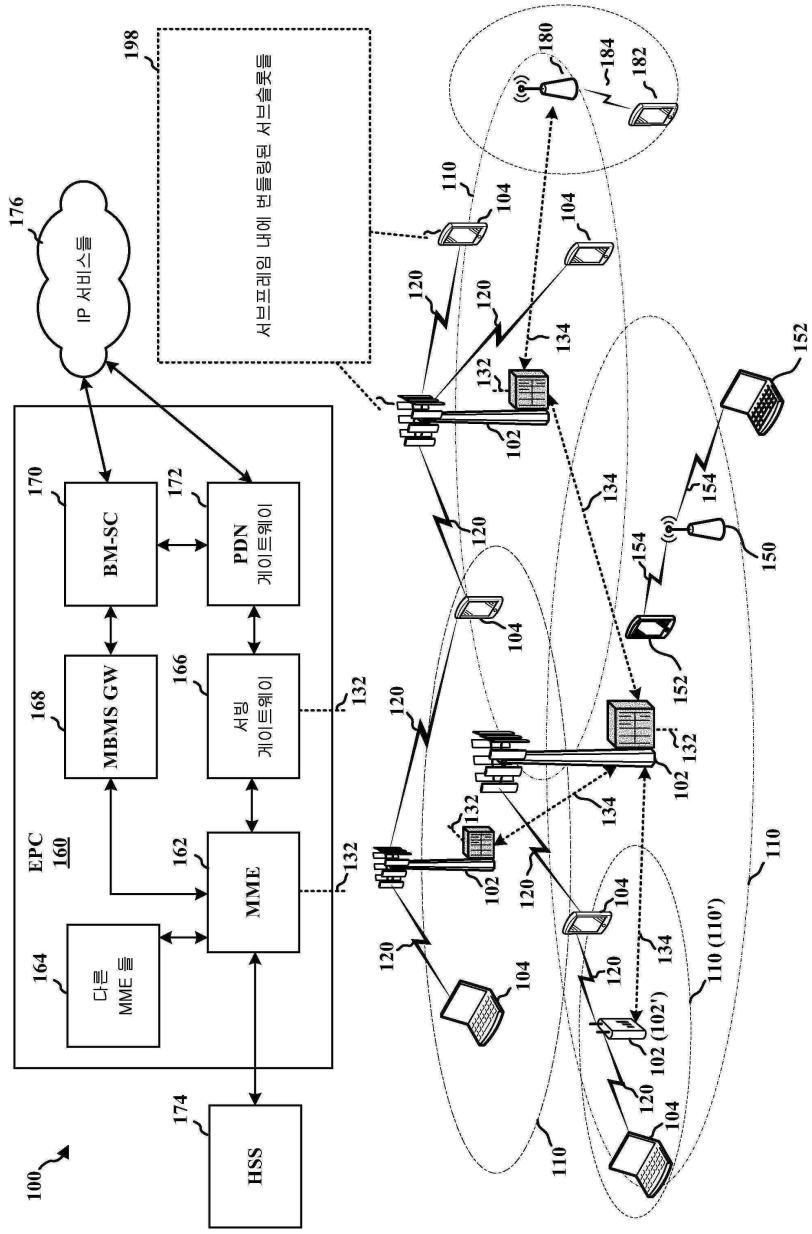
[0141] 개시된 프로세스들/플로우차트들에서 블록들의 특정 순서 또는 계층 (hierarchy) 은 예시적인 접근법들의 예시라는 것이 이해된다. 설계 선호들에 기초하여, 프로세스들/플로우차트들에서 블록들의 특정 순서 또는 계층은 재배열될 수도 있다는 것이 이해된다. 또한, 일부 블록들은 조합될 수도 있거나 생략될 수도 있다. 첨부 방법 청구항들은, 샘플 순서에서 다양한 블록들의 엘리먼트들을 제시하고, 제시된 특정 순서 또는 계층에 한정하는 것을 의미하지는 않는다.

[0142] 이전의 설명은 당업자가 본원에 기재된 다양한 양태들을 실시하는 것을 가능하게 하기 위해서 제공된다. 이 양태들에 대한 다양한 수정들은 당해 분야의 당업자들에게 용이하게 명백할 것이고, 본원에서 정의된 일반적인 원

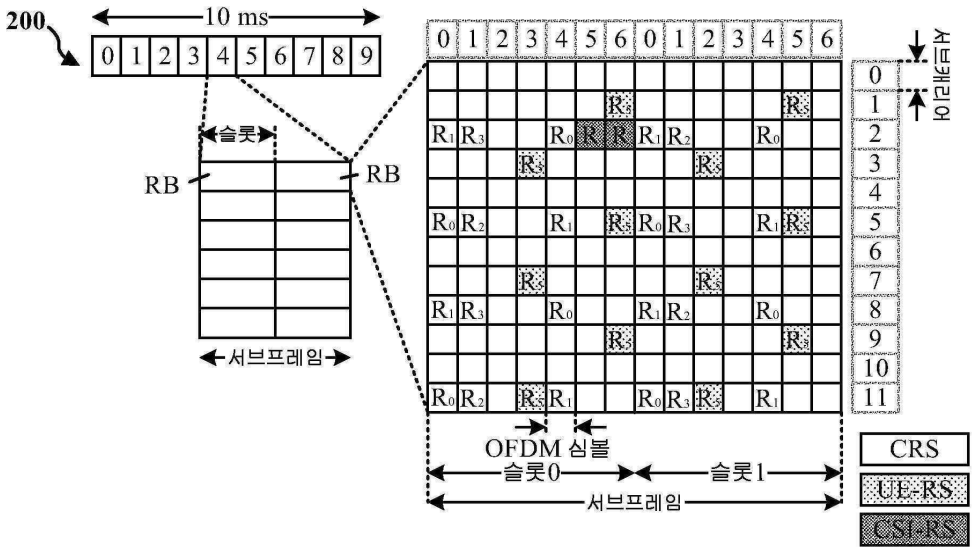
리들은 다른 양태들에 적용될 수도 있다. 따라서, 청구항들은 여기에 보여진 다양한 양태들에 한정되는 것으로 의도된 것이 아니라, 청구항 문언에 부합하는 전체 범위가 부여되야 하고, 단수형 엘리먼트에 대한 언급은, 특별히 그렇게 진술되지 않았으면 "하나 및 오직 하나만" 을 의미하도록 의도된 것이 아니라 오히려 "하나 이상" 을 의미하도록 의도된다. "예시적" 이라는 용어는 "예, 실례, 또는 예시의 역할을 하는 것" 을 의미하는 것으로 여기에서 사용된다. "예시적인" 으로서 본 명세서에 기재된 임의의 양태가 반드시 다른 양태들보다 바람직하거나 또는 유리한 것으로 해석될 필요는 없다. 명확하게 달리 언급되지 않으면, 용어 "일부"는 하나 이상을 나타낸다. "A, B, 또는 C 중 적어도 하나", "A, B, 또는 C 중 하나 이상", "A, B, 및 C 중 적어도 하나", "A, B, 및 C 중 하나 이상", 및 "A, B, C 또는 이들의 임의의 조합" 과 같은 조합들은 A, B, 및/또는 C 의 임의의 조합을 포함하고, A 의 배수들, B 의 배수들, 또는 C 의 배수들을 포함할 수도 있다. 구체적으로, "A, B, 또는 C 중 적어도 하나", "A, B, 또는 C 중 하나 이상", "A, B, 및 C 중 적어도 하나", "A, B, 및 C 중 하나 이상", 및 "A, B, C 또는 이들의 임의의 조합" 과 같은 조합들은 A만, B만, C만, A 및 B, A 및 C, B 및 C, 또는 A 와 B 와 C 일 수도 있으며 여기서, 임의의 그러한 조합들은 A, B, 또는 C 의 하나 이상의 멤버 또는 멤버들을 포함할 수도 있다. 당업자에게 공지되거나 나중에 공지되게 될 본 개시 전반에 걸쳐 설명된 다양한 양태들의 엘리먼트들에 대한 모든 구조적 및 기능적 균등물들은 본 명세서에 참조로 명백히 통합되며 청구항들에 의해 포괄되도록 의도된다. 또한, 본원에 개시된 어느 것도 그러한 개시가 명시적으로 청구항들에 인용되는지에 상관 없이 공중에 바쳐지는 것으로 의도되지 않았다. "모듈", "메커니즘", "엘리먼트", "디바이스"등의 단어는 "수단" 이라는 단어를 대체하지 않을 수도 있다. 그래서, 청구항 엘리먼트는, 엘리먼트가 어구 "하는 수단" 을 이용하여 명시적으로 인용되지 않는다면, 수단 플러스 기능 (means plus function) 으로서 해석되지 않아야 한다.

도면

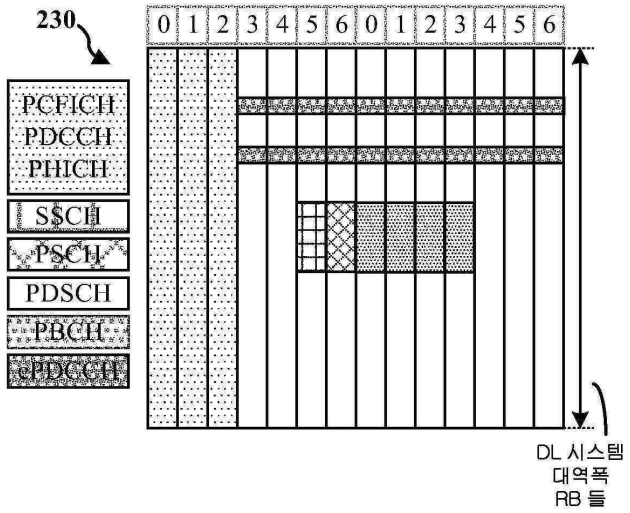
도면1


198
서브프레임 내에 번들링된 서브슬롯들
176
IP 서비스들
170
BM-SC
172
PDN 게이트웨이
168
MBMS GW
166
서빙 게이트웨이
162
MME
164
다른 MME 들
EPC 160
174
HSS
100
132
180
184
182
110
104
120
134
102
152
154
150
110 (110')
102 (102')

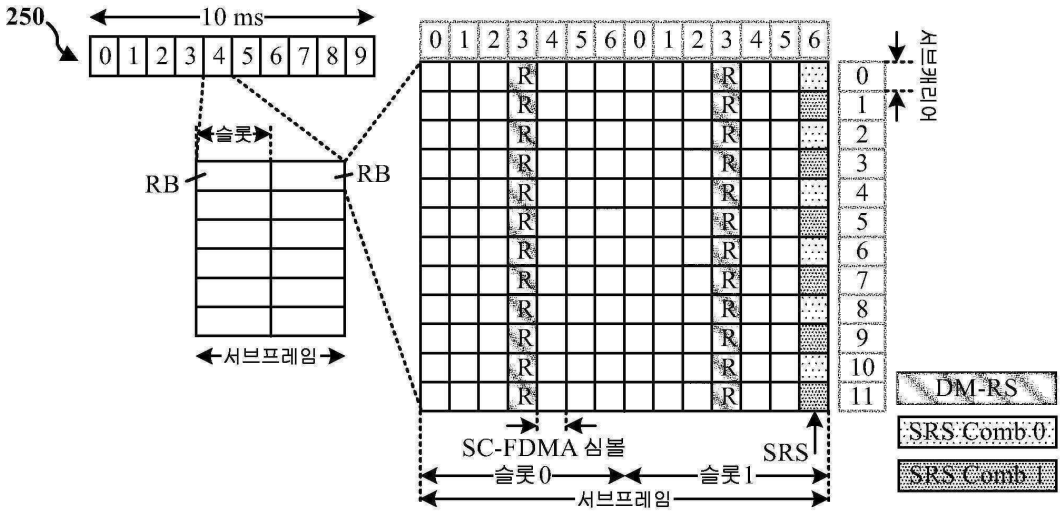
도면2a



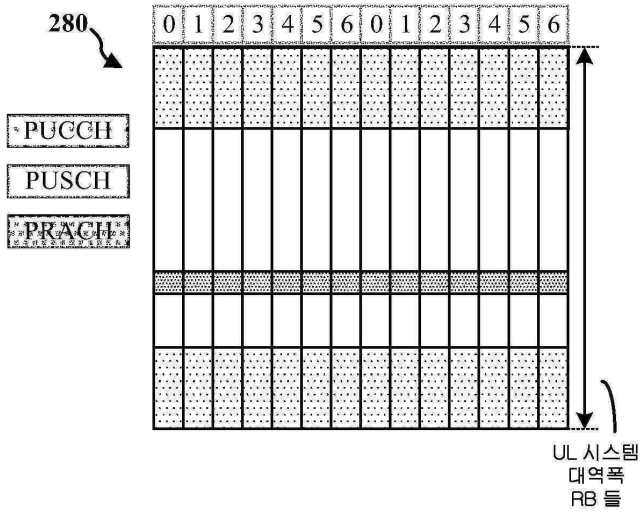
도면2b



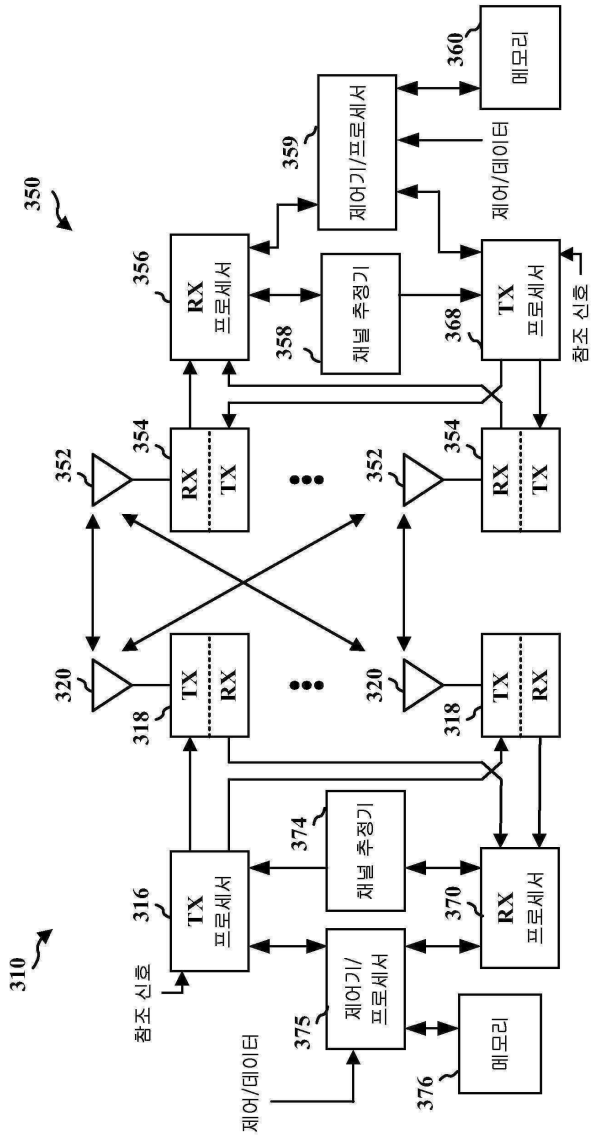
도면2c



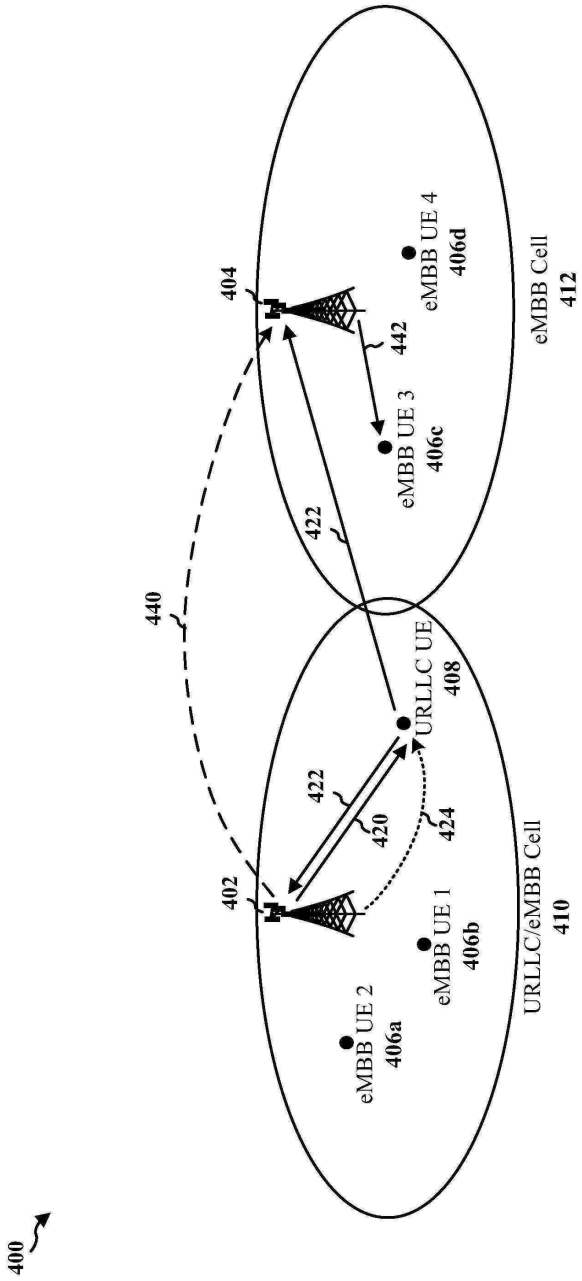
도면2d


280
0 1 2 3 4 5 6 0 1 2 3 4 5 6
PUCCH
PUSCH
PRACH
UL 시스템
대역폭
RB 들

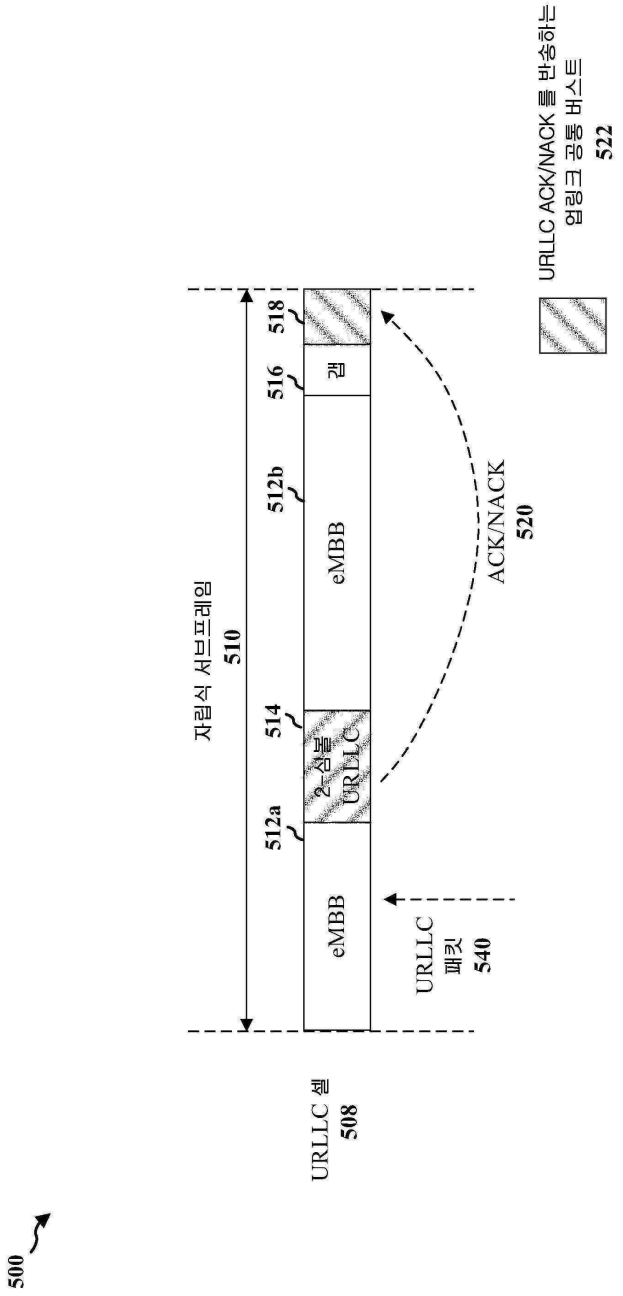
도면3


350
310
360
메모리
359
제어기/프로세서
제어/데이터
356
RX 프로세서
358
채널 추정기
368
TX 프로세서
참조 신호
352
354
RX
TX
320
318
TX
RX
374
채널 추정기
316
TX 프로세서
370
RX 프로세서
참조 신호
375
제어기/프로세서
제어/데이터
376
메모리

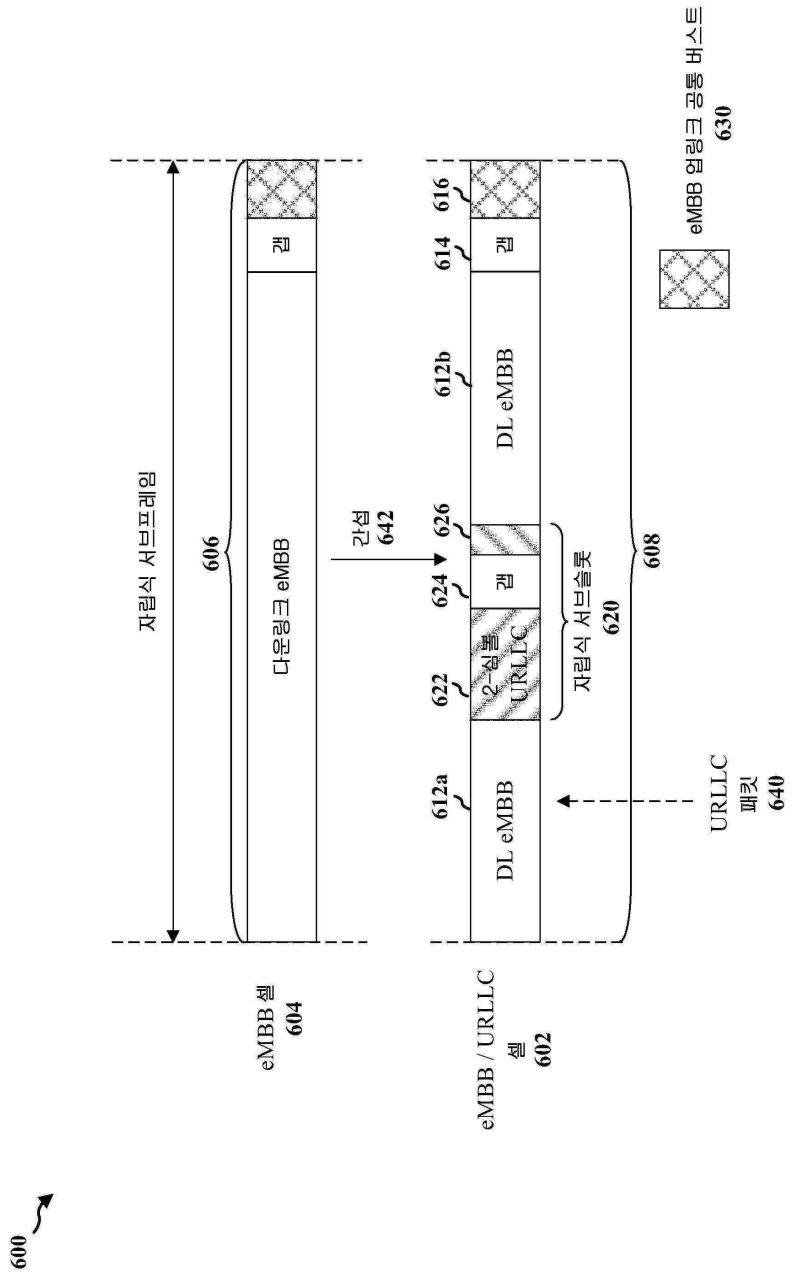
도면4


400
404
402
442
422
420
424
440
eMBB UE 4
406d
eMBB UE 3
406c
URLLC UE
408
eMBB UE 1
406b
eMBB UE 2
406a
eMBB Cell
412
URLLC/eMBB Cell
410

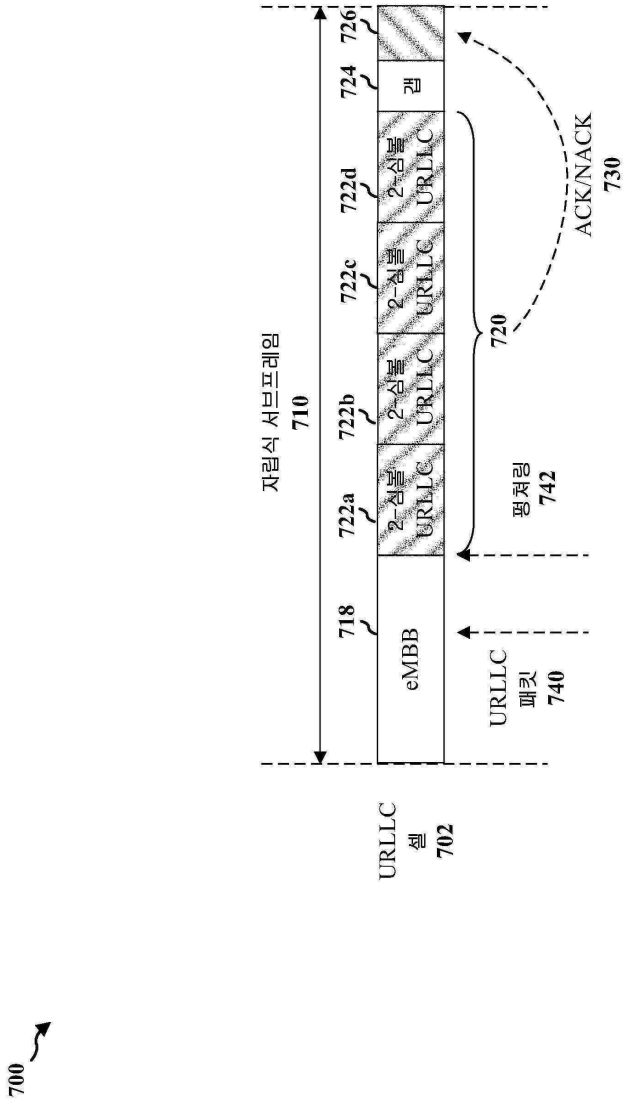
도면5


500
URLLC 셀
508
자립식 서브프레임
510
512a
eMBB
514
2 심볼 URLLC
512b
eMBB
516
갭
518
URLLC
패킷
540
ACK/NACK
520
URLLC ACK/NACK 를 반송하는
업링크 공통 버스트
522

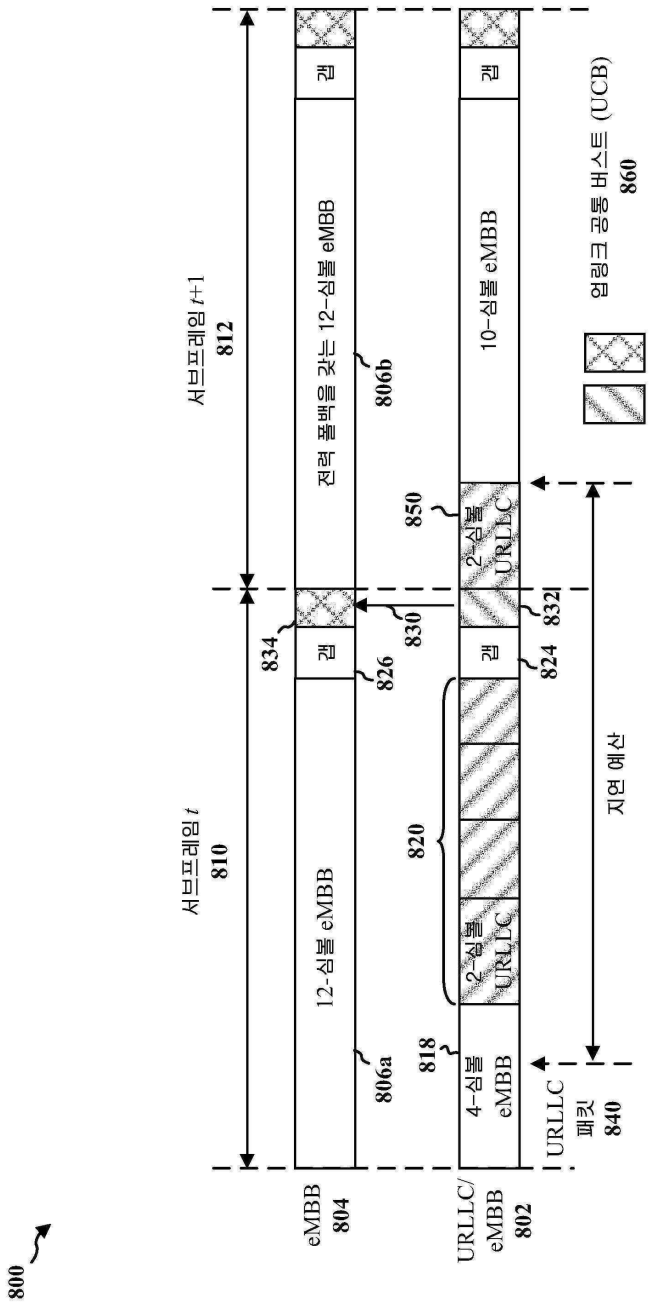
도면6


600
eMBB 셀
604
eMBB / URLLC
셀
602
자립식 서브프레임
606
다운링크 eMBB
갭
간섭
642
612a
DL eMBB
622
2-심볼
URLLC
624
갭
626
612b
DL eMBB
614
갭
616
608
자립식 서브슬롯
620
URLLC
패킷
640
eMBB 업링크 공통 버스트
630

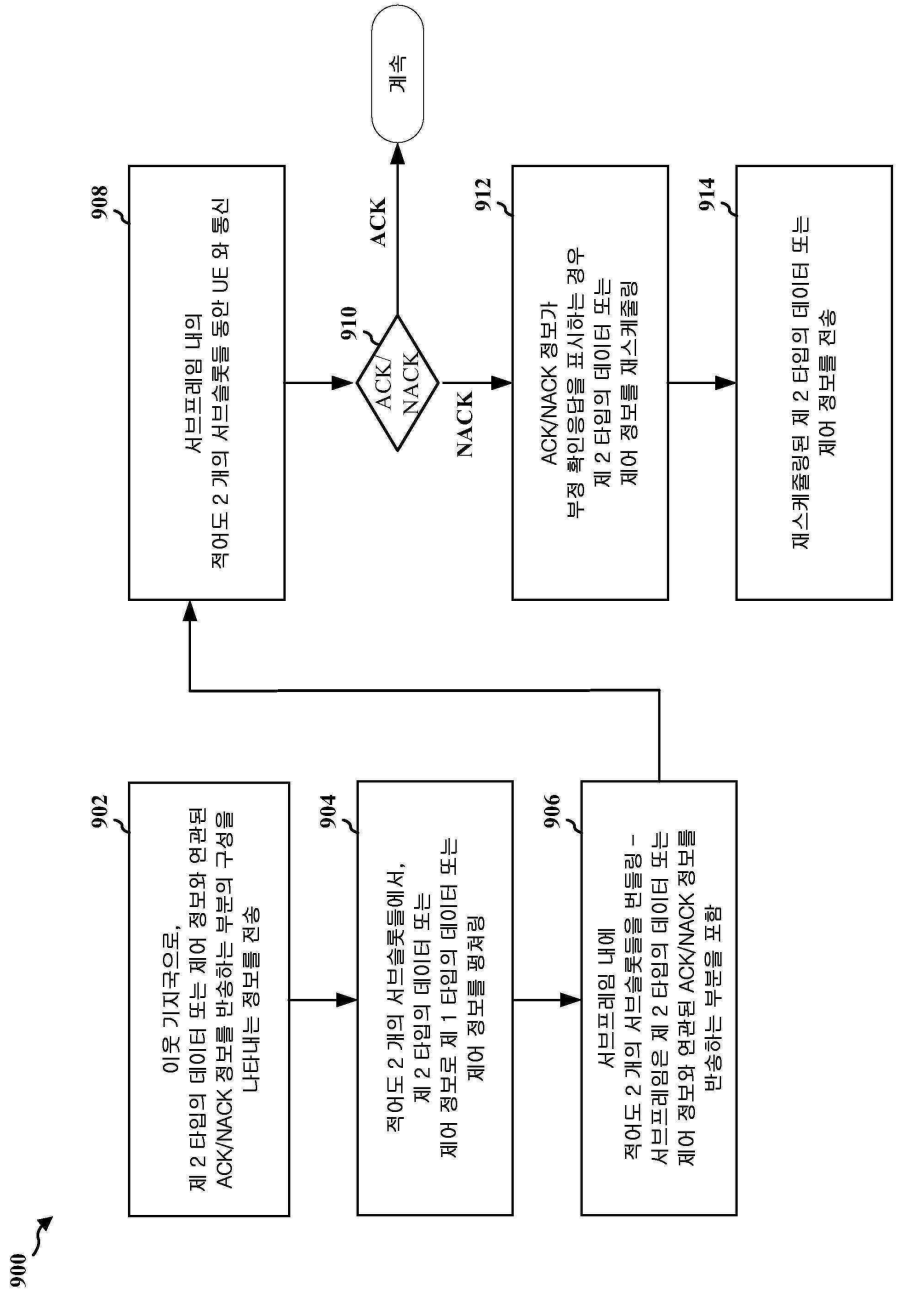
도면7


700
URLLC 셀 702
자립식 서브프레임 710
718
eMBB
722a
2-심볼 URLLC
722b
2-심볼 URLLC
722c
2-심볼 URLLC
722d
2-심볼 URLLC
724
갭
726
URLLC 패킷 740
720
평처링 742
ACK/NACK 730

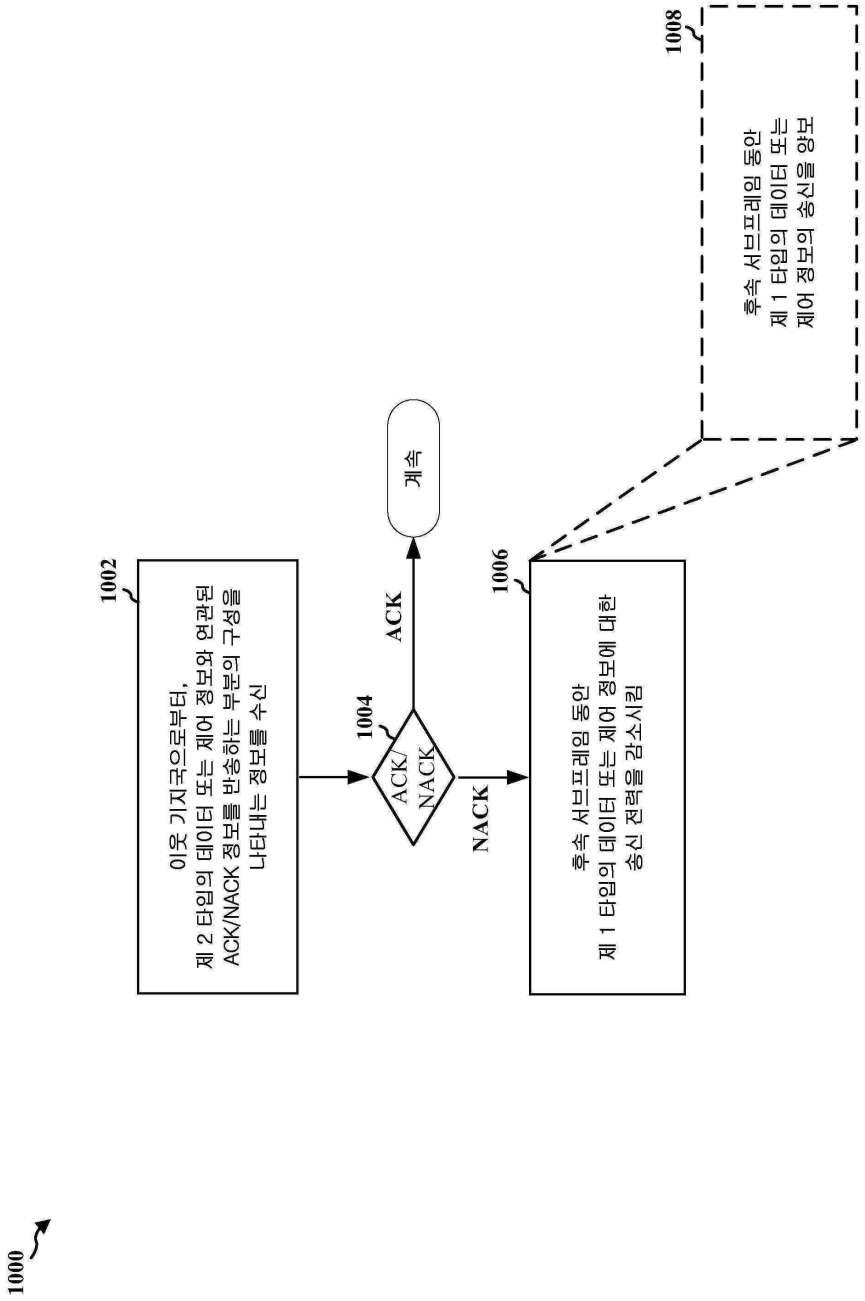
도면8


800
서브프레임 t
810
서브프레임 t+1
812
eMBB
804
URLLC/
eMBB
802
12-심볼 eMBB
806a
전력 폴백을 갖는 12-심볼 eMBB
806b
4-심볼
eMBB
2-심볼
URLLC
10-심볼 eMBB
2-심볼
URLLC
갭
818
820
826
830
832
834
850
824
URLLC
패킷
840
지연 예산
업링크 공통 버스트 (UCB)
860

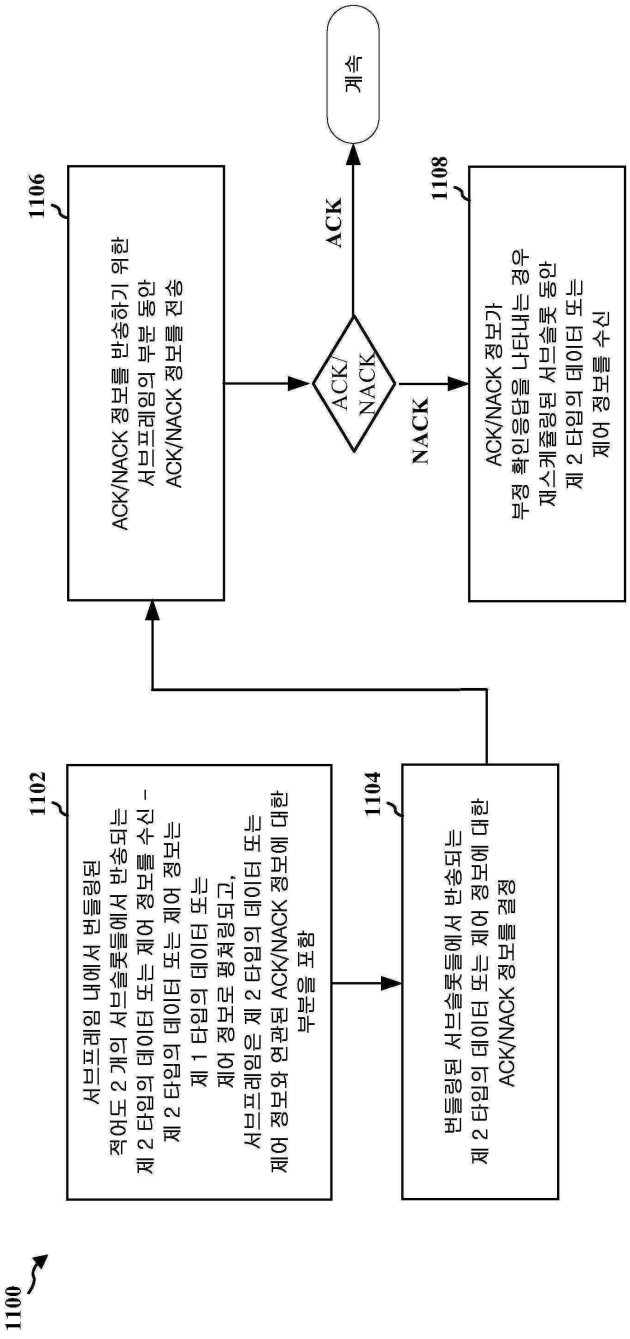
도면9


900
902
이웃 기지국으로,
제 2 타입의 데이터 또는 제어 정보와 연관된
ACK/NACK 정보를 반송하는 부분의 구성을
나타내는 정보를 전송
904
적어도 2 개의 서브슬롯들에서,
제 2 타입의 데이터 또는
제어 정보로 제 1 타입의 데이터 또는
제어 정보를 펑처링
906
서브프레임 내에
적어도 2 개의 서브슬롯들을 번들링 -
서브프레임은 제 2 타입의 데이터 또는
제어 정보와 연관된 ACK/NACK 정보를
반송하는 부분을 포함
908
서브프레임 내의
적어도 2 개의 서브슬롯들 동안 UE 와 통신
910
ACK/
NACK
ACK
NACK
계속
912
ACK/NACK 정보가
부정 확인응답을 표시하는 경우
제 2 타입의 데이터 또는
제어 정보를 재스케줄링
914
재스케줄링된 제 2 타입의 데이터 또는
제어 정보를 전송

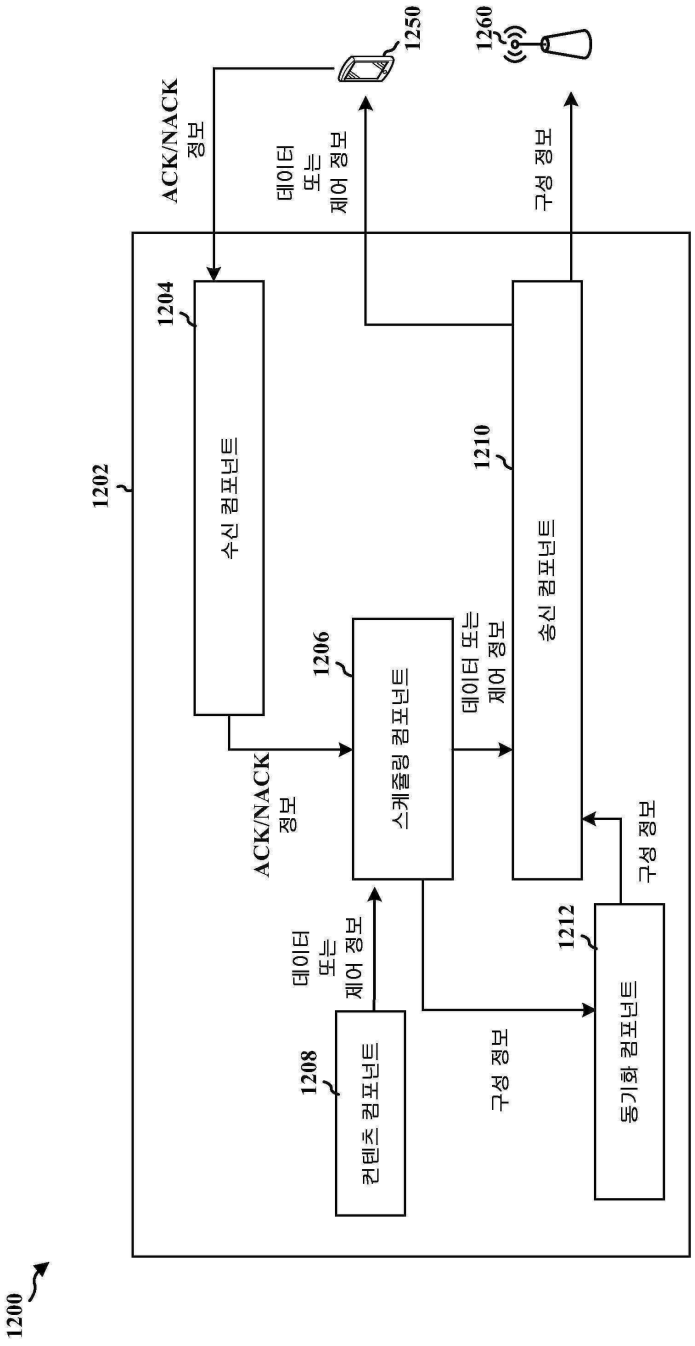
도면10


1000
1002
이웃 기지국으로부터,
제 2 타입의 데이터 또는 제어 정보와 연관된
ACK/NACK 정보를 반송하는 부분의 구성을
나타내는 정보를 수신
1004
ACK/
NACK
ACK
계속
NACK
1006
후속 서브프레임 동안
제 1 타입의 데이터 또는 제어 정보에 대한
송신 전력을 감소시킴
1008
후속 서브프레임 동안
제 1 타입의 데이터 또는
제어 정보의 송신을 양보

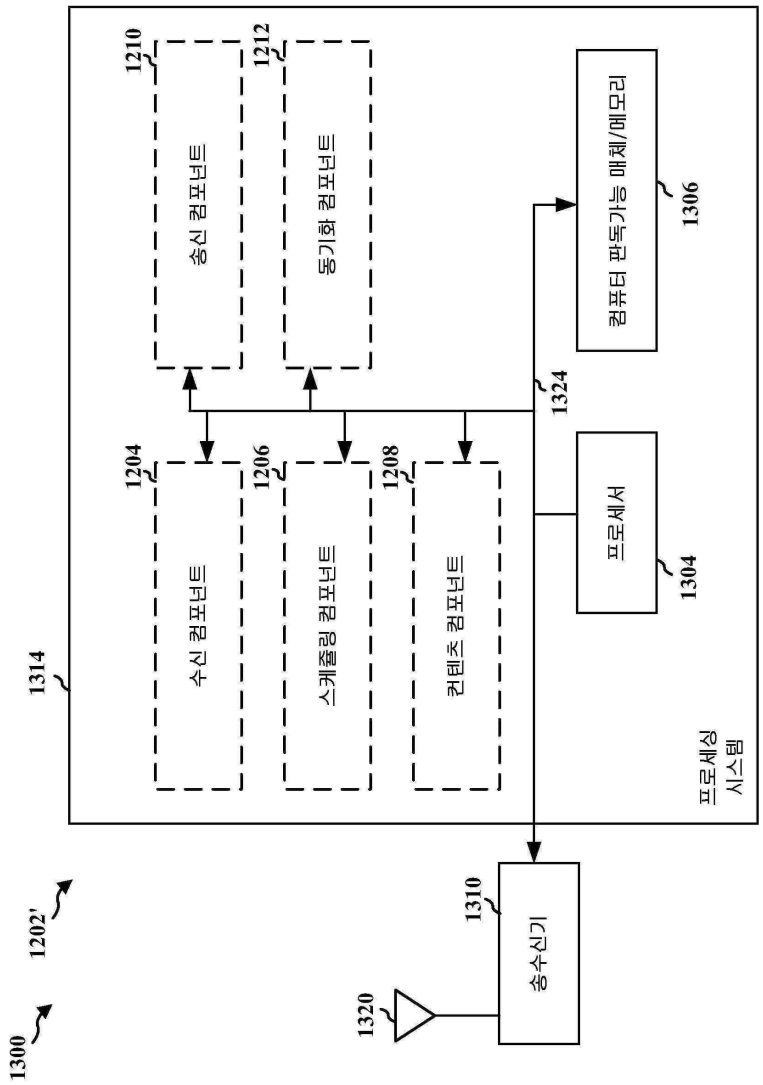
도면11


1100
1102
서브프레임 내에서 번들링된
적어도 2 개의 서브슬롯들에서 반송되는
제 2 타입의 데이터 또는 제어 정보를 수신 -
제 2 타입의 데이터 또는 제어 정보는
제 1 타입의 데이터 또는
제어 정보로 펑쳐링되고,
서브프레임은 제 2 타입의 데이터 또는
제어 정보와 연관된 ACK/NACK 정보에 대한
부분을 포함
1104
번들링된 서브슬롯들에서 반송되는
제 2 타입의 데이터 또는 제어 정보에 대한
ACK/NACK 정보를 결정
ACK/
NACK
ACK
NACK
1106
ACK/NACK 정보를 반송하기 위한
서브프레임의 부분 동안
ACK/NACK 정보를 전송
1108
ACK/NACK 정보가
부정 확인응답을 나타내는 경우
재스케줄링된 서브슬롯 동안
제 2 타입의 데이터 또는
제어 정보를 수신
계속

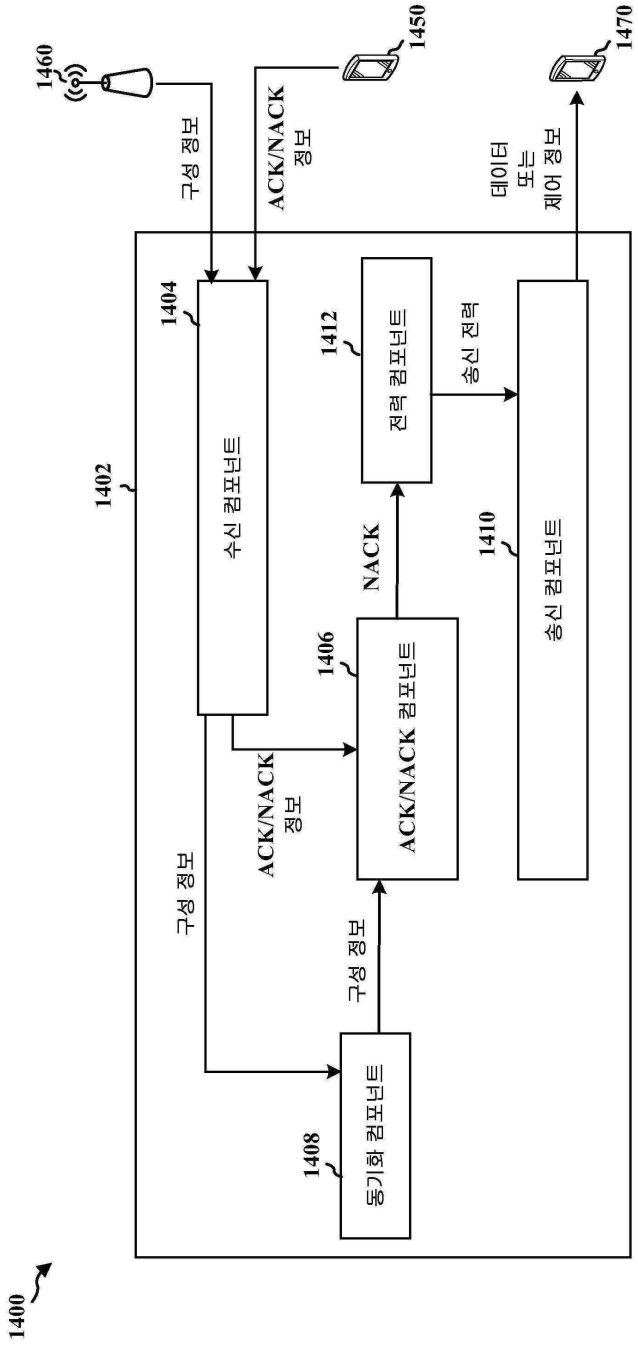
도면12


1200
1202
1204
수신 컴포넌트
ACK/NACK 정보
1206
스케줄링 컴포넌트
ACK/NACK 정보
1208
컨텐츠 컴포넌트
데이터 또는 제어 정보
1210
송신 컴포넌트
데이터 또는 제어 정보
1212
동기화 컴포넌트
구성 정보
구성 정보
1250
데이터 또는 제어 정보
ACK/NACK 정보
1260
구성 정보

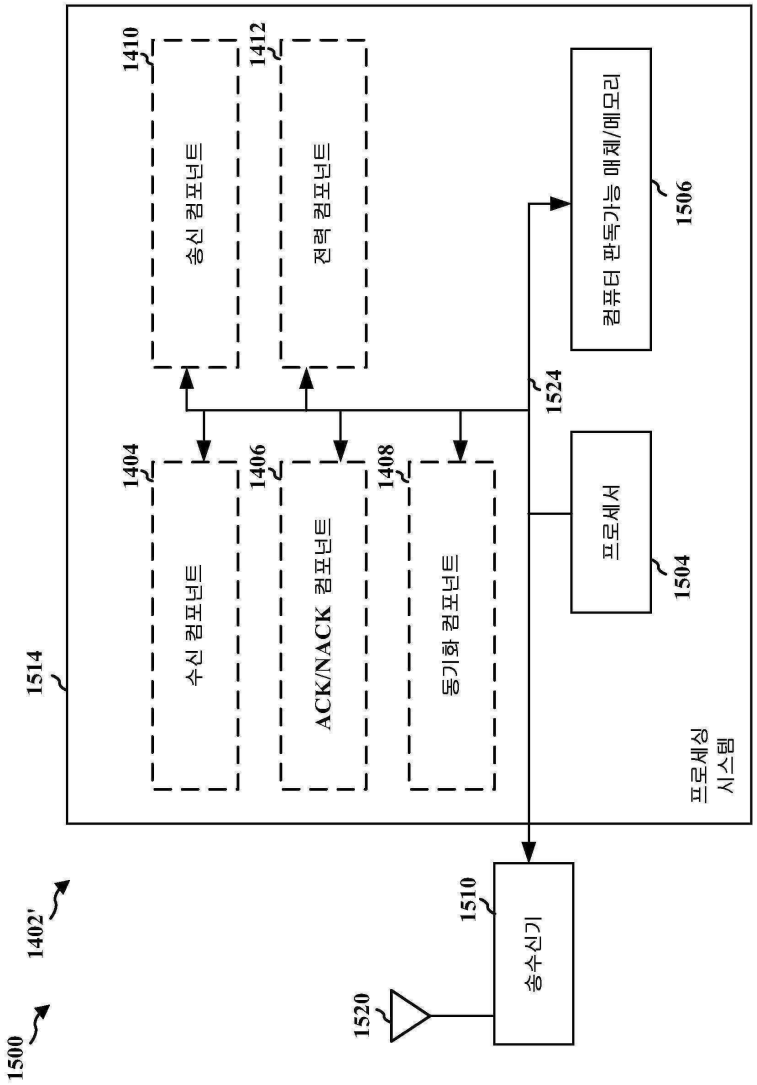
도면13


1300
1202'
1314
프로세싱 시스템
1204
수신 컴포넌트
1206
스케줄링 컴포넌트
1208
컨텐츠 컴포넌트
1210
송신 컴포넌트
1212
동기화 컴포넌트
1304
프로세서
1306
컴퓨터 판독가능 매체/메모리
1310
송수신기
1320
1324

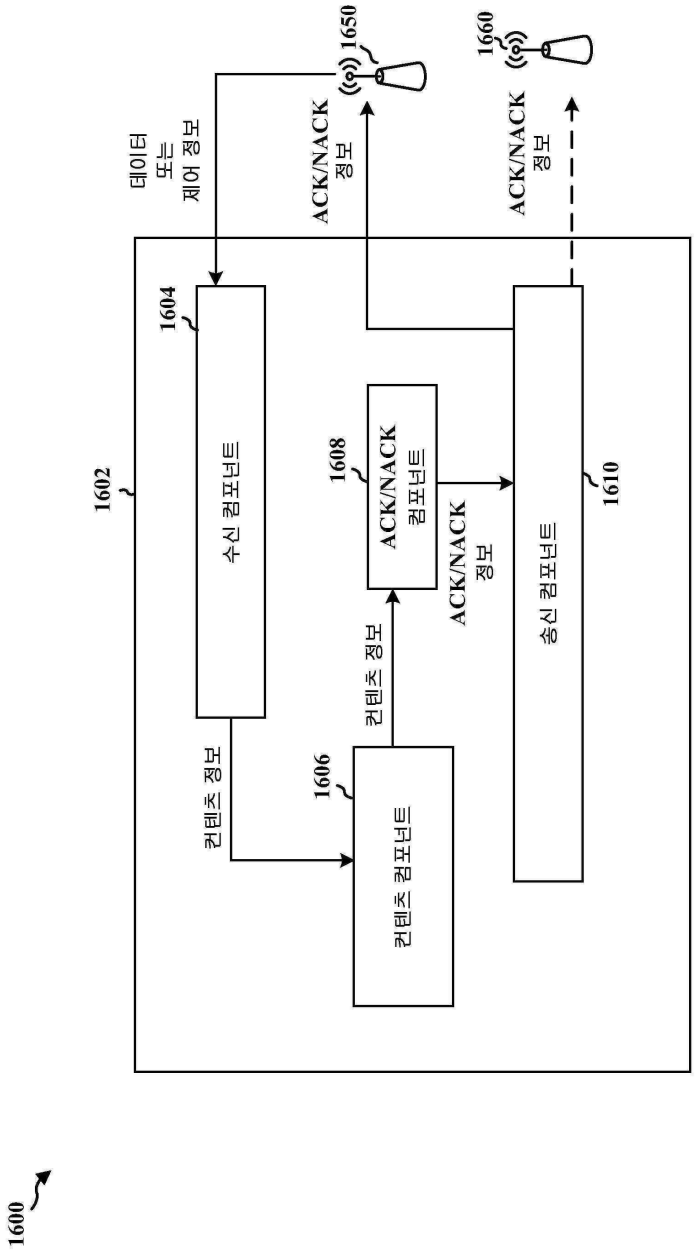
도면14


1400
1460
1450
1470
구성 정보
ACK/NACK 정보
데이터 또는 제어 정보
1402
1404
수신 컴포넌트
1412
전력 컴포넌트
송신 전력
1410
송신 컴포넌트
NACK
1406
ACK/NACK 컴포넌트
ACK/NACK 정보
구성 정보
구성 정보
1408
동기화 컴포넌트

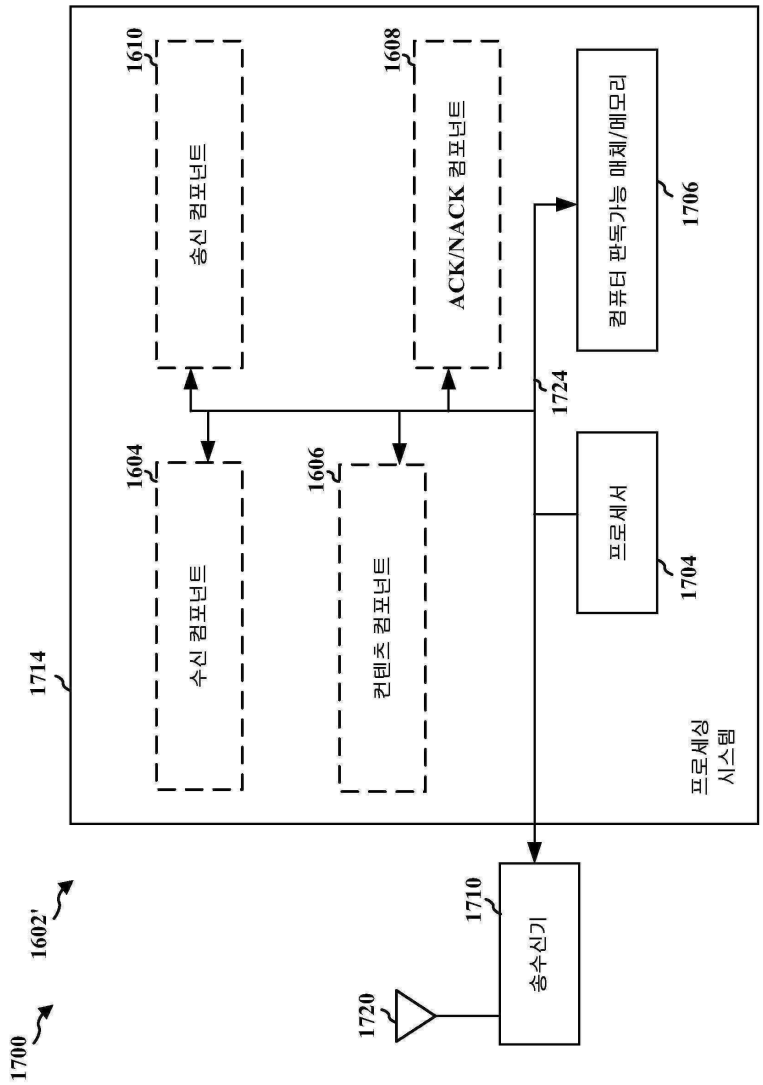
도면15


1500
1402'
1514
프로세싱 시스템
1410
송신 컴포넌트
1412
전력 컴포넌트
1404
수신 컴포넌트
1406
ACK/NACK 컴포넌트
1408
동기화 컴포넌트
1524
컴퓨터 판독가능 매체/메모리
1506
프로세서
1504
1510
송수신기
1520

도면16


1600
1602
1604
수신 컴포넌트
1606
컨텐츠 컴포넌트
1608
ACK/NACK 컴포넌트
1610
송신 컴포넌트
1650
1660
데이터 또는 제어 정보
ACK/NACK 정보
ACK/NACK 정보
ACK/NACK 정보
컨텐츠 정보
컨텐츠 정보

도면17


1700
1602'
1714
프로세싱 시스템
1610
송신 컴포넌트
1608
ACK/NACK 컴포넌트
1706
컴퓨터 판독가능 매체/메모리
1604
수신 컴포넌트
1606
컨텐츠 컴포넌트
1724
1704
프로세서
1710
송수신기
1720