

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 881 871**

51 Int. Cl.:

H04L 27/227 (2006.01)

H04L 27/18 (2006.01)

H04L 27/20 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **21.06.2016** **PCT/EP2016/064258**

87 Fecha y número de publicación internacional: **28.12.2017** **WO17220126**

96 Fecha de presentación y número de la solicitud europea: **21.06.2016** **E 16731130 (7)**

97 Fecha y número de publicación de la concesión europea: **26.05.2021** **EP 3472989**

54 Título: **Procedimiento de modulación y de demodulación de señales de PSK y demodulador de las mismas**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
30.11.2021

73 Titular/es:
INSTITUT DE FISICA D'ALTES ENERGIES (IFAE)
(100.0%)
Edifici Cn. Universitat Autònoma de Barcelona
(UAB)
08193 Bellaterra (Barcelona), ES

72 Inventor/es:
MACÍAS MONTERO, JOSÉ, GABRIEL

74 Agente/Representante:
GONZÁLEZ PECES, Gustavo Adolfo

ES 2 881 871 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento de modulación y de demodulación de señales de PSK y demodulador de las mismas

Campo de la invención

5 La presente invención tiene su aplicación dentro del sector de las telecomunicaciones, especialmente, se ocupa del campo de los demoduladores de modulación por desplazamiento de fase (PSK) usados en comunicaciones. Más particularmente, la presente invención se refiere a un procedimiento de modulación/demodulación de PSK, más particularmente, señales de PSK binaria (BPSK) y PSK en cuadratura (QPSK), y un demodulador de PSK que aplica el procedimiento para extraer el doble del número de bits de información que un demodulador convencional es capaz de extraer.

Antecedentes de la invención

10 Las comunicaciones a través de radio o cualquier medios de transmisión usan codificación de información modulando una o más magnitudes de una señal de portadora con la información del mensaje original. Originalmente, existen tres magnitudes de una señal de portadora que pueden modularse: su amplitud, su fase y su frecuencia.

15 Para las comunicaciones digitales, la modulación de amplitud se conoce como modulación por desplazamiento de amplitud (ASK) y puede realizarse en dos calidades: modulación de amplitud con un índice de modulación igual a uno, que es la forma más simple de ASK y también conocida como modulación todo-nada (OOK), o modulación de amplitud con un índice de modulación menor que uno conocido como ASK. En comunicaciones analógicas, la modulación de amplitud se conoce como modulación AM.

20 Las modulaciones de fase y frecuencia están correlacionadas intrínsecamente en comunicaciones analógicas siendo la modulación de frecuencia (FM) la más común. En el dominio digital, las modulaciones de fase y frecuencia están bien diferenciadas tales como modulación por desplazamiento de fase (PSK) y modulación por desplazamiento de frecuencia (FSK) y usan diferentes arquitecturas de modulación y demodulación.

25 En el caso de PSK, diferentes tipos de modulaciones pueden encontrarse en el mercado dependiendo del número de estados de fase en los que se divide el diagrama polar, es decir, cuántas fases diferentes puede tener la señal de portadora. Para dos estados, la PSK se llama también PSK binaria o BPSK. En el caso de cuatro estados, se usa la suma de dos señales de BPSK perpendiculares y por tanto se denomina QPSK o PSK en cuadratura. Modulaciones más complejas tales como 8-PSK o 64-PSK se usan raramente debido a la mala relación señal a ruido y la complejidad de los esquemas de modulador y demodulador.

30 Una forma simple en la que logra la modulación de señales de BPSK es multiplicando una forma de onda portadora por el mensaje de modulación. Este es el esquema de modulación más común para señales de BPSK debido a su simplicidad. Sin embargo, existen dos esquemas más disponibles para obtener modulación de BPSK. Ambos se conocen como esquemas de envolvente constante ya que la amplitud de la forma de onda se mantiene constante y únicamente se modifica la frecuencia/fase de la señal. La fase de una señal de BPSK puede cambiarse si la frecuencia de la señal se aumenta o disminuye durante un tiempo limitado.

35 Para un cambio de fase de N grados el tiempo de "tránsito" de la modulación depende del desplazamiento de frecuencia y el cambio de fase deseado N como se indica a continuación:

$$t_{\text{tránsito}} = N / (2 \cdot \pi \cdot f_{\text{desplazamiento}})$$

40 Para BPSK, $t_{\text{tránsito}} = 1/(2 \cdot f_{\text{desplazamiento}})$. Obsérvese que el tiempo de tránsito es válido para ambos procedimientos, es decir, aumento o disminución de la fase/frecuencia de la portadora. El ancho de banda de la señal modulada obtenida aumenta inversamente con el tiempo de tránsito usado para el cambio de fase independientemente del esquema de modulación. Por lo tanto, se prefieren cambios de fase suavizados en sistemas de comunicación convencionales con capacidad multiusuario.

45 En el caso de multiplicación directa BPSK, el ancho de banda de la portadora modulada depende del periodo de bits de la modulación y el tiempo de tránsito $t_{\text{tránsito}}$. Obsérvese que para tiempos de tránsito más cortos, los cambios en la amplitud de la portadora podrían ser inapreciables para el receptor, pero como consecuencia, el ancho de banda aumenta dramáticamente. Ya que el espectro de frecuencia está regulado, el ancho de banda de señales de BPSK debe encajar dentro de los límites de las regulaciones locales. Comúnmente, para lograr tales limitaciones de ancho de banda se aplica un filtro de paso bajo a la señal de banda base, tal como las transiciones son mucho más suaves mientras el tiempo de tránsito se mantiene lo suficientemente corto.

50 En el caso de BPSK de envolvente constante, el tiempo transitorio $t_{\text{tránsito}}$ se fija por el desplazamiento de frecuencia $f_{\text{desplazamiento}}$. Por lo tanto, el ancho de banda de la señal modulada depende del periodo de bits y el desplazamiento de frecuencia aplicados.

Otro parámetro fundamental para optimizar cuando se selecciona el esquema de modulación es la relación señal a ruido (SNR) disponible con la modulación. Habiendo proporcionado un receptor síncrono, las modulaciones de BPSK

y QPSK ofrecen la mayor inmunidad a ruido entre todas las modulaciones digitales disponibles. Obsérvese que la SNR de QPSK es idéntica a la de BPSK, ya que se obtiene como una combinación lineal de dos señales de BPSK perpendiculares.

Ya que todos los moduladores conocidos usan uno de los tres esquemas de modulación (técnicas de transición: a) multiplicación directa, b) envolvente constante con desplazamiento de frecuencia positivo $f_{\text{desplazamiento}}$, c) envolvente constante con desplazamiento de frecuencia negativo $f_{\text{desplazamiento}}$) mencionados anteriormente, únicamente transmiten un único bit de información cada transición de bits, independientemente del esquema usado. Por lo tanto, todos los demoduladores de BPSK existentes tienen una desventaja común: una vez que se conectan a una señal de BPSK, pueden demodular únicamente 1 bit de información independientemente si la BPSK se obtiene con multiplicación directa, envolvente constante con $f_{\text{desplazamiento}}$ positivo, o envolvente constante con $f_{\text{desplazamiento}}$ negativo.

Existen dos arquitecturas principales de demoduladores de BPSK síncronos en la bibliografía y el mercado: el demodulador de bucle cuadrado y el demodulador de bucle de Costas. Ambos hacen uso de un esquema de sincronización de fase, ya que la fase de la señal de portadora podría sufrir desplazamientos de fase de frecuencia baja. (Es decir, cambios de distancia/velocidad de transmisor/receptor, cambios de índices de refracción de medios de canal debido a diferentes temperaturas, etc.).

Existen demoduladores de BPSK basados en osciladores bloqueados por inyección, tales como los descritos en los documentos US 2006/0193401 y US 2006/0023809, pero esta clase de demoduladores de BPSK existente hasta ahora es únicamente capaz de demodular señales de BPSK de 1 bit.

LOPEZ-VILLEGAS J M Y COL.: "BPSK TO ASK SIGNAL CONVERSION USING INJECTION-LOCKED OSCILLATORS-PART I: THEORY", IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, considera la aplicación de osciladores bloqueados por inyección a modulación/demodulación BPSK/QPSK, y ha reconocido los diferentes comportamientos durante el periodo de transición de fase.

El demodulador desvelado en el documento US 2006/0193401 inyecta una señal de BPSK que tiene un oscilador de bloqueo por inyección (ILO), que proporciona señales de salida diferenciales (Op, On) que se combinan con una copia de la señal de BPSK entrante para generar una señal demodulada. De esta forma, la recuperación de portadora se consigue por medio de bloqueo por inyección de súper armónico de un oscilador, sin la necesidad de una trayectoria de realimentación externa. Como consecuencia, no se requiere ningún filtro de bucle y, a continuación, la arquitectura resultante es adecuada para una integración monolítica.

El sistema propuesto por el documento US 2006/0023809 tiene una etapa de salida con entradas conectadas a una pluralidad de salidas de divisores de argumento/frecuencia, como alternativa al uso de un combinador de potencia, estando la etapa de salida adaptada para aislar dichas salidas de divisores de argumento/frecuencia y evitar un bloqueo mutuo entre las mismas. Dichos divisores de argumento/frecuencia son osciladores de bloqueo por inyección (ILO).

Sin embargo, todos los demoduladores de BPSK disponibles son únicamente capaces de detectar solo un único bit de información: tal como '0' como sin cambio de fase o '1' como cambio de fase de 180 grados independientemente del esquema de transición usado originalmente en el modulador de BPSK. Obsérvese que cada vez que la fase cambia en la señal de BPSK de entrada, la fase de la portadora aumenta o disminuye 180 grados. Por lo tanto, los demoduladores de BPSK actuales no son capaces de detectar qué procedimiento se usó para el cambio de fase.

Por lo tanto, existe una necesidad en el estado de la técnica para la optimización de los demoduladores de BPSK para conseguir un aumento en la relación señal a ruido (SNR) y/o en la tasa de datos de transmisión o una reducción del ancho de banda de espectro requeridos para modular/demodular en una tasa de datos de transmisión dada.

Sumario de la invención

La presente invención resuelve el problema anteriormente mencionado y supera las limitaciones de funcionamiento del estado de la técnica anteriormente explicadas proporcionando un procedimiento de modulación y codificación de 2 bits de información en una única señal de BPSK y un dispositivo de demodulación de la señal de BPSK y decodificación de los 2 bits de información. El demodulador puede obtener 2 bits de información con la misma única señal de BPSK ya que es capaz de diferenciar cuál de las tres posibles técnicas de transición se usó en la señal de BPSK (de entrada) modulada:

- a) multiplicación directa, o
- b) envolvente constante con desplazamiento de frecuencia positivo, o
- c) envolvente constante con desplazamiento de frecuencia negativo.

La presente invención usa estas tres técnicas de transición para cambiar la fase de una portadora 180 grados como se indica a continuación:

- i) mantener la frecuencia de la portadora en una multiplicación directa con una señal de unidad bipolar (-1, 1),
- ii) aumentar la frecuencia de la señal por un factor Δf durante un tiempo de tránsito de $1/(2\Delta f)$, para una envolvente

constante con desplazamiento de frecuencia positivo; o,

iii) disminuir la frecuencia de la portadora por el mismo Δf y el mismo tiempo de tránsito $1/(2\Delta f)$, para una envolvente constante con desplazamiento de frecuencia negativo.

5 La presente invención usa un esquema de codificación binario para modulación basada en el uso de las tres técnicas de transición para cambiar la fase de la portadora 180 grados dependiendo del mensaje original de 2 bits. El modulador evalúa el símbolo original de dos bits y cambia la fase de la portadora en cada periodo de símbolo de acuerdo con la técnica de transición (a, b o c) establecida en una tabla de codificación.

10 La aplicación de la presente invención es básicamente en sistemas de comunicaciones que usan señales de BPSK, comunicaciones o bien por cable o bien inalámbricas. Entre algunas aplicaciones están: comunicaciones aéreas y navales y difusión de vídeo por satélite. Adicionalmente, la presente invención también puede aplicarse a señales de QPSK añadiendo un segundo demodulador que funciona en cuadratura. Por lo tanto, el procedimiento de demodulación de la señal de QPSK podría obtener 4 bits de información con cada símbolo.

15 El procedimiento y el demodulador de acuerdo con los aspectos descritos anteriormente de la invención tienen un número de ventajas con respecto a la técnica anterior, que deriva de la obtención de 1 bit de información adicional y puede resumirse como se indica a continuación:

- Aumentar la relación señal a ruido mientras se mantiene la misma potencia de señal y ancho de banda.
- Doblar la tasa de datos usando el mismo ancho de banda y potencia de señal.
- Reducir el ancho de banda de espectro para la misma tasa de datos de modo que puede aumentarse el número de usuarios en un único canal.

20 Estas y otras ventaja serán evidentes a la luz de la descripción detallada de la invención.

Descripción de los dibujos

Para el fin de ayudar en el entendimiento de las características de la invención, de acuerdo con una forma de realización práctica preferente de la misma y para complementar esta descripción, las siguientes figuras se adjuntan como una parte integral de la misma, teniendo un carácter ilustrativo y no limitante:

25 La Figura 1 muestra un diagrama de bloques de un demodulador de BPSK, de acuerdo con una realización preferente de la invención.
La Figura 2 muestra diferentes regiones de una señal modulada por BPSK en el caso en el que se usa multiplicación directa para modulación.
La Figura 3 muestra un gráfico de la evolución de fase de salida en un ILO del demodulador de BPSK en el caso en el que se usa multiplicación directa para modulación.
30 La Figura 4 muestra una forma de onda detallada de la señal modulada por BPSK y sus diferentes regiones en el caso en el que se usan envolventes constantes con desplazamientos de frecuencia positiva (b) y negativa (c) para modulación.
La Figura 5 muestra un gráfico de la evolución de fase de salida en un ILO del demodulador de BPSK en el caso en el que se usa una envolvente constante con desplazamiento de frecuencia positivo para modulación.
35 La Figura 6 muestra un gráfico de la evolución de fase de salida en un ILO del demodulador de BPSK en el caso en el que se usa una envolvente constante con desplazamiento de frecuencia negativo para modulación.
La Figura 7 muestra una representación gráfica del tiempo de bifurcación normalizado frente a la fase de salida inicial en un ILO del demodulador de BPSK para dos casos, multiplicación directa y envolvente constante con desplazamiento de frecuencia negativo.
40 La Figura 8 muestra áreas de funcionamiento de bifurcación de los diferentes ILO del demodulador de BPSK.
La Figura 9 muestra áreas de funcionamiento de bifurcación de los diferentes ILO del demodulador de BPSK, en un caso de simulación real.
La Figura 10 muestra áreas de funcionamiento de bifurcación de los ILO durante tiempos de transición diferentes.
45 La Figura 11 muestra formas de onda de simulación de las señales de salida del demodulador de BPSK, en un caso de simulación real.
La Figura 12 muestra un diagrama de bloques de un demodulador de BPSK con un mezclador adicional, de acuerdo con otra posible realización de la invención.
La Figura 13 muestra un diagrama de bloques de un modulador de QPSK, de acuerdo con una posible realización de la invención.
50 La Figura 14 muestra un diagrama de bloques de un demodulador de QPSK, de acuerdo con una realización preferente de la invención.

Realización preferente de la invención

Una posible realización de la invención es un procedimiento de modulación y de demodulación de señales de BPSK.
55 La modulación se basa en el uso de las tres técnicas de transición para cambiar la fase de la portadora 180 grados dependiendo del mensaje original de 2 bits. Se evalúa el símbolo original de dos bits y la fase de la portadora se cambia en cada periodo de símbolo de acuerdo con la técnica de transición establecida en una tabla de codificación. La Tabla 1 es un ejemplo de una tabla de consulta de la técnica de transición para la decodificación:

Tabla 1

00	Sin cambio de fase
01	Multiplicación directa
10	Envolvente constante - desplazamiento de frecuencia positivo
11	Envolvente constante - desplazamiento de frecuencia negativo

La Figura 1 muestra un diagrama de bloques de un demodulador de dos bits con el número mínimo de componentes para decodificar y demodular señales de BPSK codificadas y moduladas teniendo en cuenta las tres posibles técnicas de transición. La arquitectura de este demodulador de BPSK se basa en un divisor (1) de señales, que puede ser un divisor de potencia o un circuito de distribución de salida de tensión, de una entrada a cuatro entradas, y cuatro osciladores bloqueados por inyección de segundo armónico (ILO₁, ILO₂, ILO₃, ILO₄) con diferentes frecuencias autorresonantes (f_{res1} , f_{res2} , f_{res3} , f_{res4}) respectivamente. Los ILO de segundo armónico u osciladores bloqueados por inyección (ILO₁, ILO₂, ILO₃, ILO₄) pueden implementarse por un tanque resonante magnético-eléctrico, es decir, osciladores de LC o por osciladores de relajación, es decir, osciladores de RC y anillo. Este demodulador de BPSK comprende además dos mezcladores de conversión descendente (M1, M2), cada uno compuesto de un mezclador (2) y un filtro (3) de paso bajo, que entrega respectivamente una primera señal de salida (BHF), que corresponde a un ancho de banda de frecuencia alta, y una segunda señal de salida (BLF) que corresponde a un ancho de banda de frecuencia baja, ambas como las salidas del demodulador de BPSK.

La portadora modulada por BPSK, señal (10) de BPSK, se inyecta al demodulador de BPSK y, a través de la señal divisor (1), se divide en cada oscilador bloqueado por inyección como una señal de entrada, indicada como V_{in} , que puede expresarse como:

$$V_{in} = A_{in}(t) \cdot \sin[2 \cdot \pi \cdot f_{in} \cdot t + \Psi(t)] \quad (\text{ecuación 1})$$

en la que:

$A_{in}(t)$ es la amplitud de la señal (10) de BPSK, que puede ser una función de tiempo tal como el caso de multiplicación directa;
 f_{in} es la frecuencia de entrada de la señal (10) de BPSK, y
 $\Psi(t)$ es la fase de la señal (10) de BPSK, que puede ser una función de tiempo tal como los casos de envolvente constante.

En ausencia de la señal (10) de BPSK inyectada, cada oscilador bloqueado por inyección de segundo armónico (ILO₁, ILO₂, ILO₃, ILO₄) tiene una tensión de salida descrita por V_{out} como se indica a continuación:

$$V_{out} = A_{out} \cdot \sin(2 \cdot \pi \cdot f_{res} \cdot t + \Phi) \quad (\text{ecuación 2})$$

en la que:

A_{out} es la amplitud de tensión de salida del oscilador,
 f_{res} es la frecuencia autorresonante del oscilador,
y Φ es la fase instantánea del oscilador en $t=0$.

El principio básico del comportamiento de osciladores bloqueados por inyección de segundo armónico (ILO₁, ILO₂, ILO₃, ILO₄) se basa en la sincronización de la frecuencia f_{res} y fase Φ del oscilador a una mitad de la frecuencia f_{in} y fase $\Psi(t)$ de la señal (10) de BPSK inyectada una vez que se establece el bloqueo. Por lo tanto, para una señal de entrada V_{in} tal como:

$$V_{in} = A_{in}(t) \cdot \sin[2 \cdot \pi \cdot (2 \cdot f_{lock}) \cdot t + \Psi(t)] \quad (\text{ecuación 3})$$

la tensión de salida del oscilador en cualquier momento puede escribirse como:

$$V_{out} = A_{out}(t) \cdot \sin[2 \cdot \pi \cdot f_{lock} \cdot t + \Phi(t)] \quad (\text{ecuación 4})$$

en la que f_{lock} es la frecuencia deseada en el estado bloqueado.

La ecuación diferencial que gobierna el comportamiento de la fase del oscilador es:

$$d\Theta(t)/dt = 4 \cdot \pi \cdot (f_{res} - f_{lock}) - \pi \cdot f_{res} \cdot \alpha \cdot A_{in}(t) \cdot \sin(\Theta(t)) \quad (\text{ecuación 5})$$

en la que $\Theta(t)$ se define mediante $2 \cdot \Phi(t) - \Psi(t) + \pi/2$, y α es una constante proporcional al intervalo de ajuste del oscilador. En el principio de funcionamiento del demodulador de BPSK, la frecuencia autorresonante $f_{res1...4}$ de todos los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) deben diferir de la frecuencia de bloqueo por un desplazamiento de frecuencia definido por $f_{off1...4} = f_{res1...4} - f_{lock}$. En tal situación, la señal de entrada V_{in} debe tener suficiente amplitud $A_{in}(t)$ para alcanzar condiciones constantes cada cambio de fase de 180 grados en la entrada.

En la presente realización de la invención, la primera suposición de operación del demodulador de BPSK de 2 bits es que todos los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) se bloquean a la señal (10) inyectada en condiciones constantes, es decir, en ausencia de cambios de bit. Las condiciones de sesgo, en este caso, se representan por el desplazamiento de frecuencia $f_{\text{off}1...4}$, ya que se supone que la amplitud de la señal de entrada V_{in} y el intervalo de ajuste son iguales en todos los ILO (ILO₁, ILO₂, ILO₃, ILO₄).

Las condiciones constantes se logran cuando $d\Theta(t)/dt = 0$. En tal situación, las fases constantes Θ_s y Θ_m vienen dadas por:

$$\Theta_s = \arcsen [(4/(\alpha \cdot A_{\text{in}})) \cdot (f_{\text{res}} - f_{\text{lock}})/f_{\text{res}}] \quad (\text{ecuación 6})$$

$$\Theta_m = \pi - \Theta_s \quad (\text{ecuación 7})$$

Dependiendo del signo del desplazamiento de frecuencia $f_{\text{res}} - f_{\text{lock}}$, y el signo de α , Θ_s es el estado estable y constante y Θ_m el estado metaestable, o viceversa. Obsérvese que Φ_s tiende a cero para amplitudes más grandes y desplazamientos de frecuencia más pequeños.

Los ILO de segundo armónico tienen un tiempo característico τ que representa el tiempo para lograr un bloqueo de fase cuando la frecuencia autorresonante del oscilador es igual a la frecuencia de bloqueo deseada. Este tiempo depende de la amplitud A_{in} de la señal de entrada y la frecuencia autorresonante como se indica a continuación:

$$\tau = 1/(\pi \cdot f_{\text{res}} \cdot \alpha \cdot A_{\text{in}}) \quad (\text{ecuación 8})$$

Las frecuencias autorresonantes $f_{\text{res}1...4}$ de los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) se sitúan en un cierto desplazamiento de frecuencia desde f_{lock} tal como se indica a continuación:

$$f_{\text{res}1} = f_{\text{lock}} + f_{\text{off}1} = f_{\text{lock}} + \Delta f_2$$

$$f_{\text{res}2} = f_{\text{lock}} + f_{\text{off}2} = f_{\text{lock}} + \Delta f_1$$

$$f_{\text{res}3} = f_{\text{lock}} + f_{\text{off}3} = f_{\text{lock}} - \Delta f_1$$

$$f_{\text{res}4} = f_{\text{lock}} + f_{\text{off}4} = f_{\text{lock}} - \Delta f_2$$

en las que, debido a la simetría del sistema, Δf_2 y Δf_1 puede ser positivo o negativo y $\Delta f_2 > \Delta f_1$ o $\Delta f_2 < \Delta f_1$.

En estas frecuencias autorresonantes, la solución estable y el tiempo característico de cada ILO pueden expresarse como Θ_{S1} , Θ_{S2} , Θ_{S3} , Θ_{S4} , y τ_1 , τ_2 , τ_3 , τ_4 respectivamente. Obsérvese que en un primer orden de aproximación $\Theta_{S2} = -\Theta_{S3}$ y $\Theta_{S1} = -\Theta_{S4}$ debido a la simetría del sistema.

Originalmente, en ausencia de cambios de bit, todos los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) se bloquean a la señal (10) inyectada. La fase de salida de cada oscilador Θ_{S1} , Θ_{S2} , Θ_{S3} , y Θ_{S4} viene dada por:

$$\Phi_{S1} = \frac{1}{2} \cdot (\Psi_0 - \Theta_{S1} - \pi/2)$$

$$\Phi_{S2} = \frac{1}{2} \cdot (\Psi_0 - \Theta_{S2} - \pi/2)$$

$$\Phi_{S3} = \frac{1}{2} \cdot (\Psi_0 - \Theta_{S3} - \pi/2)$$

$$\Phi_{S4} = \frac{1}{2} \cdot (\Psi_0 - \Theta_{S4} - \pi/2)$$

Obsérvese que las diferencias de fase entre los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) dependen únicamente de los desplazamientos de frecuencia Δf_1 y Δf_2 representados por Θ_s .

Las siguientes Figuras 2-6 analizan el comportamiento de $\theta(t)$ cuando sucede un cambio de bit en la señal inyectada que sigue a una de las tres técnicas de transición:

- a/ Frecuencia constante o multiplicación directa -modulación o conversión-,
- b/ Envolvente constante con desplazamiento de frecuencia positivo, y
- c/ Envolvente constante con desplazamiento de frecuencia negativo.

Dependiendo de la técnica de transición, la transición de bits de la señal (10) de BPSK se modela por el siguiente conjunto de ecuaciones:

I.- Caso a/ (Conversión directa)

La amplitud de la portadora modulada puede expresarse como:

$$A(t) = A_{in} \cdot (1 - t/t_a) \text{ para } t \in [0, t_a]$$

$$A(t) = A_{in} \cdot (t/t_a - 1) \text{ para } t \in [t_a, 2 \cdot t_a] \quad (\text{ecuación 9})$$

en la que $2 \cdot t_a$ representa el periodo de transición de bits cuando se usa la técnica de transición de conversión directa, caso a/, y A_{in} la amplitud original de la portadora. Obsérvese que este modelo es una aproximación de primer orden de BPSK de conversión directa real en la que se aplican filtros de "tipo de coseno alzado de raíz" al modulador de amplitud para reducir el ancho de banda de la portadora modulada y cumplir con la regulación de espectros.

La Figura 2 muestra la forma de onda detallada del caso a/ con una ilustración de cuatro regiones diferentes (i, ii, iii, iv) de la señal (10) modulada por BPSK. En la región i, el ILO se bloquea a la señal inyectada sin cambio de bits como se ha supuesto anteriormente. En las regiones ii y iii, la amplitud A_{in} de la señal de entrada disminuye y aumenta de acuerdo con la ecuación 9.

El oscilador ILO parte de una fase estable representada por θ_s y evoluciona de acuerdo con las siguientes ecuaciones diferenciales:

$$d\theta_{ii}(t)/dt = 4 \cdot \pi \cdot \Delta f - \pi \cdot f_{res} \cdot \alpha \cdot A_{in} \cdot (1 - t/t_a) \cdot \sin(\theta_{ii}(t)) \quad (\text{ecuación 10})$$

en el dominio desde $t=0$ a $t=t_a$ y la condición inicial $\theta_{ii}(0)=\theta_s$, y

$$d\theta_{iii}(t)/dt = 4 \cdot \pi \cdot \Delta f - \pi \cdot f_{res} \cdot \alpha \cdot A_{in} \cdot (t/t_a - 1) \cdot \sin(\theta_{iii}(t)) \quad (\text{ecuación 11})$$

en el dominio desde $t=t_a$ a $t=2 \cdot t_a$ y la condición inicial $\theta_{iii}(t_a)=\theta_{ii}(t_a)$.

En la región iv, la señal (10) inyectada ha alcanzado de nuevo completamente la amplitud A_{in} y ha cambiado la fase 180 grados. La ecuación diferencial de $\theta_{iv}(t)$ viene dada por:

$$d\theta_{iv}(t)/dt = 4 \cdot \pi \cdot \Delta f - \pi \cdot f_{res} \cdot \alpha \cdot A_{in} \cdot \sin(\theta_{iv}(t)) \quad (\text{ecuación 12})$$

con un dominio de integración desde $t=2 \cdot t_a$ a ∞ y la condición inicial $\theta_{iv}(2 \cdot t_a)=\theta_{iii}(2 \cdot t_a)$.

El sistema de las ecuaciones diferenciales anteriormente mencionadas 10-12 puede resolverse numéricamente. La evolución de la fase de salida del ILO sigue las ecuaciones:

$$\begin{aligned} \Delta\Phi(t) &= \frac{1}{2} \cdot (\theta_{ii}(t) - \theta_s), & 0 \leq t \leq t_a \\ \Delta\Phi(t) &= \frac{1}{2} \cdot (\theta_{iii}(t) - \theta_s - \pi), & t_a \leq t \leq 2 \cdot t_a \\ \Delta\Phi(t) &= \frac{1}{2} \cdot (\theta_{iv}(t) - \theta_s - \pi), & t \geq 2 \cdot t_a \end{aligned}$$

Está claro que en la región iv, el oscilador se bloqueará de nuevo a la señal de entrada después de un cierto tiempo y su fase se desplazará $+\pi/2$ en condiciones de operación comunes. Sin embargo, dependiendo de las condiciones iniciales representadas por el valor de θ_s , y las condiciones de la transición de bits, es decir, el tiempo normalizado τ_a , definido como t_a/τ , la fase final del oscilador podría desplazarse o bien $+\pi/2$ o bien $-\pi/2$. Para θ_s negativa la fase del oscilador se desplazará en una dirección opuesta que para θ_s positiva.

La Figura 3 muestra la evolución de la fase de salida del ILO $\Phi(t)$ para $\theta_s = 0,6$ y valores diferentes de τ_0 . Como podemos observar, existe un valor de bifurcación de τ_a , llamado τ_B , del que diverge la evolución de $\Phi(t)$ desde $+\pi/2$ a $-\pi/2$.

Por tanto para cada θ_s positiva, cualquier transición de bits con un tiempo de transición normalizado τ_a por debajo del correspondiente τ_B provocará que la salida del oscilador se desplace $+\pi/2$. Sin embargo, para $\tau_a > \tau_B(\theta_s)$ la salida desplazamiento será negativa. Para valores negativos de θ_s , la fase desplazamiento del oscilador se invierte del caso positivo, por tanto para $\tau_a < \tau_B(\theta_s)$ será $-\pi/2$, para $\tau_a > \tau_B(\theta_s)$ será $+\pi/2$.

II.- Casos b/ y c/ (envolvente constante con desplazamiento de fase/frecuencia positivo/negativo)

Para modulación de envolvente constante, la amplitud de la portadora modulada permanece A_{in} y la fase de la portadora cambia de acuerdo con:

$$\Psi(t) = 2 \cdot \pi \cdot (f_{in} + 2 \cdot \Delta f) \cdot t + \Psi_0$$

en la que f_{in} es la frecuencia de la portadora, $2 \cdot \Delta f$ representa el desplazamiento de frecuencia desde f_{in} , y Ψ_0 es la fase de original de la portadora.

Para un cambio de fase de N rad, el tiempo de "tránsito" de la modulación b/ (desplazamientos de frecuencia positivos) y c/ (desplazamientos de frecuencia negativos), $2 \cdot t_{b/c}$ por conveniencia, depende del desplazamiento de frecuencia y el cambio de fase deseado N como se indica a continuación:

$$2 \cdot t_{b/c} = N / [2 \cdot \pi \cdot (2 \cdot \Delta f)]$$

Para BPSK,

$$2 \cdot t_{b/c} = 1 / (4 \cdot \Delta f).$$

- 5 Por comodidad y casos realistas, $2 \cdot t_{a/b/c}$ se considera que es mucho mayor que el periodo de la portadora $1/f_{in}$, y no necesariamente igual, tal como la modulación de BPSK que usa la trayectoria a/ (modulación directa) puede hacerse con tiempo de transición más rápida que usando la trayectoria b y c, o viceversa.

Para trayectorias de envolvente constante, b/ y c/, la frecuencia de la señal (10) inyectada salta desde $2 \cdot f_{lock}$ a $2 \cdot (f_{lock} + \Delta f)$ durante $2 \cdot t_{b/c}$ en la que Δf es positivo para el caso b y negativo para el caso c. La Figura 4 muestra la forma de onda detallada con diferentes regiones (i, ii, iii) para ambos casos.

- 10 Durante la región i, como para el caso a/ -modulación directa, el oscilador se bloquea a la señal (10) de entrada con una fase inicial constante de θ_S . En la región ii, la ecuación diferencial viene dada por:

$$d\theta_{ii}(t)/dt = 4 \cdot \pi \cdot (f_{res} - f_{lock} - \Delta f) - \pi \cdot f_{res} \cdot \alpha \cdot A_{IN} \cdot \sin(\theta_{ii}(t)) \quad (\text{ecuación 13})$$

dentro del tiempo de integración desde $t=0$ a $t=2 \cdot t_{b/c}$ y con la condición inicial $\theta_{ii}(0) = \theta_S$.

Una vez en la región iii, la frecuencia de la señal (10) inyectada vuelve a $2 \cdot f_{lock}$, y el oscilador sigue la ecuación:

$$15 \quad d\theta_{iii}(t)/dt = 4 \cdot \pi \cdot (f_{res} - f_{lock}) - \pi \cdot f_{res} \cdot \alpha \cdot A_{IN} \cdot \sin(\theta_{iii}(t)) \quad (\text{ecuación 14})$$

dentro del tiempo de integración desde $t=2 \cdot t_{b/c}$ a ∞ y con la condición inicial $\theta_{iii}(2 \cdot t_{b/c}) = \theta_{ii}(2 \cdot t_{b/c})$.

El sistema de ecuaciones diferenciales 13 y 14 puede resolverse analítica y numéricamente. La evolución de la fase de salida del oscilador sigue las ecuaciones:

$$20 \quad \begin{aligned} \Delta\Phi(t) &= 1/2 \cdot (\theta_{ii}(t) - \theta_S + 4 \cdot \pi \cdot \Delta f \cdot t), & 0 \leq t \leq 2 \cdot t_{b/c} \\ \Delta\Phi(t) &= 1/2 \cdot (\theta_{iii}(t) - \theta_S \pm \pi), & t \geq 2 \cdot t_{b/c} \end{aligned}$$

en las que el signo positivo se aplica para el caso b/ y el signo negativo para el caso c/, envolvente constante con desplazamiento de fase positivo y negativo respectivamente, si $\theta_S > 0$. Para $\theta_S < 0$ el signo positivo se aplica para el caso c/, desplazamiento de fase negativo, y el signo negativo para el caso b/, desplazamiento de fase positivo.

- 25 La Figura 5 y la Figura 6 muestran la evolución de la fase de salida del oscilador ILO para $\theta_S = 0,6$ inicial constante y diferentes tiempos de tránsito normalizados para el caso b/ y el caso c/ respectivamente. El fenómeno de bifurcación sucede únicamente en el caso de la trayectoria c/ (desplazamiento de fase negativo) para $\theta_S > 0$, y la trayectoria b/ (desplazamiento de fase positivo) para $\theta_S < 0$. El tiempo de bifurcación τ_B , es decir, el tiempo de transición de bits normalizado con $\tau_{a/b/c}$ desde el que se observa el fenómeno de bifurcación, depende del valor absoluto de θ_S para las trayectorias a/ y c/ para $\theta_S > 0$ y para las trayectorias a/ y b/ para $\theta_S < 0$.

- 30 La Figura 7 muestra los parámetros, tiempo de bifurcación normalizado τ_B y la fase inicial constante θ_S , que determinan las condiciones de funcionamiento para todos los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) dado un tiempo de transmisión t_a , t_b y t_c para cada trayectoria a/, b/ y c/ respectivamente. Algunos de los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) pueden establecerse tal como que no sufren ninguna bifurcación y pueden establecerse otros para que sufran bifurcación para la trayectoria c/ pero no a/ o viceversa.

- 35 Las condiciones de funcionamiento de ILO_{1,2,3,4} pueden ser tales como:

- ILO₁ e ILO₄ no sufren ninguna bifurcación, en cualquier caso de trayectoria, ni a/, ni b/, ni c/; y
- ILO₂ sufre bifurcación con la trayectoria c/, envolvente constante con desplazamiento de fase negativo, e ILO₃ sufre bifurcación con trayectoria b/, envolvente constante con desplazamiento de fase positivo;
- o viceversa, ILO₂ e ILO₃ tomando el lugar de ILO₁ e ILO₄ respectivamente.

- 40 El objetivo de tener cuatro osciladores (ILO₁, ILO₂, ILO₃, ILO₄) en un desplazamiento de frecuencia diferente es obtener diferentes transiciones de fase en cada oscilador dependiendo de la técnica de transición, trayectoria a/, b/ o c/, usada en la señal (10) de entrada. Por comodidad, $f_{res1} > f_{res2} > f_{lock}$ ($= f_{in}/2$), en tal como $\theta_{S1} > \theta_{S2} > 0$, es decir, la frecuencia autorresonante de ILO₁ es mayor que la frecuencia autorresonante de ILO₂ ($f_{res1} > f_{res2}$) y ambas son mayores que la frecuencia de bloqueo, f_{res1} y $f_{res2} > f_{lock}$. Adicionalmente, $f_{res4} < f_{res3} < f_{lock}$ de forma que $\theta_{S4} < \theta_{S3} < 0$, es decir, la frecuencia autorresonante de ILO₄ es menor que la frecuencia autorresonante de ILO₃ ($f_{res4} < f_{res3}$) y ambas son menores que la frecuencia de bloqueo, f_{res4} y $f_{res3} < f_{lock}$.

- 50 De esta forma, cualquier cambio de bits en la señal (10) de BPSK provoca una transición de fase $\Delta\Phi$ en cada oscilador (ILO₁, ILO₂, ILO₃, ILO₄), es decir, con las condiciones anteriormente mencionadas, cada fase de salida de oscilador, ILO₁ $\Delta\Phi$, ILO₂ $\Delta\Phi$, ILO₃ $\Delta\Phi$ e ILO₄ $\Delta\Phi$, cambia cada cambio o transición de fase de entrada de 180 grados, que se detalla en la Tabla 2:

Tabla 2

	Trayectoria a/	Trayectoria b/	Trayectoria c/
ILO ₁ $\Delta\Phi$	+90	+90	+90
ILO ₂ $\Delta\Phi$	+90	+90	-90
ILO ₃ $\Delta\Phi$	-90	+90	-90
ILO ₄ $\Delta\Phi$	-90	-90	-90

Multiplicando ILO₁ e ILO₃ a través del primer mezclador de conversión descendente (M1) y multiplicando ILO₂ e ILO₄ a través del segundo mezclador de conversión descendente (M2), la salida bits de las salidas de demodulador, la señal de salida de frecuencia alta (BHF) y la señal de salida de frecuencia baja (BLF) cambian de acuerdo con la Tabla 3 para cada transición de señal de BPSK de entrada.

Tabla 3

	Trayectoria a/	Trayectoria b/	Trayectoria c/
BHF ΔV	x (-1)	x (-1)	x (+1)
BLF ΔV	x (-1)	x (+1)	x (-1)

Por lo tanto, para cada transición de bits, el receptor entiende que:

- Se usó la trayectoria a/ en la transición, si cambian ambas señales de salida (BHF, BLF).
- Si cambió únicamente la señal de salida de frecuencia alta (BHF), se usó la trayectoria b/.
- Si cambió únicamente la señal de salida de frecuencia baja (BLF), se usó la trayectoria c/.
- Cuando no se observa ningún cambio de fase de salida, $\Delta\Phi = 0$, significa que no hubo ninguna transición de bits en la señal (10) de entrada.

Debido a la simetría del sistema, las condiciones de funcionamiento de los ILO, es decir, sus frecuencias autorresonantes ($f_{res1...4}$) pueden invertirse tal como $f_{res4} > f_{res3} > f_{lock}$ y $f_{lock} > f_{res2} > f_{res1}$. El demodulador funcionará de la misma forma conmutando simplemente las salidas BHF y BLF.

La Figura 8 muestra las regiones de bifurcación en las que funcionan los osciladores (ILO₁, ILO₂, ILO₃, ILO₄). Existen dos combinaciones: una es que los osciladores ILO₁ e ILO₄ podrían estar funcionando en el área A, en la que no sucede bifurcación, y los osciladores ILO₂ e ILO₃ deben estar funcionando en la región B, en la que sucede la bifurcación para la trayectoria c para ILO₂ y para trayectoria b para ILO₃. En la segunda combinación, las regiones A y B podrían conmutarse. En ambas combinaciones, el demodulador funciona de la misma forma, excepto en que las señales de salida (BHF, BLF) tienen que conmutarse.

Los parámetros de la modulación de BPSK de 2 bits y los osciladores bloqueados por inyección (ILO₁, ILO₂, ILO₃, ILO₄) que pueden modificarse son los siguientes:

- Del modulador:

Frecuencia $2 \cdot f_{lock}$ de la portadora de la señal (10) de BPSK
 Tiempo de transición t_a de la trayectoria a/
 Tiempo de transición t_b de la trayectoria b/
 Tiempo de transición t_c de la trayectoria c/

- Del demodulador:

Frecuencia autorresonante de ILO_{1,2,3,4}: f_{res1} , f_{res2} , f_{res3} , f_{res4}
 Amplitud A_{in} de la señal (10) de entrada

Considerando $f_{res} - f_{lock} \ll f_{lock}$, el tiempo característico de todos los ILO (ILO₁, ILO₂, ILO₃, ILO₄) puede definirse aproximadamente como $\tau = 1 / (\pi \cdot f_{lock} \cdot \alpha \cdot A_{in})$. Con este tiempo característico común τ , los tiempos de transición normalizados τ_a , τ_b , y τ_c , puede extraerse en la Figura 9, en la que se muestran las diferentes áreas de bifurcación de los diferentes ILO para diferentes tiempos de transición de ejemplo.

La Figura 10 muestra un ejemplo real en el que $\tau_a = 0,1 \cdot \tau_{b/c}$ y se elige la primera combinación explicada anteriormente. Ilustrado en el diagrama de bifurcación, un triángulo vertical C muestra la posición de ILO₂ e ILO₃ en 0,48 radianes, y un triángulo horizontal D muestra la posición de ILO₁ e ILO₄ en 1,17 radianes. Obsérvese que para los tiempos característicos de la Figura 10, ILO₁ e ILO₄ pueden situarse dentro de la región D del área A cruzada con la línea $\tau_{b/c}$. Sus respectivas frecuencias resonantes f_{res1} y f_{res4} puede ajustarse tal como el intervalo de la fase inicial θ_s va desde 0,8 a 1,4 aproximadamente. Por otra parte, ILO₂ e ILO₃ deben situarse dentro de la región C del área B cruzada por la línea $\tau_{b/c}$. De esta forma, la fase inicial θ_{s2} de ILO₂ y θ_{s3} de ILO₃ podrían situarse desde 0,2 a 0,7 aproximadamente.

Los parámetros del ejemplo real usado en el caso de simulación de la Figura 10 son:

$$f_{lock} = 434 \text{ MHz } (2 \cdot f_{lock} = 868 \text{ MHz, Banda de ISM})$$

$$t_a = 10 \text{ ns (nanosegundos)}$$

$$t_b = t_c = 100 \text{ ns}$$

$$A_{in} = 100 \text{ mV}$$

$$\alpha = 0,2 \text{ (20 \% intervalo de ajuste a 1 V)}$$

$$f_{res1} = 436 \text{ MHz}$$

$$f_{res2} = 435 \text{ MHz}$$

$$f_{res3} = 433 \text{ MHz}$$

$$f_{res4} = 432 \text{ MHz}$$

$$\tau = 1 / (\pi \cdot f_{lock} \cdot \alpha \cdot A_{in}) = 5 / (\pi \cdot 434 \text{ M} \cdot 0,1) = 37 \text{ ns}$$

$$\tau_a = 0,27, \tau_b = \tau_c = 2,7$$

$$\theta_S = \arcsen(4 \cdot \Delta f / A_{in} \cdot f_{res} \cdot \alpha)$$

$$\theta_{S1} = -\theta_{S4} = \arcsen(0,92) = 1,17 \text{ rad}$$

$$\theta_{S2} = -\theta_{S3} = \arcsen(0,46) = 0,48 \text{ rad}$$

La Figura 11 muestra las señales de salida simuladas (BLF, BHF) obtenidas con un demodulador de BPSK de 2 bits en fabricación que funciona en las condiciones descritas en el ejemplo real anteriormente mencionado. Cada trayectoria de curva b/ y c/ que corresponde a casos de envolvente constante es una señal modulada de impulsos que decide la frecuencia de la portadora frente a tiempo. Para el valor 0, la frecuencia de portadora es 868 MHz, mientras que para los valores -1 y +1, la frecuencia de portadora se desplaza -5 MHz y +5 MHz respectivamente. La duración del desplazamiento de frecuencia es 100 ns, cambiando la fase de la portadora en 180 grados. La trayectoria de curva a/ de la modulación directa es una señal modulada de impulsos que multiplica directamente la portadora modulada de fase por o bien +1 o bien -1, creando el cambio de fase de 180 cualquier transición de impulsos. Obsérvese que, para cambios de fase provocados por una transición en la trayectoria a/, ambas señales de salida (BLF, BHF) del demodulador cambian sus estados de bit (S1, S1'). Para los casos de trayectoria c/, únicamente la señal de salida de frecuencia baja (BLF) cambia el estado de bit (S3, S3'), mientras que para el caso de la trayectoria b/ únicamente la señal de salida de frecuencia alta (BHF) cambia el estado de bit (S2).

La Figura 12 muestra otra opción de implementación del demodulador de BPSK de dos bits de acuerdo con una posible realización de la invención. La arquitectura de este demodulador de BPSK también se basa en un divisor (1) de señales, que puede ser un divisor de potencia o un circuito de distribución de salida de tensión, de una entrada a cuatro entradas, y los cuatro osciladores bloqueados por inyección de segundo armónico (ILO₁, ILO₂, ILO₃, ILO₄) con diferentes frecuencias autorresonantes (f_{res1}, f_{res2}, f_{res3}, f_{res4}) respectivamente. Este demodulador de BPSK comprende además tres mezcladores de conversión descendente (M1, M2, M3) compuestos de un mezclador (2) y un filtro (3) de paso bajo.

En esta realización de la invención, todos los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) se sesgan en las condiciones de alcanzar estados constantes después de cada cambio de fase de 180 grados de la señal de entrada. Este demodulador de BPSK con tres mezcladores de conversión descendente (M1, M2, M3) tiene tres señales de salida (BHF, BLF, BA), que cambian cada transición de bits de acuerdo con la diferencia de fase de ILO₁ e ILO₃, ILO₂ e ILO₄, e ILO₁ e ILO₄ respectivamente.

El demodulador de BPSK mostrado en la Figura 12 comprende un primer mezclador de conversión descendente (M1) para multiplicar un primer par de osciladores (ILO₁, ILO₃) para obtener la primera señal -de frecuencia alta- de salida (BHF), un segundo mezclador de conversión descendente (M2) para multiplicar un segundo par de osciladores (ILO₂, ILO₄) para obtener la segunda señal -de frecuencia baja- de salida (BLF), y un tercer mezclador de conversión descendente (M3) para multiplicar un tercer par de osciladores (ILO₁, ILO₄) para obtener la tercera señal -de amplitud- de salida (BA).

La Tabla 4 lista el cambio esperado de cada señal de salida (BHF, BLF, BA) del demodulador de los valores de un periodo de bits anterior.

Tabla 4			
	Multiplicación directa	Envolvente constante +Δ f	Envolvente constante - Δf
BHF ΔV	x (-1)	x (-1)	x(+1)
BA ΔV	x(-1)	x (-1)	x (-1)
BLF ΔV	x (-1)	x (+1)	x (-1)

Suponiendo que todos los osciladores (ILO₁, ILO₂, ILO₃, ILO₄) tienen originalmente la misma fase, es decir, Φ₁= Φ₂= Φ₃= Φ₄, y por tanto BHF = BA = BLF = 0 o '000', una vez que llega el primer cambio de fase de 180 de la señal de entrada, las señales de salida (BHF, BLF, BA) cambian a '111' en el caso de multiplicación directa de trayectoria a/, '110' en el caso de envolvente constante con desplazamiento de frecuencia positivo de trayectoria b/, y '011' en el caso de envolvente constante con desplazamiento de frecuencia negativo de trayectoria c/. Desde un valor '000' no es posible cambiar a valores '001', '100', '010', y '101' con ninguna de las trayectorias de transición. Por lo tanto, inherentemente el demodulador proporciona la posibilidad de detección y estimación de errores.

Obsérvese que el esquema de modulación presentado usa BPSK en la modulación, pero demodulación diferencial, es decir, de acuerdo con un símbolo de mensaje de 2 bits '11', la fase de la portadora se cambia con envolvente constante con desplazamiento de frecuencia negativo en el transmisor, y el demodulador necesita evaluar el cambio del estado de los osciladores desde símbolos de mensaje anterior, es decir, codificación diferencial, y a partir de eso decodificar qué procedimiento se usó para el cambio de bits y obtener el mensaje original '11' de la tabla de consulta mostrada en la Tabla 1.

En una posible realización adicional de la invención, las señales de QPSK pueden modularse y demodularse.

La modulación de QPSK se obtiene añadiendo linealmente dos señales ortogonales de BPSK. Originalmente, la señal de BPSK se genera con flujo de datos de 1 bit. Sin embargo, por medio del procedimiento descrito anteriormente, una señal de BPSK puede generarse con un flujo de datos de 2 bits. La Figura 13 muestra una propuesta para un modulador de QPSK de 4 bits. Dos señales en fase de BPSK, la señal (101) de BPSK de rama I y la señal (102) de BPSK de rama Q, se generan respectivamente a través de un primer modulador (111) de BPSK con I_1 y I_2 bits y un segundo modulador (112) de BPSK con Q_1 y Q_2 bits. Ambos moduladores (111, 112) de BPSK son moduladores de BPSK de 2 bits como se han propuesto anteriormente, es decir, codificación del tipo de técnica de transición, a), b) o c), en un símbolo de dos bits de la señal de entrada de BPSK: 2 bits (I_1 , I_2) por el primer modulador (111) de BPSK, 2 bits (Q_1 , Q_2) por el segundo modulador (112) de BPSK. Ambos moduladores (111, 112) de BPSK funcionan en una frecuencia intermedia (f_{IF}) y se sincronizan en fase con una frecuencia de referencia (f_{REF}), desde un resonador (120) de cristal, por ejemplo. Las señales (101, 102) moduladas por BPSK en fase de 2 bits en la frecuencia intermedia (f_{IF}) deben convertirse ascendientemente a una frecuencia alta (f_{HF}) en cuadratura. Para este fin, se usan un oscilador (130) local en una frecuencia de operación (f_O) $f_O = f_{HF} - f_{IF}$ con salidas en fase (O_0) y en cuadratura (O_{90}) y dos mezcladores (131) de frecuencia de conversión ascendente, que comprenden un mezclador de frecuencia (132) más filtro (133) de paso alto. Después de los mezcladores (131) de conversión ascendente, la señal (103) de BPSK de rama en fase de 2 bits modulada con I_1 y I_2 bits y la señal (104) de BPSK de rama de fase Q de 2 bits modulada con Q_1 y Q_2 bits se generan en cuadratura y en la frecuencia alta (f_{HF}). La suma de estas dos señales (103, 104) de BPSK de 2 bits ortogonales por un sumador (140) genera una señal (100) de 4 bits modulada por QPSK en la frecuencia alta (f_{HF}), en la que f_{HF} puede pertenecer a una banda de radiofrecuencia de un sistema inalámbrico o pertenecer a la banda de frecuencia operativa de un sistema por cable.

La Figura 14 muestra una posible realización de un demodulador de QPSK de 4 bits basada en el demodulador de BPSK de 2 bits descrito anteriormente, definido por cualquiera de las posibles arquitecturas de demodulador de BPSK de 2 bits mostradas en la Figura 1 o la Figura 12. La señal (100) de 4 bits modulada por QPSK se compone de dos señales (103, 104) de BPSK de 2 bits en cuadratura. Por lo tanto, antes de la demodulación usando dos demoduladores de BPSK, se necesita dividir la señal (100) modulada por QPSK en una frecuencia alta (f_{HF}) en una señal (101) de BPSK de canal I y una señal (102) de BPSK de canal Q, ambas en frecuencia intermedia (f_{IF}). Para este fin, se usan un oscilador (130) local con salidas (141, 142) en fase y en cuadratura que funciona en una frecuencia de operación (f_O) $f_O = f_{HF} - f_{IF}$ y dos mezcladores (151) de conversión descendente, que comprenden al mezclador de frecuencia (152) más filtro de paso bajo (153). Una vez que se obtienen las señales (101, 102) de I-BPSK y Q-BPSK, ambas se conectan respectivamente a un primer demodulador (201) de BPSK de 2 bits y un segundo demodulador (202) de BPSK de 2 bits. Las salidas de los demoduladores (201, 202) son los bits I-BHF y I-BLF como los bits de BHF y BLF del canal en fase, y Q-BHF y Q-BLF como bits BHF y BLF del canal en cuadratura.

Obsérvese que en este texto, el término "comprende" y sus derivados (tal como "que comprende", etc.) no deben entenderse en un sentido exclusivo, es decir, estas expresiones no deben interpretarse como que excluyen la posibilidad de que lo que se describe y define pueda incluir elementos adicionales, etapas, etc.

REIVINDICACIONES

1. Un procedimiento de modulación y de demodulación de señales de PSK **caracterizado porque** comprende:

- codificar en un símbolo de dos bits un tipo de técnica de transición que se usa en una señal (10) de entrada de BPSK para modulación de BPSK y seleccionada de:

5 multiplicación directa que es la multiplicación de la señal (10) de entrada de BPSK por un mensaje de modulación, envolvente constante con desplazamiento de frecuencia positivo y envolvente constante con desplazamiento de frecuencia negativo, en el que ambas técnicas de envolvente constante con desplazamiento de frecuencia mantienen la amplitud de la señal (10) de entrada de BPSK constante y cambian la fase de la señal (10) de entrada de BPSK, aumentando la frecuencia de la señal (10) de entrada de BPSK para la envolvente constante con desplazamiento de frecuencia positivo y disminuyendo la frecuencia de la señal (10) de entrada de BPSK para la envolvente constante con desplazamiento de frecuencia negativo, siendo el cambio de fase de la señal (10) de entrada de BPSK determinado por el valor del símbolo de dos bits;

15 - codificar en un símbolo de cuatro bits un tipo de técnica de transición que se usa en una señal (100) de entrada de QPSK para la modulación de QPSK, en el que dos bits del símbolo de cuatro bits codifican un primer tipo de técnica de transición usada para modulación de BPSK como se ha explicado anteriormente en una señal (101) de BPSK de rama I, y los restantes dos bits del símbolo de cuatro bits codifican un segundo tipo de técnica de transición usada para modulación de BPSK en una señal (102) de BPSK de rama Q, definiendo el primer y segundo tipo de técnica de transición el tipo de técnica de transición usada en la señal (100) de entrada de QPSK y siendo ambos seleccionados de multiplicación directa, envolvente constante con desplazamiento de frecuencia positivo y envolvente constante con desplazamiento de frecuencia negativo.

2. El procedimiento de acuerdo con la reivindicación 1, que comprende adicionalmente:

25 - inyectar la señal (10) de entrada de BPSK codificada y modulada en cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4), que están todos bloqueados en la señal (10) de entrada de BPSK en ausencia de cambios de bit;
- detectar si existe una transición de fase en la salida de los osciladores (ILO_1 , ILO_2 , ILO_3 , ILO_4) y, si es así, determinar el tipo de técnica de transición usada para modular la señal (10) de entrada de BPSK inyectada en base a la transición de fase de la salida de los cuatro osciladores (ILO_1 , ILO_2 , ILO_3 , ILO_4) y demodular el símbolo de dos bits usando el tipo determinado de técnica de transición.

30 3. El procedimiento de acuerdo con la reivindicación 2, que comprende adicionalmente:

- multiplicar al menos dos pares de los cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4) para obtener una primera señal de salida (BHF) multiplicando un primer par de osciladores (ILO_1 , ILO_3) y una segunda señal de salida (BLF) multiplicando un segundo par de osciladores (ILO_2 , ILO_4).

35 4. El procedimiento de acuerdo con la reivindicación 3, en el que detectar si existe una transición de fase en la salida de los osciladores (ILO_1 , ILO_2 , ILO_3 , ILO_4) comprende:

- detectar si existe una transición de bit en al menos una de las señales de salida (BHF, BLF) y, si es así, determinar que el tipo de técnica de transición usada para modular la señal (10) de entrada de BPSK es:

40 - multiplicación directa si tanto la primera señal de salida (BHF) como la segunda señal de salida (BLF) tienen la transición de bits,
- envolvente constante si únicamente una de la primera señal de salida (BHF) y la segunda señal de salida (BLF) tiene la transición de bits.

45 5. El procedimiento de acuerdo con la reivindicación 3, comprendiendo adicionalmente multiplicar un tercer par de los cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4) para obtener una tercera señal de salida (BA) multiplicando un tercer par de osciladores (ILO_1 , ILO_4) y determinar que el tipo de técnica de transición usada para modular la señal (10) de entrada de BPSK es:

- multiplicación directa si las tres señales de salida (BHF, BLF, BA) tienen la transición de bits,
- envolvente constante si:

- o bien la primera señal de salida (BHF) más la tercera señal de salida (BA) tienen transición de bits
- o bien la segunda señal de salida (BLF) más la tercera señal de salida (BA) tienen transición de bits.

50 6. El procedimiento de acuerdo con cualquier reivindicación anterior, que comprende adicionalmente:

- generar la señal (101) de BPSK de rama I y la señal (102) de BPSK de rama Q en una frecuencia intermedia (f_{IF}), la señal (101) de BPSK de rama I modulada con un símbolo de dos bits (I_1 , I_2) que codifica el primer tipo de técnica de transición y la señal (102) de BPSK de rama Q modulada con otro símbolo de dos bits (Q_1 , Q_2) que codifica el

segundo tipo de técnica de transición;

- convertir ascendentemente tanto la señal (101) de BPSK de rama I como la señal (102) de BPSK de rama Q desde la frecuencia intermedia (f_{IF}) a una frecuencia alta (f_{HF}) para obtener dos señales (103, 104) ortogonales de BPSK en la frecuencia alta (f_{HF}), una señal (103) de BPSK de rama en fase modulada con bits I_1 y I_2 y una señal (104) de BPSK de rama en fase Q modulada con bits Q_1 y Q_2 generadas en cuadratura;
- generar en la frecuencia alta (f_{HF}) la señal (100) modulada por QPSK añadiendo linealmente las dos señales (103, 104) ortogonales de BPSK.

7. El procedimiento de acuerdo con la reivindicación 6, que comprende adicionalmente:

- extraer la señal (101) de BPSK de rama I y la señal (102) de BPSK de rama Q en una frecuencia intermedia (f_{IF}) de la señal (100) modulada por QPSK que están en la frecuencia alta (f_{HF});
- generar por un oscilador (130) de cuadratura local, que funciona en una frecuencia de operación (f_O) $f_O = f_{HF} - f_{IF}$, una señal (141) de salida en fase y una señal (142) de salida en cuadratura;
- y en el que la señal (101) de BPSK de rama I y la señal (102) de BPSK de rama Q se extraen inyectando la señal (100) modulada por QPSK en un mezclador (151) de conversión descendente junto con la señal (141) de salida en fase y la señal (142) de salida en cuadratura del oscilador (130) de cuadratura local respectivamente.

8. El procedimiento de acuerdo con la reivindicación 7, en el que la señal (101) de BPSK de rama I extraída y la señal (102) de BPSK de rama Q se inyectan respectivamente a un primer demodulador (201) de BPSK y un segundo demodulador (202) de BPSK que operan ambos en la frecuencia intermedia (f_{IF}) de acuerdo con el procedimiento definido por cualquiera de las reivindicaciones 2-5.

9. Un demodulador (201, 202) de BPSK **caracterizado porque** comprende:

- un divisor (1) de señales a través del cual una señal (10) de entrada de BPSK se inyecta a cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4), comprendiendo la señal (10) de entrada de BPSK un símbolo de dos bits que codifican un tipo de técnica de transición, seleccionada de:

multiplicación directa, que está multiplicando la señal (10) de entrada de BPSK por un mensaje de modulación, y
 envolvente constante con desplazamiento de frecuencia positivo y envolvente constante con desplazamiento de frecuencia negativo, en el que ambas técnicas de envolvente constante con desplazamiento de frecuencia mantienen la amplitud de la señal (10) de entrada de BPSK constante y cambian la fase de la señal (10) de entrada de BPSK, aumentando la frecuencia de la señal (10) de entrada de BPSK para la envolvente constante con desplazamiento de frecuencia positivo y disminuyendo la frecuencia de la señal (10) de entrada de BPSK para la envolvente constante con desplazamiento de frecuencia negativo, siendo el cambio de fase de la señal (10) de entrada de BPSK determinado por el valor del símbolo de dos bits;

- los cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4), que en ausencia de señal (10) de entrada de BPSK, oscilan en una frecuencia autorresonante con un desplazamiento de frecuencia desde la mitad de la frecuencia de la señal (10) de entrada de BPSK, teniendo los cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4) diferentes desplazamientos de frecuencia distribuidos simétricamente alrededor de cero, en el que un primer oscilador (ILO_1) y un segundo oscilador (ILO_2) tienen un desplazamiento de frecuencia positivo, el primer oscilador (ILO_1) tiene un desplazamiento de frecuencia mayor que el desplazamiento de frecuencia del segundo oscilador (ILO_2), un tercer oscilador (ILO_3) y un cuarto oscilador (ILO_4) tienen un desplazamiento de frecuencia negativo, y el tercer oscilador (ILO_3) tiene un valor absoluto más pequeño de desplazamiento de frecuencia que el desplazamiento de frecuencia del cuarto oscilador (ILO_4);

- los cuatro osciladores bloqueados por inyección de segundo armónico (ILO_1 , ILO_2 , ILO_3 , ILO_4), que en presencia de la señal (10) de entrada de BPSK, están todos bloqueados en la señal (10) de entrada de BPSK en ausencia de cambios de bit y determinar el tipo de técnica de transición usada para modular la señal (10) de entrada de BPSK en base a una transición de fase de la salida de los cuatro osciladores (ILO_1 , ILO_2 , ILO_3 , ILO_4).

10. El demodulador (201, 202) de BPSK de acuerdo con la reivindicación 9, comprendiendo adicionalmente un primer mezclador de conversión descendente (M1) para multiplicar un primer par de osciladores (ILO_1 , ILO_3) para obtener una primera señal de salida (BHF) y un segundo mezclador de conversión descendente (M2) para multiplicar un segundo par de osciladores (ILO_2 , ILO_4) para obtener una segunda señal de salida (BLF), comprendiendo ambos mezcladores de conversión descendente (M1, M2) un mezclador (2) y un filtro (3) de paso bajo.

11. El demodulador (201, 202) de BPSK de acuerdo con la reivindicación 10, comprendiendo adicionalmente medios de detección de si existe una transición de bit en al menos una de las señales de salida (BHF, BLF) y, si es así, determinar que el tipo de técnica de transición usada para modular la señal (10) de entrada de BPSK es:

- multiplicación directa si tanto la primera señal de salida (BHF) como la segunda señal de salida (BLF) tienen la transición de bits,
- envolvente constante si únicamente una de la primera señal de salida (BHF) y la segunda señal de salida (BLF) tiene la transición de bits.

12. El demodulador (201, 202) de BPSK de acuerdo con la reivindicación 10, comprendiendo adicionalmente multiplicar un tercer mezclador de conversión descendente (M3) para multiplicar un tercer par de osciladores (ILO₁, ILO₄) para obtener una tercera señal de salida (BA).
- 5 13. El demodulador (201, 202) de BPSK de acuerdo con la reivindicación 12, comprendiendo adicionalmente medios de detección de si existe una transición de bit en al menos una de las señales de salida (BHF, BLF, BA) y, si es así, determinar que el tipo de técnica de transición usada para modular la señal (10) de entrada de BPSK es:
- multiplicación directa si las tres señales de salida (BHF, BLF, BA) tienen la transición de bits,
 - envolvente constante si la tercera señal de salida (BA) más una de las primeras dos señales de salida (BHF o BLF) tienen la transición de bits.
- 10 14. Un demodulador de QPSK **caracterizado porque** comprende:
- un oscilador (130) local que funciona en una frecuencia de operación (f_o) $f_o = f_{HF} - f_{IF}$ con salidas (141, 142) en fase y en cuadratura inyectadas respectivamente a dos mezcladores (151) de conversión descendente para extraer de una señal (100) de QPSK en una frecuencia alta (f_{HF}) una señal (101) de BPSK de rama I y una señal (102) de BPSK de rama Q que son señales ortogonales de BPSK en una frecuencia intermedia (f_{IF}), en el que cada
- 15 mezclador (151) de conversión descendente comprende un mezclador de frecuencia (152) y un filtro de paso bajo (153);
- un primer demodulador (201) de BPSK y un segundo demodulador (202) de BPSK conectados respectivamente a los dos mezcladores (151) de conversión descendente, tanto el primer demodulador (201) de BPSK como el
- 20 segundo demodulador (202) de BPSK definidos de acuerdo con las reivindicaciones 10-14 y funcionando en la frecuencia intermedia (f_{IF}), en el que la señal (101) de BPSK de rama I es la señal de entrada del primer demodulador (201) de BPSK y la señal (102) de BPSK de rama Q es la señal de entrada del segundo demodulador (202) de BPSK.

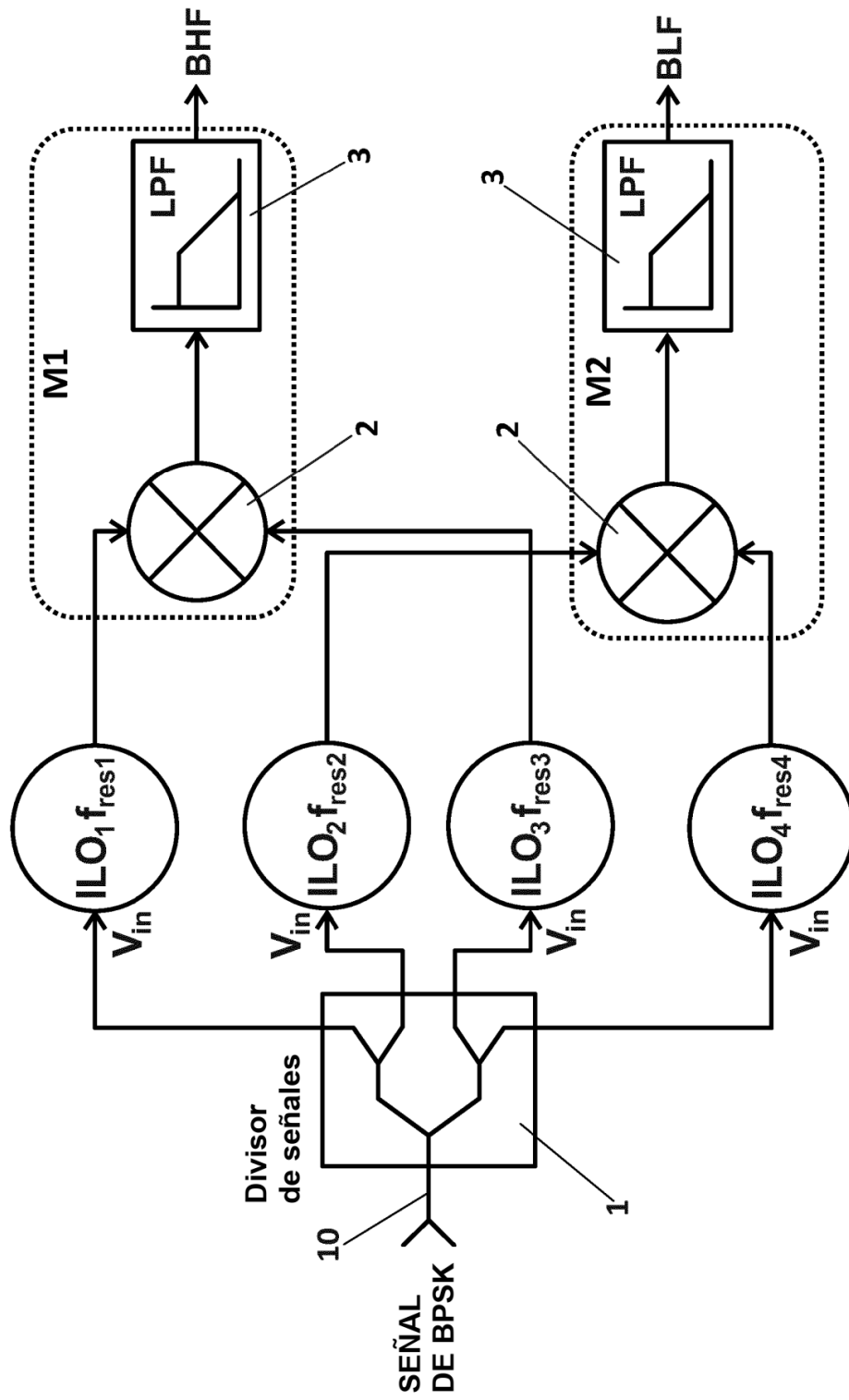


FIG. 1

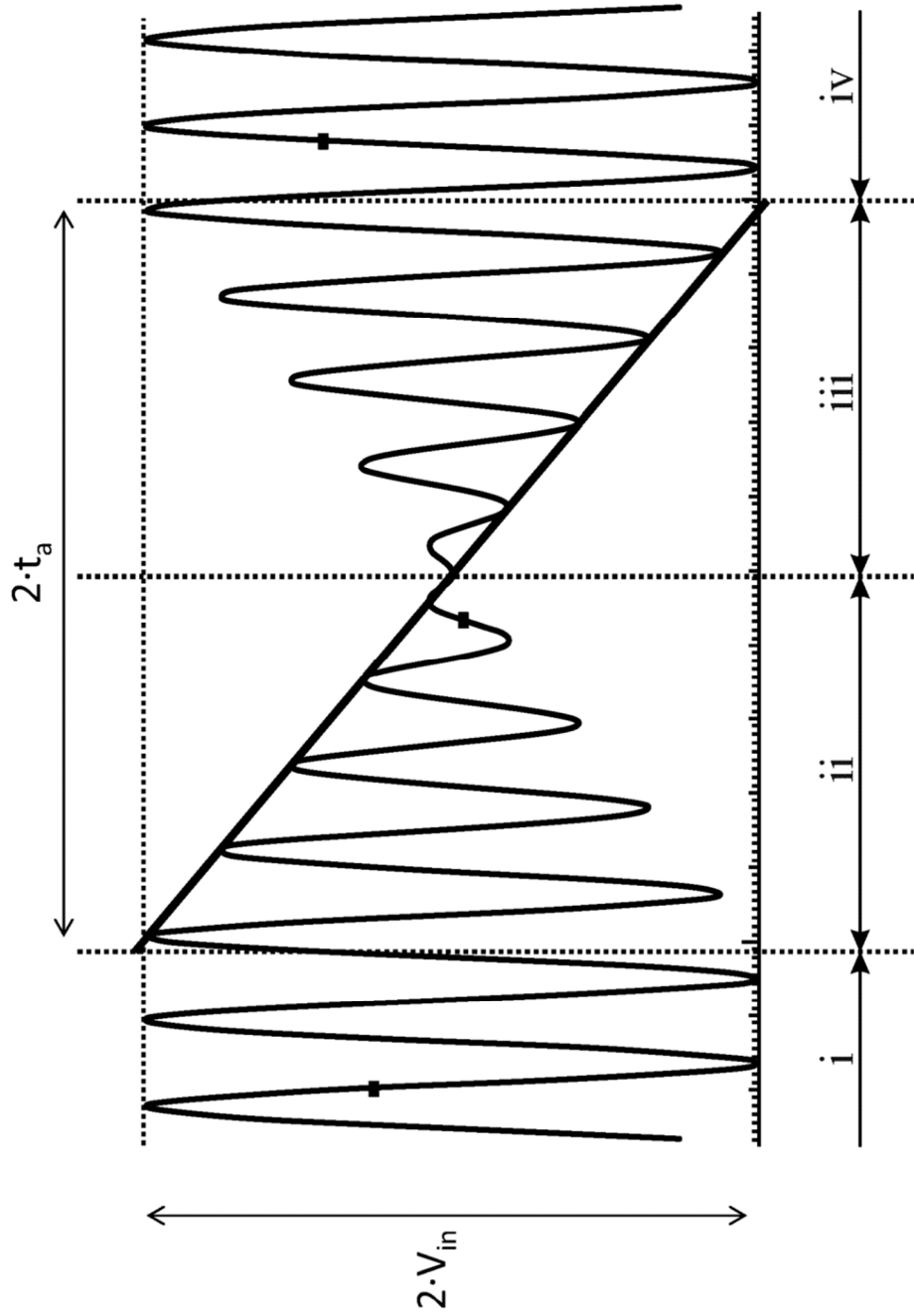


FIG. 2

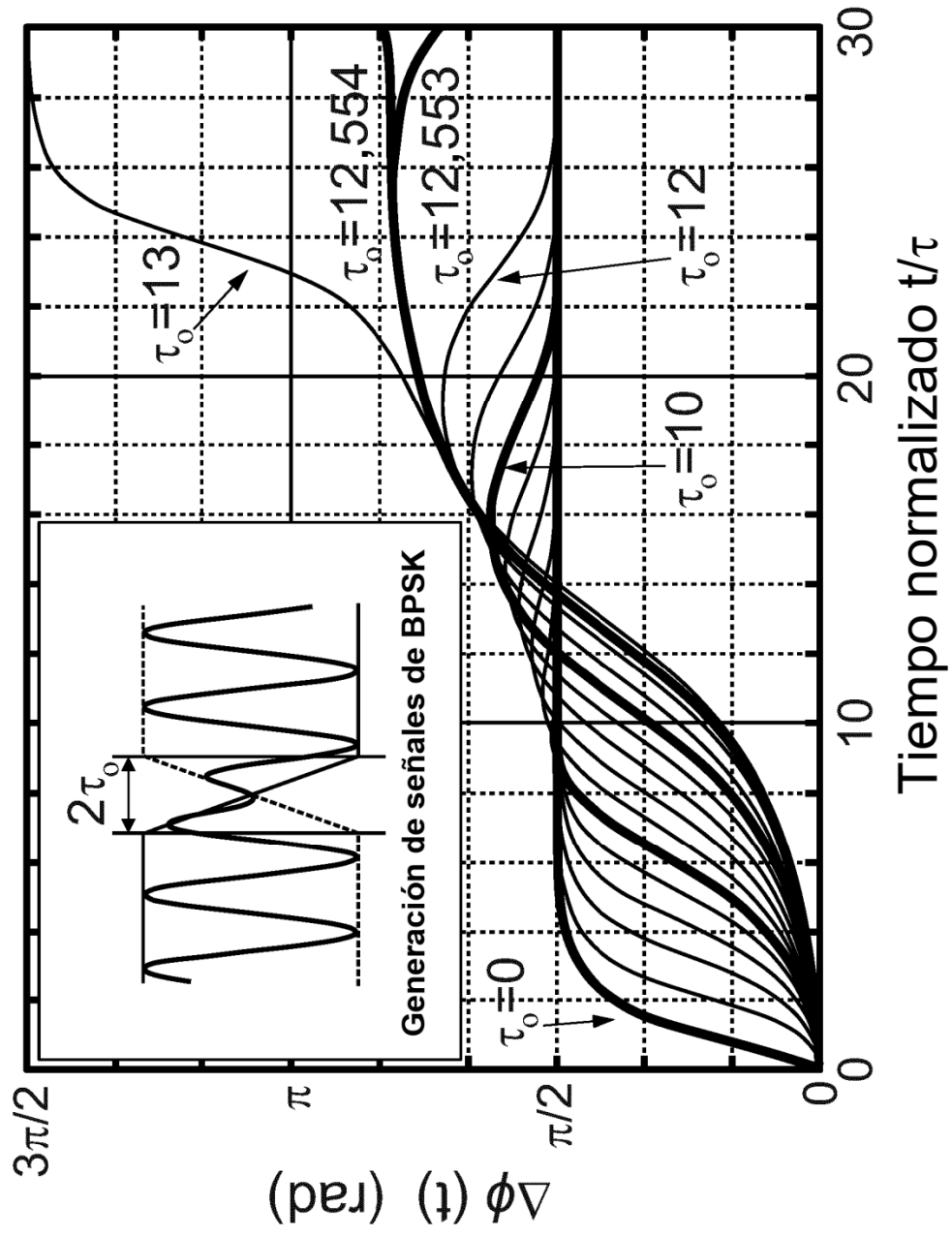


FIG. 3

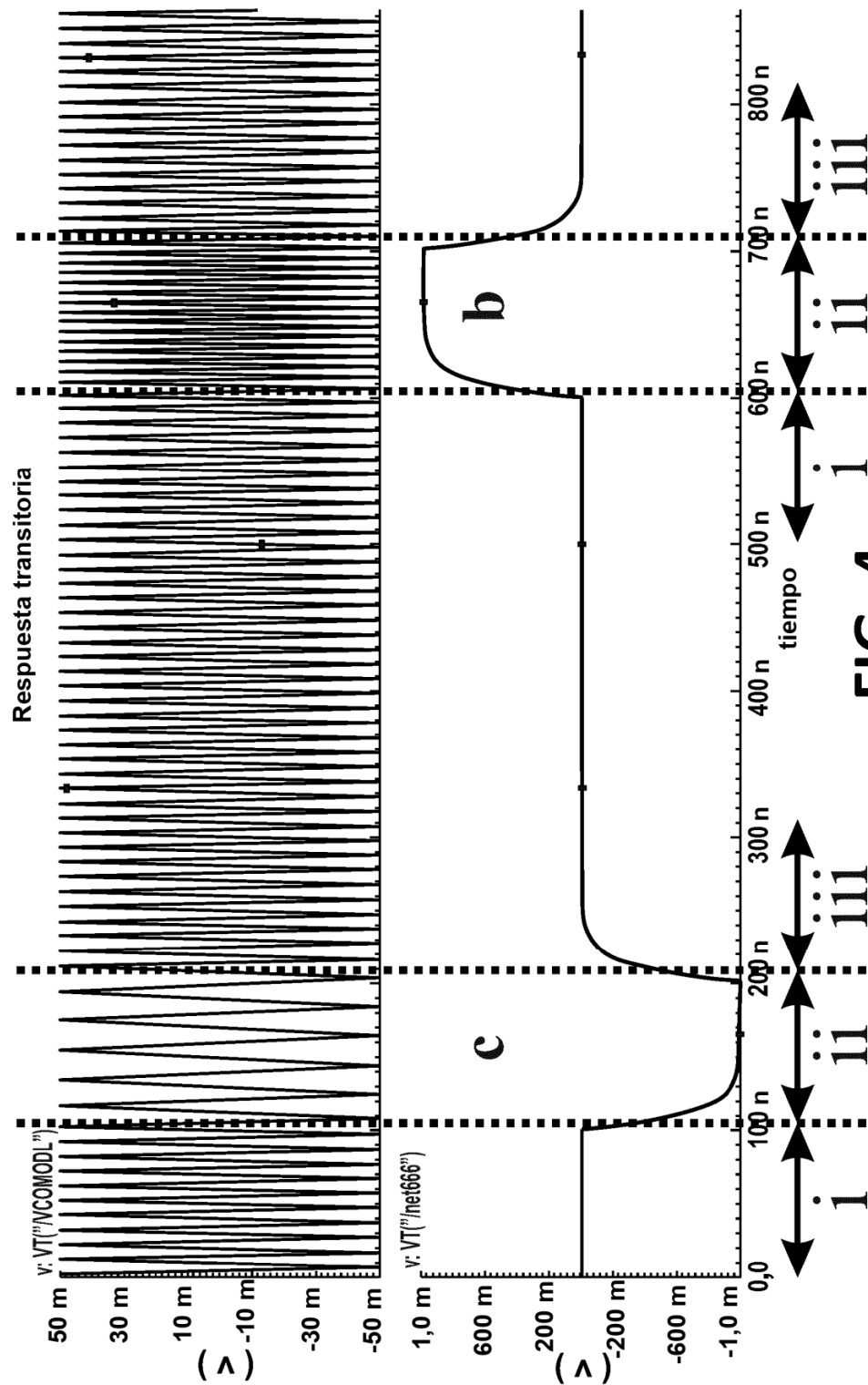


FIG. 4

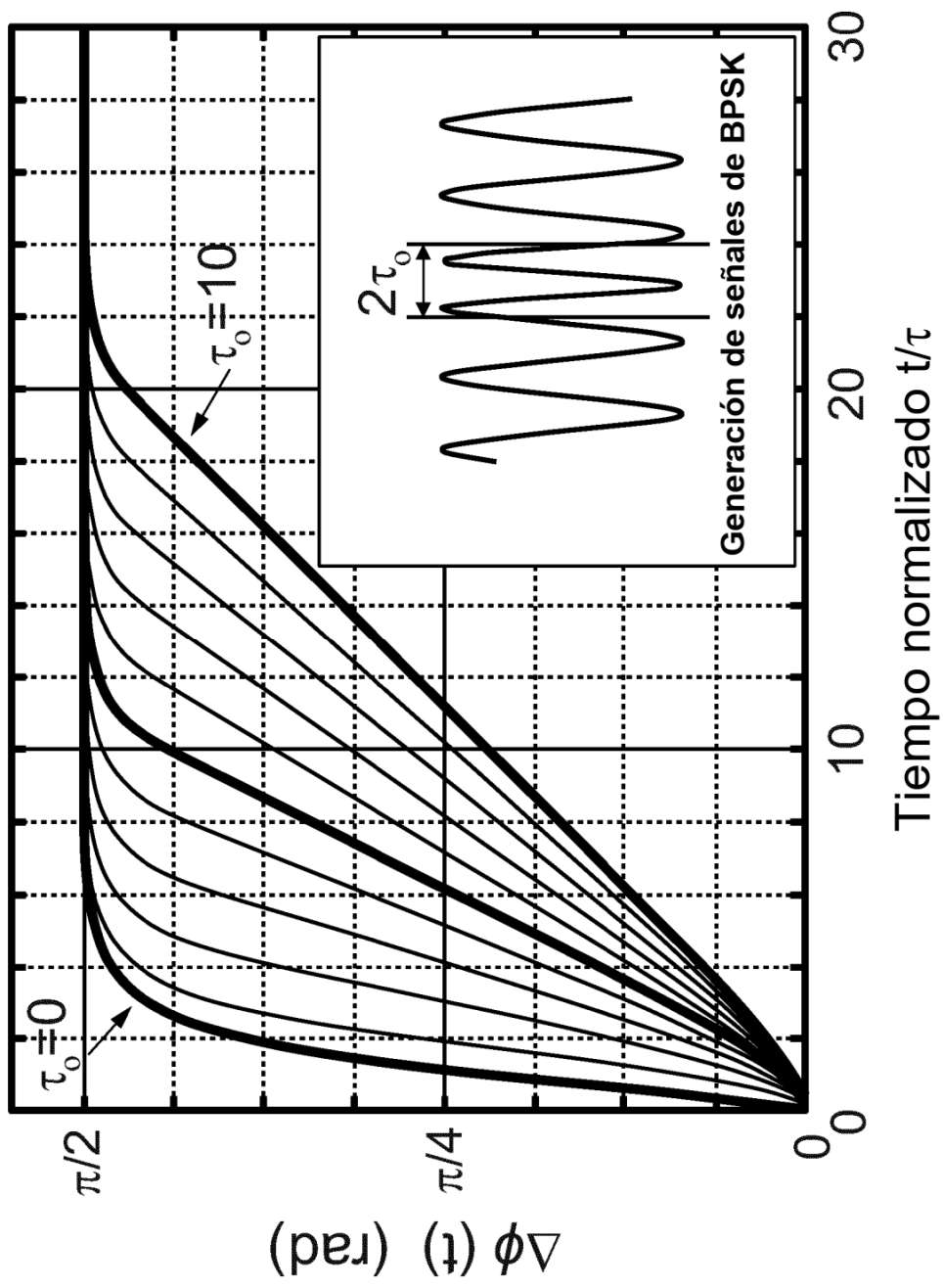


FIG. 5

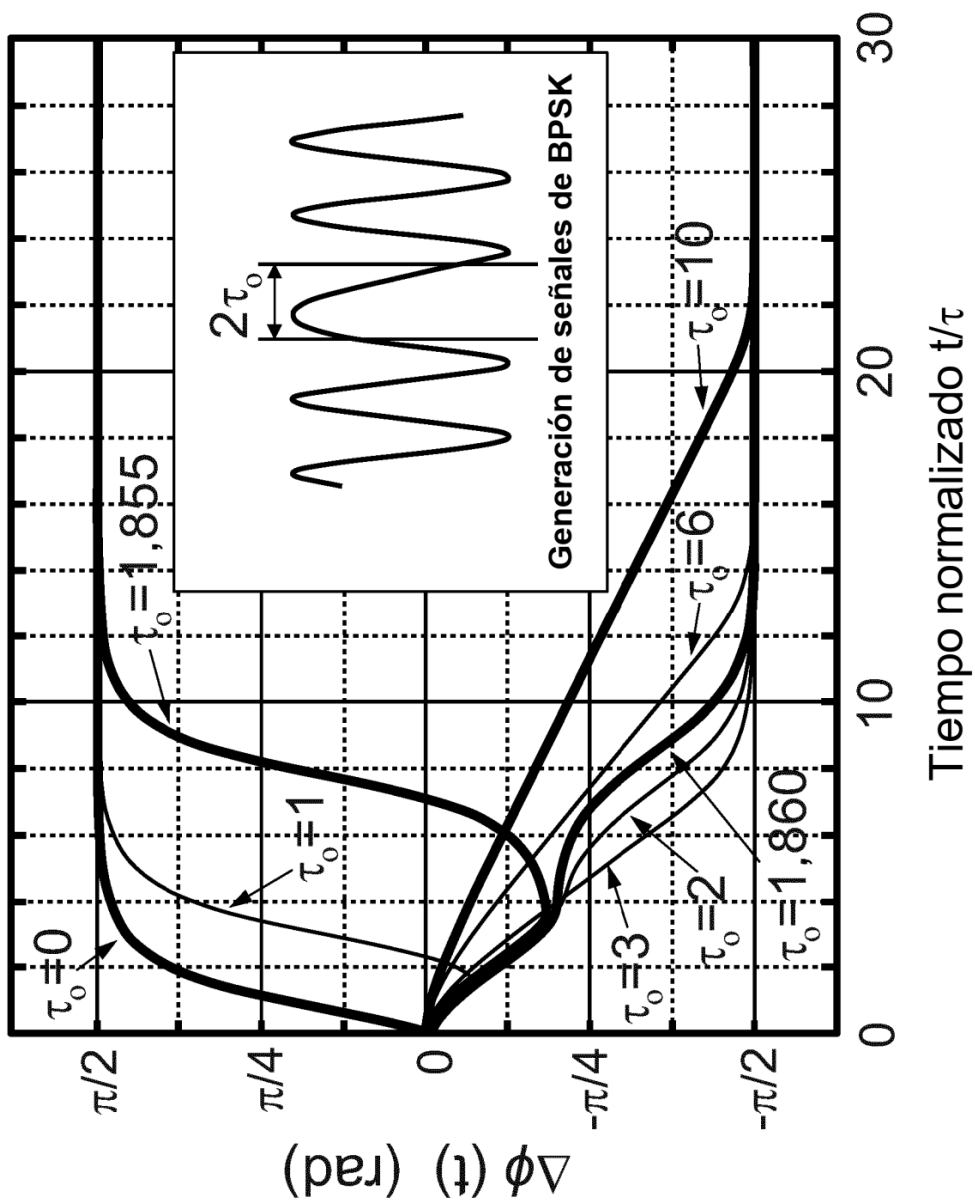


FIG. 6

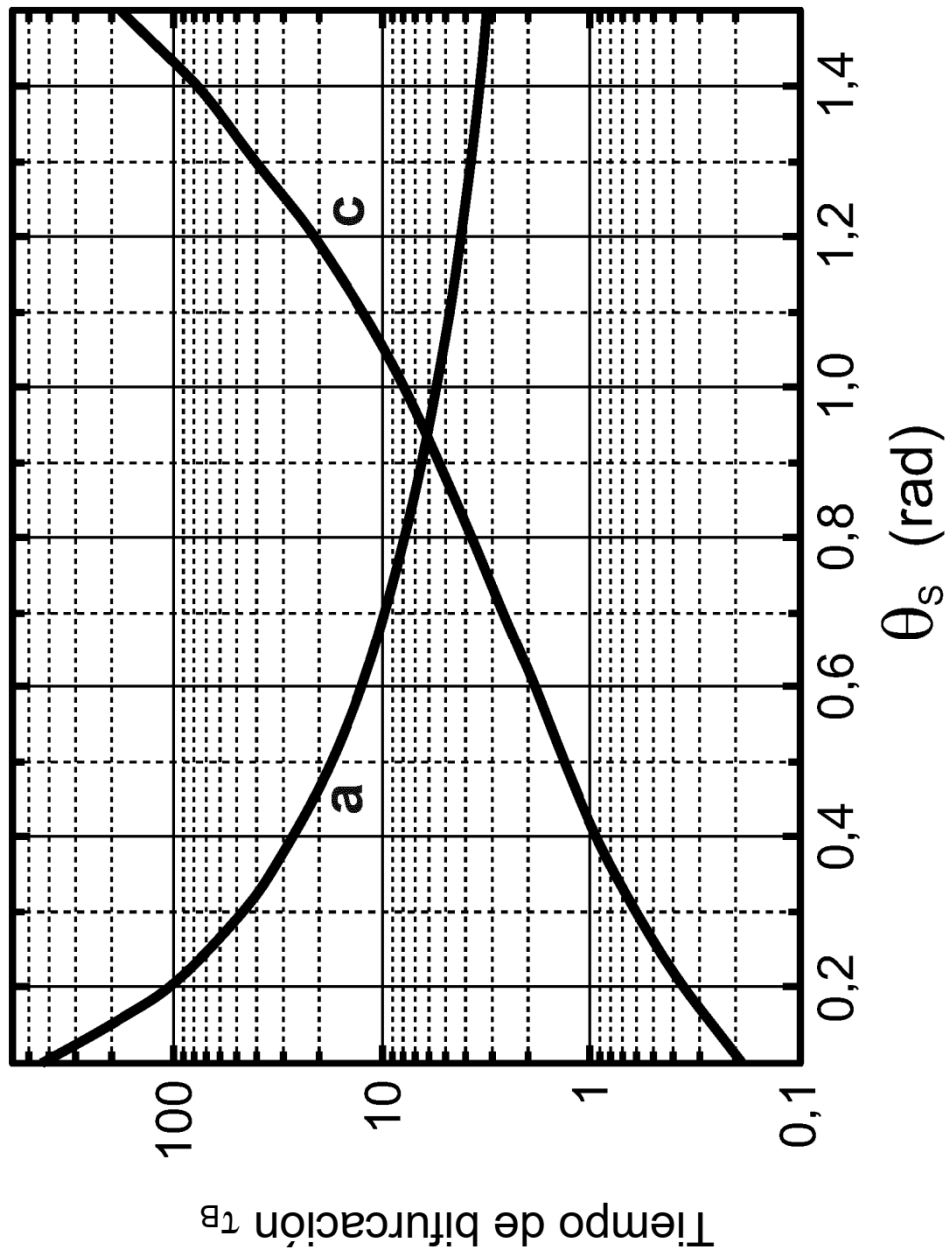


FIG. 7

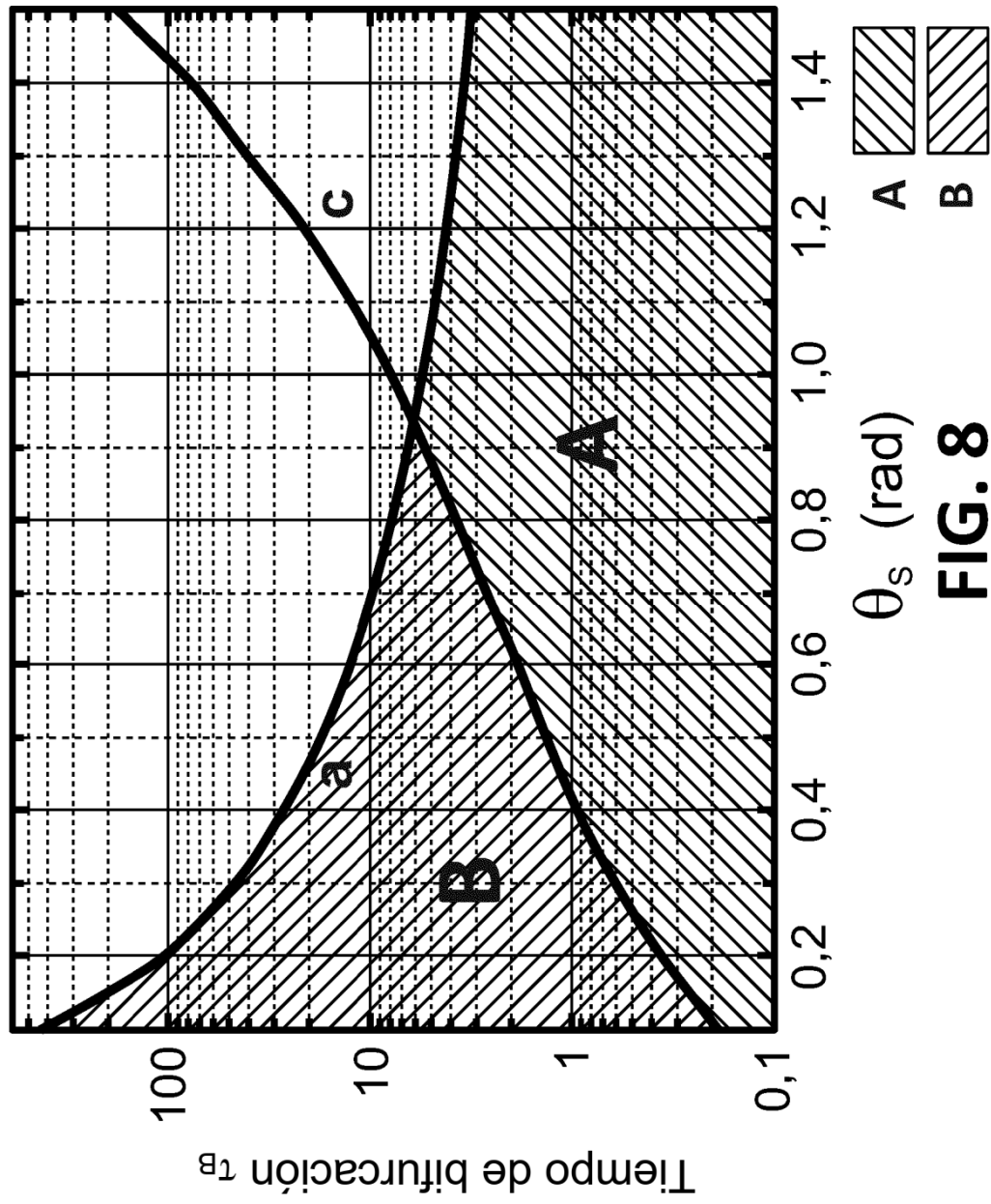
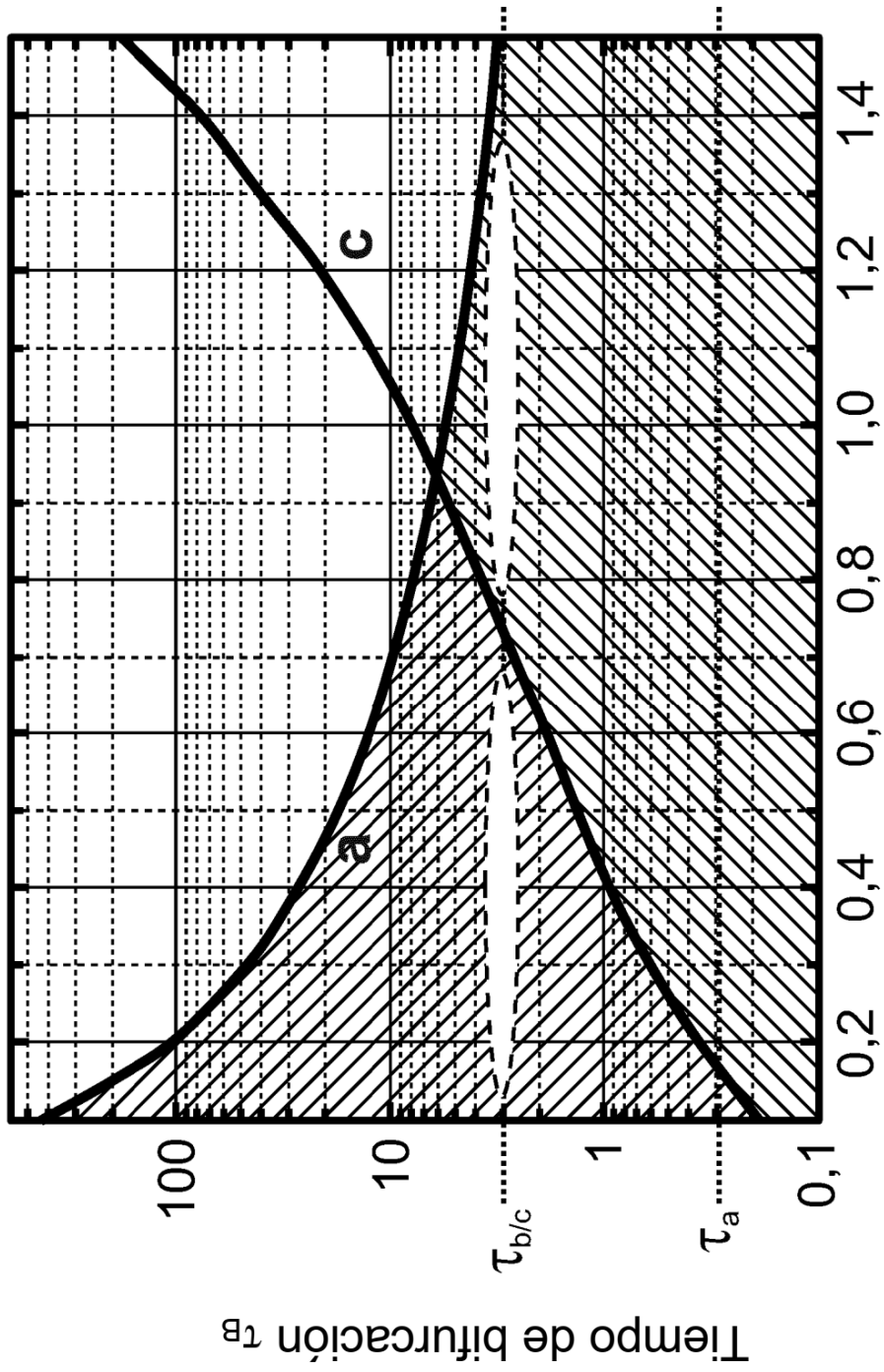


FIG. 8



θ_s (rad)

FIG. 9

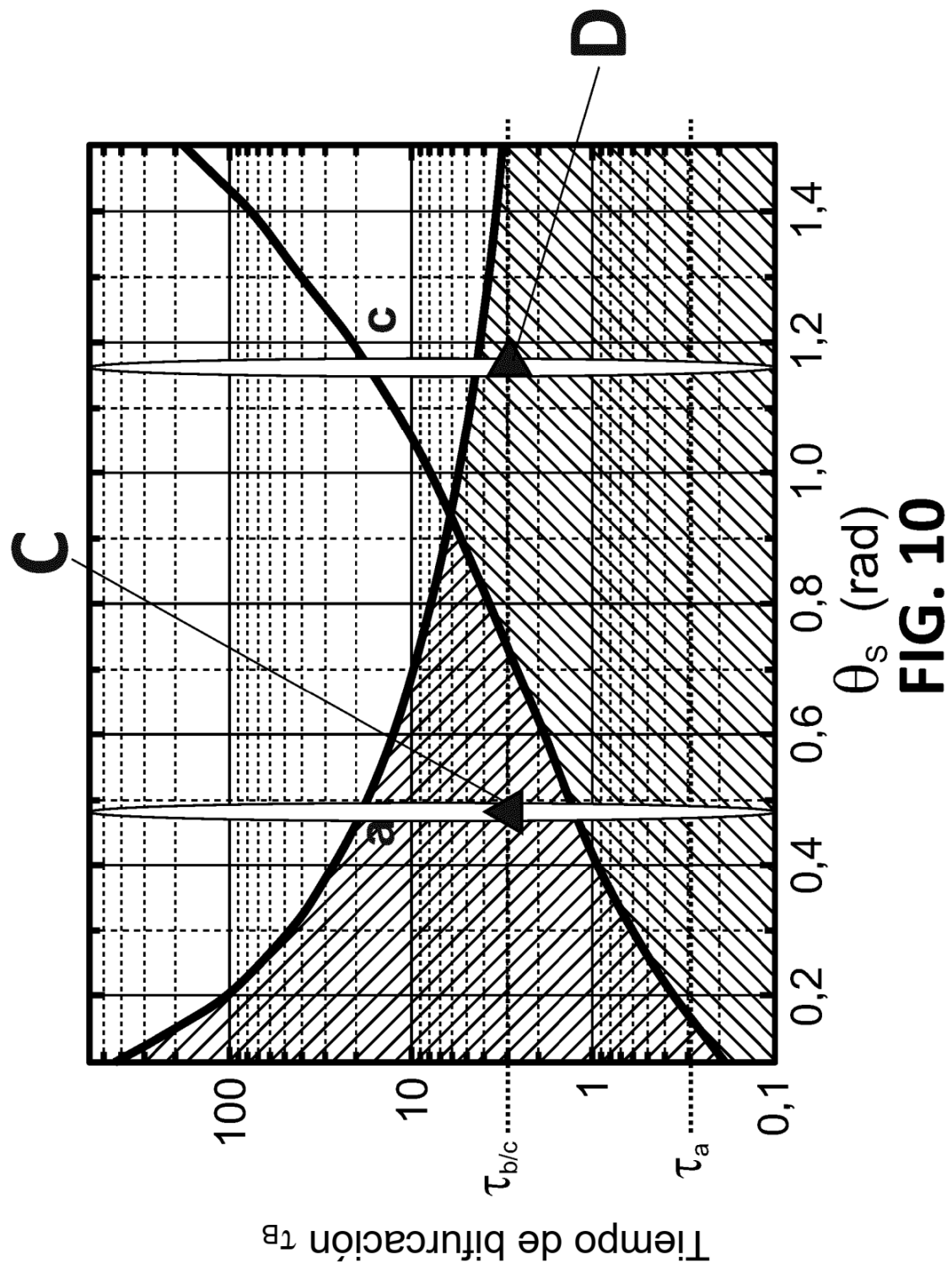


FIG. 10

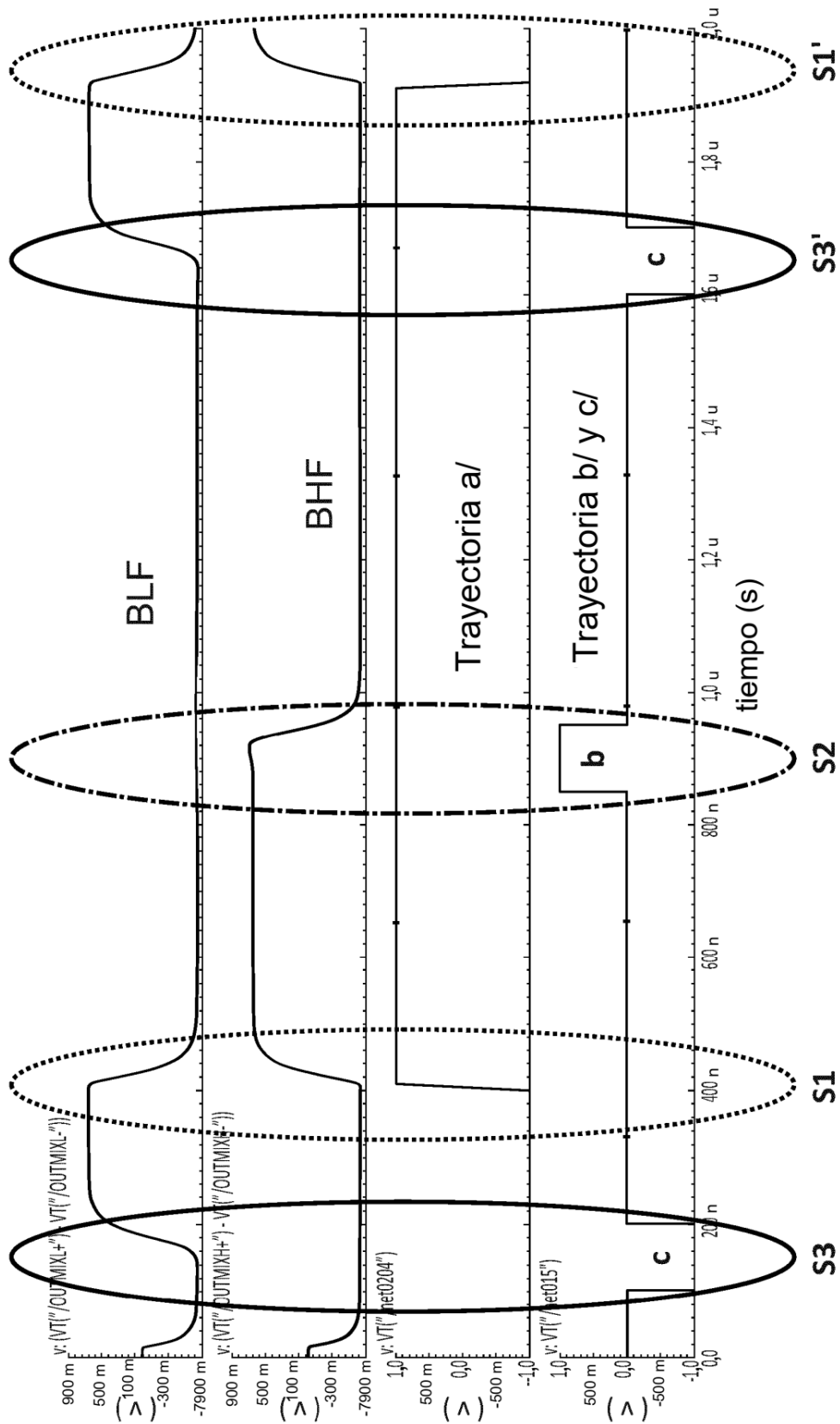


FIG. 11

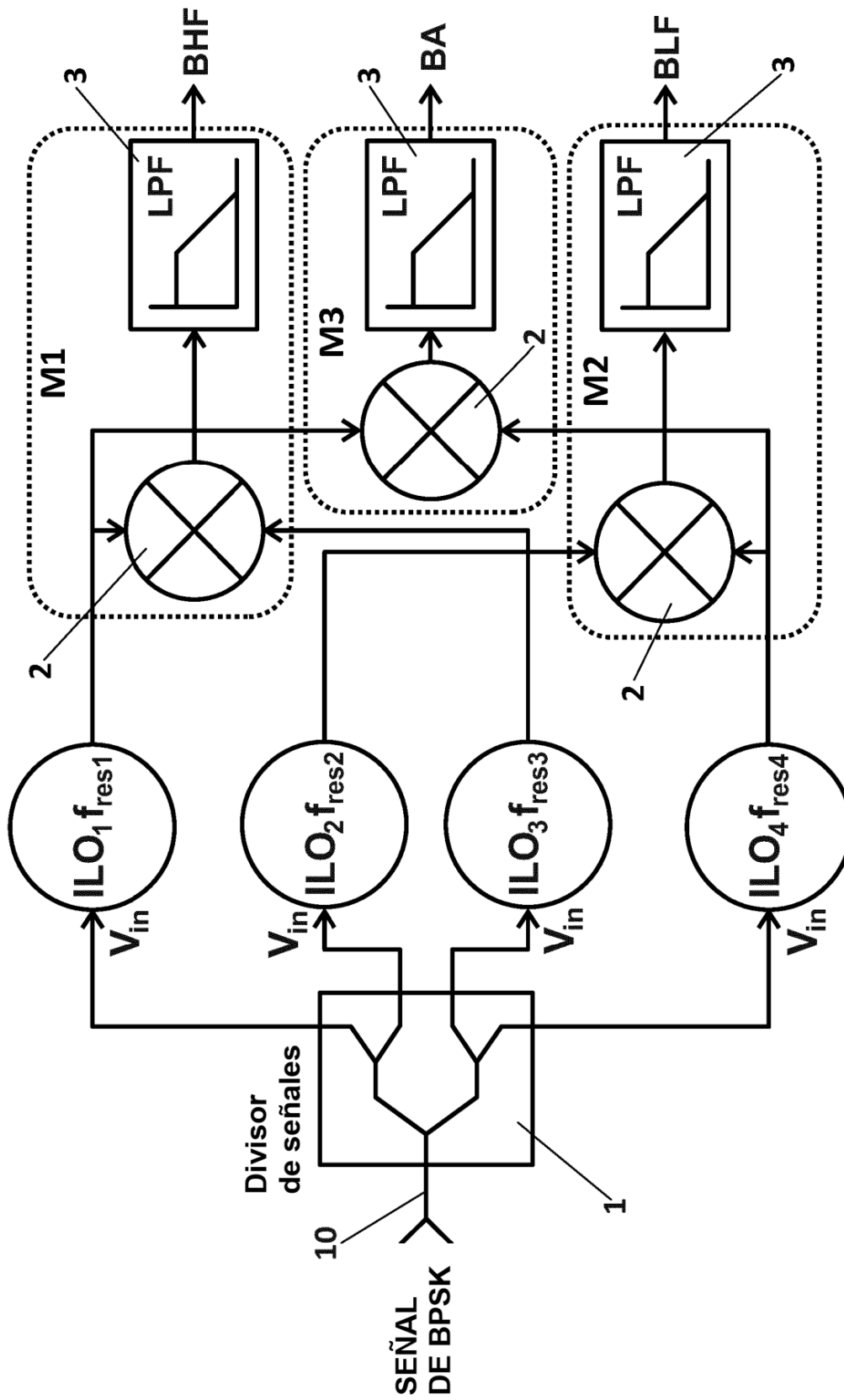
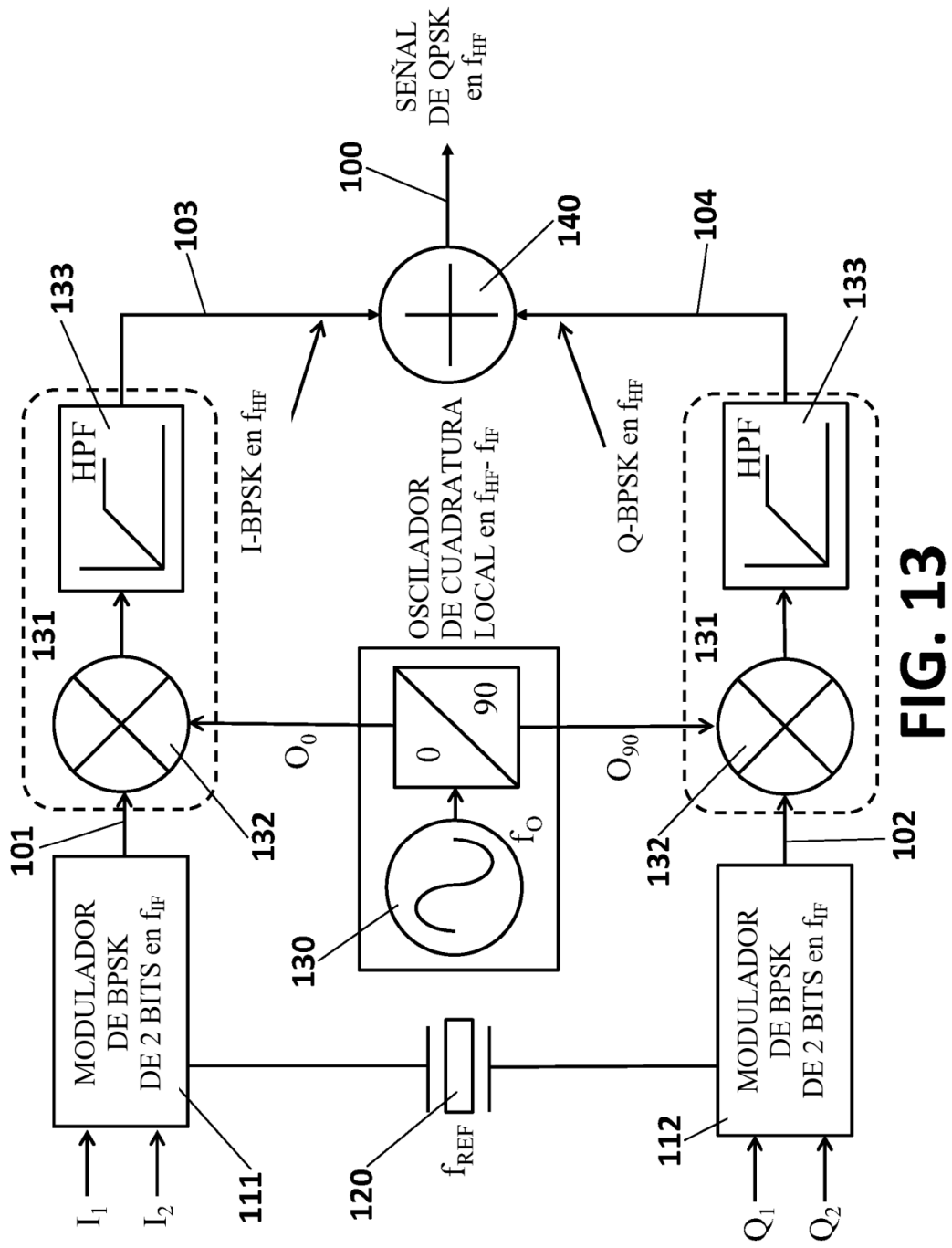


FIG. 12



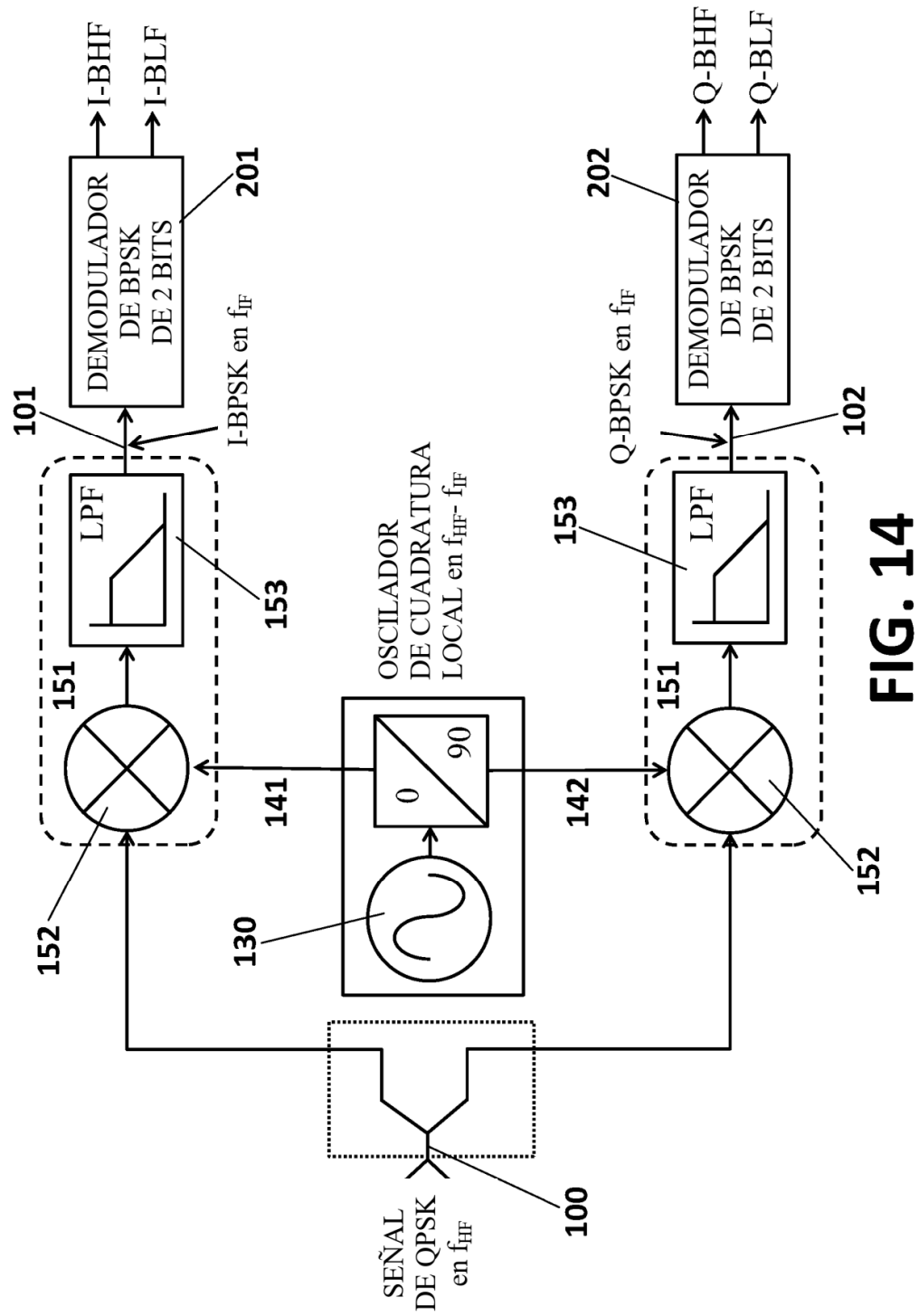


FIG. 14