

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年10月31日(31.10.2019)



(10) 国際公開番号

WO 2019/208412 A1

- (51) 国際特許分類:
H04N 5/3745 (2011.01) H04N 5/347 (2011.01)
H04N 5/341 (2011.01)
- (21) 国際出願番号: PCT/JP2019/016752
- (22) 国際出願日: 2019年4月19日(19.04.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-086284 2018年4月27日(27.04.2018) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

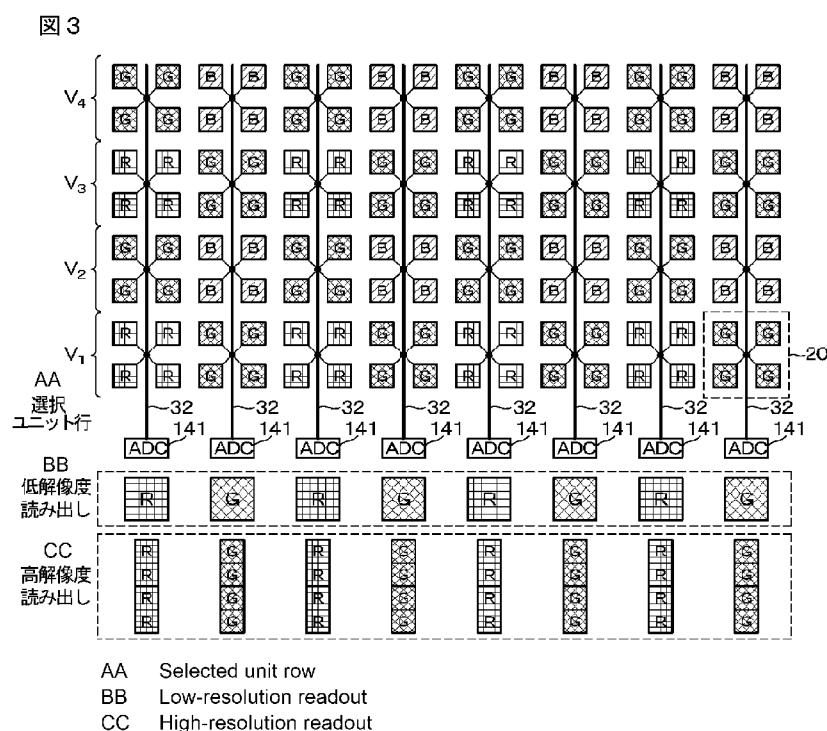
(72) 発明者: 村岡 和彦 (MURAOKA Kazuhiko); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 山本 孝久, 外(YAMAMOTO Takahisa et al.); 〒1410032 東京都品川区大崎4丁目3番2号 秋葉ビル301号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: IMAGING DEVICE AND DRIVING METHOD OF IMAGING DEVICE

(54) 発明の名称: 撮像装置及び撮像装置の駆動方法



(57) Abstract: According to the present disclosure, the imaging device is provided with: a detection unit for detecting a specific region within a pickup image as a region of interest; a control unit for performing control such that pixel signals are read at a first pixel resolution from a region including the region of interest, and pixel signals are read at a second pixel resolution lower than the first pixel resolution from a region not including the region of interest; and an analog-digital conversion unit for converting the pixel signals read under the control of the control unit into digital signals.

HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

(57) 要約：本開示の撮像装置は、撮像画像内の特定の領域を関心領域として検出する検出部、関心領域を含む領域に対して、第1の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第1の画素解像度よりも低い第2の画素解像度で画素信号を読み出す制御を行う制御部、及び、制御部による制御によって読み出された画素信号をデジタル信号に変換するアナログーデジタル変換部を備える。

明 細 書

発明の名称：撮像装置及び撮像装置の駆動方法

技術分野

[0001] 本開示は、撮像装置及び撮像装置の駆動方法に関する。

背景技術

[0002] 従来の撮像装置では、1 撮像フレームの画素の信号の読み出し動作は、同じ画素解像度で行われるため、特定の領域（以下、「関心領域」と記述する場合がある）の抽出では、高解像度で読み出しを行った後、関心領域の検出やデータ演算を行うことで、関心領域の抽出を実現している。

[0003] 特開 2 0 1 7 - 1 0 8 2 8 1 号公報（特許文献 1）には、関心領域（R O I : Region Of Interest）に含まれる単位グループの画素信号を焦点検出に用いる技術が開示されている。この従来技術では、全ての画素の信号に対しアナログーデジタル変換を行った後、外部に用意したメモリに保存し、その後、外部コントローラから指示された関心領域の部分を残して、画素データを加算して低解像度データを作成するようにしている。

先行技術文献

特許文献

[0004] 特許文献 1：特開 2 0 1 7 - 1 0 8 2 8 1 号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、アナログーデジタル変換部を搭載した撮像装置において、最も電力を消費するのがアナログーデジタル変換部である。この観点からすると、特許文献 1 に記載の従来技術では、全ての画素の信号についてアナログーデジタル変換を行っているため、消費電力が大きくなってしまう。また、画素データを加算して低解像度データを作成するようにしており、この加算処理の際にも、多くの電力が消費されることになる。

[0006] そこで、本開示は、消費電力を低減することができる撮像装置及び撮像装

置の駆動方法を提供することを目的とする。

課題を解決するための手段

[0007] 上記の目的を達成するための本開示の撮像装置は、
撮像画像内の特定の領域を関心領域として検出する検出部、
関心領域を含む領域に対して、第1の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第1の画素解像度よりも低い第2の画素解像度で画素信号を読み出す制御を行う制御部、及び、
制御部による制御によって読み出された画素信号をデジタル信号に変換するアナログーデジタル変換部、
を備える。

[0008] 上記の目的を達成するための本開示の撮像装置の駆動方法は、
画素信号をデジタル信号に変換するアナログーデジタル変換部を備える撮像装置の駆動に当たって、
撮像画像内の特定の領域を関心領域として検出し、
関心領域を含む領域に対して、第1の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第1の画素解像度よりも低い第2の画素解像度で画素信号を読み出す。

図面の簡単な説明

[0009] [図1]図1は、本開示の実施形態に係る撮像装置のシステム構成の概略を示すブロック図である。

[図2]図2は、画素の回路構成の一例を示す回路図である。

[図3]図3は、実施例1に係る撮像装置の要部の構成を示す概略図である。

[図4]図4 Aは、1画素ユニット内において画素を選択する構成図であり、図4 Bは、制御スイッチによる高解像度読み出し、及び、低解像度読み出しの概念図である。

[図5]図5は、ユニット行選択信号 V_1 、 V_2 、 V_3 及びスイッチ制御信号 $S_1 \sim S_4$ のタイミング関係を示すタイミング波形図である。

[図6]図6は、低解像度読み出し及び高解像度読み出しを組み合わせた場合の

画素信号の読み出しイメージを示す図である。

[図7]図7は、実施例2に係る関心領域検出部の回路構成の一例を示すブロック図である。

[図8]図8A、図8B、図8C、及び、図8Dは、動き検出の技術を用いる関心領域の検出についての概念図である。

[図9]図9は、関心領域がない場合の行アドレスの動きについて説明する図である。

[図10]図10は、関心領域がある場合の行アドレスの動きについて説明する図である。

[図11]図11は、被写体の動きに合わせた連続動作の動きについて説明する図である。

[図12]図12は、実施例3の第1具体例に係る画素ユニットの画素構成を示す図である。

[図13]図13Aは、実施例3の第2具体例に係る画素ユニットの画素構成を示す図であり、図13Bは、実施例3の第3具体例に係る画素ユニットの画素構成を示す図である。

[図14]図14A及び図14Bは、実施例4に係る高解像度読み出しの他の例について説明する図である。

[図15]図15は、実施例5に係る撮像装置の要部の構成を示す概略図である。

[図16]図16は、図15における1行目及び2行目の1列目～4列目の計8画素分の画素スイッチを示す回路図である。

[図17]図17は、実施例5に係る撮像装置における選択信号 SH_1 、 SH_2 、及び、行選択信号 SV_{1_1}/SV_{1_2} 、 SV_{2_1}/SV_{2_2} 、 $\dots$ 、 SV_{6_1}/SV_{6_2} のタイミング関係を示すタイミング波形図である。

[図18]図18は、実施例5に係る撮像装置での低解像度読み出しの様子を示す図である。

[図19]図19は、実施例5に係る撮像装置での高解像度読み出しの様子を示

す図である。

[図20]図20は、本開示の技術の適用例を示す図である。

[図21]図21は、電子機器の一例である撮像システムの構成の概略を示すブロック図である。

発明を実施するための形態

[0010] 以下、本開示の技術を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。本開示の技術は実施形態に限定されるものではなく、実施形態における種々の数値などは例示である。以下の説明において、同一要素又は同一機能を有する要素には同一符号を用いることとし、重複する説明は省略する。尚、説明は以下の順序で行う。

1. 本開示の撮像装置及びその駆動方法、全般に関する説明
2. 本開示の実施形態に係る撮像装置
 - 2-1. システム構成
 - 2-2. 画素の回路構成
 - 2-3. 実施例1（低解像度読み出し及び高解像度読み出しを組み合わせた例）
 - 2-4. 実施例2（関心領域の検出に動き検出の技術を用いる例）
 - 2-5. 実施例3（実施例1の変形例：画素ユニットの他の画素構成例）
 - 2-6. 実施例4（実施例1の変形例：高解像度読み出しの他の例）
 - 2-7. 実施例5（画素ユニットが、互いに離間した同色の画素から成る例）
3. 変形例
4. 応用例
5. 適用例（撮像システム）
6. 本開示がとることができる構成

[0011] <本開示の撮像装置及びその駆動方法、全般に関する説明>

本開示の撮像装置及びその駆動方法にあつては、撮像画像内の動きがある

領域を関心領域として検出する構成とすることができる。そして、関心領域を検出するに当たって、現在の撮像フレームの画像情報と、少なくとも 1 撮像フレーム前の画像情報との比較結果に基づいて、撮像画像内の動きがある領域を検出する構成とすることができる。

[0012] 上述した好ましい構成を含む本開示の撮像装置にあっては、検出部は、画像メモリ、比較部、移動量メモリ、及び、関心領域判定部を有する構成とすることができる。画像メモリは、少なくとも 1 撮像フレーム前の画像情報を保持する。比較部は、現在の撮像フレームの画像情報と、画像メモリに保持された画像情報との差分絶対値を取得する。移動量メモリは、比較部が取得した差分絶対値を、過去の画像から現在の画像までの移動量として格納する。関心領域判定部は、移動量メモリに格納されている移動量に基づいて関心領域を判定する。

[0013] 上述した好ましい構成を含む本開示の撮像装置及びその駆動方法にあっては、関心領域を検出するに当たって、第 2 の画素解像度の画像情報を用いて、撮像画像内の動きがある領域を検出する構成とすることができる。

[0014] また、上述した好ましい構成を含む本開示の撮像装置及びその駆動方法にあっては、画素アレイ部の複数の画素を画素ユニットとすると、画素ユニット内の複数の画素の信号を加算してアナログーデジタル変換部に供給する第 1 の動作モードと、複数の画素の信号を独立してアナログーデジタル変換部に供給する第 2 の動作モードとを選択的に設定する構成とすることができる。このとき、関心領域に対して第 1 の動作モードを設定し、関心領域以外の領域に対して第 2 の動作モードを設定することが好ましい。

[0015] また、上述した好ましい構成を含む本開示の撮像装置及びその駆動方法にあっては、画素ユニット内の複数の画素は、1 本の垂直信号線を画素間で共有するとともに、垂直信号線との間を選択的に接続する制御スイッチを有する構成とすることができる。そして、複数の画素の各制御スイッチをオン／オフ制御することによって第 1 の動作モード及び第 2 の動作モードを選択的に設定する構成とすることができる。

[0016] また、上述した好ましい構成を含む本開示の撮像装置及びその駆動方法にあっては、画素ユニットの複数の画素について、互いに隣接する同色の画素から成る構成とすることができる。あるいは又、画素ユニットの複数の画素について、画素ユニットの複数の画素は、他色の画素を挟んで離間した同色の画素から成る構成とすることができる。

[0017] <本開示の実施形態に係る撮像装置>

本開示の実施形態に係る撮像装置のシステム構成について説明する。本実施形態では、撮像装置として、X-Yアドレス方式の撮像装置の一種であるCMOS (Complementary Metal Oxide Semiconductor) イメージセンサを例に挙げて説明する。CMOSイメージセンサは、CMOSプロセスを応用して、又は、部分的に使用して作製されたイメージセンサである。

[0018] [システム構成]

図1は、本開示の実施形態に係る撮像装置のシステム構成の概略を示すブロック図である。図1に示すように、本実施形態に係る撮像装置1は、画素アレイ部11、及び、当該画素アレイ部11の周辺に配置された周辺回路部を有する構成となっている。周辺回路部としては、例えば、行選択部12、定電流源部13、アナログーデジタル変換部14、水平転送走査部15、画像処理部16、出力I/F (インターフェース) 17、関心領域検出部18、及び、制御部19等が設けられている。

[0019] 画素アレイ部11には、光電変換部を含む画素2が行方向及び列方向に、即ち、行列状に2次元配置されている。ここで、行方向とは、画素行の各画素2の配列方向 (所謂、水平方向) を言い、列方向とは、画素列の各画素2の配列方向 (所謂、垂直方向) を言う。画素2は、光電変換を行うことによって、受光した光量に応じた光電荷を生成し、蓄積する。画素2の具体的な回路構成については後述する。

[0020] 画素アレイ部11において、行列状の画素配列に対し、画素行毎に画素駆動線31₁~31_n (以下、総称して「画素駆動線31」と記述する場合がある) が行方向に沿って配線されている。また、画素列毎に垂直信号線32₁~3

2_n（以下、総称して「垂直信号線32」と記述する場合がある）が列方向に沿って配線されている。画素駆動線31は、画素2から信号を読み出す際の駆動を行うための駆動信号を伝送する。図1では、画素駆動線31について1本の配線として図示しているが、1本に限られるものではない。画素駆動線31の一端は、行選択部12の各行に対応した出力端に接続されている。

[0021] 以下に、画素アレイ部11の周辺回路部の各回路部、即ち、行選択部12、定電流源部13、アナログーデジタル変換部14、水平転送走査部15、画像処理部16、出力I/F17、関心領域検出部18、及び、制御部19について説明する。

[0022] 行選択部12は、シフトレジスタやアドレスデコーダなどによって構成され、制御部19による制御の下に、画素アレイ部11の各画素2を全画素同時あるいは行単位等で駆動する。画素アレイ部11の各画素2が、行選択部12によって画素行単位で選択されることで、選択された画素行の各画素2から画素信号が読み出される。

[0023] 定電流源部13は、画素列毎に垂直信号線32₁～32_nの各々に接続されたMOSトランジスタから成る電流源1の集合から成り（図2参照）、行選択部12によって選択走査された画素行の各画素2に対し、垂直信号線32₁～32_nの各々を通してバイアス電流を供給する。画素アレイ部11の各画素2から画素行単位で読み出される画素信号は、垂直信号線32₁～32_nの各々を通してアナログーデジタル変換部14に供給される。

[0024] アナログーデジタル変換部14は、垂直信号線32₁～32_nの各々に対応して設けられた複数のアナログーデジタル変換器（ADC）141（図3参照）の集合から成り、画素列毎に出力されるアナログの画素信号をデジタル信号に変換する。すなわち、アナログーデジタル変換部14は、アナログーデジタル変換器141が画素列に対応して並列に複数配置されて成る列並列型のアナログーデジタル変換部である。

[0025] アナログーデジタル変換器141としては、周知のアナログーデジタル変換器を用いることができる。具体的には、アナログーデジタル変換器141

として、参照信号比較型のアナログーデジタル変換器の一例であるシングルスロープ型アナログーデジタル変換器、逐次比較型アナログーデジタル変換器、又は、デルタシグマ変調型（ $\Delta\Sigma$ 変調型）アナログーデジタル変換器を例示することができる。但し、アナログーデジタル変換器は、これらに限定されるものではない。

[0026] アナログーデジタル変換部 14 において、アナログーデジタル変換器 141 は、画素列に対して 1 対 1 の関係で、即ち、画素列毎に配置する構成とすることもできるし、複数の画素列に対してアナログーデジタル変換器を 1 つ配置する構成とすることもできる。本実施形態では、水平 2 画素（2 つの画素列）毎にアナログーデジタル変換器 141 を 1 つ配置する構成とする（図 3 参照）。この場合、1 行分の画素データを得るのに、2 回のアナログーデジタル変換を行うことになる。

[0027] アナログーデジタル変換器 141 は、それを構成するトランジスタのゲートサイズ、消費電力が共に大きい。ここで、1 画素に対して 1 つのアナログーデジタル変換器で 1 回アナログーデジタル変換を行う場合と、2 画素に対して 1 つのアナログーデジタル変換器で 2 回アナログーデジタル変換を行う場合の電力は同等と考えることができる。すなわち、同じ画素数に対してアナログーデジタル変換を行う場合、アナログーデジタル変換器の並列数が少ないと、個々の消費電力が小さくなるが、アナログーデジタル変換を複数行うことになるため、トータルの消費電力は同等となる。

[0028] アナログーデジタル変換部 14 は、アナログーデジタル変換器 141 の出力段に、画素アレイ部 11 の各画素 2 からの画素信号の読み出し期間、アナログーデジタル変換後の画素データをラッチするラッチ回路を有している。

[0029] 水平転送走査部 15 は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部 11 の各画素 2 の信号の読み出しに際して、画素列の走査や画素列のアドレスを制御する。この水平転送走査部 15 による制御の下に、アナログーデジタル変換部 14 でデジタル信号に変換され、ラッチ回路にラッチされた画素データが画素列単位で水平転送線 L に読み出される

。

[0030] 水平転送線Lに読み出された画素データは、画像処理部16で所定の画像処理が行われた後、出力I/F17を通して出力される。水平転送線Lに読み出された画素データは、更に、関心領域検出部18に直接供給される。

[0031] 関心領域検出部18は、水平転送線Lを通して供給される画素データを基に、画像内容から撮像画像内の特定の領域を、関心領域（ROI）又は着目領域として検出する検出部である。関心領域検出部18は、例えば、周知の動き検出の技術を用いることにより、撮像画像内の動きがある領域を関心領域（着目領域）として検出することができる。但し、関心領域の検出する技術としては、動き検出の技術に限られるものではない。

[0032] 動き検出の技術を用いる場合、少なくとも1撮像フレーム前の画像情報を保持しておく必要がある。そのため、関心領域検出部18は、少なくとも1撮像フレーム分の画像情報を記憶する画像メモリを内蔵することになる。関心領域検出部18は、現在の撮像フレームの画像情報と、画像メモリに保持した少なくとも1撮像フレーム前の画像情報との比較結果を基に、撮像画像内の動きがある領域を関心領域として検出し、その関心領域情報を制御部19に与える。

[0033] 制御部19は、各種のタイミング信号、クロック信号、及び、制御信号等生成し、これら生成した信号を基に、行選択部12、アナログーデジタル変換部14、及び、水平転送走査部15等の駆動制御を行う。また、制御部19は、関心領域検出部18から与えられる関心領域情報に基づいて、選択する画素行及び画素解像度の制御を行う。画素行及び画素解像度の制御の詳細については後述する。

[0034] 上記の構成の撮像装置1では、レンズ（図示せず）を通したイメージ画像を得ることができる。そして、行選択部12による駆動の下に、1画素行毎にアナログーデジタル変換部14でアナログーデジタル変換を行い、水平転送走査部15による駆動の下に、その行の画素データを順次走査することで、1画面の画像を得ることができる。

[0035] 画素信号を読み出す画素行にはアドレスが存在し、回路上では、図の下方から上方に向かってインクリメントする行アドレスとする。一般的に、上記のレンズとしてケプラー式のレンズが用いられ、画像は鏡像になる。従って、鏡像となることを前提とすると、回路上の下方は画像上では上方に位置し、画像上では、上方から下方に向かって行アドレスをインクリメントすることになる。

[0036] 上記の構成の撮像装置 1 において、チップ構造としては、所謂、平置構造とすることもできるし、所謂、積層構造とすることもできる。

[0037] ここで、平置構造とは、画素アレイ部 11 の周辺回路部、即ち、行選択部 12、定電流源部 13、アナログーデジタル変換部 14、水平転送走査部 15、画像処理部 16、出力 I/F 17、関心領域検出部 18、及び、制御部 19 を、画素アレイ部 11 と同じ半導体基板（半導体チップ）に形成したチップ構造である。

[0038] また、積層構造とは、画素アレイ部 11 が形成された半導体基板とは異なる少なくとも 1 枚の半導体基板に、画素アレイ部 11 の周辺回路部を形成したチップ構造である。この積層構造の撮像装置 1 によれば、1 層目の半導体基板として画素アレイ部 11 を形成できるだけの大きさ（面積）のもので済むため、1 層目の半導体基板のサイズ（面積）、ひいては、チップ全体のサイズを小さくできる。更に、1 層目の半導体基板には画素 2 の作製に適したプロセスを適用でき、他の半導体基板には回路部分の作製に適したプロセスを適用できるため、撮像装置 1 の製造に当たって、プロセスの最適化を図ることができるメリットもある。

[0039] [画素の回路構成]

図 2 は、画素 2 の回路構成の一例を示す回路図である。画素 2 は、光電変換部として、例えば、フォトダイオード 21 を有しており、フォトダイオード 21 に加えて、転送トランジスタ 22、リセットトランジスタ 23、増幅トランジスタ 24、及び、選択トランジスタ 25 を有する回路構成となっている。

[0040] 尚、ここでは、転送トランジスタ22、リセットトランジスタ23、増幅トランジスタ24、及び、選択トランジスタ25の4つのトランジスタとして、例えばNチャネルのMOS型電界効果トランジスタを用いている。但し、ここで例示した4つのトランジスタ22～25の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

[0041] この画素2に対して、先述した画素駆動線31として、複数の画素駆動線が同一画素行の各画素2に対して共通に配線されている。これら複数の画素駆動線は、行選択部12の各画素行に対応した出力端に画素行単位で接続されている。行選択部12は、複数の画素駆動線に対して転送信号TRG、リセット信号RST、及び、選択信号SELを適宜出力する。

[0042] フォトダイオード21は、アノード電極が低電位側電源(例えば、グランド)に接続されており、受光した光をその光量に応じた電荷量の光電荷(ここでは、光電子)に光電変換してその光電荷を蓄積する。フォトダイオード21のカソード電極は、転送トランジスタ22を介して増幅トランジスタ24のゲート電極と電氣的に接続されている。ここで、増幅トランジスタ24のゲート電極が電氣的に繋がった領域は、フローティングディフュージョン(浮遊拡散領域／不純物拡散領域)FDである。フローティングディフュージョンFDは、電荷を電圧に変換する電荷電圧変換部である。

[0043] 転送トランジスタ22のゲート電極には、高レベル(例えば、 V_{DD} レベル)がアクティブとなる転送信号TRGが行選択部12から与えられる。転送トランジスタ22は、転送信号TRGに応答して導通状態となることで、フォトダイオード21で光電変換され、当該フォトダイオード21に蓄積された光電荷をフローティングディフュージョンFDに転送する。

[0044] リセットトランジスタ23は、高電位側電源 V_{DD} のノードとフローティングディフュージョンFDとの間に接続されている。リセットトランジスタ23のゲート電極には、高レベルがアクティブとなるリセット信号RSTが行選択部12から与えられる。リセットトランジスタ23は、リセット信号RSTに応答して導通状態となり、フローティングディフュージョンFDの電荷

を電圧 V_{DD} のノードに捨てることによってフローティングディフュージョンFDをリセットする。

[0045] 増幅トランジスタ24は、ゲート電極がフローティングディフュージョンFDに、ドレイン電極が高電位側電源 V_{DD} のノードにそれぞれ接続されている。増幅トランジスタ24は、フォトダイオード21での光電変換によって得られる信号を読み出すソースフォロワの入力部となる。すなわち、増幅トランジスタ24は、ソース電極が選択トランジスタ25を介して垂直信号線32に接続される。そして、増幅トランジスタ24と、垂直信号線32の一端に接続される電流源Iとは、フローティングディフュージョンFDの電圧を垂直信号線32の電位に変換するソースフォロワを構成している。

[0046] 選択トランジスタ25は、例えば、ドレイン電極が増幅トランジスタ24のソース電極に、ソース電極が垂直信号線32にそれぞれ接続されている。選択トランジスタ25のゲート電極には、高レベルがアクティブとなる選択信号SELが行選択部12から与えられる。選択トランジスタ25は、選択信号SELに応答して導通状態となることで、単位画素2を選択状態として増幅トランジスタ24から出力される信号を垂直信号線32に伝達する。

[0047] 尚、ここでは、画素2の画素回路として、転送トランジスタ22、リセットトランジスタ23、増幅トランジスタ24、及び、選択トランジスタ25から成る、即ち4つのトランジスタ(T_r)から成る4 T_r の回路構成を例に挙げたが、4 T_r の回路構成に限られるものではない。また、画素構造として、配線層が設けられる側の基板面を表面(正面)とするとき、その反対側の裏面側からの照射光を取り込む裏面照射型の画素構造とすることもできるし、表面側からの照射光を取り込む表面照射型の画素構造とすることもできる。

[0048] 以上では、画素列毎に垂直信号線32が1本ずつ配線されて成る、一般的な撮像装置のシステム構成を前提として説明したが、本実施形態に係る撮像装置1では、画素アレイ部11の複数の画素を単位(以下、「画素ユニット」と記述する)とし、当該画素ユニット内の複数の画素間で1本の垂直信号

線 3 2 を共有するシステム構成を採る。

[0049] また、本実施形態に係る撮像装置 1 は、撮像画像内の特定の領域を関心領域として検出する関心領域検出部 1 8 を備えている。そして、本実施形態に係る撮像装置 1 は、制御部 1 9 による制御の下に、関心領域検出部 1 8 が検出した関心領域を含む領域に対して、第 1 の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第 1 の画素解像度よりも低い第 2 の画素解像度で画素信号を読み出すことを特徴とする。

[0050] 以下では、第 1 の画素解像度を高解像度と記述し、第 2 の画素解像度を低解像度と記述することとする。以下に、本実施形態の具体的な実施例について説明する。

[0051] [実施例 1]

実施例 1 は、互いに隣接する同色の複数の画素、例えば水平 2 画素×垂直 2 画素（2 列×2 行の画素）を 1 画素ユニット 2 0 とし、当該画素ユニット 2 0 内の複数の画素間で 1 本の垂直信号線 3 2 を共有する例である。実施例 1 に係る撮像装置の要部の構成を図 3 に示す。ここでは、水平 2 画素×垂直 2 画素から成る画素ユニット 2 0 を色単位として、色配列が赤色 R、緑色 G、及び、青色 B のベイヤー配列の場合を例示している。

[0052] 1 画素ユニット 2 0 内において画素を選択する構成図を図 4 A に示し、制御スイッチによる高解像度読み出し、及び、低解像度読み出しの概念図を図 4 B に示す。図 4 A 及び図 4 B には、例えば赤色 R の水平 2 × 垂直 2 の 4 つの画素 2 R₁ ~ 2 R₄ を示している。

[0053] 図 3 に示すように、水平 2 × 垂直 2 の 4 つの画素から成る画素ユニット 2 0 が、赤色 R、緑色 G、及び、青色 B のベイヤー配列にて配置されて成る画素アレイ部において、画素ユニット 2 0 を単位とする行をユニット行と呼ぶこととする。そして、制御部 1 9 による制御の下に、ユニット行毎にユニット行選択信号 V₁, V₂, V₃, … が、行選択部 1 2 から与えられることによってユニット行の選択が行われる。

[0054] また、図 4 A に示すように、画素ユニット 2 0 内の 4 つの画素 2 R₁ ~ 2 R₄

は、1本の垂直信号線32を画素間で共有するとともに、垂直信号線32との間を選択的に接続する制御スイッチ $SW_1 \sim SW_4$ を有している。制御スイッチ $SW_1 \sim SW_4$ は、図2に示す選択トランジスタ25と垂直信号線32との間に接続され、制御部19による制御の下に、行選択部12から適宜与えられるスイッチ制御信号 $S_1 \sim S_4$ によってオン／オフ制御が行われる。

[0055] 図5に、ユニット行選択信号 V_1, V_2, V_3 及びスイッチ制御信号 $S_1 \sim S_4$ のタイミング関係を示す。

[0056] 上記の構成の実施例1に係る撮像装置において、制御部19による制御の下に、制御スイッチ $SW_1 \sim SW_4$ の全てをオン状態にすることにより、画素ユニット20内の4つの画素 $2R_1 \sim 2R_4$ の各信号を垂直信号線32に同時に読み出して加算する動作が行われる（第1の動作モード）。この第1の動作モードにより、画素ユニット20内の4つの画素 $2R_1 \sim 2R_4$ の各信号がアナログレベルで加算され、その加算された信号が、2つの画素列毎に1つずつ配置されたアナログーデジタル変換器141に供給されることになる。すなわち、第1の動作モードは、図4Bの右側に示すように、4画素分の信号を1画素分の信号として読み出す低解像度読み出しのモードである。

[0057] また、制御部19による制御の下に、スイッチ制御信号 $S_1 \sim S_4$ によって制御スイッチ $SW_1 \sim SW_4$ を順にオン状態にすることにより、4つの画素 $2R_1 \sim 2R_4$ の各信号を順に垂直信号線32に読み出し、アナログーデジタル変換器141に対して画素単位で供給する動作が行われる（第2の動作モード）。この第2の動作モードは、図4Bの左側に示すように、4つの画素 $2R_1 \sim 2R_4$ の各信号を画素単位で読み出す高解像度読み出しのモードである。

[0058] 高解像度読み出しでは、4つの画素 $2R_1 \sim 2R_4$ に対し、アナログーデジタル変換を4回行うことによって、画素信号の読み出しを実現することになる。これに対して、低解像度読み出しでは、4つの画素 $2R_1 \sim 2R_4$ に対し、アナログーデジタル変換を1回行うことによって、画素信号の読み出しを実現することになる。従って、低解像度読み出しの第1の動作モードでは、高解像度読み出しの第2の動作モードに比べて、 $1/4$ の読み出し時間と消費電

力で画素信号の読み出しを行うことができる。

[0059] 図5に示すように、アナログーデジタル変換は、1画素ユニット行の単位で行われる。低解像度読み出し時は、4つの画素 $2R_1 \sim 2R_4$ の各信号を加算した信号に対してアナログーデジタル変換を行うため、1度のアナログーデジタル変換動作で1画素ユニット行分のデータを取得することができる。低解像度読み出しでは、画素信号の加算を行うため、スイッチ $SW_1 \sim SW_4$ を同時にオン状態にして、4つの画素 $2R_1 \sim 2R_4$ の各信号を同時に読み出すことになる。これに対して、高解像度読み出しでは、4つの画素 $2R_1 \sim 2R_4$ の各信号を1画素ずつ読み出すために、スイッチ $SW_1 \sim SW_4$ を個別にオン状態にして、順次アナログーデジタル変換を行うことになる。

[0060] 低解像度読み出し及び高解像度読み出しを組み合わせた場合の画素信号の読み出しイメージを図6に示す。低解像度読み出しの制御、及び、高解像度読み出しの制御を組み合わせ、関心領域の部分については、高解像度読み出しにて高解像度化した画像を得る。また、関心領域以外の部分については、低解像度で読み出す動作を実現する。

[0061] [実施例2]

実施例2は、関心領域の検出に動き検出の技術を用いる、関心領域検出部18の回路構成の例である。実施例2に係る関心領域検出部の回路構成の一例を図7に示す。また、動き検出の技術を用いる関心領域の検出についての概念図を図8（図8A乃至図8D）に示す。

[0062] 関心領域検出部18は、画像メモリ181、比較部182、移動量メモリ183、及び、関心領域判定部184を有する構成となっている。

[0063] 上記の構成の関心領域検出部18において、画像メモリ181には、少なくとも1撮像フレーム前の画像情報を過去の画像情報（図8A）として保持される。比較部182は、画像メモリ181に保持されている過去の画像情報（図8A）と、現在の画像情報（図8B）とを比較し、同じ画素ユニット同士の差分絶対値を取り、差分絶対値画像（図8C）を取得する。現在の画像情報は、次の撮像フレームでの比較動作のために、画像メモリ181に保

存される。

[0064] 比較部 182 での比較動作によって取得された差分絶対値画像（図 8 C）は、過去の画像（図 8 A）から現在の画像（図 8 B）までの移動量として移動量メモリ 183 に格納される。画像情報の保存や比較の単位は縮小画像にすることで、画像メモリ 181 や回路の大幅な縮小化が可能である。

[0065] 関心領域判定部 184 は、移動量メモリ 183 に格納されている移動量に基づいて、当該移動量が所定量よりも大きい部分に動きがあると判定し、その部分を関心領域として検出し、その関心領域情報を制御部 19 に供給する。

[0066] 制御部 19 は、関心領域検出部 18 からの関心領域情報を受けて、関心領域の部分の画素信号を高解像度読み出しで読み出す制御を行い、関心領域以外の部分の画素信号を低解像度読み出しで読み出す制御を行う（図 8 D）。

[0067] ここで、関心領域検出部 18 は、第 2 の画素解像度である低解像度の画像情報を用いて、撮像画像内の動きがある領域を検出することが好ましい。具体的には、少なくとも、画像メモリ 181 への画像データの保存や、比較部 182 での比較は、第 2 の解像度である低解像度に合わせた縮小か、それ以上の縮小率を用いて行う。これにより、高解像度読み出しと低解像度読み出しとの整合をとることができる。差分絶対値画像（図 8 C）については、画素ユニット 20 毎の粒度で保存しても構わないが、本実施形態では、画素ユニット行毎に移動量メモリ 183 に保存することとする。

[0068] 次に、関心領域（ROI）に適応した読み出し制御について説明する。まず、関心領域がない場合の行アドレスの動きについて、図 9 を用いて説明する。図 9 において、左側の図は、横軸に時間、縦軸に行アドレスをプロットしたグラフである。

[0069] 行アドレスは、順に小さい値から大きい値に遷移し、全画素の画素信号を高解像度読み出しで取得しているため一定の割合で時間を要する。グラフ内の網掛けを付した部分は行毎の露光を示し、平行四辺形の左側の線が画素のリセット（reset）タイミングを示し、右側の線が画素信号の読み出し

(readout) タイミングを示している。

[0070] 図9において、右側の図は、画像のイメージを表した図であり、黒塗り部分は、高解像度読み出しによる画像であることを示している。左側の図の行アドレスと、右側の図の画像との物理位置は一致するように描いている。アナログーデジタル変換は、画素信号の読み出し時に行われ、その期間を「AD変換 (High power)」で示している。このAD変換期間は、消費電力が高い期間となるために、この時間を減らすことが省電力化の実現に繋がる。

[0071] 続いて、関心領域がある場合の行アドレスの動きについて、図10を用いて説明する。図10においても、図9と同様に、左側の図は、横軸に時間、縦軸に行アドレスをプロットしたグラフである。

[0072] 関心領域以外の部分については、低解像度読み出しで駆動し、画像としては白抜きで描画している。低解像度読み出しの動作の場合、本例では、1/4の時間で画素信号を読み出すことができるため、グラフの傾斜が図9のグラフの傾斜に比べて急になっている。これに呼応して1画面のAD変換期間が短くなっている。従って、関心領域以外の部分では、低解像度読み出しを行うことで、図9の全画素の画素信号を高解像度読み出しで取得する場合に比べて、消費電力を格段に低減できることになる。

[0073] 次に、被写体の動きに合わせた連続動作の動きについて、図11を用いて説明する。図11において、上の段から、実際の場面イメージの「シーン」、1撮像フレーム前の画像との「差分」、撮像装置1の「読み出し内容」、撮像装置1の「行アドレスの動き」、撮像装置1の「動作内容」、消費電力の概要を示した「電力イメージ」となる。

[0074] 「動作内容」では、アナログーデジタル変換部14でのAD変換時を「ADC」と表記し、それ以外の期間を「standby」と表記している。撮像装置1は、アナログーデジタル変換部14でのAD変換時に大きな電力を消費し、通常、このAD変換期間に画像処理からデータ出力までの処理を行う。そして、AD変換期間を短くすることによって、消費電力を低減することができる。

- [0075] 「電力イメージ」には、消費電力のグラフを記載している。このグラフから、A/D変換期間を短くすることによって、消費電力を低減できることがわかる。「電力イメージ」において、グラフの高い部分が消費電力の高い部分となる。「A/D」の期間に電力を大きく消費し、「standby」の期間には非常に小さい電力となる。
- [0076] 画素信号の読み出し動作を行っている場合はデータの移動等が発生せず、電力も大きく必要としないが、「standby」の期間よりは大きくなるため、若干の高さで表している。「standby」の期間は回路動作がなくなるため、アナログ回路を非常に電力消費が低いモードへの移行制御を行い、デジタル回路は電力遮断も可能となる。
- [0077] 図11には、動作開始時（Frame 1）から、車の移動（Frame 1～Frame 2）、その後、車が画面内から消え去った後、池のほとりに小鳥が登場する場面（Frame 5）、というシナリオとして描画している。
- [0078] （Frame 1）のシーンは、初期動作であり、前の撮像フレームが存在しないため差分情報はない。画素信号の読み出し動作としても、関心領域が存在しないため高解像度読み出しでの駆動となる。全画面を高解像度読み出しで制御するため、アナログーデジタル変換期間（A/D）も最も長くなっている。アナログーデジタル変換時に大きな電力を消費するため、「電力イメージ」では、グラフの高い部分の長さが長くなり、トータルの消費電力も大きくなる。
- [0079] （Frame 2）では、通常動作（初期動作ではなくなる）として駆動するため、全画面を低解像度読み出しで駆動する。これにより、「行アドレスの動き」のグラフの傾きは大きくなり、アナログーデジタル変換期間が短くなる。「電力イメージ」のグラフでも電力の高い部分が短くなることにより、消費電力は小さくなる。本例では、画素数が1/4になるため、消費電力も1/4強程度に低減される。
- [0080] （Frame 1）の画像情報と（Frame 2）の画像情報との差分により車の移動を検出する。この車の画面内の位置を関心領域として次の撮像フ

レームの動作に反映する。電力的には、高解像度読み出しの部分が発生するため、全体を低解像度読み出しにより駆動する場合よりは悪化するが、全画素高解像度読み出しにより駆動する場合に比べると電力改善の効果は大きい。また、この画像データを受け取った外部のコントローラは、過去に高解像度の画像を受け取っているため、動きのない部分については過去の画像から補完することにより、常に高解像度の画像を得ることができる。これは、関心領域の検出に、動き検出の技術を用いる場合の大きなメリットである。

[0081] また、本実施形態に係る撮像装置 1 では、撮像画像内の特定の領域を関心領域として検出する関心領域検出部 18 を備えており、関心領域の検出を撮像装置自身で行うことができるため、関心領域の検出から制御への反映が容易である。(Frame 4) から (Frame 5) は、動き検出の画像位置の変化、及び、それに対応する制御の変化を表している。(Frame 4) で車が画面内から消え去り、(Frame 5) で池のほとりに小鳥が出現する状況を表している。小鳥の出現により動きが検出され、それに伴って関心領域の位置が変化し、(Frame 6) で制御が変わったことを表している。

[0082] [実施例 3]

実施例 3 は、実施例 1 の変形例であり、1 画素ユニット 20 の他の画素構成例である。実施例 1 では、1 画素ユニット 20 が、水平 2 画素×垂直 2 画素 (2 列×2 行の画素) の 4 画素から成る構成としていた (図 3 参照)。実施例 3 に係る画素ユニット 20 の第 1 具体例を図 12 に示し、第 2 具体例を図 13A に示し、第 3 具体例を図 13B に示す。

[0083] 第 1 具体例に係る画素ユニット 20 は、図 12 に示すように、互いに隣接する同色の、水平 4 画素×垂直 4 画素 (4 列×4 行の画素) の計 16 個の画素から成り、当該 16 個の画素の各信号を垂直信号線 32 上で加算する構成となっている。第 2 具体例に係る画素ユニット 20 は、図 13A に示すように、同じ画素行で互いに隣接する同色の 2 画素から成り、当該 2 画素の各信号を垂直信号線 32 上で加算する構成となっている。第 3 具体例に係る画素

ユニット20は、図13Bに示すように、同じ画素列で隣接する同色の2画素から成り、当該2画素の各信号を垂直信号線32上で加算する構成となっている。

[0084] 尚、ここでは、1画素ユニット20の他の画素構成例として、第1具体例、第2具体例、及び、第3具体例の3例を挙げたが、これら3例以外にも、アナログーデジタル変換前に、垂直信号線32上で画素加算を行って低解像度読み出しを実現できる画素構成の画素ユニット20であればよい。

[0085] [実施例4]

実施例4は、実施例1の変形例であり、高解像度読み出しの他の例である。実施例1では、水平2画素×垂直2画素の4画素から成る1画素ユニット20において、高解像度読み出しの際に、1画素ずつ順に読み出すとしていた(図4B参照)。これに対して、実施例4では、図14Aあるいは図14Bに示すように、2画素を一緒に読み出す構成とすることもできる。

[0086] 尚、ここでは、2画素の組み合わせについて、図14A及び図14Bの2通りを例示したが、これらの組み合わせに限られるものではなく、他の2画素の組み合わせであってもよいし、また、2画素の組み合わせに限られるものではなく、3画素の組み合わせとすることもできる。

[0087] [実施例5]

実施例5は、画素ユニット20が、他色の画素を挟んで離間した同色の画素から成る例である。実施例5に係る撮像装置の要部の構成を図15に示す。実施例5に係る撮像装置の画素の色配列は、一般的な撮像装置の色配列、具体的には、画素単位で、赤色R、緑色G、及び、青色Bのベイヤー配列となっている。すなわち、実施例5に係る撮像装置の画素の色配列は、同色画素が隣接しない色配列である。

[0088] 実施例5では、行選択信号 $SV_{1,1}/SV_{1,2}$, $SV_{2,1}/SV_{2,2}$, $SV_{3,1}/SV_{3,2}$, $\dots$ によって画素行の選択が行われる。行選択信号 $SV_{1,1}/SV_{1,2}$, $SV_{2,1}/SV_{2,2}$, $SV_{3,1}/SV_{3,2}$, $\dots$ は、画素毎に設けられた画素スイッチを駆動することによって画素行及び画素の選択が行われる。図15において、破線

の四角Aで囲った、1行目及び2行目の1列目～4列目の計8画素分の画素スイッチについて図16に示す。

- [0089] 1行目において、1列目のR画素と垂直信号線32との間、及び、2列目のG画素と垂直信号線32との間に、行選択信号 SV_{1_1} によって駆動される画素スイッチ SW_{R1_1} 及び画素スイッチ SW_{G1_1} がそれぞれ接続されている。また、3列目のR画素と垂直信号線32との間、及び、4列目のG画素と垂直信号線32との間に、行選択信号 SV_{1_2} によって駆動される画素スイッチ SW_{R1_2} 及び画素スイッチ SW_{G1_2} がそれぞれ接続されている。
- [0090] 2行目において、1列目のG画素と垂直信号線32との間、及び、2列目のB画素と垂直信号線32との間に、行選択信号 SV_{2_1} によって駆動される画素スイッチ SW_{G2_1} 及び画素スイッチ SW_{B2_1} がそれぞれ接続されている。また、3列目のG画素と垂直信号線32との間、及び、4列目のB画素と垂直信号線32との間に、行選択信号 SV_{2_2} によって駆動される画素スイッチ SW_{G2_2} 及び画素スイッチ SW_{B2_2} がそれぞれ接続されている。
- [0091] 図15に示すように、互いに隣接する4つの画素列を単位とし、各画素列の垂直信号線32には、選択スイッチ SW_{1_1} 、選択スイッチ SW_{1_2} 、選択スイッチ SW_{2_1} 、及び、選択スイッチ SW_{2_2} の各一端が接続されている。また、1列目の選択スイッチ SW_{1_1} 及び3列目の選択スイッチ SW_{2_1} の各他端が共通に接続され、2列目の選択スイッチ SW_{1_2} 及び4列目の選択スイッチ SW_{2_2} の各他端が共通に接続されている。5列目以降についても、4つの画素列を単位として、1列目～4列目と同様の構成の繰り返しとなる。
- [0092] 選択スイッチ SW_{1_1} 及び選択スイッチ SW_{1_2} は、選択信号 SH_1 によって駆動され、選択スイッチ SW_{2_1} 及び選択スイッチ SW_{2_2} は、選択信号 SH_2 によって駆動される。実施例5に係る撮像装置は、同色画素が隣接しない色配列であることから、選択スイッチ SW_{1_1} 、選択スイッチ SW_{1_2} 、選択スイッチ SW_{2_1} 、及び、選択スイッチ SW_{2_2} は、アナログーデジタル変換器(ADC)141の入力の前段において、2列の画素信号を加算する機構を構成している。

[0093] アナログーデジタル変換器 141 は、2つの画素列毎に1個ずつ配置されている。そして、共通に接続された選択スイッチ SW_{1_1} 及び選択スイッチ SW_{2_1} の各他端、及び、共通に接続された選択スイッチ SW_{1_2} 及び選択スイッチ SW_{2_2} の各他端が、対応するアナログーデジタル変換器 141 の入力端に接続されている。

[0094] 図17に、選択信号 SH_1 、 SH_2 、及び、行選択信号 SV_{1_1}/SV_{1_2} 、 SV_{2_1}/SV_{2_2} 、 $\dots$ 、 SV_{6_1}/SV_{6_2} のタイミング関係を示す。これらの信号の組み合わせで、低解像度読み出し、及び、高解像度読み出しを実現することができる。

[0095] 低解像度読み出しでは、図18に示すように、例えば、行選択信号 SV_{1_1}/SV_{1_2} 及び行選択信号 SV_{3_1}/SV_{3_2} によって1行目及び3行目の画素行を選択する。そして、同色を選択し、加算するために、選択信号 SH_1 、 SH_2 によって選択スイッチ SW_{1_1} 、選択スイッチ SW_{1_2} 、選択スイッチ SW_{2_1} 、及び、選択スイッチ SW_{2_2} をオン状態とする。これにより、同色4画素の各信号がアナログ加算されるため、1度のアナログーデジタル変換で読み出すことができる。

[0096] 高解像度読み出しでは、図19に示すように、例えば、行選択信号 SV_{5_1} と選択信号 SH_1 だけをアクティブ状態にして1画素の信号を読み出し、次に、行選択信号 SV_{5_2} と選択信号 SH_2 だけをアクティブ状態にして1画素の信号を読み出す、というようにして順次、1画素ずつ信号の読み出しを行う。

[0097] <変形例>

以上、本開示の技術について、好ましい実施形態に基づき説明したが、本開示の技術は当該実施形態に限定されるものではない。上記の実施形態において説明した撮像素子の構成、構造は例示であり、適宜、変更することができる。

[0098] 例えば、上記の実施形態では、画素2が行列状に配置されて成るCMOSイメージセンサに適用した場合を例に挙げて説明したが、本開示の技術は、CMOSイメージセンサへの適用に限られるものではない。すなわち、本開

示の技術は、画素2が行列状に2次元配置されて成るX-Yアドレス方式の撮像装置全般に対して適用可能である。

[0099] <応用例>

以上説明した本実施形態に係る撮像装置は、例えば図20に示すように、可視光、赤外光、紫外光、X線等の光をセンシングする様々な装置に使用することができる。様々な装置の具体例について以下に列挙する。

[0100] ・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナ等の家電に供される装置

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置

・肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供され装置

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

[0101] <適用例>

本開示に係る技術は、様々な製品に適用することができる。より具体的には、デジタルスチルカメラやビデオカメラ等の撮像システムや、携帯電話機などの撮像機能を有する携帯端末装置や、画像読取部に撮像素子を用いる複写機などの電子機器に適用することができる。以下に、デジタルスチルカメ

ラやビデオカメラ等の撮像システムに適用する場合について説明する。

[0102] [撮像システム]

図21は、電子機器の一例である撮像システムの構成を示すブロック図である。図21に示すように、本例に係る撮像システム100は、レンズ群等を含む撮像光学系101、撮像部102、DSP(Digital Signal Processor)回路103、フレームメモリ104、表示装置105、記録装置106、操作系107、及び、電源系108等を有している。そして、DSP回路103、フレームメモリ104、表示装置105、記録装置106、操作系107、及び、電源系108がバスライン109を介して相互に接続された構成となっている。

[0103] 撮像光学系101は、被写体からの入射光(像光)を取り込んで撮像部102の撮像面上に結像する。撮像部102は、光学系101によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。DSP回路103は、一般的なカメラ信号処理、例えば、ホワイトバランス処理、デモザイク処理、ガンマ補正処理などを行う。

[0104] フレームメモリ104は、DSP回路103での信号処理の過程で適宜データの格納に用いられる。表示装置105は、液晶表示装置や有機EL(electro luminescence)表示装置等のパネル型表示装置から成り、撮像部102で撮像された動画または静止画を表示する。記録装置106は、撮像部102で撮像された動画または静止画を、可搬型の半導体メモリや、光ディスク、HDD(Hard Disk Drive)等の記録媒体に記録する。

[0105] 操作系107は、ユーザによる操作の下に、本撮像装置100が持つ様々な機能について操作指令を発する。電源系108は、DSP回路103、フレームメモリ104、表示装置105、記録装置106、及び、操作系107の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0106] 上記の構成の撮像システム100において、撮像部102として、先述した実施形態に係る撮像装置を用いることができる。これにより、撮像光学系101の焦点を自動的に合わせる像面位相差AF(オートフォーカス)を実

現できる。また、先述した実施形態に係る撮像装置は、破綻や偽色が発生を抑えつつ、ビニング処理時に画面の色調が変わって見える現象を低減することができる。従って、当該撮像装置を撮像部 102 として用いることで、特にビニング処理時における撮像画像の高画質化を図ることができる。

[0107] <本開示がとることができる構成>

尚、本開示は、以下のような構成をとることもできる。

[0108] ≪A. 撮像装置≫

[A-1] 撮像画像内の特定の領域を関心領域として検出する検出部、

関心領域を含む領域に対して、第1の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第1の画素解像度よりも低い第2の画素解像度で画素信号を読み出す制御を行う制御部、及び、

制御部による制御によって読み出された画素信号をデジタル信号に変換するアナログーデジタル変換部、

を備える撮像装置。

[A-2] 検出部は、撮像画像内の動きがある領域を関心領域として検出する、

上記[A-1]に記載の撮像装置。

[A-3] 検出部は、現在の撮像フレームの画像情報と、少なくとも1撮像フレーム前の画像情報との比較結果に基づいて、撮像画像内の動きがある領域を検出する、

上記[A-2]に記載の撮像装置。

[A-4] 検出部は、画像メモリ、比較部、移動量メモリ、及び、関心領域判定部を有し、

画像メモリは、少なくとも1撮像フレーム前の画像情報を保持し、

比較部は、現在の撮像フレームの画像情報と、画像メモリに保持された画像情報との差分絶対値を取得し、

移動量メモリは、比較部が取得した差分絶対値を、過去の画像から現在の画像までの移動量として格納し、

関心領域判定部は、移動量メモリに格納されている移動量に基づいて関心領域を判定する、

上記〔A－3〕に記載の撮像装置。

〔A－5〕検出部は、第2の画素解像度の画像情報を用いて、撮像画像内の動きがある領域を検出する、

上記〔A－3〕又は上記〔A－4〕に記載の撮像装置。

〔A－6〕画素アレイ部の複数の画素を画素ユニットとすると、

制御部は、画素ユニット内の複数の画素の信号を加算してアナログ→デジタル変換部に供給する第1の動作モードと、複数の画素の信号を独立してアナログ→デジタル変換部に供給する第2の動作モードとを選択的に設定する、

上記〔A－1〕乃至上記〔A－5〕のいずれかに記載の撮像装置。

〔A－7〕制御部は、関心領域に対して第1の動作モードを設定し、関心領域以外の領域に対して第2の動作モードを設定する、

上記〔A－6〕に記載の撮像装置。

〔A－8〕画素ユニット内の複数の画素は、1本の垂直信号線を画素間で共有するとともに、垂直信号線との間を選択的に接続する制御スイッチを有しており、

制御部は、複数の画素の各制御スイッチをオン／オフ制御することによって第1の動作モード及び第2の動作モードを選択的に設定する、

上記〔A－6〕又は上記〔A－7〕に記載の撮像装置。

〔A－9〕画素ユニットの複数の画素は、互いに隣接する同色の画素から成る、

上記〔A－6〕乃至上記〔A－8〕のいずれかに記載の撮像装置。

〔A－10〕画素ユニットの複数の画素は、他色の画素を挟んで離間した同色の画素から成る、

上記〔A－6〕乃至上記〔A－8〕のいずれかに記載の撮像装置。

[0109] ≪B. 撮像装置の駆動方法≫

〔B－１〕画素信号をデジタル信号に変換するアナログ－デジタル変換部を備える撮像装置の駆動に当たって、

撮像画像内の特定の領域を関心領域として検出し、

関心領域を含む領域に対して、第１の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第１の画素解像度よりも低い第２の画素解像度で画素信号を読み出す、

撮像装置の駆動方法。

〔B－２〕撮像画像内の動きがある領域を関心領域として検出する、

上記〔B－１〕に記載の撮像装置の駆動方法。

〔B－３〕現在の撮像フレームの画像情報と、少なくとも１撮像フレーム前の画像情報との比較結果に基づいて、撮像画像内の動きがある領域を検出する、

上記〔B－２〕に記載の撮像装置の駆動方法。

〔B－４〕第２の画素解像度の画像情報を用いて、撮像画像内の動きがある領域を検出する、

上記〔B－３〕に記載の撮像装置の駆動方法。

〔B－５〕画素アレイ部の複数の画素を画素ユニットとすると、

画素ユニット内の複数の画素の信号を加算してアナログ－デジタル変換部に供給する第１の動作モードと、複数の画素の信号を独立してアナログ－デジタル変換部に供給する第２の動作モードとを選択的に設定する、

上記〔B－１〕乃至上記〔B－４〕のいずれかに記載の撮像装置の駆動方法。

〔B－６〕関心領域に対して第１の動作モードを設定し、関心領域以外の領域に対して第２の動作モードを設定する、

上記〔B－５〕に記載の撮像装置の駆動方法。

〔B－７〕画素ユニット内の複数の画素は、１本の垂直信号線を画素間で共有するとともに、垂直信号線との間を選択的に接続する制御スイッチを有しており、

複数の画素の各制御スイッチをオン／オフ制御することによって第１の動作モード及び第２の動作モードを選択的に設定する、

上記〔Ｂ－６〕に記載の撮像装置の駆動方法。

〔Ｂ－８〕画素ユニットの複数の画素は、互いに隣接する同色の画素から成る、

上記〔Ｂ－５〕又は上記〔Ｂ－６〕に記載の撮像装置の駆動方法。

〔Ｂ－９〕画素ユニットの複数の画素は、他色の画素を挟んで離間した同色の画素から成る、

上記〔Ｂ－５〕又は上記〔Ｂ－６〕に記載の撮像装置の駆動方法。

符号の説明

[0110] １・・・撮像装置、２・・・画素、１１・・・画素アレイ部、１２・・・行選択部、１３・・・定電流源部、１４・・・アナログ－デジタル変換部、１５・・・水平転送走査部、１６・・・画像処理部、１７・・・出力Ｉ／Ｆ部、１８・・・関心領域検出部、１９・・・制御部、２０・・・画素ユニット、２１・・・フォトダイオード、２２・・・転送トランジスタ、２３・・・リセットトランジスタ、２４・・・増幅トランジスタ、２５・・・選択トランジスタ、３１（３１_１～３１_ｍ）・・・画素駆動線、３２（３２_１～３２_ｎ）・・・垂直信号線、１４１・・・アナログ－デジタル変換器

請求の範囲

- [請求項1] 撮像画像内の特定の領域を関心領域として検出する検出部、
 関心領域を含む領域に対して、第1の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第1の画素解像度よりも低い第2の画素解像度で画素信号を読み出す制御を行う制御部、及び、
 制御部による制御によって読み出された画素信号をデジタル信号に変換するアナログーデジタル変換部、
 を備える撮像装置。
- [請求項2] 検出部は、撮像画像内の動きがある領域を関心領域として検出する、
 、
 請求項1に記載の撮像装置。
- [請求項3] 検出部は、現在の撮像フレームの画像情報と、少なくとも1撮像フレーム前の画像情報との比較結果に基づいて、撮像画像内の動きがある領域を検出する、
 請求項2に記載の撮像装置。
- [請求項4] 検出部は、画像メモリ、比較部、移動量メモリ、及び、関心領域判定部を有し、
 画像メモリは、少なくとも1撮像フレーム前の画像情報を保持し、
 比較部は、現在の撮像フレームの画像情報と、画像メモリに保持された画像情報との差分絶対値を取得し、
 移動量メモリは、比較部が取得した差分絶対値を、過去の画像から現在の画像までの移動量として格納し、
 関心領域判定部は、移動量メモリに格納されている移動量に基づいて関心領域を判定する、
 請求項3に記載の撮像装置。
- [請求項5] 検出部は、第2の画素解像度の画像情報を用いて、撮像画像内の動きがある領域を検出する、

請求項 3 に記載の撮像装置。

[請求項6]

画素アレイ部の複数の画素を画素ユニットとすると、

制御部は、画素ユニット内の複数の画素の信号を加算してアナログーデジタル変換部に供給する第 1 の動作モードと、複数の画素の信号を独立してアナログーデジタル変換部に供給する第 2 の動作モードとを選択的に設定する、

請求項 1 に記載の撮像装置。

[請求項7]

制御部は、関心領域に対して第 1 の動作モードを設定し、関心領域以外の領域に対して第 2 の動作モードを設定する、

請求項 6 に記載の撮像装置。

[請求項8]

画素ユニット内の複数の画素は、1 本の垂直信号線を画素間で共有するとともに、垂直信号線との間を選択的に接続する制御スイッチを有しており、

制御部は、複数の画素の各制御スイッチをオン／オフ制御することによって第 1 の動作モード及び第 2 の動作モードを選択的に設定する、

請求項 6 に記載の撮像装置。

[請求項9]

画素ユニットの複数の画素は、互いに隣接する同色の画素から成る、

請求項 6 に記載の撮像装置。

[請求項10]

画素ユニットの複数の画素は、他色の画素を挟んで離間した同色の画素から成る、

請求項 6 に記載の撮像装置。

[請求項11]

画素信号をデジタル信号に変換するアナログーデジタル変換部を備える撮像装置の駆動に当たって、

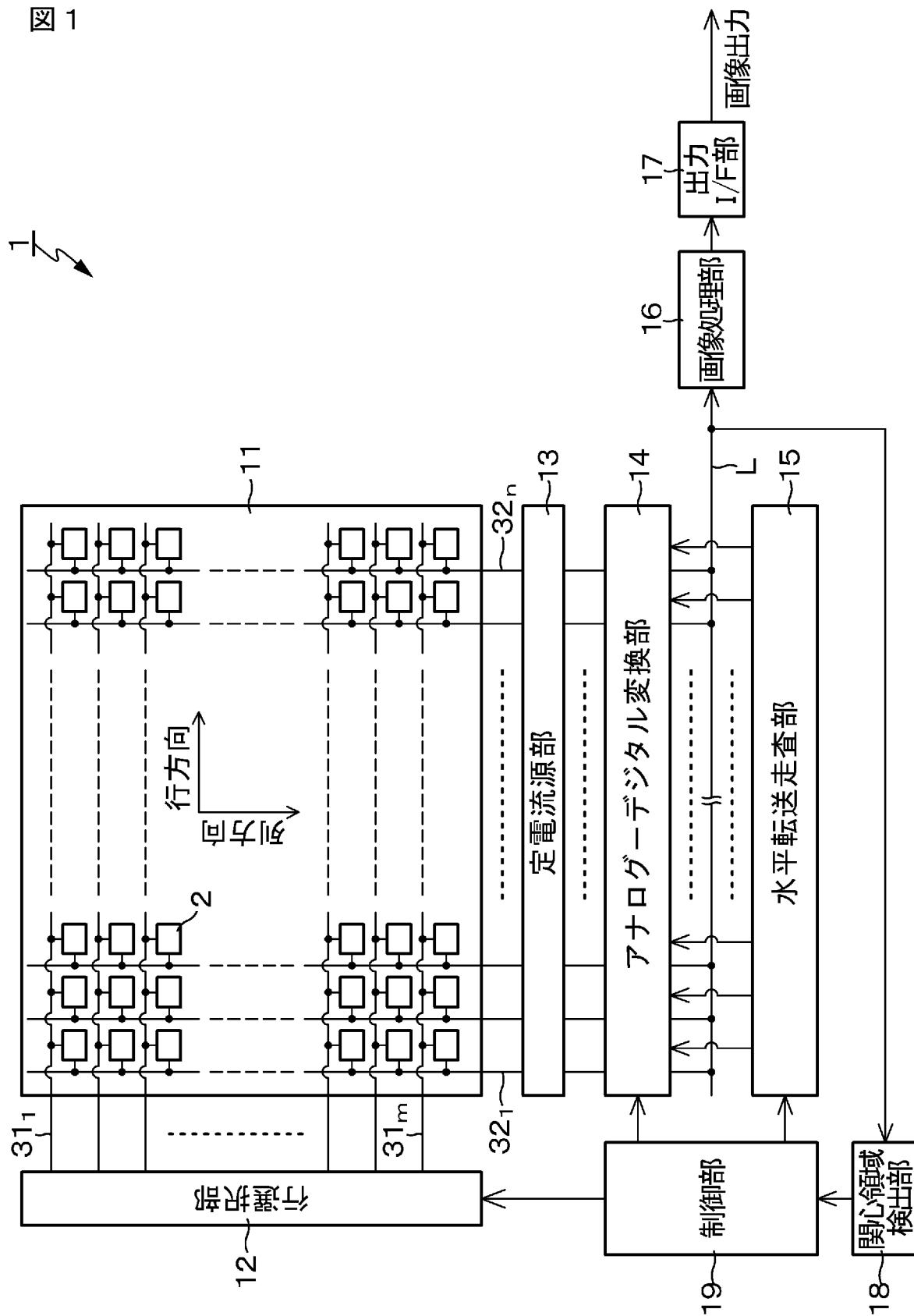
撮像画像内の特定の領域を関心領域として検出し、

関心領域を含む領域に対して、第 1 の画素解像度で画素信号を読み出すとともに、関心領域を含まない領域に対して、第 1 の画素解像度

よりも低い第2の画素解像度で画素信号を読み出す、
撮像装置の駆動方法。

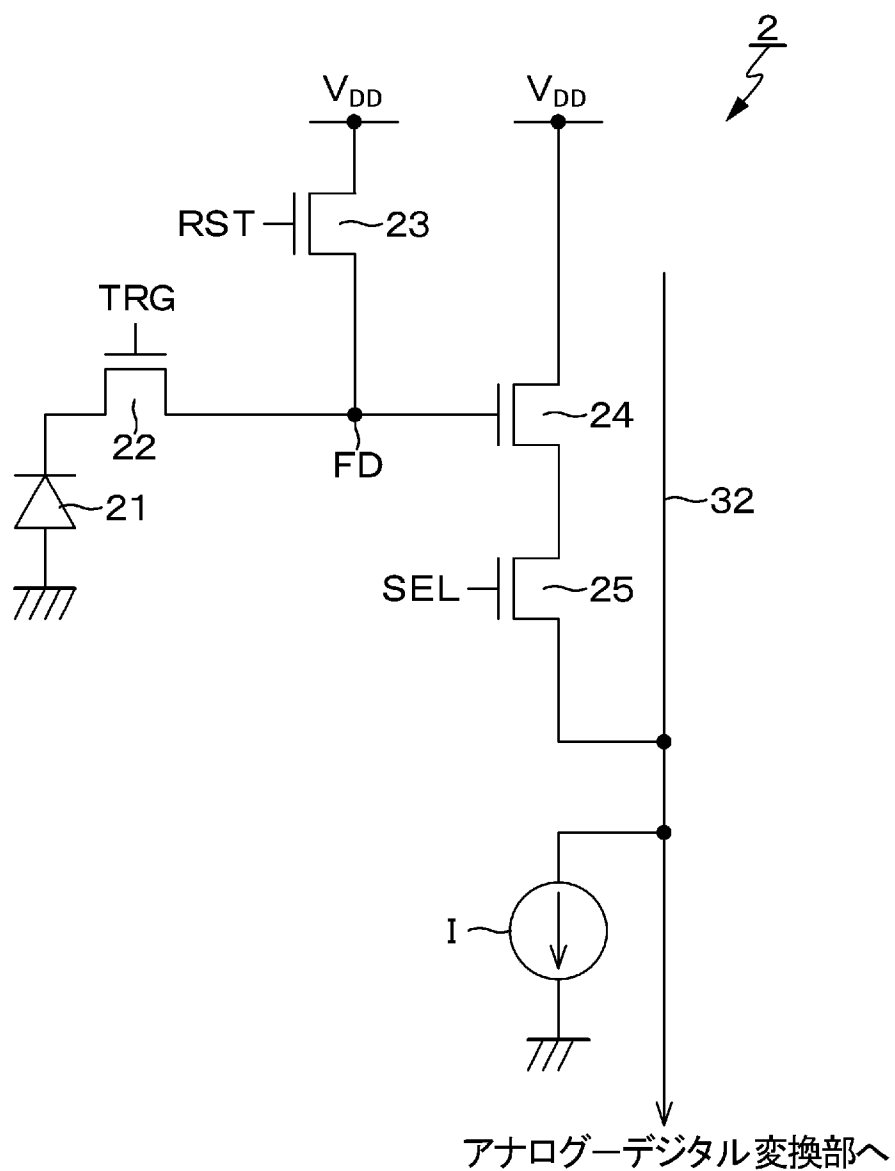
[図1]

図 1



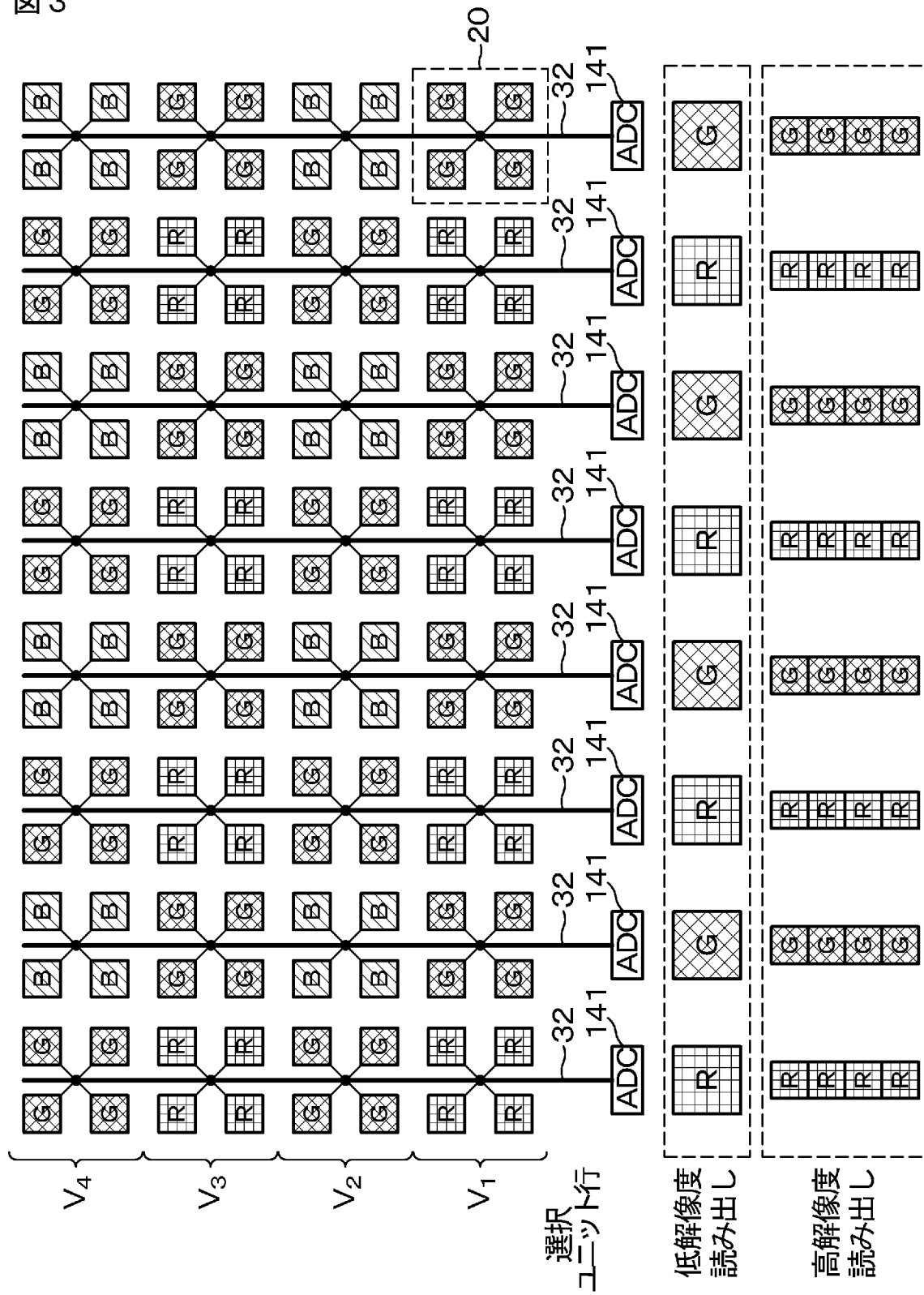
[図2]

図 2



[図3]

図 3



[図4]

図 4 A

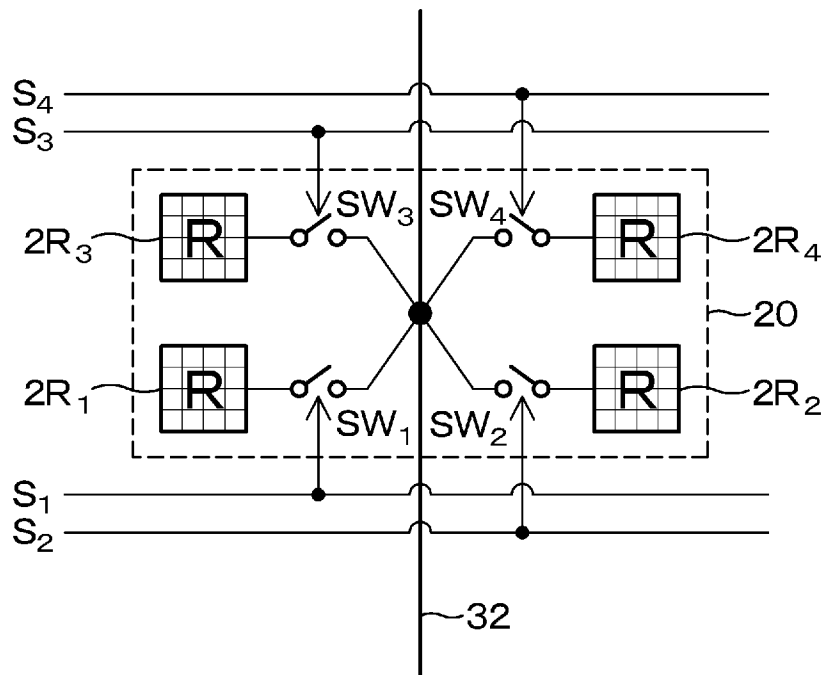
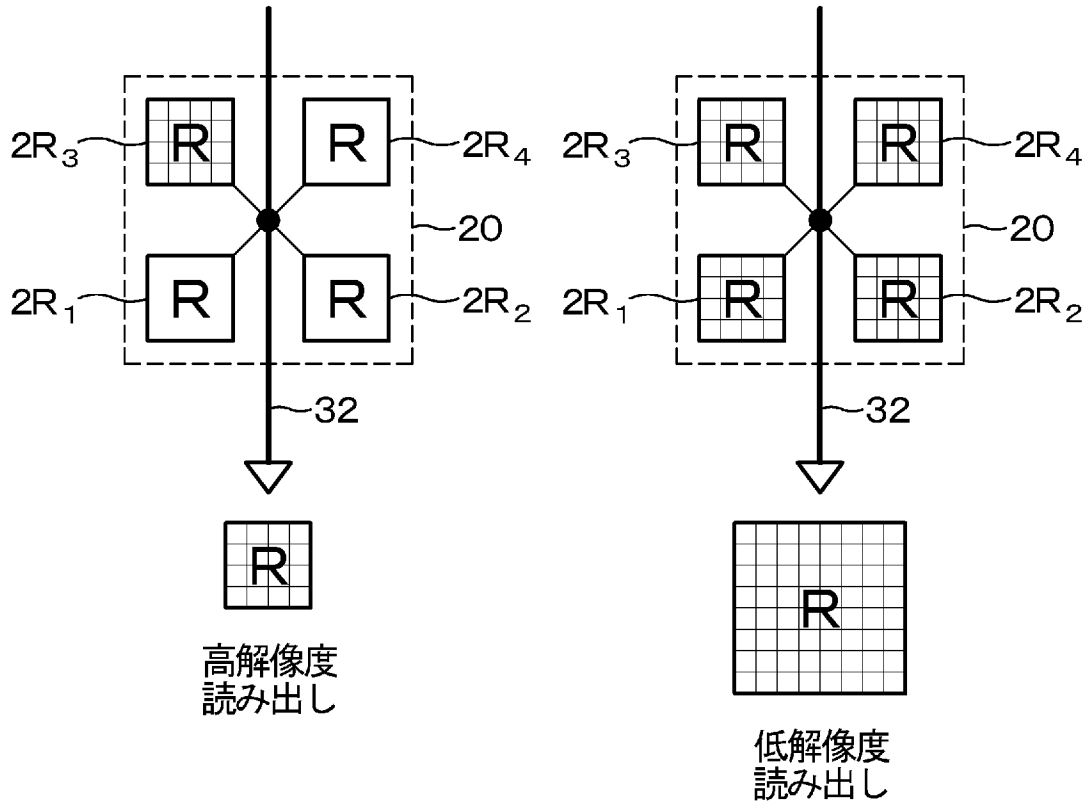
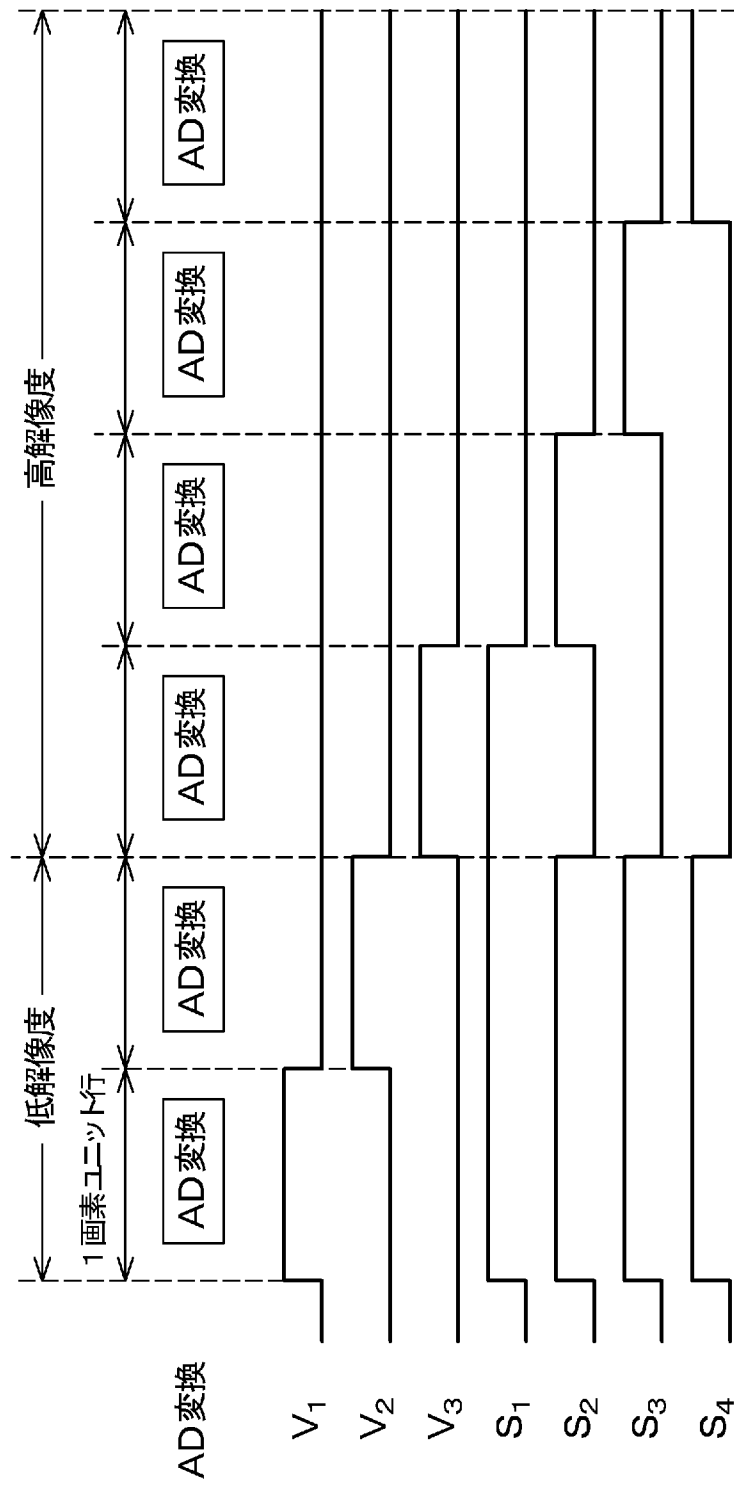


図 4 B



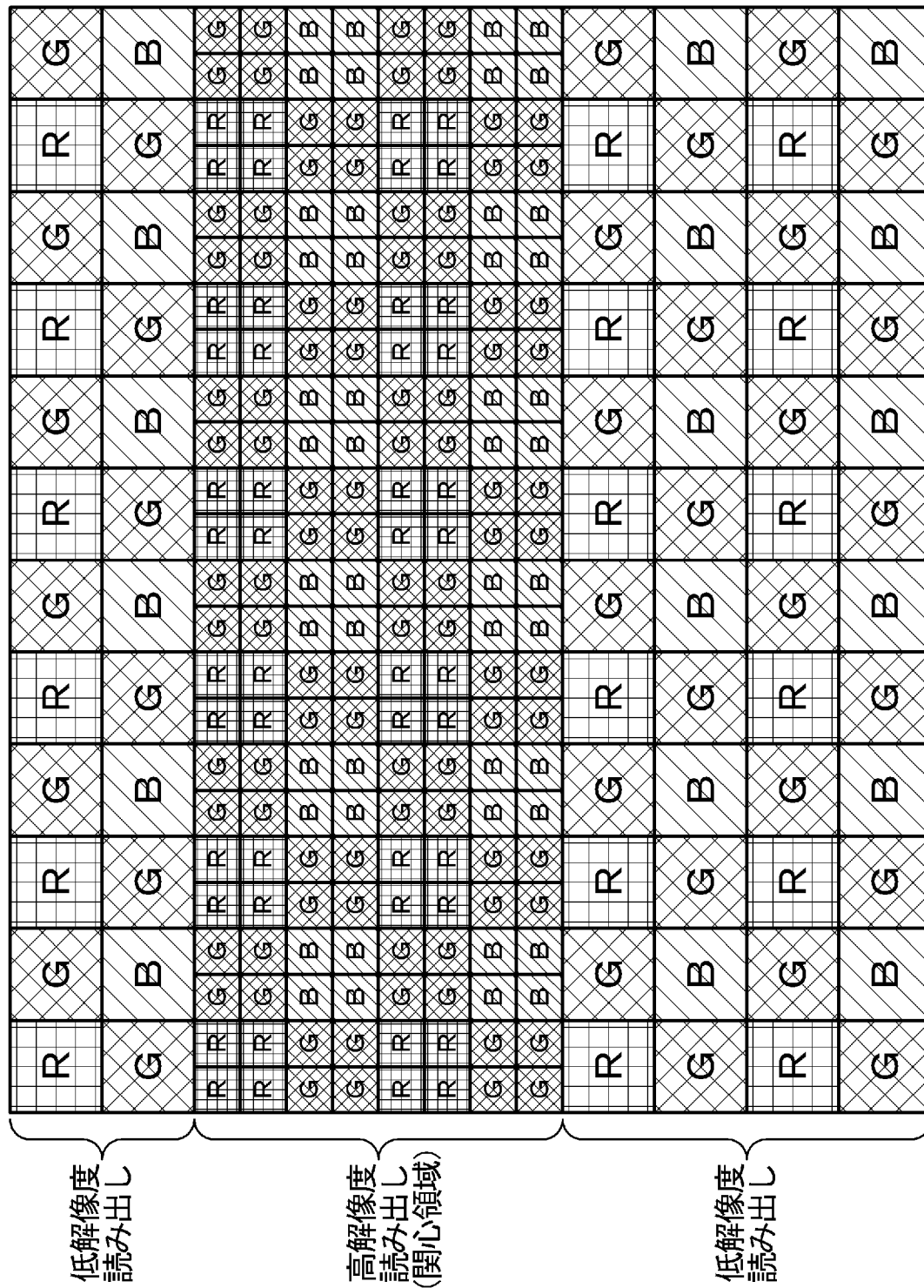
[図5]

図 5



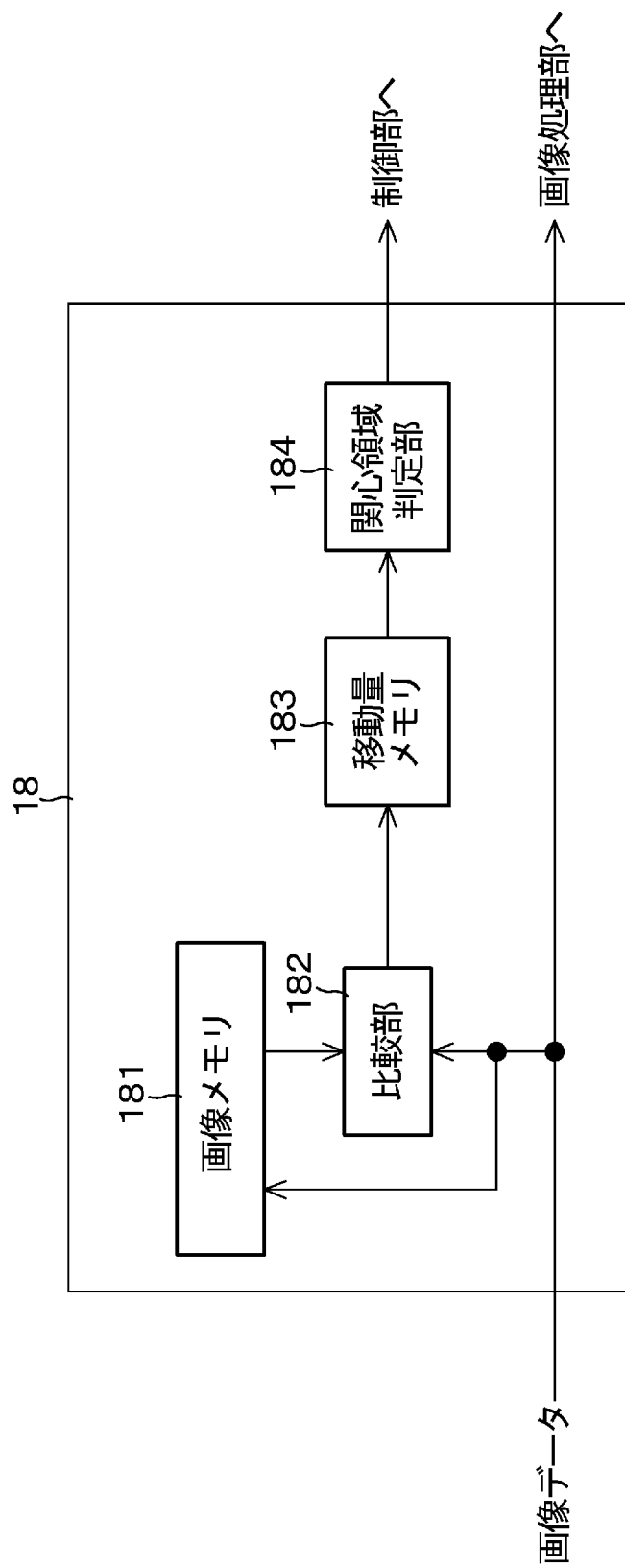
[図6]

図 6



[図7]

図 7



[図8]

図 8 A

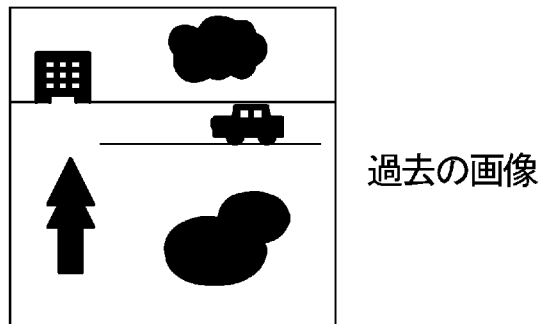


図 8 B

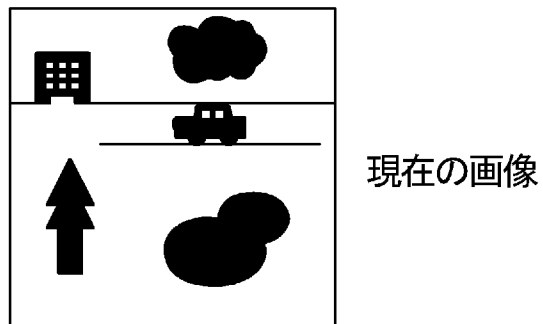


図 8 C

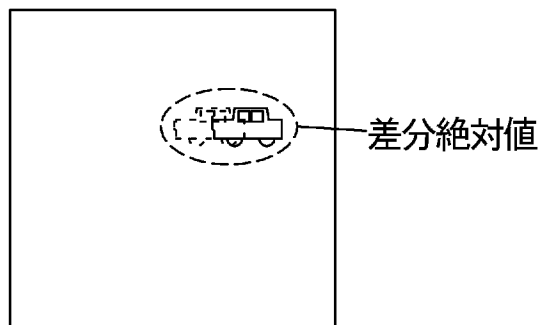
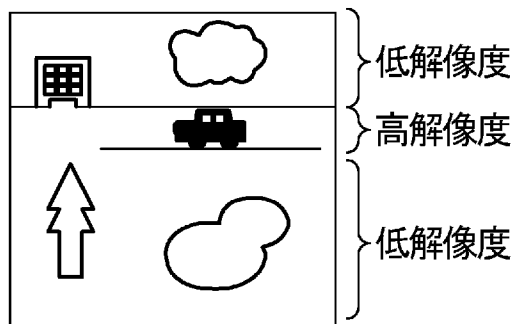
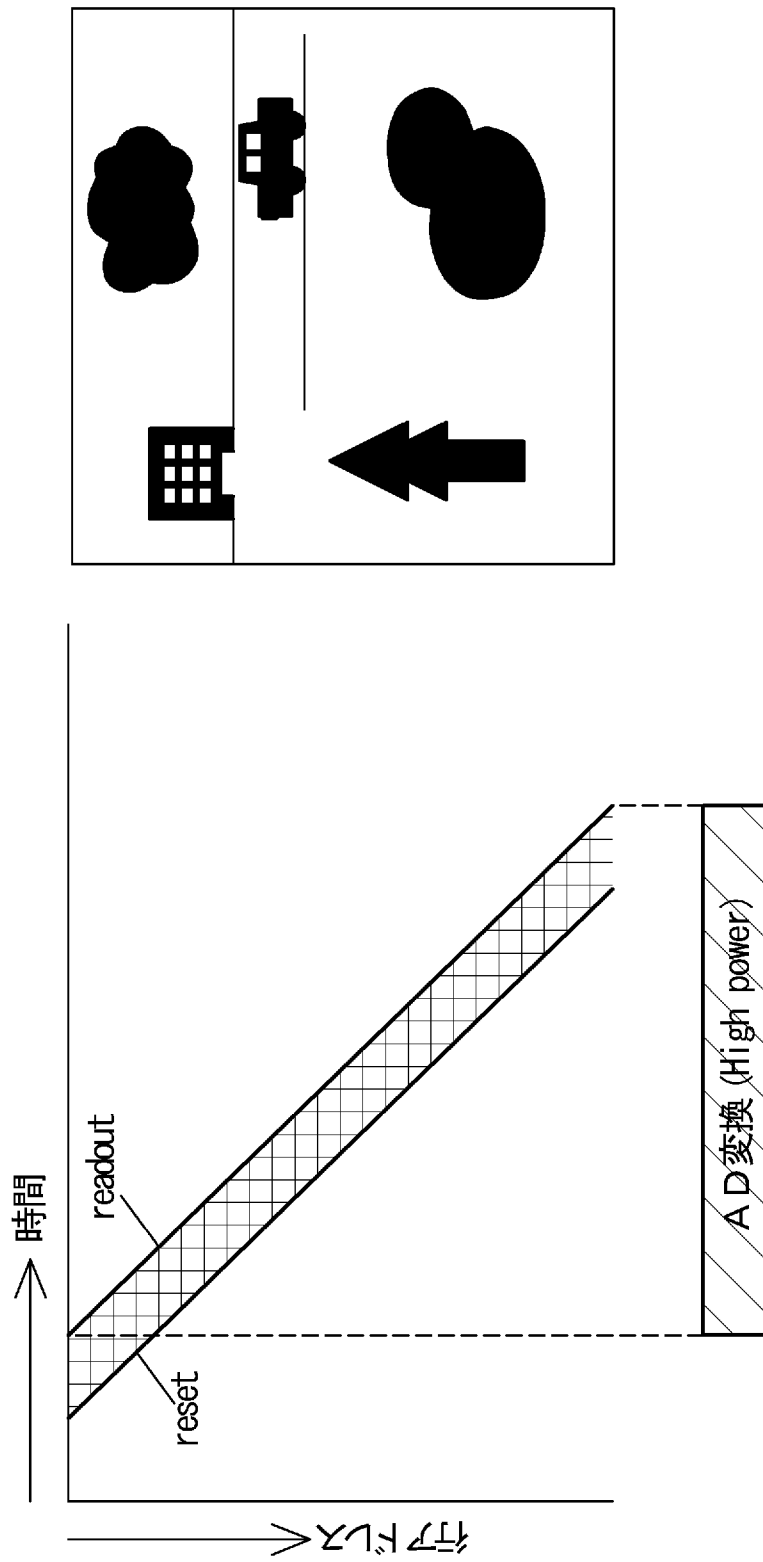


図 8 D

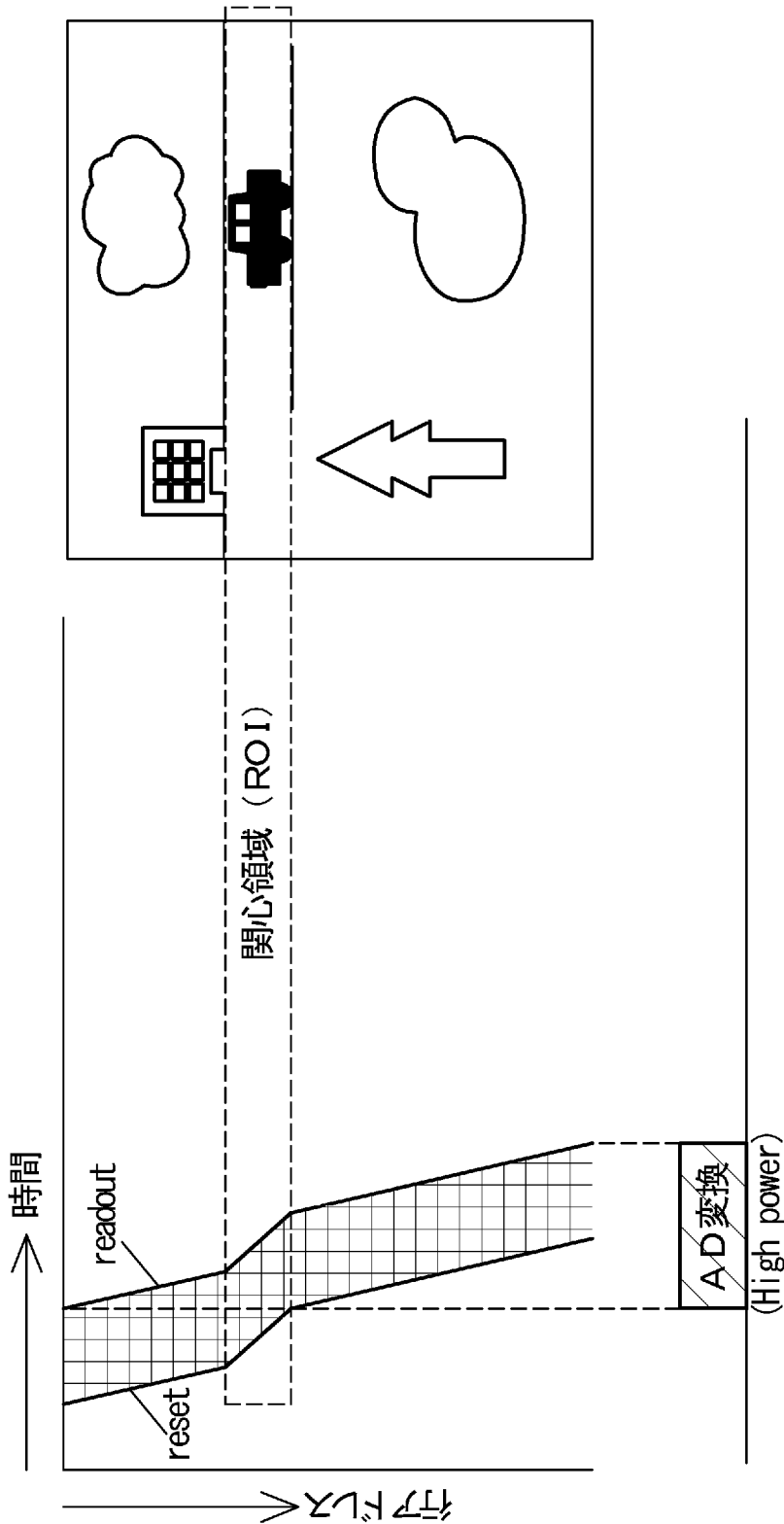


[図9]

図 9

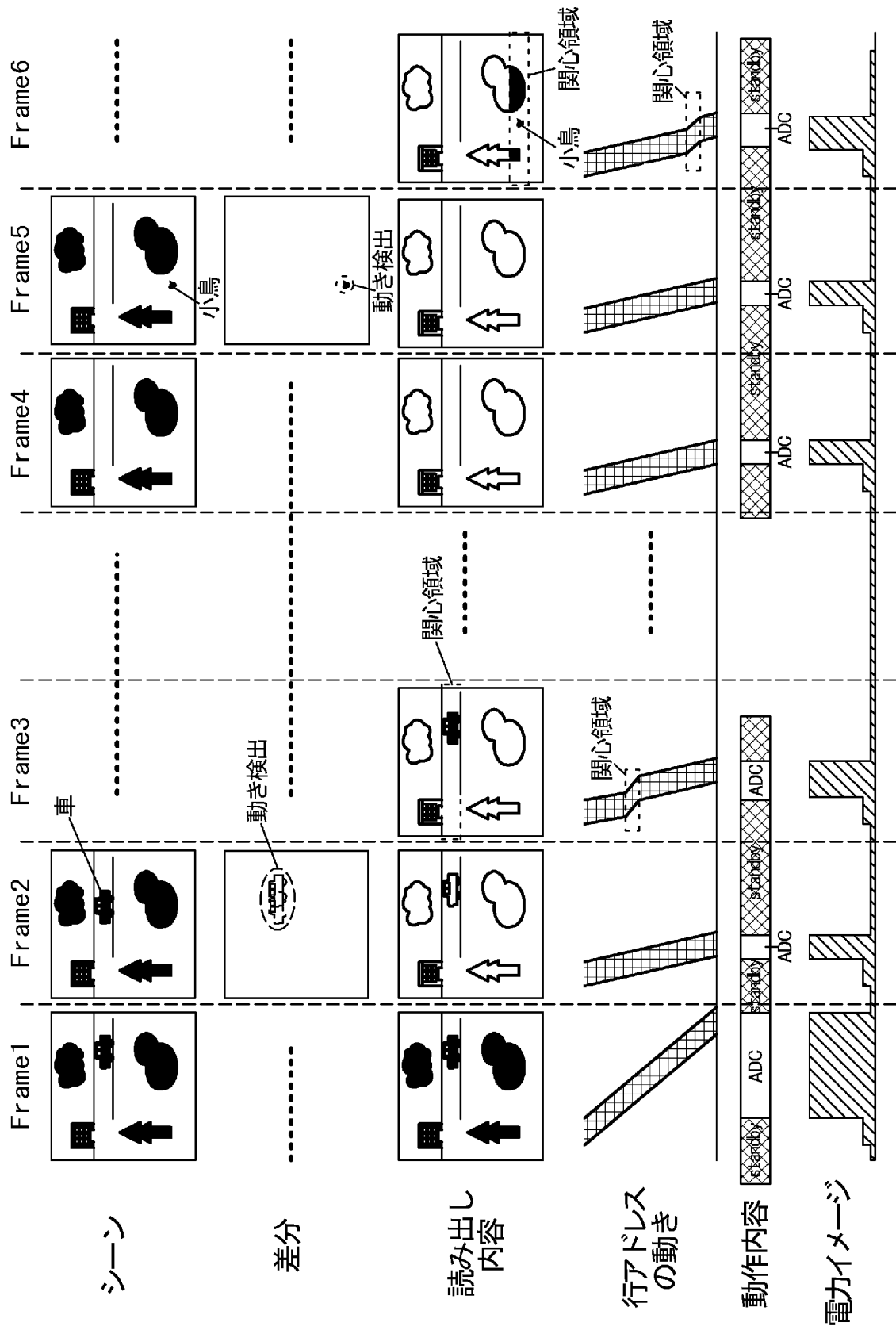


[図10]
図 10



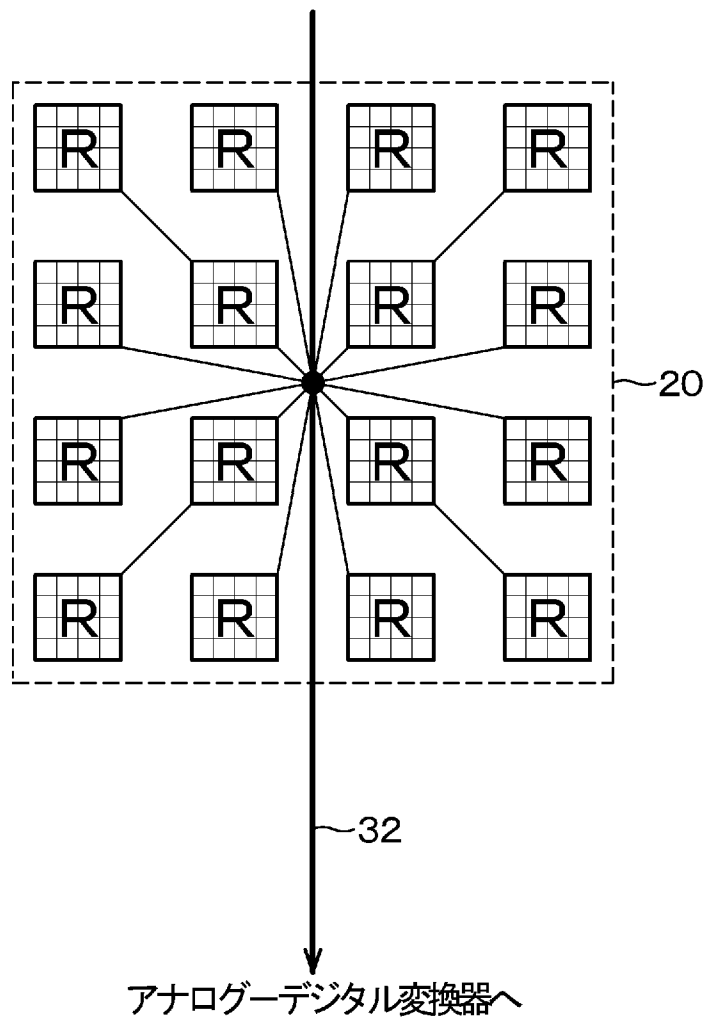
[図11]

図 1 1



[図12]

図 1 2



[図13]

図 1 3 A

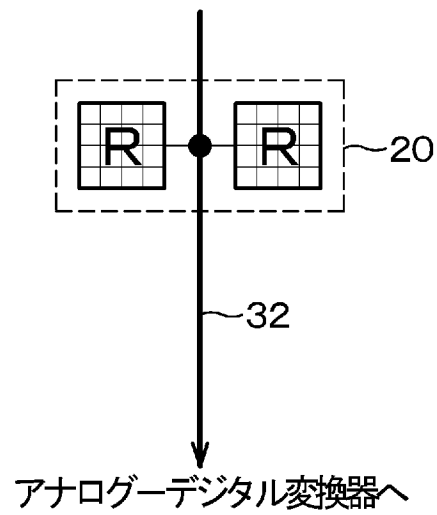
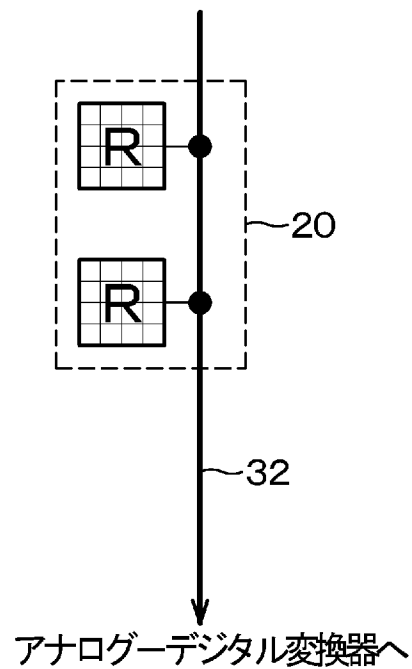


図 1 3 B



[図14]

図 1 4 A

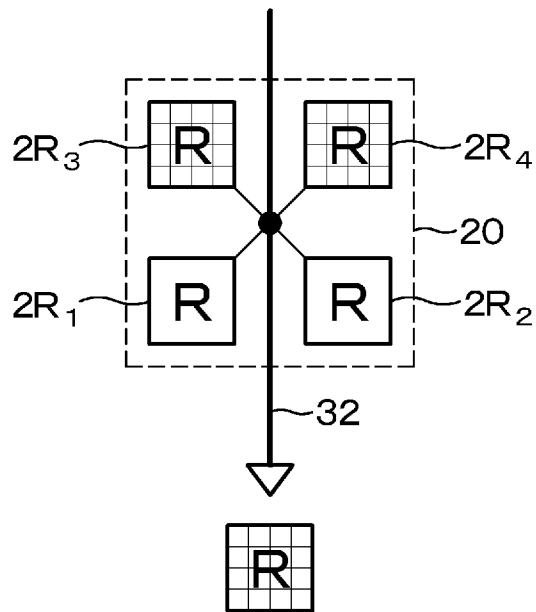


図 1 4 B

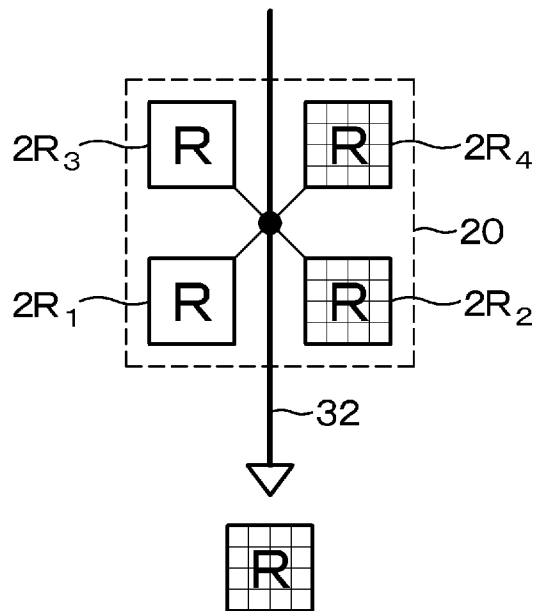
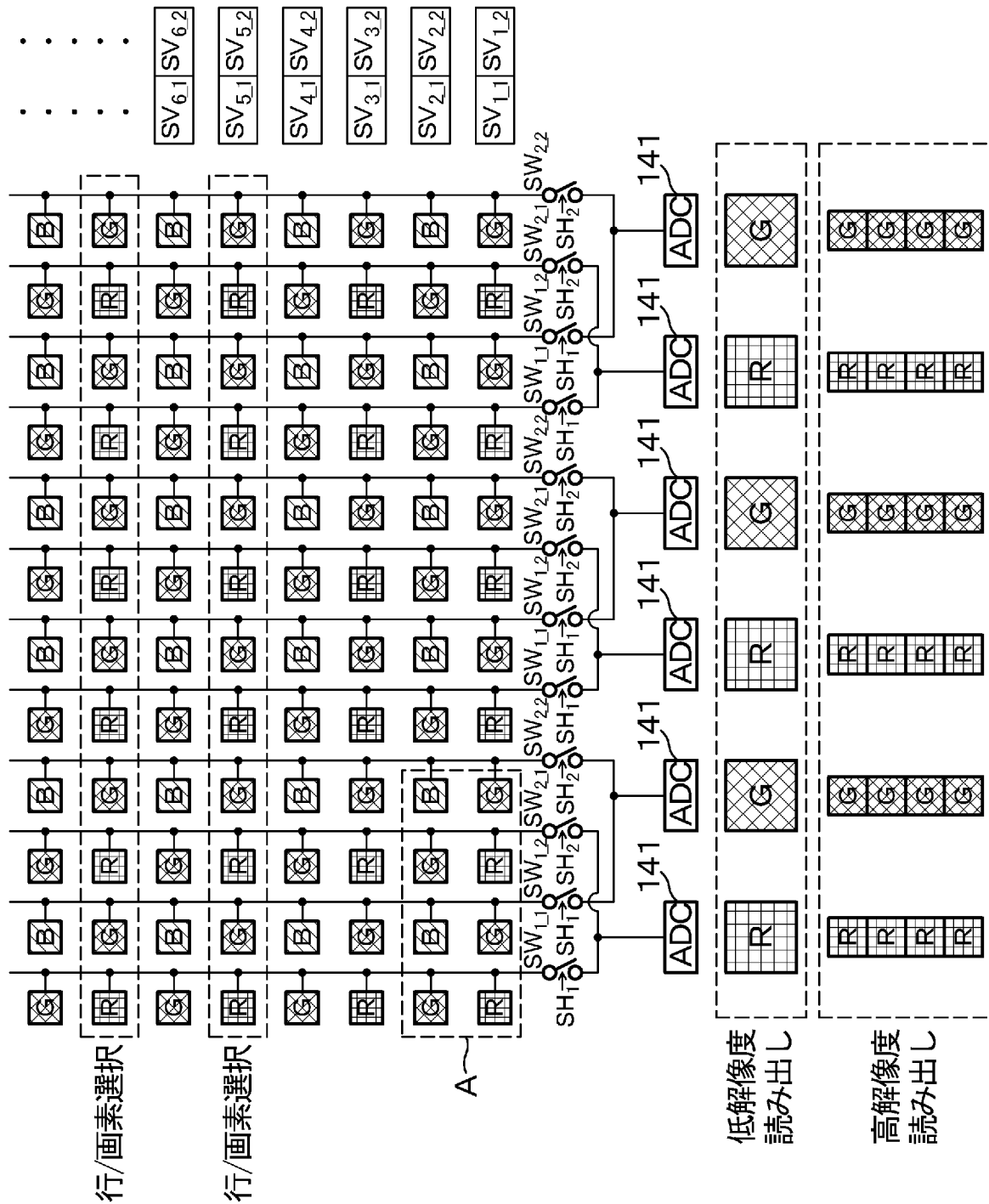
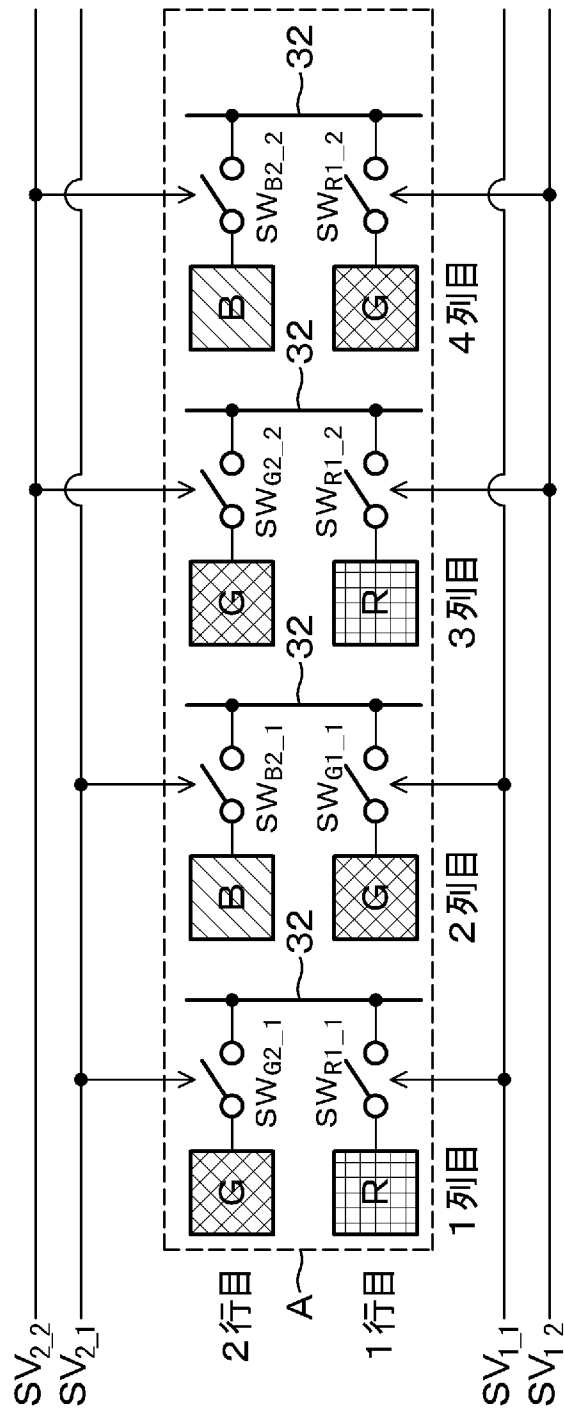


図 15



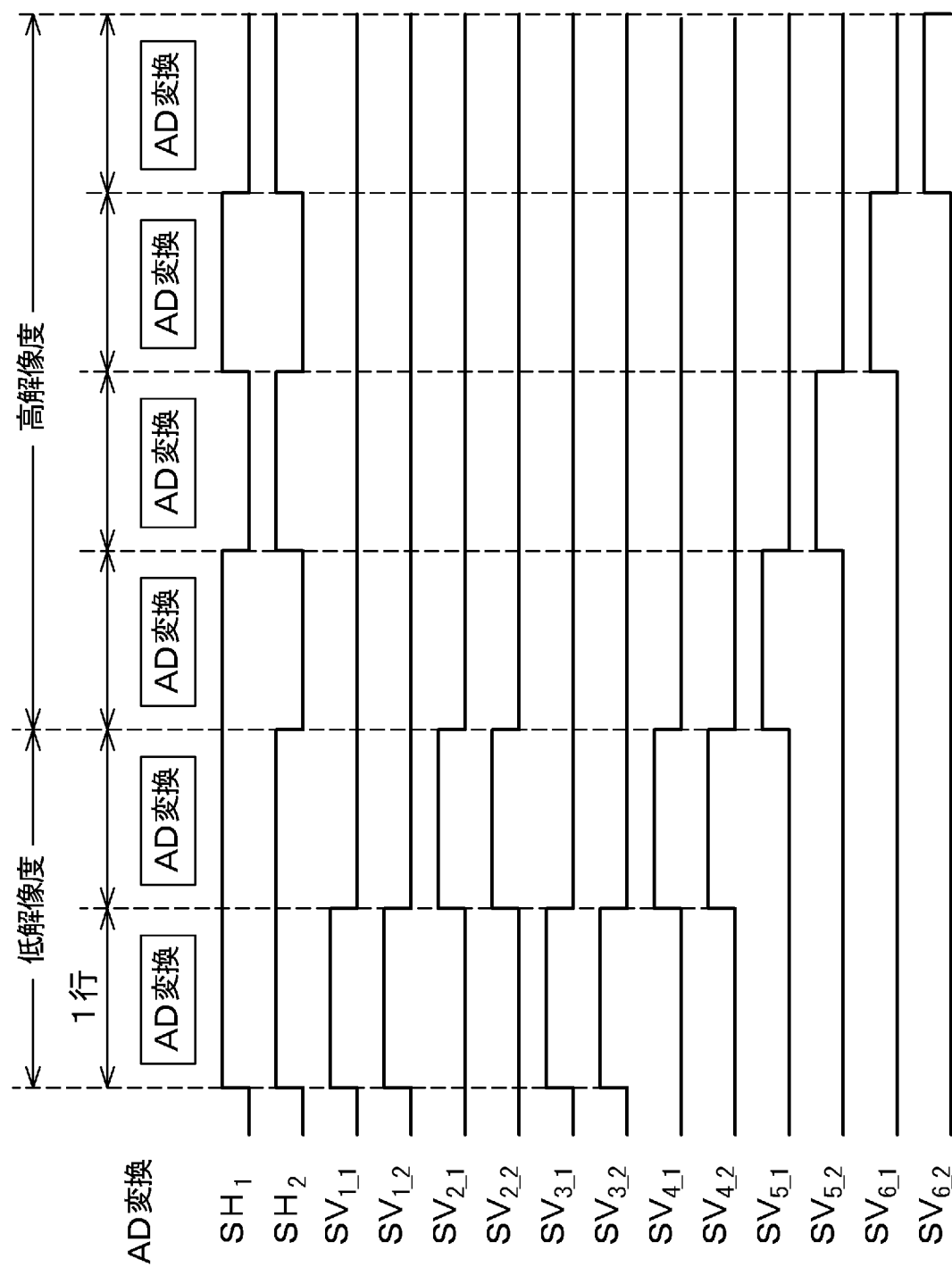
[図16]

図 1 6



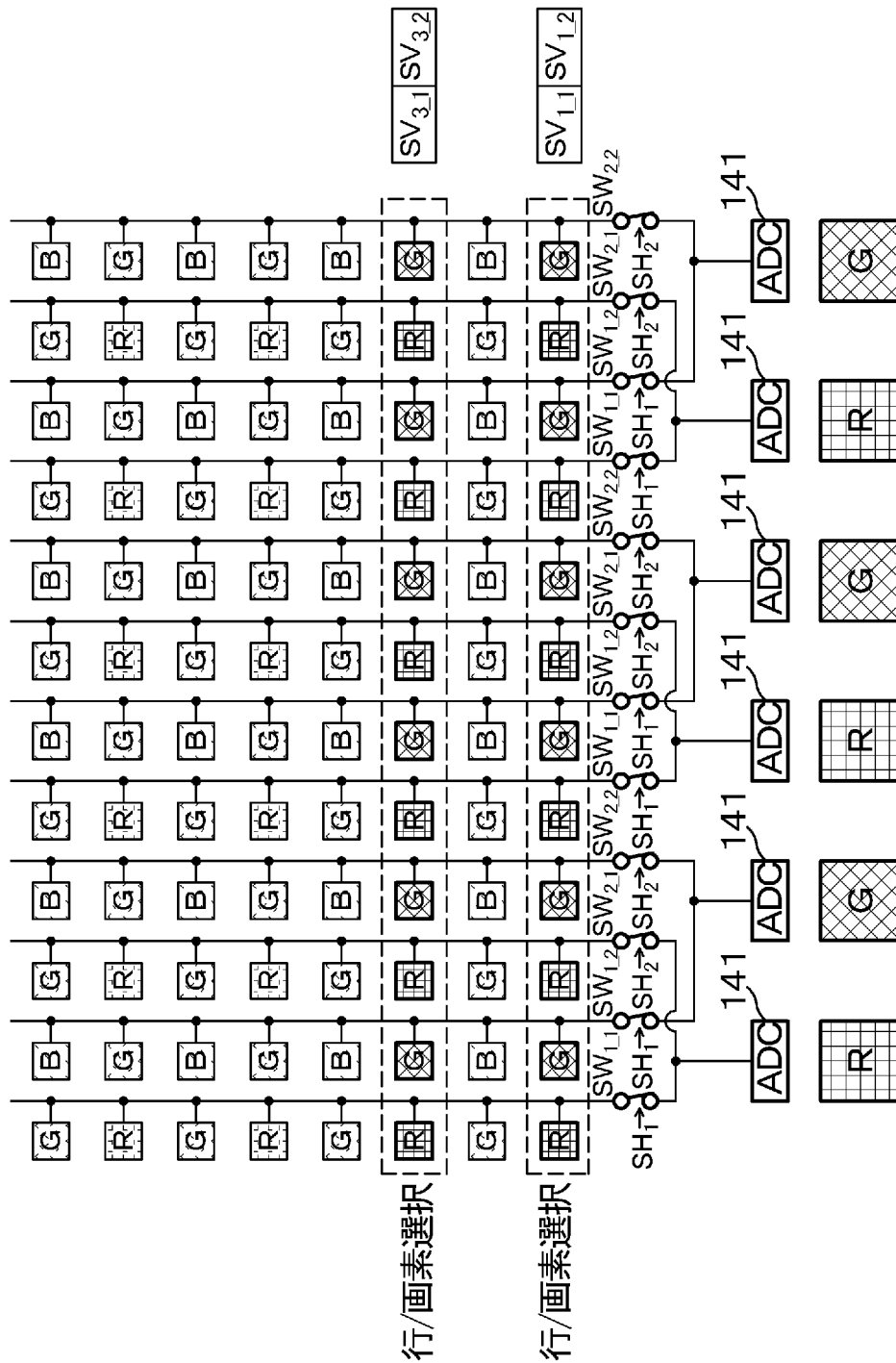
[図17]

図 17



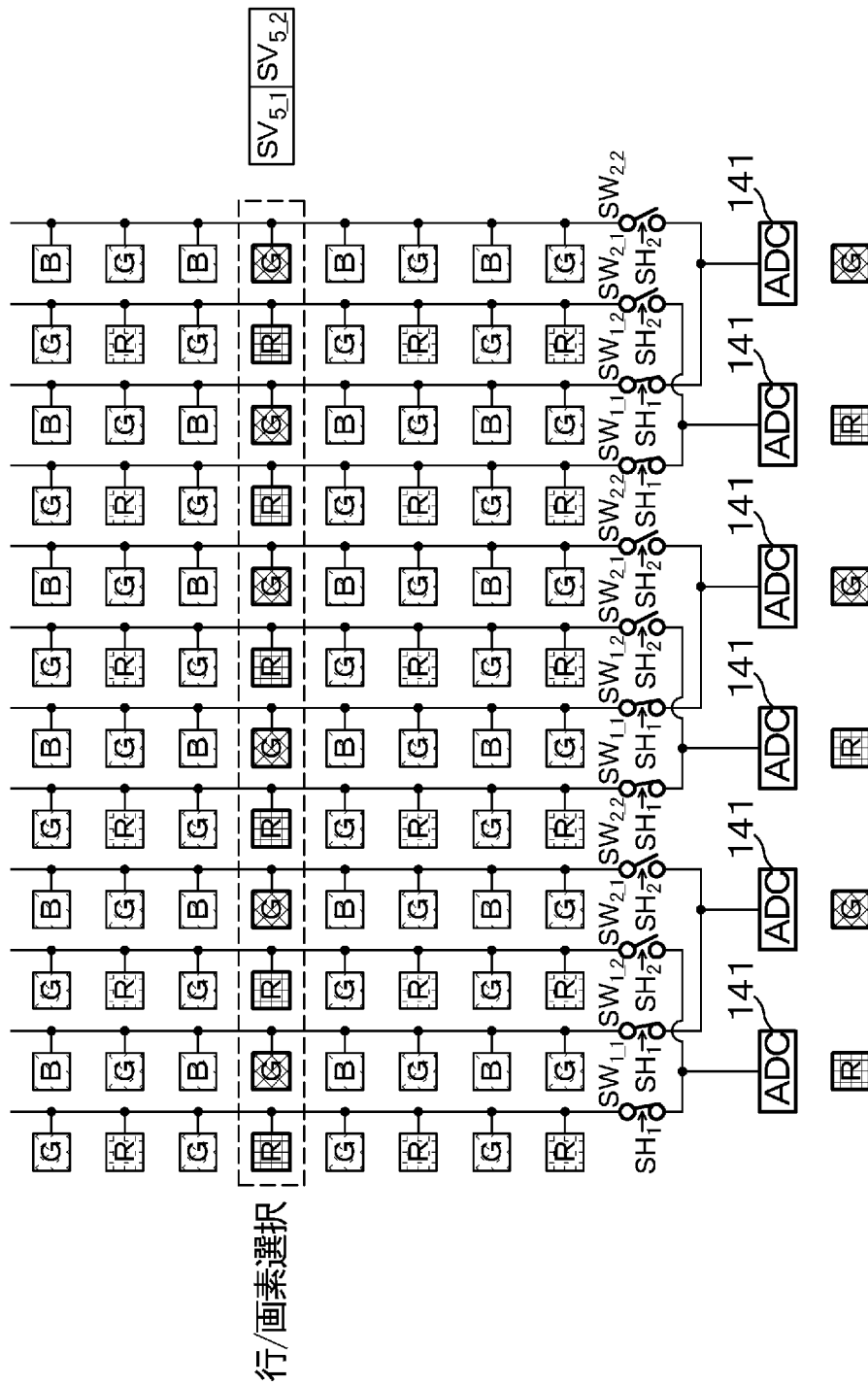
[図18]

図 18



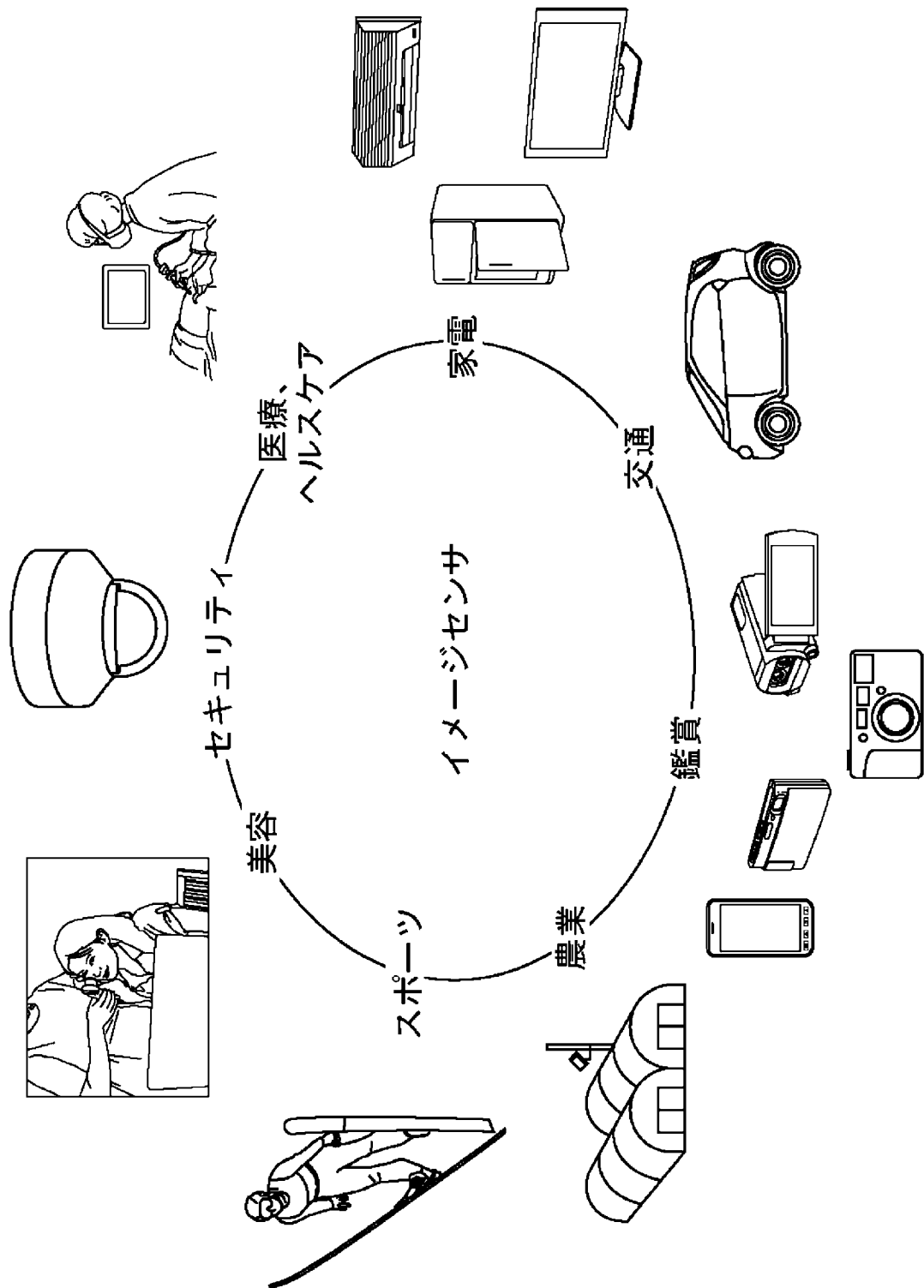
[図19]

図 19



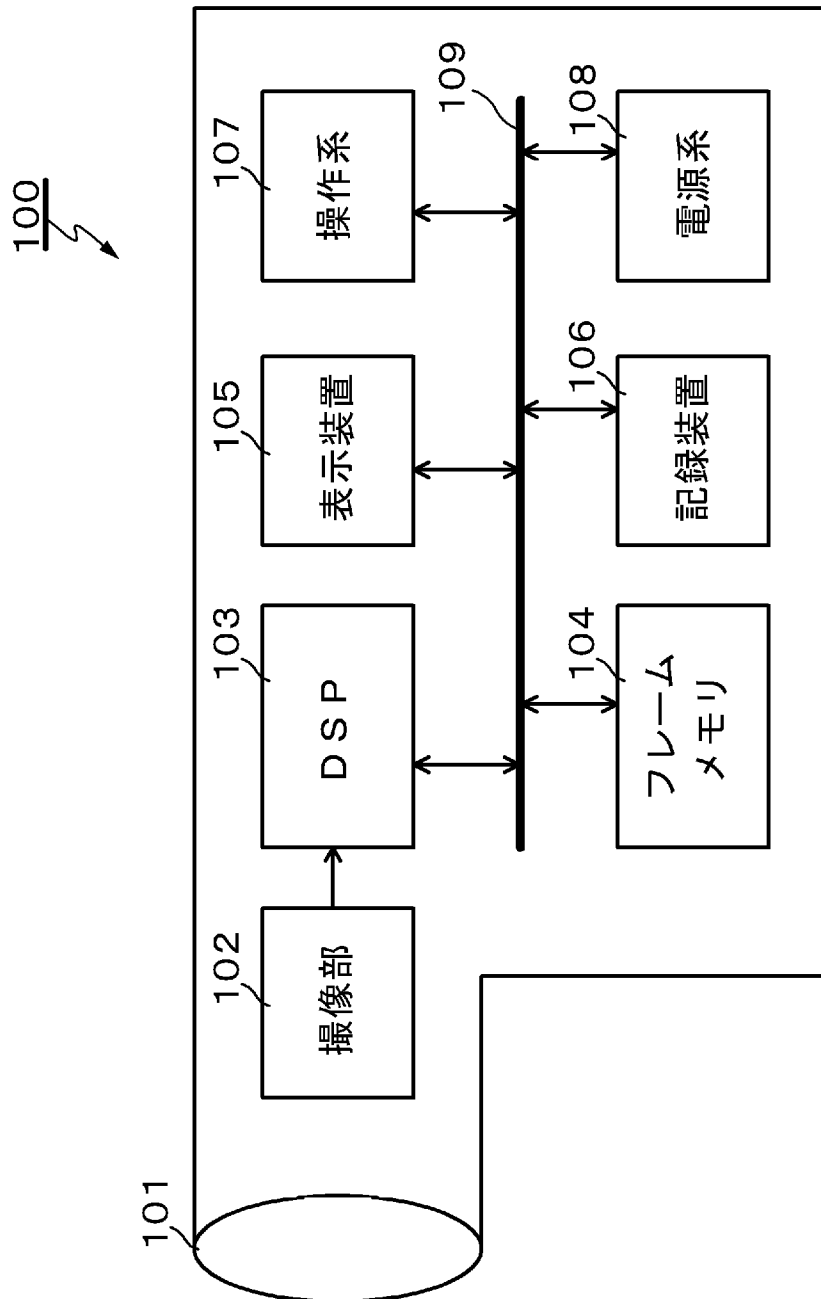
[図20]

図 20



[図21]

図 2 1



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/016752

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/3745 (2011.01) i, H04N5/341 (2011.01) i, H04N5/347 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/3745, H04N5/341, H04N5/347

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2006-166400 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 22 June 2006, paragraphs [0013], [0032]-[0040], fig. 13, 14 & US 2006/0119903 A1, paragraphs [0053], [0098]-[0118], fig. 13, 14	1-3, 5-7, 11 4, 8-10
Y	JP 2018-22935 A (SONY CORPORATION) 08 February 2018, paragraph [0065], fig. 2 & CN 109328457 A, paragraph [0103], fig. 2 & WO 2018/025465 A1 & KR 10-2019-0029615 A	4
Y	WO 2018/062303 A1 (NIKON CORPORATION) 05 April 2018, paragraphs [0052], [0056], [0089], fig. 9, 10, 13 (Family: none)	8-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
10.07.2019

Date of mailing of the international search report
23.07.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/3745(2011.01)i, H04N5/341(2011.01)i, H04N5/347(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/3745, H04N5/341, H04N5/347

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2006-166400 A (松下電器産業株式会社) 2006.06.22, 段落 [0013], [0032] - [0040], 図 13, 14 & US 2006/0119903 A1, 段落 [0053], [0098] - [0118], 図 13, 14	1-3, 5-7, 11 4, 8-10
Y	JP 2018-22935 A (ソニー株式会社) 2018.02.08, 段落 [0065], 図 2 & CN 109328457 A, 段落 [0103], 図 2 & WO 2018/025465 A1 & KR 10-2019-0029615 A	4
Y	WO 2018/062303 A1 (株式会社ニコン) 2018.04.05, 段落 [0052], [0056], [0089], 図 9, 10, 13 (ファミリーなし)	8-10

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

10.07.2019

国際調査報告の発送日

23.07.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

鈴木 明

5 V

9185

電話番号 03-3581-1101 内線 3571