



(12)

Patentschrift

(21) Aktenzeichen: 11 2012 007 296.0

(51) Int Cl.: G11C 14/00 (2006.01)

(22) Anmelddatum: 12.03.2012

G11C 7/10 (2006.01)

(45) Veröffentlichungstag
der Patenterteilung: 20.04.2017

G11C 11/4074 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:

2011-065210 24.03.2011 JP
2011-108886 14.05.2011 JP

(72) Erfinder:

Maehashi, Yukio, Atsugi-shi, Kanagawa-ken, JP;
Kobayashi, Hidetomo, Atsugi-shi, Kanagawa-ken,
JP

(62) Teilung aus:

11 2012 001 395.6

(56) Ermittelter Stand der Technik:

US 7 394 717 B2
US 2008 / 0 071 972 A1
US 2010 / 0 077 244 A1
US 2010 / 0 141 322 A1

(73) Patentinhaber:

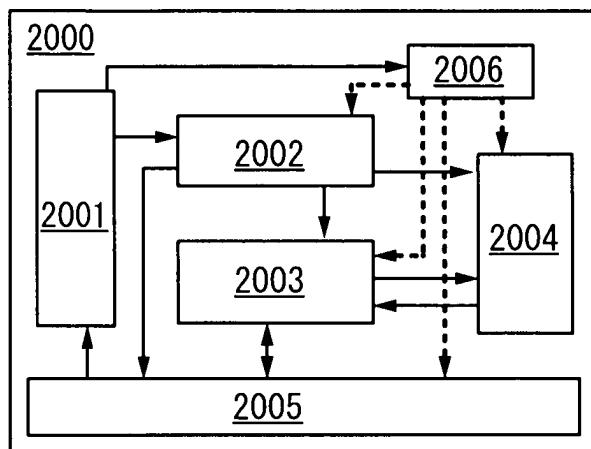
SEMICONDUCTOR ENERGY LABORATORY CO.,
LTD., Atsugi-shi, Kanagawa-ken, JP

(74) Vertreter:
Grünecker Patent- und Rechtsanwälte PartG
mbB, 80802 München, DE

(54) Bezeichnung: **Signalverarbeitungsschaltung**

(57) Hauptanspruch: Signalverarbeitungsschaltung, umfassend:
einen arithmetischen Teil;
einen Speicher (2005); und
einen Steuerteil zum Steuern des arithmetischen Teils und
des Speichers,
wobei der Steuerteil eine erste Speicherschaltung (200)
und eine zweite Speicherschaltung (100) zum Speichern
von Daten, die in der ersten Speicherschaltung (200) ge-
halten werden, umfasst,
wobei die zweite Speicherschaltung (100) einen ersten
Transistor (101; 101a) und einen ersten Kondensator (102;
102a) umfasst,
wobei eine erste Elektrode des ersten Kondensators (102;
102a) elektrisch mit einem ersten Knoten verbunden ist, der
in einen potenzialfreien Zustand versetzt wird, wenn der
erste Transistor (101; 101a) ausgeschaltet ist,
wobei der Speicher (2005) eine Vielzahl von dritten Spei-
cherschaltungen umfasst, welche in einer Matrix (400) ange-
ordnet sind,
wobei die Vielzahl von dritten Speicherschaltungen jeweils
einen zweiten Transistor (101b, 101d) und einen zweiten
Kondensator (102b, 102d) umfassen,
wobei eine erste Elektrode des zweiten Kondensators (102b;
102d) elektrisch mit einem zweiten Knoten verbun-
den ist, der in einen potenzialfreien Zustand versetzt wird,
wenn der zweite Transistor (101b, 101d) ausgeschaltet ist,
und

wobei der erste Transistor (101; 101a) und der zweite Transistor (101b, 101d) jeweils einen Kanalbildungsbereich in
einer Oxidhalbleiterschicht aufweisen.



Beschreibung**TECHNISCHES GEBIET**

[0001] Eine Ausführungsform der vorliegenden Erfindung bezieht sich auf eine Signalverarbeitungsschaltung, die eine Speicherschaltung für nichtflüchtigen Speicher aufweist, die einen gespeicherten logischen Zustand bewahren kann, selbst wenn die Stromversorgung ausgeschaltet wird. Ferner bezieht sich eine Ausführungsform der vorliegenden Erfindung auf eine elektronische Vorrichtung, welche die Signalverarbeitungsschaltung umfasst.

STAND DER TECHNIK

[0002] Eine Signalverarbeitungsschaltung, wie z. B. eine zentrale Verarbeitungseinheit (CPU), hat eine Vielzahl von Konfigurationen, je nach ihrer Anwendung, ist aber in der Regel mit irgendeiner Art von Speicherschaltungen, wie etwa einem Register und einem Cache-Speicher zusätzlich zu einem Hauptspeicher zum Speichern von Daten oder eines Programms ausgestattet.

[0003] In einer Speicherschaltung, wie z. B. einem Register oder einem Cache-Speicher, muss das Lesen und Schreiben von Daten mit einer höheren Geschwindigkeit durchgeführt werden als in einem Hauptspeicher. So wird in der Regel ein Flipflop oder dergleichen als ein Register verwendet, und ein statischer Direktzugriffspeicher (SRAM) oder dergleichen wird als ein Cache-Speicher verwendet. Das heißt, für das Register, den Cache-Speicher und dergleichen werden Speicherschaltungen für flüchtigen Speicher verwendet, in denen Daten verloren gehen, wenn die Bereitstellung einer Versorgungsspannung unterbrochen ist.

[0004] Um die benötigte Leistung zu reduzieren, wurde ein Verfahren zum vorübergehenden Unterbrechen der Zufuhr einer Versorgungsspannung zu einer Signalverarbeitungsschaltung für einen Zeitraum vorgeschlagen, in dem Daten weder eingegeben noch ausgegeben werden. In dem Verfahren wird eine Speicherschaltung für nichtflüchtigen Speicher im Umfeld einer Speicherschaltung für flüchtigen Speicher, wie z. B. einem Register oder einem Cache-Speicher, angeordnet, so dass die Daten vorübergehend in der Speicherschaltung für nichtflüchtigen Speicher gespeichert werden. Somit bewahrt das Register, der Cache-Speicher oder dergleichen Daten auch, während die Bereitstellung von Versorgungsspannung an der Signalverarbeitungsschaltung gestoppt wird (siehe z. B. Patentschrift 1).

[0005] Zusätzlich werden in dem Fall, in dem die Bereitstellung der Versorgungsspannung an einer Signalverarbeitungsschaltung für eine lange Zeit gestoppt wird, Daten in einer Speicherschaltung für flüchtigen Speicher in eine externe Speichervorrichtung, wie z. B. eine Festplatte oder einem Flash-Speicher, übertragen, bevor die Bereitstellung der Versorgungsspannung beendet wird, so dass verhindert werden kann, dass die Daten gelöscht werden. US 2010/0141322 A1 zeigt eine Latch-Schaltung mit einer Magnetic Tunnel Junction (MTJ) Struktur. US 2010/0077244 A1 zeigt ein Computersystem mit einem Funktionsblock und einem MRAM-Block, der den funktionalen Zustand des Funktionsblocks hält, während der Funktionsblock abgeschaltet ist. US 7,394,717 B2 zeigt einen Dünnschichtmagnetspeicher mit einem großenvariablen ROM-Bereich und einem großenvariablen RAM-Bereich. US 2008/0071972 A1 zeigt eine Datenverarbeitungsvorrichtung mit einem Kontrollabschnitt, der alle Daten zum Wiederherstellen des Zustands eines Schaltkreisabschnitts in einem nicht-flüchtigen Speicher speichert.

[Referenz]**[0006]**

[Patentschrift 1] Veröffentlichte japanische Patentanmeldung JP H10-078836 A

BESCHREIBUNG DER ERFINDUNG

[0007] In einer solchen Signalverarbeitungsschaltung wie in Patentschrift 1 offenbart wird ein Ferroelektrikum für ein Speicherelement, das in einer Speicherschaltung für nichtflüchtigen Speicher enthalten ist, verwendet. In dem Speicherelement, welches ein Ferroelektrikum umfasst, ändert ein ferroelektrisches Material durch wiederholtes Schreiben von Daten, was ein Problem, wie z. B. einen Schreibfehler, verursacht. Entsprechend ist die Anzahl der Male für nochmaliges Schreiben begrenzt. Darüber hinaus ist die Geschwindigkeit der Datenverarbeitung (im Folgenden auch als Zugriffsgeschwindigkeit bezeichnet), zum Beispiel, die Geschwindigkeit des Lesens und Schreibens von Daten gering.

[0008] In dem Fall, dass ein Flash-Speicher als Speicherschaltung für nichtflüchtigen Speicher verwendet wird, wird eine hohe Spannung angelegt, um einen Tunnelstrom zu erzeugen, wobei eine Injektion oder Freisetzung von Elektronen durchgeführt wird. Daher gibt es insofern Probleme, dass sich Speicherelemente durch wiederholtes Durchführen des Umschreibens von Daten massiv verschlechtern, so dass die Anzahl der Umschreibvorgänge begrenzt ist. Darüber hinaus ist die Zugriffsgeschwindigkeit gering.

[0009] In dem Fall, dass Daten in der Speicherschaltung für flüchtigen Speicher in der externen Speichervorrichtung gespeichert werden, während die Bereitstellung der Versorgungsspannung an der Signalverarbeitungsschaltung unterbrochen ist, dauert es eine lange Zeit, um Daten von der externen Speichervorrichtung an die Speicherschaltung für flüchtigen Speicher zurück zu übertragen. Daher ist solch eine Signalverarbeitungsschaltung nicht für den Fall geeignet, in dem die Stromversorgung für eine kurze Zeit unterbrochen wird, um den Stromverbrauch zu reduzieren.

[0010] In Anbetracht der obigen Probleme ist es eine Aufgabe einer Ausführungsform der vorliegenden Erfindung, eine Signalverarbeitungsschaltung zur Verfügung zu stellen, die eine Speicherschaltung mit einer neuartigen Struktur aufweist, in der ein gespeicherter logischer Zustand selbst dann nicht verloren geht, wenn die Stromversorgung unterbrochen wird.

[0011] Eine Ausführungsform einer Signalverarbeitungsschaltung gemäß der vorliegenden Erfindung umfasst einen arithmetischen Teil, einen Speicher und einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers. Der Steuerteil umfasst eine Gruppe aus einer ersten Speicherschaltung für flüchtigen Speicher und einer ersten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der ersten Speicherschaltung für flüchtigen Speicher gehalten werden, und der Speicher weist eine zweite Speicherschaltung für nichtflüchtigen Speicher auf. Man beachte, dass der Speicher die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher in einer Matrixanordnung umfassen kann. Die Daten, die in der ersten Speicherschaltung für flüchtigen Speicher gehalten werden, werden im Steuerteil in die erste Speicherschaltung für nichtflüchtigen Speicher eingegeben und dort gespeichert, während eine Versorgungsspannung bereitgestellt wird (im Folgenden auch als Datenspeichern bezeichnet). Daten können gleichzeitig zu dem Halten von vorbestimmten Daten in der ersten Speicherschaltung für flüchtigen Speicher oder nach dem Halten der Daten darin gespeichert werden. Dann wird bewirkt, dass sich die Daten, die in der ersten Speicherschaltung für nichtflüchtigen Speicher gespeichert sind, nicht in Reaktion auf ein Signal von der ersten Speicherschaltung für flüchtigen Speicher ändern (im Folgenden auch als Datenbereithaltung (Daten Standby) bezeichnet). In der ersten Speicherschaltung für nichtflüchtigen Speicher wird insbesondere ein Knoten, in welchem ein Potenzial eines Signals entsprechend den Daten gespeichert ist, in einem potenzialfreien Zustand versetzt. Nach der Datenbereithaltung wird die Bereitstellung von Versorgungsspannung im gesamten Steuerteil (oder im größten Teil des Steuerteils) gestoppt. Selbst nachdem die Bereitstellung von Versorgungsspannung beendet ist, können die Daten in der ersten Speicherschaltung für flüchtigen Speicher in der ersten Speicherschaltung für nichtflüchtigen Speicher gehalten werden. Dann wird eine Versorgungsspannung, je nach Bedarf, selektiv an dem gesamten Steuerteil oder an einem Teil davon bereitgestellt. Danach werden die Daten, die in der ersten Speicherschaltung für nichtflüchtigen Speicher gehalten werden, in einem Teil des Steuerteils, für den die Versorgungsspannung selektiv bereitgestellt wird, in die erste Speicherschaltung für flüchtigen Speicher bewegt (im Folgenden auch als Bereitstellung von Daten bezeichnet). Somit kann die erste Speicherschaltung für flüchtigen Speicher in dem Teil des Steuerteils, der für die Bereitstellung der Versorgungsspannung ausgewählt wurde, eine vorbestimmte Operation durchführen.

[0012] Auf diese Weise kann der Energieverbrauch der Signalverarbeitungsschaltung durch Verwendung eines Steuerverfahrens, bei welchem eine Versorgungsspannung nur bei Bedarf bereitgestellt wird, (im Folgenden auch als Standard-Aus Steuerverfahren bezeichnet) wie oben beschrieben drastisch verringert werden. Außerdem ist die Schreibe- und Lesegeschwindigkeit von Daten in der ersten Speicherschaltung für flüchtigen Speicher höher als die in der ersten Speicherschaltung für nichtflüchtigen Speicher. So kann die Bearbeitungsgeschwindigkeit in dem Teil des Steuerteils, der für die Bereitstellung der Versorgungsspannung ausgewählt wird, erhöht werden. Daher kann die Signalverarbeitungsschaltung mit hoher Geschwindigkeit betrieben werden. Darüber hinaus kann der Speicher Daten auch, nachdem die Bereitstellung der Versorgungsspannung beendet ist, weiter halten.

(Konfiguration der Speicherschaltung für nichtflüchtigen Speicher)

[0013] Hier enthält die oben erwähnte Speicherschaltung für nichtflüchtigen Speicher (jede von der ersten Speicherschaltung für nichtflüchtigen Speicher und der zweiten Speicherschaltung für nichtflüchtigen Speicher) einen Transistor mit extrem niedrigem Sperrstrom und einen Kondensator, bei dem eine Elektrode ei-

nes Paars von Elektroden (im Folgenden als „eine Elektrode“ bezeichnet) elektrisch mit einem Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der Transistor ausgeschaltet ist. Daten werden in der Speicherschaltung für nichtflüchtigen Speicher durch Steuern des Potenzials (oder der Menge an elektrischer Ladung, die dem Potenzial entspricht) der einen Elektrode des Kondensators, in Abhängigkeit von den Daten, gespeichert (oder abgespeichert). Zum Beispiel wird ein Zustand, in dem eine vorbestimmte elektrische Ladung in dem Kondensator akkumuliert wurde (auch als „geladen“ bezeichnet), mit dem Wert „1“ gleichgesetzt und ein Zustand, in dem die vorbestimmte elektrische Ladung nicht in dem Kondensator akkumuliert wurde, mit dem Wert „0“ gleichgesetzt, wodurch 1-Bit-Daten gespeichert werden können. Hier ist es möglich, einen Transistor mit einem Kanal in einer Schicht oder einem Substrat mit einem Halbleiter, dessen Bandlücke größer als die von Silicium ist, als den Transistor mit extrem niedrigem Sperrstrom zu verwenden. Ein Verbindungshalbleiter ist ein Beispiel für den Halbleiter, dessen Bandlücke größer als die von Silicium ist. Beispiele für den Verbindungshalbleiter umfassen einen Oxidhalbleiter, einen Nitridhalbleiter, und dergleichen. Beispielsweise kann ein Transistor mit einem Kanal in einer Oxidhalbleiterschicht als ein Transistor mit extrem niedrigem Sperrstrom verwendet werden.

[0014] Wenn der Transistor mit extrem niedrigem Sperrstrom in einer solchen Speicherschaltung für nichtflüchtigen Speicher ausgeschaltet wird, kann das Potenzial einer Elektrode des Kondensators für eine lange Zeit gehalten werden, selbst nachdem die Bereitstellung einer Versorgungsspannung beendet ist. Daher wird in einem Speicher, der eine Speicherschaltung für nichtflüchtigen Speicher mit der obigen Konfiguration aufweist, ein regelmäßiges Datenrückschreiben (im Folgenden auch als Aktualisierungsoperation bezeichnet) nicht benötigt oder die Häufigkeit der Aktualisierungsoperation kann deutlich verringert werden.

[0015] Darüber hinaus ist eine Speicherschaltung für nichtflüchtigen Speicher dazu ausgelegt, Daten in einer solchen Weise zu speichern, dass ein Potenzial eines Signals, welches den Daten entspricht, an einen vorbestimmten Knoten (die eine Elektrode des Kondensators) eingegeben wird, der Transistor mit extrem niedrigem Sperrstrom ausgeschaltet wird und der Knoten in einen potenzialfreien Zustand versetzt wird. Daher kann in der Speicherschaltung für nichtflüchtigen Speicher ein Alter durch wiederholtes Schreiben von Daten vermindert werden, und die Anzahl der Male, dass Daten geschrieben werden können, kann erhöht werden.

[0016] Hierbei können der Transistor mit extrem niedrigem Sperrstrom, der in der ersten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Steuerteils) enthalten ist, und der Transistor mit extrem niedrigem Sperrstrom, der in der zweiten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Speichers) enthalten ist, in demselben Schritt gebildet werden. Beispielsweise können Gate-Elektroden dieser Transistoren durch Ätzen eines leitfähigen Films gebildet werden; Source-Elektroden und Drain-Elektroden dieser Transistoren können durch Ätzen eines leitfähigen Films gebildet werden; und aktive Schichten (Halbleiterschichten, in denen Kanäle gebildet werden) dieser Transistoren können durch Ätzen einer Halbleiterschicht gebildet werden.

[0017] Darüber hinaus können der Kondensator, der in der ersten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Steuerteils) enthalten ist, und der Kondensator, der in der zweiten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Speichers) enthalten ist, in demselben Schritt gebildet werden. Zum Beispiel kann jede eine Elektrode dieser Kondensatoren durch Ätzen eines leitfähigen Films gebildet werden; und dielektrische Schichten dieser Kondensatoren können durch Ätzen einer Isolierschicht gebildet werden. Man beachte, dass die dielektrischen Schichten dieser Kondensatoren gemeinsam, ohne voneinander getrennt zu sein, vorgesehen werden können. Ferner können beispielsweise die anderen Elektroden der Paare von Elektroden dieser Kondensatoren (im Folgenden als die andere Elektrode jedes der Kondensatoren bezeichnet) durch Ätzen eines leitfähigen Films gebildet werden. Man beachte, dass die andere Elektrode jedes dieser Kondensatoren gemeinsam, ohne voneinander getrennt zu sein, vorgesehen werden kann. In diesem Fall kann eine leitfähige Schicht, die gemeinsam, ohne voneinander getrennt zu sein, vorgesehen ist, als eine Abschirmschicht oder eine Licht blockierende Schicht verwendet werden. Wenn die leitfähige Schicht zum Beispiel so vorgesehen ist, dass sie ein Element wie etwa einen Transistor, der in der Signalverarbeitungsschaltung enthalten ist, bedeckt, kann die nachteilige Wirkung eines äußeren elektrischen Feldes oder dergleichen auf das Element, das in der Signalverarbeitungsschaltung enthalten ist, reduziert werden. Des Weiteren kann z. B., wenn die leitfähige Schicht so vorgesehen ist, dass sie eine Oberfläche (eine vordere Fläche oder eine hintere Fläche) eines Substrats, über dem ein Element wie etwa ein Transistor, der in der Signalverarbeitungsschaltung enthalten ist, gebildet wird, bedeckt, die nachteilige Wirkung eines externen elektrischen Feldes oder dergleichen auf das Element, das in der Signalverarbeitungsschaltung enthalten ist, reduziert werden. Wie oben beschrieben kann eine sehr zuverlässige Signalverarbeitungsschaltung zur Verfügung gestellt werden, ohne die Anzahl

von Herstellungsprozessen zu erhöhen, wenn die andere Elektrode jedes der Kondensatoren jeweils als eine Abschirmschicht oder eine Licht blockierende Schicht dient.

(Konfiguration einer Speicherschaltung für flüchtigen Speicher)

[0018] Die erste Speicherschaltung für flüchtigen Speicher (die Speicherschaltung für flüchtigen Speicher, die in dem Steuerteil enthalten ist) kann mindestens zwei arithmetischen Schaltungen aufweisen, die eine Rückkopplungsschleife bilden, in der eine Ausgabe von einer der arithmetischen Schaltungen in die andere der arithmetischen Schaltungen eingegeben wird und eine Ausgabe der anderen der arithmetischen Schaltungen in die eine der arithmetischen Schaltungen eingegeben wird. Eine Flipflop-Schaltung und eine Verriegelungsschaltung (Latch-Schaltung) können als Beispiele für die Speicherschaltung mit einer solchen Konfiguration gegeben werden.

[0019] Man beachte, dass die Signalverarbeitungsschaltung der vorliegenden Erfindung je nach Kategorie eine CPU, eine hochintegrierte Schaltung (LSI), wie ein Mikroprozessor, eine Bildverarbeitungsschaltung, ein digitaler Signalprozessor (DSP) oder ein feldprogrammierbares Gate-Array (FPGA) und dergleichen umfasst. Der arithmetische Teil kann auch als ein Rechenwerk (ALU) bezeichnet werden. Der Speicher kann als ein Hauptspeicher zum Speichern von Daten oder eines Programms dienen.

(Variante des arithmetischen Teils)

[0020] Der arithmetische Teil kann eine Gruppe aus einer zweiten Speicherschaltung für flüchtigen Speicher und einer dritten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der zweiten Speicherschaltung für flüchtigen Speicher gehalten werden, aufweisen. Die dritte Speicherschaltung für nichtflüchtigen Speicher kann einen ähnlichen Aufbau wie den der ersten Speicherschaltung für nichtflüchtigen Speicher und der zweiten Speicherschaltung für nichtflüchtigen Speicher haben. Hier kann z. B. eine Flipflop-Schaltung, die Daten in Synchronisation mit Taktsignalen ein- und ausgibt, als die zweite Speicherschaltung für flüchtigen Speicher (die Speicherschaltung für flüchtigen Speicher des arithmetischen Teils) verwendet werden.

[0021] Hierbei können ein Transistor mit extrem niedrigem Sperrstrom, der in der dritten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des arithmetischen Teils) enthalten ist, der Transistor mit extrem niedrigem Sperrstrom, der in der ersten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Steuerteils) enthalten ist, und der Transistor mit extrem niedrigem Sperrstrom, der in der zweiten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Speichers) enthalten ist, in demselben Schritt gebildet werden. Beispielsweise können Gate-Elektroden dieser Transistoren durch Ätzen eines leitfähigen Films gebildet werden; Source-Elektroden und Drain-Elektroden dieser Transistoren können durch Ätzen eines leitfähigen Films gebildet werden, und aktive Schichten (Halbleiterschichten, in denen Kanäle gebildet werden) dieser Transistoren können durch Ätzen einer Halbleiterschicht gebildet werden.

[0022] Darüber hinaus können der Kondensator, der in der dritten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des arithmetischen Teils) enthalten ist, der Kondensator, der in der ersten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Steuerteils) enthalten ist, und der Kondensator, der in der zweiten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Speichers) enthalten ist, in demselben Schritt gebildet werden. Zum Beispiel kann die eine Elektrode jedes dieser Kondensatoren durch Ätzen eines leitfähigen Films gebildet werden; und dielektrische Schichten dieser Kondensatoren können durch Ätzen einer Isolierschicht gebildet werden. Man beachte, dass die dielektrischen Schichten dieser Kondensatoren gemeinsam, ohne voneinander getrennt zu sein, vorgesehen sein können. Ferner kann beispielsweise die andere Elektrode jedes dieser Kondensatoren durch Ätzen eines leitfähigen Films gebildet werden. Man beachte, dass die andere Elektrode jedes dieser Kondensatoren gemeinsam, ohne voneinander getrennt zu sein, vorgesehen sein kann. In diesem Fall kann die leitfähige Schicht, die gemeinsam, ohne voneinander getrennt zu sein, vorgesehen ist, als eine Abschirmschicht oder eine Licht blockierende Schicht verwendet werden. Wenn die leitfähige Schicht zum Beispiel so vorgesehen ist, dass sie ein Element wie etwa einen Transistor, der in der Signalverarbeitungsschaltung enthalten ist, bedeckt, kann die nachteilige Wirkung eines äußeren elektrischen Feldes oder dergleichen auf das Element, das in der Signalverarbeitungsschaltung enthalten ist, reduziert werden. Des Weiteren kann z. B., wenn die leitfähige Schicht so vorgesehen ist, dass sie eine Oberfläche (eine vordere Fläche oder eine hintere Fläche) eines Substrats, über dem ein Element wie etwa ein Transistor, der in der Signalverarbeitungsschaltung enthalten ist, gebildet wird, bedeckt, die nachteilige Wirkung eines äußeren elektrischen Feldes oder dergleichen auf das Element, das in der Signal-

verarbeitungsschaltung enthalten ist, reduziert werden. Wie oben beschrieben kann eine sehr zuverlässige Signalverarbeitungsschaltung zur Verfügung gestellt werden, ohne die Anzahl der Herstellungsprozesse zu erhöhen, wenn die andere Elektrode jedes der Kondensatoren jeweils als eine Abschirmschicht oder eine Licht blockierende Schicht dient.

(Variante des Steuerteils)

[0023] Der Steuerteil kann einen Decoder, eine Steuerschaltung, ein Register und eine Stromversorgungsschaltung aufweisen.

[0024] Der Decoder decodiert einen Befehl. Darüber hinaus kann der Decoder eine Funktion zum Eingeben eines Steuersignals an die Stromversorgungsschaltung oder die Steuerschaltung durch eine Eingabe von außen, wenn die Bereitstellung von Versorgungsspannung an den Speicher gestoppt wird, haben. Ferner kann der Decoder einen Zähler (ein Zeitzählwerk) haben und eine Funktion zum Eingeben eines Steuersignals an die Stromversorgungsschaltung oder die Steuerschaltung durch den Zähler (das Zeitzählwerk), wenn die Bereitstellung von Versorgungsspannung an den Speicher gestoppt wird, haben. Die Steuerschaltung steuert das Register, den arithmetischen Teil und den Speicher basierend auf dem decodierten Befehl. Das Register speichert vorübergehend Daten, welche an den arithmetischen Teil eingegeben werden, und Daten, welche von dem arithmetischen Teil ausgegeben werden. Die Stromversorgungsschaltung wird durch den Decoder gesteuert und die Stromversorgungsschaltung steuert die Bereitstellung von Versorgungsspannung an den arithmetischen Teil, die Steuerschaltung, das Register und den Speicher. Man beachte, dass der arithmetische Teil, die Steuerschaltung, das Register und der Speicher auch jeweils als Modul bezeichnet werden. Dabei kann die Stromversorgungsschaltung an jedem Modul selektiv die Versorgungsspannung bereitstellen oder stoppen. Das heißt, dass die Stromversorgungsschaltung Versorgungsspannung an alle Module (an den arithmetischen Teil, die Steuerschaltung, das Register und den Speicher) liefern kann und dass die Stromversorgungsschaltung selektiv Versorgungsspannung an einige der Module (wahlweise an den arithmetischen Teil, die Steuerschaltung, das Register und/oder den Speicher) liefern kann.

[0025] Das Register kann eine Gruppe aus einer dritten Speicherschaltung für flüchtigen Speicher und einer vierten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der dritten Speicherschaltung für flüchtigen Speicher gehalten werden, umfassen, und die Steuerschaltung kann eine Gruppe aus einer vierten Speicherschaltung für flüchtigen Speicher und einer fünften Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der vierten Speicherschaltung für flüchtigen Speicher gehalten werden, umfassen. Die dritte Speicherschaltung für flüchtigen Speicher und die vierte Speicherschaltung für flüchtigen Speicher entsprechen jeweils der ersten Speicherschaltung für flüchtigen Speicher (der Speicherschaltung für flüchtigen Speicher des Steuerteils). Die vierte Speicherschaltung für nichtflüchtigen Speicher und die fünfte Speicherschaltung für nichtflüchtigen Speicher entsprechen jeweils der ersten Speicherschaltung für nichtflüchtigen Speicher (der Speicherschaltung für nichtflüchtigen Speicher des Steuerteils).

[0026] Hier kann z. B. eine Flipflop-Schaltung oder eine Verriegelungsschaltung (Latch-Schaltung), welche Daten in Synchronisation mit Taktsignalen ein- und ausgibt, als dritte Speicherschaltung für flüchtigen Speicher des Registers verwendet werden. Darüber hinaus kann beispielsweise eine Flipflop-Schaltung, die Daten in Synchronisation mit Taktsignalen ein- und ausgibt, als vierte Speicherschaltung für flüchtigen Speicher des Steuerteils verwendet werden.

[0027] Man beachte, dass die Vielzahl von vierten Speicherschaltungen für nichtflüchtigen Speicher zum Speichern von 1-Bit-Daten in dem Register für jede der dritten Speicherschaltungen für nichtflüchtigen Speicher zum Speichern von 1-Bit-Daten bereitgestellt werden können. Hier wird die Vielzahl von vierten Speicherschaltungen für nichtflüchtigen Speicher auch jeweils als eine (Speicher-)Bank bezeichnet. Auf diese Weise wird, wenn die Bereitstellung von Versorgungsspannung in dem Fall des Durchführens eines Standard-Aus Steuerverfahrens gewählt ist, eine vierte Speicherschaltung für nichtflüchtigen Speicher (eine Bank) aus der Vielzahl von vierten Speicherschaltungen für nichtflüchtigen Speicher (der Vielzahl von Bänken) ausgewählt, und 1-Bit-Daten, die in der ausgewählten vierten Speicherschaltung für nichtflüchtigen Speicher (der Bank) gehalten werden, werden für die dritte Speicherschaltung für flüchtigen Speicher bereitgestellt (Bereitstellung von Daten), so dass der Zustand des Registers aus einer Vielzahl von Zuständen ausgewählt werden kann.

[0028] Bei Verwendung der obigen Speicherschaltung für nichtflüchtigen Speicher, welche eine neuartige Konfiguration für die Signalverarbeitungsschaltung besitzt, kann die Signalverarbeitungsschaltung Daten für eine lange Zeit fortgesetzt halten, selbst nachdem die Bereitstellung der Versorgungsspannung beendet ist. Somit kann ein Standard-Aus (normally-off) Steuerverfahren durchgeführt werden. Dementsprechend kann der

Stromverbrauch der Signalverarbeitungsschaltung drastisch reduziert werden. Die Signalverarbeitungsschaltung kann eine vorbestimmte Verarbeitung von gehaltenen Daten beginnen, kurz nachdem die Bereitstellung der Versorgungsspannung ausgewählt wird. Daher kann die Zeit von der Auswahl der Bereitstellung der Versorgungsspannung bis zum Beginn einer vorbestimmten Verarbeitung in der Signalverarbeitungsschaltung verkürzt werden. Außerdem wird eine vorbestimmte Verarbeitung unter Verwendung einer Speicherschaltung für flüchtigen Speicher in einem Modul, das mit Versorgungsspannung versorgt wird, ausgeführt; deshalb kann die Zugriffsgeschwindigkeit der Signalverarbeitungsschaltung erhöht werden. Ferner wird eine sehr zuverlässige Schaltung, für die die Anzahl, wie oft Daten geschrieben werden können, hoch ist, als die Speicherschaltung für nichtflüchtigen Speicher für die Signalverarbeitungsschaltung verwendet; deshalb können die Haltbarkeit und die Zuverlässigkeit der Signalverarbeitungsschaltung verbessert werden.

[0029] Insbesondere können die folgenden vorteilhaften Auswirkungen in einer solchen Weise erzielt werden, dass je eine Gruppe aus der Speicherschaltung für flüchtigen Speicher und der Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der Speicherschaltung für flüchtigen Speicher gehalten werden, für das Register und die Steuerschaltung des Steuerteils oder für das Register, die Steuerschaltung und den arithmetischen Teil des Steuerteils vorgesehen ist, dass die Speicherschaltung für nichtflüchtigen Speicher für den Speicher vorgesehen ist, und dass die Bereitstellung der Versorgungsspannung zu jedem Modul durch die Stromversorgungsschaltung gesteuert wird.

[0030] Ohne Verschieben von Daten zwischen den Modulen können Bereitstellung und Bereithaltung von Daten, bevor und nachdem die Bereitstellung der Versorgungsspannung gestoppt wird, durchgeführt werden. Daher ist es nicht notwendig, einen speziellen Signalweg (einen Weg oder einen Scanpfad) zum Durchführen von Bereitstellung und Bereithaltung von Daten zwischen den Modulen vorzusehen, und die Größe der Signalverarbeitungsschaltung kann leicht vergrößert werden.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0031] **Fig. 1A** bis **Fig. 1E** sind Diagramme, die Konfigurationen einer Signalverarbeitungsschaltung darstellen.

[0032] **Fig. 2A** und **Fig. 2B** sind Diagramme, die eine Konfiguration eines Speichers darstellen.

[0033] **Fig. 3A** bis **Fig. 3C** sind Diagramme, die Anordnungen eines Leseverstärkers und einer Vorladeschaltung darstellen.

[0034] **Fig. 4** ist ein Flussdiagramm, das ein Verfahren zum Ansteuern einer Signalverarbeitungsschaltung darstellt.

[0035] **Fig. 5'** ist ein Flussdiagramm, das ein Verfahren zum Ansteuern einer Signalverarbeitungsschaltung darstellt.

[0036] **Fig. 6A** und **Fig. 6B** sind eine Querschnittsansicht und eine perspektivische, schematische Ansicht, die eine Konfiguration einer Signalverarbeitungsschaltung darstellen.

[0037] **Fig. 7** ist eine Querschnittsansicht, die eine Konfiguration einer Signalverarbeitungsschaltung darstellt.

[0038] **Fig. 8A** bis **Fig. 8D** sind Querschnittsansichten, die einen Herstellungsprozess einer Signalverarbeitungsschaltung darstellen.

[0039] **Fig. 9A** bis **Fig. 9C** sind Querschnittsansichten, die einen Herstellungsprozess einer Signalverarbeitungsschaltung darstellen.

[0040] **Fig. 10A** bis **Fig. 10D** sind Querschnittsansichten, die einen Herstellungsprozess einer Signalverarbeitungsschaltung darstellen.

[0041] **Fig. 11A** bis **Fig. 11C** sind Querschnittsansichten, die jeweils eine Struktur eines Transistors mit einem Kanal in einer Oxidhalbleiterschicht darstellen.

[0042] **Fig. 12A** und **Fig. 12B** sind Querschnittsansichten, die jeweils eine Struktur eines Transistors mit einem Kanal in einer Oxidhalbleiterschicht darstellen.

[0043] **Fig.** 13 ist ein Blockdiagramm einer tragbaren elektronischen Vorrichtung.

[0044] **Fig.** 14 ist ein Blockdiagramm eines E-Book-Lesegeräts.

[0045] **Fig.** 15 ist ein Flussdiagramm, das ein Verfahren zum Ansteuern einer Signalverarbeitungsschaltung darstellt.

[0046] **Fig.** 16A bis **Fig.** 16E sind Diagramme, die jeweils eine Kristallstruktur eines Oxidmaterials darstellen.

[0047] **Fig.** 17A bis **Fig.** 17C sind Diagramme, die eine Kristallstruktur eines Oxidmaterials darstellen.

[0048] **Fig.** 18A bis **Fig.** 18C sind Diagramme, die eine Kristallstruktur eines Oxidmaterials darstellen.

[0049] **Fig.** 19 zeigt die Mobilität in Abhängigkeit von der Gate-Spannung als Ergebnis einer Berechnung.

[0050] **Fig.** 20A bis **Fig.** 20C sind Diagramme, die jeweils den Drain-Strom und die Mobilität in Abhängigkeit von der Gate-Spannung als Ergebnis einer Berechnung zeigen.

[0051] **Fig.** 21A bis **Fig.** 21C sind Diagramme, die jeweils den Drain-Strom und die Mobilität in Abhängigkeit von der Gate-Spannung als Ergebnis einer Berechnung zeigen.

[0052] **Fig.** 22A bis **Fig.** 22C sind Diagramme, die jeweils den Drain-Strom und die Mobilität in Abhängigkeit von der Gate-Spannung als Ergebnis einer Berechnung zeigen.

[0053] **Fig.** 23A und **Fig.** 23B sind Ansichten, die jeweils eine Querschnittsstruktur eines Transistors darstellen, der in der Berechnung verwendet wurde.

[0054] **Fig.** 24A bis **Fig.** 24C sind Diagramme, die jeweils Kennlinien eines Transistors mit einem Oxidhalbleiterfilm zeigen.

[0055] **Fig.** 25A und **Fig.** 25B sind Diagramme, die jeweils V_g - I_d Kennlinien nach einem BT-Test eines Transistors der Probe 1 zeigen.

[0056] **Fig.** 26A und **Fig.** 26B sind Diagramme, die jeweils V_g - I_d Kennlinien nach einem BT-Test eines Transistors der Probe 2 zeigen.

[0057] **Fig.** 27 zeigt XRD-Spektren von Probe A und Probe B.

[0058] **Fig.** 28 ist ein Graph, der eine Beziehung zwischen Sperrstrom und Substrattemperatur bei Messung an einem Transistor zeigt.

[0059] **Fig.** 29 ist ein Diagramm, das I_d und die Feldeffektmobilität in Abhängigkeit von V_g zeigt.

[0060] **Fig.** 30A ist ein Graph, der eine Beziehung zwischen Substrattemperatur und Schwellenspannung zeigt, und **Fig.** 30B ist ein Graph, der eine Beziehung zwischen Substrattemperatur und Feldeffektmobilität zeigt.

[0061] **Fig.** 31A und **Fig.** 31B sind eine Draufsicht und eine Querschnittsansicht, die eine beispielhafte Struktur eines Transistors darstellen.

[0062] **Fig.** 32A und **Fig.** 32B sind eine Draufsicht und eine Querschnittsansicht, die eine beispielhafte Struktur eines Transistors darstellen.

BEVORZUGTE AUSFÜHRUNG DER ERFINDUNG

[0063] Ausführungsformen und ein Beispiel der vorliegenden Erfindung werden nachfolgend unter Bezugnahme auf die beigelegten Zeichnungen beschrieben.

[0064] Man beachte, dass Funktionen der "Source" und der Drain beispielsweise in dem Fall, dass Transistoren unterschiedlicher Polaritäten eingesetzt werden, oder in dem Fall, dass die Richtung eines Stromflus-

ses sich während des Betriebs einer Schaltung ändert, vertauscht werden können. Daher können die Begriffe "Source" und "Drain" in dieser Beschreibung verwendet werden, um jeweils den Drain und die Source zu bezeichnen.

[0065] Man beachte, dass der Begriff "elektrisch verbunden" den Fall einschließt, in dem Komponenten durch ein "Objekt mit irgendeiner elektrischen Funktion" verbunden sind. Es gibt keine besondere Einschränkung für ein Objekt mit irgendeiner elektrischen Funktion, solange elektrische Signale zwischen Komponenten, die durch das Objekt verbunden sind, übertragen und empfangen werden können.

[0066] Darüber hinaus gibt es, auch wenn unabhängige Komponenten elektrisch miteinander in einem elektrischen Schaltplan verbunden sind, den Fall, in dem eine leitfähige Schicht die Funktionen einer Vielzahl von Komponenten besitzt, wie z. B. in dem Fall, in dem ein Teil einer elektrischen Leitung als eine Elektrode oder als ein Anschluss dient. Die "elektrische Verbindung" in dieser Beschreibung schließt in ihrer Kategorie einen solchen Fall ein, in dem eine leitfähige Schicht die Funktionen einer Vielzahl von Komponenten hat.

[0067] Die Begriffe "über" und "unter" bedeuten nicht zwingend "direkt auf" bzw. "direkt unter" in der Beschreibung einer physikalischen Beziehung zwischen den Komponenten. Zum Beispiel kann der Ausdruck "eine Gate-Elektrode über einem Gate-Isolierfilm" den Fall anzeigen, in dem eine zusätzliche Komponente zwischen dem Gate-Isolierfilm und der Gate-Elektrode vorliegt.

[0068] Man beachte, dass die Position, Größe, Ausdehnung oder dergleichen der einzelnen in den Zeichnungen dargestellten Komponenten und dergleichen in einigen Fällen zum besseren Verständnis nicht exakt dargestellt ist. Daher ist die offenbare Erfindung nicht notwendigerweise auf die Position, Größe, Ausdehnung oder dergleichen, wie in den Zeichnungen und dergleichen offenbart, beschränkt.

[0069] Die Ordinalzahlen wie z. B. "erste", "zweite" und "dritte" werden verwendet, um Verwechslungen zwischen Komponenten zu vermeiden.

[Ausführungsform 1]

[0070] Eine Weiterbildung einer Signalverarbeitungsschaltung wird beschrieben werden.

[0071] **Fig. 1A** ist ein Blockdiagramm, das schematisch eine Konfiguration einer Signalverarbeitungsschaltung darstellt. Eine Signalverarbeitungsschaltung **2000** enthält einen Decoder **2001**, eine Steuerschaltung **2002**, ein ALU **2003**, ein Register **2004**, einen Speicher **2005** und eine Stromversorgungsschaltung **2006**.

[0072] Der Decoder **2001** decodiert einen Befehl. Die Steuerschaltung **2002** steuert das Register **2004**, das ALU **2003** und den Speicher **2005** basierend auf dem decodierten Befehl. Das Register **2004** speichert vorübergehend Daten, die an das ALU **2003** eingegeben werden, und Daten, die von dem ALU **2003** ausgegeben werden. Dateneingabe/-ausgabe wird auch zwischen dem ALU **2003** und dem Speicher **2005** durchgeführt. Die Stromversorgungsschaltung **2006** wird von dem Decoder **2001** gesteuert, und die Stromversorgungsschaltung **2006** steuert die Bereitstellung von Versorgungsspannung an das ALU **2003**, die Steuerschaltung **2002**, das Register **2004** und den Speicher **2005**. Dabei kann die Stromversorgungsschaltung **2006** die Lieferung der Versorgungsspannung an alle Module (das ALU **2003**, die Steuerschaltung **2002**, das Register **2004** und den Speicher **2005**) stoppen und sie kann die Versorgungsspannung an alle Module liefern. Alternativ kann die Stromversorgungsschaltung **2006** selektiv Versorgungsspannung an einige der Module (wahlweise an das ALU **2003**, die Steuerschaltung **2002**, das Register **2004** und/oder den Speicher **2005**) liefern, und die Stromversorgungsschaltung **2006** kann die Bereitstellung von Versorgungsspannung an den anderen Modulen stoppen.

(Speicherschaltung für nichtflüchtigen Speicher)

[0073] Die Steuerschaltung **2002**, das Register **2004** und der Speicher **2005** können jeweils eine Speicherschaltung für nichtflüchtigen Speicher **100** wie in **Fig. 1B** dargestellt aufweisen. Man beachte, dass das ALU **2003** ebenso die Speicherschaltung für nichtflüchtigen Speicher **100**, wie in **Fig. 1B** dargestellt, aufweisen kann. In der **Fig. 1B** umfasst die Speicherschaltung für nichtflüchtigen Speicher **100** einen Transistor **101** und einen Kondensator **102**. Ein Gate des Transistors **101** ist elektrisch mit einem Anschluss W verbunden. Ein Terminal aus Source und Drain des Transistors **101** ist elektrisch mit einem Anschluss B verbunden. Das andere Terminal aus Source und Drain des Transistors **101** ist elektrisch mit einer Elektrode des Kondensators **102** verbunden. Die andere Elektrode des Kondensators **102** ist elektrisch mit einem Anschluss C verbunden.

[0074] Hierbei kann ein Transistor mit extrem niedrigem Sperrstrom als der Transistor **101** verwendet werden. Die eine Elektrode des Kondensators **102** ist elektrisch mit einem Knoten verbunden, der in einen potenzialfreien (schwebenden) Zustand versetzt wird, wenn der Transistor **101** ausgeschaltet ist. Daten werden in der Speicherschaltung für nichtflüchtigen Speicher **100** durch Steuerung des Potenzials (oder der Menge an elektrischer Ladung, die dem Potenzial entspricht) der einen Elektrode des Kondensators **102** in Abhängigkeit von den Daten gespeichert. Zum Beispiel wird ein Zustand, in dem eine vorbestimmte elektrische Ladung in dem Kondensator **102** akkumuliert wurde, dem Wert "1" gleichgesetzt und ein Zustand, in dem die vorbestimmte elektrische Ladung nicht in dem Kondensator **102** akkumuliert wurde, dem Wert "0" gleichgesetzt, wodurch 1-Bit-Daten gespeichert werden können. Hierbei ist es möglich, einen Transistor mit einem Kanal in einer Schicht oder einem Substrat mit einem Halbleiter, dessen Bandlücke größer als die von Silicium ist, als den Transistor **101**, dessen Sperrstrom extrem niedrig ist, zu verwenden. Ein Verbindungshalbleiter ist ein Beispiel für einen Halbleiter, dessen Bandlücke größer als die von Silicium ist. Beispiele für den Verbindungshalbleiter umfassen einen Oxidhalbleiter, einen Nitridhalbleiter und dergleichen. Beispielsweise kann ein Transistor mit einem Kanal in einer Oxidhalbleiterschicht verwendet werden. **Fig. 1B** zeigt ein Beispiel, bei dem ein Transistor mit einem Kanal in einer Oxidhalbleiterschicht als der Transistor **101**, neben dem "OS" steht, verwendet wird.

(Verfahren zur Ansteuerung der Speicherschaltung für nichtflüchtigen Speicher **100**)

[0075] In der Speicherschaltung für nichtflüchtigen Speicher **100** wird der Transistor **101** in Reaktion auf ein Steuersignal, welches an dem Anschluss W eingegeben wird, angeschaltet, und ein Potenzial eines Signals, welches einem Datenwert entspricht, wird an dem Anschluss B eingegeben. Dann wird der Datenwert, wenn der Transistor **101** durch ein an dem Anschluss W eingegebenes Steuersignal ausgeschaltet wird, gehalten. Die Speicherschaltung für nichtflüchtigen Speicher **100** kann eine Konfiguration haben, in der ein vorgegebenes Potenzial an dem Anschluss C bereitgestellt wird. Zum Beispiel kann ein Massepotenzial an dem Anschluss C bereitgestellt werden. Da der Sperrstrom des Transistors **101** äußerst gering ist, kann das Potenzial der einen Elektrode des Kondensators **102** für eine lange Zeit gehalten werden, selbst nachdem die Bereitstellung der Versorgungsspannung beendet ist. Daten werden aus der Speicherschaltung für nichtflüchtigen Speicher **100** in der folgenden Weise gelesen: Der Transistor **101** wird in Reaktion auf das an dem Anschluß W eingegebene Steuersignal angeschaltet, und das Potenzial (oder die Menge an elektrischer Ladung, die dem Potenzial entspricht) der einen Elektrode des Kondensators **102** wird von dem Anschluss B registriert. Die Speicherschaltung für nichtflüchtigen Speicher **100** speichert Daten in einer Weise, dass ein Potenzial eines Signals, das den Daten entspricht, an einem vorbestimmten Knoten (der einen Elektrode des Paares der Elektroden des Kondensators **102**) eingegeben wird, der Transistor **101** mit extrem niedrigem Sperrstrom ausgeschaltet wird, und der Knoten in einen schwebenden Zustand versetzt wird. In der Speicherschaltung für nichtflüchtigen Speicher **100** können daher ein Altern der Speicherschaltung für nichtflüchtigen Speicher **100** durch wiederholtes Schreiben von Daten reduziert und die Anzahl der Male, die Daten geschrieben werden können, erhöht werden.

(Konfigurationen der Steuerschaltung **2002**, des Registers **2004** und des ALU **2003**)

[0076] Hier können die Steuerschaltung **2002** und das Register **2004** oder die Steuerschaltung **2002**, das Register **2004** und das ALU **2003** jeweils eine Gruppe aus einer Speicherschaltung für flüchtigen Speicher und der Speicherschaltung für nichtflüchtigen Speicher **100**, die in **Fig. 1B** dargestellt ist, aufweisen. **Fig. 1C** ist ein Diagramm, das die Konfiguration der Gruppe darstellt. **Fig. 1C** zeigt ein Beispiel, in dem die zwei Speicherschaltungen für nichtflüchtigen Speicher **100** aus **Fig. 1B** (eine Speicherschaltung für nichtflüchtigen Speicher **100-1** und eine Speicherschaltung für nichtflüchtigen Speicher **100-2**) für eine Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen sind. Ohne Einschränkung des oben Gesagten können eine Speicherschaltung für nichtflüchtigen Speicher **100** aus **Fig. 1B** oder drei oder mehr Speicherschaltungen für nichtflüchtigen Speicher **100** aus **Fig. 1B** für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten bereitgestellt werden. Insbesondere kann in dem Register **2004** eine Anordnung, die eine Gruppe aus der Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** aufweist, die für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen sind, verwendet werden. In jedem von der Steuerschaltung **2002** und dem ALU **2003** kann eine Konfiguration mit einer Gruppe aus einer Speicherschaltung für nichtflüchtigen Speicher **100**, die für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen ist, verwendet werden.

[0077] Die Speicherschaltung für flüchtigen Speicher **200** kann mindestens zwei arithmetische Schaltungen aufweisen, die eine Rückkopplungsschleife bilden können, in der eine Ausgabe von einer der arithmetischen Schaltungen in die andere der arithmetischen Schaltungen eingegeben wird und eine Ausgabe der anderen der arithmetischen Schaltungen in die eine der arithmetischen Schaltungen eingegeben wird. In **Fig. 1C** sind

eine arithmetische Schaltung **201** und eine arithmetische Schaltung **202** enthalten, die eine Rückkopplungsschleife bilden, in der ein Ausgangssignal der arithmetischen Schaltung **201** in die arithmetische Schaltung **202** eingegeben wird und ein Ausgangssignal der arithmetischen Schaltung **202** in die arithmetische Schaltung **201** eingegeben wird. Beispiele für die arithmetische Schaltung umfassen eine Inverter-Schaltung und eine NAND-Schaltung. Eine Flipflop-Schaltung und eine Verriegelungsschaltung (Latch-Schaltung) können als Beispiele für die Speicherschaltung für nichtflüchtigen Speicher **200** mit einer solchen Anordnung angegeben werden.

[0078] Ein Anschluss B der Speicherschaltung für nichtflüchtigen Speicher **100-1** und ein Anschluss B der Speicherschaltung für nichtflüchtigen Speicher **100-2** sind jeweils elektrisch mit einem Knoten M verbunden, der zwischen einem Eingangsanschluss der arithmetischen Schaltung **202** und einem Ausgangsanschluss der arithmetischen Schaltung **201** vorliegt. Die Speicherschaltung für flüchtigen Speicher **200** enthält einen Schalter **203** für die Auswahl einer elektrischen Verbindung zwischen dem Knoten M und dem Ausgangsanschluss der arithmetischen Schaltung **201**. Ein leitender Zustand oder ein nicht leitender Zustand des Schalters **203** wird mittels eines Steuersignals SEL0 ausgewählt. Man beachte, dass der Schalter **203** in dem Fall, dass die arithmetische Schaltung **201** eine Schaltung zum selektiven Ausgeben eines Signals in Reaktion auf ein Steuersignal (z. B. ein Taktsignal) ist, nicht notwendigerweise vorgesehen ist und weggelassen werden kann. Ein Steuersignal SEL1 wird an einem Anschluss W der Speicherschaltung für nichtflüchtigen Speicher **100-1** eingegeben und ein Steuersignal SEL2 wird an einem Anschluss W der Speicherschaltung für nichtflüchtigen Speicher **100-2** eingegeben. Man beachte, dass das gleiche Potenzial an einem Anschluss C der Speicherschaltung für nichtflüchtigen Speicher **100-1** und an einem Anschluss C der Speicherschaltung für nichtflüchtigen Speicher **100-2** eingegeben wird.

[0079] Als nächstes wird ein Verfahren zum Ansteuern der Gruppe aus der Speicherschaltung für flüchtigen Speicher **200**, der Speicherschaltung für nichtflüchtigen Speicher **100-1** und der Speicherschaltung für nichtflüchtigen Speicher **100-2**, die in **Fig. 1C** dargestellt ist, beschrieben.

(Betrieb während der Bereitstellung der Versorgungsspannung)

[0080] Während eine Versorgungsspannung an die Gruppe geliefert wird, das heißt, während eine Versorgungsspannung an ein Modul, das die Gruppe enthält, geliefert wird, ist der Schalter **203** in einem leitenden Zustand aufgrund des Steuersignals SEL0. Auf diese Weise speichert die Speicherschaltung für flüchtigen Speicher **200** Daten mit Hilfe der Rückkopplungsschleife, die aus der arithmetischen Schaltung **201** und der arithmetischen Schaltung **202** gebildet wird. Das heißt, dass in der in **Fig. 1C** dargestellten Gruppe Eingabedaten durch die Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, und Daten von der Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** ausgegeben werden. Daten können durch die Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten und mit hoher Geschwindigkeit ausgegeben werden.

(Vorgang zur Datenspeicherung)

[0081] Wie oben beschrieben wird, während oder nachdem Daten mittels der Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-1** oder der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-2** selektiv in Reaktion auf das Steuersignal SEL1 und das Steuersignal SEL2 eingeschaltet, wobei der Schalter **203** durch das Steuersignal SEL0 in einem leitenden Zustand gehalten wird. Zum Beispiel wird der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-1** eingeschaltet, und der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-2** wird ausgeschaltet. Auf diese Weise wird das Potenzial des Knotens M der Speicherschaltung für flüchtigen Speicher **200** an eine Elektrode des Kondensators **102** der Speicherschaltung für nichtflüchtigen Speicher **100-1** eingegeben, so dass die Daten, die in der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, in der Speicherschaltung für nichtflüchtigen Speicher **100-1** gespeichert werden. Somit können die Daten gespeichert werden.

(Vorgang zur Datenbereithaltung)

[0082] Nachdem die Daten gespeichert sind, wird bewirkt, dass sich die Daten, die in der Speicherschaltung für nichtflüchtigen Speicher **100-1** gespeichert sind, nicht in Reaktion auf ein Signal von der Speicherschaltung für flüchtigen Speicher **200** ändern, indem der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-1** ausgeschaltet wird. Somit kann ein Bereithalten der Daten durchgeführt werden.

[0083] In der Konfiguration, in der die Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** aus Fig. 1B für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen ist, kann in dem Fall, in dem die Speicherschaltung für flüchtigen Speicher **200** verschiedene Daten zu verschiedenen Zeiten hält, eine Vielzahl von Portionen von Daten, die den Zeiten entsprechen, in den verschiedenen Speicherschaltungen für nichtflüchtigen Speicher **100** gespeichert werden. Insbesondere kann jede der Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** in dem Register in dem Fall, dass eine Konfiguration verwendet wird, die eine Gruppe aus der Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** umfasst, die für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen ist, als eine (Speicher-)Bank bezeichnet werden. Auf diese Weise kann jeder der Zustände des Registers zu unterschiedlichen Zeiten in der Vielzahl von Bänken gespeichert werden.

[0084] Man beachte, dass sogar in dem Fall, in dem eine Anordnung verwendet wird, die eine Gruppe aus der einen Speicherschaltung für nichtflüchtigen Speicher **100** umfasst, die für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen ist, Daten, die in der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, in der Speicherschaltung für nichtflüchtigen Speicher **100** durch einen Vorgang ähnlich dem oben beschriebenen Vorgang gespeichert werden können. Somit kann eine Datenbereithaltung durchgeführt werden.

[0085] Wie oben beschrieben wird Zufuhr der Versorgungsspannung nach der Bereithaltung der Daten gestoppt.

(Vorgang bei Bereitstellung der Daten)

[0086] Nachdem die Lieferung der Versorgungsspannung an die Gruppe gewählt ist, das heißt, nach dem Beginn der Zufuhr der Versorgungsspannung zu dem Modul, welches die Gruppe enthält, wird der leitende Zustand des Schalters **203** durch das Steuersignal SEL0 unterbrochen, und der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-1** oder der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-2** wird selektiv in Reaktion auf das Steuersignal SEL1 und das Steuersignal SEL2 eingeschaltet. Zum Beispiel wird der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-1** eingeschaltet, und der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100-2** wird ausgeschaltet. Auf diese Weise wird das Potenzial (oder die Menge an elektrischer Ladung, die dem Potenzial entspricht) der einen Elektrode des Kondensators **102** der Speicherschaltung für nichtflüchtigen Speicher **100-1** an den Knoten M der Speicherschaltung für flüchtigen Speicher **200** eingegeben. Danach wird der Schalter **203** durch das Steuersignal SEL0 in den leitenden Zustand gebracht. Auf diese Weise können die Daten, die in der Speicherschaltung für nichtflüchtigen Speicher **100-1** gehalten werden, an die Speicherschaltung für flüchtigen Speicher **200** eingegeben und durch die Rückkopplungsschleife gehalten werden. Somit können die Daten der Speicherschaltung für flüchtigen Speicher **200** zugeführt werden. Dabei ist die Geschwindigkeit des Schreibens und Lesens von Daten in der Speicherschaltung für flüchtigen Speicher **200** höher als die in der Speicherschaltung für nichtflüchtigen Speicher **100-1** oder der Speicherschaltung für nichtflüchtigen Speicher **100-2**. Daher kann die Gruppe, für die die Zufuhr der Versorgungsspannung ausgewählt ist, eine höhere Bearbeitungsgeschwindigkeit haben.

[0087] In der Konfiguration, in der die Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** aus Fig. 1B für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen sind, können Daten, die in der Speicherschaltung für nichtflüchtigen Speicher **100**, die aus der Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** ausgewählt wird, gehalten werden, zu der Speicherschaltung für flüchtigen Speicher **200** geliefert werden. Insbesondere werden Daten in dem Register in dem Fall, in dem eine Anordnung verwendet wird, die eine Gruppe aus der Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** umfasst, die für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen ist, selektiv von der Vielzahl von Bänken an die Speicherschaltung für flüchtigen Speicher **200** geliefert, so dass der Zustand des Registers, nachdem die Bereitstellung der Versorgungsspannung ausgewählt wird, aus einer Vielzahl von Zuständen ausgewählt werden kann.

[0088] Man beachte, dass sogar in dem Fall, in dem eine Anordnung verwendet wird, die eine Gruppe aus der einen Speicherschaltung für nichtflüchtigen Speicher **100** umfasst, die für die Speicherschaltung für flüchtigen Speicher **200** zum Speichern von 1-Bit-Daten vorgesehen ist, Daten, die in der Speicherschaltung für nichtflüchtigen Speicher **100** gehalten werden, in die Speicherschaltung für flüchtigen Speicher **200** durch den Vorgang ähnlich dem oben beschriebenen Vorgang eingegeben werden können. Somit können die Daten der Speicherschaltung für flüchtigen Speicher **200** zugeführt werden.

[0089] Man beachte, dass die arithmetische Schaltung **201** in dem Fall, in dem eine Konfiguration verwendet wird, bei der die arithmetische Schaltung **201** als eine Schaltung zum selektiven Ausgeben eines Signals in Reaktion auf ein Steuersignal (z. B. ein Taktsignal) dient und der Schalter **203** weggelassen wird, derart gesteuert wird, dass es keine Ausgabe (d. h., ein Ausgang der arithmetischen Schaltung **201** stellt eine beschränkte Verbindung dar) von der arithmetischen Schaltung **201** gibt, wenn sich der Schalter **203** in der obigen Beschreibung in einem nicht leitenden Zustand befindet. Das Verfahren zum Ansteuern der Komponenten mit Ausnahme der arithmetischen Schaltung **201** kann dem obenstehenden Steuerverfahren ähneln.

[0090] Das Vorstehende ist die Beschreibung des Verfahrens zum Ansteuern der Gruppe aus der Speicherschaltung für flüchtigen Speicher **200**, der Speicherschaltung für nichtflüchtigen Speicher **100-1** und der Speicherschaltung für nichtflüchtigen Speicher **100-2**, die in **Fig. 1C** dargestellt ist.

(Variante der Gruppe aus einer Speicherschaltung für flüchtigen Speicher und einer Speicherschaltung für nichtflüchtigen Speicher)

[0091] Die Konfiguration einer Gruppe aus einer Speicherschaltung für flüchtigen Speicher und einer Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der Speicherschaltung für flüchtigen Speicher gehalten werden, ist nicht auf die Konfiguration in **Fig. 1C** beschränkt. Zum Beispiel kann die Konfiguration, die in **Fig. 1E** dargestellt ist, verwendet werden. Man beachte, dass in **Fig. 1E** die gleichen Teile wie in **Fig. 1C** mit den gleichen Bezugszeichen bezeichnet werden und dass deren Beschreibung weggelassen wird. In einer Gruppe mit der Konfiguration in **Fig. 1E** ist eine Speicherschaltung für nichtflüchtigen Speicher **100** in einer Speicherschaltung für flüchtigen Speicher **200** enthalten. In **Fig. 1E** stellt ein Anschluss F der Speicherschaltung für nichtflüchtigen Speicher **100** einen Anschluss dar, der elektrisch mit einer Elektrode eines Kondensators **102** verbunden ist, wie in **Fig. 1D** dargestellt.

[0092] Ein Verfahren zum Ansteuern der Gruppe mit der Anordnung in **Fig. 1E** wird nun beschrieben.

(Betrieb während der Bereitstellung der Versorgungsspannung)

[0093] Während Versorgungsspannung an der Gruppe bereitgestellt wird, das heißt, während Versorgungsspannung zu einem Modul, welches die Gruppe umfasst, geliefert wird, wird ein Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100** in Reaktion auf ein Steuersignal SEL eingeschaltet. Auf diese Weise speichert die Speicherschaltung für flüchtigen Speicher **200** Daten mittels einer Rückkopplungsschleife, die aus einer arithmetischen Schaltung **201** und einer arithmetischen Schaltung **202** besteht. Das heißt, dass Eingangsdaten in der in **Fig. 1E** dargestellten Gruppe durch die Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, und Daten von der Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** ausgegeben werden. Daten können durch die Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten und mit hoher Geschwindigkeit ausgegeben werden.

(Vorgang zur Datenspeicherung)

[0094] Wie oben beschrieben wird das Potenzial eines Knotens M der Speicherschaltung für flüchtigen Speicher **200**, während Daten durch die Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, an die eine Elektrode des Kondensators **102** der Speicherschaltung für nichtflüchtigen Speicher **100** eingegeben, so dass die Daten, die in der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, in der Speicherschaltung für nichtflüchtigen Speicher **100** gespeichert werden können. Somit können die Daten gespeichert werden.

(Vorgang zur Datenbereithaltung)

[0095] Nachdem die Daten gespeichert sind, wird durch Ausschalten des Transistors **101** der Speicherschaltung für nichtflüchtigen Speicher **100** bewirkt, dass sich die Daten, die in der Speicherschaltung für nichtflüchtigen Speicher **100** gespeichert sind, nicht in Reaktion auf ein Signal von der arithmetischen Schaltung **201** der Speicherschaltung für flüchtigen Speicher **200** ändern. Somit kann ein Bereithalten der Daten durchgeführt werden.

[0096] Wie oben beschrieben wird eine Zufuhr der Versorgungsspannung nach der Bereithaltung der Daten gestoppt.

(Vorgang bei Bereitstellung der Daten)

[0097] Nachdem die Zufuhr der Versorgungsspannung zu der Gruppe gewählt ist, das heißt nach dem erneuten Beginn der Bereitstellung der Versorgungsspannung an dem Modul, das die Gruppe enthält, wird der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100** in Reaktion auf das Steuersignal SEL eingeschaltet. Auf diese Weise wird das Potenzial (oder die Menge an elektrischer Ladung, die dem Potenzial entspricht) der einen Elektrode des Kondensators **102** der Speicherschaltung für nichtflüchtigen Speicher **100** an den Knoten M der Speicherschaltung für flüchtigen Speicher **200** eingegeben. Auf solche Weise können die Daten, die in der Speicherschaltung für nichtflüchtigen Speicher **100** gehalten werden, durch die Rückkopplungsschleife der Speicherschaltung für flüchtigen Speicher **200** gehalten werden. Somit können die Daten zu der Speicherschaltung für flüchtigen Speicher **200** zugeführt werden. Dabei ist die Geschwindigkeit des Schreibens und Lesens von Daten in der Speicherschaltung für flüchtigen Speicher **200** höher als die in der Speicherschaltung für nichtflüchtigen Speicher **100**. Daher kann die Gruppe, für die die Zufuhr der Versorgungsspannung ausgewählt ist, eine höhere Bearbeitungsgeschwindigkeit haben.

[0098] Man beachte, dass die folgende Konfiguration vorteilhaft ist, wenn die Daten geliefert werden. In dem Fall, dass der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100** in Reaktion auf das Steuersignal SEL eingeschaltet wird, nachdem die Zufuhr der Versorgungsspannung ausgewählt wird, wird kein Signal von der arithmetischen Schaltung **201** ausgegeben (d. h. ein Ausgang der arithmetischen Schaltung **201** stellt eine beschränkte Verbindung dar). Zum Beispiel ist es vorteilhaft, eine Schaltung zum selektiven Ausgeben eines Signals in Reaktion auf ein Steuersignal (z. B. ein Taktsignal) als die arithmetische Schaltung **201** zu verwenden. Weiterhin ist beispielsweise ein Schalter oder dergleichen zwischen einem Ausgangsanschluss der arithmetischen Schaltung **201** und einem Anschluss B der Speicherschaltung für flüchtigen Speicher **100** vorgesehen. In diesem Fall ist es vorteilhaft, den leitenden Zustand des Schalters zu unterbrechen, wenn der Transistor **101** der Speicherschaltung für nichtflüchtigen Speicher **100** in Reaktion auf das Steuersignal SEL eingeschaltet wird, nachdem die Zufuhr der Versorgungsspannung ausgewählt wird.

[0099] Das Vorstehende ist die Beschreibung des Verfahrens zum Ansteuern der Gruppe aus der Speicherschaltung für flüchtigen Speicher **200** und der Speicherschaltung für nichtflüchtigen Speicher **100**, die in **Fig. 1E** dargestellt ist.

[0100] Die Gruppe mit der Konfiguration in **Fig. 1C** oder **Fig. 1E** kann jeweils für das Register **2004** und für die Steuerschaltung **2002** oder jeweils für das Register **2004**, für die Steuerschaltung **2002** und für das ALU **2003** vorgesehen werden, und die Zufuhr der Versorgungsspannung zu jedem Modul kann durch die Stromversorgungsschaltung **2006** gesteuert werden. Auf diese Weise kann der Energieverbrauch der Signalverarbeitungsschaltung drastisch durch Ausführen eines Standard-Aus Steuerverfahrens reduziert werden, bei dem Versorgungsspannung nur bei Bedarf bereitgestellt wird. Ohne Verschieben von Daten zwischen den Modulen können Bereitstellung und Bereithaltung von Daten vor und nach der Zufuhr der Versorgungsspannung ausgeführt werden. Daher ist es nicht notwendig, einen speziellen Signalweg (einen Weg oder einen Scanpfad) zum Durchführen von Bereitstellung und Bereithaltung von Daten zwischen den Modulen vorzusehen, und die Größe der Signalverarbeitungsschaltung kann leicht vergrößert werden.

(Konfiguration des Speichers **2005**).

(Konfiguration einer Speicherzellenmatrix)

[0101] Der Speicher **2005** kann eine Speicherzellenmatrix aufweisen, die die Vielzahl von Speicherschaltungen für nichtflüchtigen Speicher **100** in **Fig. 1B** in einer Matrixanordnung umfasst. Zum Beispiel kann die Anordnung in **Fig. 2B** für die Speicherzellenmatrix verwendet werden. Eine Speicherzellenmatrix **400**, die in **Fig. 2B** dargestellt ist, umfasst $m \times n$ (m ist eine natürliche Zahl und n ist eine natürliche Zahl) Speicherschaltungen für nichtflüchtigen Speicher **100** (i, j) (i ist eine natürliche Zahl kleiner oder gleich m und j ist eine natürliche Zahl kleiner oder gleich n). Die Speicherschaltung für nichtflüchtigen Speicher **100** (i, j) kann die Speicherschaltung für nichtflüchtigen Speicher **100** in **Fig. 1B** sein. Im Folgenden wird die Speicherschaltung für nichtflüchtigen Speicher **100** (i, j) auch als eine Speicherzelle bezeichnet.

[0102] In **Fig. 2B** wird eine Leitung (BL j), die elektrisch mit dem Anschluss B verbunden ist, gemeinsam von den Speicherzellen, die in einer Spalte angeordnet sind, genutzt. Zum Beispiel wird eine Leitung BL1, die elektrisch mit dem Anschluss B verbunden ist, gemeinsam von den Speicherzellen, die in einer ersten Spalte angeordnet sind, verwendet. Die Leitung BL j kann als Bitleitung bezeichnet werden.

[0103] In **Fig. 2B** wird eine Leitung (WLi), die elektrisch mit dem Anschluss W verbunden ist, gemeinsam von den Speicherzellen, die in einer Zeile angeordnet sind, genutzt. Zum Beispiel wird eine Leitung WL1, die elektrisch mit dem Anschluss W verbunden ist, gemeinsam von den Speicherzellen, die in einer ersten Zeile angeordnet sind, verwendet. Die Leitung WL1 kann als Wortleitung bezeichnet werden.

[0104] Jedoch ist diese Ausführungsform nicht auf diese Konfiguration beschränkt. Die Vielzahl von Leitungen BLj können in den Speicherzellen, die in einer Spalte angeordnet sind, vorgesehen sein oder die Vielzahl von Leitungen WLj können in den Speicherzellen, die in einer Zeile angeordnet sind, vorgesehen sein. In den $m \times n$ Speicherzellen können die Anschlüsse C elektrisch mit einer Elektrode oder einer Leitung verbunden sein oder elektrisch mit unterschiedlichen Elektroden oder unterschiedlichen Leitungen verbunden sein.

[0105] In der Speicherzellenmatrix **400**, die in **Fig. 2B** dargestellt ist, werden Daten selektiv geschrieben und gelesen in bzw. von der Speicherzelle in einer Zeile, die als Antwort auf ein Signal, welches in die Leitung WLj eingegeben wird, festgelegt wird. Genauer gesagt werden die Transistoren **101** in den Speicherzellen in den Zeilen mit Ausnahme der Speicherzellen in der i-ten Zeile, in welche Daten geschrieben werden, ausgeschaltet, und die Transistoren **101** in den Speicherzellen in der i-ten Zeile, in welche Daten geschrieben werden, werden in Reaktion auf ein Signal, das in die Leitung WLj eingegeben wird, eingeschaltet; somit werden die Daten selektiv geschrieben. Ferner werden die Transistoren **101** in den Speicherzellen in den Zeilen mit Ausnahme der Speicherzellen in der i-ten Zeile, von denen Daten gelesen werden, ausgeschaltet, und die Transistoren **101** in den Speicherzellen in der i-ten Zeile, von denen Daten gelesen werden, werden in Reaktion auf einen Signal, das in die Leitung WLj eingegeben wird, eingeschaltet; somit werden die Daten selektiv gelesen. Man beachte, dass ein Verfahren zum Schreiben und Lesen von Daten in bzw. von einer bestimmten Speicherzelle dem Verfahren zum Ansteuern der Speicherschaltung für nichtflüchtigen Speicher **100** ähnelt, das oben beschrieben ist; daher wird dessen Beschreibung weggelassen.

(Anordnung außer Speicherzellenmatrix)

[0106] Der Speicher **2005** kann irgendwelche oder alle von einem Zeilendecoder, einem Spaltendecoder, einer Vorladeschaltung, einem Leseverstärker und einer Speicherschaltung für temporären Speicher zusätzlich zu der Speicherzellenmatrix **400** umfassen. Man beachte, dass einige dieser Schaltungen in einer einzigen Schaltung zusammengefasst werden können. Zum Beispiel kann der Leseverstärker als Speicherschaltung für temporären Speicher dienen.

[0107] Der Zeilendecoder und der Spaltendecoder haben jeweils die Funktion, eine bestimmte Speicherzelle in der Speicherzellenmatrix **400** auszuwählen. Der Speicher **2005** schreibt und liest Daten in bzw. von der Speicherzelle, die durch den Zeilendecoder und den Spaltendecoder ausgewählt wird. Die Vorladeschaltung hat die Funktion, das Potenzial einer Bitleitung, die in der Speicherzellenmatrix **400** enthalten ist, auf ein vorbestimmtes Potenzial zu legen (vorzuladen), bevor Daten von der Speicherzelle gelesen werden. Da Daten aus der Speicherzelle gelesen werden können, nachdem das Potenzial der Bitleitung durch die Vorladeschaltung auf das vorbestimmten Potenzial gelegt (vorgeladenen) wird, kann die Geschwindigkeit des Lesens von Daten aus der Speicherzelle erhöht werden. Der Leseverstärker hat die Funktion, das Potenzial der Bitleitung, das den Daten, die in der Speicherzelle gehalten werden, entspricht, zu verstärken und das verstärkte Potenzial auszugeben. Daten können durch den Leseverstärker schneller und genauer gelesen werden. Die Speicherschaltung für temporären Speicher wird auch als Seitenpuffer oder als Verriegelungsschaltung (Latch-Schaltung) bezeichnet und hat die Funktion, Daten, die von außerhalb des Speichers **2005** eingegeben werden, vorübergehend zu halten. Die Speicherschaltung für temporären Speicher kann die Funktion haben, Daten, die von der Speicherzellenmatrix gelesen werden, zu halten.

[0108] **Fig. 2A** zeigt schematisch eine Weiterbildung der Konfiguration des Speichers **2005**. In der **Fig. 2A** umfasst der Speicher **2005** die Speicherzellenmatrix **400**, einen Spaltendecoder **403**, einen Zeilendecoder **404**, eine Vorladeschaltung **402** und einen Leseverstärker **401**.

[0109] Man beachte, dass, obwohl **Fig. 2A** die Anordnung zeigt, bei der die Vorladeschaltung **402** und der Leseverstärker **401** auf einer Seite der Speicherzellenmatrix **400** angeordnet sind, wo der Spaltendecoder **403** vorgesehen ist, eine Weiterbildung der vorliegenden Erfindung nicht auf diese Anordnung beschränkt ist. Eines oder beide von der Vorladeschaltung **402** und dem Leseverstärker **401** können auf einer Seite angeordnet sein, die dem Spaltendecoder **403** gegenüberliegt, wobei die Speicherzellenmatrix **400** dazwischen angeordnet ist. Die Vorladeschaltung **402** und der Leseverstärker **401** können in einer einzigen Schaltung zusammengefasst werden.

[0110] Hierbei ist die Anordnung der Schaltungen nicht auf die Anordnung, die schematisch in **Fig. 2A** veranschaulicht ist und welche lediglich eine Weiterbildung für die Konfiguration des Speichers **2005** ist, beschränkt. Zum Beispiel können die anderen Schaltungen (der Spaltendecoder **403**, der Zeilendecoder **404**, die Vorladeschaltung **402** und der Leseverstärker **401**) in der Praxis so ausgebildet werden, dass sie mit der Speicherzellenmatrix **400** überlappen. Darüber hinaus kann die Speicherzellenmatrix **400** unterteilt werden und die unterteilten Speicherzellenmatrizen können mit Überlapp gestapelt werden (können mehrschichtig sein). Auf diese Weise kann der Speicherplatz erhöht werden, während die Fläche der Speicherzellenmatrix **400** verringert wird.

(Konfiguration des Leseverstärkers)

[0111] Als nächstes wird eine spezifische Ausführung der Konfiguration des Leseverstärkers **401** in **Fig. 2A** beschrieben. Der Leseverstärker **401** kann eine Vielzahl von Leseverstärkern enthalten. Jeder der Leseverstärker kann pro Bitleitung in der Speicherzellenmatrix **400** vorgesehen sein. Das Potenzial der Bitleitung kann von jedem der Leseverstärker verstärkt werden und kann an einem Ausgangsanschluss von jedem der Leseverstärker erfasst werden. Dabei beruht das Potenzial der Bitleitung auf einem Potenzial eines Signals, das in einer Speicherzelle gehalten wird, die elektrisch mit der Bitleitung verbunden ist und von welcher Daten gelesen werden. Somit entspricht ein Signal, das von dem Ausgangsanschluss von jedem der Leseverstärker ausgegeben wird, den Daten, die in der Speicherzelle gehalten werden, von welcher Daten gelesen werden. Auf diese Weise können Daten, die in jeder Speicherzelle in der Speicherzellenmatrix **400** gehalten werden, durch den Leseverstärker **401** erfasst werden.

[0112] Der Leseverstärker kann unter Verwendung eines Inverters oder eines Puffers gebildet werden. Zum Beispiel kann der Leseverstärker unter Verwendung einer Verriegelungsschaltung (ein Verriegelungsleseverstärker) gebildet werden. Der Verriegelungsleseverstärker kann ein Eingangssignal verstärken und das verstärkte Signal halten. Daher kann, selbst wenn die elektrische Ladung, die einem Potenzial eines Signals entspricht, das in dem Kondensator **102** gehalten wird, zum Zeitpunkt des Lesens von Daten aus der Speicherzelle (der Speicherschaltung für nichtflüchtigen Speicher **100**) geändert (beschädigt) wird, ein Signal, welches dem Potenzial des Signals entspricht, in dem Verriegelungsleseverstärker gehalten und erneut in die Speicherzelle (die Speicherschaltung für nichtflüchtigen Speicher **100**) geschrieben werden.

[0113] Eine weitere spezifische Ausführungsform des Leseverstärkers **401** wird unter Bezugnahme auf die **Fig. 3A** und **Fig. 3B** untenstehend beschrieben.

[0114] Der Leseverstärker **401**, der in den **Fig. 3A** und **Fig. 3B** dargestellt ist, ist ein Beispiel für einen Verriegelungsleseverstärker, der Verriegelungsschaltungen **443** umfasst (oder durch sie gebildet wird). Die Verriegelungsschaltung **443** kann zum Beispiel unter Verwendung eines Inverters **444** und eines Inverters **445** gebildet werden. Der Leseverstärker **401** umfasst n Verriegelungsschaltungen **443**, und jede der n Verriegelungsschaltungen **443** ist in den Bitleitungen BL1 bis BLn angeordnet, die in der Speicherzellenmatrix **400** vorgesehen sind. Die Potenziale der Bitleitungen BL1 bis BLn können durch die n Verriegelungsschaltungen **443** verstärkt und von den Ausgangsanschlüssen AUS1 bis AUSn ausgegeben werden. Dabei basiert das Potenzial der Bitleitung auf einem Potenzial eines Signals, das in einer Speicherzelle gehalten wird, die elektrisch mit der Bitleitung verbunden ist und von welcher Daten selektiv gelesen werden. Somit entspricht ein Signal (ein verstärktes Signal), das von dem Ausgangsanschluss der Verriegelungsschaltung **443** ausgegeben wird, den Daten, die in der Speicherzelle gehalten werden, von welcher Daten selektiv gelesen werden. Auf diese Weise können Daten, die in jeder Speicherzelle in der Speicherzellenmatrix **400** gehalten werden, von dem Leseverstärker **401**, der die n Verriegelungsschaltungen **443** enthält, erfasst werden.

[0115] Ferner kann jede der n Verriegelungsschaltungen **443** ein verstärktes Signal halten. Daher kann, selbst wenn Daten zum Zeitpunkt des Lesens der Daten aus der Speicherzelle in der Speicherzellenmatrix **400** beschädigt sind, ein entsprechendes Signal in den n Verriegelungsschaltungen **443** gehalten und erneut in die Speicherzelle geschrieben werden.

[0116] Da der Leseverstärker **401**, der die Verriegelungsschaltung **443** enthält, die in jeder der **Fig. 3A** und **Fig. 3B** dargestellt ist, die Funktion hat, ein Signal wie oben beschrieben zu halten, kann der Leseverstärker **401** als Speicherschaltung für temporären Speicher verwendet werden. Zum Beispiel kann der Leseverstärker **401**, der die Verriegelungsschaltung **443** enthält, als eine Schaltung (beispielsweise ein Seitenpuffer) zum temporären Halten von Daten verwendet werden, die außerhalb des Speichers **2005** eingegeben werden.

[0117] Als nächstes wird eine spezifische Ausführungsform der Konfiguration der Vorladeschaltung **402** in **Fig. 2A** unter Bezug auf **Fig. 3C** beschrieben. In **Fig. 3C** umfasst die Vorladeschaltung **402** eine Vorladeleitung PR und eine Vielzahl von Schaltern **446**. Jeder der Schalter **446** kann in den Bitleitungen BL1 bis BLn in der Speicherzellenmatrix **400** vorgesehen sein. Eine elektrische Verbindung zwischen jeder Bitleitung und der Vorladeleitung PR wird durch jeden Schalter **446** ausgewählt, und das Potenzial (das Vorladepotenzial) der Vorladeleitung PR kann in jede Bitleitung eingegeben werden. Zum Beispiel können ein analoger Schalter, ein Transistor oder dergleichen als der Schalter **446** verwendet werden. Alternativ kann eine arithmetische Schaltung, in die eines oder beide von einem Taktsignal und einem invertierten Signal des Taktsignals eingegeben werden, als der Schalter **446** verwendet werden.

[0118] Das Vorstehende ist die Beschreibung des Speichers **2005**.

[0119] Wie oben beschrieben wird in dem Speicher **2005**, der die Speicherschaltung für nichtflüchtigen Speicher **100** umfasst, ein regelmäßiges Datenrückschreiben (im Folgenden auch als Aktualisierungsoperation bezeichnet) nicht benötigt oder die Häufigkeit der Aktualisierungsoperation kann deutlich verringert werden. Bei Verwendung des Speichers **2005** kann ein Standard-Aus Steuerverfahren leicht durchgeführt werden und der Stromverbrauch der Signalverarbeitungsschaltung kann reduziert werden.

[0120] Wie oben beschrieben kann ein Standard-Aus Steuerverfahren durchgeführt werden, da die Signalverarbeitungsschaltung **2000**, die in dieser Weiterbildung beschrieben ist, Daten für eine lange Zeit fortgesetzt halten kann, selbst nachdem die Bereitstellung der Versorgungsspannung beendet ist. Dementsprechend kann der Stromverbrauch der Signalverarbeitungsschaltung **2000** drastisch reduziert werden. Die Signalverarbeitungsschaltung **2000** kann eine vorbestimmte Verarbeitung von gehaltenen Daten beginnen, kurz nachdem die Bereitstellung der Versorgungsspannung ausgewählt wird. Daher kann die Zeit von der Auswahl der Bereitstellung der Versorgungsspannung bis zum Beginn einer vorbestimmten Verarbeitung in der Signalverarbeitungsschaltung **2000** verkürzt werden. Außerdem wird eine vorbestimmte Verarbeitung unter Verwendung einer Speicherschaltung für flüchtigen Speicher in einem Modul, das mit Versorgungsspannung versorgt wird, ausgeführt; deshalb kann die Zugriffsgeschwindigkeit der Signalverarbeitungsschaltung **2000** erhöht werden. Ferner wird eine sehr zuverlässige Schaltung, für die die Anzahl, wie oft Daten geschrieben werden können, hoch ist, als die Speicherschaltung für nichtflüchtigen Speicher für die Signalverarbeitungsschaltung **2000** verwendet; deshalb können die Haltbarkeit und die Zuverlässigkeit der Signalverarbeitungsschaltung **2000** verbessert werden.

[0121] Insbesondere können die folgenden vorteilhaften Auswirkungen in einer solchen Weise erzielt werden, dass je eine Gruppe aus der Speicherschaltung für flüchtigen Speicher **200** und der Speicherschaltung für nichtflüchtigen Speicher **100** zum Speichern von Daten, die in der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, für das Register **2004** und die Steuerschaltung **2002** oder für das Register **2004**, die Steuerschaltung **2002** und das ALU **2003** vorgesehen ist, dass die Speicherschaltung für nichtflüchtigen Speicher **100** für den Speicher **2005** vorgesehen ist, und dass die Bereitstellung der Versorgungsspannung zu jedem Modul durch die Stromversorgungsschaltung **2006** gesteuert wird.

[0122] Ohne Verschieben von Daten zwischen Modulen, können Bereitstellung und Bereithaltung von Daten vor und nach der Bereitstellung der Versorgungsspannung durchgeführt werden. Daher ist es nicht notwendig, einen speziellen Signalweg (einen Weg oder einen Scanpfad) zum Durchführen von Bereitstellung und Bereithaltung von Daten zwischen Modulen vorzusehen, und die Schaltungsgröße der Signalverarbeitungsschaltung **2000** kann leicht vergrößert werden.

[Ausführungsform 2]

[0123] Eine Weiterbildung des Standard-Aus Steuerverfahrens der Signalverarbeitungsschaltung gemäß der vorliegenden Erfindung wird unter Bezugnahme auf ein Flussdiagramm näher beschrieben. **Fig. 15** ist ein Flussdiagramm, welches einen Vorgang darstellt, mit dem ein Zustand erreicht wird, in dem die Zufuhr der Versorgungsspannung zu allen Modulen der Signalverarbeitungsschaltung gestoppt wird (im Folgenden wird dieser Zustand auch als Standby-Modus bezeichnet). **Fig. 5** ist ein Flussdiagramm, welches den Vorgang zum Auswählen des Modus des Bereitstellens der Versorgungsspannung an alle Module oder an einige der Module in einem Standby-Modus darstellt. **Fig. 4** ist ein Flussdiagramm, welches den Betrieb, nachdem die Versorgungsspannung an alle Module oder an einige der Module geliefert wird, und bevor die Lieferung der

Versorgungsspannung in allen Modulen oder in einigen der Module beendet wird, darstellt. Man beachte, dass die in den **Fig. 1A** bis **Fig. 1E** verwendeten Bezugszeichen für die Beschreibung verwendet werden.

[0124] **Fig. 15** stellt den Betrieb des Decoders **2001**, der Steuerschaltung **2002**, des ALU **2003**, des Registers **2004**, des Speichers **2005** und der Stromversorgungsschaltung **2006** vor einem Zustand dar, in dem die Lieferung der Versorgungsspannung in allen Modulen der Signalverarbeitungsschaltung **2000** gestoppt wird (ein Standby-Modus).

[0125] Während Versorgungsspannung an die Signalverarbeitungsschaltung **2000** geliefert wird, werden Daten in jedem von der Steuerschaltung **2002**, dem ALU **2003** und dem Register **2004** gespeichert ("Datenspeicherung während Zufuhr der Versorgungsspannung" in **Fig. 15**). Der Vorgang zur Datenspeicherung in der Steuerschaltung **2002**, dem ALU **2003** und dem Register **2004** ähnelt dem in Ausführungsform 1. Darüber hinaus werden Daten in den Speicher **2005** geschrieben ("Datenspeicherung" in **Fig. 15**).

[0126] Danach gibt der Decoder **2001** einen Befehl an die Steuerschaltung **2002** aus ("Standby-Befehl an Steuerschaltung ausgegeben" in **Fig. 15**), um die Zufuhr der Versorgungsspannung in allen Modulen zu stoppen (im Folgenden als Standby-Befehl bezeichnet). Auf diese Weise wird der Standby-Befehl an die Steuerschaltung **2002** eingegeben ("Standby-Befehl eingegeben" in **Fig. 15**). Ausgehend von dem eingegebenen Standby-Befehl gibt die Steuerschaltung **2002** einen Standby-Befehl an alle Module aus. In der **Fig. 15** wird die Zufuhr der Versorgungsspannung in der Steuerschaltung **2002**, dem ALU **2003**, dem Register **2004** und dem Speicher **2005** beendet; daher gibt die Steuerschaltung **2002** einen Standby-Befehl an das ALU **2003** und das Register **2004** aus ("Standby-Befehl an ALU und Register ausgegeben" in **Fig. 15**), und Daten in der Speicherschaltung für flüchtigen Speicher in der Steuerschaltung **2002** werden in der Speicherschaltung für nichtflüchtigen Speicher, die mit der Speicherschaltung für flüchtigen Speicher eine Gruppe bildet, bereitgehalten („Datenbereithaltung“ in **Fig. 15**). Die Konfiguration und der Vorgang zur Datenbereithaltung der Gruppe in der Steuerschaltung **2002** ähneln denen in Ausführungsform 1. Darüber hinaus hält das ALU **2003**, wenn der Standby-Befehl von der Steuerschaltung **2002** an das ALU **2003** eingegeben wird ("Standby-Befehl eingegeben" in **Fig. 15**), Daten, die in seiner Speicherschaltung für flüchtigen Speicher gehalten werden, in der Speicherschaltung für nichtflüchtigen Speicher, die mit der Speicherschaltung für flüchtigen Speicher eine Gruppe bildet, bereit ("Datenbereithaltung" in **Fig. 15**). Die Konfiguration und der Vorgang zur Datenbereithaltung der Gruppe in dem ALU **2003** ähneln denen in Ausführungsform 1.

[0127] Wenn der Standby-Befehl von der Steuerschaltung **2002** in das Register **2004** eingegeben wird ("Standby-Befehl eingegeben" in **Fig. 15**), hält das Register **2004** Daten, die in seiner Speicherschaltung für flüchtigen Speicher gehalten werden, in der Speicherschaltung für nichtflüchtigen Speicher, die mit der Speicherschaltung für flüchtigen Speicher eine Gruppe bildet, bereit ("Datenbereitbehaltung" in **Fig. 15**). Die Konfiguration und der Vorgang zur Datenbereithaltung der Gruppe in dem Register **2004** ähneln denen in Ausführungsform 1.

[0128] Auf diese Weise gibt der Decoder **2001**, nachdem die Datenbereithaltung in der Steuerschaltung **2002**, dem ALU **2003** und dem Register **2004** abgeschlossen ist, einen Standby-Befehl an die Stromversorgungsschaltung **2006** aus ("Standby-Befehl an Stromversorgungsschaltung ausgeben" in **Fig. 15**). Wenn der Standby-Befehl an die Stromversorgungsschaltung **2006** eingegeben wird ("Standby-Befehl eingegeben" in **Fig. 15**), stoppt die Stromversorgungsschaltung **2006** die Lieferung der Versorgungsspannung an die Module auf der Basis des Standby-Befehls ("Stoppen der Zufuhr der Versorgungsspannung an alle Module (Standby-Modus)" in **Fig. 15**). Man beachte, dass die Zufuhr der Versorgungsspannung beendet werden kann, ohne eine Datensicherung oder dergleichen durchzuführen, da der Speicher **2005**, wie in Ausführungsform 1 beschrieben, als eine Speicherzelle die Speicherschaltung für nichtflüchtigen Speicher enthält, die die Daten fortgesetzt halten kann, auch wenn die Zufuhr der Versorgungsspannung gestoppt wird. Hier entspricht ein Stoppen der Zufuhr der Versorgungsspannung in einem vorbestimmten Modul in dem Fall, dass eine Spannung, die einer Differenz zwischen einem hohen Strompotenzial und einem niedrigen Strompotenzial entspricht, an das Modul als ein Strompotenzial geliefert wird, dem Vorgang eines Beendens der Zufuhr von einem der Potenziale oder dem Vorgang, bei dem eines der Potenziale dem anderen der Potenziale gleichgesetzt wird.

[0129] Das Vorstehende ist eine Beschreibung des Vorgangs, um einen Zustand zu erreichen (Standby-Modus), in dem die Zufuhr der Versorgungsspannung in allen Modulen der Signalverarbeitungsschaltung **2000** eingestellt wird. Als nächstes wird der Vorgang des Auswählens des Modus der Zufuhr der Versorgungsspannung an alle Module oder an einige der Module aus dem Standby-Modus beschrieben.

[0130] Fig. 5 stellt den Betrieb des Decoders **2001**, der Steuerschaltung **2002**, des ALU **2003**, des Registers **2004**, des Speichers **2005** und der Stromversorgungsschaltung **2006** dar, bevor die Zuführ der Versorgungsspannung in allen Modulen oder einigen der Module aus einem Standby-Modus ausgewählt wird.

[0131] Zuerst wählt der Decoder **2001** ein Modul aus, an welches Versorgungsspannung geliefert wird ("Modul auswählen, an das Versorgungsspannung geliefert wird" in Fig. 5). Verlaufsinformationen über Befehle, die zuvor von dem Decoder **2001** empfangen wurden, können für diese Auswahl verwendet werden. Beispielsweise kann ein Modul, das betrieben werden wird, vorhergesagt werden und die Zufuhr der Versorgungsspannung zu dem Modul kann ausgewählt werden. Fig. 5 veranschaulicht ein Beispiel, in dem die Lieferung der Versorgungsspannung in der Steuerschaltung **2002**, dem ALU **2003**, dem Register **2004** und dem Speicher **2005** wiederaufgenommen wird. Allerdings kann die Versorgungsspannung selektiv einigen dieser Module zugeführt werden.

[0132] Nachdem das Modul, an welches eine Versorgungsspannung geliefert wird, ausgewählt wurde, werden Informationen darüber, an welches Modul eine Versorgungsspannung geliefert wird (im Folgenden als Versorgungsinformationen bezeichnet) an die Stromversorgungsschaltung **2006** ausgegeben ("Ausgabe von Versorgungsinformationen an die Stromversorgungsschaltung" in Fig. 5). Wenn die Versorgungsinformationen an die Stromversorgungsschaltung **2006** in dieser Weise eingegeben werden ("Versorgungsinformationen eingeben" in Fig. 5), liefert die Stromversorgungsschaltung **2006** eine Versorgungsspannung an das Modul auf der Grundlage der Versorgungsinformationen ("Beginn der Lieferung der Versorgungsspannung an das Modul, in dem die Zufuhr der Versorgungsspannung gewählt ist" in Fig. 5). Man beachte, dass in dem Fall, in dem der Speicher **2005** in dem Modul, in dem die Zufuhr der Versorgungsspannung ausgewählt ist, enthalten ist, eine Versorgungsspannung auch an den Speicher **2005** geliefert wird.

[0133] Nachdem die Versorgungsspannung bereitgestellt wird, gibt der Decoder **2001** Versorgungsinformationen an die Steuerschaltung **2002** aus ("Ausgabe von Versorgungsinformationen an die Steuerschaltung" in Fig. 5). Auf diese Weise werden die Versorgungsinformationen an die Steuerschaltung **2002** eingegeben ("Versorgungsinformationen eingeben" in Fig. 5). Auf der Grundlage der Versorgungsinformationen, die an die Steuerschaltung **2002** eingegeben werden, werden Versorgungsinformationen an das Modul, zu dem die Versorgungsspannung geliefert wird, ausgegeben. Fig. 5 veranschaulicht ein Beispiel, in dem eine Versorgungsspannung der Steuerschaltung **2002**, dem ALU **2003**, dem Register **2004** und dem Speicher **2005** zugeführt wird. Die Steuerschaltung **2002** gibt Versorgungsinformationen an das ALU **2003** und das Register **2004** aus ("Ausgabe von Versorgungsinformationen an das ALU und das Register" in Fig. 5), und Daten in der Speicherschaltung für nichtflüchtigen Speicher in der Steuerschaltung **2002** werden an die Speicherschaltung für flüchtigen Speicher, die mit der Speicherschaltung für nichtflüchtigen Speicher eine Gruppe bildet, eingegeben ("Datenlieferung" in Fig. 5). Die Konfiguration und der Vorgang der Datenbereitstellung der Gruppe in der Steuerschaltung **2002** ähneln denen in Ausführungsform 1. Darüber hinaus gibt das ALU **2003**, wenn die Versorgungsinformationen von der Steuerschaltung **2002** an das ALU **2003** eingegeben werden ("Versorgungsinformationen eingeben" in Fig. 5), Daten, die in seiner Speicherschaltung für nichtflüchtigen Speicher gehalten werden, in die Speicherschaltung für flüchtigen Speicher ein, die mit der Speicherschaltung für nichtflüchtigen Speicher eine Gruppe bildet ("Datenlieferung" in Fig. 5). Die Konfiguration und der Vorgang der Datenbereitstellung der Gruppe in dem ALU **2003** ähneln denen in Ausführungsform 1. Wenn die Versorgungsinformationen von der Steuerschaltung **2002** in das Register **2004** eingegeben werden ("Versorgungsinformationen eingeben" in Fig. 5), gibt das Register **2004** Daten, die in seiner Speicherschaltung für nichtflüchtigen Speicher gehalten werden, in die Speicherschaltung für flüchtigen Speicher ein, die mit der Speicherschaltung für nichtflüchtigen Speicher eine Gruppe bildet ("Datenlieferung" in Fig. 5). Die Konfiguration und der Vorgang der Datenbereitstellung der Gruppe in dem Register **2004** ähneln denen in Ausführungsform 1. Man beachte, dass der Speicher **2005**, wie in Ausführungsform 1 beschrieben, als eine Speicherzelle die Speicherschaltung für nichtflüchtigen Speicher umfasst, die die Daten fortgesetzt halten kann, auch wenn die Zufuhr der Versorgungsspannung gestoppt wird.

[0134] Wie oben beschrieben kann eine Versorgungsspannung an die Steuerschaltung **2002**, das ALU **2003**, das Register **2004** und den Speicher **2005** bereitgestellt werden, und diese Module können betrieben werden und eine vorbestimmte Verarbeitung kann sofort durchgeführt werden ("Betrieb aller Module" in Fig. 5). Man beachte, dass, obwohl ein Beispiel in Fig. 5 dargestellt ist, in dem eine Versorgungsspannung an die Steuerschaltung **2002**, das ALU **2003**, das Register **2004** und den Speicher **2005** geliefert wird, eine Ausführungsform der vorliegenden Erfindung nicht darauf beschränkt ist. Während eine Versorgungsspannung zu einigen dieser Module zugeführt wird, kann die Zufuhr der Versorgungsspannung in den anderen Modulen gestoppt bleiben. In diesem Fall wird der Vorgang der Bereitstellung von Daten nur in dem Modul durchgeführt, zu dem die

Versorgungsspannung aufgrund der Versorgungsinformationen geliefert wird, und einige der Module werden in einen Betriebszustand versetzt.

[0135] Das Vorstehende ist die Beschreibung des Betriebs, bevor der Modus der Zufuhr von Versorgungsspannung in allen Modulen oder in einigen der Module aus dem Standby-Modus ausgewählt wird.

[0136] Fig. 4 zeigt den Betrieb des Decoders **2001**, der Steuerschaltung **2002**, des ALU **2003**, des Registers **2004**, des Speichers **2005** und der Stromversorgungsschaltung **2006**, nachdem eine Versorgungsspannung zu allen Modulen oder zu einigen der Module zugeführt wird, und bevor die Zufuhr der Versorgungsspannung in allen Modulen oder einigen der Module beendet wird.

[0137] Zuerst wählt der Decoder **2001** ein Modul, in dem die Zufuhr der Versorgungsspannung beendet ist ("Ausgeschaltetes Modul auswählen" in Fig. 4). Verlaufsinformationen über Befehle, die zuvor von dem Decoder **2001** empfangen wurden, und die Versorgungsinformationen können für diese Auswahl verwendet werden. Zum Beispiel kann in dem Fall, in dem Verlaufsinformationen über aufeinanderfolgenden Empfang und so weiter von Befehlen vorliegen, die nicht den Betrieb eines bestimmten Moduls erfordern, und in dem die Versorgungsspannung an das Modul aufgrund der Versorgungsinformationen geliefert wird, ein Stopp der Lieferung von Versorgungsspannung an das Modul durch die Vorhersage, dass das Modul für eine Weile nicht betrieben werden wird, gewählt werden. Der Decoder **2001** kann aktuelle Verlaufsinformationen für jeden vorgegebenen Zeitraum erwerben. Fig. 4 veranschaulicht ein Beispiel, in dem die Lieferung der Versorgungsspannung an alle Module (die Steuerschaltung **2002**, das ALU **2003**, das Register **2004** und den Speicher **2005**) gestoppt wird, nachdem die Versorgungsspannung diesen Modulen zugeführt wird ("Betrieb aller Module" in Fig. 4). Allerdings kann die Zufuhr der Versorgungsspannung auch selektiv in einigen dieser Module beendet werden.

[0138] Nachdem das Modul, in dem die Zufuhr der Versorgungsspannung beendet wird, ausgewählt wurde, werden Informationen darüber, welches mit einer Versorgungsspannung versorgte Modul angehalten wird, (im Folgenden als Ausschalt-Informationen bezeichnet) an die Steuerschaltung **2002** ausgegeben ("Ausgeben von Ausschalt-Informationen an Steuerschaltung" in Fig. 4). Auf diese Weise werden die Ausschalt-Informationen an die Steuerschaltung **2002** eingegeben ("Ausschalt-Informationen eingeben" in Fig. 4). Auf der Grundlage der Ausschalt-Informationen, die an die Steuerschaltung **2002** eingegeben werden, werden Ausschalt-Informationen an das Modul ausgegeben, in dem die Zufuhr der Versorgungsspannung beendet wird. Fig. 4 veranschaulicht ein Beispiel, in dem die Zufuhr der Versorgungsspannung in der Steuerschaltung **2002**, dem ALU **2003**, dem Register **2004** und dem Speicher **2005** beendet wird. Die Steuerschaltung **2002** gibt Ausschalt-Informationen an das ALU **2003** und das Register **2004** aus ("Ausgeben von Ausschalt-Informationen an ALU und Register" in Fig. 4), und Daten in der Speicherschaltung für flüchtigen Speicher in der Steuerschaltung **2002** werden in der Speicherschaltung für nichtflüchtigen Speicher, die mit der Speicherschaltung für flüchtigen Speicher eine Gruppe bildet, bereithalten ("Datenbereithaltung" in Fig. 4). Die Konfiguration und der Vorgang der Datenbereithaltung der Gruppe in der Steuerschaltung **2002** ähneln denen in Ausführungsform 1. Darüber hinaus gibt das ALU **2003**, wenn die Ausschalt-Informationen von der Steuerschaltung **2002** an das ALU **2003** eingegeben werden ("Ausschalt-Informationen eingeben" in Fig. 4), Daten, die in seiner Speicherschaltung für flüchtigen Speicher gehalten werden, an die Speicherschaltung für nichtflüchtigen Speicher ein, die mit der Speicherschaltung für flüchtigen Speicher eine Gruppe bildet ("Datenbereithaltung" in Fig. 4). Die Konfiguration und der Vorgang der Datenbereithaltung der Gruppe in der ALU **2003** ähneln denen in Ausführungsform 1. Wenn die Ausschalt-Informationen von der Steuerschaltung **2002** an das Register **2004** eingegeben werden ("Ausschalt-Informationen eingeben" in Fig. 4), hält das Register **2004** Daten, die in seiner Speicherschaltung für flüchtigen Speicher gehalten werden, in der Speicherschaltung für nichtflüchtigen Speicher, die mit der Speicherschaltung für flüchtigen Speicher eine Gruppe bildet, bereit ("Datenbereithaltung" in Fig. 4). Die Konfiguration und der Vorgang der Datenbereithaltung der Gruppe in dem Register **2004** ähneln denen in Ausführungsform 1.

[0139] Auf diese Weise gibt der Decoder **2001**, nachdem die Datenbereithaltung in der Steuerschaltung **2002**, dem ALU **2003** und dem Register **2004** in den Modulen, in denen die Zufuhr der Versorgungsspannung beendet wird, abgeschlossen ist, Ausschalt-Informationen an die Stromversorgungsschaltung **2006** aus ("Ausschalt-Informationen an Stromversorgungsschaltung ausgeben" in Fig. 4). Wenn die Ausschalt-Informationen an die Stromversorgungsschaltung **2006** eingegeben werden ("Ausschalt-Informationen eingeben" in Fig. 4), stoppt die Stromversorgungsschaltung **2006** die Zufuhr der Versorgungsspannung zu den Modulen auf der Grundlage der Ausschalt-Informationen ("Stoppen der Zufuhr der Versorgungsspannung zu dem Modul, für das Ausschalten ausgewählt ist" in Fig. 4). Man beachte, dass in dem Fall, in welchem der Speicher **2005** in den Modulen enthalten ist, die zum Ausschalten ausgewählt werden, die Zufuhr der Versorgungsspannung auch zu dem Speicher **2005** gestoppt wird. Man beachte, dass die Zufuhr der Versorgungsspannung beendet

werden kann, ohne eine Datensicherung oder dergleichen durchzuführen, da der Speicher **2005**, wie in Ausführungsform 1 beschrieben, als eine Speicherzelle die Speicherschaltung für nichtflüchtigen Speicher enthält, die die Daten fortgesetzt halten kann, auch wenn die Zufuhr der Versorgungsspannung gestoppt wird. Hier entspricht ein Stoppen der Zufuhr der Versorgungsspannung in einem vorbestimmten Modul in dem Fall, dass eine Spannung, die einer Differenz zwischen einem hohen Strompotenzial und einem niedrigen Strompotenzial entspricht, an das Modul als ein Strompotenzial geliefert wird, dem Vorgang eines Beendens der Zufuhr von einem der Potenziale oder dem Vorgang, bei dem eines der Potenziale dem anderen der Potenziale gleichgesetzt wird.

[0140] Das Vorstehende ist die Beschreibung des Betriebs, nachdem eine Versorgungsspannung zu allen Modulen oder zu einigen der Module zugeführt wird, und bevor die Zufuhr der Versorgungsspannung in allen Modulen oder einigen der Module beendet wird.

[0141] Wie oben beschrieben kann die Signalverarbeitungsschaltung **2000** ein Standard-Aus Steuerverfahren durchführen, in dem eine Stromversorgungsspannung nur dann bereitgestellt wird, wenn sie benötigt wird, um alle Module oder einige der Module zu betreiben. Dementsprechend kann der Stromverbrauch der Signalverarbeitungsschaltung **2000** drastisch reduziert werden. Jedes Modul der Signalverarbeitungsschaltung **2000** kann eine vorbestimmte Verarbeitung von gehaltenen Daten beginnen, kurz nachdem die Bereitstellung der Versorgungsspannung ausgewählt wird. Daher kann die Zeit von der Auswahl der Bereitstellung der Versorgungsspannung bis zum Beginn einer vorbestimmten Verarbeitung in der Signalverarbeitungsschaltung **2000** verkürzt werden. Außerdem wird eine vorbestimmte Verarbeitung unter Verwendung einer Speicherschaltung für flüchtigen Speicher in einem Modul, das mit Versorgungsspannung versorgt wird, ausgeführt; deshalb kann die Zugriffsgeschwindigkeit der Signalverarbeitungsschaltung **2000** erhöht werden. Ferner wird eine sehr zuverlässige Schaltung, für die die Anzahl, wie oft Daten geschrieben werden können, hoch ist, als die Speicherschaltung für nichtflüchtigen Speicher für die Signalverarbeitungsschaltung **2000** verwendet; deshalb können die Haltbarkeit und die Zuverlässigkeit der Signalverarbeitungsschaltung **2000** verbessert werden.

[0142] Insbesondere können die folgenden vorteilhaften Auswirkungen in einer solchen Weise erzielt werden, dass je eine Gruppe aus der Speicherschaltung für flüchtigen Speicher **200** und der Speicherschaltung für nichtflüchtigen Speicher **100** zum Speichern von Daten, die in der Speicherschaltung für flüchtigen Speicher **200** gehalten werden, für das Register **2004** und die Steuerschaltung **2002** oder für das Register **2004**, die Steuerschaltung **2002** und das ALU **2003** vorgesehen ist, dass die Speicherschaltung für nichtflüchtigen Speicher **100** für den Speicher **2005** vorgesehen ist, und dass die Bereitstellung der Versorgungsspannung zu jedem Modul durch die Stromversorgungsschaltung **2006** gesteuert wird.

[0143] Ohne Verschieben von Daten zwischen Modulen können Bereitstellung und Bereithaltung von Daten vor und nach der Bereitstellung der Versorgungsspannung durchgeführt werden. Daher ist es nicht notwendig, einen speziellen Signalweg (einen Weg oder einen Scanpfad) zum Durchführen von Bereitstellung und Bereithaltung von Daten zwischen Modulen vorzusehen, und die Schaltungsgröße der Signalverarbeitungsschaltung **2000** kann leicht vergrößert werden.

[Ausführungsform 3]

[0144] In dieser Ausführungsform wird eine genauere Konfiguration der Signalverarbeitungsschaltung **2000**, die in Ausführungsform 1 beschrieben wurde, beschrieben. Man beachte, dass die in den **Fig. 1A** bis **Fig. 1E** verwendeten Bezugszeichen für die Beschreibung verwendet werden.

[0145] **Fig. 6A** ist eine Querschnittsansicht der Signalverarbeitungsschaltung **2000**. In **Fig. 6A** ist die linke Hälfte eine Querschnittsansicht eines Bereichs, in dem die Steuerschaltung **2002**, das ALU **2003** und das Register **2004** gebildet werden. Von den Gruppen aus der Speicherschaltung für flüchtigen Speicher **200** und der Speicherschaltung für nichtflüchtigen Speicher **100** in der Steuerschaltung **2002**, dem ALU **2003** und dem Register **2004** werden beispielhaft ein Transistor **103a**, der in der Speicherschaltung für flüchtigen Speicher **200** enthalten ist, ein Transistor **101a**, der in der Speicherschaltung für nichtflüchtigen Speicher **100** enthalten ist (entsprechend dem Transistor **101** in **Fig. 1B** oder **Fig. 1D**), und ein Kondensator **102a** (entsprechend dem Kondensator **102** in **Fig. 1B** oder **Fig. 1D**) dargestellt. Die rechte Hälfte in **Fig. 6A** ist eine Querschnittsansicht eines Bereichs, in dem der Speicher **2005** gebildet wird. Ein Transistor **101b** (entsprechend dem Transistor **101** in **Fig. 1B** oder **Fig. 1D**) und ein Kondensator **102b** (entsprechend dem Kondensator **102** in **Fig. 1B** oder **Fig. 1D**), die in einer Speicherzelle (der Speicherschaltung für nichtflüchtigen Speicher **100**) des Speichers **2005** enthalten sind, sind beispielhaft dargestellt. Man beachte, dass zum Beispiel ein Transistor **103b** unterhalb des Transistors **101b**, der in der Speicherzelle des Speichers **2005** enthalten ist, mit gegenseitigem Überlapp

vorgesehen werden kann. In **Fig. 6A** werden der Transistor **103a** und der Transistor **103b** über einem Substrat **700** gebildet, der Transistor **101a** und der Transistor **101b** werden über dem Transistor **103a** und dem Transistor **103b** mit einer dazwischen vorgesehenen isolierenden Zwischenschicht gebildet, und der Kondensator **102a** und der Kondensator **102b** werden über dem Transistor **101a** und dem Transistor **101b** gebildet.

[0146] In **Fig. 6A** können der Transistor **103a** und der Transistor **103b** in den gleichen Schritten gebildet werden. Der Transistor **101a** und der Transistor **101b** können in den gleichen Schritten gebildet werden. Hier bedeutet Bilden einer Vielzahl von Transistoren in den gleichen Schritten, dass Gate-Elektroden der Vielzahl von Transistoren durch Ätzen eines leitenden Films gebildet werden; Gate-Isolierfilme der Vielzahl von Transistoren werden unter Verwendung eines Isolierfilms (oder durch Ätzen eines Isolierfilms) gebildet; und Source-Elektroden und Drain-Elektroden der Vielzahl von Transistoren werden durch Ätzen eines leitenden Films gebildet. Man beachte, dass in Falle von Transistoren mit in Halbleiterschichten gebildeten Kanälen dieselben Schritte die Bildung der aktiven Schichten der Vielzahl von Transistoren durch Ätzen einer Halbleiterschicht (eines Halbleiterfilms) enthalten.

[0147] In **Fig. 6A** können der Kondensator **102a** und dem Kondensator **102b** in den gleichen Schritten gebildet werden. Hier bedeutet Bilden einer Vielzahl von Kondensatoren in den gleichen Schritten, dass die einen Elektroden von Paaren von Elektroden der Vielzahl von Kondensatoren durch Ätzen eines leitenden Films gebildet werden; dielektrische Schichten der Vielzahl von Kondensatoren werden unter Verwendung eines Isolierfilms (oder durch Ätzen eines Isolierfilms) gebildet; und die anderen der Paare von Elektroden der Vielzahl von Kondensatoren werden unter Verwendung eines leitenden Films (oder durch Ätzen eines leitenden Films) gebildet.

[0148] Man beachte, dass der Kondensator **102a** in den **Fig. 6A** und **Fig. 6B** eine Elektrode **301a** eines Paares von Elektroden, eine dielektrische Schicht **302a** und die andere Elektrode **303** des Paares von Elektroden umfasst. Der Kondensator **102b** umfasst eine Elektrode **301b** eines Paares von Elektroden, die dielektrische Schicht **302a** und die andere Elektrode **303** des Paares von Elektroden. Die dielektrische Schicht **302a** des Kondensators **102a** und die dielektrische Schicht **302a** des Kondensators **102b** können gemeinsam, ohne voneinander getrennt zu sein, vorgesehen sein. Zusätzlich können die andere Elektrode **303** des Paares von Elektroden des Kondensators **102a** und die andere Elektrode **303** des Paares von Elektroden des Kondensators **102b** gemeinsam, ohne voneinander getrennt zu sein, vorgesehen sein. In diesem Fall kann eine leitfähige Schicht (die andere Elektrode **303** des Paares von Elektroden des Kondensators **102a** und die andere Elektrode **303** des Paares von Elektroden des Kondensators **102b**), die gemeinsam, ohne voneinander getrennt zu sein, vorgesehen ist, als eine Abschirmschicht (z. B. eine ein elektrisches Feld abschirmende Schicht) oder als eine lichtabschirmende Schicht der Signalverarbeitungsschaltung **2000** verwendet werden. Zum Beispiel kann, wenn die leitfähige Schicht so vorgesehen ist, dass sie Elemente wie Transistoren, die in der Signalverarbeitungsschaltung **2000** enthalten sind, (z. B. den Transistor **103a**, den Transistor **103b**, den Transistor **101a** und den Transistor **101b**) bedeckt, die nachteilige Wirkung eines externen elektrischen Felds oder dergleichen auf die Elemente, die in der Signalverarbeitungsschaltung **2000** enthalten sind, reduziert werden. Wie oben beschrieben kann, wenn die andere Elektrode **303** des Paares von Elektroden des Kondensators **102a** und die andere Elektrode **303** des Paares von Elektroden des Kondensators **102b** als eine Abschirmschicht oder eine Licht blockierende Schicht dienen, die höchst zuverlässige Signalverarbeitungsschaltung **2000** zur Verfügung gestellt werden, ohne die Anzahl von Herstellungsprozessen (oder Schritten) zu erhöhen.

[0149] **Fig. 6B** ist eine perspektivische Ansicht, die schematisch eine Konfiguration der Signalverarbeitungsschaltung **2000** darstellt. Die Signalverarbeitungsschaltung **2000** kann umfassen: eine Schaltkreisgruppe **1103**, die über dem Substrat **700** ausgebildet ist und Transistoren ähnlich dem Transistor **103a** und dem Transistor **103b** aufweist; eine Schaltkreisgruppe **1101** und eine Schaltkreisgruppe **1111**, die über der Schaltkreisgruppe **1103** so angeordnet sind, dass sie mit der Schaltkreisgruppe **1103** überlappen, und welche Transistoren ähnlich dem Transistor **101a** und dem Transistor **101b** aufweisen; und einen Bereich, der oberhalb der Schaltkreisgruppe **1101** und der Schaltkreisgruppe **1111** so angeordnet ist, dass er mit der Schaltkreisgruppe **1101** und der Schaltkreisgruppe **1111** überlappt, und der eine Vielzahl von Kondensatoren ähnlich dem Kondensator **102a** und dem Kondensator **102b** umfasst (in **Fig. 6B** ist exemplarisch nur die andere Elektrode **303** des Paares von Elektroden von jedem der Kondensatoren dargestellt). Dabei können die andere Elektrode **303** des Paares von Elektroden des Kondensators **102a** und die andere Elektrode **303** des Paares von Elektroden des Kondensators **102b** gemeinsam, ohne voneinander getrennt zu sein, so vorgesehen sein, dass sie die Schaltkreisgruppe **1103**, die Schaltkreisgruppe **1101** und die Schaltkreisgruppe **1111** bedecken. Auf diese Weise werden die andere Elektrode **303** des Paares von Elektroden des Kondensators **102a** und die andere Elektrode **303** des Paares von Elektroden des Kondensators **102b** als eine Abschirmschicht der Signalverarbeitungsschaltung **2000** verwendet.

[0150] Die Schaltkreisgruppe **1103** können die Schaltungen, die in der Signalverarbeitungsschaltung **2000** enthalten sind, mit Ausnahme der Speicherschaltung für nichtflüchtigen Speicher **100** sein. Die Schaltkreisgruppe **1103** umfasst die Elemente, die in der Speicherschaltung für flüchtigen Speicher **200** enthalten sind, die Elemente, die in dem Speicher **2005** enthalten sind, mit Ausnahme der Speicherzellenmatrix **400** (z. B. den Zeilendecoder **404**, den Spaltendecoder **403**, den Leseverstärker **401** und die Vorladeschaltung **402**) und dergleichen. Die Schaltkreisgruppe **1111** kann zum Beispiel die Transistoren **101** enthalten, die in den Speicherschaltungen für nichtflüchtigen Speicher **100** enthalten sind, die jeweils mit der Speicherschaltung für flüchtigen Speicher **200** in den Schaltungen, die in der Signalverarbeitungsschaltung **2000** enthalten sind, eine Gruppe bilden. Die Schaltkreisgruppe **1101** kann zum Beispiel mit den Transistoren **101** vorgesehen sein, die in den Speicherschaltungen für nichtflüchtigen Speicher **100** enthalten sind, die in der Speicherzellenmatrix **400** des Speichers **2005** in den in der Signalverarbeitungsschaltung **2000** enthaltenen Schaltungen enthalten sind. Die Kondensatoren **102**, die in den Speicherschaltungen für nichtflüchtigen Speicher **100** in den in der Signalverarbeitungsschaltung **2000** enthaltenen Schaltungen enthalten sind, können oberhalb dieser Schaltkreisgruppen angeordnet werden.

[0151] Hier ist es wünschenswert, dass ein Teil **1101b** der Schaltkreisgruppe **1103** mit den Elementen, die in dem Speicher **2005** enthalten sind, mit Ausnahme der Speicherzellenmatrix **400**, (z. B. dem Zeilendecoder **404**, dem Spaltendecoder **403**, dem Leseverstärker **401** und der Vorladeschaltung **402**) vorgesehen wird, und dass dieser Bereich (der Teil **1101b**) mit der Schaltkreisgruppe **1101** überlappt. Dabei wird die Schaltkreisgruppe **1101** mit den Transistoren **101** in den Speicherschaltungen für nichtflüchtigen Speicher **100**, die in der Speicherzellenmatrix **400** enthalten sind, vorgesehen. Daher kann ein Teil der Schaltung zum Steuern von Dateneingabe/-ausgabe in der Nähe der Speicherzellenmatrix **400** angeordnet werden.

[0152] Obwohl die **Fig. 6A** und **Fig. 6B** die Struktur darstellen, in der der Transistor **101a** und der Transistor **101b** über dem Transistor **103a** und dem Transistor **103b** gebildet werden, und der Kondensator **102a** und der Kondensator **102b** über dem Transistor **101a** und dem Transistor **101b** gebildet werden, ist ein Modus der vorliegenden Erfindung nicht darauf beschränkt. Die Schicht, die den Transistor **101a** und den Transistor **101b** enthält, und die Schicht, die den Kondensator **102a** und den Kondensator **102b** enthält, können oberhalb des Transistors **103a** und des Transistors **103b** gestapelt werden. **Fig. 7** zeigt ein Beispiel einer Struktur für diesen Fall. In **Fig. 7** sind über dem Transistor **103a** und dem Transistor **103b** die Schicht, die den Transistor **101a** und den Transistor **101b** enthält, die Schicht, die den Kondensator **102a** und den Kondensator **102b** enthält, eine Schicht, die einen Transistor **101c** und einen Transistor **101d** enthält, und eine Schicht, die einen Kondensator **102c** und einen Kondensator **102d** enthält, vorgesehen. Hier sind, im Gegensatz zu der Struktur in **Fig. 6B**, die andere Elektrode des Paares von Elektroden des Kondensators **102a** und die andere Elektrode des Paares von Elektroden des Kondensators **102b** voneinander getrennt. Dies erfolgt, um Schaltungen, die über dem Kondensator **102a** und dem Kondensator **102b** angeordnet sind, und Schaltungen, die unter dem Kondensator **102a** und dem Kondensator **102b** angeordnet sind, elektrisch miteinander zu verbinden. In **Fig. 7** können die andere Elektrode des Paares von Elektroden des Kondensators **102c** und die andere Elektrode des Paares von Elektroden des Kondensators **102d**, die gemeinsam, ohne voneinander getrennt zu sein, vorgesehen sind, als eine Abschirmschicht der Signalverarbeitungsschaltung **2000** dienen. Auf diese Weise sind in einer mehrschichtigen Struktur aus der Schicht, die den Transistor **101a** und den Transistor **101b** enthält, und der Schicht, die den Kondensator **102a** und den Kondensator **102b** enthält, die über dem Transistor **103a** und dem Transistor **103b** angeordnet sind, die andere Elektrode des Paares von Elektroden des Kondensators **102c** und die andere Elektrode des Paares von Elektroden des Kondensators **102d**, die in einer obersten Schicht angeordnet sind, gemeinsam, ohne getrennt zu sein, vorgesehen und können jeweils als eine Abschirmschicht dienen.

[Ausführungsform 4]

[0153] Ein Verfahren zur Bildung der in **Fig. 1A** dargestellten Signalverarbeitungsschaltung **2000** wird beschrieben. In dieser Ausführungsform wird ein Verfahren zum Bilden der Signalverarbeitungsschaltung **2000** beschrieben, wobei ein Transistor **103** als ein Beispiel für die Elemente, die in den in der Signalverarbeitungsschaltung **2000** enthaltenen Schaltungen, mit Ausnahme der Speicherschaltung für nichtflüchtigen Speicher **100**, umfasst sind, genannt wird, und ein Transistor **101** mit einem Kanal in einer Oxidhalbleiterschicht und ein Kondensator **102** als Beispiele für die Elemente, die in den in der Signalverarbeitungsschaltung **2000** enthaltenen Speicherschaltungen für nichtflüchtigen Speicher **100** enthalten sind, genannt werden. Der Fall, in dem ein Transistor mit einem Kanal in einer Siliciumschicht als der Transistor **103** verwendet wird, wird hier als ein Beispiel beschrieben.

[0154] Zunächst werden, wie in **Fig. 8A** dargestellt, ein Isolierfilm **701** und eine Halbleiterschicht **702**, die von einem Einkristall-Halbleiter-Substrat abgetrennt wurde, über einem Substrat **700** gebildet.

[0155] Obwohl es keine besondere Beschränkung für ein Material gibt, das als das Substrat **700** verwendet werden kann, ist es notwendig, dass das Material mindestens eine Wärmebeständigkeit besitzt, die hoch genug ist, um einer nachfolgenden Wärmebehandlung zu widerstehen. Beispielsweise können ein Glassubstrat, welches durch ein Schmelzverfahren oder ein Float-Verfahren gebildet wird, ein Quarzsubstrat, ein Halbleitersubstrat, ein Keramiksubstrat oder dergleichen als das Substrat **700** verwendet werden. In dem Fall, dass die Temperatur für die nachfolgende Wärmebehandlung hoch ist, wird vorzugsweise ein Glassubstrat, dessen unterer Kühlpunkt höher als oder gleich 730°C ist, als das Glassubstrat verwendet.

[0156] In dieser Ausführungsform wird ein Beispiel, bei dem die Halbleiterschicht **702** unter Verwendung von Einkristall-Silicium gebildet wird, als ein Verfahren zur Bildung des Transistors **103** gegeben. Man beachte, dass ein spezielles Beispiel eines Verfahrens zur Bildung der Einkristall-Halbleiterschicht **702** kurz beschrieben wird. Zunächst tritt ein Ionenstrahl mit Ionen, die durch ein elektrisches Feld beschleunigt werden, in ein Bindungssubstrat (Bondsubstrat), welches das Einkristall-Halbleiter-Substrat ist, ein und eine zerbrechliche Schicht, die wegen einer lokalen Störung der Kristallstruktur zerbrechlich ist, wird in einem Bereich in einer gewissen Tiefe von einer Oberfläche des Bindungssubstrats gebildet. Die Tiefe, in der die zerbrechliche Schicht gebildet wird, kann über die Beschleunigungsenergie des Ionenstrahls und den Winkel, unter dem der Ionenstrahl eintritt, eingestellt werden. Dann werden das Bindungssubstrat und das Substrat **700**, das mit dem Isolierfilm **701** vorgesehen ist, so miteinander verbunden, dass der Isolierfilm **701** dazwischen angeordnet ist. Nachdem das Bindungssubstrat und das Substrat **700** einander überlappen, wird ein Druck von ungefähr größer als oder gleich 1 N/cm² und weniger als oder gleich 500 N/cm², vorzugsweise größer als oder gleich 11 N/cm² und weniger als oder gleich 20 N/cm² auf einen Teil des Bindungssubstrats und einen Teil des Substrats **700** ausgeübt, so dass die Substrate aneinander gebunden werden. Wenn der Druck auf einen Teil des Bindungssubstrats und einen Teil des Substrats **700** ausgeübt wird, setzt die Bindung zwischen dem Bindungssubstrat und dem Isolierfilm **701** an diesen Teilen ein, woraus eine Bindung der gesamten Oberfläche dort, wo das Bindungssubstrat und der Isolierfilm **701** in engem Kontakt miteinander stehen, resultiert. Danach wird eine Wärmebehandlung durchgeführt, so dass mikroskopische Hohlräume, die in der zerbrechlichen Schicht existieren, verschmelzen und das Volumen der mikroskopischen Hohlräume erhöht wird. Dementsprechend wird ein Einkristall-Halbleiterfilm, der Bestandteil des Bindungssubstrats ist, von dem Bindungssubstrat entlang der zerbrechlichen Schicht abgetrennt. Die Temperatur der Wärmebehandlung wird so eingestellt, dass sie nicht den unteren Kühlpunkt des Substrats **700** überschreitet. Dann wird der Einkristall-Halbleiterfilm durch Ätzen oder dergleichen in eine gewünschte Form gebracht, so dass der Halbleiterfilm **702** gebildet werden kann.

[0157] Um die Schwellenspannung zu beeinflussen, kann ein Störstellenelement, welches p-Typ-Leitfähigkeit verleiht, wie etwa Bor, Aluminium oder Gallium, oder ein Störstellenelement, welches n-Typ-Leitfähigkeit verleiht, wie etwa Phosphor oder Arsen, dem Halbleiterfilm **702** hinzugefügt werden. Ein Störstellenelement zum Beeinflussen der Schwellenspannung kann dem Halbleiterfilm, der nicht geätzt wird, um eine vorbestimmte Form aufzuweisen, oder dem Halbleiterfilm **702**, der geätzt wird, um eine vorbestimmte Form aufzuweisen, hinzugefügt werden. Alternativ kann das Störstellenelement zum Beeinflussen der Schwellenspannung dem Bindungssubstrat hinzugefügt werden. Alternativ kann das Störstellenelement dem Bindungssubstrat hinzugefügt werden, um grob die Schwellenspannung einzustellen, und das Störstellenelement kann des Weiteren dem Halbleiterfilm, der nicht geätzt wird, um eine vorbestimmte Form aufzuweisen, oder dem Halbleiterfilm **702**, der geätzt wird, um eine vorbestimmte Form aufzuweisen, hinzugefügt werden, um eine Feineinstellung der Schwellenspannung vorzunehmen.

[0158] Man beachte, dass, obwohl der Einkristall-Halbleiterfilm in dieser Ausführungsform verwendet wird, die vorliegende Erfindung nicht auf diese Struktur beschränkt ist. Zum Beispiel kann ein polykristalliner, mikrokristalliner oder amorpher Halbleiterfilm, der über dem Isolierfilm **701** durch Abscheiden aus der Dampfphase gebildet wird, verwendet werden. Alternativ kann der Halbleiterfilm durch eine bekannte Technik kristallisiert werden. Als eine bekannte Kristallisationstechnik können Laserkristallisation unter Verwendung eines Laserstrahls oder Kristallisation unter Verwendung eines katalytischen Elements verwendet werden. Alternativ können Kristallisation unter Verwendung eines katalytischen Elements und Laserkristallisation in Kombination verwendet werden. Wenn ein wärmebeständiges Substrat, wie beispielsweise ein Quarzsubstrat, verwendet wird, können Kristallisation in Verbindung mit thermischer Kristallisation unter Verwendung eines elektrisch beheizten Ofens, Kristallisation durch Lampenheizung unter Verwendung von Infrarotlicht, Kristallisation unter Verwendung eines katalytischen Elements oder Hochtemperatur-Erhitzen auf etwa 950°C verwendet werden.

[0159] Anschließend wird, wie in **Fig. 8B** dargestellt, der Halbleiterfilm **702** in eine vorbestimmte Form verarbeitet, so dass eine Halbleiterschicht **704** gebildet wird. Dann wird ein Gate-Isolierfilm **703** über der Halbleiterschicht **704** gebildet.

[0160] Zum Beispiel kann der Gate-Isolierfilm **703** durch plasmagestützte CVD, Sputtern oder dergleichen unter Verwendung einer einzigen Schicht oder eines Stapels von Schichten aus einem Film, der Siliciumoxid, Siliciumnitridoxid, Siliciumoxinitrid, Siliciumnitrid, Hafniumoxid, Aluminiumoxid, Tantaloxid, Yttriumoxid, Hafniumsilikat (HfSi_xO_y , ($x > 0, y > 0$)), Hafniumsilikat, zu dem Stickstoff hinzugefügt wird, ($\text{HfSi}_x\text{O}_y\text{N}_z$, ($x > 0, y > 0, z > 0$)), Hafniumaluminat, zu dem Stickstoff hinzugefügt wird, ($\text{HfAl}_x\text{O}_y\text{N}_z$, ($x > 0, y > 0, z > 0$)) oder dergleichen enthält, gebildet werden.

[0161] Man beachte, dass in dieser Beschreibung ein Oxinitrid eine Substanz ist, die mehr Sauerstoff als Stickstoff enthält, und ein Nitridoxid eine Substanz ist, die mehr Stickstoff als Sauerstoff enthält.

[0162] Die Dicke des Gate-Isolierfilms **703** kann z. B. größer als oder gleich 1 nm und kleiner oder gleich 100 nm, vorzugsweise größer als oder gleich 10 nm und kleiner als oder gleich 50 nm sein. In dieser Ausführungsform wird ein einlagiger Isolierfilm, der Siliciumoxid enthält, durch plasmagestützte CVD als der Gate-Isolierfilm **703** gebildet.

[0163] Anschließend wird, wie in **Fig. 8C** dargestellt, eine Gate-Elektrode **707** gebildet.

[0164] Ein leitender Film wird gebildet und dann in eine vorbestimmte Form gebracht, so dass die Gate-Elektrode **707** gebildet werden kann. Der leitende Film kann durch CVD, Sputtern, Abscheiden aus der Dampfphase, Rotationsbeschichten oder dergleichen gebildet werden. Für den leitenden Film können Tantal (Ta), Wolfram (W), Titan (Ti), Molybdän (Mo), Aluminium (Al), Kupfer (Cu), Chrom (Cr), Niob (Nb) oder dergleichen verwendet werden. Eine Legierung, die das Metall als Hauptbestandteil enthält, oder eine Verbindung, die das Metall enthält, können verwendet werden. Alternativ kann ein Halbleiterfilm wie z. B. polykristallines Silicium, das mit einem Störstellenelement, wie z. B. Phosphor, welches Leitfähigkeit verleiht, dotiert wird, verwendet werden.

[0165] Man beachte, dass, obwohl die Gate-Elektrode **707** in dieser Ausführungsform unter Verwendung eines einlagigen leitenden Films gebildet wird, diese Ausführungsform nicht auf diese Struktur beschränkt ist. Die Gate-Elektrode **707** kann aus einer Vielzahl von gestapelten leitenden Filmen gebildet werden.

[0166] Als eine Kombination von zwei leitenden Filmen können Tantalnitrid oder Tantal für einen ersten leitenden Film und Wolfram für einen zweiten leitenden Film verwendet werden. Neben dem Beispiel kann irgendeine der folgenden Kombinationen verwendet werden: Wolfrannitrid und Wolfram, Molybdänitrid und Molybdän, Aluminium und Tantal, Aluminium und Titan, und dergleichen. Da Wolfram und Tantalnitrid eine hohe Wärmebeständigkeit aufweisen, kann die Wärmebehandlung zur thermischen Aktivierung in einem Schritt durchgeführt werden, nachdem die beiden leitenden Filme gebildet wurden. Alternativ können als Kombination der beiden leitenden Filme beispielsweise Nickelsilicid und Silicium, welches mit einem n-Typ-Leitfähigkeit verleihenden Störstellenelement dotiert ist, Wolframsilicid und Silicium, welches mit einem n-Typ-Leitfähigkeit verleihenden Störstellenelement dotiert ist, oder dergleichen verwendet werden.

[0167] Im Falle einer dreilagigen Struktur, in der drei oder mehr leitende Filme gestapelt sind, wird vorzugsweise eine Schichtstruktur aus einem Molybdänenfilm, einem Aluminiumfilm und einem Molybdänenfilm verwendet.

[0168] Ein lichtdurchlässiger, leitender Oxidfilm aus Indiumoxid, Indiumzinnoxid, Indiumzinkoxid, Zinkoxid, Zinkaluminiumoxid, Zinkaluminiumoxinitrid, Galliumzinkoxid oder dergleichen kann als die Gate-Elektrode **707** verwendet werden.

[0169] Alternativ kann die Gate-Elektrode **707** selektiv durch ein Tröpfchen-Austrag (droplet discharge) Verfahren ohne Verwendung einer Maske gebildet werden. Ein Tröpfchen-Austrag Verfahren ist ein Verfahren zum Bilden eines vorbestimmten Musters durch Austrag oder Ausstoß eines Tröpfchens mit einer vorbestimmten Zusammensetzung aus einer Öffnung und umfasst ein Tintenstrahl-Verfahren in seiner Kategorie.

[0170] Darüber hinaus kann die Gate-Elektrode **707** in einer Weise gebildet werden, dass ein leitender Film gebildet wird und dann durch ein Ätzverfahren mit induktiv gekoppeltem Plasma (ICP) unter geeigneten kontrollierten Bedingungen (z. B. die Menge von elektrischer Leistung, die an einer gewickelten Elektrodenschicht appliziert wird, die Menge von elektrischer Leistung, die an einer Elektrodenschicht auf der Seite des Substrats

appliziert wird, und die Elektrodenoberfläche auf der Seite des Substrats) geätzt wird, um in eine gewünschten Form verjüngt zu werden. Ferner kann ein Winkel und dergleichen der sich verjüngenden Form mittels der Form einer Maske kontrolliert werden. Man beachte, dass für ein Ätzgas nach Eignung ein Gas auf Chlorbasis, wie z. B. Chlor, Borchlorid, Siliciumchlorid oder Tetrachlorkohlenstoff, ein Gas auf Florbasis wie z. B. Tetrafluorkohlenstoff, Schwefelfluorid oder Stickstofffluorid oder Sauerstoff verwendet werden kann.

[0171] Anschließend werden in der Halbleiterschicht **704**, wie in **Fig. 8D** dargestellt, ein Kanalbildungsbereich **710**, der mit der Gate-Elektrode **707** überlappt, und ein Paar an Störstellenbereichen **709** gebildet, zwischen denen der Kanalbildungsbereich **710** angeordnet ist, wenn ein Störstellenelement, welches eine bestimmte Leitfähigkeit verleiht, der Halbleiterschicht **704** hinzugefügt wird, wobei die Gate-Elektrode **707** als Maske verwendet wird.

[0172] In dieser Ausführungsform wird der Fall, in dem ein p-Typ-Leitfähigkeit verleihendes Störstellenelement (z. B. Bor) der Halbleiterschicht **704** hinzugefügt wird, als ein Beispiel beschrieben.

[0173] Anschließend werden, wie in **Fig. 9A** dargestellt, ein Isolierfilm **712** und ein Isolierfilm **713** gebildet, um den Gate-Isolierfilm **703** und die Gate-Elektrode **707** zu bedecken. Insbesondere kann ein anorganischer Isolierfilm aus Siliciumoxid, Siliciumnitrid, Siliciumnitridoxid, Siliciumoxinitrid, Aluminiumnitrid, Aluminiumnitridoxid oder dergleichen als der Isolierfilm **712** und als der Isolierfilm **713** verwendet werden. Insbesondere werden der Isolierfilm **712** und der Isolierfilm **713** vorzugsweise unter Verwendung eines Materials mit niedriger dielektrischer Konstante (Niedrig-k-Material) gebildet, da eine Kapazität aufgrund der Überlappung von Elektroden oder Leiterbahnen hinreichend verringert werden kann. Man beachte, dass ein poröser Isolierfilm, der ein solches Material enthält, als der Isolierfilm **712** und als der Isolierfilm **713** verwendet werden kann. Da der poröse Isolierfilm eine geringere Dielektrizitätskonstante besitzt als ein dichter Isolierfilm, kann eine parasitäre Kapazität aufgrund von Elektroden oder Leitungen weiter reduziert werden.

[0174] In dieser Ausführungsform ist ein Beispiel, bei dem Siliciumoxinitrid für den Isolierfilm **712** verwendet wird und Siliciumnitridoxid für den Isolierfilm **713** verwendet wird, beschrieben. Darüber hinaus kann in dieser Ausführungsform, obwohl ein Beispiel, bei dem der Isolierfilm **712** und der Isolierfilm **713** über der Gate-Elektrode **707** gebildet werden, gezeigt wird, in der vorliegenden Erfindung nur ein Isolierfilm über der Gate-Elektrode **707** gebildet werden, oder eine Vielzahl von Isolierfilmen aus drei oder mehr Schichten können gestapelt werden.

[0175] Anschließend wird, wie in **Fig. 9B** dargestellt, der Isolierfilm **713** einem chemisch-mechanischen Polieren (CMP) oder einem Ätzen unterzogen, so dass die obere Oberfläche des Isolierfilms **713** planarisiert wird. Man beachte, dass es wünschenswert ist, eine Oberfläche des Isolierfilms **713** so weit wie möglich zu glätten, um die Eigenschaften des Transistors **101**, der später gebildet wird, zu verbessern.

[0176] Durch die oben genannten Schritte kann der Transistor **103** gebildet werden.

[0177] Als nächstes wird ein Verfahren zum Bilden des Transistors **101** beschrieben. Zunächst wird, wie in **Fig. 9C** dargestellt, eine Oxidhalbleiterschicht **716** über dem Isolierfilm **713** gebildet.

[0178] Die Oxidhalbleiterschicht **716** kann durch die Verarbeitung eines Oxidhalbleiterfilms, der über dem Isolierfilm **713** gebildet ist, in eine gewünschte Form gebracht werden. Die Dicke des Oxidhalbleiterfilms ist größer oder gleich 2 nm und kleiner oder gleich 200 nm, vorzugsweise größer oder gleich 3 nm und kleiner oder gleich 50 nm, besonders vorzugsweise größer oder gleich 3 nm und kleiner oder gleich 20 nm. Der Oxidhalbleiterfilm wird durch Sputtern abgeschieden. Alternativ kann der Oxidhalbleiterfilm durch Sputtern in einer Edelgasatmosphäre (z. B. Argon), einer Sauerstoffatmosphäre oder einer gemischten Atmosphäre aus einem Edelgas (z. B. Argon) und Sauerstoff gebildet werden.

[0179] Man beachte, dass vorzugsweise Staub auf Oberflächen des Isolierfilms **713** durch umgekehrtes Sputtern, bei welchem ein Argongas eingeleitet und Plasma erzeugt wird, entfernt wird, bevor der Oxidhalbleiterfilm durch Sputtern abgeschieden wird. Das umgekehrte Sputtern ist ein Verfahren, bei dem eine HF-Energiequelle ohne Anlegen von Spannung an einer Targetseite zum Applizieren von Spannung an einer Substratseite in einer Argonatmosphäre verwendet wird und ein Plasma in der Nähe des Substrats erzeugt wird, so dass eine Substratoberfläche modifiziert wird. Man beachte, dass Stickstoff, Helium oder dergleichen anstelle der Argonatmosphäre verwendet werden können. Alternativ kann eine Argonatmosphäre, der Sauerstoff, Disstickstoffoxid oder dergleichen zugesetzt werden, verwendet werden. Alternativ kann eine Argonatmosphäre, der Chlor, Tetrafluorkohlenstoff oder dergleichen zugesetzt werden, verwendet werden.

[0180] Ein zu verwendender Oxidhalbleiter enthält vorzugsweise wenigstens Indium (In) oder Zink (Zn). Insbesondere sind vorzugsweise In und Zn enthalten. Als Stabilisierungsmetall zur Verringerung von Schwankungen in den elektrischen Eigenschaften des Transistors, der den Oxidhalbleiter enthält, ist vorzugsweise zusätzlich zu In und Zn Gallium (Ga) enthalten. Zinn (Sn) ist vorzugsweise als Stabilisierungsmetall enthalten. Hafnium (Hf) ist vorzugsweise als Stabilisierungsmetall enthalten. Aluminium (Al) ist vorzugsweise als Stabilisierungsmetall enthalten.

[0181] Als ein weiteres Stabilisierungsmetall können eine oder mehrere Arten von Lanthanoiden wie z. B. Lanthan (La), Cer (Ce), Praseodym (Pr), Neodym (Nd), Samarium (Sm), Europium (Eu), Gadolinium (Gd), Terbium (Tb), Dysprosium (Dy), Holmium (Ho), Erbium (Er), Thulium (Tm), Ytterbium (Yb) oder Lutetium (Lu) enthalten sein.

[0182] Zum Beispiel kann Indiumoxid; Zinnoxid; Zinkoxid; ein Zwei-Komponenten-Metallocid, wie z. B. ein auf In-Zn basierendes Oxid, ein auf Sn-Zn basierendes Oxid, ein auf Al-Zn basierendes Oxid, ein auf Zn-Mg basierendes Oxid, ein auf Sn-Mg basierendes Oxid, ein auf In-Mg basierendes Oxid oder ein auf In-Ga basierendes Oxid; ein Drei-Komponenten-Metallocid, wie z. B. ein auf In-Ga-Zn basierendes Oxid (auch als IGZO bezeichnet), ein auf In-Al-Zn basierendes Oxid, ein auf In-Sn-Zn basierendes Oxid, ein auf Sn-Ga-Zn basierendes Oxid, ein auf Al-Ga-Zn basierendes Oxid, ein auf Sn-Al-Zn basierendes Oxid, ein auf In-Hf-Zn basierendes Oxid, ein auf In-La-Zn basierendes Oxid, ein auf In-Ce-Zn basierendes Oxid, ein auf In-Pr-Zn basierendes Oxid, ein auf In-Nd-Zn basierendes Oxid, ein auf In-Sm-Zn basierendes Oxid, ein auf In-Eu-Zn basierendes Oxid, ein auf In-Gd-Zn basierendes Oxid, ein auf In-Tb-Zn basierendes Oxid, ein auf In-Dy-Zn basierendes Oxid, ein auf In-Ho-Zn basierendes Oxid, ein auf In-Er-Zn basierendes Oxid, ein auf In-Tm-Zn basierendes Oxid, ein auf In-Yb-Zn basierendes Oxid oder ein auf In-Lu-Zn basierendes Oxid; oder ein Vier-Komponenten-Metallocid, wie etwa ein auf In-Sn-Ga-Zn basierendes Oxid, ein auf In-Hf-Ga-Zn basierendes Oxid, ein auf In-Al-Ga-Zn basierendes Oxid, ein auf In-Sn-Al-Zn basierendes Oxid, ein auf In-Sn-Hf-Zn basierendes Oxid oder ein auf In-Hf-Al-Zn-basierendes Oxid verwendet werden. Darüber hinaus kann jeder der oben genannten Oxidhalbleiter ein anderes Element als In, Ga, Sn und Zn, z. B. SiO_2 enthalten.

[0183] Man beachte, dass hier beispielsweise ein "auf In-Ga-Zn basierendes Oxid" ein Oxid kennzeichnet, welches In, Ga und Zn als Hauptkomponenten enthält, und dass es keine besondere Beschränkung für das Verhältnis von In, Ga und Zn gibt. Die In-Ga-Zn basierenden Oxide können ein anderes Metallelement als In, Ga und Zn enthalten.

[0184] Als der Oxidhalbleiter kann ein Material, das durch $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$ ist erfüllt, und m ist keine ganze Zahl) beschrieben wird, verwendet werden. Man beachte, dass M eines oder mehrere Metallelemente aus Ga, Fe, Mn und Co repräsentiert. Alternativ kann als Oxidhalbleiter ein Material, das durch $\text{In}_3\text{SnO}_5(\text{ZnO})_n$ ($n > 0$, n ist eine ganze Zahl) beschrieben wird, verwendet werden.

[0185] Zum Beispiel kann ein auf In-Ga-Zn basierendes Oxid mit einem Atomverhältnis von $\text{In:Ga:Zn} = 1:1:1$ ($= 1/3:1/3:1/3$) oder $\text{In:Ga:Zn} = 2:2:1$ ($= 2/5:2/5:1/5$) oder irgendeines der Oxide, dessen Zusammensetzung in der Nachbarschaft der obigen Zusammensetzungen liegt, verwendet werden. Alternativ kann ein auf In-Sn-Zn basierendes Oxid mit einem Atomverhältnis von $\text{In:Sn:Zn} = 1:1:1$ ($= 1/3:1/3:1/3$), $\text{In:Sn:Zn} = 2:1:3$ ($= 1/3:1/6:1/2$) oder $\text{In:Sn:Zn} = 2:1:5$ ($= 1/4:1/8:5/8$) oder irgendeines der Oxide, dessen Zusammensetzung in der Nachbarschaft der obigen Zusammensetzungen liegt, verwendet werden.

[0186] Die Zusammensetzung ist jedoch nicht auf die oben beschriebenen beschränkt, und ein Material mit einer geeigneten Zusammensetzung kann in Abhängigkeit von den erforderlichen Halbleitereigenschaften (z. B. Mobilität, Schwellenspannung und Variation) verwendet werden. Um die erforderlichen Halbleitereigenschaften zu erhalten, ist es wünschenswert, dass die Ladungsträgerkonzentration, die Störstellenkonzentration, die Defektdichte, das Atomverhältnis eines Metallelements zu Sauerstoff, der interatomare Abstand, die Dichte und dergleichen auf geeignete Werte eingestellt werden.

[0187] Zum Beispiel kann eine hohe Mobilität relativ leicht in dem Fall der Verwendung eines In-Sn-Zn-Oxids erreicht werden. Jedoch kann die Mobilität durch Verringerung der Defektdichte in einer Masse (Bulk) auch im Falle der Verwendung eines auf In-Ga-Zn basierenden Oxids erhöht werden.

[0188] Man beachte, dass zum Beispiel der Ausdruck "Die Zusammensetzung eines Oxids, welches In, Ga und Zn im Atomverhältnis $\text{In:Ga:Zn} = a:b:c$ ($a + b + c = 1$) enthält, ist in der Nachbarschaft der Zusammensetzung eines Oxids, welches In, Ga und Zn im Atomverhältnis $\text{In:Ga:Zn} = A:B:C$ ($A + B + C = 1$) enthält" bedeutet,

dass a, b und c die folgende Beziehung erfüllen: $(a - A)^2 + (b - B)^2 + (c - C)^2 \leq r^2$, und r kann zum Beispiel 0,05 sein. Das gleiche gilt für andere Oxide.

[0189] Der Oxidhalbleiter kann entweder einkristallin oder nicht-einkristallin sein. Im letzteren Fall kann der Oxidhalbleiter entweder amorph oder polykristallin sein. Ferner kann der Oxidhalbleiter entweder eine amorphe Struktur haben, die einen Bereich mit einer Kristallinität umfasst, oder eine nicht-amorphe Struktur haben.

[0190] In einem Oxidhalbleiter in einem amorphen Zustand kann eine flache Oberfläche relativ leicht erhalten werden, so dass eine Grenzflächenstreuung reduziert werden kann und eine relativ hohe Mobilität mit relativer Leichtigkeit erhalten werden kann, wenn ein Transistor unter Verwendung des Oxidhalbleiters hergestellt wird.

[0191] In einem Oxidhalbleiter, der eine Kristallinität besitzt, können Defekte in der Masse weiter reduziert werden, und wenn eine Oberflächenglattheit verbessert wird, kann eine Mobilität höher als die eines Oxidhalbleiters in einem amorphen Zustand erzielt werden. Um die Oberflächenglattheit zu verbessern, wird der Oxidhalbleiter vorzugsweise über einer glatten Oberfläche gebildet. Insbesondere kann der Oxidhalbleiter über einer Oberfläche mit der durchschnittlichen Oberflächenrauheit (R_a) von weniger als oder gleich 1 nm, vorzugsweise weniger als oder gleich 0,3 nm, besonders bevorzugt weniger als oder gleich 0,1 nm, gebildet werden.

[0192] Man beachte, dass R_a über eine dreidimensionale Erweiterung eines Mittellinienmittels der Rauheit, welches von JIS B 0601 so definiert ist, dass es auf eine Ebene angewendet werden soll, erhalten wird. Die R_a kann als ein "Mittelwert der Absolutwerte der Abweichungen von einer Referenzoberfläche zu einer bestimmten Oberfläche" ausgedrückt werden und ist durch die folgende Formel definiert.

[FORMEL 1]

$$R_a = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

[0193] In der obigen Formel bezeichnen So eine Fläche einer Ebene, die gemessen werden soll, (ein rechteckiger Bereich, der von vier Punkten definiert ist, der durch die Koordinaten (x_1, y_1) , (x_1, y_2) , (x_2, y_1) , und (x_2, y_2) vorgegeben ist) und Z_0 eine durchschnittliche Höhe der Ebene, die gemessen werden soll. R_a kann unter Verwendung eines Rasterkraftmikroskops (AFM) gemessen werden.

[0194] Bei dieser Ausführungsform wird ein 30 nm dicker, auf In-Ga-Zn basierender Oxidhalbleiterdünnsfilm, der durch Sputtern unter Verwendung eines Targets, welches Indium (In), Gallium (Ga) und Zink (Zn) enthält, gewonnen wird, als Oxidhalbleiterfilm verwendet. Ein Target mit einem Zusammensetzungsverhältnis von Metallen von In:Ga:Zn = 1:1:0,5, In:Ga:Zn = 1:1:1 oder In:Ga:Zn = 1:1:2 kann zum Beispiel als das Target verwendet werden. Die Füllgeschwindigkeit des Targets, welches In, Ga und Zn enthält, ist höher als oder gleich 90% und geringer als oder gleich 100%, vorzugsweise höher als oder gleich 95% und geringer als 100%. Bei Verwendung des Targets mit einer hohen Füllgeschwindigkeit wird ein dichter Oxidhalbleiterfilm gebildet.

[0195] In dieser Ausführungsform wird der Oxidhalbleiterfilm in einer solchen Weise abgeschieden, dass das Substrat in einer Behandlungskammer verbleibt, die in einem Zustand reduzierten Drucks gehalten wird, in der Behandlungskammer verbleibende Feuchtigkeit entfernt wird, ein Sputtergas, aus dem Wasserstoff und Feuchtigkeit entfernt werden, eingeleitet wird und das Target verwendet wird. Die Substrattemperatur kann höher als oder gleich 100°C und niedriger als oder gleich 600°C, vorzugsweise höher als oder gleich 200°C und niedriger als oder gleich 400°C während der Abscheidung sein. Durch Abscheiden des Oxidhalbleiterfilms, während das Substrat erhitzt wird, kann die Konzentration von Verunreinigungen, die in dem abgeschiedenen Halbleiterfilm enthalten sind, gesenkt werden. Darüber hinaus kann eine Beschädigung durch Sputtern reduziert werden. Um in der Behandlungskammer verbleibende Feuchtigkeit zu entfernen, wird vorzugsweise eine Adsorptionsvakuumpumpe eingesetzt. Zum Beispiel wird vorzugsweise eine Kryopumpe, eine Ionenpumpe oder eine Titansublimationspumpe verwendet. Eine Turbopumpe, der eine Kühlwanne hinzugefügt wird, kann als eine Evakuierungseinheit verwendet werden. Zum Beispiel werden ein Wasserstoffatom, eine Verbindung, die ein Wasserstoffatom enthält, wie etwa Wasser (H_2O) (vorzugsweise eine Verbindung, die ein Kohlenstoffatom enthält), und dergleichen aus der Behandlungskammer unter Verwendung einer Kryopumpe evakuiert. Somit kann die Konzentration von Verunreinigungen, die in dem Oxidhalbleiterfilm enthalten sind, der in der Behandlungskammer abgeschieden wird, gesenkt werden.

[0196] Als ein Beispiel für die Abscheidungsbedingung wird die folgende Bedingung verwendet: Der Abstand zwischen dem Substrat und dem Target beträgt 100 mm, der Druck ist 0,6 Pa, die Leistung des Gleichstroms (DC) ist 0,5 kW und die Atmosphäre ist eine Sauerstoffatmosphäre (Der Anteil der Sauerstoff-Flussrate beträgt 100%). Man beachte, dass es vorzuziehen ist, dass gepulste Gleichstromleistung (DC) verwendet wird, da Staub, der während der Abscheidung erzeugt wird, verringert werden kann und die Filmdicke einheitlich sein kann.

[0197] Ferner kann, wenn die Leckrate der Behandlungskammer der Sputtervorrichtung auf weniger als oder gleich 1×10^{-10} Pa·m³/Sekunde eingestellt wird, ein Eintrag von Verunreinigungen, wie etwa Alkalimetall oder Hydrid in den Oxidhalbleiterfilm, der durch Sputtern gebildet wird, verringert werden. Darüber hinaus kann durch Verwendung der Adsorptionsvakuumpumpe als ein Evakuierungssystem ein Gegenstrom von Verunreinigungen, wie etwa einem Alkalimetall, einem Wasserstoffatom, einem Wasserstoffmolekül, Wasser, einer Hydroxylgruppe oder Hydrid von dem Evakuierungssystem reduziert werden.

[0198] Wenn die Reinheit des Targets auf 99,99% oder mehr eingestellt wird, können ein Alkalimetall, ein Wasserstoffatom, ein Wasserstoffmolekül, Wasser, eine Hydroxylgruppe, Hydrid oder dergleichen, die in den Oxidhalbleiterfilm gemischt werden, reduziert werden. Darüber hinaus kann durch Verwendung des Targets die Konzentration eines Alkalimetalls wie z. B. Lithium, Natrium oder Kalium in dem Oxidhalbleiterfilm reduziert werden.

[0199] Man beachte, dass es, damit Wasserstoff, eine Hydroxylgruppe und Feuchtigkeit in dem Oxidhalbleiterfilm so wenig wie möglich enthalten sind, wünschenswert ist, dass eine Verunreinigung, wie etwa Wasserstoff oder Feuchtigkeit, die auf dem Substrat **700** adsorbiert wird, als Vorbehandlung für die Abscheidung entfernt und durch Vorheizen des Substrats **700**, über dem der Isolierfilm **712** und der Isolierfilm **713** in einer Vorheizkammer der Sputtervorrichtung gebildet werden, evakuiert wird. Die Temperatur des Vorheizens ist höher als oder gleich 100°C und niedriger als oder gleich 400°C, vorzugsweise höher als oder gleich 150°C und niedriger als oder gleich 300°C. Als Evakuierungseinheit, die in der Vorheizkammer vorgesehen ist, ist eine Kryopumpe bevorzugt. Man beachte, dass auf die Behandlung durch Vorheizen verzichtet werden kann. Das Vorheizen kann in ähnlicher Weise an dem Substrat **700** durchgeführt werden, über dem eine leitende Schicht **719** und eine leitende Schicht **720** vor dem Abscheiden eines Gate-Isolierfilms **721** in einem späteren Schritt gebildet werden.

[0200] Man beachte, dass das Ätzen zur Bildung der Oxidhalbleiterschicht **716** Trockenätzen, Nassätzen oder beides, Trockenätzen und Nassätzen, sein kann. Als Ätzgas zum Trockenätzen wird vorzugsweise ein Gas, das Chlor enthält, (ein Gas auf Chlorbasis, wie etwa Chlor (Cl₂), Bortrichlorid (BCl₃), Siliciumtetrachlorid (SiCl₄) oder Tetrachlorkohlenstoff (CCl₄)) verwendet. Alternativ kann ein Gas, das Fluor enthält, (ein Gas auf Florbasis, wie etwa Tetrafluorkohlenstoff (CF₄), Schwefelhexafluorid (SF₆), Stickstofftrifluorid (NF₃) oder Trifluormethan (CHF₃)), Bromwasserstoff (HBr), Sauerstoff (O₂), irgendeines dieser Gase, zu dem ein Edelgas wie Helium (He) oder Argon (Ar) hinzugefügt wird, oder dergleichen verwendet werden.

[0201] Als Trockenätzen kann reaktives Ionenätzen (RIE) mit Parallelplatten oder induktiv gekoppeltes Plasmätzen (ICP) verwendet werden. Um den Film in eine gewünschte Form zu ätzen, werden die Ätzbedingungen (z. B. die Menge von elektrischer Leistung, die an einer gewickelten Elektrode appliziert wird, die Menge von elektrischer Leistung, die an einer Elektrode auf der Seite des Substrats appliziert wird, und die Elektrodentemperatur auf der Seite des Substrats) entsprechend angepasst.

[0202] Als Äzmittel, welches für das Nassätzen verwendet wird, kann eine gemischte Lösung aus Phosphorsäure, Essigsäure und Salpetersäure, organischen Säuren, wie etwa Zitronensäure oder Oxalsäure, oder dergleichen verwendet werden. In dieser Ausführungsform wird ITO-07N (hergestellt von KANTO CHEMICAL CO., INC.) verwendet.

[0203] Eine Lackmaske für die Bildung der Oxidhalbleiterschicht **716** kann durch ein Tintenstrahl-Verfahren gebildet werden. Wenn die Lackmaske mit einem Tintenstrahl-Verfahren gebildet wird, wird eine Fotomaske nicht verwendet; somit können die Herstellungskosten reduziert werden.

[0204] Man beachte, dass es wünschenswert ist, dass umgekehrtes Sputtern durchgeführt wird, bevor ein leitender Film in einem nachfolgenden Schritt gebildet wird, so dass Lackrückstände und dergleichen, die auf Oberflächen der Oxidhalbleiterschicht **716** und des Isolierfilms **713** anhaften, entfernt werden.

[0205] Man beachte, dass der Oxidhalbleiterfilm, der durch Sputtern oder dergleichen abgeschieden wird, in einigen Fällen Feuchtigkeit oder Wasserstoff (einschließlich einer Hydroxyl-Gruppe) als eine Verunreinigung enthält. Feuchtigkeit oder Wasserstoff bilden leicht ein Donatorniveau und fungieren somit als eine Verunreinigung in dem Oxidhalbleiter. Somit wird die Oxidhalbleiterschicht **716** in einer Ausführungsform der vorliegenden Erfindung zur Verringerung von Verunreinigungen, wie etwa Feuchtigkeit oder Wasserstoff, in dem Oxidhalbleiterfilm (zum Durchführen einer Dehydratisierung oder einer Dehydrierung) in einer Atmosphäre mit reduziertem Druck, einer Inertgasatmosphäre aus Stickstoff, einem Edelgas oder dergleichen, einer Sauerstoffatmosphäre oder extrem trockener Luft (Die Feuchtigkeitsmenge beträgt 20 ppm (−55°C bei Umrechnung in einen Taupunkt) oder weniger, vorzugsweise 1 ppm oder weniger, besonders bevorzugt 10 ppb oder weniger, in dem Fall, dass die Messung mit einem Taupunktmessgerät nach einem Cavity-Ring-Down-Laserspektroskopie (CRDS) Verfahren durchgeführt wird.) einer Wärmebehandlung unterzogen.

[0206] Durch Durchführen einer Wärmebehandlung an der Oxidhalbleiterschicht **716** kann Feuchtigkeit oder Wasserstoff in der Oxidhalbleiterschicht **716** entfernt werden. Insbesondere kann eine Wärmebehandlung bei einer Temperatur durchgeführt werden, die höher als oder gleich 250°C und niedriger als oder gleich 750°C, vorzugsweise höher als oder gleich 400°C und niedriger als der untere Kühlpunkt des Substrats ist. Beispielsweise kann eine Wärmebehandlung bei 500°C für mehr als oder gleich ungefähr 3 Minuten und kürzer als oder gleich 6 Minuten durchgeführt werden. Wenn RTA für die Wärmebehandlung verwendet wird, kann eine Dehydratisierung oder Dehydrierung in einer kurzen Zeit durchgeführt werden; somit kann die Behandlung sogar bei einer Temperatur, die höher als der untere Kühlpunkt eines Glassubstrats ist, durchgeführt werden.

[0207] In dieser Ausführungsform wird ein elektrischer Ofen, der eine Vorrichtung zur Wärmebehandlung ist, verwendet.

[0208] Man beachte, dass die Vorrichtung zur Wärmebehandlung nicht auf einen elektrischen Ofen beschränkt ist und mit einer Vorrichtung zum Erhitzen eines Objekts durch Wärmeleitung oder Wärmestrahlung von einer Heizvorrichtung wie einer Widerstandsheizung vorgesehen werden kann. Zum Beispiel kann eine Vorrichtung zum schnellen thermischen Glühen (RTA), wie beispielsweise eine Vorrichtung zum schnellen thermischen Glühen mittels Gas (GRTA) oder eine Vorrichtung zum schnellen thermischen Glühen mittels einer Lampe (LRTA), verwendet werden. Eine LRTA Vorrichtung ist eine Vorrichtung zum Heizen eines Objekts durch Bestrahlung mit Licht (einer elektromagnetischen Welle), das von einer Lampe, wie etwa einer Halogenlampe, einer Halogen-Metaldampflampe, einer Xenon-Bogenlampe, einer Kohlenstoff-Bogenlampe, einer Hochdruck-Natriumlampe oder einer Hochdruck-Quecksilberlampe emittiert wird. Eine GRTA Vorrichtung ist eine Vorrichtung, mit welcher eine Wärmebehandlung unter Verwendung eines Hochtemperatur-Gases durchgeführt wird. Als das Gas wird ein inertes Gas, das nicht mit einem Objekt durch Wärmebehandlung reagiert, wie beispielsweise Stickstoff oder ein Edelgas (z. B. Argon), verwendet.

[0209] Bei der Wärmebehandlung ist es wünschenswert, dass Feuchtigkeit, Wasserstoff und dergleichen nicht in Stickstoff oder einem Edelgas, wie Helium, Neon oder Argon, enthalten sind. Alternativ ist die Reinheit von Stickstoff oder einem Edelgas, wie Helium, Neon oder Argon, das in die Vorrichtung zur Wärmebehandlung eingeleitet wird, vorzugsweise höher als oder gleich 6 N (99,9999%), besonders bevorzugt höher als oder gleich 7 N (99,99999%) (das heißt, dass die Verunreinigungskonzentration niedriger als oder gleich 1 ppm, vorzugsweise niedriger als oder gleich 0,1 ppm ist).

[0210] Man beachte, dass darauf hingewiesen wurde, dass ein Oxidhalbleiter unempfindlich gegenüber Verunreinigungen sei, dass es kein Problem gebe, wenn eine beträchtliche Menge an metallischen Verunreinigungen in dem Film enthalten ist, und dass Kalknatronglas, das eine große Menge an Alkalimetall, wie etwa Natrium, enthält und das kostengünstig ist, verwendet werden könne (Kamiya, Nomura und Hosono, "Eigenschaften des Ladungsträgertransports und elektronische Strukturen von amorphen Oxidhalbleitern: Der gegenwärtige Status", KOTAI BUTSURI (FESTKÖRPERPHYSIK), 2009, Band 44, S. 621–633). Aber eine solche Überlegung ist nicht angemessen. Alkalimetall ist kein Element, das in einem Oxidhalbleiter enthalten ist, und somit eine Verunreinigung. Erdalkalimetall ist ebenfalls eine Verunreinigung in dem Fall, dass Erdalkalimetall nicht in einem Oxidhalbleiter enthalten ist. Ein Alkalimetall, insbesondere Na wird zu Na^+ , wenn ein Isolierfilm, der in Kontakt mit einer Oxidhalbleiterschicht ist, ein Oxid ist, und Na diffundiert in den Isolierfilm. Zusätzlich bricht oder geht Na in der Oxidhalbleiterschicht eine Bindung zwischen Metall und Sauerstoff ein, die in einem Oxidhalbleiter enthalten sind. Als ein Ergebnis tritt zum Beispiel eine Verschlechterung der Eigenschaften eines Transistors, wie etwa ein Standard-Ein Zustand des Transistors aufgrund einer Verschiebung der Schwellenspannung in negativer Richtung oder eine Abnahme der Mobilität auf. Auch treten Schwankungen in den Eigenschaften auf. Eine solche Verschlechterung der Eigenschaften des Transistors und Schwankungen in den Eigenschaften aufgrund der Verunreinigung treten augenfällig auf, wenn die Konzentration von Wasser-

stoff in der Oxidhalbleiterschicht extrem niedrig ist. Somit wird, wenn die Konzentration an Wasserstoff in der Oxidhalbleiterschicht kleiner oder gleich $1 \times 10^{18}/\text{cm}^3$, vorzugsweise kleiner als oder gleich $1 \times 10^{17}/\text{cm}^3$ ist, die Konzentration der Verunreinigung möglichst verringert. Insbesondere ist der Messwert einer Na-Konzentration mittels Sekundärionenmassenspektrometrie vorzugsweise kleiner als oder gleich $5 \times 10^{16}/\text{cm}^3$, besonders bevorzugt kleiner als oder gleich $1 \times 10^{16}/\text{cm}^3$, noch bevorzugter kleiner als oder gleich $1 \times 10^{15}/\text{cm}^3$. Ebenso ist der Messwert einer Li-Konzentration vorzugsweise kleiner als oder gleich $5 \times 10^{15}/\text{cm}^3$, besonders bevorzugt kleiner als oder gleich $1 \times 10^{15}/\text{cm}^3$. Ebenso ist der Messwert einer K-Konzentration vorzugsweise kleiner als oder gleich $5 \times 10^{15}/\text{cm}^3$, besonders bevorzugt kleiner oder gleich $1 \times 10^{15}/\text{cm}^3$.

[0211] Durch die oben beschriebenen Schritte kann die Konzentration an Wasserstoff in der Oxidhalbleiterschicht **716** verringert werden. Dementsprechend kann die Oxidhalbleiterschicht stabil sein. Darüber hinaus macht es die Wärmebehandlung bei einer Temperatur von weniger als oder gleich der Glasübergangstemperatur möglich, eine Oxidhalbleiterschicht mit extrem niedriger Ladungsträgerdichte und einer breiten Bandlücke auszubilden. Somit kann der Transistor unter Verwendung eines großen Substrats gebildet werden, so dass eine Massenproduktivität gesteigert werden kann. Zusätzlich ist es durch Verwendung der Oxidhalbleiterschicht, in der die Wasserstoffkonzentration reduziert wird, möglich, einen Transistor mit hoher Spannungsfestigkeit und extrem niedrigem Sperrstrom herzustellen. Die Wärmebehandlung kann jederzeit durchgeführt werden, nachdem die Oxidhalbleiterschicht abgeschieden wurde.

[0212] Man beachte, dass die Oxidhalbleiterschicht entweder amorph oder kristallin sein kann. Die Oxidhalbleiterschicht mit einer Kristallinität kann zum Beispiel unter Verwendung eines entlang der c-Achse ausgerichteten, kristallinen Oxidhalbleiterfilms (CAAC-OS) ausgebildet werden.

[0213] Der CAAC-OS Film ist weder vollständig einkristallin noch vollständig amorph. Der CAAC-OS Film ist ein Oxidhalbleiterfilm mit einer kristallin-amorphen Mischphasenstruktur, wobei ein kristalliner Teil (Kristall-Bereich) und ein amorpher Teil (amorpher Bereich) in einer amorphen Phase enthalten sind. Man beachte, dass der kristalline Teil in den meisten Fällen in das Innere eines Würfels passt, dessen eine Seite weniger als 100 nm lang ist. Auf einem Untersuchungsbild, welches mit einem Transmissionselektronenmikroskop (TEM) aufgenommen wird, ist eine Grenze zwischen einem amorphen Teil und einem kristallinen Teil in dem CAAC-OS Film nicht klar. Ferner wird mit dem TEM eine Korngrenze in dem CAAC-OS Film nicht gefunden. Somit wird in dem CAAC-OS Film eine Reduktion in der Elektronenmobilität aufgrund der Korngrenze unterdrückt.

[0214] In jedem der kristallinen Teile in dem CAAC-OS Film ist eine c-Achse entlang einer Richtung parallel zu einem Normalenvektor auf einer Oberfläche, wo der CAAC-OS Film gebildet wird, oder zu einem Normalenvektor auf einer Oberfläche des CAAC-OS Films ausgerichtet, wird eine dreieckige oder hexagonale Atomanordnung, die aus der Richtung senkrecht zur a-b Ebene gesehen wird, gebildet, und werden Metallatome in einer geschichteten Art und Weise oder Metall- und Sauerstoffatome in einer geschichteten Art und Weise, wenn aus der Richtung senkrecht zu der c-Achse betrachtet, angeordnet. Man beachte, dass sich bei den kristallinen Teilen die Richtungen der a-Achse und der b-Achse eines kristallinen Teils von denen eines anderen kristallinen Teils unterscheiden können. In dieser Beschreibung umfasst der vereinfachte Begriff "senkrecht" einen Bereich von 85° bis 95° . Darüber hinaus umfasst der vereinfachte Begriff "parallel" einen Bereich von -5° bis 5° .

[0215] In dem CAAC-OS Film ist die Verteilung von kristallinen Teilen nicht unbedingt einheitlich. Zum Beispiel ist bei einem Bildungsprozess des CAAC-OS Films in dem Fall, in dem Kristallwachstum von einer Oberfläche des Oxidhalbleiterfilms ausgehend stattfindet, der Anteil der kristallinen Teile in einigen Fällen in der Nähe der Oberfläche des Oxidhalbleiterfilms größer als derjenige in der Nähe der Oberfläche, wo der Oxidhalbleiterfilm gebildet wird. Ferner wird der kristalline Teil, wenn dem CAAC-OS Film eine Verunreinigung zugesetzt wird, in einigen Fällen in einem Bereich, dem die Verunreinigung zugesetzt wird, amorph.

[0216] Da die c-Achsen der kristallinen Teile, die in dem CAAC-OS Film enthalten sind, entlang der Richtung parallel zu einem Normalenvektor auf einer Oberfläche, wo der CAAC-OS Film gebildet wird, oder zu einem Normalenvektor auf einer Oberfläche des CAAC-OS Films ausgerichtet sind, können die Richtungen der c-Achsen in Abhängigkeit von der Form des CAAC-OS Films (der Querschnittsform der Oberfläche, wo der CAAC-OS Film gebildet wird, oder der Querschnittsform der Oberfläche des CAAC-OS Films) voneinander verschieden sein. Man beachte, dass die Richtung der c-Achse des kristallinen Teils, wenn der CAAC-OS Film ausgebildet wird, der Richtung parallel zu einem Normalenvektor auf der Oberfläche, wo der CAAC-OS Film gebildet wird, oder zu einem Normalenvektor auf der Oberfläche des CAAC-OS Films entspricht. Der kristalline Teil wird durch Filmbildung oder durch Durchführen einer Behandlung zur Kristallisation wie etwa einer Wärmebehandlung nach der Filmbildung gebildet.

[0217] Bei Verwendung des CAAC-OS Films in einem Transistor kann eine Änderung der elektrischen Eigenschaften des Transistors aufgrund von Bestrahlung mit sichtbarem Licht oder UV-Licht verringert werden. So mit hat der Transistor eine hohe Zuverlässigkeit.

[0218] Stickstoff kann einen Teil des Sauerstoffs, der ein Bestandteil des CAAC-OS Films ist, ersetzen.

[0219] Der CAAC-OS Film wird in Abhängigkeit von seiner Zusammensetzung oder dergleichen zu einem Leiter, einem Halbleiter oder einem Isolator. Der CAAC-OS Film lässt in Abhängigkeit von seiner Zusammensetzung oder dergleichen sichtbares Licht durch oder nicht.

[0220] Ein Beispiel für einen solchen CAAC-OS Film ist ein Kristall, der in Form einer Folie ausgebildet ist und eine dreieckige oder sechseckige Atomanordnung aufweist, wenn aus der Richtung senkrecht zu einer Oberfläche des Films oder zu einer Oberfläche eines tragenden Substrats betrachtet, und in dem Metallatome in einer geschichteten Art und Weise oder Metallatome und Sauerstoffatome (oder Stickstoffatome) in einer geschichteten Art und Weise angeordnet sind, wenn ein Querschnitt des Films betrachtet wird.

[0221] Ein Beispiel für eine Kristallstruktur des CAAC-OS Films wird im Detail unter Bezugnahme auf die **Fig. 16A bis Fig. 16E**, die **Fig. 17A bis Fig. 17C** und die **Fig. 18A bis Fig. 18C** beschrieben. In den **Fig. 16A bis Fig. 16E**, den **Fig. 17A bis Fig. 17C** und den **Fig. 18A bis Fig. 18C** entspricht die vertikale Richtung der Richtung der c-Achse und eine Ebene senkrecht zu der Richtung der c-Achse entspricht der a-b Ebene, wenn nicht anders angegeben. In dem Fall, dass die Ausdrücke "eine obere Hälfte" und "eine untere Hälfte" der Einfachheit halber verwendet werden, beziehen sie sich auf eine obere Hälfte oberhalb der a-b Ebene und eine untere Hälfte unterhalb der a-b Ebene (eine obere Hälfte und eine untere Hälfte mit Bezug auf die a-b Ebene). Außerdem stellt in den **Fig. 16A bis Fig. 16E** ein von einem Kreis umgebenes O ein O mit Koordinationszahl 4 und ein von einem doppelten Kreis umgebenes O ein O mit Koordinationszahl 3 dar.

[0222] **Fig. 16A** veranschaulicht eine Struktur mit einem In-Atom mit Koordinationszahl 6 und sechs Sauerstoffatomen mit Koordinationszahl 4 (im Folgenden als O mit KZ 4 bezeichnet) in der Nähe des In-Atoms. Hier wird eine Struktur, die ein Metallatom und Sauerstoffatome in dessen Nähe aufweist, als eine kleine Gruppe bezeichnet. Die Struktur in der **Fig. 16A** ist eigentlich eine oktaedrische Struktur, ist aber der Einfachheit halber als eine ebene Struktur gezeigt. Man beachte, dass in jeder der oberen Hälfte und der unteren Hälfte in **Fig. 16A** jeweils drei O-Atome mit KZ 4 vorliegen. In der in **Fig. 16A** dargestellten kleinen Gruppe ist die elektrische Ladung 0 (Null).

[0223] **Fig. 16B** zeigt eine Struktur mit einem Ga-Atom mit Koordinationszahl 5, drei Sauerstoffatomen mit Koordinationszahl 3 (im Folgenden als O mit KZ 3 bezeichnet) in der Nähe des Ga-Atoms und zwei O-Atomen mit KZ 4 in der Nähe des Ga-Atoms (oder nahe eines benachbarten Ga-Atoms). Alle O-Atome mit KZ 3 liegen in der a-b Ebene. Jeweils ein O-Atom mit KZ 4 liegt in einer oberen Hälfte und einer unteren Hälfte in **Fig. 16B** vor. Ein In-Atom kann auch die in **Fig. 16B** dargestellte Struktur haben, weil ein In-Atom fünf Liganden haben kann. In der in **Fig. 16C** dargestellten kleinen Gruppe ist die elektrische Ladung 0.

[0224] **Fig. 16C** zeigt eine Struktur mit einem Zn-Atom mit Koordinationszahl 4 und vier O-Atomen mit KZ 4 in der Nähe des Zn-Atoms. In der **Fig. 16C** liegen ein O-Atom mit KZ 4 in einer oberen Hälfte und drei O-Atome mit KZ 4 in einer unteren Hälfte vor. In der in **Fig. 16C** dargestellten kleinen Gruppe ist die elektrische Ladung 0.

[0225] **Fig. 16D** zeigt eine Struktur mit einem Sn-Atom mit Koordinationszahl 6 und sechs O-Atomen mit KZ 4 in der Nähe des Sn-Atoms. In der **Fig. 16D** liegen je drei O-Atome mit KZ 4 in einer oberen Hälfte und einer unteren Hälfte vor. In der in **Fig. 16D** dargestellten kleinen Gruppe ist die elektrische Ladung +1.

[0226] **Fig. 16E** zeigt eine kleine Gruppe, die zwei Zn-Atome enthält. In der **Fig. 16E** liegt je ein O-Atom mit KZ 4 in einer oberen Hälfte und einer unteren Hälfte vor. In der in **Fig. 16E** dargestellten kleinen Gruppe ist die elektrische Ladung -1.

[0227] Hierbei bildet eine Vielzahl von kleinen Gruppen eine mittlere Gruppe, und eine Vielzahl von mittleren Gruppen bildet eine große Gruppe (auch als Einheitszelle bezeichnet).

[0228] Nun wird eine Regel der Bindung zwischen den kleinen Gruppen beschrieben. Die drei O-Atome in der oberen Hälfte in Bezug auf das In-Atom mit Koordinationszahl 6 in **Fig. 16A** haben in ihrer Nähe drei In-Atome in der Richtung nach unten, und die drei O-Atome in der unteren Hälfte haben in ihrer Nähe drei In-Atome in der Richtung nach oben. Das eine O-Atom in der oberen Hälfte in Bezug auf das Ga-Atom mit Koordinationszahl

5 in **Fig. 16B** hat in seiner Nähe ein Ga-Atom in der Richtung nach unten, und das eine O-Atom in der unteren Hälfte hat in seiner Nähe ein Ga-Atom in der Richtung nach oben. Das eine O-Atom in der oberen Hälfte mit Bezug auf das eine Zn-Atom mit Koordinationszahl 4 in **Fig. 16C** hat in seiner Nähe ein Zn-Atom in der Richtung nach unten, und die drei O-Atome in der unteren Hälfte haben in ihrer Nähe drei Zn-Atome in der Richtung nach oben. Auf diese Weise ist die Anzahl der O-Atome mit KZ 4 oberhalb eines Metallatoms gleich der Anzahl der Metallatome in der Nähe von und unterhalb der O-Atome mit KZ 4; ebenso ist die Anzahl der O-Atome mit KZ 4 unterhalb eines Metallatoms gleich der Anzahl der Metallatome in der Nähe von und oberhalb der O-Atome mit KZ 4. Da die Koordinationszahl des O-Atoms mit KZ 4 vier ist, ist die Summe aus der Anzahl der Metallatome in der Nähe von und unterhalb des O-Atoms und der Anzahl der Metallatome in der Nähe von und oberhalb des O-Atoms vier. Dementsprechend können, wenn die Summe aus der Anzahl der O-Atome mit KZ 4 oberhalb eines Metallatoms und der Anzahl der O-Atome mit KZ 4 unterhalb eines weiteren Metallatoms vier ist, die zwei Arten von kleinen Gruppen, die die Metallatome enthalten, aneinander gebunden werden. Zum Beispiel wird in dem Fall, in dem das Metallatom mit Koordinationszahl 6 (In oder Sn) durch drei O-Atome mit KZ 4 in der unteren Hälfte gebunden ist, dieses an das Metallatom mit Koordinationszahl 5 (Ga oder In) oder an das Metallatom mit Koordinationszahl 4 (Zn) gebunden.

[0229] Ein Metallatom, dessen Koordinationszahl 4, 5 oder 6 ist, wird an ein weiteres Metallatom durch ein O-Atom mit KZ 4 in der Richtung der c-Achse gebunden. Darüber hinaus kann eine mittlere Gruppe auch in einer anderen Art und Weise durch Kombination einer Vielzahl von kleinen Gruppen so gebildet werden, dass die gesamte elektrische Ladung der Schichtstruktur 0 ist.

[0230] **Fig. 17A** zeigt ein Modell einer mittleren Gruppe, die in einer Schichtstruktur aus einem auf In-Sn-Zn basierenden Oxid enthalten ist. **Fig. 17B** zeigt eine große Gruppe, die drei mittlere Gruppen enthält. **Fig. 17C** zeigt eine atomare Anordnung, bei der die Schichtstruktur in **Fig. 17B** aus der Richtung der c-Achse betrachtet wird.

[0231] In **Fig. 17A** ist ein O-Atom mit KZ 3 der Einfachheit halber weggelassen, und ein O-Atom mit KZ 4 wird durch einen Kreis dargestellt; die Zahl in dem Kreis zeigt die Anzahl der O-Atome mit KZ 4. Zum Beispiel werden drei O-Atome mit KZ 4, die in jeder von einer oberen Hälfte und einer unteren Hälfte in Bezug auf ein Sn-Atom vorliegen, durch eine eingekreiste 3 dargestellt. Ebenso wird in der **Fig. 17A** ein O-Atom mit KZ 4, das in jeder von einer oberen Hälfte und einer unteren Hälfte in Bezug auf ein In-Atom vorliegt, durch eine eingekreiste 1 dargestellt. **Fig. 17A** zeigt auch ein Zn-Atom in der Nähe von einem O-Atom mit KZ 4 in einer unteren Hälfte und drei O-Atomen mit KZ 4 in einer oberen Hälfte und ein Zn-Atom in der Nähe von einem O-Atom mit KZ 4 in einer oberen Hälfte und drei O-Atomen mit KZ 4 in einer unteren Hälfte.

[0232] In der mittleren Gruppe, die in der Schichtstruktur aus dem auf In-Sn-Zn basierenden Oxid in **Fig. 17A** enthalten ist, ist, von oben beginnend, ein Sn-Atom in der Nähe von drei O-Atomen mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte an ein In-Atom in der Nähe von einem O-Atom mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte gebundenen, das In-Atom ist an ein Zn-Atom in der Nähe von drei O-Atomen mit KZ 4 in einer oberen Hälfte gebunden, das Zn-Atom ist an ein In-Atom in der Nähe von drei O-Atomen mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte durch ein O-Atom mit KZ 4 in einer unteren Hälfte in Bezug auf das Zn-Atom gebunden, das In-Atom ist an eine kleine Gruppe, die zwei Zn-Atome enthält und benachbart zu einem O-Atom mit KZ 4 in einer oberen Hälfte ist, gebunden und die kleine Gruppe ist an ein Sn-Atom in der Nähe von drei O-Atomen mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte durch ein O-Atom mit KZ 4 in einer unteren Hälfte in Bezug auf die kleine Gruppe gebunden. Eine Vielzahl von solchen mittleren Gruppen ist gebunden, so dass eine große Gruppe gebildet wird.

[0233] Hier können die elektrische Ladung für eine Bindung eines O-Atoms mit KZ 3 und die elektrische Ladung für eine Bindung eines O-Atoms mit KZ 4 als -0,667 bzw. -0,5 angenommen werden. Zum Beispiel sind die elektrische Ladung eines In-Atoms (mit Koordinationszahl 6 oder 5), die elektrische Ladung eines Zn-Atoms (mit Koordinationszahl 4) und die elektrische Ladung eines Sn-Atoms (mit Koordinationszahl 5 oder 6) +3, +2 bzw. +4. Dementsprechend ist die elektrische Ladung in einer kleinen Gruppe mit einem Sn-Atom +1. Daher wird die elektrische Ladung von -1, welche +1 kompensiert, benötigt, um eine Schichtstruktur mit einem Sn-Atom zu bilden. Als eine Struktur mit der elektrischen Ladung von -1 kann die kleine Gruppe, die, wie in **Fig. 16E** dargestellt, zwei Zn-Atome enthält, genannt werden. Zum Beispiel kann mit einer kleinen Gruppe, die zwei Zn-Atome enthält, die elektrische Ladung von einer kleinen Gruppe, die ein Sn-Atom enthält, kompensiert werden, so dass die gesamte elektrische Ladung der Schichtstruktur 0 sein kann.

[0234] Wenn die große Gruppe, die in **Fig. 17B** dargestellt ist, wiederholt wird, kann ein Kristall aus einem auf In-Sn-Zn basierenden Oxid ($\text{In}_2\text{SnZn}_3\text{O}_8$) erhalten werden. Man beachte, dass eine Schichtstruktur des

erhaltenen auf In-Sn-Zn-O basierenden Kristalls als eine Zusammensetzungsgesetz $\text{In}_2\text{SnZn}_2\text{O}_7(\text{ZnO})_m$ (m ist 0 oder eine natürliche Zahl) ausgedrückt werden kann.

[0235] Die oben beschriebene Regel gilt auch für die folgenden Oxide: ein Vier-Komponenten-Metallocid, wie etwa ein auf In-Sn-Ga-Zn basierendes Oxid; ein Drei-Komponenten-Metallocid, wie etwa ein auf In-Ga-Zn basierendes Oxid (auch als IGZO bezeichnet), ein auf In-Al-Zn basierendes Oxid, ein auf Sn-Ga-Zn basierendes Oxid, ein auf Al-Ga-Zn basierendes Oxid, ein auf Sn-Al-Zn-basierendes Oxid, ein auf In-Hf-Zn basierendes Oxid, ein auf In-La-Zn basierendes Oxid, ein auf In-Ce-Zn basierendes Oxid, ein auf In-Pr-Zn basierendes Oxid, ein auf In-Nd-Zn basierendes Oxid, ein auf In-Sm-Zn basierendes Oxid, ein auf In-Eu-Zn basierendes Oxid, ein auf In-Gd-Zn basierendes Oxid, ein auf In-Tb-Zn basierendes Oxid, ein auf In-Dy-Zn basierendes Oxid, ein auf In-Ho-Zn basierendes Oxid, ein auf In-Er-Zn basierendes Oxid, ein auf In-Tm-Zn basierendes Oxid, ein auf In-Yb-Zn basierendes Oxid oder ein auf In-Lu-Zn basierendes Oxid; ein Zwei-Komponenten-Metallocid wie etwa ein auf In-Zn basierendes Oxid, ein auf Sn-Zn basierendes Oxid, ein auf Al-Zn basierendes Oxid, ein auf Zn-Mg basierendes Oxid, ein auf Sn-Mg basierendes Oxid, ein auf In-Mg basierendes Oxid oder ein auf In-Ga basierendes Oxid; ein Einkomponenten-Metallocid, wie etwa ein auf In basierendes Oxid, ein auf Sn basierendes Oxid oder ein auf Zn basierendes Oxid; und dergleichen.

[0236] Zum Beispiel zeigt **Fig. 18A** ein Modell einer mittleren Gruppe, die in einer Schichtstruktur aus einem auf In-Ga-Zn basierenden Oxid enthalten ist.

[0237] In der mittleren Gruppe, die in der Schichtstruktur aus dem auf In-Ga-Zn basierenden Oxid in **Fig. 18A** enthalten ist, ist, von oben beginnend, ein In-Atom in der Nähe von drei O-Atomen mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte an ein Zn-Atom in der Nähe von einem O-Atom mit KZ 4 in einer oberen Hälfte gebunden, das Zn-Atom ist an ein Ga-Atom in der Nähe von einem O-Atom mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte durch drei O-Atome mit KZ 4 in einer unteren Hälfte in Bezug auf das Zn-Atom gebunden und das Ga-Atom ist an ein In-Atom in der Nähe von drei O-Atomen mit KZ 4 in jeder von einer oberen Hälfte und einer unteren Hälfte durch ein O-Atom mit KZ 4 in einer unteren Hälfte in Bezug auf das Ga-Atom gebunden. Eine Vielzahl von solchen mittleren Gruppen ist gebunden, so dass eine große Gruppe gebildet wird.

[0238] **Fig. 18B** zeigt eine große Gruppe, die drei mittlere Gruppen enthält. Man beachte, dass **Fig. 18C** eine atomare Anordnung in dem Fall zeigt, in dem die Schichtstruktur in **Fig. 18B** aus der Richtung der c-Achse betrachtet wird.

[0239] Hier ist, da die elektrische Ladung eines In-Atoms (mit Koordinationszahl 6 oder 5), die elektrische Ladung eines Zn-Atoms (mit Koordinationszahl 4) und die elektrische Ladung eines Ga-Atoms (mit Koordinationszahl 5) +3, +2 bzw. +3 ist, die elektrische Ladung einer kleinen Gruppe, die irgendeines von einem In-Atom, einem Zn-Atom und einem Ga-Atom enthält, 0. Als Ergebnis ist die gesamte elektrische Ladung einer mittleren Gruppe mit einer Kombination aus solchen kleinen Gruppen immer 0.

[0240] Um die Schichtstruktur des auf In-Ga-Zn basierenden Oxids zu bilden, kann eine große Gruppe unter Verwendung nicht nur der in **Fig. 18A** dargestellten mittleren Gruppe gebildet werden, sondern auch einer mittleren Gruppe, in der sich die Anordnung des In-Atoms, des Ga-Atoms und des Zn-Atoms von derjenigen in **Fig. 18A** unterscheidet.

[0241] In einem CAAC-OS Film sind Metallatome und Sauerstoffatome in einer geordneten Art und Weise im Vergleich mit denen in einem amorphen Oxidhalbleiterfilm gebunden. Das heißt in dem Fall, in dem ein Oxidhalbleiter amorph ist, können die Koordinationszahlen zwischen verschiedenen Metallatomen variieren, aber in dem CAAC-OS Film entsprechen die Koordinationszahlen der Metallatome fast einander. Daher können mikroskopische Defekte von Sauerstoff verringert werden und Instabilität und Verschieben von Ladung, das durch Anhaften und Ablösung von Wasserstoffatomen (einschließlich Wasserstoffionen) oder Alkalimetallatomen hervorgerufen wird, können verringert werden.

[0242] Dementsprechend wird ein Transistor unter Verwendung eines Oxidhalbleiterfilms, der den CAAC-OS Film enthält, gebildet, wobei der Betrag einer Verschiebung der Schwellenspannung des Transistors, die nach einer Bestrahlung mit Licht und, nachdem ein Bias-Temperatur (BT) Stress test an dem Transistor durchgeführt wird, auftritt, reduziert werden kann. Dementsprechend kann ein Transistor mit stabilen elektrischen Eigenschaften gebildet werden.

[0243] Anschließend werden, wie in **Fig. 10A** dargestellt, die leitende Schicht **719**, die in Kontakt mit der Oxidhalbleiterschicht **716** ist, und die leitende Schicht **720**, die in Kontakt mit der Oxidhalbleiterschicht **716** ist, gebildet. Die leitende Schicht **719** und die leitende Schicht **720** dienen als Source- und Drain-Elektroden.

[0244] Insbesondere können die leitende Schicht **719** und die leitende Schicht **720** in einer solchen Weise gebildet werden, dass ein leitender Film durch Sputtern oder Aufdampfen im Vakuum gebildet wird und dann zu einer vorbestimmten Form bearbeitet wird.

[0245] Als die leitende Schicht, die als die leitende Schicht **719** und als die leitende Schicht **720** dient, kann irgendeines der folgenden Materialien verwendet werden: ein Element, ausgewählt aus Aluminium, Chrom, Kupfer, Tantal, Titan, Molybdän oder Wolfram; eine Legierung, die irgendeines dieser Elemente enthält; ein Legierungsfilm, der die oben genannten Elemente in Kombination enthält; und dergleichen. Alternativ dazu kann eine Struktur verwendet werden, bei der ein Film aus einem hochschmelzenden Metall, wie etwa Chrom, Tantal, Titan, Molybdän oder Wolfram über oder unter einem Metallfilm aus Aluminium, Kupfer oder dergleichen gestapelt wird. Aluminium oder Kupfer wird bevorzugt in Kombination mit einem hochschmelzenden metallischen Material eingesetzt, um Probleme mit der Wärmebeständigkeit und Korrosion zu vermeiden. Als das hochschmelzende metallische Material können Molybdän, Titan, Chrom, Tantal, Wolfram, Neodym, Scandium, Yttrium oder dergleichen verwendet werden.

[0246] Weiterhin kann der leitende Film, der als die leitende Schicht **719** und die leitende Schicht **720** dient, eine einlagige Struktur oder eine Schichtstruktur aus zwei oder mehr Schichten haben. Als Beispiel können eine einlagige Struktur aus einem Aluminiumfilm, der Silicium enthält, eine zweilagige Struktur, bei der ein Titanfilm über einen Aluminiumfilm gestapelt wird, eine dreilagige Struktur, bei der ein Titanfilm, ein Aluminiumfilm und ein Titaufilm in dieser Reihenfolge gestapelt werden, und dergleichen angegeben werden. Eine Cu-Mg-Al-Legierung, eine Mo-Ti-Legierung, Ti und Mo weisen eine hohe Adhäsion mit einem Oxidfilm auf. So wird für die leitende Schicht **719** und die leitende Schicht **720** eine Schichtstruktur verwendet, bei der ein leitender Film, der eine Cu-Mg-Al-Legierung, eine Mo-Ti-Legierung, Ti oder Mo enthält, für eine untere Schicht verwendet wird und ein leitender Film, der Cu enthält, für eine obere Schicht verwendet wird. Folglich kann die Adhäsion zwischen einem Isolierfilm, der ein Oxidfilm ist, und der leitenden Schicht **719** und der leitenden Schicht **720** erhöht werden.

[0247] Für den leitenden Film, der als die leitende Schicht **719** und als die leitende Schicht **720** dient, kann ein leitendes Metalloxid verwendet werden. Als das leitende Metalloxid können Indiumoxid, Zinnoxid, Zinkoxid, Indium-Zinn-Oxid, Indium-Zink-Oxid oder das leitende Metalloxidmaterial, welches Silicium oder Siliciumoxid enthält, verwendet werden.

[0248] In dem Fall, in dem eine Wärmebehandlung nach der Bildung des leitenden Films durchgeführt wird, besitzt der leitende Film vorzugsweise eine Wärmebeständigkeit, die hoch genug ist, um der Wärmebehandlung zu widerstehen.

[0249] Man beachte, dass jedes Material und die Ätzbedingungen entsprechend angepasst werden, so dass die Oxidhalbleiterschicht **716** so wenig wie möglich beim Ätzen des leitenden Films entfernt wird. Je nach den Ätzbedingungen wird ein freiliegender Abschnitt der Oxidhalbleiterschicht **716** teilweise geätzt, so dass in einigen Fällen eine Furche (ein vertiefter Abschnitt) ausgebildet wird.

[0250] In dieser Ausführungsform wird ein Titanfilm als der leitende Film verwendet. Somit kann der leitende Film selektiv durch Nassätzen unter Verwendung einer Lösung (ein Ammoniak-Wasserstoffperoxid-Gemisch), die Ammoniak und Wasserstoffperoxidwasser enthält, geätzt werden. Insbesondere wird ein Ammoniak-Wasserstoffperoxid-Gemisch verwendet, in dem Wasserstoffperoxid mit 31 Gew.-%, Ammoniakwasser mit 28 Gew.-% und Wasser in einem Volumenverhältnis von 5:2:2 gemischt werden. Alternativ kann Trockenätzen an dem leitenden Film bei Einsatz eines Gases, das Chlor (Cl_2), Borchlorid (BCl_3) oder dergleichen enthält, durchgeführt werden.

[0251] Man beachte, dass ein Ätzvorgang, um die Anzahl von Fotomasken, die in einem photolithographischen Prozess verwendet werden, zu reduzieren und um die Anzahl der Prozesse zu reduzieren, unter Verwendung einer Lackmaske, die unter Verwendung einer mehrtonigen Maske, durch die Licht durchgelassen wird, um eine Vielzahl von Intensitäten zu haben, ausgebildet wird, durchgeführt werden kann. Eine Lackmaske, die unter Verwendung einer mehrtonigen Maske ausgebildet wird, hat eine Vielzahl von Dicken und kann in ihrer Form durch Ätzen geändert werden; so kann die Lackmaske in einer Vielzahl von Ätzprozessen zur Verarbeitung von Filmen in verschiedene Muster verwendet werden. Dementsprechend kann eine Lackmaske, die mindestens

zwei oder mehr Arten von unterschiedlichen Muster entspricht, von einer mehrtönigen Maske gebildet werden. Somit können die Anzahl der Belichtungsmasken und die Anzahl der entsprechenden photolithographischen Prozesse verringert werden, so dass das Verfahren vereinfacht werden kann.

[0252] Ferner kann ein leitender Oxidfilm, der als Source- und Drain-Bereiche fungiert, zwischen der Oxidhalbleiterschicht **716** und der leitenden Schicht **719** und der leitenden Schicht **720**, die als Source- und Drain-Elektroden dienen, vorgesehen sein. Das Material des leitenden Oxidfilms enthält vorzugsweise Zinkoxid als eine Komponente und enthält vorzugsweise kein Indiumoxid. Für einen derartigen leitenden Oxidfilm können Zinkoxid, Zink-Aluminium-Oxid, Zink-Aluminium-Oxinitrid, Gallium-Zink-Oxid oder dergleichen verwendet werden.

[0253] Zum Beispiel können in dem Fall, in dem der leitende Oxidfilm gebildet wird, das Ätzen zur Bildung des leitenden Oxidfilms und das Ätzen zur Bildung der leitenden Schicht **719** und der leitenden Schicht **720** gleichzeitig durchgeführt werden.

[0254] Durch Vorsehen des leitenden Oxidfilms, der als Source- und Drain-Bereiche fungiert, kann ein Widerstand zwischen der Oxidhalbleiterschicht **716** und der leitenden Schicht **719** und der leitenden Schicht **720** verringert werden, so dass der Transistor mit hoher Geschwindigkeit betrieben werden kann. Darüber hinaus kann durch Bereitstellen des leitenden Oxidfilms, der als Source- und Drain-Bereiche fungiert, die Spannungsfestigkeit des Transistors erhöht werden.

[0255] Als nächstes kann eine Plasmabehandlung unter Verwendung eines Gases wie etwa N_2O , N_2 oder Ar durchgeführt werden. Mit dieser Plasmabehandlung werden Wasser und dergleichen, die einer freiliegenden Oberfläche der Oxidhalbleiterschicht anhaften, entfernt. Alternativ kann eine Plasmabehandlung unter Verwendung einer Gasmischung aus Sauerstoff und Argon durchgeführt werden.

[0256] Nach der Plasmabehandlung wird, wie in **Fig. 10B** dargestellt, der Gate-Isolierfilm **721** so ausgebildet, dass er die leitende Schicht **719** und die leitende Schicht **720** und die Oxidhalbleiterschicht **716** bedeckt. Dann wird eine Gate-Elektrode **722** über dem Gate-Isolierfilm **721** ausgebildet, um mit der Oxidhalbleiterschicht **716** zu überlappen.

[0257] Dann wird ein Paar von hochkonzentrierten Regionen **908** ausgebildet, indem ein n-Typ-Leitfähigkeit verleihter Dotand der Oxidhalbleiterschicht **716** unter Verwendung der Gate-Elektrode **722** als Maske hinzugefügt wird, nachdem die Gate-Elektrode **722** gebildet wurde. Man beachte, dass ein Bereich der Oxidhalbleiterschicht **716**, der mit der Gate-Elektrode **722** überlappt, wobei der Gate-Isolierfilm **721** dazwischen vorgesehen ist, ein Kanalbildungsbereich ist. Die Oxidhalbleiterschicht **716** umfasst den Kanalbildungsbereich zwischen dem Paar von hochkonzentrierten Regionen **908**. Die Zugabe eines Dotanden zur Bildung des Paares von hochkonzentrierten Regionen **908** kann durch Ionenimplantation durchgeführt werden. Ein Edelgas, wie etwa Helium, Argon oder Xenon, ein Atom der Gruppe **15**, wie etwa Stickstoff, Phosphor, Arsen oder Antimon oder dergleichen können beispielsweise als Dotand verwendet werden. Zum Beispiel ist in dem Fall, in dem Stickstoff als Dotand verwendet wird, die Konzentration von Stickstoffatomen in der hochkonzentrierten Region **908** vorzugsweise höher als oder gleich $5 \times 10^{19}/cm^3$ und niedriger als oder gleich $1 \times 10^{22}/cm^3$. Die hochkonzentrierte Region **908**, der der n-Typ-Leitfähigkeit verleihten Dotand zugesetzt wird, besitzt eine höhere Leitfähigkeit als andere Regionen in der Oxidhalbleiterschicht **716**. Somit kann durch Vorsehen des Paares von hochkonzentrierten Regionen **908** in der Oxidhalbleiterschicht **716** ein Widerstand zwischen den Source- und Drain-Elektroden (der leitenden Schicht **719** und der leitenden Schicht **720**) gesenkt werden.

[0258] Wenn der Widerstand zwischen den Source- und Drain-Elektroden (der leitenden Schicht **719** und der leitenden Schicht **720**) gesenkt wird, kann ein hoher Durchlassstrom und ein Hochgeschwindigkeitsbetrieb garantiert werden, selbst wenn der Transistor **101** miniaturisiert werden. Darüber hinaus kann durch Miniaturisierung des Transistors **101** die Fläche einer Speicherzellenmatrix, die den Transistor enthält, reduziert werden, so dass eine Speicherkapazität pro Flächeneinheit erhöht werden kann.

[0259] In dem Fall, dass ein auf In-Ga-Zn basierender Oxidhalbleiter für die Oxidhalbleiterschicht **716** verwendet wird, erhält ein Oxidhalbleiter in dem Paar von hochkonzentrierten Regionen **908** durch Wärmebehandlung bei einer Temperatur höher als oder gleich $300^\circ C$ und niedriger als oder gleich $600^\circ C$ für 1 Stunde nach der Zugabe von Stickstoff eine Wurtzit-Kristallstruktur. Wenn der Oxidhalbleiter in dem Paar von hochkonzentrierten Regionen **908** eine Wurtzit-Kristallstruktur hat, kann die Leitfähigkeit des Paares von hochkonzentrierten Regionen **908** weiter erhöht werden und der Widerstand zwischen den Source- und Drain-Elektroden (der leitenden Schicht **719** und der leitenden Schicht **720**) weiter gesenkt werden. Man beachte, dass, um den Wider-

stand zwischen den Source- und Drain-Elektroden (der leitenden Schicht **719** und der leitenden Schicht **720**) durch Bildung eines Oxidhalbleiters mit einer Wurtzit-Kristallstruktur erfolgreich zu senken, die Konzentration von Stickstoffatomen in der hochkonzentrierten Region **908** vorzugsweise höher als oder gleich $1 \times 10^{20}/\text{cm}^3$ und kleiner als oder gleich 7 Atom-% in dem Fall ist, in dem Stickstoff als Dotand verwendet wird. Selbst in dem Fall, dass die Konzentration der Stickstoffatome niedriger als der obige Bereich ist, kann ein Oxidhalbleiter mit einer Wurtzit-Kristallstruktur in einigen Fällen erhalten werden.

[0260] Der Gate-Isolierfilm **721** kann unter Verwendung eines Materials und einer Schichtstruktur, die denen des Gate-Isolierfilms **703** ähneln, ausgebildet werden. Man beachte, dass der Gate-Isolierfilm **721** vorzugsweise Verunreinigungen, wie etwa Feuchtigkeit oder Wasserstoff, so wenig wie möglich enthält, und dass der Gate-Isolierfilm **721** unter Verwendung eines einlagigen Isolierfilms oder einer Vielzahl von gestapelten Isolierfilmen gebildet werden kann. Wenn Wasserstoff in dem Gate-Isolierfilm **721** enthalten ist, tritt Wasserstoff in die Oxidhalbleiterschicht **716** ein oder Sauerstoff wird von Wasserstoff in der Oxidhalbleiterschicht **716** extrahiert, wodurch die Oxidhalbleiterschicht **716** einen geringeren Widerstand (n-Typ-Leitfähigkeit) besitzt; somit könnte ein parasitärer Kanal gebildet werden. Daher ist es wichtig, dass ein Abscheidungsverfahren, in dem kein Wasserstoff verwendet wird, eingesetzt wird, um den Gate-Isolierfilm **721** mit so wenig Wasserstoffgehalt wie möglich zu bilden. Ein Material mit hoher Barriereeigenschaft wird vorzugsweise für den Gate-Isolierfilm **721** verwendet. Als der isolierende Film mit einer hohen Barriereeigenschaft kann beispielsweise ein Siliciumnitridfilm, ein Siliciumnitridoxidfilm, ein Aluminiumnitridfilm, ein Aluminiumnitridoxidfilm oder dergleichen verwendet werden. Wenn eine Vielzahl von gestapelten Isolierfilmen verwendet wird, wird ein Isolierfilm mit niedrigem Anteil an Stickstoff, wie beispielsweise ein Siliciumoxidfilm oder ein Siliciumoxinitridfilm, auf einer Seite gebildet, die näher an der Oxidhalbleiterschicht **716** als der Isolierfilm mit einer hohen Barriereeigenschaft ist. Anschließend wird der Isolierfilm mit einer hohen Barriereeigenschaft so ausgebildet, dass er mit der leitenden Schicht **719** und der leitenden Schicht **720** und der Oxidhalbleiterschicht **716** mit dem dazwischen vorgesehenen Isolierfilm mit niedrigem Anteil an Stickstoff überlappt. Wenn der Isolierfilm mit einer hohen Barriereeigenschaft verwendet wird, können Verunreinigungen, wie Feuchtigkeit oder Wasserstoff, daran gehindert werden, in die Oxidhalbleiterschicht **716**, den Gate-Isolierfilm **721** oder die Grenzfläche zwischen der Oxidhalbleiterschicht **716** und einem weiteren Isolierfilm und der Umgebung davon einzudringen. Darüber hinaus wird der Isolierfilm mit niedrigem Anteil an Stickstoff, wie beispielsweise ein Siliciumoxidfilm oder ein Siliciumoxinitridfilm, so ausgebildet, dass er in Kontakt mit der Oxidhalbleiterschicht **716** ist, so dass verhindert werden kann, dass der Isolierfilm mit einer hohen Barriereeigenschaft in direktem Kontakt mit der Oxidhalbleiterschicht **716** ist.

[0261] In dieser Ausführungsform wird der Gate-Isolierfilm **721** mit einer Struktur, in der ein 100 nm dicker Siliciumnitridfilm, der durch Sputtern gebildet wird, über einen 200 nm dicken Siliciumoxidfilm, der durch Sputtern gebildet wird, gestapelt wird, ausgebildet. Die Substrattemperatur während der Abscheidung kann höher als oder gleich der Raumtemperatur und niedriger als oder gleich 300°C sein, und ist in dieser Ausführungsform 100°C.

[0262] Nachdem der Gate-Isolierfilm **721** ausgebildet wird, kann eine Wärmebehandlung durchgeführt werden. Die Wärmebehandlung wird in einer Stickstoffatmosphäre, extrem trockener Luft oder einer Edelgasatmosphäre (z. B. Argon oder Helium) vorzugsweise bei einer Temperatur durchgeführt, die höher als oder gleich 200°C und niedriger als oder gleich 400°C, z. B. höher als oder gleich 250°C und niedriger als oder gleich 350°C ist. Es ist wünschenswert, dass der Gehalt an Wasser in dem Gas niedriger als oder gleich 20 ppm, vorzugsweise niedriger als oder gleich 1 ppm, besonders bevorzugt niedriger als oder gleich 10 ppb ist. In dieser Ausführungsform wird beispielsweise eine Wärmebehandlung bei 250°C in einer Stickstoffatmosphäre für die Dauer einer Stunde durchgeführt. Alternativ kann eine RTA Behandlung für eine kurze Zeit bei einer hohen Temperatur in einer ähnlichen Weise wie bei der Wärmebehandlung, die an der Oxidhalbleiterschicht zur Reduzierung von Feuchtigkeit oder Wasserstoff durchgeführt wird, durchgeführt werden, bevor die leitende Schicht **719** und die leitende Schicht **720** gebildet werden. Selbst wenn Sauerstoff-Fehlstellen in der Oxidhalbleiterschicht **716** durch die Wärmebehandlung, die an der Oxidhalbleiterschicht **716** durchgeführt wird, generiert werden, wird durch das Durchführen einer Wärmebehandlung, nachdem der Gate-Isolierfilm **721**, der Sauerstoff enthält, gebildet wird, Sauerstoff aus dem Gate-Isolierfilm **721** zu der Oxidhalbleiterschicht **716** zugeführt. Durch die Zufuhr von Sauerstoff zu der Oxidhalbleiterschicht **716** können Sauerstoff-Fehlstellen, die als Donator fungieren, in der Oxidhalbleiterschicht **716** reduziert werden und das stöchiometrische Verhältnis kann erfüllt werden. Die Oxidhalbleiterschicht **716** enthält vorzugsweise Sauerstoff, dessen Zusammensetzung über der stöchiometrischen Zusammensetzung liegt. Als Ergebnis kann die Oxidhalbleiterschicht **716** im Wesentlichen intrinsisch hergestellt werden und Schwankungen in den elektrischen Eigenschaften des Transistors aufgrund von Sauerstoff-Fehlstellen können verringert werden; somit können die elektrischen Eigenschaften verbessert werden. Der Zeitpunkt dieser Wärmebehandlung ist nicht besonders beschränkt, solange er nach der Bildung des Gate-Isolierfilms **721** liegt. Wenn diese Wärmebehandlung als eine Wärmebehandlung in ei-

nem anderen Schritt (z. B. als Wärmebehandlung während der Bildung eines Harzfilms oder als Wärmebehandlung zur Verringerung des Widerstandes eines transparenten, leitenden Films) dient, kann die Oxidhalbleiterschicht **716** ohne eine Erhöhung der Anzahl von Schritten im Wesentlichen intrinsisch hergestellt werden.

[0263] Alternativ können die Sauerstoff-Fehlstellen, die als Donatoren in der Oxidhalbleiterschicht **716** fungieren, durch Durchführen einer Wärmebehandlung an der Oxidhalbleiterschicht **716** in einer Sauerstoffatmosphäre, so dass Sauerstoff dem Oxidhalbleiter hinzugefügt wird, reduziert werden. Die Wärmebehandlung wird zum Beispiel bei einer Temperatur durchgeführt, die höher als oder gleich 100°C und niedriger als 350°C, vorzugsweise höher als oder gleich 150°C und niedriger als 250°C ist. Es ist wünschenswert, dass ein Sauerstoffgas, welches für die Wärmebehandlung in einer Sauerstoffatmosphäre verwendet wird, kein Wasser, keinen Wasserstoff oder dergleichen enthält. Alternativ ist die Reinheit des Sauerstoffgases, das in die Wärmebehandlungsvorrichtung eingeleitet wird, vorzugsweise höher als oder gleich 6 N (99,9999%), besonders bevorzugt höher als oder gleich 7 N (99,99999%) (das heißt, dass die Verunreinigungskonzentration in Sauerstoff niedriger als oder gleich 1 ppm, vorzugsweise niedriger als oder gleich 0,1 ppm ist).

[0264] Alternativ kann Sauerstoff der Oxidhalbleiterschicht **716** durch Ionenimplantation, Ionendotierung oder dergleichen hinzugefügt werden, so dass Sauerstoff-Fehlstellen, die als Donator fungieren, verringert werden. Zum Beispiel kann Sauerstoff, der mit einer Mikrowelle von 2,45 GHz in ein Plasma umgewandelt wird, der Oxidhalbleiterschicht **716** hinzugefügt werden.

[0265] Die Gate-Elektrode **722** kann in einer Weise gebildet werden, dass ein leitender Film über dem Gate-Isolierfilm **721** ausgebildet und dann geätzt wird. Die Gate-Elektrode **722** kann unter Verwendung eines ähnlichen Materials wie das der Gate-Elektrode **707** und das der leitenden Schicht **719** und das der leitenden Schicht **720** gebildet werden.

[0266] Die Dicke der Gate-Elektrode **722** ist größer als oder gleich 10 nm und kleiner als oder gleich 400 nm, vorzugsweise größer als oder gleich 100 nm und kleiner als oder gleich 200 nm ist. In dieser Ausführungsform wird, nachdem ein 150 nm dicker leitender Film für die Gate-Elektrode durch Sputtern unter Verwendung eines Wolfram-Targets gebildet wird, der leitende Film durch Ätzen in eine gewünschte Form verarbeitet, so dass die Gate-Elektrode **722** gebildet wird. Eine Lackmaske kann mittels eines Tintenstrahl-Verfahrens gebildet werden. Wenn die Lackmaske mittels eines Tintenstrahl-Verfahrens gebildet wird, wird eine Fotomaske nicht verwendet; somit können die Herstellungskosten reduziert werden.

[0267] Durch die oben beschriebenen Schritte wird der Transistor **101** gebildet.

[0268] In dem Transistor **101** überlappen die Source- und Drain-Elektroden (die leitende Schicht **719** und die leitende Schicht **720**) nicht mit der Gate-Elektrode **722**. Anders gesagt ist eine Lücke, die größer als die Dicke des Gate-Isolierfilms **721** ist, zwischen den Source- und Drain-Elektroden (der leitenden Schicht **719** und der leitenden Schicht **720**) und der Gate-Elektrode **722** vorgesehen. Somit kann die parasitäre Kapazität, die zwischen den Source- und Drain-Elektroden und der Gate-Elektrode gebildet wird, in dem Transistor **101** reduziert werden. Folglich kann ein Hochgeschwindigkeitsbetrieb durchgeführt werden.

[0269] Man beachte, dass der Transistor **101** nicht auf einen Transistor mit einem Kanal in einer Oxidhalbleiterschicht beschränkt ist, und dass es möglich ist, einen Transistor zu verwenden, der ein Halbleitermaterial, dessen Bandlücke größer als die von Silicium ist und dessen intrinsische Ladungsträgerdichte niedriger als die von Silicium ist, in einem Kanalbildungsbereich enthält. Als solch ein Halbleitermaterial kann beispielsweise Siliciumcarbid, Galliumnitrid oder dergleichen anstelle eines Oxidhalbleiters verwendet werden. Mit einem Kanalbildungsbereich, der ein solches Halbleitermaterial enthält, kann ein Transistor mit extrem niedrigem Sperrstrom erhalten werden.

[0270] Obwohl der Transistor **101** als ein Einzel-Gate-Transistor beschrieben ist, kann ein Multi-Gate-Transistor, der eine Vielzahl von Kanalbildungsbereichen enthält, gebildet werden, wenn eine Vielzahl von Gate-Elektroden, welche elektrisch verbunden sind, falls erforderlich, enthalten sind.

[0271] Man beachte, dass ein Isolierfilm, der in Kontakt mit der Oxidhalbleiterschicht **716** ist, (entspricht in dieser Ausführungsform dem Gate-Isolierfilm **721**) unter Verwendung eines nichtleitenden Materials gebildet werden kann, das ein Element, das zur Gruppe 13 gehört, und Sauerstoff enthält. Viele Oxidhalbleitermaterialien enthalten ein Element, das zur Gruppe 13 gehört, und ein nichtleitendes Material, das ein Element, das zur Gruppe 13 gehört, enthält, passt gut mit einem Oxidhalbleiter zusammen. Durch die Verwendung eines solchen nichtleitenden Materials, das ein Element, das zur Gruppe 13 gehört, enthält, für den Isolierfilm, der

in Kontakt mit der Oxidhalbleiterschicht ist, kann ein guter Zustand einer Grenzfläche mit der Oxidhalbleiterschicht bewahrt werden.

[0272] Ein nichtleitendes Material, das ein Element enthält, das zur Gruppe 13 gehört, ist ein nichtleitendes Material, das eines oder mehrere Elemente enthält, die zur Gruppe 13 gehören. Beispiele für das nichtleitende Material, das ein Element enthält, das zur Gruppe 13 gehört, umfassen Galliumoxid, Aluminiumoxid, Aluminium-Gallium-Oxid und Gallium-Aluminium-Oxid. Hier ist Aluminium-Gallium-Oxid ein Material, dessen Gehalt an Aluminium größer als der Gehalt an Gallium in einem atomaren Prozentsatz ist, und Gallium-Aluminium-Oxid ist ein Material, dessen Gehalt an Gallium größer als oder gleich dem Gehalt an Aluminium in einem atomaren Prozentsatz ist.

[0273] Zum Beispiel können in dem Fall, in dem ein Isolierfilm in Kontakt mit einer Oxidhalbleiterschicht, die Gallium enthält, gebildet wird, wenn ein Material, das Galliumoxid enthält, für den Isolierfilm verwendet wird, günstige Eigenschaften an der Grenzfläche zwischen der Oxidhalbleiterschicht und dem Isolierfilm bewahrt werden. Zum Beispiel kann, wenn die Oxidhalbleiterschicht und der Isolierfilm, der Galliumoxid enthält, in Kontakt miteinander angeordnet sind, ein Aufstauen von Wasserstoff an der Grenzfläche zwischen der Oxidhalbleiterschicht und dem Isolierfilm reduziert werden. Man beachte, dass ein ähnlicher Effekt in dem Fall erzielt werden kann, in dem ein Element, das zu der gleichen Gruppe wie ein Element, das Bestandteil des Oxidhalbleiters ist, gehört, für den Isolierfilm verwendet wird. Zum Beispiel ist es wirksam, einen Isolierfilm unter Verwendung eines Materials, das Aluminiumoxid enthält, zu bilden. Aluminiumoxid lässt nicht leicht Wasser durch. Somit ist es wünschenswert, das Material, das Aluminiumoxid enthält, zu verwenden, um Wasser daran zu hindern, in die Oxidhalbleiterschicht einzudringen.

[0274] Der Isolierfilm, der in Kontakt mit der Oxidhalbleiterschicht **716** ist, umfasst durch Wärmebehandlung in einer Sauerstoffatmosphäre, Sauerstoffdotierung oder dergleichen vorzugsweise Sauerstoff in einem Verhältnis höher als der in der stöchiometrischen Zusammensetzung. "Sauerstoffdotierung" bezeichnet die Zugabe von Sauerstoff zu einer Hauptmasse (bulk). Man beachte, dass der Begriff "Hauptmasse (bulk)" verwendet wird, um klarzustellen, dass Sauerstoff nicht nur einer Oberfläche eines dünnen Films, sondern auch dem Inneren des dünnen Films zugegeben wird. Darüber hinaus umfasst der Begriff "Sauerstoffdotierung" "Sauerstoffplasmadotierung", bei der Sauerstoff, der in ein Plasma umgewandelt wird, einer Hauptmasse zugegeben wird. Die Sauerstoffdotierung kann durch Ionenimplantation oder Ionendotierung erfolgen.

[0275] Zum Beispiel kann in dem Fall, in dem der Isolierfilm, der in Kontakt mit der Oxidhalbleiterschicht **716** ist, unter Verwendung von Galliumoxid gebildet wird, die Zusammensetzung des Galliumoxids durch Wärmebehandlung in einer Sauerstoffatmosphäre oder Sauerstoffdotierung auf Ga_2O_X ($X = 3 + \alpha$, $0 < \alpha < 1$) eingestellt werden.

[0276] In dem Fall, in dem der Isolierfilm, der in Kontakt mit der Oxidhalbleiterschicht **716** ist, unter Verwendung von Aluminiumoxid gebildet wird, kann die Zusammensetzung des Aluminiumoxids durch Wärmebehandlung in einer Sauerstoffatmosphäre oder Sauerstoffdotierung auf Al_2O_X ($X = 3 + \alpha$, $0 < \alpha < 1$) eingestellt werden.

[0277] In dem Fall, in dem der Isolierfilm, der in Kontakt mit der Oxidhalbleiterschicht **716** ist, unter Verwendung von Gallium-Aluminium-Oxid (Aluminium-Gallium-Oxid) gebildet wird, kann die Zusammensetzung des Gallium-Aluminium-Oxids (Aluminium-Gallium-Oxids) durch Wärmebehandlung in einer Sauerstoffatmosphäre oder Sauerstoffdotierung auf $\text{Ga}_X\text{Al}_{2-x}\text{O}_{3+\alpha}$ ($0 < X < 2$, $0 < \alpha < 1$) eingestellt werden.

[0278] Durch Sauerstoffdotierung kann ein Isolierfilm, der einen Bereich umfasst, in dem der Anteil von Sauerstoff höher als der in der stöchiometrischen Zusammensetzung ist, gebildet werden. Wenn der Isolierfilm, der einen solchen Bereich umfasst, in Kontakt mit der Oxidhalbleiterschicht ist, wird Sauerstoff, der überzählig in dem Isolierfilm auftritt, der Oxidhalbleiterschicht zugeführt, und ein Sauerstoffmangel in der Oxidhalbleiterschicht oder an der Grenzfläche zwischen der Oxidhalbleiterschicht und dem Isolierfilm wird reduziert. Somit kann die Oxidhalbleiterschicht ein intrinsischer oder im Wesentlichen intrinsischer Oxidhalbleiter sein.

[0279] Der Isolierfilm, der einen Bereich umfasst, in dem der Anteil an Sauerstoff höher als der in der stöchiometrischen Zusammensetzung ist, kann unter den Isolierfilmen, die in Kontakt mit der Oxidhalbleiterschicht **716** sind, entweder als der Isolierfilm, der auf einer oberen Seite der Oxidhalbleiterschicht angebracht ist, oder als der Isolierfilm, der auf einer unteren Seite der Oxidhalbleiterschicht angebracht ist, verwendet werden; es ist jedoch bevorzugt, einen solchen Isolierfilm für beide Isolierfilme, die in Kontakt mit der Oxidhalbleiterschicht **716** sind, zu verwenden. Der obige vorteilhafte Effekt kann mit einer Struktur verbessert werden, bei der die Oxidhalbleiterschicht **716** sandwichartig zwischen den Isolierfilmen eingeschlossen ist, die jeweils einen Be-

reich umfassen, in dem der Anteil von Sauerstoff höher als der in der stöchiometrischen Zusammensetzung ist, und die als die Isolierfilme in Kontakt mit der Oxidhalbleiterschicht **716** verwendet werden und die auf der oberen Seite und der unteren Seite der Oxidhalbleiterschicht **716** positioniert sind.

[0280] Die Isolierfilme auf der oberen Seite und der unteren Seite der Oxidhalbleiterschicht **716** können den gleichen Bestandteil oder verschiedene Bestandteile enthalten. Zum Beispiel können die Isolierfilme auf der oberen Seite und der unteren Seite beide unter Verwendung von Galliumoxid gebildet werden, dessen Zusammensetzung Ga_2O_X ($X = 3 + \alpha$, $0 < \alpha < 1$) ist. Alternativ kann einer der Isolierfilme auf der oberen Seite und der unteren Seite unter Verwendung von Ga_2O_X ($X = 3 + \alpha$, $0 < \alpha < 1$) gebildet werden und der andere kann unter Verwendung von Aluminiumoxid gebildet werden, dessen Zusammensetzung Al_2O_X ($X = 3 + \alpha$, $0 < \alpha < 1$) ist.

[0281] Der Isolierfilm, der in Kontakt mit der Oxidhalbleiterschicht **716** ist, kann durch einen Stapel von Isolierfilmen gebildet werden, die jeweils einen Bereich umfassen, in dem der Anteil von Sauerstoff höher als der in der stöchiometrischen Zusammensetzung ist. Beispielsweise kann der Isolierfilm auf der oberen Seite der Oxidhalbleiterschicht **716** wie folgt gebildet werden: Galliumoxid, dessen Zusammensetzung Ga_2O_X ($X = 3 + \alpha$, $0 < \alpha < 1$) ist, wird gebildet und Gallium-Aluminium-Oxid (Aluminium-Gallium-Oxid), dessen Zusammensetzung $\text{Ga}_X\text{Al}_{2-X}\text{O}_{3+\alpha}$ ($0 < X < 2$, $0 < \alpha < 1$) ist, kann darüber gebildet werden. Man beachte, dass der Isolierfilm auf der unteren Seite der Oxidhalbleiterschicht **716** durch einen Stapel von Isolierfilmen gebildet werden kann, die jeweils einen Bereich umfassen, in dem der Anteil von Sauerstoff höher als der in der stöchiometrischen Zusammensetzung ist. Alternativ können beide Isolierfilme auf der oberen Seite und der unteren Seite der Oxidhalbleiterschicht **716** durch einen Stapel von Isolierfilmen gebildet werden, die jeweils einen Bereich umfassen, in dem der Anteil von Sauerstoff höher als der in der stöchiometrischen Zusammensetzung ist.

[0282] Anschließend wird, wie in **Fig. 10C** dargestellt, ein Isolierfilm **724** so ausgebildet, dass er den Gate-Isolierfilm **721** und die Gate-Elektrode **722** bedeckt. Der Isolierfilm **724** kann durch PVD, CVD oder dergleichen ausgebildet werden. Der Isolierfilm **724** kann unter Verwendung eines Materials gebildet werden, das ein anorganisches nichtleitendes Material, wie etwa Siliciumoxid, Siliciumoxinitrid, Siliciumnitrid, Hafniumoxid, Galliumoxid oder Aluminiumoxid, einschließt. Man beachte, dass bevorzugt ein Material mit einer niedrigen dielektrischen Konstante oder eine Struktur mit einer niedrigen dielektrischen Konstante (z. B. eine poröse Struktur) für den Isolierfilm **724** verwendet wird. Wenn die dielektrische Konstante des Isolierfilms **724** gesenkt wird, kann eine parasitäre Kapazität, die zwischen Leitungen oder Elektroden erzeugt wird, verringert werden, was zu einer höheren Betriebsgeschwindigkeit führt. Man beachte, dass, obwohl der Isolierfilm **724** in dieser Ausführungsform eine einlagige Struktur besitzt, eine Weiterbildung der vorliegenden Erfindung nicht auf diese Struktur beschränkt ist. Der Isolierfilm **724** kann eine Schichtstruktur aus zwei oder mehr Schichten besitzen.

[0283] Als nächstes wird eine Öffnung in dem Gate-Isolierfilm **721** und dem Isolierfilm **724** gebildet, so dass ein Teil der leitenden Schicht **720** freigelegt wird. Danach wird eine Leitung **726**, die durch die Öffnung in Kontakt mit der leitenden Schicht **720** ist, über dem Isolierfilm **724** gebildet.

[0284] Ein leitender Film wird durch PVD oder CVD gebildet und dann geätzt, so dass die Leitung **726** gebildet wird. Als das Material für den leitenden Film kann ein Element, ausgewählt aus Aluminium, Chrom, Kupfer, Tantal, Titan, Molybdän oder Wolfram, eine Legierung, die irgendeines dieser Elemente als eine Komponente enthält, oder dergleichen verwendet werden. Ein Material, das eines aus Mangan, Magnesium, Zirkonium, Beryllium, Neodym und Scandium oder eine Kombination aus irgendwelchen dieser Elemente umfasst, kann verwendet werden.

[0285] Insbesondere ist es zum Beispiel möglich, ein Verfahren zu verwenden, bei dem ein dünner Titanfilm durch PVD in einem Bereich gebildet wird, der die Öffnung des Isolierfilms **724** umfasst, und ein dünner Titanfilm (mit einer Dicke von etwa 5 nm) durch PVD gebildet wird und dann ein Aluminiumfilm so gebildet wird, das er in die Öffnung eingebettet wird. Hierbei hat der durch PVD gebildete Titanfilm die Funktion, einen Oxidfilm (z. B. einen natürlichen Oxidfilm), der auf einer Oberfläche gebildet wird, über der der Titanfilm gebildet wird, zu verringern, um den Kontaktwiderstand mit der unteren Elektrode oder dergleichen (hier der leitenden Schicht **720**) zu verringern. Darüber hinaus können Wellen des Aluminiumfilms verhindert werden. Ein Kupferfilm kann durch ein Galvanisierungsverfahren gebildet werden, nachdem ein Sperrfilm aus Titan, Titannitrid oder dergleichen gebildet wird.

[0286] Anschließend wird, wie in **Fig. 10D** dargestellt, ein Isolierfilm **727** gebildet, um die Leitung **726** zu bedecken. Ferner wird ein leitender Film über dem Isolierfilm **727** gebildet und dann geätzt, so dass eine leitende Schicht **7301** gebildet wird. Danach wird ein Isolierfilm **7302** gebildet, um die leitende Schicht **7301** zu bedecken, und ein leitender Film **7303** wird über dem Isolierfilm **7302** gebildet. Auf diese Weise kann der Konden-

sator **102** gebildet werden. Eine Elektrode eines Paares von Elektroden des Kondensators **102** entspricht der leitenden Schicht **7301**, die andere Elektrode des Paares von Elektroden des Kondensators **102** entspricht dem leitenden Film **7303** und eine dielektrische Schicht des Kondensators **102** entspricht dem Isolierfilm **7302**. Hierbei können der Isolierfilm **727**, die leitende Schicht **7301**, der Isolierfilm **7302** und der leitende Film **7303** unter Verwendung von Materialien gebildet werden, die ähnlich zu denen der anderen Isolierfilme und leitenden Schichten sind.

[0287] Durch die Reihe von Schritten kann die Signalverarbeitungsschaltung **2000** gebildet werden.

[Ausführungsform 5]

[0288] In dieser Ausführungsform wird ein Transistor beschrieben werden, der eine Oxidhalbleiterschicht mit einer Struktur umfasst, die sich von der Struktur der Ausführungsform 4 unterscheidet. Man beachte, dass die gleichen Elemente wie die in den **Fig. 10A** bis **Fig. 10D** durch die gleichen Bezugszeichen bezeichnet werden, und dass die Beschreibung davon weggelassen wird.

[0289] Ein Transistor **911**, der in **Fig. 11A** dargestellt ist, ist ein Transistor mit obenliegendem Gate (Top-Gate-Transistor), bei dem die Gate-Elektrode **722** über der Oxidhalbleiterschicht **716** gebildet ist, und auch ein Boden-Kontakt-Transistor, bei dem die Source- und Drain-Elektroden (die leitende Schicht **719** und die leitende Schicht **720**) unter der Oxidhalbleiterschicht **716** gebildet sind.

[0290] Die Oxidhalbleiterschicht **716** umfasst ein Paar von hochkonzentrierten Regionen **918**, die durch Zugabe eines n-Typ-Leitfähigkeit verleihenden Dotanden zu der Oxidhalbleiterschicht **716**, nachdem die Gate-Elektrode **722** gebildet wird, erhalten werden können. Darüber hinaus ist ein Bereich der Oxidhalbleiterschicht **716**, der mit der Gate-Elektrode **722** überlappt, wobei der Gate-Isolierfilm **721** dazwischen angeordnet ist, ein Kanalbildungsbereich **919**. Die Oxidhalbleiterschicht **716** umfasst den Kanalbildungsbereich **919** zwischen dem Paar von hochkonzentrierten Regionen **918**.

[0291] Das Paar von hochkonzentrierten Regionen **918** kann in einer Weise ähnlich der von dem Paar von hochkonzentrierten Regionen **908**, die in Ausführungsform 4 beschrieben wurde, gebildet werden.

[0292] Ein Transistor **911**, der in **Fig. 11B** dargestellt ist, ist ein Transistor mit obenliegendem Gate (Top-Gate-Transistor), bei dem die Gate-Elektrode **722** über der Oxidhalbleiterschicht **716** gebildet ist, und auch ein Boden-Kontakt-Transistor, bei dem die Source- und Drain-Elektroden (die leitende Schicht **719** und die leitende Schicht **720**) über der Oxidhalbleiterschicht **716** gebildet sind. Der Transistor **911** umfasst ferner Seitenwände **930**, die an den Enden der Gate-Elektrode **722** vorgesehen sind und unter Verwendung eines Isolierfilms gebildet werden.

[0293] Die Oxidhalbleiterschicht **716** umfasst ein Paar von hochkonzentrierten Regionen **928** und ein Paar von Regionen niedriger Konzentration **929**, die durch Zugabe eines n-Typ-Leitfähigkeit verleihenden Dotanden zu der Oxidhalbleiterschicht **716**, nachdem die Gate-Elektrode **722** gebildet wird, erhalten werden können. Darüber hinaus ist ein Bereich der Oxidhalbleiterschicht **716**, der mit der Gate-Elektrode **722** überlappt, wobei der Gate-Isolierfilm **721** dazwischen angeordnet ist, ein Kanalbildungsbereich **931**. Die Oxidhalbleiterschicht **716** enthält das Paar von Regionen niedriger Konzentration **929** zwischen dem Paar von hochkonzentrierten Regionen **928** und den Kanalbildungsbereich **931** zwischen dem Paar von Regionen niedriger Konzentration **929**. Ferner ist das Paar von Regionen niedriger Konzentration **929** in einem Bereich der Oxidhalbleiterschicht **716** vorgesehen, der mit den Seitenwänden **930** überlappt, wobei der Gate-Isolierfilm **721** dazwischen vorgesehen ist.

[0294] Das Paar von hochkonzentrierten Regionen **928** und das Paar von Regionen niedriger Konzentration **929** können in einer Weise ähnlich der von dem Paar von hochkonzentrierten Regionen **908**, die in Ausführungsform 4 beschrieben wurde, gebildet werden.

[0295] Der Transistor **911**, der in **Fig. 11C** dargestellt ist, ist ein Transistor mit obenliegendem Gate (Top-Gate-Transistor), bei dem die Gate-Elektrode **722** über der Oxidhalbleiterschicht **716** gebildet ist, und auch ein Boden-Kontakt-Transistor, bei dem die Source- und Drain-Elektroden (die leitende Schicht **719** und die leitende Schicht **720**) unter der Oxidhalbleiterschicht **716** gebildet sind. Der Transistor **911** umfasst ferner Seitenwände **950**, die an den Enden der Gate-Elektrode **722** vorgesehen sind und unter Verwendung eines Isolierfilms gebildet werden.

[0296] Die Oxidhalbleiterschicht **716** umfasst ein Paar von hochkonzentrierten Regionen **948** und ein Paar von Regionen niedriger Konzentration **949**, die durch Zugabe eines n-Typ-Leitfähigkeit verleihenden Dotanden zu der Oxidhalbleiterschicht **716**, nachdem die Gate-Elektrode **722** gebildet wird, erhalten werden können. Darüber hinaus ist ein Bereich der Oxidhalbleiterschicht **716**, der mit der Gate-Elektrode **722** überlappt, wobei der Gate-Isolierfilm **721** dazwischen angeordnet ist, ein Kanalbildungsbereich **951**. Die Oxidhalbleiterschicht **716** enthält das Paar von Regionen niedriger Konzentration **949** zwischen dem Paar von hochkonzentrierten Regionen **948** und den Kanalbildungsbereich **951** zwischen dem Paar von Regionen niedriger Konzentration **949**. Ferner ist das Paar von Regionen niedriger Konzentration **949** in einem Bereich der Oxidhalbleiterschicht **716** vorgesehen, der mit den Seitenwänden **950** überlappt, wobei der Gate-Isolierfilm **721** dazwischen vorgesehen ist.

[0297] Das Paar von hochkonzentrierten Regionen **948** und das Paar von Regionen niedriger Konzentration **949** können in einer Weise ähnlich der von dem Paar von hochkonzentrierten Regionen **908**, die in Ausführungsform 4 beschrieben wurde, gebildet werden.

[0298] Man beachte, dass als eines der Verfahren zur Herstellung einer hochkonzentrierten Region durch einen selbstausrichtenden Prozess, wobei die Region als eine Source-Region oder eine Drain-Region in einem Transistor dient, der einen Oxidhalbleiter umfasst, ein Verfahren offenbart wurde, bei welchem eine Oberfläche einer Oxidhalbleiterschicht exponiert wird, eine Plasmabehandlung mit Argon durchgeführt wird, und der Widerstand einer Region in der Oxidhalbleiterschicht, die dem Plasma ausgesetzt ist, verringert wird (S. Jeon et al. "Amorpher InGaZnO Dünnschichttransistor mit 180 nm Gatelänge für Anwendungen von hochintegrierten Bildsensoren", IEDM Tech. Dig., S. 504–507, 2010).

[0299] Bei dem Herstellungsverfahren ist es jedoch erforderlich, einen Gate-Isolierfilm teilweise zu entfernen, so dass eine Region, die als eine Source-Region oder eine Drain-Region dient, exponiert wird, nachdem der Gate-Isolierfilm gebildet ist. Somit wird, wenn der Gate-Isolierfilm entfernt wird, die Oxidhalbleiterschicht, die unter dem Gate-Isolierfilm liegt, teilweise zu stark geätzt, so dass die Dicke der Region, die als die Source-Region oder die Drain-Region dient, verringert wird. Daher wird der Widerstand der Source-Region oder der Drain-Region erhöht und Fehler in den Eigenschaften des Transistors treten aufgrund des zu starken Ätzens leicht auf.

[0300] Um den Transistor zu miniaturisieren, ist es notwendig, Trockenätzten mit hoher Bearbeitungsgenauigkeit einzusetzen. Zu starkes Ätzen tritt insbesondere leicht in dem Fall auf, in dem Trockenätzten eingesetzt wird, welches eine Selektivität der Oxidhalbleiterschicht in Bezug auf den Gate-Isolierfilm nicht ausreichend sicherstellen kann.

[0301] Zum Beispiel ist zu starkes Ätzen kein Problem, solange die Oxidhalbleiterschicht eine ausreichend große Dicke besitzt. Jedoch ist es in dem Fall, dass die Kanallänge weniger als oder gleich 200 nm ist, notwendig, dass die Dicke einer Region der Oxidhalbleiterschicht, die als Kanalbildungsbereich dient, kleiner als oder gleich 20 nm, vorzugsweise kleiner als oder gleich 10 nm ist, um einen Kurzkanaleffekt zu verhindern. In dem Fall, dass eine solch dünne Oxidhalbleiterschicht verwendet wird, ist das zu starke Ätzen der Oxidhalbleiterschicht ungünstig, weil der Widerstand der Source-Region oder der Drain-Region erhöht wird und Fehler in den Eigenschaften des Transistors wie oben beschrieben auftreten.

[0302] Wenn jedoch ein Dotand zu der Oxidhalbleiterschicht hinzugefügt wird, während die Oxidhalbleiterschicht nicht exponiert ist, und der Gate-Isolierfilm wie in einer Weiterbildung der vorliegenden Erfindung belassen wird, kann das zu starke Ätzen der Oxidhalbleiterschicht verhindert werden und eine übermäßige Beschädigung der Oxidhalbleiterschicht verringert werden. Ferner wird eine Grenzfläche zwischen der Oxidhalbleiterschicht und dem Gate-Isolierfilm sauber gehalten. Somit können die Eigenschaften und die Zuverlässigkeit des Transistors verbessert werden.

[Ausführungsform 6]

[0303] In dieser Ausführungsform wird ein Transistor, der eine Oxidhalbleiterschicht enthält, mit einer Struktur, die sich von den Strukturen in Ausführungsform 4 und Ausführungsform 5 unterscheidet, beschrieben werden. Man beachte, dass die gleichen Teile wie die in den **Fig. 10A** bis **Fig. 10D** mit den gleichen Bezugszeichen bezeichnet werden und dass die Beschreibung davon weggelassen wird. In einem in dieser Ausführungsform beschriebenen Transistor **101** ist die Gate-Elektrode **722** so vorgesehen, dass sie mit der leitenden Schicht **719** und der leitenden Schicht **720** überlappt. Darüber hinaus ist der Transistor **101** dieser Ausführungsform insofern von dem Transistor **101**, der in Ausführungsform 4 oder 5 beschrieben ist, verschieden, dass kein

eine Leitfähigkeit verleihendes Störstellenelement der Oxidhalbleiterschicht **716** unter Verwendung der Gate-Elektrode **722** als eine Maske hinzugefügt wird.

[0304] Fig. 12A zeigt ein Beispiel des Transistors **101**, in dem die Oxidhalbleiterschicht **716** unter der leitenden Schicht **719** und der leitenden Schicht **720** angeordnet ist, während Fig. 12B ein Beispiel des Transistors **101** zeigt, in dem die Oxidhalbleiterschicht **716** über der leitenden Schicht **719** und der leitenden Schicht **720** vorgesehen ist. Man beachte, dass, obwohl die obere Oberfläche des Isolierfilms **724** nicht in jeder der Fig. 12A und Fig. 12B geglättet ist, eine Weiterbildung der vorliegenden Erfindung nicht auf diese Struktur beschränkt ist. Die obere Oberfläche des Isolierfilms **724** kann planarisiert werden.

[Ausführungsform 7]

[0305] Die tatsächlich gemessene Feldeffektmobilität eines Transistors mit isoliertem Gate kann aus einer Vielzahl von Gründen geringer sein als die ursprüngliche Mobilität; dieses Phänomen tritt nicht nur in dem Fall der Verwendung eines Oxidhalbleiters auf. Einer der Ursachen, die die Mobilität reduzieren, ist ein Defekt innerhalb eines Halbleiters oder ein Defekt an einer Grenzfläche zwischen dem Halbleiter und einem Isolierfilm. Wenn ein Levinson-Modell verwendet wird, kann die Feldeffektmobilität unter der Annahme, dass kein Defekt innerhalb des Halbleiters existiert, theoretisch berechnet werden. In dieser Ausführungsform wird die Feldeffektmobilität eines idealen Oxidhalbleiters ohne einen Defekt im Inneren des Halbleiters theoretisch berechnet und Berechnungsergebnisse für Eigenschaften von exakten Transistoren, die unter Verwendung eines derartigen Oxidhalbleiters hergestellt werden, werden gezeigt.

[0306] Unter der Annahme, dass die ursprüngliche Mobilität und die gemessene Feldeffektmobilität eines Halbleiters μ_0 bzw. μ sind, und dass eine Potenzialbarriere (wie etwa eine Korngrenze) in dem Halbleiter existiert, wird die gemessene Feldeffektmobilität durch die folgende Formel ausgedrückt.

[FORMEL 2]

$$\mu = \mu_0 \exp\left(-\frac{E}{kT}\right)$$

[0307] Hier bezeichnet E die Höhe der Potenzialbarriere, k bezeichnet die Boltzmann-Konstante und T bezeichnet die absolute Temperatur. Wenn angenommen wird, dass die Potenzialbarriere auf einen Defekt zurückzuführen ist, wird die Höhe der Potenzialbarriere durch die folgende Formel gemäß dem Levinson-Modell ausgedrückt.

[FORMEL 3]

$$E = \frac{e^2 N^2}{8\epsilon n} = \frac{e^3 N^2 t}{8\epsilon C_{ox} V_g}$$

[0308] Hier stellt e die Elementarladung dar, N stellt die durchschnittliche Defektdichte pro Flächeneinheit in einem Kanal dar, ϵ stellt die Dielektrizitätskonstante des Halbleiters dar, n stellt die Anzahl der Ladungsträger pro Flächeneinheit in dem Kanal dar, C_{ox} stellt die Kapazität pro Flächeneinheit dar, V_g stellt die Gate-Spannung dar und t stellt die Dicke des Kanals dar. In dem Fall, in dem die Dicke der Halbleiterschicht kleiner als oder gleich 30 nm ist, kann die Dicke des Kanals als gleich zu der Dicke der Halbleiterschicht angesehen werden. Der Drain-Strom I_d in einem linearen Bereich wird durch die folgende Formel ausgedrückt.

[FORMEL 4]

$$I_d = \frac{W \mu V_g V_d C_{ox}}{L} \exp\left(-\frac{E}{kT}\right)$$

[0309] Hier stellt L die Kanallänge dar und W stellt die Kanalbreite dar, und L und W sind jeweils 10 μm . Darüber hinaus stellt V_d die Drain-Spannung dar. Teilt man beide Seiten der obigen Gleichung durch V_g und nimmt dann den Logarithmus von beiden Seiten, kann die folgende Formel erhalten werden.

[FORMEL 5]

$$\ln\left(\frac{I_d}{V_g}\right) = \ln\left(\frac{W \mu V_d C_{ox}}{L}\right) - \frac{E}{kT} = \ln\left(\frac{W \mu V_d C_{ox}}{L}\right) - \frac{e^3 N^2 t}{8kT \epsilon C_{ox} V_g}$$

[0310] Die rechte Seite der Formel 5 ist eine Funktion von V_g . Aus der Gleichung findet man, dass die Defektdichte N aus der Steigung einer Linie in einem Graph gewonnen werden kann, der durch Auftragen der tatsächlichen Messwerte mit $\ln(I_d/V_g)$ als Ordinate und $1/V_g$ als Abszisse erhalten wird. Das heißt, dass die Defektdichte aus den I_d - V_g Kennlinien des Transistors berechnet werden kann. Die Defektdichte N eines Oxidhalbleiters, in dem das Verhältnis von Indium (In), Zinn (Sn) und Zink (Zn) 1:1:1 beträgt, ist etwa $1 \times 10^{12}/\text{cm}^2$.

[0311] Auf der Grundlage der Defektdichte, die auf diese Weise oder dergleichen erhalten wird, kann μ_0 aus Formel 2 und Formel 3 zu $120 \text{ cm}^2/\text{Vs}$ berechnet werden. Die gemessene Mobilität eines auf In-Sn-Zn basierenden Oxs mit einem Defekt ist etwa $40 \text{ cm}^2/\text{Vs cm}$. Unter der Annahme, dass kein Defekt im Inneren des Halbleiters und an der Grenzfläche zwischen dem Halbleiter und einem Isolierfilm existiert, wird jedoch eine Mobilität μ_0 des Oxidhalbleiters von $120 \text{ cm}^2/\text{Vs}$ erwartet.

[0312] Man beachte, dass, selbst wenn kein Defekt im Inneren eines Halbleiters vorliegt, sich Streuung an einer Grenzfläche zwischen einem Kanal und einem Gate-Isolierfilm auf die Transporteigenschaften des Transistors auswirkt. Anders ausgedrückt kann die Mobilität μ_1 an einer Stelle, die in einem Abstand x von der Grenzfläche zwischen dem Kanal und dem Gate-Isolierfilm liegt, durch die folgende Formel ausgedrückt werden.

[FORMEL 6]

[0313]

$$\frac{1}{\mu_1} = \frac{1}{\mu_0} + \frac{D}{B} \exp\left(-\frac{x}{G}\right)$$

[0314] Hierbei stellt D das elektrische Feld in der Gate-Richtung dar, und B und G sind Konstanten. B und G können aus tatsächlichen Messergebnissen gewonnen werden, und nach den obigen Messergebnissen ist B $4,75 \times 10^7 \text{ cm/s}$ und G ist 10 nm (die Tiefe, bis zu welcher der Einfluss der Grenzflächenstreuung reicht). Wenn D erhöht wird (d. h. wenn die Gate-Spannung erhöht wird), wird der zweite Term der Formel 6 erhöht, so dass die Mobilität μ_1 verringert wird.

[0315] Ergebnisse einer Berechnung der Mobilität μ_2 eines Transistors mit einem Kanal, der einen idealen Oxidhalbleiter ohne einen Defekt innerhalb des Halbleiters enthält, sind in **Fig. 19** gezeigt. Für die Berechnung wurde die Geräte-Simulationssoftware Sentaurus Device, die von Synopsys, Inc. hergestellt wird, verwendet, und die Bandlücke, die Austrittsarbeit, die relative Dielektrizitätskonstante und die Dicke des Oxidhalbleiters wurden mit 2,8 eV, 4,7 eV, 15 bzw. 15 nm angenommen. Diese Werte wurden durch Messung eines dünnen Films, der durch Sputtern gebildet wurde, erhalten.

[0316] Ferner wurden die Arbeitsfunktionen eines Gates, einer Source und eines Drains mit 5,5 eV, 4,6 eV bzw. 4,6 eV angenommen. Die Dicke eines Gate-Isolierfilms wurde mit 100 nm angenommen, und die relative Dielektrizitätskonstante desselben wurde mit 4,1 angenommen. Die Kanallänge und die Kanalbreite wurden jeweils mit 10 μm angenommen, und die Drain-Spannung V_d wurde mit 0,1 V angenommen.

[0317] Wie in **Fig. 19** gezeigt weist die Mobilität eine Spitze von $100 \text{ cm}^2/\text{Vs}$ oder mehr bei einer Gate-Spannung, die ein wenig über 1 V liegt, und verringert sich mit zunehmender Gate-Spannung, weil der Einfluss der Grenzflächenstreuung wächst. Man beachte, dass es, um die Grenzflächenstreuung zu reduzieren, bevorzugt ist, dass eine Oberfläche der Halbleiterschicht auf der atomaren Ebene eben ist (Atomlagenebenheit).

[0318] Ergebnisse der Berechnung der Eigenschaften von exakten Transistoren, die unter Verwendung eines Oxidhalbleiters gebildet wurden, der eine solche Mobilität besitzt, sind in den **Fig. 20A** bis **Fig. 20C**, den **Fig. 21A** bis **Fig. 21C** und den **Fig. 22A** bis **Fig. 22C** gezeigt. Die **Fig. 23A** und **Fig. 23B** zeigen Querschnittsansichten von Strukturen der Transistoren, die für die Berechnung verwendet wurden. Die in den **Fig. 23A** und **Fig. 23B** dargestellten Transistoren umfassen jeweils einen Halbleiterbereich **803a** und einen Halbleiterbereich **803c**, die n⁺-Typ-Leitfähigkeit in einer Oxidhalbleiterschicht besitzen. Der spezifische Widerstand des Halbleiterbereichs **803a** und der spezifische Widerstand des Halbleiterbereichs **803c** betragen jeweils $2 \times 10^{-3} \Omega\text{cm}$.

[0319] Der Transistor in **Fig. 23A** wird über einer isolierenden Basisschicht **801** und einem eingebetteten Isolator **802**, der in die isolierende Basisschicht **801** eingebettet ist und aus Aluminiumoxid gebildet ist, gebildet. Der Transistor umfasst den Halbleiterbereich **803a**, den Halbleiterbereich **803c**, einen intrinsischen Halbleiterbereich **803b**, der zwischen den Halbleiterbereichen **803a** und **803c** angeordnet wird und als Kanalbildungsbereich dient, und ein Gate **805**. Die Breite der Gates **805** beträgt 33 nm.

[0320] Ein Gate-Isolierfilm **804** wird zwischen dem Gate **805** und dem Halbleiterbereich **803b** ausgebildet. Eine isolierende Seitenwand **806a** und eine isolierende Seitenwand **806b** werden auf beiden Seitenflächen des Gates **805** ausgebildet, und ein Isolator **807** wird über dem Gate **805** ausgebildet, um einen Kurzschluss zwischen dem Gate **805** und einer weiteren Leitung zu verhindern. Die isolierende Seitenwand hat eine Breite von 5 nm. Eine Source **808a** und ein Drain **808b** sind in Kontakt mit dem Halbleiterbereich **803a** bzw. dem Halbleiterbereich **803c** vorgesehen. Man beachte, dass die Kanalbreite dieses Transistors 40 nm beträgt.

[0321] Der Transistor in **Fig. 23B** ist insofern der gleiche wie der Transistor in **Fig. 23A**, dass er über der isolierende Basisschicht **801** und dem eingebetteten Isolator **802**, der aus Aluminiumoxid gebildet ist, ausgebildet ist, und dass er den Halbleiterbereich **803a**, der Halbleiterbereich **803c**, den intrinsischen Halbleiterbereich **803b**, der dazwischen vorgesehen ist, das Gate **805** mit einer Breite von 33 nm, den Gate-Isolierfilm **804**, die isolierende Seitenwand **806a**, die isolierende Seitenwand **806b**, den Isolator **807**, die Source **808a** und den Drain **808b** umfasst.

[0322] Der Unterschied zwischen dem Transistor in **Fig. 23A** und dem Transistor in **Fig. 23B** ist der Leitfähigkeitstyp der Halbleiterbereiche unter der isolierenden Seitenwand **806a** und der isolierenden Seitenwand **806b**. In dem Transistor in **Fig. 23A** sind die Halbleiterbereiche unter der isolierenden Seitenwand **806a** und der isolierenden Seitenwand **806b** Teil des Halbleiterbereichs **803a**, der n⁺-Typ-Leitfähigkeit besitzt, und Teil des Halbleiterbereichs **803c**, der n⁺-Typ-Leitfähigkeit besitzt, während die Halbleiterbereiche unter der isolierenden Seitenwand **806a** und der isolierenden Seitenwand **806b** in dem Transistor in **Fig. 23B** Teil des intrinsischen Halbleiterbereichs **803b** sind. In anderen Worten gibt es einen Bereich mit einer Breite L_{offset}, in der das Gate **805** nicht mit dem Halbleiterbereich **803a** (dem Halbleiterbereich **803c**) überlappt. Dieser Bereich wird als ein Offset-Bereich bezeichnet, und die Breite L_{offset} wird als Offset-Länge bezeichnet. Wie aus der Zeichnung ersichtlich ist, ist die Offset-Länge gleich der Breite der isolierenden Seitenwand **806a** (der isolierenden Seitenwand **806b**).

[0323] Die anderen Parameter, die in der Berechnung verwendet werden, sind wie oben beschrieben. Für die Berechnung wurde die Geräte-Simulationssoftware Sentaurus Device, die von Synopsys, Inc. hergestellt wird, verwendet. Die **Fig. 20A** bis **Fig. 20C** zeigen den Drain-Strom (I_d, eine durchgezogene Linie) und die Mobilität (μ , eine gestrichelte Linie) des Transistors mit der in **Fig. 23A** dargestellten Struktur in Abhängigkeit von der Gate-Spannung (V_g; eine Potenzialdifferenz zwischen dem Gate und der Source). Der Drain-Strom I_d wird durch Berechnung unter der Annahme, dass die Drain-Spannung (eine Potenzialdifferenz zwischen dem Drain und der Source) +1 V beträgt, erhalten, und die Mobilität μ wird durch Berechnung unter der Annahme, dass die Drain-Spannung +0,1 V beträgt, erhalten.

[0324] **Fig. 20A** zeigt die Gate-Spannungskurve des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 15 nm beträgt, **Fig. 20B** zeigt diejenige des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 10 nm beträgt, und **Fig. 20C** zeigt diejenige des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 5 nm beträgt. Mit dünner werdendem Gate-Isolierfilm wird insbesondere der Drain-Strom I_d in dem ausgeschalteten Zustand (der Sperrstrom) deutlich verringert. Im Gegensatz dazu gibt es keine merkliche Veränderung in dem Spitzenwert der Mobilität μ und dem Drain-Strom I_d im eingeschalteten Zustand (dem Durchlassstrom). Die Diagramme zeigen, dass der Drain-Strom bei einer Gate-Spannung von etwa 1 V 10 μ A überschreitet.

[0325] **Fig. 21A** bis **Fig. 21C** zeigen den Drain-Strom I_d (eine durchgezogene Linie) und die Mobilität μ (eine gestrichelte Linie) des Transistors mit der in **Fig. 23B** dargestellten Struktur und einer Offset-Länge L_{offset} von 5 nm in Abhängigkeit von der Gate-Spannung V_g. Der Drain-Strom I_d wird durch Berechnung unter der Annahme, dass die Drain-Spannung +1 V beträgt, erhalten, und die Mobilität μ wird durch Berechnung unter der Annahme, dass die Drain-Spannung +0,1 V beträgt, erhalten. **Fig. 21A** zeigt die Gate-Spannungskurve des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 15 nm beträgt, **Fig. 21B** zeigt diejenige des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 10 nm beträgt, und **Fig. 21C** zeigt diejenige des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 5 nm beträgt.

[0326] **Fig. 22A** bis **Fig. 22C** zeigen den Drain-Strom I_d (eine durchgezogene Linie) und die Mobilität μ (eine gestrichelte Linie) des Transistors mit der in **Fig. 23B** dargestellten Struktur und einer Offset-Länge L_{offset} von 15 nm in Abhängigkeit von der Gate-Spannung. Der Drain-Strom I_d wird durch Berechnung unter der Annahme, dass die Drain-Spannung +1 V beträgt, erhalten, und die Mobilität μ wird durch Berechnung unter der Annahme, dass die Drain-Spannung +0,1 V beträgt, erhalten. **Fig. 22A** zeigt die Gate-Spannungskurve des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 15 nm beträgt, **Fig. 22B** zeigt diejenige des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 10 nm beträgt, und **Fig. 22C** zeigt diejenige des Transistors in dem Fall, in dem die Dicke des Gate-Isolierfilms 5 nm beträgt.

[0327] In jeder der Strukturen wird der Sperrstrom mit dünner werdendem Gate-Isolierfilm deutlich verringert, während keine merkliche Veränderung in dem Spitzenwert der Mobilität μ und in dem Durchlassstrom auftritt.

[0328] Man beachte, dass der Spitzenwert der Mobilität μ in den **Fig. 20A bis Fig. 20C** etwa $80 \text{ cm}^2/\text{Vs}$, in den **Fig. 21A bis Fig. 21C** etwa $60 \text{ cm}^2/\text{Vs}$ und in den **Fig. 22A bis Fig. 22C** etwa $40 \text{ cm}^2/\text{Vs}$ beträgt; somit wird der Spitzenwert der Mobilität μ mit zunehmender Offset-Länge L_{offset} verringert. Ferner gilt das gleiche für den Sperrstrom. Der Durchlassstrom wird ebenfalls mit zunehmender Offset-Länge L_{offset} verringert; allerdings ist die Abnahme in dem Durchlassstrom wesentlich langsamer als die Abnahme in dem Sperrstrom. Ferner zeigen die Graphen, dass der Drain-Strom in jeder der Strukturen bei einer Gate-Spannung von etwa 1 V $10 \mu\text{A}$ überschreitet, was in einem Speicherelement und dergleichen erforderlich ist.

[Ausführungsform 8]

[0329] Ein Transistor, der einen Oxidhalbleiter, welcher In, Sn und Zn als Hauptkomponenten enthält, in einem Kanalbildungsbereich umfasst und der für eine Signalverarbeitungsschaltung gemäß einer Weiterbildung der vorliegenden Erfindung verwendet werden kann, kann durch Abscheiden des Oxidhalbleiters während des Heizens eines Substrats oder durch Durchführen einer Wärmebehandlung nach dem Bilden eines Oxidhalbleiterfilms vorteilhafte Eigenschaften besitzen. Man beachte, dass eine Hauptkomponente sich auf ein Element bezieht, welches in einer Zusammensetzung mit 5 atomaren Prozent oder mehr enthalten ist.

[0330] Durch gezieltes Erhitzen des Substrats nach dem Abscheiden des Oxidhalbleiterfilms, der In, Sn und Zn als Hauptkomponenten enthält, kann die Feldeffektmobilität des Transistors verbessert werden. Ferner kann die Schwellenspannung des Transistors in die positive Richtung verschoben werden, um den Transistor zu einem selbstsperrenden Transistor zu machen.

[0331] Zum Beispiel zeigen die **Fig. 24A bis Fig. 24C** jeweils Kennlinien eines Transistors, der einen Oxidhalbleiterfilm, welcher In, Sn und Zn als Hauptkomponenten enthält und eine Kanallänge L von $3 \mu\text{m}$ und eine Kanalbreite W von $10 \mu\text{m}$ hat, und einen Gate-Isolierfilm mit einer Dicke von 100 nm umfasst. Man beachte, dass V_d auf 10 V eingestellt wurde.

[0332] **Fig. 24A** zeigt Kennlinien eines Transistors, dessen Oxidhalbleiterfilm, der In, Sn und Zn als Hauptkomponenten enthält, durch Sputtern ohne gezieltes Erhitzen eines Substrats gebildet wurde. Die Feldeffektmobilität des Transistors beträgt $18,8 \text{ cm}^2/\text{Vs}$. Auf der anderen Seite kann die Feldeffektmobilität, wenn der Oxidhalbleiterfilm, der In, Sn und Zn als Hauptkomponenten enthält, während eines gezielten Erhitzens des Substrats gebildet wird, verbessert werden. **Fig. 24B** zeigt Kennlinien eines Transistors, dessen Oxidhalbleiterfilm, der In, Sn und Zn als Hauptkomponenten enthält, unter Erhitzen eines Substrats bei 200°C gebildet wurde. Die Feldeffektmobilität des Transistors beträgt $32,2 \text{ cm}^2/\text{Vs}$.

[0333] Die Feldeffektmobilität kann durch Durchführung einer Wärmebehandlung, nachdem der Oxidhalbleiterfilm, der In, Sn und Zn als Hauptkomponenten enthält, gebildet wird, weiter verbessert werden. **Fig. 24C** zeigt Kennlinien eines Transistors, dessen Oxidhalbleiterfilm, der In, Sn und Zn als Hauptkomponenten enthält, durch Sputtern bei 200°C abgeschieden wurde und dann einer Wärmebehandlung bei 650°C unterworfen wurde. Die Feldeffektmobilität des Transistors beträgt $34,5 \text{ cm}^2/\text{Vs}$.

[0334] Das gezielte Erhitzen des Substrats kann Feuchtigkeit, die während der Abscheidung durch Sputtern in den Oxidhalbleiterfilm eindringt, reduzieren. Ferner ermöglicht die Wärmebehandlung nach der Abscheidung, dass Wasserstoff, eine Hydroxylgruppe oder Feuchtigkeit freigesetzt und von dem Oxidhalbleiterfilm entfernt werden. Auf diese Weise kann die Feldeffektmobilität verbessert werden. Es wird angenommen, dass eine solche Verbesserung in der Feldeffektmobilität nicht nur durch Entfernen von Verunreinigungen durch Dehydratisierung oder Dehydrierung, sondern auch durch eine Verringerung des Atomabstands aufgrund einer Erhöhung der Dichte erreicht wird. Darüber hinaus kann der Oxidhalbleiter kristallisiert werden, indem er durch die Entfernung von Verunreinigungen aus dem Oxidhalbleiter gereinigt wird. Im Falle der Verwendung eines solchen gereinigten, nicht-einkristallinen Oxidhalbleiters sollte idealerweise eine Feldeffektmobilität verwirklicht werden, die $100 \text{ cm}^2/\text{Vs}$ übersteigt.

[0335] Der Oxidhalbleiter, der In, Sn und Zn als Hauptkomponenten enthält, kann in der folgenden Weise kristallisiert werden: Sauerstoffionen werden in den Oxidhalbleiter implantiert; Wasserstoff, eine Hydroxylgruppe oder Feuchtigkeit, die in dem Oxidhalbleiter enthalten sind, werden durch Wärmebehandlung freigesetzt; und der Oxidhalbleiter wird durch die Wärmebehandlung oder durch eine andere später durchgeführte Wärmebe-

handlung kristallisiert. Durch eine solche Kristallisierungsbehandlung oder Umkristallisierungsbehandlung kann ein nicht-einkristalliner Oxidhalbleiter mit günstigerer Kristallinität erhalten werden.

[0336] Das gezielte Erhitzen des Substrats während der Abscheidung und/oder die Wärmebehandlung nach der Abscheidung tragen nicht nur zur Verbesserung der Feldeffektmobilität bei, sondern auch dazu, den Transistor zu einem selbstsperrenden Transistor zu machen. In einem Transistor, bei dem ein Oxidhalbleiterfilm, der In, Sn und Zn als Hauptkomponenten enthält und der ohne gezieltes Erhitzen eines Substrats gebildet wird, als Kanalbildungsbereich verwendet wird, neigt die Schwellenspannung dazu, in die negative Richtung verschoben zu werden. Im Gegensatz dazu kann, wenn der Oxidhalbleiterfilm, der während eines gezielten Erhitzens des Substrats gebildet wird, verwendet wird, das Problem der negativen Verschiebung der Schwellenspannung gelöst werden. Das bedeutet, dass die Schwellenspannung so verschoben wird, dass der Transistor zu einem selbstsperrenden Transistor wird; diese Tendenz kann durch Vergleich zwischen den **Fig. 24A** und **Fig. 24B** bestätigt werden.

[0337] Man beachte, dass die Schwellenspannung auch durch Änderung des Verhältnisses von In, Sn und Zn gesteuert werden kann; wenn das Zusammensetzungsverhältnis von In, Sn und Zn 2:1:3, ist, kann ein selbstsperrender (normally-off) Transistor gebildet werden. Darüber hinaus kann ein Oxidhalbleiterfilm mit hoher Kristallinität erhalten werden, indem das Zusammensetzungsverhältnis von einem Target wie folgt eingestellt wird: In:Sn:Zn = 2:1:3.

[0338] Die Temperatur des gezielten Erhitzen des Substrats oder die Temperatur der Wärmebehandlung ist höher als oder gleich 150°C, vorzugsweise höher als oder gleich 200°C, besonders vorzugsweise höher als oder gleich 400°C. Wenn eine Abscheidung oder eine Wärmebehandlung bei einer hohen Temperatur durchgeführt werden, kann der Transistor ein selbstsperrender Transistor sein.

[0339] Durch gezieltes Erhitzen des Substrats während der Abscheidung und/oder durch Durchführung einer Wärmebehandlung nach der Abscheidung kann die Stabilität gegen eine Gate-Vorspannungsbelastung (einen Gate-Bias-Stress) erhöht werden. Zum Beispiel kann, wenn eine Gate-Vorspannung mit einer Stärke von 2 MV/cm bei 150°C für eine Stunde angewandt wird, eine Drift der Schwellenspannung kleiner als ±1,5 V, vorzugsweise kleiner als ±1,0 V sein.

[0340] Ein BT-Test wurde an den folgenden zwei Transistoren durchgeführt: Probe 1, an der keine Wärmebehandlung nach der Abscheidung eines Oxidhalbleiterfilms durchgeführt wurde; und Probe 2, an der eine Wärmebehandlung bei 650°C nach der Abscheidung eines Oxidhalbleiterfilms durchgeführt wurde.

[0341] Zunächst wurden V_g - I_d Kennlinien der Transistoren bei einer Substrattemperatur von 25°C und V_{ds} von 10 V gemessen. Dann wurde die Substrattemperatur auf 150°C gesetzt und V_{ds} wurde auf 0,1 V gesetzt. Danach wurde eine V_g von 20 V angelegt, so dass die Stärke eines elektrischen Feldes, welches an den Gate-Isolierfilm angelegt wurde, 2 MV/cm betrug, und der Zustand wurde eine Stunde lang gehalten. Als nächstes wurde V_g auf 0 V gesetzt. Dann wurden V_g - I_d Kennlinien der Transistoren bei einer Substrattemperatur von 25°C und V_{ds} von 10 V gemessen. Dieser Prozess wird als ein positiver BT Test bezeichnet.

[0342] In ähnlicher Weise wurden zunächst V_g - I_d Kennlinien der Transistoren bei einer Substrattemperatur von 25°C und V_{ds} von 10 V gemessen. Dann wurde die Substrattemperatur auf 150°C gesetzt und V_{ds} wurde auf 0,1 V gesetzt. Danach wurde eine V_g von -20 V angelegt, so dass die Stärke eines elektrischen Feldes, welches an den Gate-Isolierfilm angelegt wurde, -2 MV/cm betrug, und der Zustand wurde eine Stunde lang gehalten. Als nächstes wurde V_g auf 0 V gesetzt. Dann wurden V_g - I_d Kennlinien der Transistoren bei einer Substrattemperatur von 25°C und V_{ds} von 10 V gemessen. Dieser Prozess wird als ein negativer BT Test bezeichnet.

[0343] Die **Fig. 25A** und **Fig. 25B** zeigen Ergebnisse des positiven BT Tests bzw. des negativen BT Tests der Probe 1. Die **Fig. 26A** und **Fig. 26B** zeigen Ergebnisse des positiven BT Tests bzw. des negativen BT Tests der Probe 2.

[0344] Der Betrag der Verschiebung der Schwellenspannung von Probe 1 aufgrund des positiven BT Tests und derjenige aufgrund des negativen BT Tests betrugen 1,80 V bzw. -0,42 V. Der Betrag der Verschiebung der Schwellenspannung von Probe 2 aufgrund des positiven BT Tests und derjenige aufgrund des negativen BT Tests betrugen 0,79 V bzw. 0,76 V. Man findet, dass in jeder der Probe 1 und Probe 2 der Betrag der Verschiebung der Schwellenspannung zwischen vor und nach den BT Tests klein ist und die Zuverlässigkeit hoch ist.

[0345] Die Wärmebehandlung kann in einer Sauerstoffatmosphäre durchgeführt werden; alternativ kann die Wärmebehandlung zuerst in einer Atmosphäre aus Stickstoff oder einem Inertgas oder unter verminderter Druck durchgeführt werden, und dann in einer Atmosphäre, die Sauerstoff enthält. Sauerstoff wird dem Oxidhalbleiter nach einer Dehydratisierung oder einer Dehydrierung zugeführt, wodurch die vorteilhafte Wirkung der Wärmebehandlung weiter erhöht werden kann. Als ein Verfahren zum Zuführen von Sauerstoff nach einer Dehydratisierung oder einer Dehydrierung, kann ein Verfahren, bei dem Sauerstoffionen durch ein elektrisches Feld beschleunigt und in den Oxidhalbleiterfilm implantiert werden, verwendet werden.

[0346] Ein Defekt aufgrund einer Sauerstofflücke wird leicht in dem Oxidhalbleiter oder an einer Grenzfläche zwischen dem Oxidhalbleiter und einem Film in Kontakt mit dem Oxidhalbleiter verursacht; wenn überschüssiger Sauerstoff durch die Wärmebehandlung in dem Oxidhalbleiter enthalten ist, kann eine später verursachte Sauerstofflücke durch überschüssigen Sauerstoff kompensiert werden. Der überschüssige Sauerstoff ist hauptsächlich Sauerstoff, der zwischen Gittern vorhandenen ist. Wenn die Konzentration an Sauerstoff in dem Bereich von $1 \times 10^{16}/\text{cm}^3$ bis $2 \times 10^{20}/\text{cm}^3$ eingestellt ist, kann überschüssiger Sauerstoff in dem Oxidhalbleiter enthalten sein, ohne eine Kristallverzerrung oder dergleichen zu verursachen.

[0347] Wenn eine Wärmebehandlung so durchgeführt wird, dass zumindest ein Teil des Oxidhalbleiters einen Kristall umfasst, kann ein stabilerer Oxidhalbleiterfilm erhalten werden. Wenn zum Beispiel ein Oxidhalbleiterfilm, der durch Sputtern unter Verwendung eines Targets mit einem Zusammensetzungsvorverhältnis von In:Sn:Zn = 1:1:1 ohne gezieltes Erhitzen eines Substrats gebildet wird, durch Röntgenbeugung (XRD) analysiert wird, wird ein Halo-Muster beobachtet. Dieser abgeschiedene Oxidhalbleiterfilm kann kristallisiert werden, indem er einer Wärmebehandlung unterworfen wird. Die Temperatur der Wärmebehandlung kann geeignet eingestellt werden; wenn die Wärmebehandlung bei beispielsweise 650°C durchgeführt wird, kann mit Röntgenbeugung ein deutliches Beugungsmaximum beobachtet werden.

[0348] Eine XRD-Analyse eines auf In-Sn-Zn basierenden Oxidfilms wurde durchgeführt. Die XRD-Analyse wurde unter Verwendung eines Röntgen-Diffraktometers D8 ADVANCE, hergestellt von Bruker AXS, durchgeführt und die Messung wurde mit einer „außerhalb-der-Ebene“(„out-of-plane“)-Methode durchgeführt.

[0349] Probe A und Probe B wurden präpariert und die XRD-Analyse wurde daran durchgeführt. Ein Verfahren zur Bildung von Probe A und Probe B wird nachstehend beschrieben.

[0350] Ein auf In-Sn-Zn basierender Oxidfilm mit einer Dicke von 100 nm wurde über einem Quarzsubstrat, das einer Behandlung durch Dehydrierung unterzogen worden war, abgeschieden.

[0351] Der auf In-Sn-Zn basierende Oxidfilm wurde mit einer Sputtervorrichtung mit einer Leistung von 100 W (DC) in einer Sauerstoffatmosphäre gebildet. Ein In-Sn-Zn-O Target aus In:Sn:Zn = 1:1:1 [Atomverhältnis] wurde als ein Target verwendet. Man beachte, dass die Temperatur für das Erhitzen des Substrats während der Abscheidung auf 200°C eingestellt wurde. Eine Probe, die auf diese Weise gebildet wurde, wurde als Probe A verwendet

[0352] Als nächstes wurde eine Probe, die mit einem Verfahren ähnlich dem von Probe A gebildet wurde, einer Wärmebehandlung bei 650°C unterzogen. Als die Wärmebehandlung wurde zuerst eine Wärmebehandlung in einer Stickstoffatmosphäre eine Stunde lang durchgeführt, und weiterhin wurde eine Wärmebehandlung in einer Sauerstoffatmosphäre eine Stunde lang ohne Absenkung der Temperatur durchgeführt. Eine Probe, die auf diese Weise gebildet wurde, wurde als Probe B verwendet.

[0353] Fig. 27 zeigt XRD-Spektren von Probe A und Probe B. Kein von einem Kristall stammender Peak wurde in Probe A beobachtet, während von einem Kristall stammende Peaks in Probe B beobachtet wurden, wenn θ bei rund 35° und bei 37° bis 38° lag.

[0354] Wie oben beschrieben können durch gezieltes Erhitzen eines Substrats während der Abscheidung eines Oxidhalbleiters, der In, Sn und Zn als Hauptkomponenten enthält, und/oder durch eine Wärmebehandlung nach der Abscheidung die Eigenschaften eines Transistors verbessert werden.

[0355] Dieses Erhitzen des Substrats und diese Wärmebehandlung haben eine vorteilhafte Wirkung, dass sie verhindern, dass Wasserstoff und eine Hydroxylgruppe, die ungünstige Verunreinigungen für einen Oxidhalbleiter sind, in dem Film enthalten sind, oder eine vorteilhafte Wirkung, dass Wasserstoff und eine Hydroxylgruppe aus dem Film entfernt werden. Das bedeutet, dass ein Oxidhalbleiter durch Entfernen von Wasserstoff, der als eine Donatorstörstelle fungiert, aus dem Oxidhalbleiter gereinigt werden kann, wodurch ein selbstspur-

render Transistor erhalten werden kann. Der hohe Reinigungsgrad eines Oxidhalbleiters ermöglicht es, dass der Sperrstrom des Transistors 1 aA/ μ m oder weniger beträgt. Hier stellt die Einheit des Sperrstroms einen Strom pro Mikrometer einer Kanalbreite dar.

[0356] **Fig.** 28 zeigt eine Beziehung zwischen dem Sperrstrom eines Transistors und dem Inversen der Substrattemperatur (der absoluten Temperatur) bei der Messung. Hier repräsentiert der Einfachheit halber die horizontale Achse einen Wert ($1000/T$), der durch Multiplizieren eines Inversen der Substrattemperatur bei der Messung mit 1000 erhalten wird.

[0357] Insbesondere kann, wie in **Fig.** 28 gezeigt, der Sperrstrom kleiner als oder gleich 1 aA/ μ m (1×10^{-18} A/ μ m), kleiner als oder gleich 100 zA/ μ m (1×10^{-19} A/ μ m) und kleiner als oder gleich 1 zA/ μ m (1×10^{-21} A/ μ m) sein, wenn die Substrattemperatur 125°C, 85°C bzw. Raumtemperatur (27°C) ist. Vorzugsweise kann der Sperrstrom kleiner als oder gleich 0,1 aA/ μ m (1×10^{-19} A/ μ m), kleiner als oder gleich 10 zA/ μ m (1×10^{-20} A/ μ m) und kleiner als oder gleich 0,1 zA/ μ m (1×10^{-22} A/ μ m) bei 125 °C, 85°C bzw. Raumtemperatur sein.

[0358] Man beachte, dass es, um Wasserstoff und Feuchtigkeit daran zu hindern, in dem Oxidhalbleiterfilm während der Abscheidung des Films eingeschlossen zu werden, bevorzugt ist, die Reinheit eines Sputtergases durch ausreichendes Unterdrücken einer Leckage von der Außenseite einer Abscheidungskammer und einer Entgasung durch eine innere Wand der Abscheidungskammer zu erhöhen. Zum Beispiel wird ein Gas mit einem Taupunkt von weniger als oder gleich -70°C vorzugsweise als das Sputtergas verwendet, um zu verhindern, dass Feuchtigkeit in den Film aufgenommen wird. Darüber hinaus ist es bevorzugt, ein Target, das hochaufgereinigt ist, um nicht Verunreinigungen wie Wasserstoff und Feuchtigkeit zu enthalten, zu verwenden. Obwohl es möglich ist, Feuchtigkeit aus einem Film eines Oxidhalbleiters, der In, Sn und Zn als Hauptkomponenten enthält, durch Wärmebehandlung zu entfernen, wird vorzugsweise ein Film, der anfänglich keine Feuchtigkeit enthält, gebildet, da Feuchtigkeit aus dem Oxidhalbleiter, der In, Sn und Zn als Hauptkomponenten enthält, bei einer höheren Temperatur als aus einem Oxidhalbleiter, der In, Ga und Zn als Hauptkomponenten enthält, freigesetzt wird.

[0359] Die Beziehung zwischen der Substrattemperatur und elektrischen Eigenschaften des Transistors der Probe, an der eine Wärmebehandlung bei 650°C nach der Abscheidung des Oxidhalbleiterfilms durchgeführt wurde, wurde ausgewertet.

[0360] Der Transistor, der für die Messung verwendet wurde, hat eine Kanallänge L von 3 μ m, eine Kanalbreite W von 10 μ m, Lov von 0 μ m, und dW von 0 μ m. Man beachte, dass V_{ds} auf 10 V gesetzt wurde. Man beachte, dass die Substrattemperatur -40°C, -25°C, 25°C, 75°C, 125°C und 150°C betrug. Dabei wird in einem Transistor die Breite eines Bereichs, in dem eine Gate-Elektrode mit einer Elektrode eines Paares von Elektroden überlappt, als Lov bezeichnet, und die Breite eines Bereichs des Paares von Elektroden, der nicht mit einem Oxidhalbleiterfilm überlappt, wird als dW bezeichnet.

[0361] **Fig.** 29 zeigt I_d (eine durchgezogene Linie) und die Feldeffektmobilität (eine gepunktete Linie) in Abhängigkeit von V_g . **Fig.** 30A zeigt eine Beziehung zwischen der Substrattemperatur und der Schwellenspannung, und **Fig.** 30B zeigt eine Beziehung zwischen der Substrattemperatur und der Feldeffektmobilität.

[0362] Aus **Fig.** 30A findet man, dass die Schwellenspannung niedriger wird, wenn die Substrattemperatur zunimmt. Man beachte, dass die Schwellenspannung in dem Bereich von -40°C bis 150°C von 1,09 V auf -0,23 V abnimmt.

[0363] Aus **Fig.** 30B findet man, dass die Feldeffektmobilität niedriger wird, wenn die Substrattemperatur zunimmt. Man beachte, dass die Feldeffektmobilität in dem Bereich von -40°C bis 150°C von 36 cm²/Vs auf 32 cm²/Vs abnimmt. Somit wird festgestellt, dass eine Veränderung der elektrischen Eigenschaften in dem obigen Temperaturbereich gering ist.

[0364] In einem Transistor, bei dem ein solcher Oxidhalbleiter, der In, Sn und Zn als Hauptkomponenten enthält, für einen Kanalbildungsbereich verwendet wird, kann eine Feldeffektmobilität höher als oder gleich 30 cm²/Vs, vorzugsweise höher als oder gleich bis 40 cm²/Vs, besonders bevorzugt höher als oder gleich 60 cm²/Vs erreicht werden, wobei der Sperrstrom bei 1 aA/ μ oder niedriger bleibt, wodurch ein Durchlassstrom, der für einen LSI erforderlich ist, erreicht wird. Zum Beispiel kann in einem FET, bei dem L/W 33 nm/40 nm ist, ein Durchlassstrom, der höher als oder gleich 12 μ A ist, fließen, wenn die Gate-Spannung 2,7 V und die Drain-Spannung 1,0 V ist. Außerdem können ausreichende elektrische Eigenschaften in einem Temperaturbereich, der für den Betrieb eines Transistors erforderlich ist, sichergestellt werden. Mit solchen Eigenschaften kann

eine integrierte Schaltung mit einer neuartigen Funktion realisiert werden, ohne die Betriebsgeschwindigkeit herabzusetzen, selbst wenn ein Transistor, der einen Oxidhalbleiter enthält, in einer integrierten Schaltung, die unter Verwendung eines Si-Halbleiters gebildet wird, vorgesehen wird.

[Ausführungsform 9]

[0365] In dieser Ausführungsform wird ein Transistor, der einen Oxidhalbleiterfilm enthält, mit einer Struktur, die sich von den Strukturen in den Ausführungsformen unterscheidet, beschrieben. Ein Oxidhalbleiter, der in dem Oxidhalbleiterfilm enthalten ist, kann unter Verwendung eines Oxidhalbleiters, der In, Sn und Zn enthält, (auf In-Sn-Zn basierender Oxidhalbleiter) oder eines anderen Oxidhalbleiters, der in einer der anderen Ausführungsformen beschrieben wurde, ausgebildet werden.

[0366] Die **Fig. 31A** und **Fig. 31B** sind eine Draufsicht und eine Querschnittsansicht eines koplanaren Transistors mit einer Struktur mit obenliegendem Gate und obenliegenden Kontakten (Top-Gate-Top-Kontakt-Struktur). **Fig. 31A** ist die Draufsicht des Transistors. **Fig. 31B** stellt einen Querschnitt A-B entlang der strichpunktiierten Linie A-B in **Fig. 31A** dar.

[0367] Der in **Fig. 31B** dargestellte Transistor umfasst ein Substrat **2100**, einen isolierenden Basisfilm **2102**, der über dem Substrat **2100** vorgesehen ist, einen isolierenden Schutzfilm **2104**, der in dem Umfang des isolierenden Basisfilms **2102** vorgesehen ist, einen Oxidhalbleiterfilm **2106**, der über dem isolierenden Basisfilm **2102** und dem isolierenden Schutzfilm **2104** vorgesehen ist und einen hochohmigen Bereich **2106a** und einen niederohmigen Bereich **2106b** umfasst, einen Gate-Isolierfilm **2108**, der über dem Oxidhalbleiterfilm **2106** vorgesehen ist, eine Gate-Elektrode **2110**, die so vorgesehen ist, dass sie mit dem Oxidhalbleiterfilm **2106** überlappt, wobei der Gate-Isolierfilm **2108** dazwischen vorgesehen ist, eine isolierende Seitenwand **2112**, die in Kontakt mit einer Seitenfläche der Gate-Elektrode **2110** vorgesehen ist, ein Paar von Elektroden **2114**, die in Kontakt mit mindestens dem niederohmigen Bereich **2106b** vorgesehen sind, eine isolierende Zwischenschicht **2116**, die so vorgesehen ist, dass sie zumindest den Oxidhalbleiterfilm **2106**, die Gate-Elektrode **2110** und das Paar von Elektroden **2114** bedeckt, und eine Leitung **2118**, die vorgesehen ist, um mit mindestens einer Elektrode des Paares von Elektroden **2114** durch eine Öffnung, die in der isolierenden Zwischenschicht **2116** gebildet wird, verbunden zu sein.

[0368] Obwohl nicht dargestellt, kann ein Schutzfilm so vorgesehen sein, dass er die isolierende Zwischenschicht **2116** und die Leitung **2118** bedeckt. Mit dem Schutzfilm kann eine minimale Menge an Leckstrom, der durch Oberflächenleitung der isolierenden Zwischenschicht **2116** entsteht, reduziert werden, so dass der Sperrstrom des Transistors verringert werden kann.

[Ausführungsform 10]

[0369] In dieser Ausführungsform wird ein Transistor, der einen Oxidhalbleiterfilm enthält, mit einer Struktur, die sich von den Strukturen in den Ausführungsformen unterscheidet, beschrieben. Obwohl in dieser Ausführungsform der Fall beschrieben wird, in dem ein Oxidhalbleiter, der In, Sn und Zn enthält, (ein auf In-Sn-Zn basierender Oxidhalbleiter) als ein Oxidhalbleiter verwendet wird, der in dem Oxidhalbleiterfilm enthalten ist, kann ein anderer Oxidhalbleiter, der in irgendeiner der anderen Ausführungsformen beschrieben ist, ebenfalls verwendet werden.

[0370] Die **Fig. 32A** und **Fig. 32B** sind eine Draufsicht und eine Querschnittsansicht, die eine Struktur eines Transistors darstellen. **Fig. 32A** ist die Draufsicht des Transistors. **Fig. 32B** ist eine Querschnittsansicht entlang der strichpunktiierten Linie A-B in **Fig. 32A**.

[0371] Der in **Fig. 32B** dargestellte Transistor umfasst ein Substrat **2600**, einen isolierenden Basisfilm **2602**, der über dem Substrat **2600** vorgesehen ist, einen Oxidhalbleiterfilm **2606**, der über dem isolierenden Basisfilm **2602** vorgesehen ist, ein Paar von Elektroden **2614** in Kontakt mit dem Oxidhalbleiterfilm **2606**, ein Gate-Isolierfilm **2608**, der über dem Oxidhalbleiterfilm **2606** und dem Paar von Elektroden **2614** vorgesehen ist, eine Gate-Elektrode **2610**, die so vorgesehen ist, dass sie mit dem Oxidhalbleiterfilm **2606** überlappt, wobei der Gate-Isolierfilm **2608** dazwischen vorgesehen ist, eine isolierende Zwischenschicht **2616**, die so vorgesehen ist, dass sie den Gate-Isolierfilm **2608** und die Gate-Elektrode **2610** bedeckt; Leitungen **2618**, die mit dem Paar von Elektroden **2614** durch in der isolierenden Zwischenschicht **2616** gebildete Öffnungen verbunden sind, und einen Schutzfilm **2620**, der so vorgesehen ist, dass er die isolierende Zwischenschicht **2616** und die Leitungen **2618** bedeckt.

[0372] Als das Substrat **2600** wurde ein Glassubstrat verwendet. Als der isolierende Basisfilm **2602** wurde ein Siliciumoxidfilm verwendet. Als Oxidhalbleiterfilm **2606** wurde ein auf In-Sn-Zn basierender Film verwendet. Als das Paar von Elektroden **2614** wurde ein Wolframfilm verwendet. Als der Gate-Isolierfilm **2608** wurde ein Siliciumoxidfilm verwendet. Die Gate-Elektrode **2610** hatte eine Schichtstruktur aus einem Tantal-Nitrid-Film und einem Wolframfilm. Die isolierende Zwischenschicht **2616** hatte eine Schichtstruktur aus einem Silicium-Oxynitrid-Film und einem Polyimidfilm. Die Leitungen **2618** hatten eine Schichtstruktur, in der ein Titanfilm, ein Aluminiumfilm und ein Titanfilm in dieser Reihenfolge ausgebildet wurden. Als der Schutzfilm **2620** wurde ein Polyimidfilm verwendet.

[0373] Man beachte, dass die Breite eines Bereichs in dem Transistor mit der in Fig. 32A dargestellten Struktur, wo die Gate-Elektrode **2610** mit einer Elektrode des Paares von Elektroden **2614** überlappt, als Lov bezeichnet wird. In ähnlicher Weise wird die Breite eines Bereichs des Paares von Elektroden **2614**, der nicht mit dem Oxidhalbleiterfilm **2606** überlappt, als dW bezeichnet.

[Ausführungsform 11]

[0374] Im Allgemeinen ist ein magnetisches Tunnelübergangselement (MTJ-Element) als nichtflüchtiger Speicher mit wahlfreiem Zugriff bekannt. Das MTJ-Element ist ein Element zum Speichern von Informationen in einem niederohmigen Zustand, wenn die Spinrichtungen in Filmen, die mit einem dazwischen vorgesehenen isolierenden Film gebildet werden, parallel sind, und zum Speichern von Informationen in einem hochohmigen Zustand, wenn die Spinrichtungen nicht parallel sind. Andererseits ist das Prinzip der Speicherschaltung für nichtflüchtigen Speicher, die in der obigen Ausführungsform beschrieben ist, und die den Transistor mit einem Kanal in einer Oxidhalbleiterschicht verwendet, völlig verschieden von dem des MTJ-Elements. Die Tabelle 1 zeigt einen Vergleich zwischen dem MTJ-Element (in der Tabelle durch "Spintronik (MTJ-Element)" angedeutet) und der Speicherschaltung für nichtflüchtigen Speicher, die einen Oxidhalbleiter enthält, die in der obigen Ausführungsform beschrieben ist (in der Tabelle durch "Oxidhalbleiter/Si" angedeutet).

[Tabelle 1]

	Spintronik (MTJ Element)	Oxidhalbleiter/Si
Wärmebeständigkeit	Curie-Temperatur	Prozesstemperatur um 500°C (Zuverlässigkeit bei 150°C)
Steuerverfahren	Stromsteuerung	Spannungssteuerung
Schreibprinzip	Ändern der Spinrichtung der Magnetkörper	Ein/Aus des FET
Si LSI	Geeignet für bipolare LSI (MOS-Vorrichtung ist für hohe Integration bevorzugt, weil bipolares Bauteil für hohe Integration ungeeignet ist. Man beachte, dass W größer wird.)	Geeignet für MOS LSI
Overhead	Groß (Wegen hoher Joule-Wärme)	Um 2 bis 3 oder mehr Größenordnungen kleiner als das MTJ Element (Wegen des Landes und Entladens der parasitären Kapazität)
Nichtflüchtigkeit	Verwendung von Spin	Verwendung von niedrigen Sperrstrom
Anzahl Lesen	ohne Beschränkung	ohne Beschränkung
3D-Konvertierung	Schwer (höchstens zwei Schichten)	Leicht (die Anzahl von Schichten ist unbegrenzt)

Integrationsgrad (F^2)	$4 F^2$ bis $15 F^2$	Abhängig von der Anzahl der gestapelten Schichten in 3D Konvertierung (es ist notwendig, die Wärmebeständigkeit im Prozess der Bildung des oberen OS FET sicherzustellen)
Material	Magnetisches Seltenerdmetall	Oxidhalbleitermaterial
Kosten pro Bit	Hoch	Niedrig (Vielleicht etwas hoch je nach Oxidhalbleitermaterial (wie In))
Widerstand gegen Magnetfeld	Niedrig	Hoch

[0375] Das MTJ-Element hat den Nachteil, dass eine magnetische Eigenschaft verlorengeht, wenn die Temperatur höher als oder gleich der Curie-Temperatur ist, da ein magnetisches Material verwendet wird. Darüber hinaus ist das MTJ-Element mit einem bipolaren Siliciumbauteil kompatibel, da eine Stromsteuerung eingesetzt wird; jedoch ist das bipolare Bauteil für eine hohe Integration ungeeignet. Ferner besteht das Problem, dass der Energieverbrauch durch eine Erhöhung der Speicherkapazität erhöht wird, obwohl der Schreibstrom des MTJ Elements extrem niedrig ist.

[0376] Grundsätzlich hat das MTJ-Element einen niedrigen Widerstand gegen ein Magnetfeld, und die Spurichtung wird leicht geändert, wenn das MTJ-Element einem starken Magnetfeld ausgesetzt wird. Darüber hinaus ist es notwendig, eine magnetische Schwankung zu kontrollieren, welche durch eine Nanoskalierung eines Magnetkörpers, der für das MTJ-Element verwendet wird, verursacht wird.

[0377] Ferner wird ein Element der Seltenen Erden für das MTJ-Element verwendet; daher sollte der Eingliederung eines Verfahrens für das MTJ-Element in ein Verfahren für einen Siliciumhalbleiter, der Metallverunreinigungen vermeidet, eine hohe Aufmerksamkeit geschenkt werden. Die Materialkosten pro Bit des MTJ Elements sind hoch.

[0378] Auf der anderen Seite ist der Transistor mit einem Kanal in einer Oxidhalbleiterschicht, der in der in obiger Ausführungsform beschriebenen Specherschaltung für nichtflüchtigen Speicher enthalten ist, in der Elementstruktur und den Betriebsprinzipien einem Silicium-MOSFET ähnlich, mit der Ausnahme, dass der Bereich, wo der Kanal gebildet wird, ein Metalloxid enthält. Darüber hinaus wird der Transistor mit dem Kanal in der Oxidhalbleiterschicht nicht durch ein Magnetfeld beeinflusst und verursacht keine Soft-Fehler. Dies zeigt, dass der Transistor in hohem Maße kompatibel mit einer integrierten Silicium-Schaltung ist.

[Beispiel 1]

[0379] Bei Verwendung einer Signalverarbeitungsschaltung nach einer Weiterbildung der vorliegenden Erfindung kann eine elektronische Vorrichtung mit niedriger Leistungsaufnahme bereitgestellt werden. Insbesondere kann in dem Fall, dass einer tragbaren elektronischen Vorrichtung, die Schwierigkeiten dabei hat, kontinuierlich mit Strom versorgt zu werden, eine Signalverarbeitungsschaltung mit niedriger Leistungsaufnahme gemäß einer Ausführungsform der vorliegenden Erfindung als eine Komponente der Vorrichtung hinzugefügt werden, ein Vorteil durch Erhöhung der kontinuierlichen Betriebszeit erzielt werden.

[0380] Die Signalverarbeitungsschaltung nach einer Ausführungsform der vorliegenden Erfindung kann für Anzeigegeräte, PCs oder Bildwiedergabegeräte, die mit Aufzeichnungsmedien (in der Regel Vorrichtungen, die den Inhalt von Aufzeichnungsmedien, wie beispielsweise Digital Versatile Discs (DVDs), reproduzieren und Anzeigegeräte zum Anzeigen der reproduzierten Bilder besitzen) ausgestattet sind, verwendet werden. Neben den oben genannten können als eine elektronische Vorrichtung, die die Signalverarbeitungsschaltung gemäß einer Ausführungsform der vorliegenden Erfindung einsetzt, Mobiltelefone, tragbare Spielautomaten, tragbare Informationsterminals, E-Book Lesegeräte, Kameras, wie beispielsweise Videokameras und Digitalkameras, brillenartige Anzeigegeräte (am Kopf integrierte Anzeigegeräte (Head Mounted Displays)), Navigationssysteme, Audio-Wiedergabegeräte (z. B. automobile Audiosysteme und digitale Audiospieler), Kopierer, Faxgeräte, Drucker, Multifunktionsdrucker, Geldausgabearmaten (ATM), Automaten und dergleichen genannt werden.

[0381] Der Fall, in dem die Signalverarbeitungsschaltung gemäß einer Ausführungsform der vorliegenden Erfindung auf tragbare elektronische Vorrichtungen wie ein Mobiltelefon, ein Smartphone, und ein E-book Lesegerät angewendet wird, wird beschrieben.

[0382] **Fig. 13** ist ein Blockdiagramm einer tragbaren elektronischen Vorrichtung. Die in **Fig. 13** dargestellte tragbare elektronische Vorrichtung umfasst eine HF-Schaltung **421**, eine Analog-Basisband-Schaltung **422**, eine Digital-Basisband-Schaltung **423**, eine Batterie **424**, eine Stromversorgungsschaltung **425**, einen Anwendungsprozessor **426**, einen Flash-Speicher **430**, einen Anzeigen-Controller **431**, eine Speicherschaltung **432**, eine Anzeige **433**, einen Berührungssensor **439**, eine Audio-Schaltung **437**, eine Tastatur **438** und dergleichen. Die Anzeige **433** umfasst einen Anzeigearbeitschnitt **434**, einen Source-Treiber **435** und einen Gate-Treiber **436**. Der Anwendungsprozessor **426** enthält eine CPU **427**, einen DSP **428** und eine Schnittstelle **429**. Die Signalverarbeitungsschaltung, die in der obigen Ausführungsform beschrieben ist, wird z. B. für die CPU **427** verwendet, wodurch der Stromverbrauch verringert werden kann.

[0383] **Fig. 14** ist ein Blockdiagramm eines E-Book Lesegeräts. Das E-book Lesegerät umfasst eine Batterie **451**, eine Stromversorgungsschaltung **452**, einen Mikroprozessor **453**, einen Flash-Speicher **454**, eine Audio-Schaltung **455**, eine Tastatur **456**, eine Speicherschaltung **457**, ein Bildschirm-Tastfeld (Touch-Panel) **458**, eine Anzeige **459** und einen Anzeigen-Controller **460**. Der Mikroprozessor **453** enthält eine CPU **461**, einen DSP **462** und eine Schnittstelle **463**. Die Signalverarbeitungsschaltung, die in der obigen Ausführungsform beschrieben ist, wird z. B. die CPU **461** verwendet, wodurch der Stromverbrauch verringert werden kann.

ERKLÄRUNG DER BEZUGSZEICHEN

100: Speicherschaltung, **101:** Transistor, **102:** Kondensator, **103:** Transistor, **200:** Speicherschaltung, **201:** arithmetische Schaltung, **202:** arithmetische Schaltung, **203:** Schalter, **303:** die andere Elektrode des Paares von Elektroden, **400:** Speicherzellenmatrix, **401:** Leseverstärker, **402:** Vorladeschaltung, **403:** Spalten-decoder, **404:** Zeilendecoder, **421:** HF-Schaltung, **422:** Analog-Basisband-Schaltung, **423:** Digital-Basisband-Schaltung, **424:** Batterie, **425:** Stromversorgungsschaltung, **426:** Anwendungsprozessor, **427:** CPU, **428:** DSP, **429:** Schnittstelle, **430:** Flash-Speicher, **431:** Anzeigen-Controller, **432:** Speicherschaltung, **433:** Anzeige, **434:** Anzeigearbeitschnitt, **435:** Source-Treiber, **436:** Gate-Treiber, **437:** Audio-Schaltung, **438:** Tastatur, **439:** Berührungssensor, **443:** Verriegelungsschaltung, **444:** Inverter, **445:** Inverter, **446:** Schalter, **451:** Batterie, **452:** Stromversorgungsschaltung, **453:** Mikroprozessor, **454:** Flash-Speicher, **455:** Audio-Schaltung, **456:** Tastatur, **457:** Speicherschaltung, **458:** Touch-Panel, **459:** Anzeige, **460:** Anzeigen-Controller, **461:** CPU, **462:** DSP, **463:** Schnittstelle, **700:** Substrat, **701:** Isolierfilm, **702:** Halbleiterschicht, **703:** Gate-Isolierfilm, **704:** Halbleiterschicht, **707:** Gate-Elektrode, **709:** Störstellenbereich, **710:** Kanalbildungsbereich, **712:** Isolierfilm, **713:** Isolierfilm, **716:** Oxidhalbleiterschicht, **719:** leitende Schicht, **720:** leitende Schicht, **721:** Gate-Isolierfilm, **722:** Isolierfilm, **724:** Isolierfilm, **726:** Leitung, **727:** Isolierfilm, **801:** isolierende Basis-schicht, **802:** eingebetteter Isolator, **803a:** Halbleiterbereich, **803b:** Halbleiterbereich, **803c:** Halbleiterbe-reich, der intrinsische, dazwischen vorgesetzte, **804:** Gate-Isolierfilm, **805:** Gate, **806a:** isolierende Seiten-wand, **806b:** isolierende Seitenwand, **807:** Isolator, **808a:** Source, **808b:** Drain, **908:** hochkonzentrierte Re-gion, **918:** hochkonzentrierte Region, **919:** Kanalbildungsbereich, **928:** hochkonzentrierte Region, **929:** Re-gion niedriger Konzentration, **930:** Seitenwand, **931:** Kanalbildungsbereich, **948:** hochkonzentrierte Region, **949:** Region niedriger Konzentration, **950:** Seitenwand, **951:** Kanalbildungsbereich, **101a:** Transistor, **101b:** Transistor, **101c:** Transistor, **101d:** Transistor, **102a:** Kondensator, **102b:** Kondensator, **102c:** Kondensator, **102d:** Kondensator, **103a:** Transistor, **103b:** Transistor, **1101:** Schaltkreisgruppe, **1103:** Schaltkreisgruppe, **1111:** Schaltkreisgruppe, **2000:** Signalverarbeitungsschaltung, **2001:** Decoder, **2002:** Steuerschaltung, **2003:** ALU, **2004:** Register, **2005:** Speicher, **2006:** Stromversorgungsschaltung, **2100:** Substrat, **2102:** iso-lierender Basisfilm **2104:** isolierender Schutzfilm, **2106:** Oxidhalbleiterfilm, **2106a:** hochohmiger Bereich, **2106b:** niedrigohmiger Bereich, **2108:** Gate-Isolierfilm, **2110:** Gateelektrode, **2112:** isolierende Seitenwand, **2114:** Elektrode, **2116:** isolierende Zwischenschicht, **2118:** Leitung, **2600:** Substrat, **2602:** isolierender Ba-sisfilm, **2606:** Oxidhalbleiterfilm, **2608:** Gate-Isolierfilm, **2610:** Gate-Elektrode, **2614:** Elektrode, **2616:** iso-lierende Zwischenschicht, **2618:** Leitung, **2620:** Schutzfilm, **301a:** eine der beiden Elektroden, **301b:** eine der beiden Elektroden, **302a:** dielektrische Schicht, **7301:** leitende Schicht, **7302:** Isolierfilm, **7303:** leitender Film und **1101b:** Teil der Schaltkreisgruppe.

Weitere bevorzugte Ausführungsformen:

1. Ausführungsform Signalverarbeitungsschaltung, umfassend:
einen arithmetischen Teil;
einen Speicher, und
einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers,
wobei der Steuerteil eine Gruppe aus einer ersten Speicherschaltung für flüchtigen Speicher und einer ersten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der ersten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,
wobei der Speicher eine Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher umfasst, welche in einer Matrix angeordnet sind,
wobei die erste Speicherschaltung für nichtflüchtigen Speicher und die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher jeweils einen Transistor mit einem Kanalbildungsbereich in einer Oxidhalbleiterschicht aufweisen, und
wobei die erste Speicherschaltung für nichtflüchtigen Speicher und die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher jeweils einen Kondensator aufweisen, bei dem eine Elektrode eines Paares von Elektroden des Kondensators elektrisch mit einem Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der Transistor ausgeschaltet ist.
2. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 1, wobei die andere Elektrode des Paares von Elektroden des Kondensators, der in der ersten Speicherschaltung für nichtflüchtigen Speicher enthalten ist, und die andere Elektrode des Paares von Elektroden des Kondensators, der in jeder der Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher enthalten ist, gemeinsam vorgesehen sind, ohne voneinander getrennt zu sein, und so vorgesehen sind, dass sie einen Transistor, der in dem arithmetischen Teil enthalten ist, den Transistor, der in dem Speicher enthalten ist, und den Transistor, der in dem Steuerteil enthalten ist, bedecken.
3. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 1, wobei die Oxidhalbleiterschicht einen kristallinen Bereich in einer amorphen Phase aufweist.
4. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 1, wobei die Oxidhalbleiterschicht Indium und/oder Gallium umfasst.
5. Ausführungsform: Elektronische Vorrichtung, welche die Signalverarbeitungsschaltung nach Ausführungsform 1 umfasst.
6. Ausführungsform: Signalverarbeitungsschaltung, umfassend:
einen arithmetischen Teil;
einen Speicher, und
einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers,
wobei der Steuerteil eine Gruppe aus einer ersten Speicherschaltung für flüchtigen Speicher und einer ersten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der ersten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,
wobei der Speicher eine Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher umfasst, welche in einer Matrix angeordnet sind,
wobei der arithmetische Teil eine Gruppe aus einer zweiten Speicherschaltung für flüchtigen Speicher und einer dritten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der zweiten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,
wobei die erste Speicherschaltung für nichtflüchtigen Speicher, die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher und die dritte Speicherschaltung für nichtflüchtigen Speicher jeweils einen Transistor mit einem Kanalbildungsbereich in einer Oxidhalbleiterschicht aufweisen, und
wobei die erste Speicherschaltung für nichtflüchtigen Speicher, die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher und die dritte Speicherschaltung für nichtflüchtigen Speicher jeweils einen Kondensator aufweisen, bei dem eine Elektrode eines Paares von Elektroden des Kondensators elektrisch mit einem Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der Transistor ausgeschaltet ist.
7. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 6, wobei die andere Elektrode des Paares von Elektroden des Kondensators, der in der ersten Speicherschaltung für nichtflüchtigen Speicher enthalten ist, die andere Elektrode des Paares von Elektroden des Kondensators, der in jeder der Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher enthalten ist, und die andere Elektrode des Paares von Elektroden des Kondensators, der in der dritten Speicherschaltung für nichtflüchtigen Speicher enthalten ist, gemeinsam vorgesehen sind, ohne voneinander getrennt zu sein, und so vorgesehen sind, dass sie den Transistor, der in dem arithmetischen Teil enthalten ist, den Transistor, der in dem Speicher enthalten ist, und den Transistor, der in dem Steuerteil enthalten ist, bedecken.

8. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 6, wobei die Oxidhalbleiterschicht einen kristallinen Bereich in einer amorphen Phase aufweist.
9. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 6, wobei die Oxidhalbleiterschicht Indium und/oder Gallium umfasst.
10. Ausführungsform: Elektronische Vorrichtung, welche die Signalverarbeitungsschaltung nach Ausführungsform 6 umfasst.
11. Ausführungsform: Signalverarbeitungsschaltung, umfassend:
- einen arithmetischen Teil;
- einen Speicher, und
- einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers,
- wobei der Steuerteil umfasst;
- einen Dekoder zum Dekodieren eines Befehls;
- ein Register zum Speichern von Daten, die dem arithmetischen Teil eingegeben werden, und von Daten, die von dem arithmetischen Teil ausgegeben werden;
- eine Steuerschaltung zum Steuern des Registers und des arithmetischen Teils, und
- eine Stromversorgungsschaltung zum Steuern einer Bereitstellung von Versorgungsspannung an dem arithmetischen Teil, der Steuerschaltung, dem Register und/oder dem Speicher,
- wobei der Speicher eine Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher umfasst, welche in einer Matrix angeordnet sind,
- wobei das Register eine Gruppe aus einer dritten Speicherschaltung für flüchtigen Speicher und einer vierten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der dritten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,
- wobei die Steuerschaltung eine Gruppe aus einer vierten Speicherschaltung für flüchtigen Speicher und einer fünften Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der vierten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,
- wobei die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher, die vierte Speicherschaltung für nichtflüchtigen Speicher und die fünfte Speicherschaltung für nichtflüchtigen Speicher jeweils einen Transistor mit einem Kanalbildungsbereich in einer Oxidhalbleiterschicht aufweisen, und
- wobei die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher, die vierte Speicherschaltung für nichtflüchtigen Speicher und die fünfte Speicherschaltung für nichtflüchtigen Speicher jeweils einen Kondensator aufweisen, bei dem eine Elektrode eines Paares von Elektroden elektrisch mit einem Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der Transistor ausgeschaltet ist.
12. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 11, wobei die andere Elektrode des Paares von Elektroden des Kondensators, der in jeder der Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher enthalten ist, die andere Elektrode des Paares von Elektroden des Kondensators, der in der vierten Speicherschaltung für nichtflüchtigen Speicher enthalten ist, und die andere Elektrode des Paares von Elektroden des Kondensators, der in der fünften Speicherschaltung für nichtflüchtigen Speicher enthalten ist, gemeinsam vorgesehen sind, ohne voneinander getrennt zu sein, und so vorgesehen sind, dass sie einen Transistor, der in dem arithmetischen Teil enthalten ist, den Transistor, der in dem Speicher enthalten ist, und die Transistoren, die in dem Steuerteil enthalten sind, bedecken.
13. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 11, wobei die Oxidhalbleiterschicht einen kristallinen Bereich in einer amorphen Phase aufweist.
14. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 11, wobei die Oxidhalbleiterschicht Indium und/oder Gallium umfasst.
15. Ausführungsform: Elektronische Vorrichtung, welche die Signalverarbeitungsschaltung nach Ausführungsform 11 umfasst.
16. Ausführungsform: Signalverarbeitungsschaltung, umfassend:
- einen arithmetischen Teil;
- einen Speicher, und
- einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers,
- wobei der Steuerteil umfasst;
- einen Dekoder zum Dekodieren eines Befehls;
- ein Register zum Speichern von Daten, die dem arithmetischen Teil eingegeben werden, und von Daten, die von dem arithmetischen Teil ausgegeben werden;
- eine Steuerschaltung zum Steuern des Registers und des arithmetischen Teils, und
- eine Stromversorgungsschaltung zum Steuern einer Bereitstellung einer Versorgungsspannung an dem arithmetischen Teil, der Steuerschaltung, dem Register und/oder dem Speicher,
- wobei der Speicher eine Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher umfasst, welche in einer Matrix angeordnet sind,

wobei der arithmetische Teil eine Gruppe aus einer zweiten Speicherschaltung für flüchtigen Speicher und einer dritten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der zweiten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,

wobei das Register eine Gruppe aus einer dritten Speicherschaltung für flüchtigen Speicher und einer vierten Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der dritten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,

wobei die Steuerschaltung eine Gruppe aus einer vierten Speicherschaltung für flüchtigen Speicher und einer fünften Speicherschaltung für nichtflüchtigen Speicher zum Speichern von Daten, die in der vierten Speicherschaltung für flüchtigen Speicher gehalten werden, umfasst,

wobei die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher, die dritte Speicherschaltung für nichtflüchtigen Speicher, die vierte Speicherschaltung für nichtflüchtigen Speicher und die fünfte Speicherschaltung für nichtflüchtigen Speicher jeweils einen Transistor mit einem Kanalbildungsbereich in einer Oxidhalbleiterschicht aufweisen, und

wobei die Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher, die dritte Speicherschaltung für nichtflüchtigen Speicher, die vierte Speicherschaltung für nichtflüchtigen Speicher und die fünfte Speicherschaltung für nichtflüchtigen Speicher jeweils einen Kondensator aufweisen, bei dem eine Elektrode eines Paares von Elektroden elektrisch mit einem Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der Transistor ausgeschaltet ist.

17. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 16, wobei das Register ferner eine weitere vierte Speicherschaltung für nichtflüchtigen Speicher aufweist, die für die dritte Speicherschaltung für flüchtigen Speicher vorgesehen ist.

18. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 16, wobei die andere Elektrode des Paares von Elektroden des Kondensators, der in jeder der Vielzahl von zweiten Speicherschaltungen für nichtflüchtigen Speicher enthalten ist, die andere Elektrode des Paares von Elektroden des Kondensators, der in der dritten Speicherschaltung für nichtflüchtigen Speicher enthalten ist, die andere Elektrode des Paares von Elektroden des Kondensators, der in der vierten Speicherschaltung für nichtflüchtigen Speicher enthalten ist, und die andere Elektrode des Paares von Elektroden des Kondensators, der in der fünften Speicherschaltung für nichtflüchtigen Speicher enthalten ist, gemeinsam vorgesehen sind, ohne voneinander getrennt zu sein, und so vorgesehen sind, dass sie den Transistor, der in dem arithmetischen Teil enthalten ist, den Transistor, der in dem Speicher enthalten ist, und die Transistoren, die in dem Steuerteil enthalten sind, bedecken.

19. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 16, wobei die Oxidhalbleiterschicht einen kristallinen Bereich in einer amorphen Phase aufweist.

20. Ausführungsform: Signalverarbeitungsschaltung nach Ausführungsform 16, wobei die Oxidhalbleiterschicht Indium und/oder Gallium umfasst.

21. Ausführungsform: Elektronische Vorrichtung, welche die Signalverarbeitungsschaltung nach Ausführungsform 16 umfasst.

Patentansprüche

1. Signalverarbeitungsschaltung, umfassend:

einen arithmetischen Teil;

einen Speicher (**2005**); und

einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers,

wobei der Steuerteil eine erste Speicherschaltung (**200**) und eine zweite Speicherschaltung (**100**) zum Speichern von Daten, die in der ersten Speicherschaltung (**200**) gehalten werden, umfasst,

wobei die zweite Speicherschaltung (**100**) einen ersten Transistor (**101; 101a**) und einen ersten Kondensator (**102; 102a**) umfasst,

wobei eine erste Elektrode des ersten Kondensators (**102; 102a**) elektrisch mit einem ersten Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der erste Transistor (**101; 101a**) ausgeschaltet ist, wobei der Speicher (**2005**) eine Vielzahl von dritten Speicherschaltungen umfasst, welche in einer Matrix (**400**) angeordnet sind,

wobei die Vielzahl von dritten Speicherschaltungen jeweils einen zweiten Transistor (**101b, 101d**) und einen zweiten Kondensator (**102b, 102d**) umfassen,

wobei eine erste Elektrode des zweiten Kondensators (**102b, 102d**) elektrisch mit einem zweiten Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der zweite Transistor (**101b, 101d**) ausgeschaltet ist, und

wobei der erste Transistor (**101; 101a**) und der zweite Transistor (**101b, 101d**) jeweils einen Kanalbildungsbereich in einer Oxidhalbleiterschicht aufweisen.

2. Signalverarbeitungsschaltung nach Anspruch 1,
wobei der arithmetische Teil eine vierte Speicherschaltung und eine fünfte Speicherschaltung zum Speichern von Daten, die in der vierten Speicherschaltung gehalten werden, umfasst,
wobei die fünfte Speicherschaltung einen ersten Transistor und einen ersten Kondensator umfasst.

3. Signalverarbeitungsschaltung, umfassend:
einen arithmetischen Teil;
einen Speicher (**2005**) umfassend eine Vielzahl von Speicherschaltungen, welche in einer Matrix (**400**) angeordnet sind; und
einen Steuerteil zum Steuern des arithmetischen Teils und des Speichers (**2005**),
wobei der Steuerteil umfasst:
einen Decoder (**2001**) zum Dekodieren eines Befehls;
ein Register (**2004**) zum Speichern von Daten, die dem arithmetischen Teil eingegeben werden, und von Daten, die von dem arithmetischen Teil ausgegeben werden;
eine Steuerschaltung (**2002**) zum Steuern des Registers (**2004**) und des arithmetischen Teils; und
eine Stromversorgungsschaltung (**2006**) zum Steuern einer Bereitstellung von Versorgungsspannung an mindestens eines von dem arithmetischen Teil, der Steuerschaltung (**2002**), dem Register (**2004**) und/oder dem Speicher,
wobei mindestens eines von dem Register (**2004**), der Steuerschaltung (**2002**) und dem arithmetischen Teil eine erste Speicherschaltung (**200**) und eine zweite Speicherschaltung (**100**) zum Speichern von Daten, die in der ersten Speicherschaltung (**200**) gehalten werden, umfasst,
wobei die zweite Speicherschaltung (**100**) einen ersten Transistor (**101; 101a**) und einen ersten Kondensator (**102; 102a**) umfasst,
wobei eine erste Elektrode des ersten Kondensators (**102; 102a**) elektrisch mit einem ersten Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der erste Transistor (**101; 101a**) ausgeschaltet ist, wobei die Vielzahl von Speicherschaltungen jeweils einen zweiten Transistor (**101b, 101d**) und einen zweiten Kondensator (**102b, 102d**) umfassen,
wobei eine erste Elektrode des zweiten Kondensators (**102b, 102d**) elektrisch mit einem zweiten Knoten verbunden ist, der in einen potenzialfreien Zustand versetzt wird, wenn der zweite Transistor (**101b, 101d**) ausgeschaltet ist, und
wobei der erste Transistor (**101; 101a**) und der zweite Transistor (**101b, 101d**) jeweils einen Kanalbildungsbereich in einer Oxidhalbleiterschicht aufweisen.

4. Signalverarbeitungsschaltung nach einem der Ansprüche 1 bis 3, wobei eine zweite Elektrode des ersten Kondensators (**102; 102a**) und eine zweite Elektrode des zweiten Kondensators (**102b, 102d**) gemeinsam vorgesehen sind, ohne voneinander getrennt zu sein, und so vorgesehen sind, dass sie den ersten Transistor (**101; 101a**) und den zweiten Transistor (**101b, 101d**) bedecken.

5. Signalverarbeitungsschaltung nach Anspruch 1 oder 3, wobei die erste Speicherschaltung (**200**) einen dritten Transistor (**103a**) zwischen einem Substrat und dem ersten Transistor (**101; 101a**) umfasst.

6. Signalverarbeitungsschaltung nach Anspruch 2, wobei die erste Speicherschaltung (**200**) und die vierte Speicherschaltung jeweils einen dritten Transistor (**103a**) zwischen einem Substrat und dem ersten Transistor (**101; 101a**) umfassen.

7. Signalverarbeitungsschaltung nach einem der Ansprüche 1 bis 3, wobei die Oxidhalbleiterschicht einen entlang der c-Achse ausgerichteten, kristallinen Oxidhalbleiter aufweist.

8. Signalverarbeitungsschaltung nach einem der Ansprüche 1 bis 3, wobei die Oxidhalbleiterschicht mindestens eines von Indium und Gallium aufweist.

9. Elektronische Vorrichtung, welche die Signalverarbeitungsschaltung nach einem der Ansprüche 1 bis 3 umfasst.

Es folgen 32 Seiten Zeichnungen

FIG. 1A

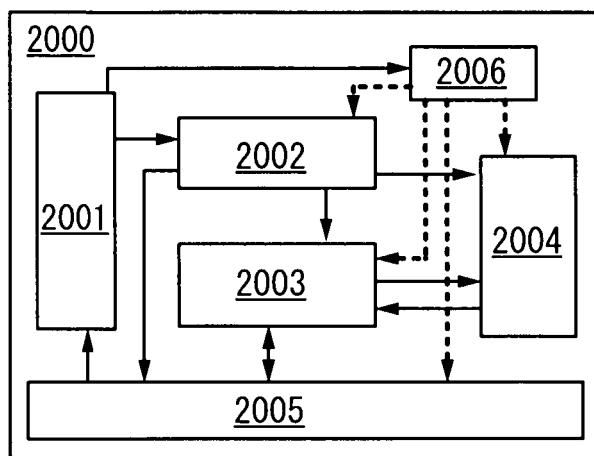


FIG. 1B

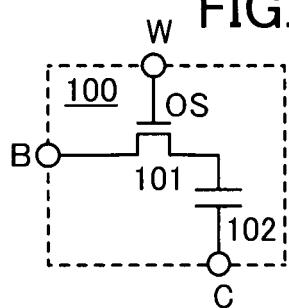


FIG. 1C

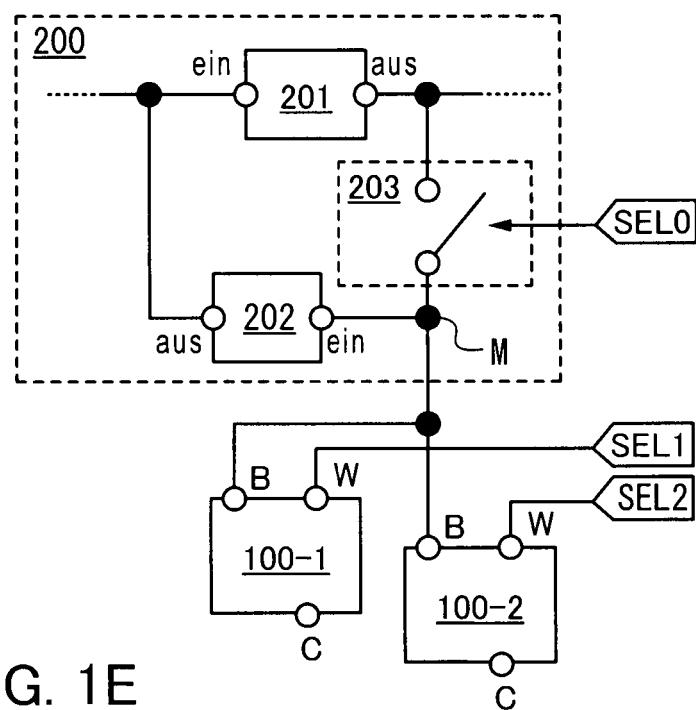


FIG. 1D

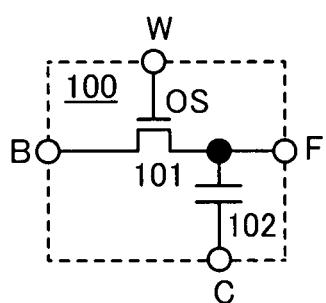


FIG. 1E

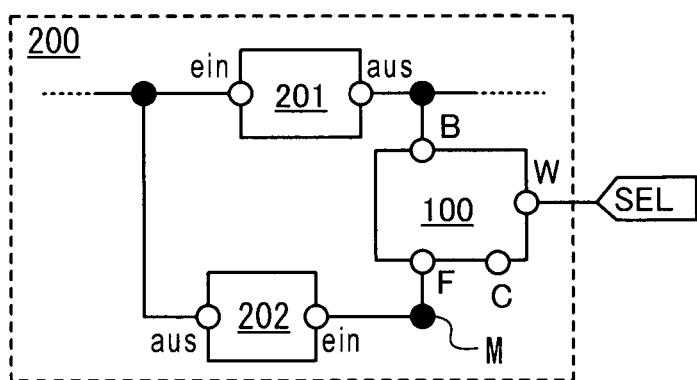


FIG. 2A

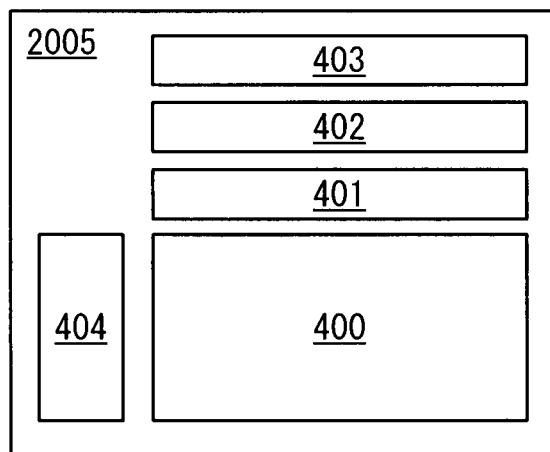


FIG. 2B

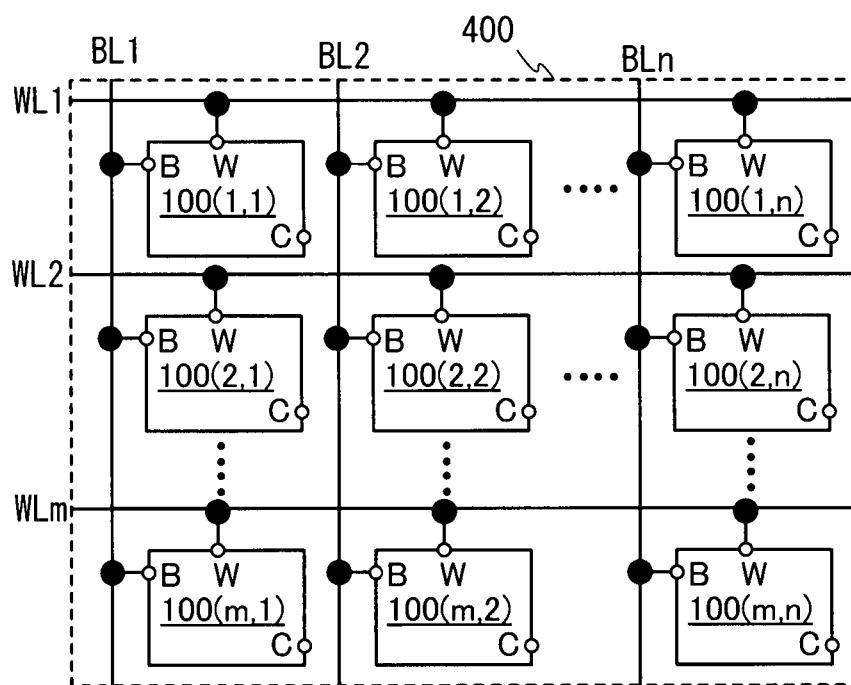


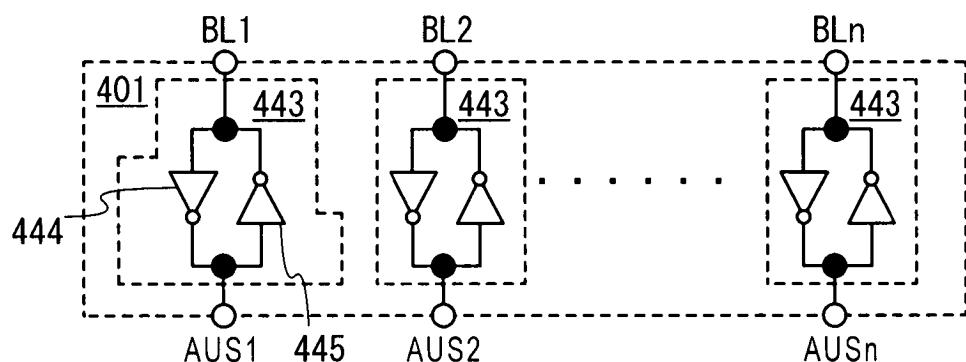
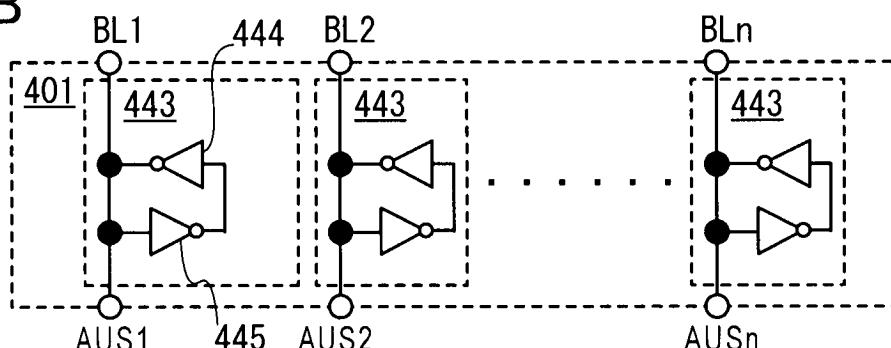
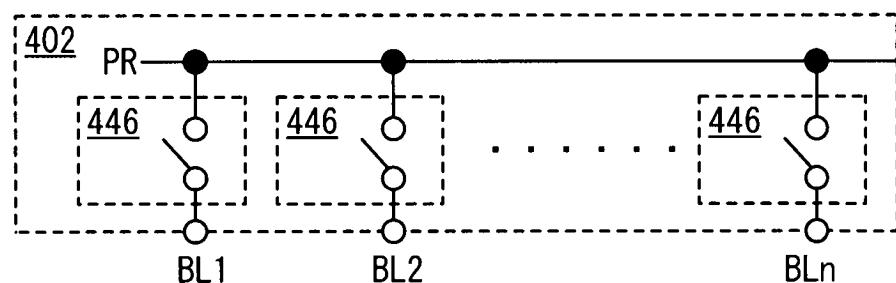
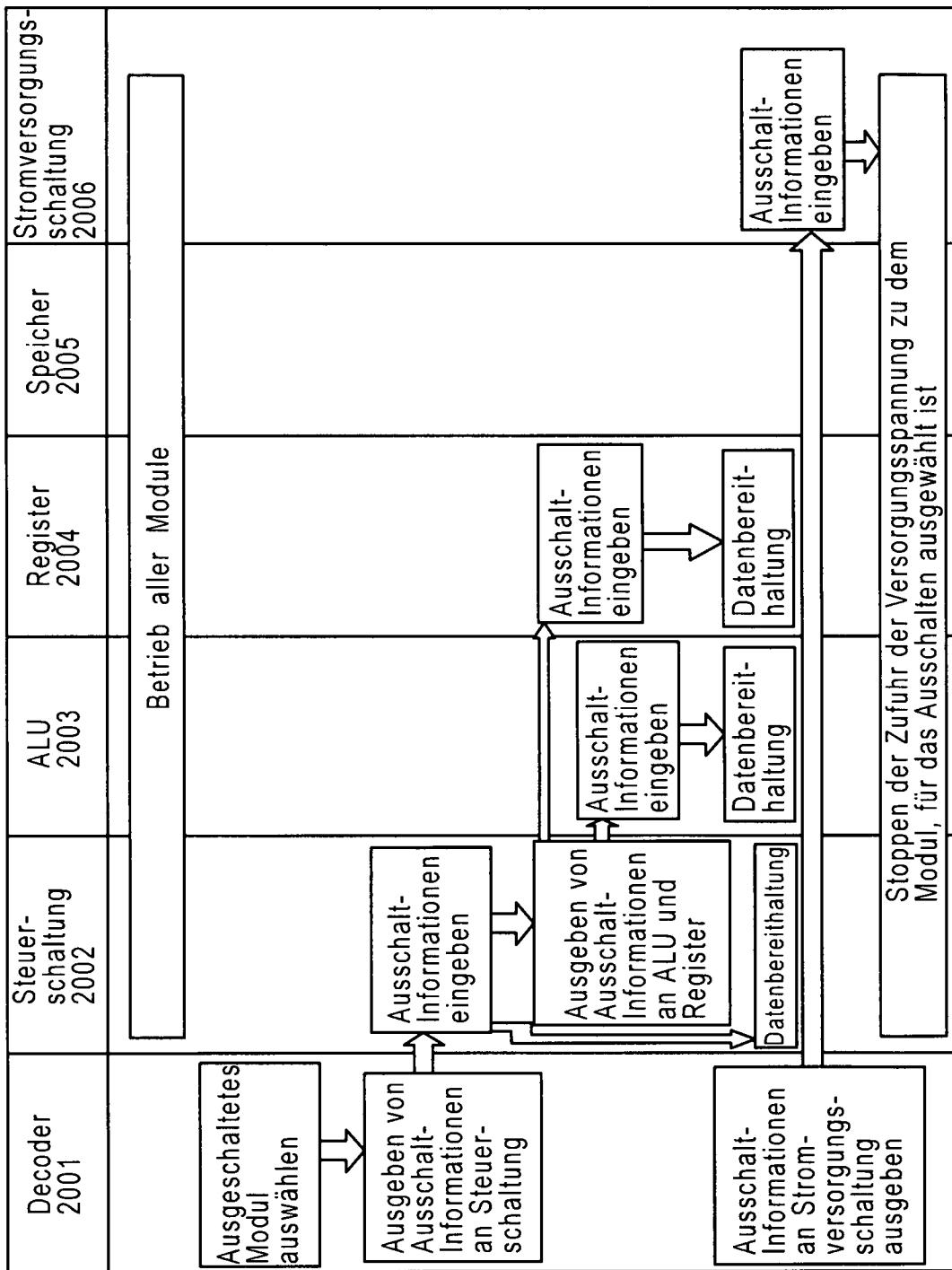
FIG. 3A**FIG. 3B****FIG. 3C**

FIG. 4



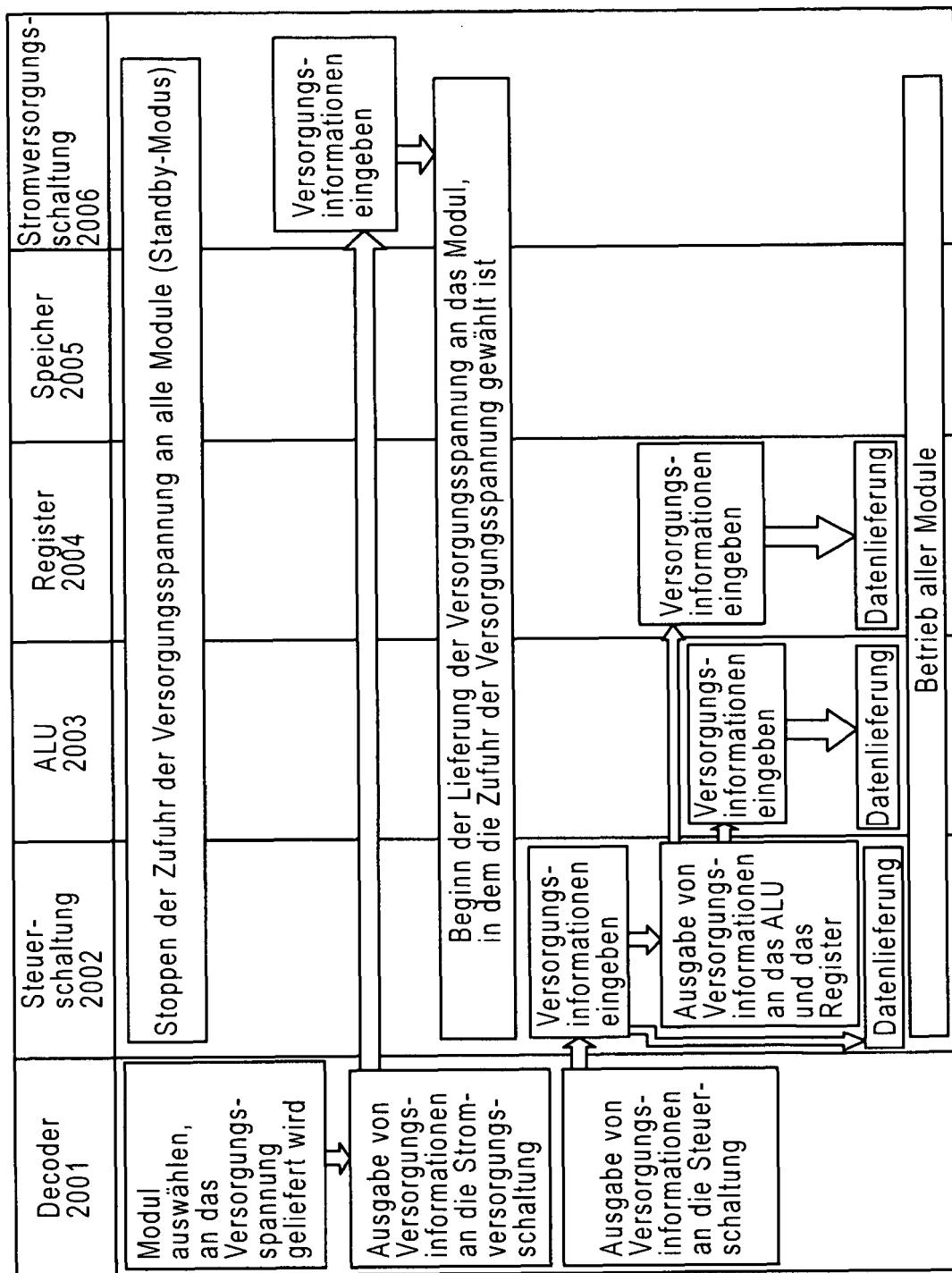
**FIG. 5'**

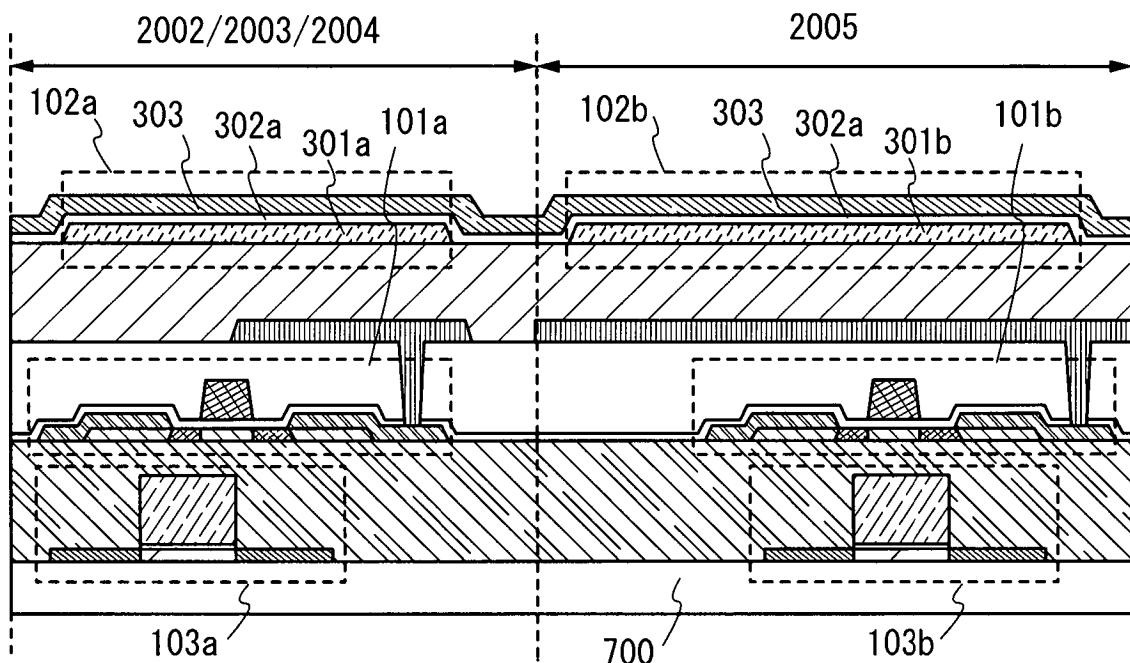
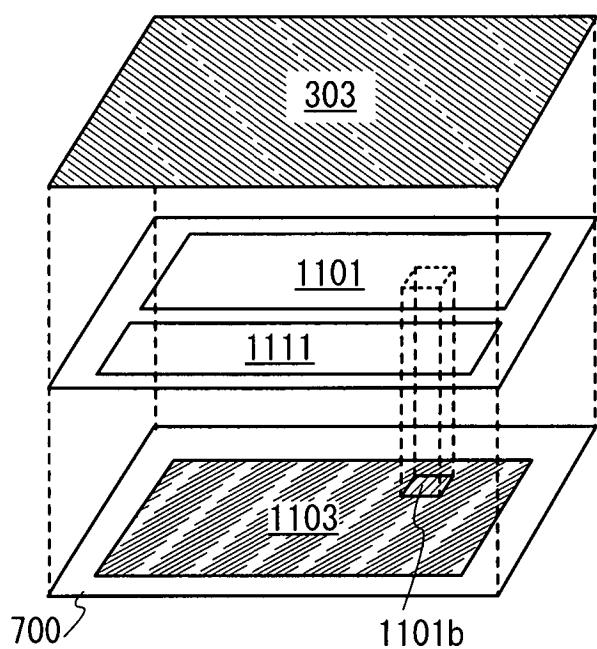
FIG. 6A**FIG. 6B**

FIG. 7

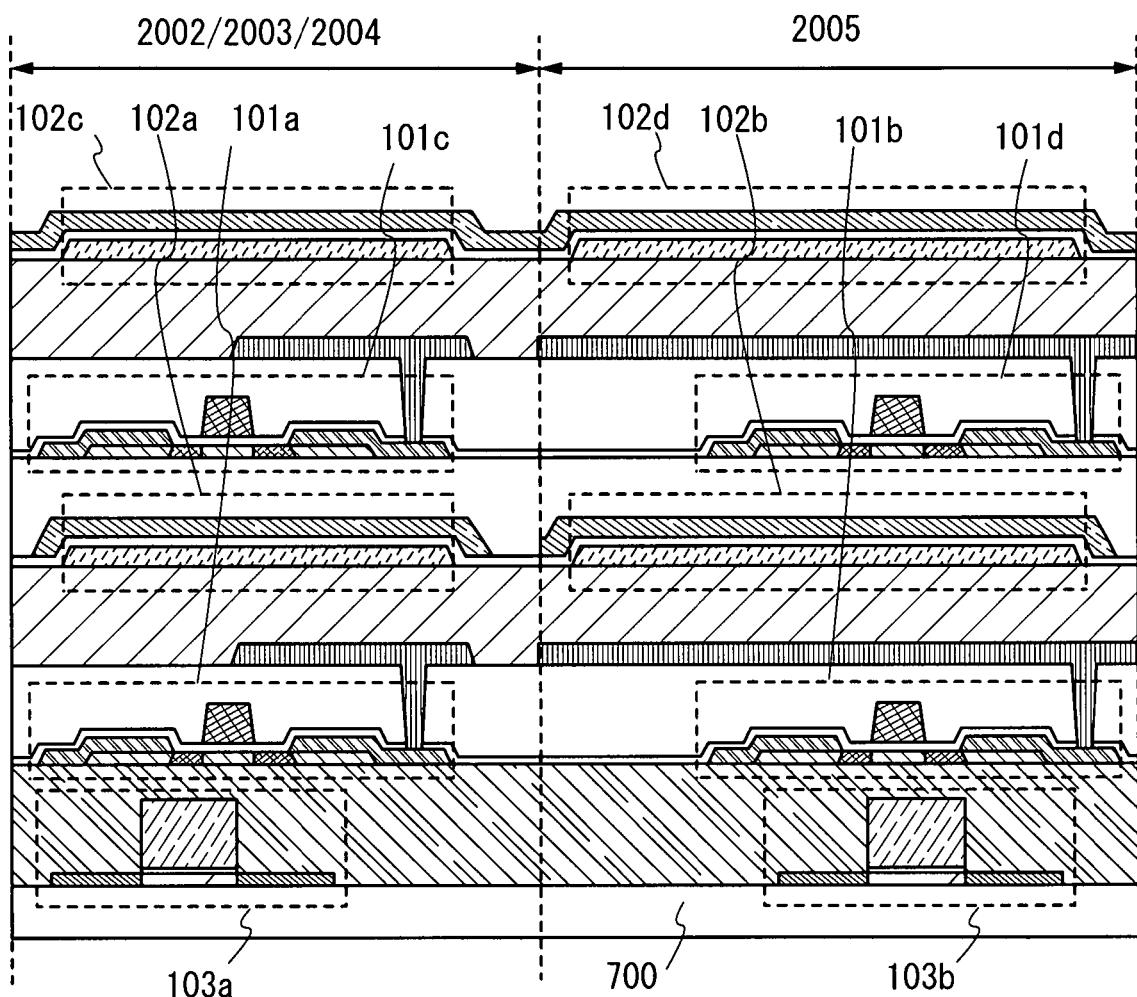


FIG. 8A



FIG. 8B

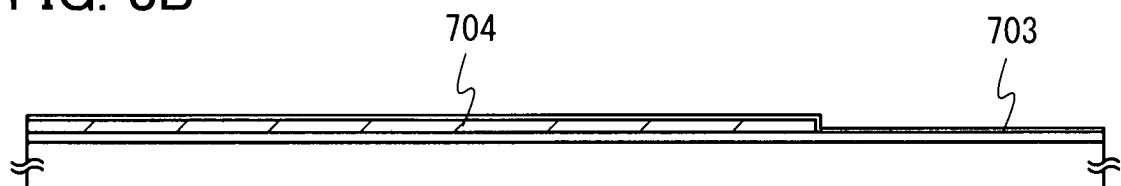


FIG. 8C



FIG. 8D

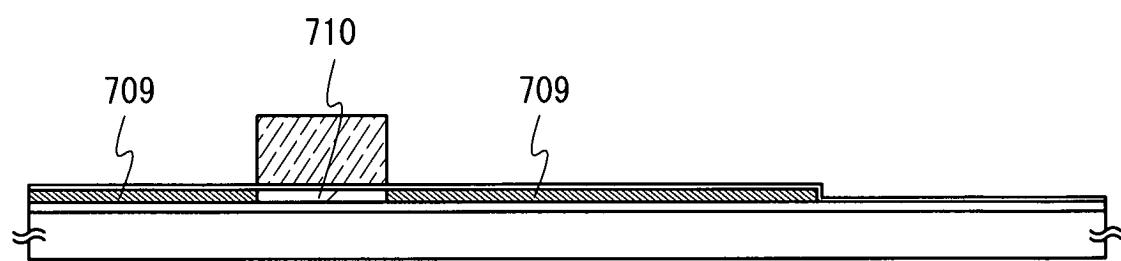


FIG. 9A

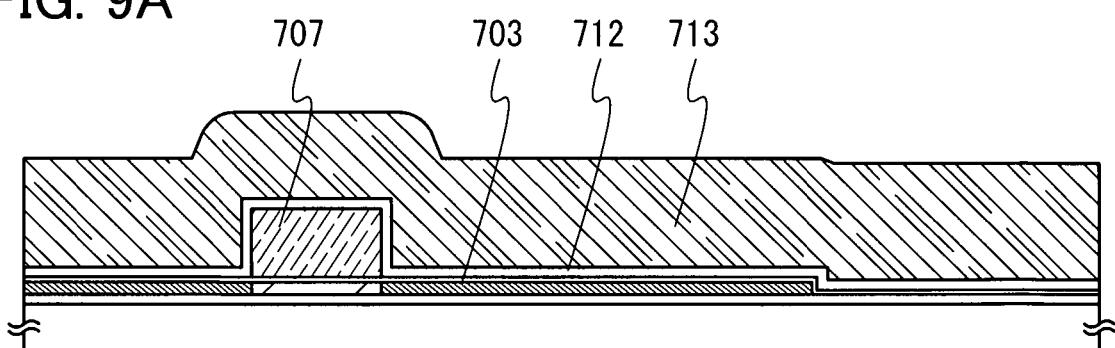


FIG. 9B

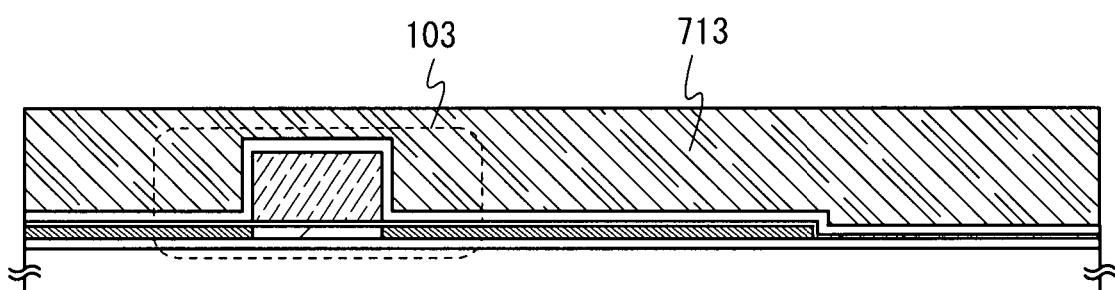


FIG. 9C

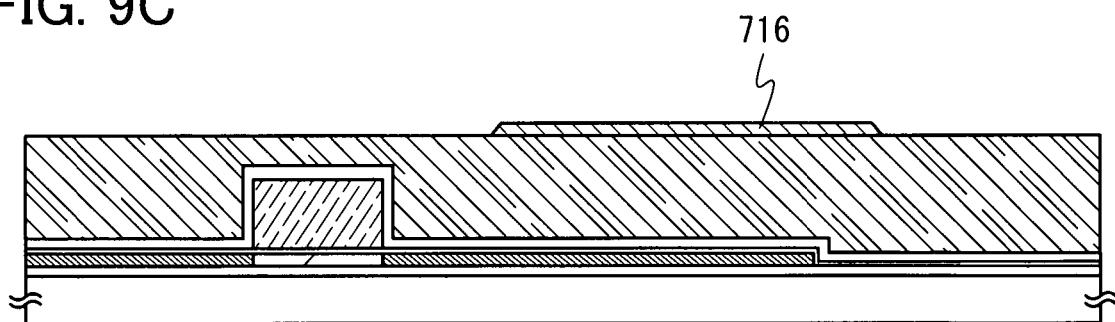


FIG. 10A

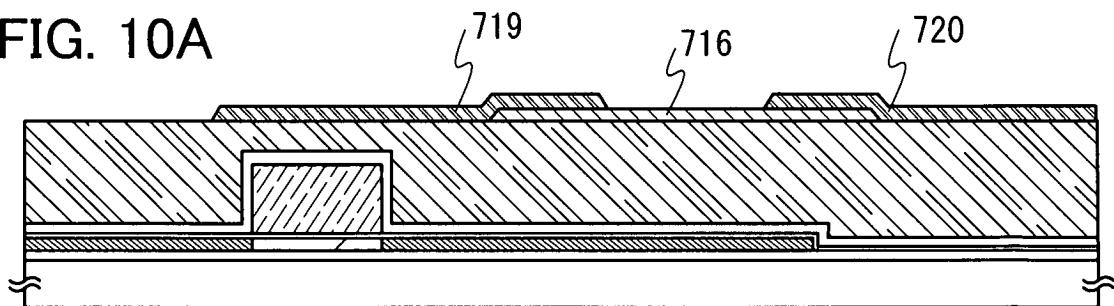


FIG. 10B

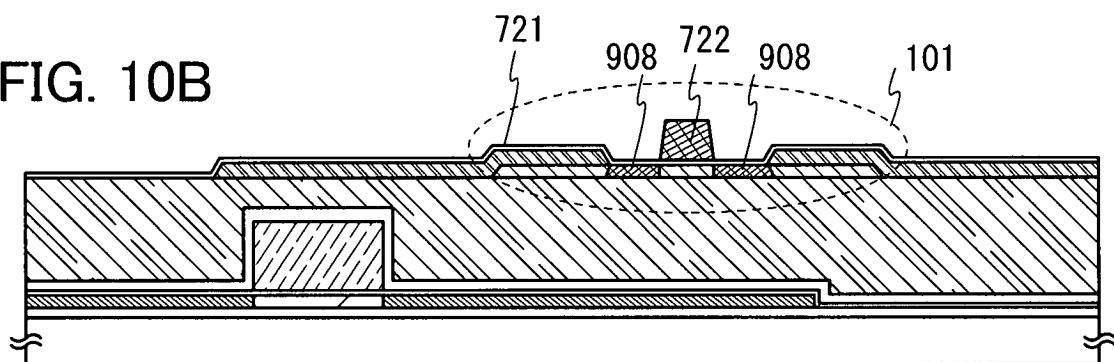


FIG. 10C

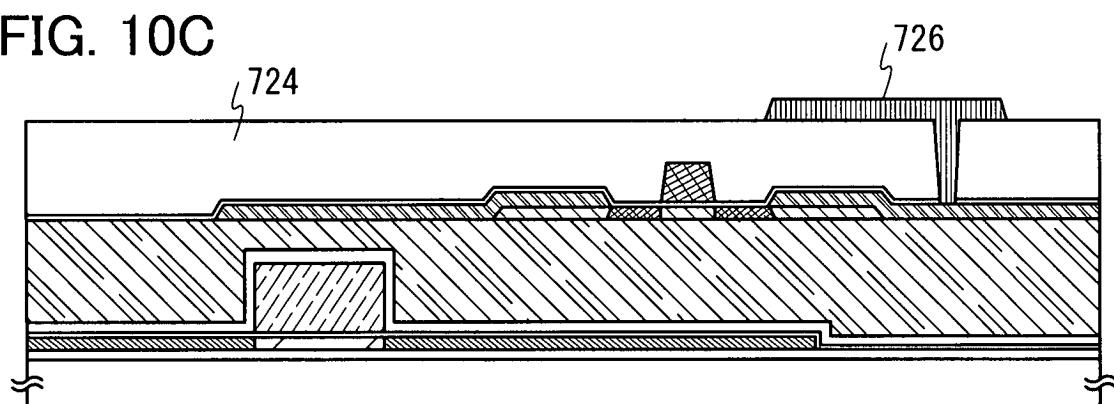


FIG. 10D

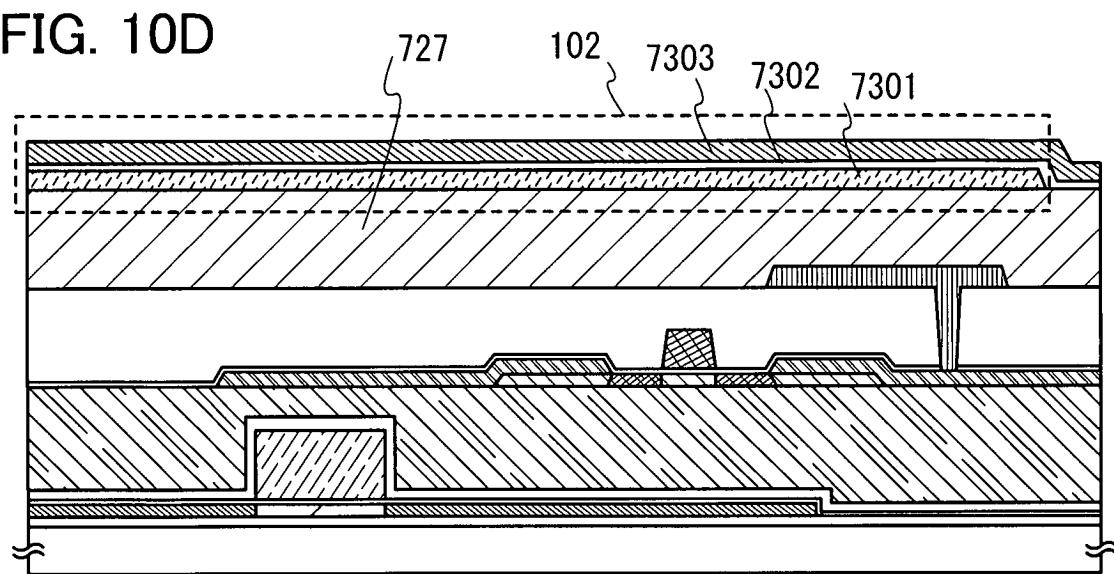


FIG. 11A

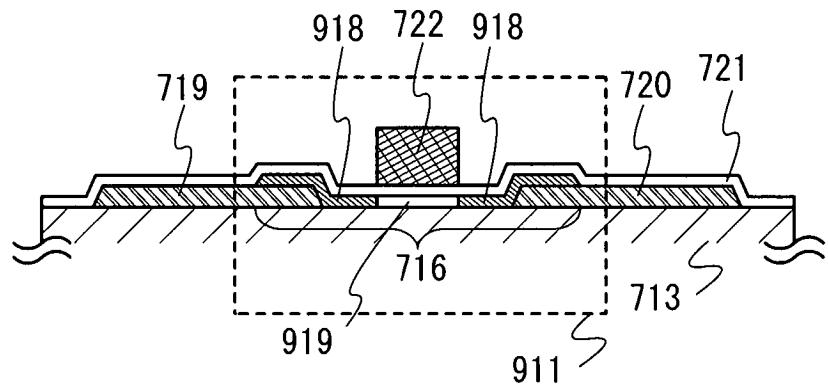


FIG. 11B

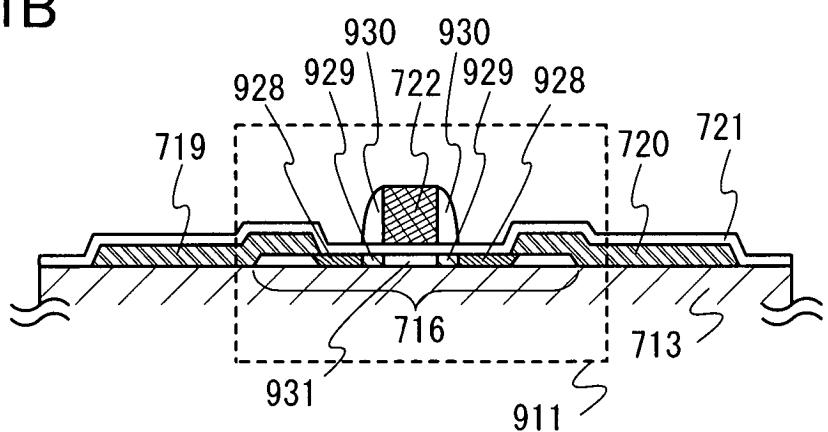


FIG. 11C

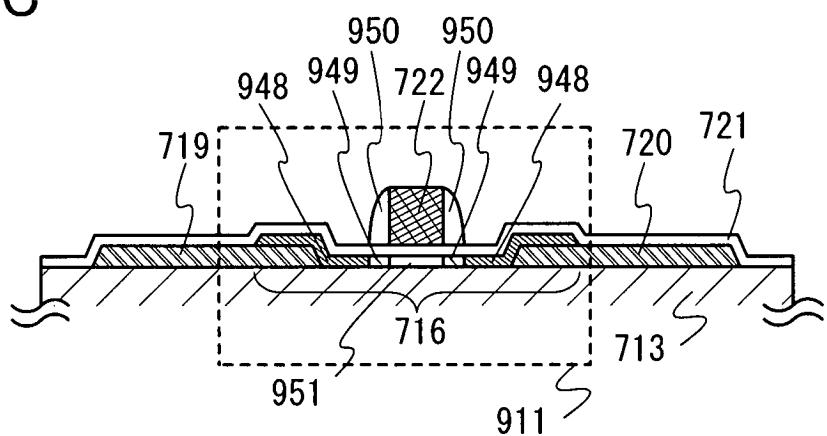


FIG. 12A

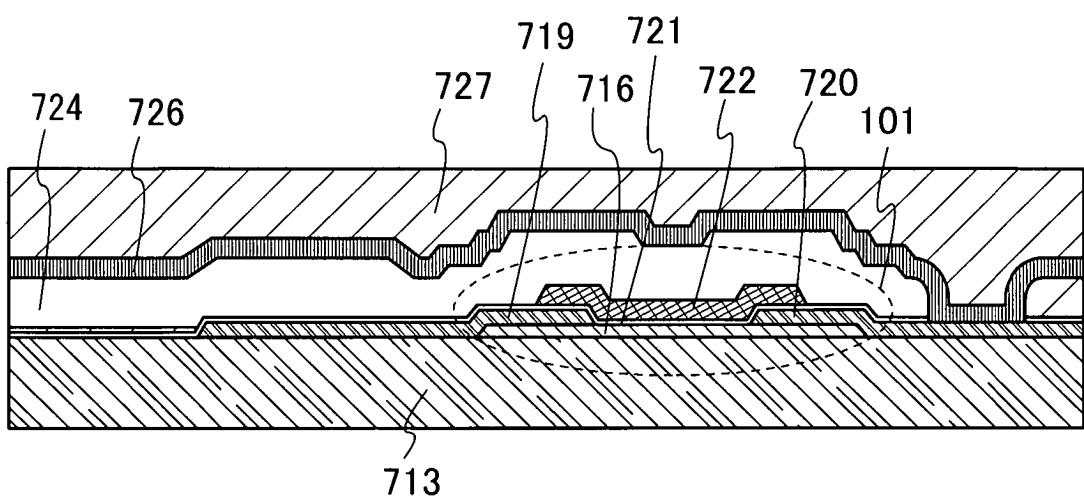


FIG. 12B

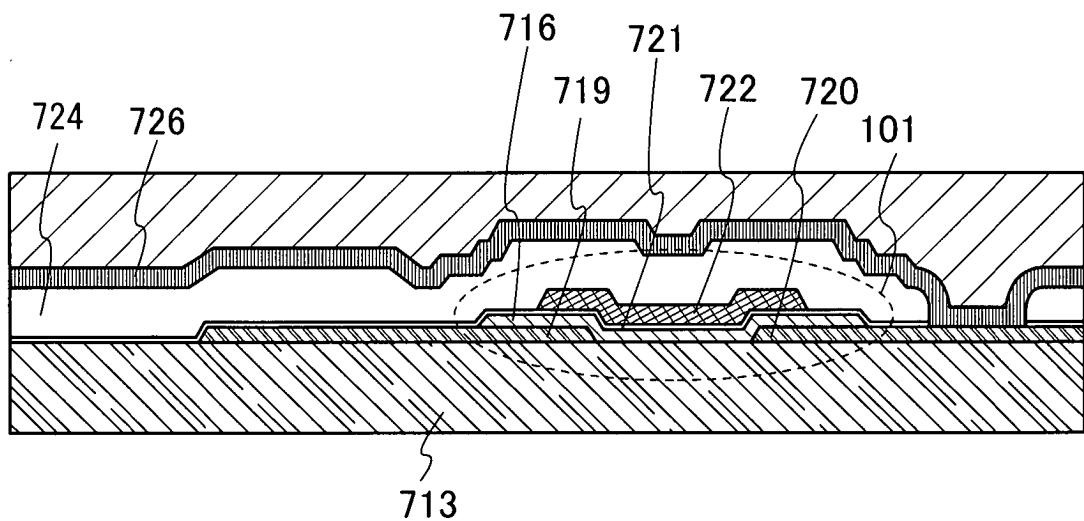


FIG. 13

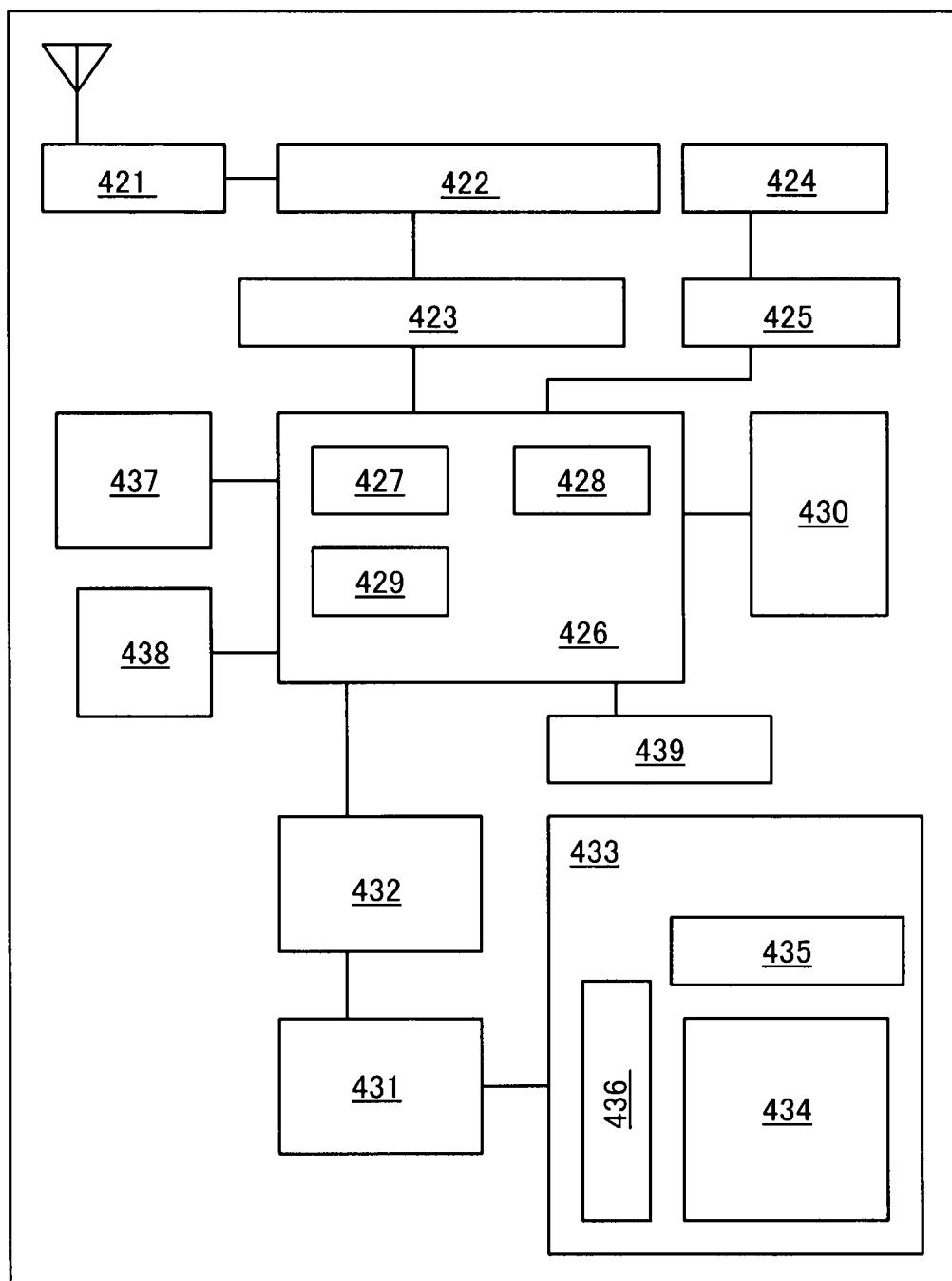
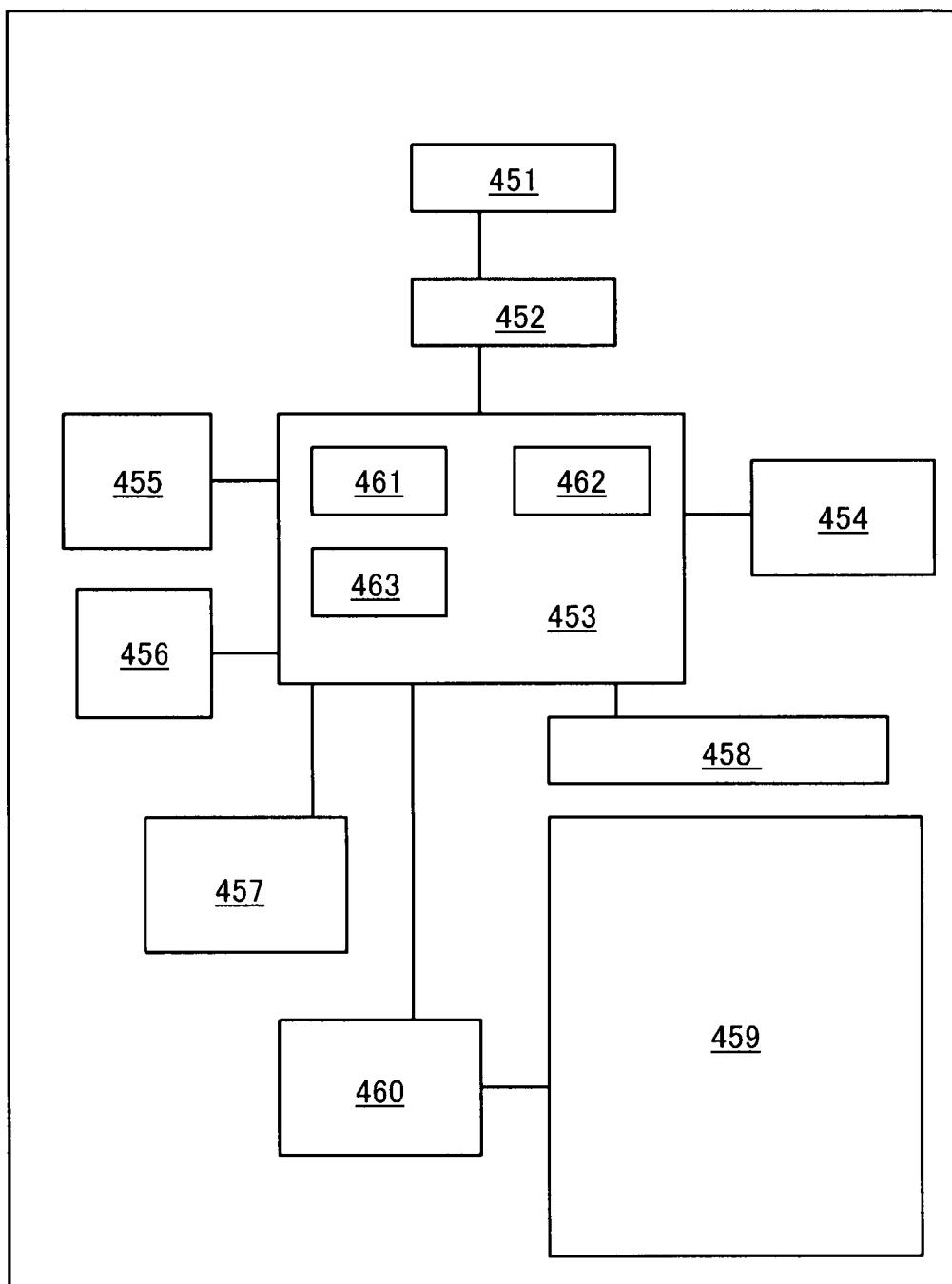


FIG. 14



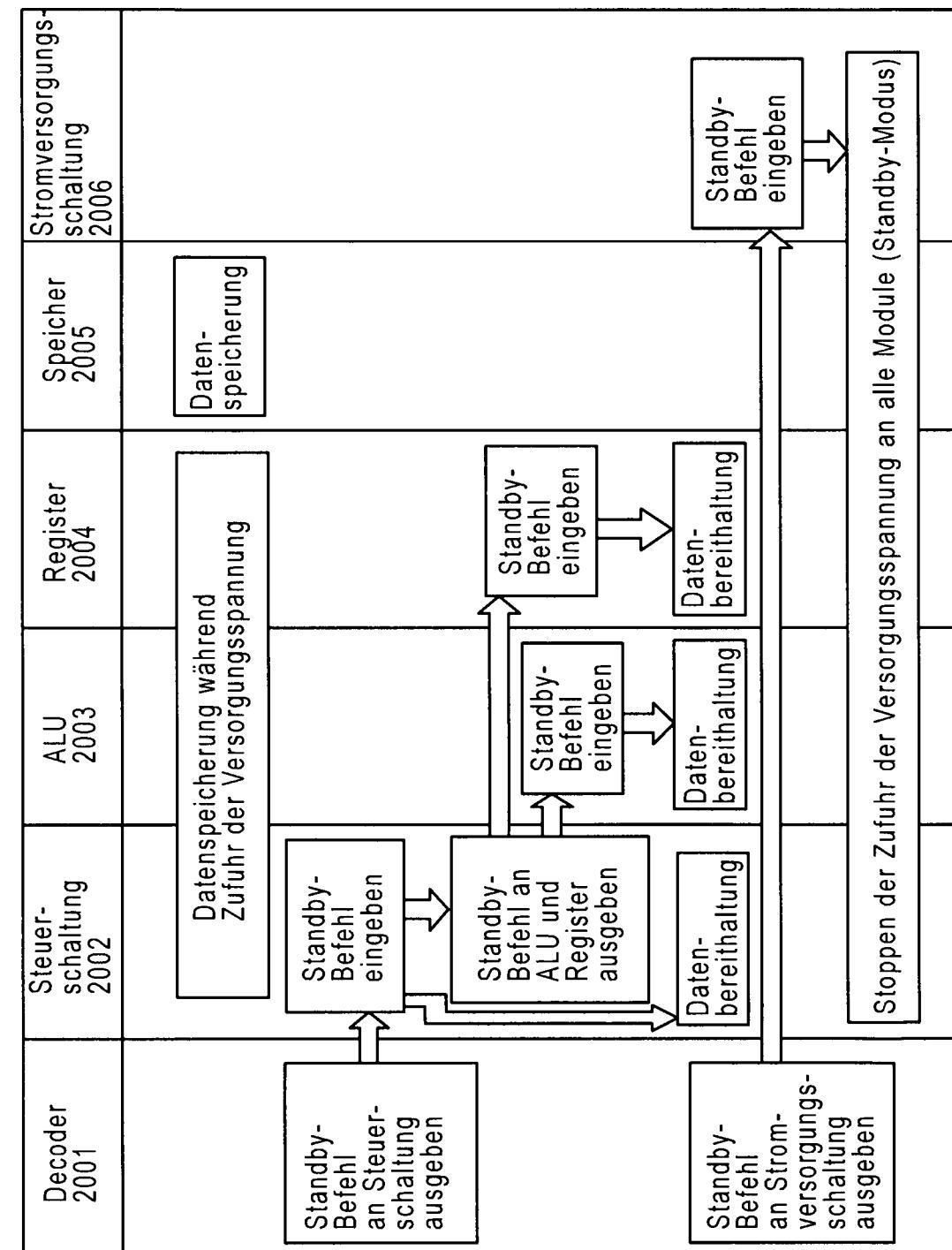


FIG. 15

FIG. 16A

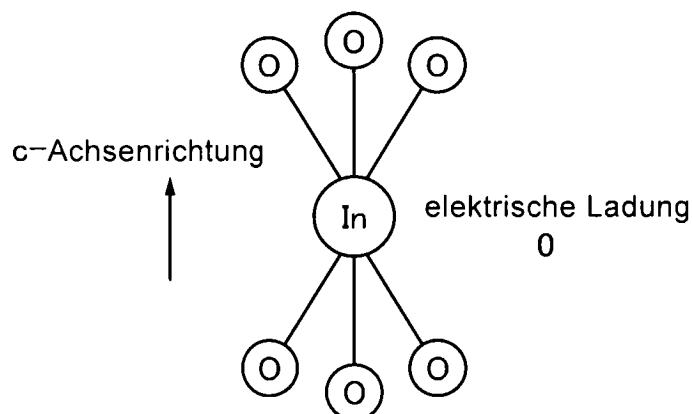


FIG. 16D

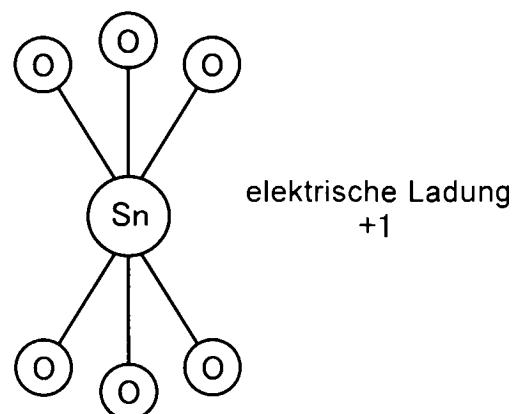


FIG. 16B

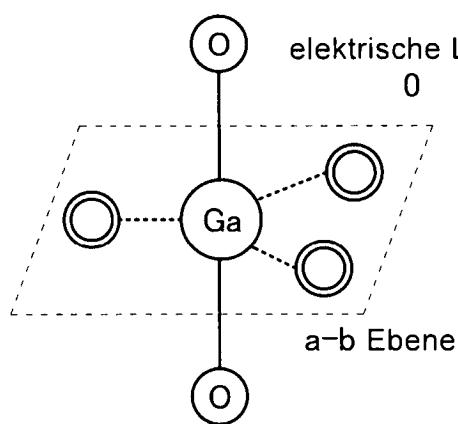


FIG. 16E

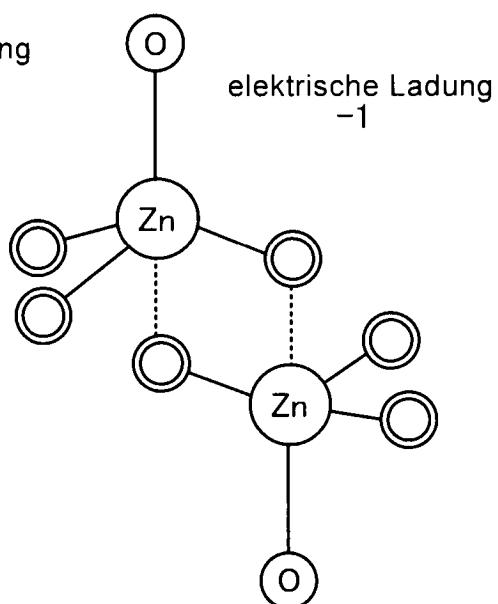


FIG. 16C

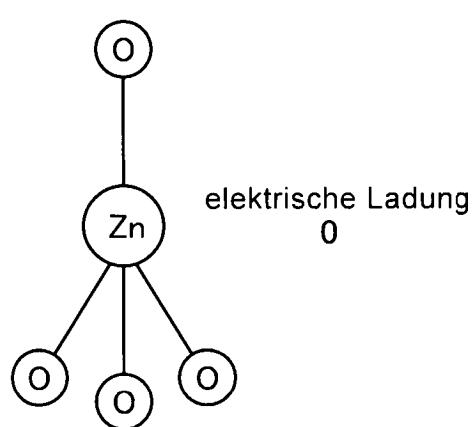


FIG. 17A

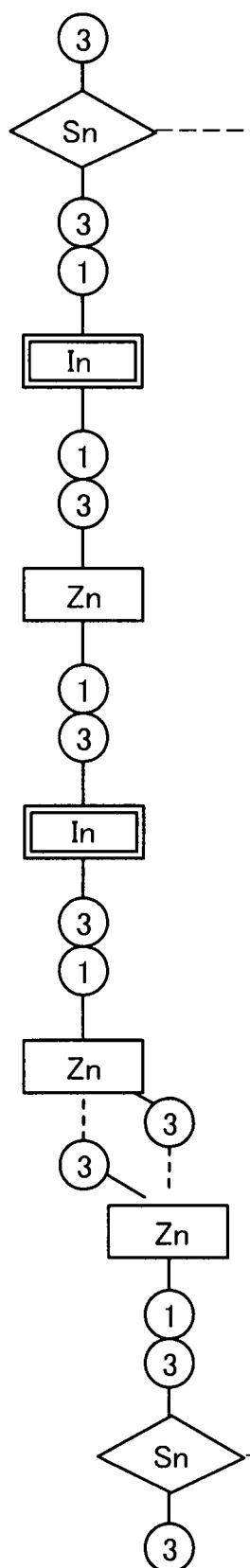
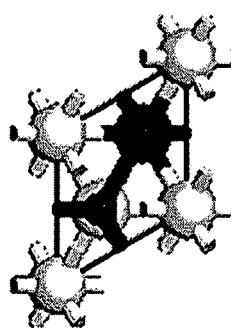


FIG. 17B



FIG. 17C



- In
- Sn
- Zn
- O

FIG. 18A

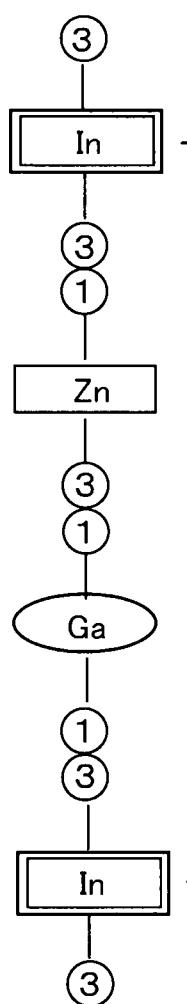


FIG. 18B

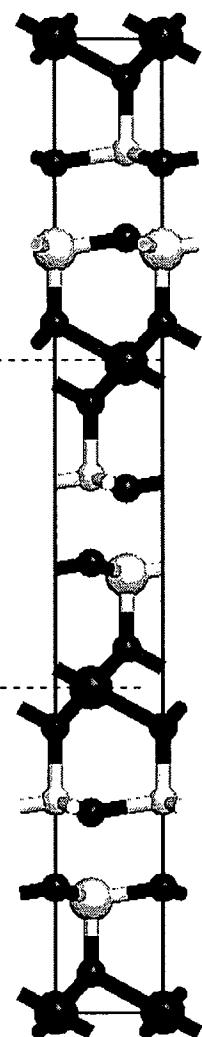
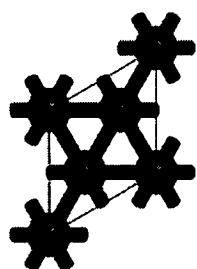


FIG. 18C



● In
○ Ga
○ Zn
● O

FIG. 19

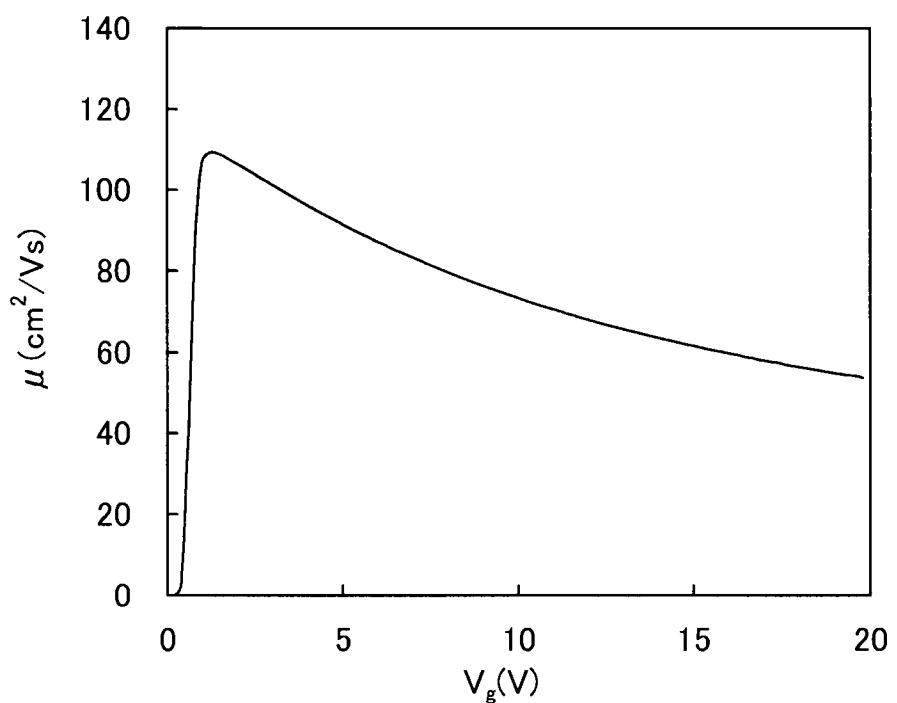


FIG. 20A

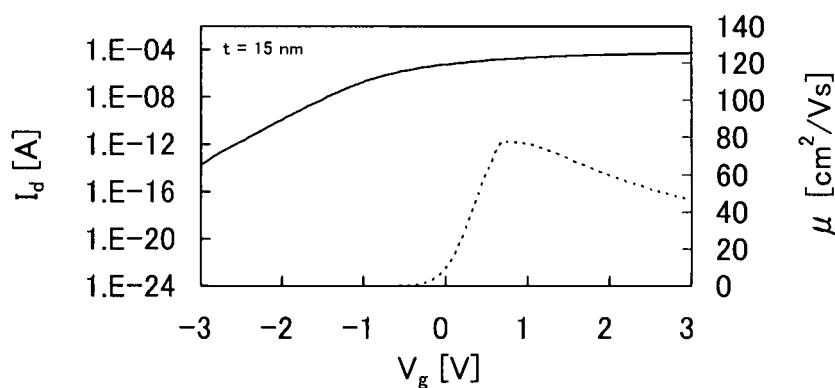


FIG. 20B

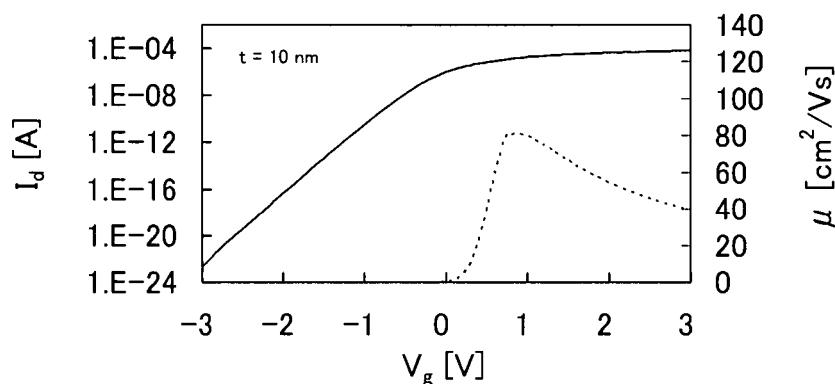


FIG. 20C

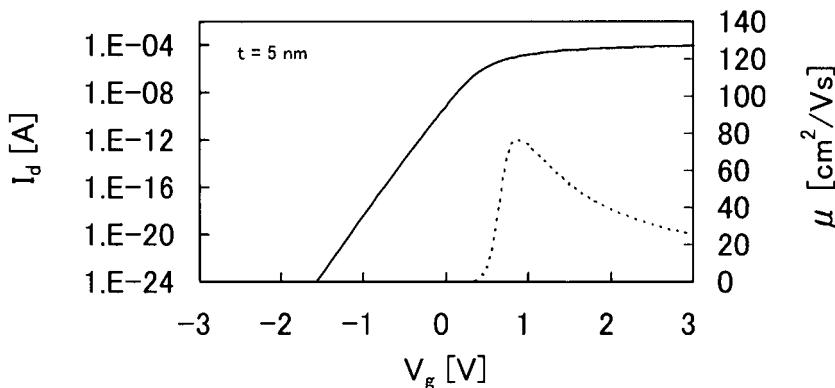


FIG. 21A

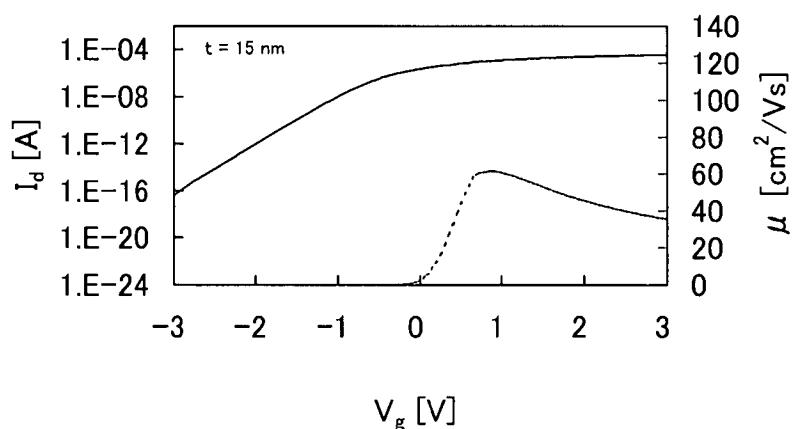


FIG. 21B

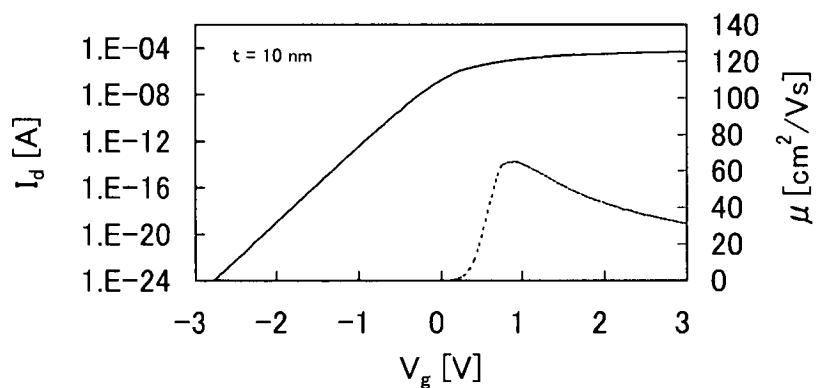


FIG. 21C

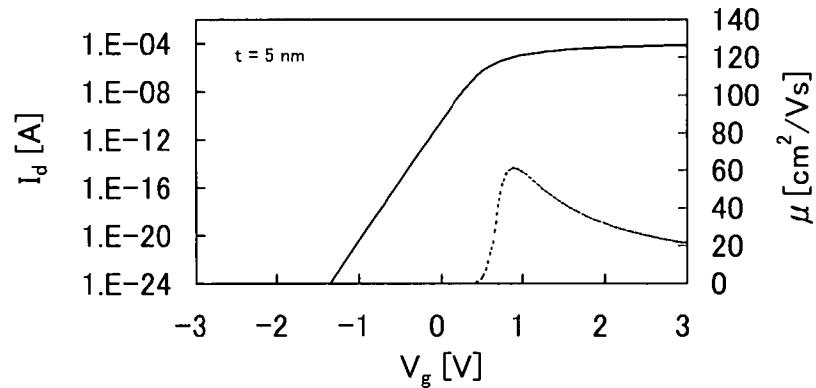


FIG. 22A

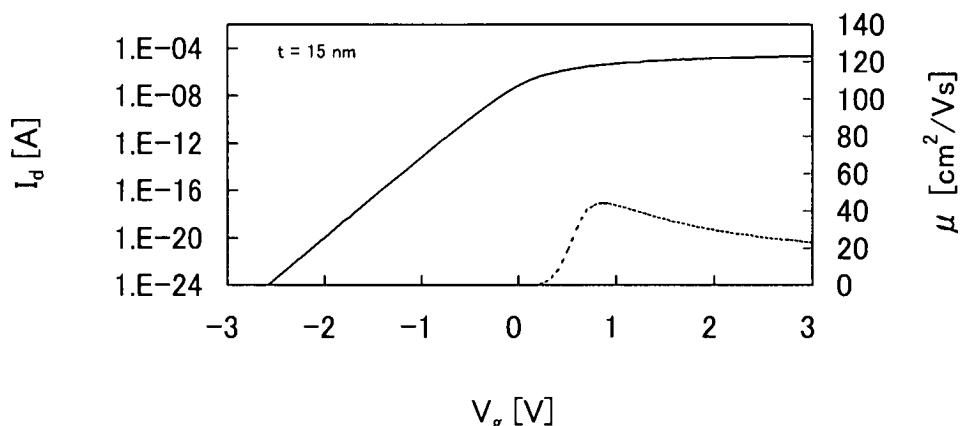


FIG. 22B

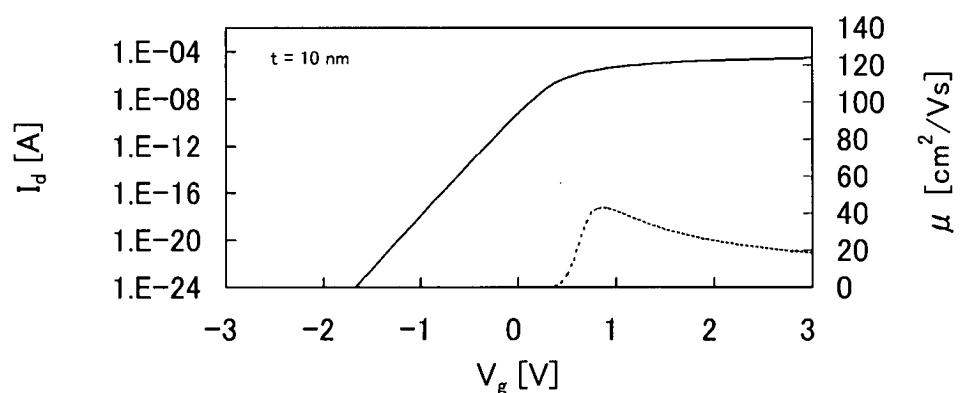


FIG. 22C

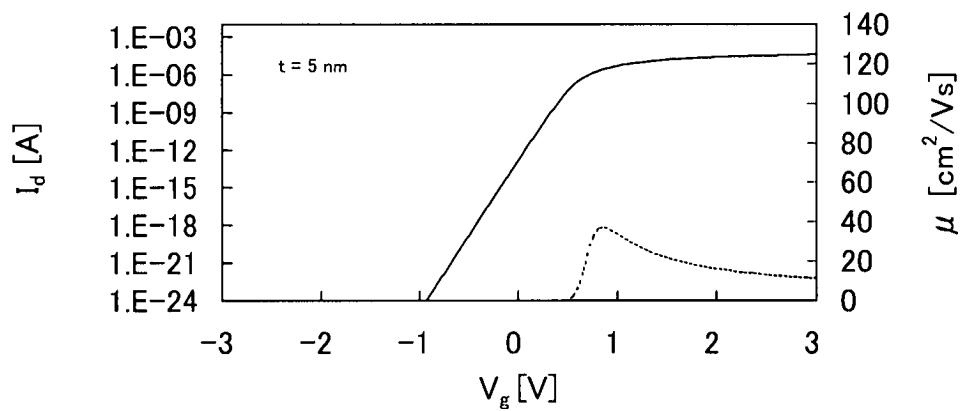


FIG. 23A

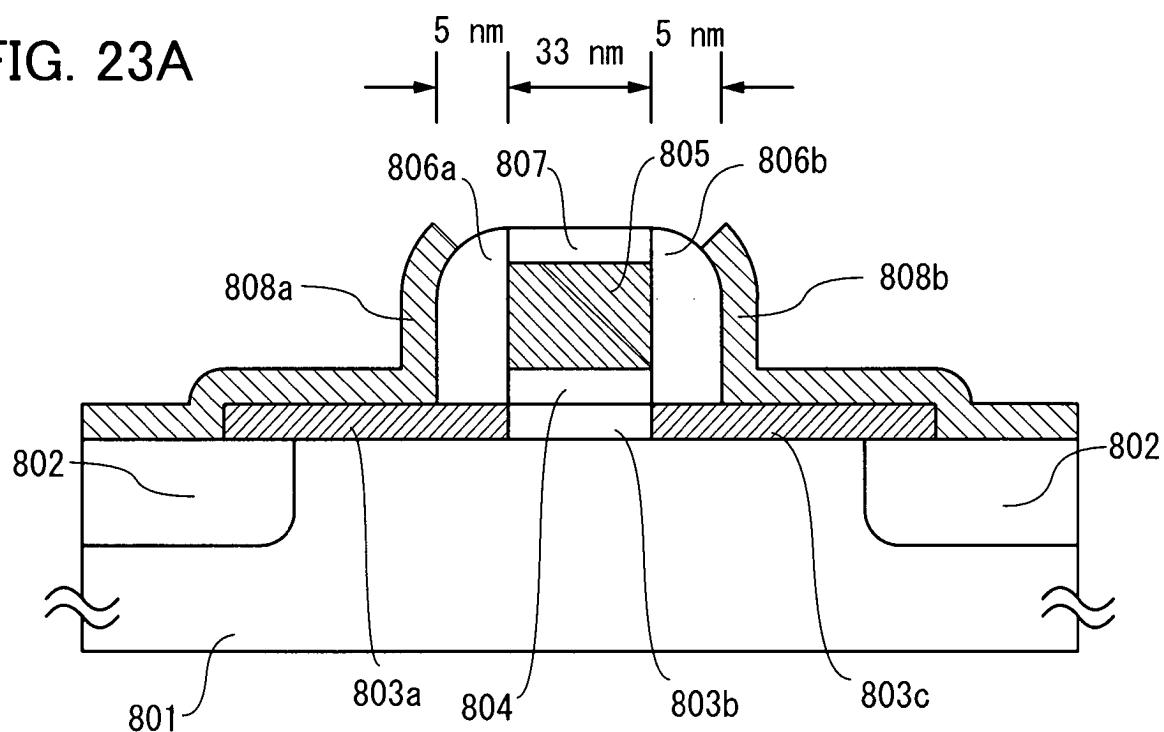


FIG. 23B

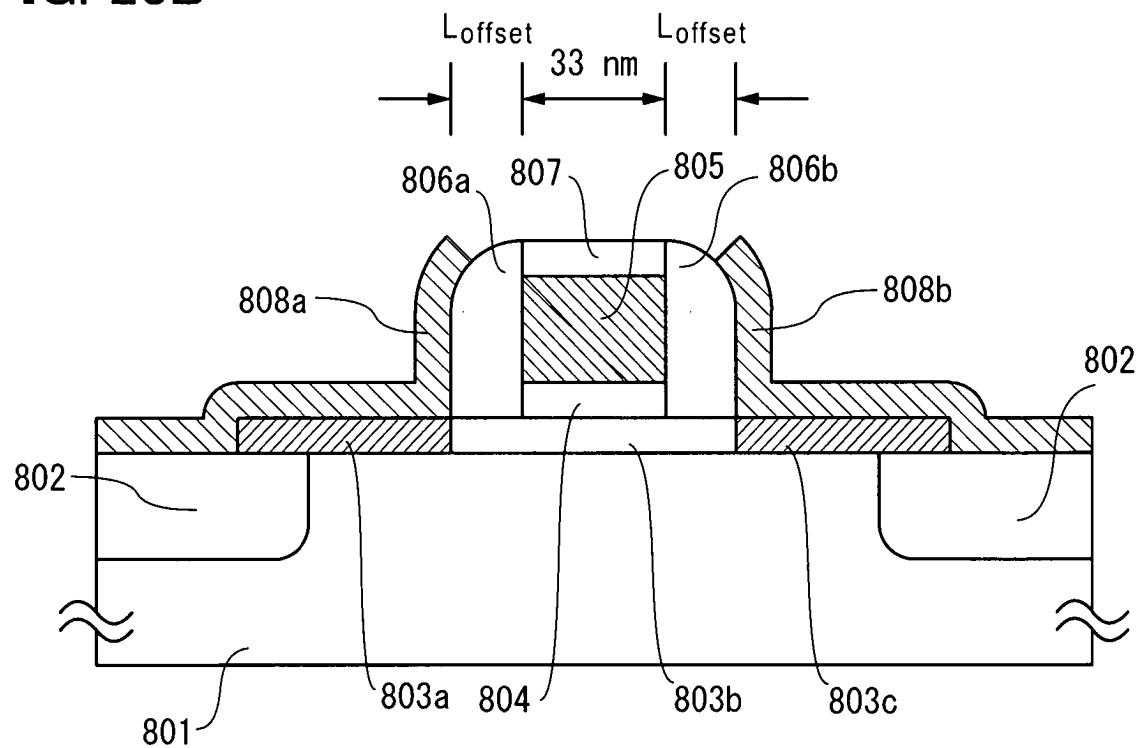


FIG. 24A

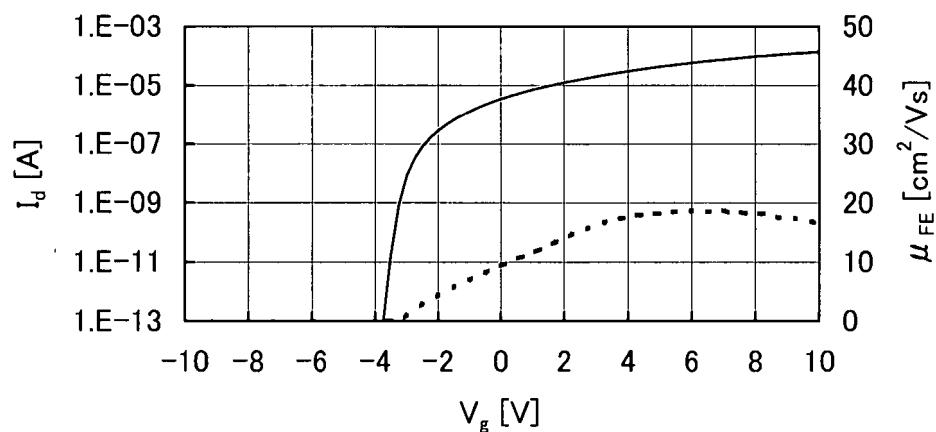


FIG. 24B

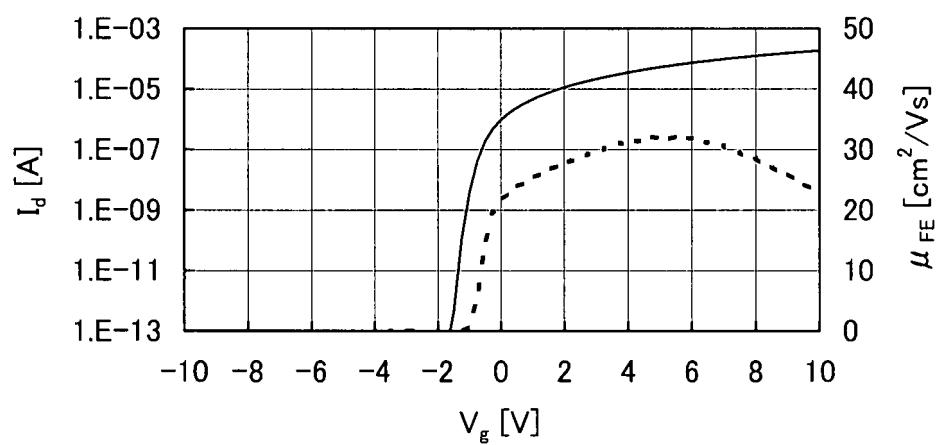


FIG. 24C

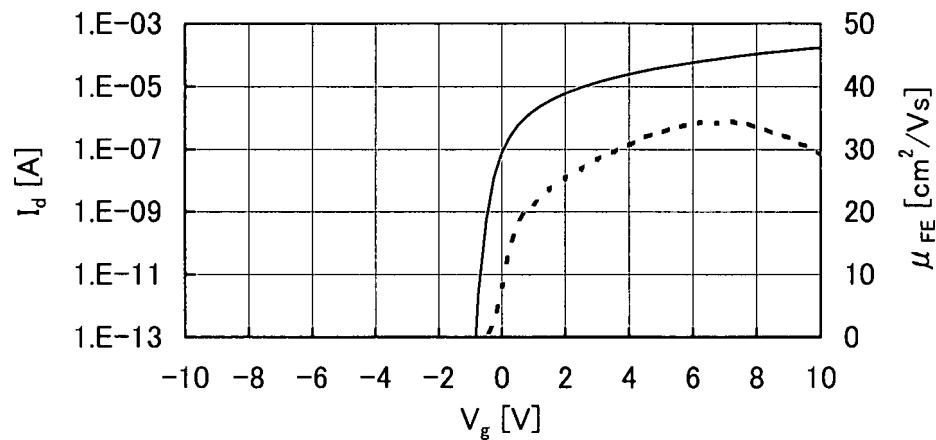


FIG. 25A

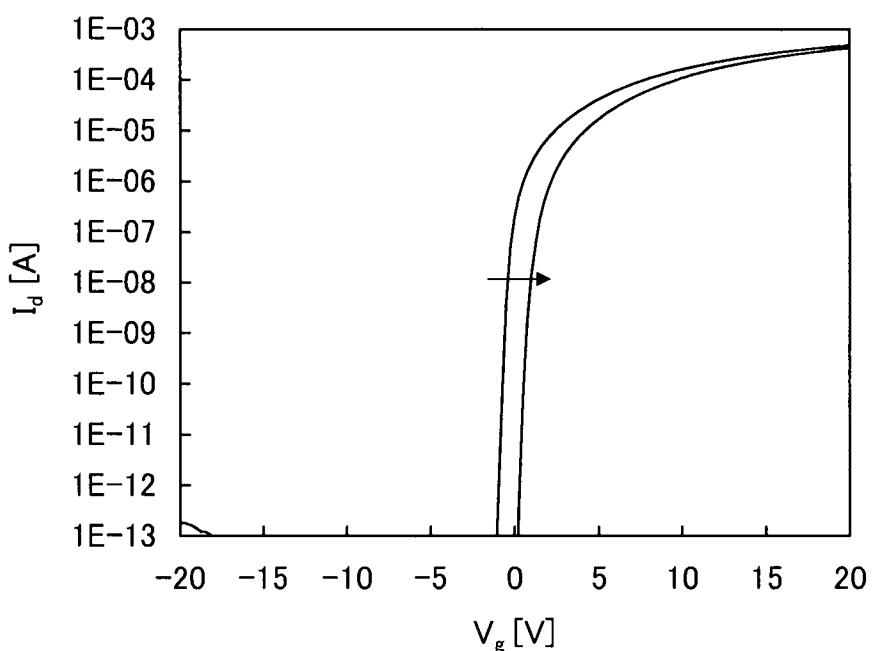


FIG. 25B

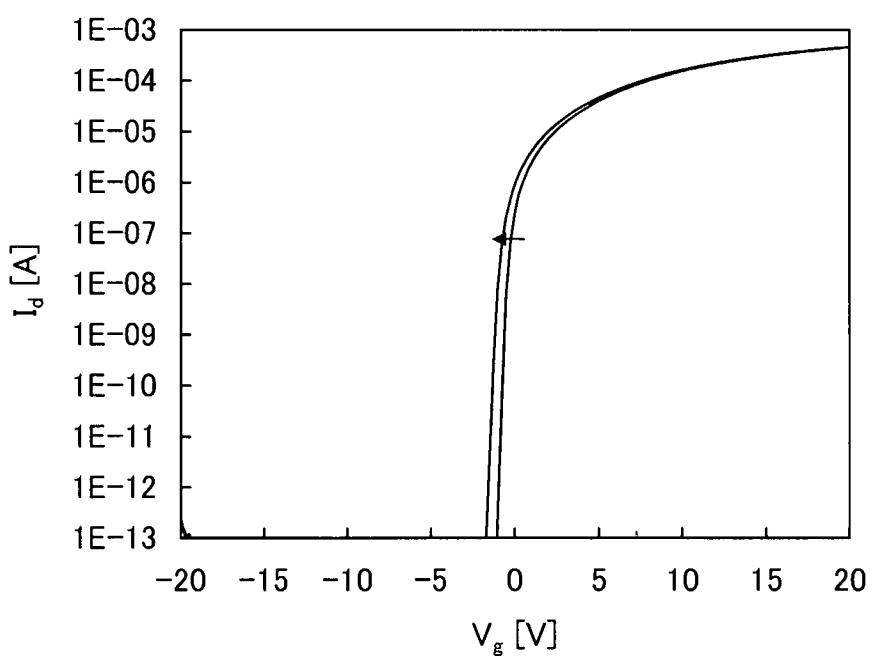


FIG. 26A

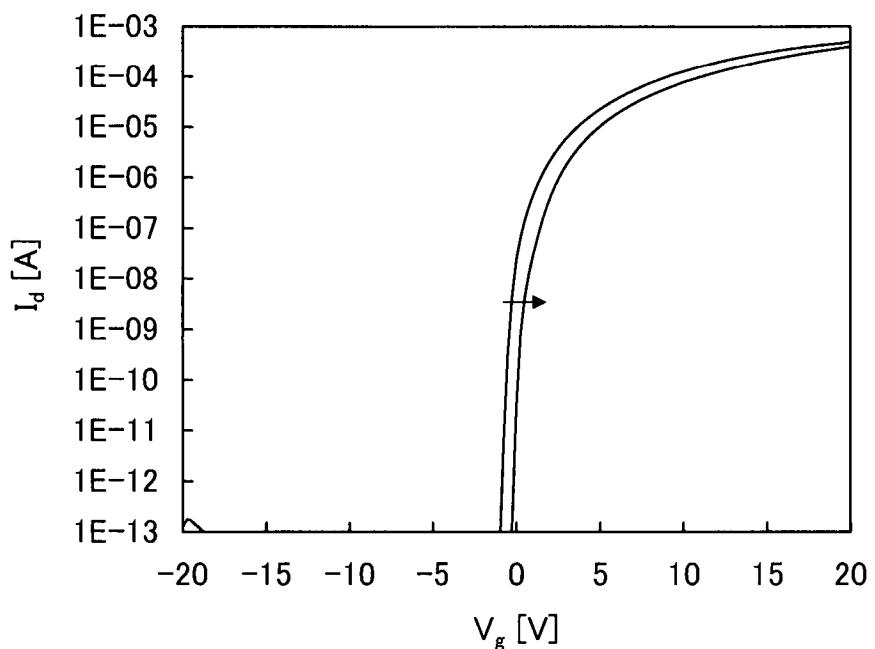


FIG. 26B

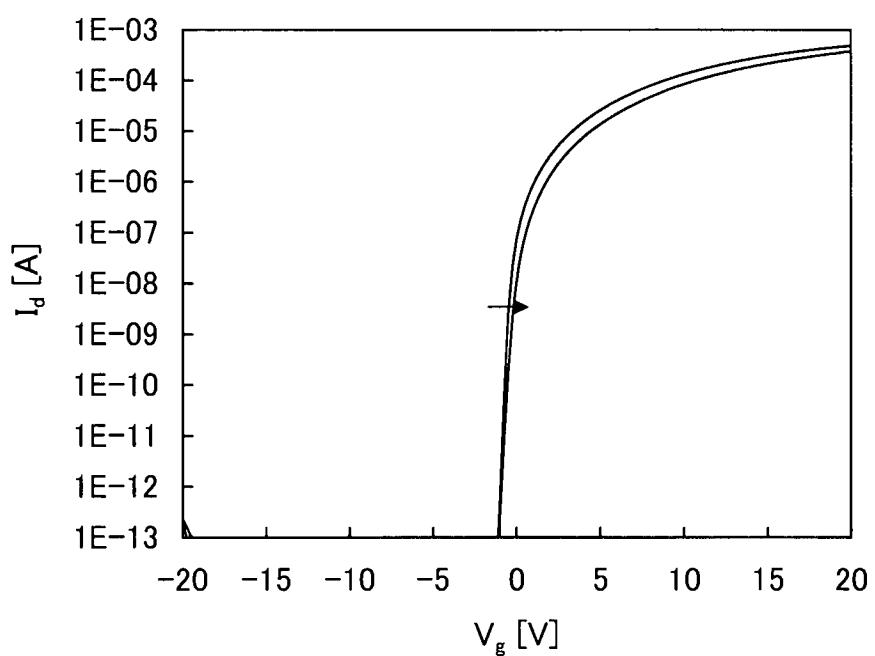


FIG. 27

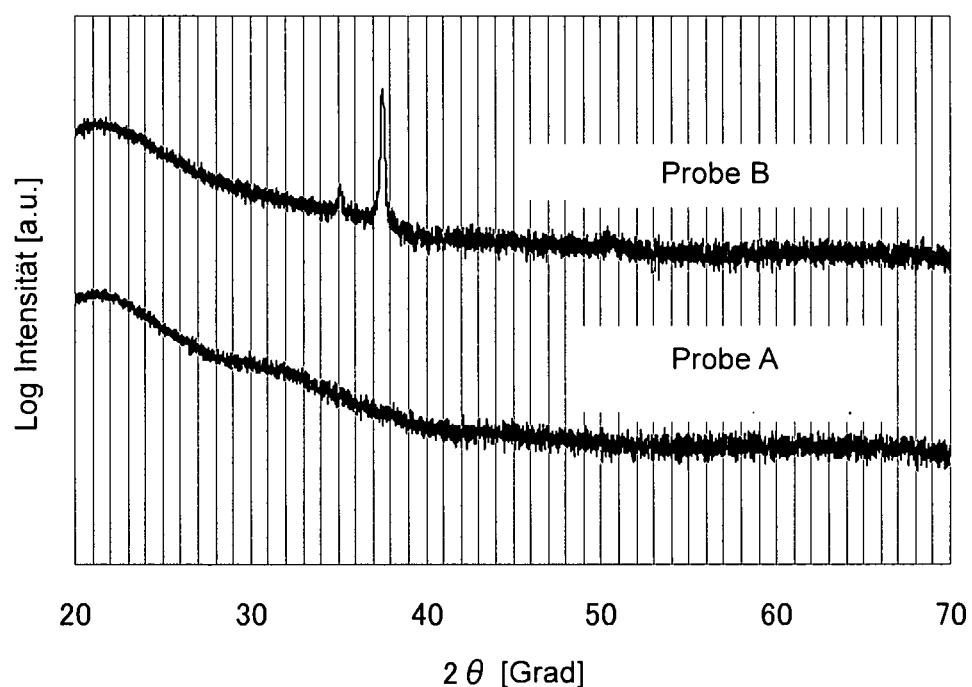


FIG. 28

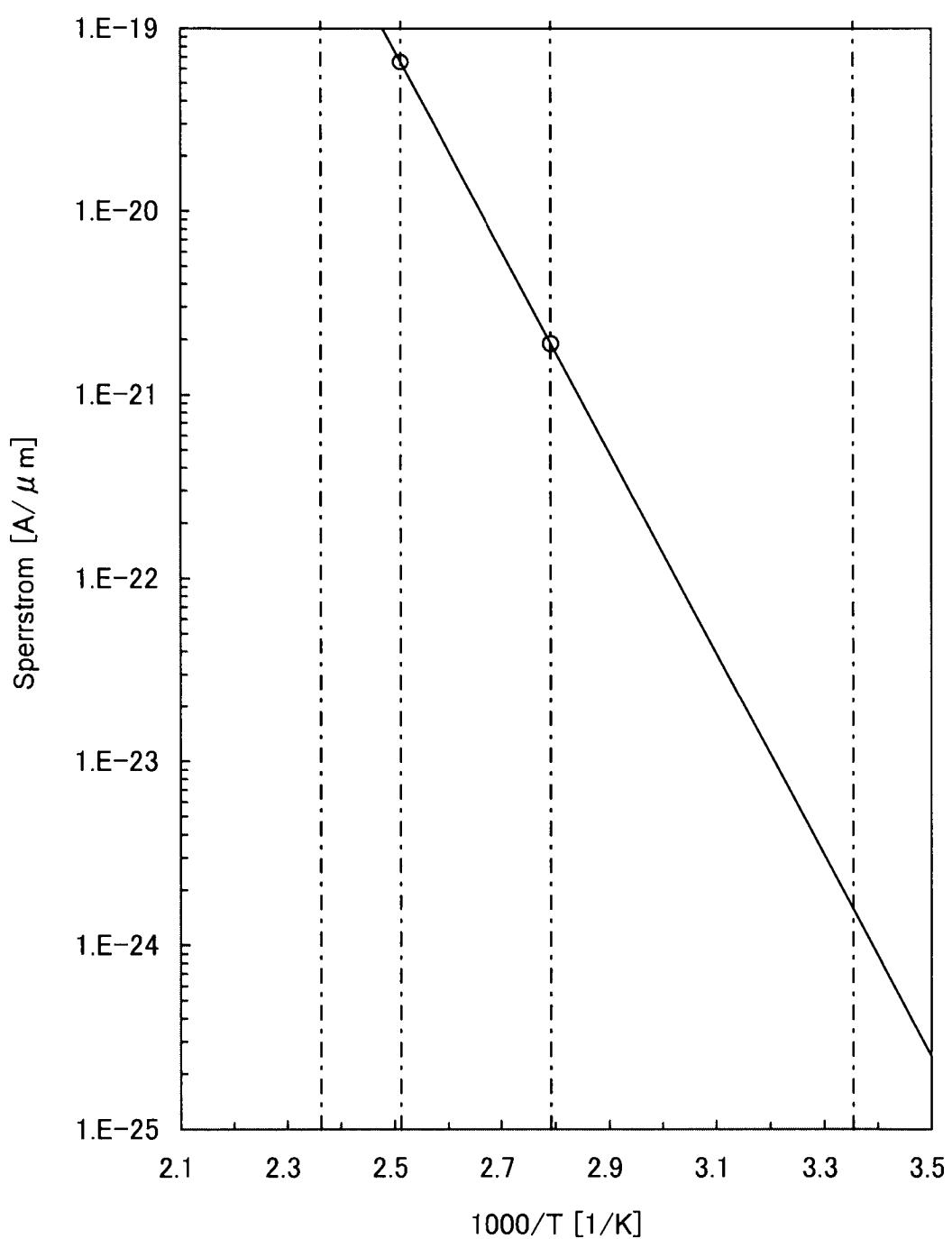


FIG. 29

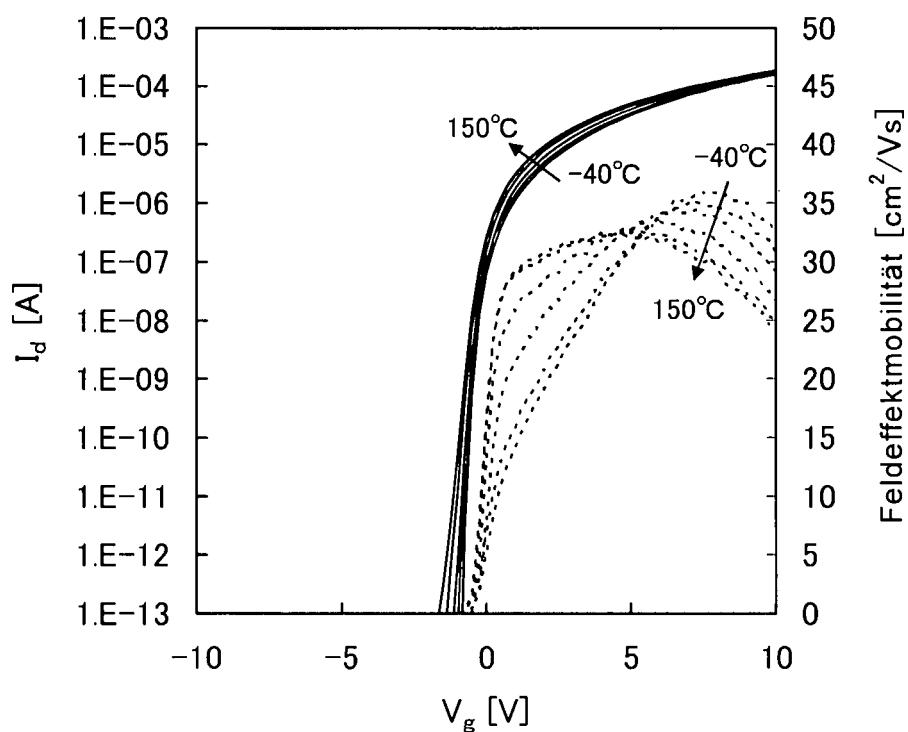


FIG. 30A

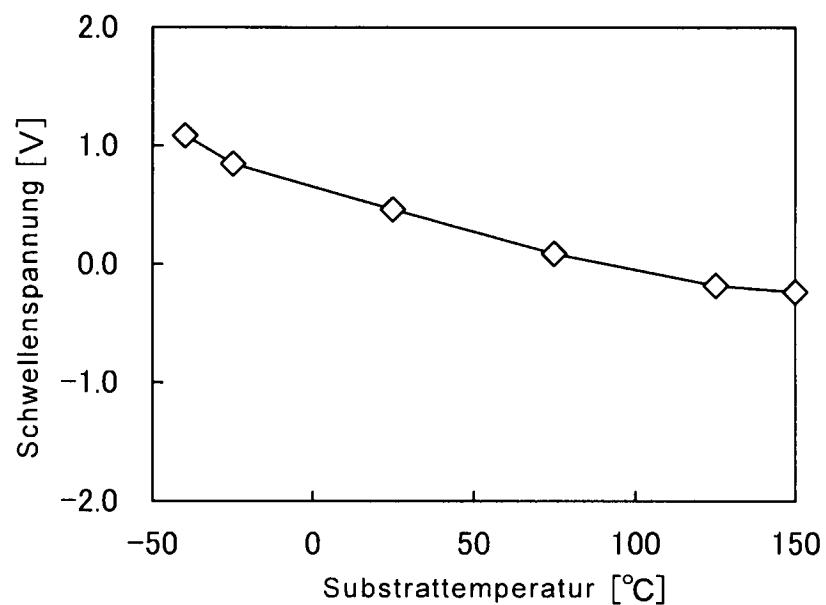


FIG. 30B

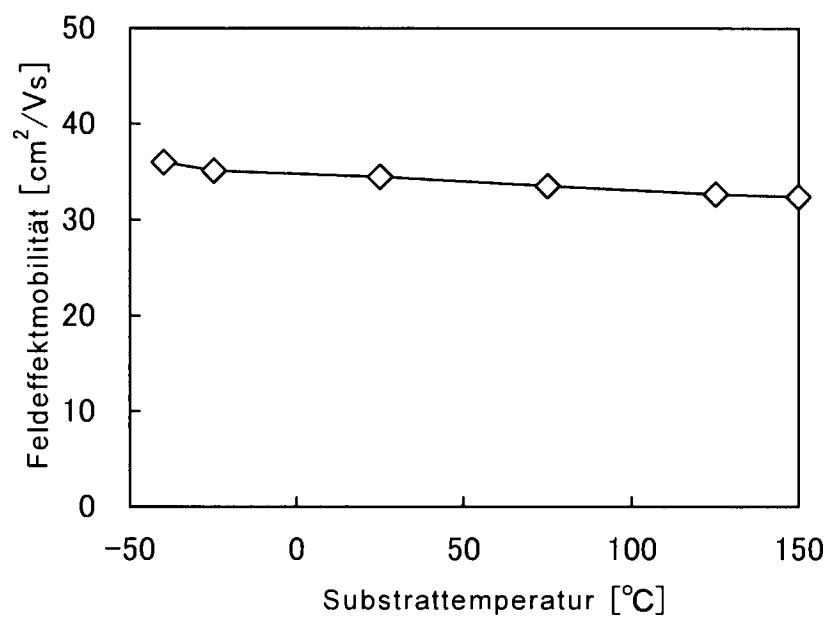


FIG. 31A

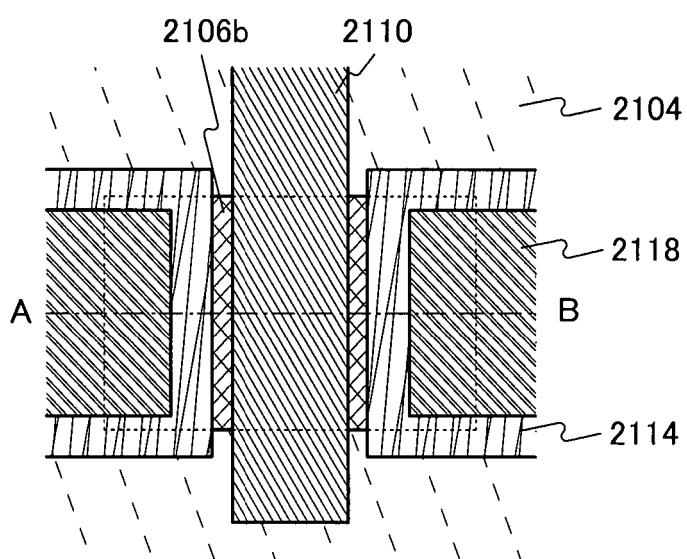


FIG. 31B

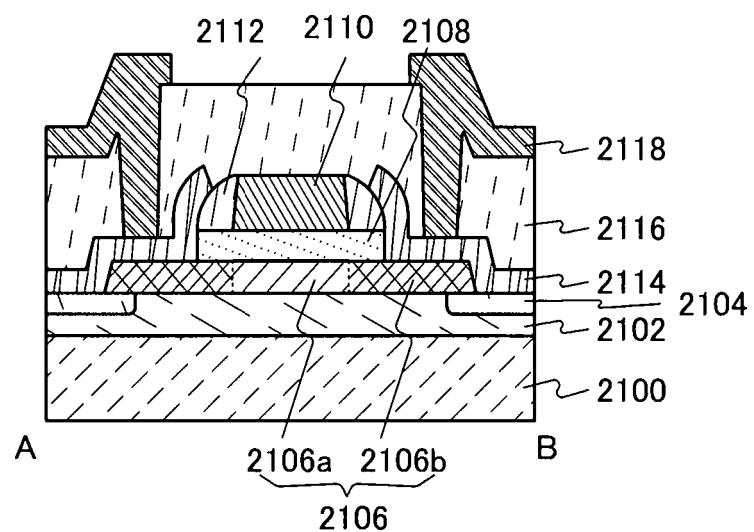


FIG. 32A

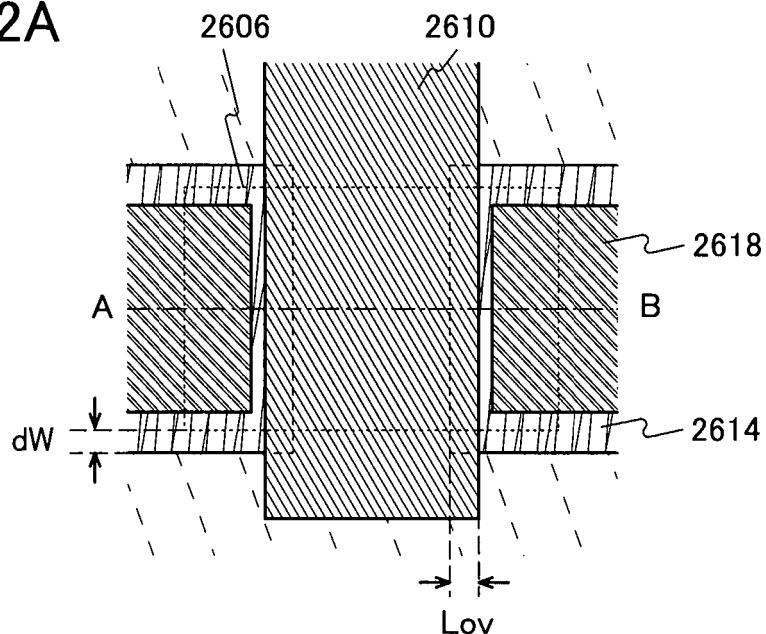


FIG. 32B

