

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-285116

(P2006-285116A)

(43) 公開日 平成18年10月19日(2006. 10. 19)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K007
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 621M	
	G09G 3/20 622G	
	G09G 3/20 622Q	
審査請求 未請求 請求項の数 12 O L (全 11 頁) 最終頁に続く		

(21) 出願番号	特願2005-108219 (P2005-108219)	(71) 出願人	590000846
(22) 出願日	平成17年4月5日(2005. 4. 5)		イーストマン コダック カンパニー
			アメリカ合衆国, ニューヨーク14650
			, ロチェスター, ステイト ストリート3
			43
		(74) 代理人	100075258
			弁理士 吉田 研二
		(74) 代理人	100096976
			弁理士 石田 純
		(72) 発明者	三和 宏一
			東京都中央区新川2丁目27番1号 コダ
			ック株式会社内
		Fターム(参考)	3K007 AB17 BA06 DB03 GA00 GA04
			5C080 AA06 BB05 DD04 DD05 DD28
			EE28 FF11 JJ03 JJ04

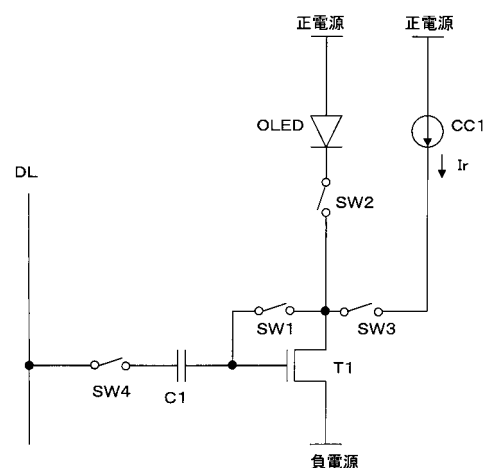
(54) 【発明の名称】 駆動回路

(57) 【要約】

【課題】 駆動トランジスタの特性のバラツキを効果的に補償する。

【解決手段】 スイッチSW2をオフとし、スイッチSW1, SW3をオンとして、定電流源CC1からの低電流を駆動トランジスタT1に流し、これによって駆動トランジスタT1のゲートに低電流に応じたゲート電圧を書き込む。そして、スイッチSW1, SW3をオフして、SW2をオンすると共に、容量C1のスイッチSW4側の電圧を信号電圧に応じて変動させることで、その電圧を駆動トランジスタT1のゲートに加算し、信号電圧に応じた電流を駆動トランジスタT1に流す。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

電流で駆動される発光素子への駆動電流を制御する駆動トランジスタを含む、発光素子の駆動回路であって、

前記駆動トランジスタに実質一定の電流を流すゲート・ソース間電圧を印加するゲート・ソース間電圧印加手段と、

前記駆動トランジスタのゲート・ソース間電圧に所定の信号電圧を加算する加算手段と、
を有する駆動回路。

【請求項 2】

10

請求項 1 に記載の回路において、

前記ゲート・ソース間電圧印加手段は、

外部に設けた定電流源からの定電流を受け入れる定電流受け入れ手段と、

前記駆動トランジスタのドレイン・ゲート間をショートするスイッチと、

前記駆動トランジスタのドレインまたはソースの一方と、発光素子または定電流源との間の接続を切り替える切り替え手段と、
を有する駆動回路。

【請求項 3】

請求項 2 に記載の回路において、

前記スイッチと、前記切り替え手段がいずれも薄膜トランジスタである駆動回路。

20

【請求項 4】

請求項 2 に記載の回路において、

前記切り替え手段がダイオードを含み、このダイオードを順バイアスでオン、逆バイアスでオフさせて接続を切り替える駆動回路。

【請求項 5】

請求項 4 に記載の回路において、

前記スイッチと、前記切り替え手段の前記ダイオード以外の構成がいずれも薄膜トランジスタである駆動回路。

【請求項 6】

請求項 2 ～ 5 のいずれか 1 つに記載の回路において、

外部に設けた定電流源が、外付けのドライバ IC である駆動回路。

30

【請求項 7】

請求項 2 ～ 5 のいずれか 1 つに記載の回路において、

外部に設けた定電流源が、基板上に形成された単一もしくは複数の薄膜トランジスタで構成されている駆動回路。

【請求項 8】

請求項 1 ～ 7 のいずれか 1 つに記載の回路において、

発光素子が有機 EL 素子である駆動回路。

【請求項 9】

請求項 1 ～ 8 のいずれか 1 つに記載の回路において、

前記加算手段は、
一方の端子を駆動トランジスタのゲートに接続した容量についてその他方の端子電位を目的の信号電圧分だけ変化させる駆動回路。

40

【請求項 10】

請求項 9 に記載の回路において、

前記容量の端子電圧の変化は、その端子に接続される信号線電位を変化させる駆動回路。

【請求項 11】

請求項 9 に記載の回路において、

前記容量の端子電圧の変化は、端子の接続先を、所定電位の信号線と、基準電位線の間

50

で切り替えることで行う駆動回路。

【請求項 1 2】

請求項 1 0 または 1 1 に記載の回路において、

前記駆動トランジスタのゲート・ソース間に一定電流に対応する電圧を印加するために要する時間が、信号線から信号電圧を容量に印加するために要する時間に等しい駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L 素子 (O L E D) 等の電流駆動型の発光素子についての駆動回路に関する。 10

【背景技術】

【0002】

O L E D の駆動回路としては、例えば図 1 に示すように、2 つトランジスタ (薄膜トランジスタ : T F T) を用いる回路があげられる。この図 1 の回路は、n チャネルの書き込みトランジスタ T 2 と、保持容量 C と、n チャネルのドライブトランジスタ T 1 とから構成されている。書き込みトランジスタ T 2 は、ドレインが信号電圧が供給される信号線 D L に、ソースがドライブトランジスタ T 1 のゲートおよび保持容量 C の一端に、ゲートが選択信号が供給される制御線に接続されている。従って、制御線を H レベルとすることで信号線 D L の信号電圧が保持容量 C の一端 (トランジスタ T 1 のゲート) に供給される。保持容量 C の他端は負電源 (例えばグランド電位) に接続されているため、保持容量 C に信号電圧に応じた電圧が保持される。 20

【0003】

ドライブトランジスタ T 1 のドレインは、アノードが正電源 (例えば電源電位) に接続された有機 E L 素子 O L E D のカソードに接続され、ソースは負電源に接続されている。従って、書き込みトランジスタ T 2 を通じて保持容量 C により、ドライブトランジスタ T 1 のゲートノードに諧調に応じた所定の信号電圧を書込むことでドライブトランジスタ T 1 のドレイン電流を制御され、このドレイン電流が有機 E L 素子 O L E D に流れることで、有機 E L 素子 O L E D が信号電圧に応じて発光する。 30

【0004】

なお、使用するトランジスタの極性は p チャネルでもよく、p チャネル T F T を利用した回路も知られている。

【0005】

ドライブトランジスタの閾値補償を行う有機 E L 素子の駆動回路は、例えば特許文献 1 に示されている。

【0006】

【特許文献 1】U S 2 0 0 4 / 0 1 7 4 3 4 9 A 1

【発明の開示】

【発明が解決しようとする課題】

【0007】

ここで、ドライブトランジスタ T 1 は、そのゲートノードに諧調に応じた所定の信号電圧を書込みそのゲート電圧に応じたドレイン電流が有機 E L 素子 O L E D の駆動電流になる。従って、ドライブトランジスタ T 1 の特性にばらつきがあると、均一な諧調表示ができず、表示ムラを生ずるなど表示品質を劣化させる。一方、T F T の特性については、プロセス上均質化することが難しい。このため、ドライブトランジスタ T 1 の特性ばらつきを補償する駆動回路・駆動方法が求められる。 40

【課題を解決するための手段】

【0008】

本発明は、電流で駆動される発光素子への駆動電流を制御する駆動トランジスタを含む、発光素子の駆動回路であって、前記駆動トランジスタに実質一定の電流を流すゲート・ 50

ソース間電圧を印加するゲート・ソース間電圧印加手段と、前記駆動トランジスタのゲート・ソース間電圧に所定の信号電圧を加算する加算手段と、を有することを特徴とする。

【0009】

また、前記ゲート・ソース間電圧印加手段は、外部に設けた定電流源からの定電流を受け入れる定電流受け入れ手段と、前記駆動トランジスタのドレイン・ゲート間をショートするスイッチと、前記駆動トランジスタのドレインまたはソースの一方と、発光素子または定電流源との間の接続を切り替える切り替え手段と、を有することが好適である。

【0010】

また、前記スイッチと、前記切り替え手段がいずれも薄膜トランジスタであることが好適である。

【0011】

また、前記切り替え手段がダイオードを含み、このダイオードを順バイアスでオン、逆バイアスでオフさせて接続を切り替えることが好適である。

【0012】

また、前記スイッチと、前記切り替え手段の前記ダイオード以外の構成がいずれも薄膜トランジスタであることが好適である。

【0013】

また、外部に設けた定電流源が、外付けのドライバICであることが好適である。

【0014】

また、外部に設けた定電流源が、基板上に形成された単一もしくは複数の薄膜トランジスタで構成されていることが好適である。

【0015】

また、発光素子が有機EL素子であることが好適である。

【0016】

また、前記加算手段は、一方の端子を駆動トランジスタのゲートに接続した容量についてその他方の端子電位を目的の信号電圧分だけ変化させることが好適である。

【0017】

また、前記容量の端子電圧の変化は、その端子に接続される信号線電位を変化させることが好適である。

【0018】

また、前記容量の端子電圧の変化は、端子の接続先を、所定電位の信号線と、基準電位線の間で切り替えることが好適である。

【0019】

また、前記駆動トランジスタのゲート・ソース間に一定電流に対応する電圧を印加するために要する時間が、信号線から信号電圧を容量に印加するために要する時間に等しいことが好適である。

【発明の効果】

【0020】

このように、本発明によれば、定電流源からの定電流によって、駆動トランジスタのゲートにそのしきい値電圧に応じた電圧をセットする。そこで、その後の信号電圧の加算によって、駆動トランジスタの特性のバラツキを抑えて適切な駆動電圧を得ることができる。

【0021】

なお、被駆動素子としては、有機EL素子が好適であるが、電流駆動型の素子（特に電流駆動型発光素子）であれば、各種のものを利用することができる。

【発明を実施するための最良の形態】

【0022】

以下、本発明の一実施形態について、図面に基づいて説明する。本実施形態では、ある諧調電流に対応する一定電流をドライブトランジスタTにプログラミングしたのち、その諧調からの差分を信号電圧としてドライブトランジスタTのゲートに加算する形で目的諧

10

20

30

40

50

調を書込む。

【0023】

すなわち、図2に示すように、本実施形態の画素回路は、被駆動素子である有機EL素子OLEDと、これに電流を供給するドライブトランジスタT1と、信号電圧を充電する書き込みトランジスタSW4と、信号電圧を保持する容量C1と、ある一定の外部参照電流IrをT1にプログラムするためのスイッチSW1、SW2、SW3とから構成されている。

【0024】

ドライブトランジスタT1のゲートは、容量C1を介してスイッチSW4の一端に接続される。スイッチSW4の他端、画素の表示階調を示す信号電圧が供給される信号線DLに接続される。従って、スイッチSW4をオンすることで信号電圧がドライブトランジスタT1のゲートに書き込まれる。スイッチSW1は、書き込みトランジスタT1のゲートとドレインの間に設けられ、スイッチSW1をオンすることで、書き込みトランジスタT1のゲートドレイン間が短絡される。

【0025】

また、スイッチSW2は、ドライブトランジスタT1のドレイン（またはソース）と有機EL素子OLEDとの間に設けられ、スイッチSW2をオンすることでドライブトランジスタT1のドレイン電流が有機EL素子OLEDに流れる。スイッチSW3はドライブトランジスタT1のドレイン（またはソース）と定電流源CC1との間に設けられ、スイッチSW3をオンすることで、定電流源CC1からの定電流IrがトランジスタT1のドレイン（またはソース）に供給される。

【0026】

このような回路において、スイッチSW1、SW3をオン、スイッチSW2をオフにする。これによって、ドライブトランジスタT1のゲートドレイン間が短絡され、その状態でドライブトランジスタT1のドレインにIrが供給されるため、その定電流Irが負電源に向けて流れる。そして、このようにドライブトランジスタT1のゲートドレイン間を短絡して電流Irを流すことで、ドライブトランジスタT1のゲート・ソース間にドレイン電流Irに対応する電圧Vrが蓄えられる。すなわち、ドライブトランジスタT1のゲート電圧は負電源の電圧より電圧Vrだけ高い電圧になる。電圧Vrは個々のドライブトランジスタT1の特性により異なるため、通常典型的な値VroからdVrだけずれる。すなわち、 $V_r = V_{ro} + dV_r$ となる。

【0027】

次に、スイッチSW1、SW3をオフにし、目的諧調電流Is（有機EL素子OLEDに流したい電流）に対応する目的電圧Vsとすると、ドライブトランジスタT1のゲート電位がVs - Vroだけ変化するように、C1のSW4側端子に適当な差分電圧を与える。これにより、ドライブトランジスタT1のゲート・ソース間電圧は目的電圧Vs + dVrになり、ドライブトランジスタT1の特性ばらつきdVr分を補正した電圧がゲート・ソース間に印加される。

【0028】

最後に、スイッチSW2をオンにして目的電流Isを有機EL素子OLEDに流して発光させる。

【0029】

ここで、ドライブトランジスタT1のドレイン電流Idとゲート・ソース間電圧Vgsの関係を

$$I_d = f(V_{gs}) = u C W / L * (V_{gs} - V_{th})^2 \cdots (1)$$

とすると、あるドライブトランジスタTiのIdi - Vgsの関係fiは、

$$I_{di} = f_i(V_{gs}) = k_i * f_o(V_{gs} - dV_{thi}) \cdots (2)$$

となる。ただし、uは移動度、Cはゲート容量、W、Lはそれぞれトランジスタのチャネル幅、およびチャネル長である。ここで、foは典型的なId - Vgs関数、fiは典型的な関数foからのばらつきを含んでいることを意味し、kiはTiの移動度の典型値に

10

20

30

40

50

対する比、 dV_{thi} は T_i の閾値の典型値との差である。

【0030】

定電流 I_r をプログラミングした際の T_i の $I - V$ 関係は、

$$I_r = f_i(V_{ri}) = k_i * f_o(V_{ri} - dV_{thi}) \cdots (3)$$

となる。ただし、 V_{ri} は T_i に I_r を流したときのゲート・ソース間電圧である。

【0031】

一方、 f_o には逆関数が存在し、これを $f_o(-1)$ とすると、上記式 (3) は、

$$V_{ri} - dV_{thi} = f_o(-1)(I_r / k_i) \cdots (4)$$

と表せる。同様に、典型的なドライブトランジスタ T_o については、

$$V_{ro} = f_o(-1)(I_r) \cdots (5)$$

と表せる。

【0032】

従って、容量 C_1 を介して目的信号電圧 V_s と典型的参照電圧 V_{ro} の差分電圧 $V_s - V_{ro}$ を上記で蓄えた V_{ri} に加算すると、ドライブトランジスタ T_i のドレイン電流 I_i は、

$$\begin{aligned} I_i &= f_i(V_{gsi}) = f_i(V_s - V_{ro} + V_{ri}) \\ &= k_i * f_o(V_s - V_{ro} + V_{ri} - dV_{thi}) \cdots (6) \end{aligned}$$

となる。

【0033】

従って、式 (4)、(5) より、

$$I_i = k_i * f_o\{V_s - f_o(-1)(I_r) + f_o(-1)(I_r / k_i)\} \cdots (7)$$

となる。

【0034】

従来の2トランジスタの回路の場合 (2) と比べると、 dV_{thi} の影響が消え、さらに k_i のばらつきの影響も抑えられており、従来の場合に比べて T_i を流れる電流のばらつきが抑えられる事がわかる。

【0035】

なお、信号線に供給される信号電圧は、RGB別の輝度信号などから形成される信号である。従って、この輝度信号を信号電圧 $V_s - V_{ro}$ に変換すればよい。

【0036】

「具体的構成」

上述の図2の構成については、定電流 I_r のプログラミング方法と差分電圧 $V_s - V_{ro}$ の書込み方法によって種々の回路構成と駆動方法が考えられる。

【0037】

以下に、いくつか実施例を挙げるがこれらに限定されるべきものではない。また、これらの実施例には、例としてNチャネル型のTFTをドライブトランジスタとして採用しているが、Pチャネル型でも電流の正負を換えることで全く同じ効果を得ることができる。

【0038】

(具体例1)

図3に、本発明の駆動を実現する回路の一具体例を示す。図2と同様に、ドライブトランジスタ T_1 のドレインと、そのゲート、有機EL素子OLEDのカソード、定電流源 C_1 との間に、それぞれ SW_1 、 SW_2 、 SW_3 を挿入配置すると共に、容量 C_1 と信号線との間にスイッチ SW_4 を設けている。さらに、この図3の例では、スイッチ SW_4 と容量 C_1 との接続点がスイッチ SW_5 を介して負電源に接続されている。

【0039】

また、スイッチ $SW_1 \sim SW_5$ は、すべてnチャネルTFTで構成されており、スイッチ SW_1 、 SW_3 、 SW_4 のゲートは制御線1、スイッチ SW_2 のゲートは制御線2、スイッチ SW_5 のゲートは制御線3に接続されている。

【0040】

10

20

30

40

50

この回路において、制御線 1 を H レベルとしスイッチ S W 1 , S W 3 , S W 4 をオン、制御線 2 , 3 を L レベルとしてスイッチ S W 2 , S W 5 をオフにする。これによって、ドライブトランジスタ T 1 のゲートに定電流 I_r に対応する電圧をプログラミング (対応する電圧 V_r をセット) する。このとき、スイッチ S W 4 はオンになっており、容量 C 1 のスイッチ S W 4 側には、 $-(V_s - V_{ro})$ の電圧を信号線 D L から印加しておく。このため、容量 C 1 には、 $V_r - (V_s - V_{ro})$ の電圧が充電される。

【 0 0 4 1 】

次に、制御線 1 を L レベル、制御線 3 を H レベルにする。これによって、スイッチ S W 1 , S W 3 , S W 4 がオフ、スイッチ S W 5 がオンになるので、スイッチ S W 4 と容量 C 1 との接続点の電圧は、 $-(V_s - V_{ro}) - 0$ (負電源電圧 0 V) に変化する。このため、容量 C 1 のドライブトランジスタ T 1 側端子 (ゲート) には、 $V_s - V_{ro}$ が加算される。これによって、ドライブトランジスタ T 1 のゲートは、 $V_s - V_{ro} + V_r$ となる。そして、スイッチ S W 2 をオンすることで、ドライブトランジスタ T 1 のゲート電圧 $V_s - V_{ro} + V_r$ に応じた電流が有機 E L 素子 O L E D に供給される。なお、ここでの V_r は、1つの画素のドライブトランジスタ T 1 についての V_r であり、 V_{ri} である。

【 0 0 4 2 】

図 4 にそれぞれのスイッチのオン・オフのタイミングを図示する。このように、スイッチ S W 1 , S W 3 , S W 4 をオンする時に、スイッチ S W 2 , S W 5 をオフしておく。これによって、ゲート電圧を V_r にセットするプログラミングが行われ、また容量の充電量を $V_s - V_{ro} + V_{ri}$ とする。そして、スイッチ S W 1 , S W 3 , S W 4 をオフし、スイッチ S W 5 をオンすることで、容量 C 1 の充電電圧が確定する。その後、スイッチ S W 2 をオンすることで有機 E L 素子 O L E D が発光する。なお、スイッチ S W 2 のオンをスイッチ S W 5 のオンなどより遅らせることによって、容量 C 1 の充電電圧の変化を抑制することができる。

【 0 0 4 3 】

図 5 は、スイッチ S W 2 , S W 5 を同一の制御線 3 に接続したものである。この場合には、図 6 のように制御線 1 , 3 を制御することで、上述の図 3 と同様の動作が達成される。なお、この図 5 の構成は、制御線が少なくてもよいが、スイッチ S W 2 が、スイッチ S W 5 より先にオンすると、容量 C 1 に充電された電荷が逃げ、ドライブトランジスタ T 1 のゲート電圧が変動しやすいという問題がある。

【 0 0 4 4 】

図 7 は、スイッチ S W 1 , S W 3 , S W 4 を n チャネル、スイッチ S W 2 , S W 5 を P チャネルとし、1つの制御線 1 によりすべてのスイッチ S W 1 ~ S W 5 のスイッチングを行うものである。この例の動作は、図 5 の場合と同様である。

【 0 0 4 5 】

図 8 は、ドライブトランジスタ T 1 のソースにスイッチ S W 3 を介し定電流源 C C 1 を接続すると共に、スイッチ S W 2 を介し有機 E L 素子 O L E D のアノードを接続したものである。なお、有機 E L 素子 O L E D のカソードは、負電源に接続している。

【 0 0 4 6 】

このような回路によって、上述の図 5 の回路と同様に動作する。すなわち、スイッチ S W 1 , S W 3 , S W 4 をオン、スイッチ S W 2 , S W 5 をオフして、ドライブトランジスタ T 1 のゲートに定電流に応じた電圧をセットし、その後スイッチ S W 1 , S W 3 , S W 4 をオフ、スイッチ S W 5 をオンして、ドライブトランジスタ T 1 のゲート電圧を確定する。そして、スイッチ S W 2 をオンして有機 E L 素子 O L E D が発光する。

【 0 0 4 7 】

図 9 は、ドライブトランジスタ T 1 に p チャネル T F T を用いた例である。この例では、プログラミング期間において、ドライブトランジスタ T 1 のゲートに正電源電圧 $V_{DD} - V_r$ の電圧が蓄積され、これから $(V_s - V_{ro})$ の差分電圧が減算される。そこで、目標電圧を電源電圧から減算する極性が反対 (電圧が低いほど輝度が高い) の信号とすることで同様の動作が得られる。

10

20

30

40

50

【 0 0 4 8 】

ここで、上記実施形態においては、1画素回路についてのみ示した。しかし、表示装置は、この画素をマトリクス状に配置して、各画素の表示を制御することで全体としての表示が行える。通常の場合、1水平ラインのすべての画素について、上述のような動作を同時に行う。そこで、水平方向の制御線を1本または2本設けることで上述のような制御が行える。一方、各画素の表示についての輝度信号（ビデオ信号）は、点順次で供給されることが普通であり、このビデオ信号に対応する信号電圧は各信号線に順次セットしてもよいし、1ライン分信号電圧をセットした後、全信号線に一度に信号電圧を供給してもよい。

【 図面の簡単な説明 】

10

【 0 0 4 9 】

【 図 1 】 従来の駆動回路の構成を示す図である。

【 図 2 】 実施形態の駆動回路の構成を示す図である。

【 図 3 】 具体例の回路を示す図である。

【 図 4 】 具体例の動作を説明するためのタイミングチャートである。

【 図 5 】 別の具体例の回路を示す図である。

【 図 6 】 別の具体例の回路の動作を説明するためのタイミングチャートである。

【 図 7 】 さらに別の具体例の回路を示す図である。

【 図 8 】 さらに別の具体例の回路を示す図である。

【 図 9 】 さらに別の具体例の回路を示す図である。

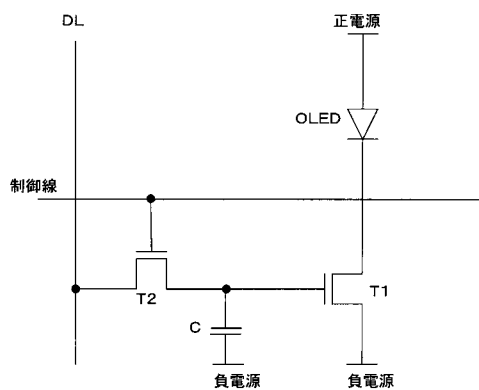
20

【 符号の説明 】

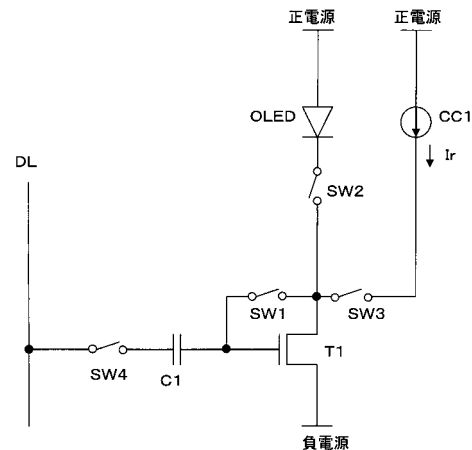
【 0 0 5 0 】

C 1 容量、C C 1 定電流源、D L 信号線、O L E D 有機 E L 素子、S W 1 ~ S W 5 スイッチ、T 1 ドライブトランジスタ、T 2 書き込みトランジスタ。

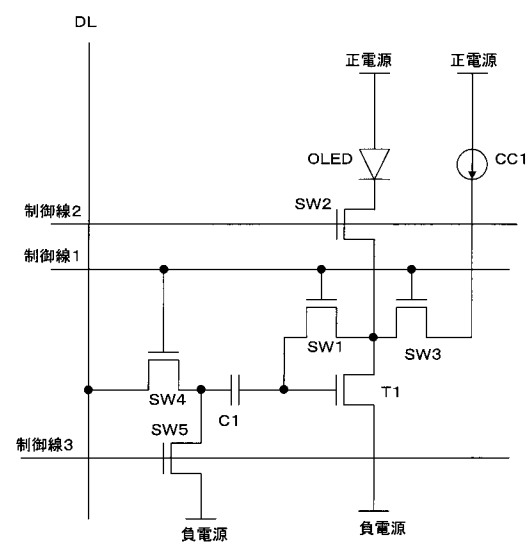
【 図 1 】



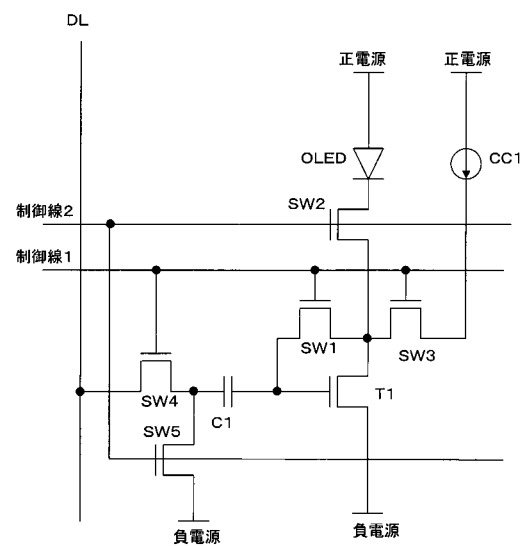
【 図 2 】



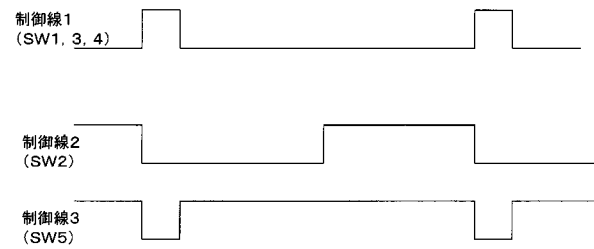
【 図 3 】



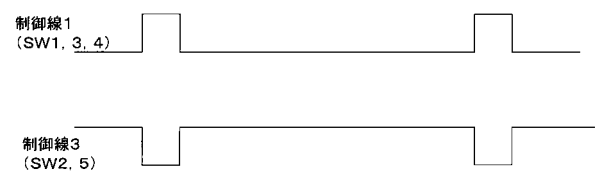
【 図 5 】



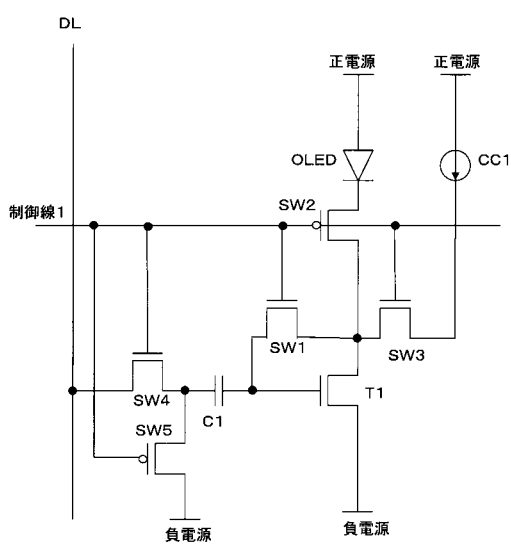
【 図 4 】



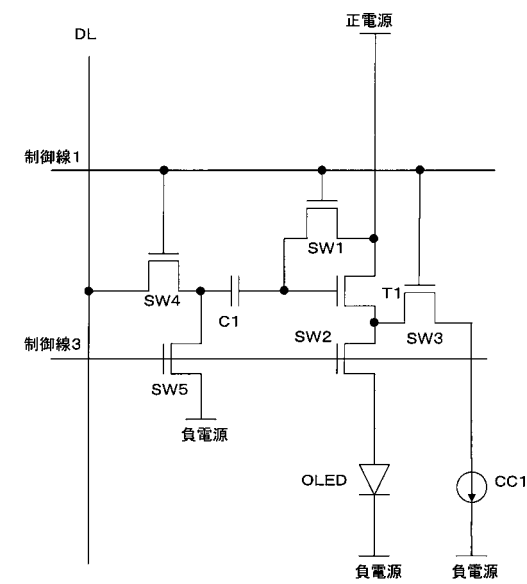
【 図 6 】



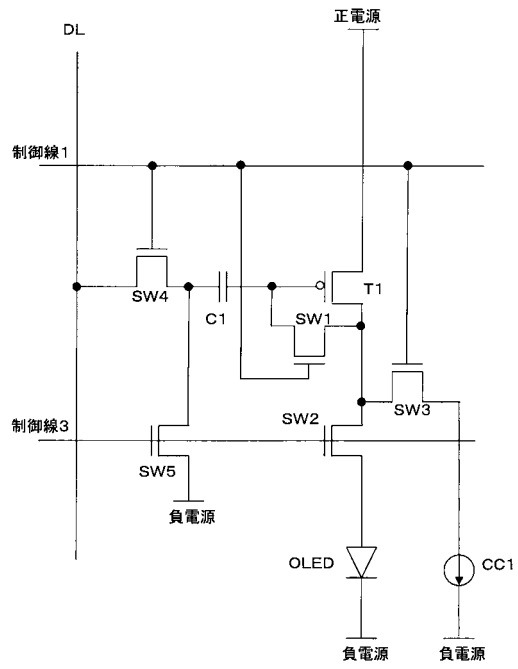
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 8 0 G
H 0 5 B	33/14	A