

(19) DANMARK



Patentdirektoratet  
TAASTRUP

(12) PATENTSKRIFT

(11) 169367 B1

(21) Patentansøgning nr.: 2303/87

(51) Int.Cl.5

G 06 F 12/06

(22) Indleveringsdag: 05 maj 1987

(41) Alm. tilgængelig: 06 nov 1988

(45) Patentets meddelelse bkg. den: 10 okt 1994

(86) International ansøgning nr.: -

(30) Prioritet: -

(73) Patenthaver: \*Nintendo Co. Ltd.; 60, Fukuine Kamitakamatsu-cho; Higashiyama-ku; Kyoto, JP

(72) Opfinder: Katsuya \*Nakagawa; JP

(74) Fuldmægtig: Larsen & Birkeholm A/S Skandinavisk Patentbureau

(54) Hukommelseskassette

(56) Fremdragne publikationer

US patent. nr. 4485457

(57) Sammendrag:

2303-87

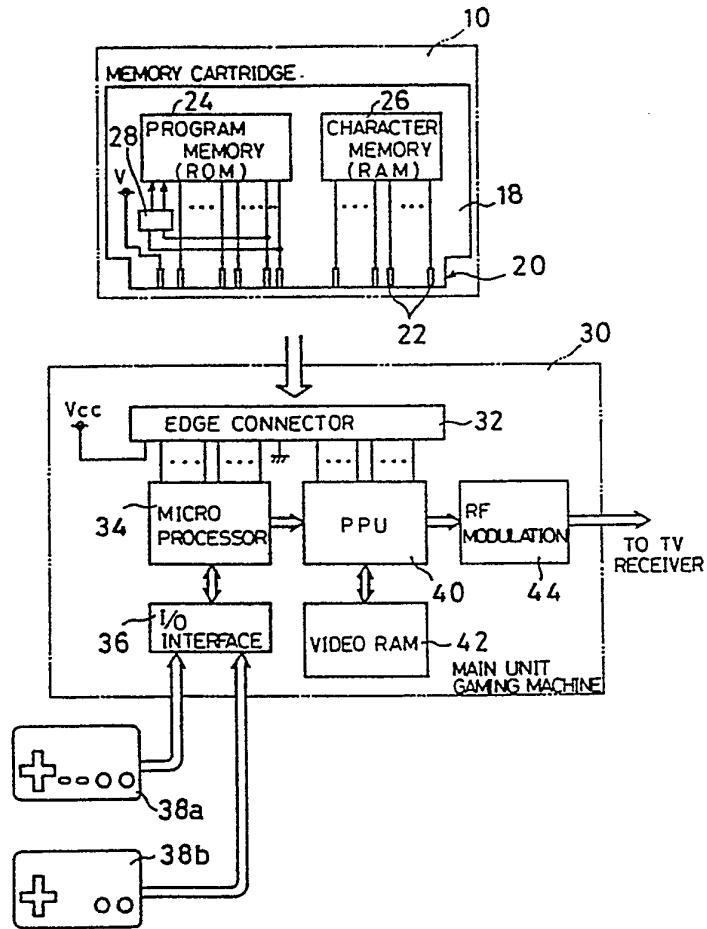
En hukommelseskassette indsættes i en PC's hovedenhed, når den skal bruges. Hukommelseskassetten omfatter et hylster og en trykt kredsløbsplade, som er anbragt deri og på hvilken er anbragt en stor-kapacitets én-chip ROM. Denne én-chip ROM's oplagingsområde er opdelt i et antal banker, som hver især har et antal hukommelsesadresser tilgængelige for hovedenhedens centrale behandlings-enhed, og en specifik bank blandt dem er tildelt en adresseplads konstant tilgængelig for den centrale behandlings-enhed. I den specifikke bank er oplagret bank-udvælgelsesdata til udvælgelse af andre banker. Bank-udvælgelsesdata udlæses under forløbet af et program, der er oplagret i den specifikke bank, idet de bliver tilført en tæller. Tællerens indhold er sendt som indgang til én-chip ROM's tre mest betydningsfulde bits af adresser. Adressens tre mest betydningsfulde bits fungerer som bank-udpegelses-bits. En vilkårlig bank i én-chip ROM skiftes over ved vilkårlig timing ved hjælp af de bank-udvælgelsesdata, der sendes som udgang fra de øvrige banker i én-chip ROM.

DK 10930 / B1

fortsættes

FIG. 2

2303-87



HUKOMMELSESKASSETTE

## Opfindelsens baggrund

## 5 Opfindelsens område

Denne opfindelse vedrører en hukommelseskassette. Mere specifikt vedrører denne opfindelse en hukommelseskassette, som kan monteres og afmonteres fra en personlig datamats hovedenhed, såsom en videospillemaskine, som bruges i hjemmet, og som indsættes i hovedenheden, når den skal bruges.

## Beskrivelse af den tidligere teknik

15 Hjemme-PC'ere omfatter spillemaskinen, der hedder "Nintendo Entertainment System" (varemærke), fremstillet og solgt af denne opfindelses ansøger, og den, der hedder "MSX" (varenavn). I disse PC'ere bruges en ekstern hukommelseskassette, i hvilken et program for spil, undervisning eller lignende er indskrevet i forvejen, og PC'eren gøres klar ved 20 at indsætte en sådan ekstern hukommelseskassette i hovedenheden. Hukommelseskassetten omfatter en non-volatile hukommelse (f.eks. ROM) til oplagring af programdata og/eller karakterdata til display.

25

Når en central hovedbehandlingsenhed (CPU) i PC'erens hovedenhed får adgang til hukommelseskassetten ROM, bliver det maksimale antal tilgængelige adresser, dvs. adresseplads, begrænset af ydelsen (antal bits) i den centrale behandlingsenhed, og derfor er ROM's brugbare hukommelseskapacitet i hukommelseskassetten også naturligt begrænset. F.eks., i ovenfor nævnte "Nintendo Entertainment System" kan der kun bruges maksimalt en 256Kbit ROM til program og en 64Kbit ROM til karakterer. Således begrænses det maksimale antal programtrin til den maksimale adresseplads, der 35 er tilgængelig for den centrale behandlingsenhed, og der-

for, når sådan en PC bruges som spillemaskine f.eks., begrænses spillets længde, spillets variationsomfang, antallet af display-situationer og antallet af karakterer, som kan vises på display.

5

En tidligere teknik har været fremlagt til at eliminere en sådan ulempe. Som f.eks. japansk patent nr. 112352/1984 af 28. juni 1984, som svarer til US Patent nr. 4.432.067. I ovenfor nævnte tidligere teknik gives en adresse fra den centrale behandlingsenhed installeret i spillemaskinens hovedenhed til et antal hukommelseschips som en fælles adresseindgang, mens den adresse dekodes af en adressedekoder. Når en specifik adresse bliver sendt som udgang af den centrale behandlingsenhed, sender adressedekoderen et signal, og som en reaktion på signalet bliver et flip-flop eller en latch-kredsløb aktiveret. Fra flip-flop eller latch-kredsløbet sendes et chip-select-signal (CS) til udvælgelse af én, der svarer til den specifikke adresse, og chip-select-signalet gør den tilsvarende hukommelseschip klar. Følgelig kan den centrale behandlingsenhed få tilgang til hukommelsesområdet, som er udpeget af den udvalgte hukommelseschip.

Den ovenfor beskrevne tidligere teknik har den fordel, at hukommelseskapaciteten kan udvides uden at forøge adresseportene fra den centrale behandlingsenhed, men det følgende problem skal stadig løses. Med de seneste fremskridt inden for halvlederteknologien er omfanget af integration af den integrerede kredsløbschip blevet forøget mere og mere, men den ovenfor beskrevne tidligere teknik kan ikke tilpasses sådan en én-chip stor-kapacitets-hukommelse. Årsagen er, at eftersom udgangen fra flip-flop eller latch-kredsløbet bruges som et chip-select-signal, og sådan et chip-select-signal kun kan vælge enable eller disable på chip-basis og ikke kan udføre enable/disable af det specifikke område i én-chip-hukommelsen. Med andre ord, med den tidligere teknik kan en vilkårlig chip af hukommelses-chips, som respek-

35

tivt har antallet af adresser tilgængelige for den centrale  
behandlingsenhed, klargøres til at udpege en adresse, men  
banker, som repektivt har adresser tilgængelige for den  
centrale behandlingsenhed i en én-chip-hukommelse med  
5 adresser i et større antal end adressepladsen tilgængelig  
for den centrale behandlingsenhed, kan ikke udvælges eller  
adresseres. Følgelig, med den tidligere teknik, kan man  
ikke få gavn af den seneste halvlederteknologi, og forholdet  
mellem omkostningsstigningerne og forøgelsen af hukom-  
10 melseskapaciteten er stor og vil resultere i høje priser.

En anden metode, der kan anvendes til at øge lagerkapacite-  
ten uden at øge antallet af processorenhedens adresseporte  
er endvidere vist i US Patent nr. 4.485.457. Ifølge denne  
15 kendte teknik detekterer en sidevalgdekodningslogik data  
for en bestemt adresse fra en adressebus og udsender stro-  
besignaler for side 0, 1 eller 2, dvs. respektive ROM-lag-  
re, som reaktion på detektion af den bestemte adresse. Da  
de bestemte adressedata fra processorenheden i den kendte  
20 anordning imidlertid benyttes til at udvælge en ROM-enhed,  
bliver den nævnte sidedekodningslogik, der normalt består  
af et antal logiske porte, uforholdsmæssigt kompliceret i  
forhold til antallet af bits i adressedataerne. Omkostnin-  
gerne for hardware bliver således urimelige. Desuden, når  
25 antallet af ROM-enheder er stort, kræves et tilsvarende  
stort antal bestemte adresser. Et ROM-lagerområde, der er i  
stand til at lagre programdata, bliver dermed mindre på  
grund af, at adresser benyttes til udvælgelse af siderne,  
dvs. at ROM-enhederne ikke kan benyttes som adresser til  
30 lagring af programdata. Hvis antallet af ROM-enheder er 16,  
kræves 16 specifikke adresser. Således er 16 adresser okku-  
peret og kan ikke benyttes til programdataerne i hver ROM-  
enhed. Det antal af adresser, der ikke kan benyttes til  
programdataerne er derfor 256 (= 16 x 16). Systemet ifølge  
35 det nævnte US patent gør derfor ikke effektiv brug af lage-  
ret.

Et hovedformål med opfindelsen er derfor at tilvejebringe en hukommelseskassette, der, selvom det maksimale i en processorenhed tilgængelige adresserum, hvilken processorenhed indgår i en hovedenhed i en PC, i hvilken kassetten er indsat, er begrænset, kan lagre flere data og er tilgængelig for processorenheden.

Et andet formål med opfindelsen er at tilvejebringe en lagerkassette, i hvilken hver adresse for et lager med én enhed med stor kapacitet kan accesses af processorenheden uden at øge antallet af adresseporte i processorenheden.

Et andet formål med opfindelsen er at tilvejebringe en hukommelseskassette, i hvilken det er muligt at øge lagerkapaciteten uden at forøge antallet af ikke-brugbare adresser.

Ifølge opfindelsen er der tilvejebragt en hukommelseskassette, der kan forbindes til og frakobles fra en hovedenhed, der indeholder en computer, idet hovedenheden har en første databus, en første adressebus og en processorenhed, idet hukommelsesenheden omfatter

- en kredsløbsplade med første adresseledninger og første dataledninger, der kan forbindes til henholdsvis den første adressebus og den første databus, når kassetten forbindes med hovedenheden,

- en første hukommelse, der er monteret på kredsløbspladen, idet den første hukommelse er ikke-flygtig og har adresseterminaler, der er koblet til de første adresseledninger, og dataterminaler, der er koblet til de første dataledninger, idet den første hukommelse har en forudbestemt lagringskapacitet og er opdelt i et antal databanker, idet mindst én af databankerne lagrer bankudvælgelsesdata til

udvælgelse af andre databanker,

5 - en dataholdeanordning, der er monteret på kredsløbspladen til at optage bankudvælgelsesdata, idet dataholdeanordningen har mindst én dataindgangsterminal koblet til mindst én af de første dataledninger, og har mindst én udgangsterminal, og

10 - en ledende mønsteranordning, der er dannet på kredsløbspladen og forbinder dataholdeanordningens mindst ene udgangsterminal med en forudbestemt del af den første hukommelsesadresseterminaler, og denne hukommelseskasse er ifølge opfindelsen kendetegnet ved, at dataholdeanordningen er indrettet til at kunne lagres med bankudvælgelsesdata, der udlæses fra den første hukommelse som reaktion på et 15 aktiveringssignal til aktivering af den første hukommelse, hvor begge signaler modtages fra processorenheden, og at den første hukommelse omfatter en anordning til udlæsning af data, der er lagret på et adresselagringssted i en databank, der udvælges af bankudvælgelsesdataerne, der tidligere er indlæst i dataholdeanordningen, idet adresselagringsstedet adresseres af processorenheden. 20

25 Da lagerdatabankerne i hukommelseskassetten ifølge opfindelsen kan udvælges ved hjælp af de bankudvælgelsesdata, der holdes i dataholdeanordningen, kan dataholdeanordningen være en enkelt kreds, eksempelvis en låsekreds eller en tæller med datalåsende eller dataholdende egenskaber. Ved den foreliggende opfindelse er bankudvælgelseskredsen derfor enklere og mindre kostbar sammenlignet med kredsen 30 ifølge US Patent nr. 4.485.457. Da det ifølge den foreliggende opfindelse endvidere ikke er nødvendigt at ofre adresser til bankudvælgelsen, er det adresserum, der er tilgængeligt for programdata, ikke reduceret. Den effektive hukommelseskapacitet ved den foreliggende opfindelse er 35 derfor større end i anordningen ifølge det nævnte US pa-

tent, hvilket betyder, at der kan anvendes mere avancerede programmer i læselagrene (ROM) med samme kapacitet.

5 Når den centrale behandlingsenhed får tilgang til en forudbestemt bank i den første hukommelse, udlæses data, som er oplagret i banken. Hvis disse data omfatter data, som viser den næste bank i den første hukommelse, som skal være tilgængelig, gør den aktive anordning f.eks. den bank klar i den første hukommelse, baseret på disse data. Den centrale  
10 behandlingsenhed får tilgang til den bank ved at bruge en anden adresseplads. Hvis hukommelseskassetten omfatter en anden hukommelse, bliver data udlæst fra banken i den første hukommelse overført til den anden hukommelse efter behov. Når der benyttes hukommelseskassette til spillemaskinen, oplagres karakterdata i den anden hukommelse.  
15

Ifølge denne opfindelse, selvom adressepladen tilgængelig for den centrale behandlingsenhed er begrænset, ved et korrekt skift mellem bankerne i den første hukommelse, kan der  
20 benyttes en hukommelse med en kapacitet, der er større end den centrale behandlingsenheds maksimale adresseplads. Dette betyder, ifølge denne opfindelse, at hukommelseskapaciteten tilgængelig for den centrale behandlingsenhed kan udvides.  
25

I en udførelse bruges en stor-kapacitets én-chip ROM som første hukommelse. En specifik bank af denne én-chip ROM holdes konstant tilgængelig for den centrale behandlingsenhed. Når der er tilgang til den specifikke bank, og der  
30 derfra udlæses bankudvælgelsesdata til udvælgelse af en anden bank, gives bankudvælgelsesdata til en tæller som en aktiv anordning. Tællerens udgang gives til de tre mest betydningsfulde bits af én-chip ROM's adresse, og derved gøres en anden bank i denne én-chip ROM klar. Den således  
35 klargjorte bank kan adresseres af udgangen fra den centrale behandlingsenheds adresseport.

Udvælgelsesdata for yderligere en bank er oplagret i den tidligere klargjorte bank, og når disse udlæses, sender tælleren en adresse, som skal klargøre denne yderligere bank til de tre mest betydningsfulde bits af én-chip ROM's adresse på en lignende måde.

Således, ifølge denne opfindelses udførelse, kan et skift til en vilkårlig bank foretages med en vilkårlig timing med et programs fremskridt. Følgelig, ved at benytte hukommelseskassetten som beskrevet ovenfor som kassette til en spillemaskine, kan man få et mere alsidigt spil. I dette tilfælde kan de karakterdata oplagret i én-chip ROM'ens bank bruges sammen i hver display-situation udført af hver én-chip ROM's bank, og derfor kan der let fremstilles en række spil med langt forløb.

Ydermere, ifølge denne opfindelse, kan ulovlig kopiering eller overspilning af hukommelseskassetten forhindres ved vilkårligt at indstille bankudvælgelsesdata på et vilkårligt programtrin.

Disse formål og andre formål, egenskaber, aspekter og fordele ved denne opfindelse vil fremgå tydeligere af den følgende detaljerede beskrivelse af udførelserne af denne opfindelse og med henvisning til de ledsagende tegninger.

#### Kort beskrivelse af tegningerne

fig. 1 er en eksploderet perspektivtegning, som viser én udførelse ifølge denne opfindelse,

fig. 2 er et skematisk blokdiagram, der viser et eksempel på en videospillemaskine, der er i stand til at bruge en kassette som vist i fig. 1,

fig. 3 er en detaljeret kredsløbste­gning, der viser forholdet mellem en hukommelse til program og en hukommelse til karakterer som vist i fig. 1 og fig. 2, og

5

fig. 4 er et søjlediagram, der viser forholdet mellem programhukommelsesbanker og en mikroprocessors hukommelseskort.

#### 10 Beskrivelse af de foretrukne udførelser

Fig. 1 er en eksploderet perspektivtegning, der viser en udførelse ifølge denne opfindelse. En hukommelseskassette til en spillemaskine (i det følgende blot kaldet kassette) 10 omfatter et hylster 12 dannet af en øvre del 12a og en nedre del 12b. Hylsteret 12 er fladt og næsten rektangulært, og en udragende del 14 er dannet på den ene side deraf. En åbning 16 er dannet af denne udragende del 14, og de øvrige sider på hylster 12 er lukket med sidevægge.

20

En trykt kredsløbsplade 18 er anbragt i hylster 12, og en udragende del 20 er dannet på en del af den trykte kredsløbsplade 18, svarende til den udragende del 14 af ovenfor beskrevne hylster 12. Følgelig er den udragende del 20 på den trykte kredsløbsplade 18 tilgængelig gennem åbning 16 i hylster 12. Ledende mønstre eller forbindelser 22, 22, som udgør midler til at forbinde kassetten 10 til en spillemaskines hovedenhed, er dannet på den udragende del 20 på en fordelingsmåde i den udragende retning af siden på den udragende del 20.

30

En programhukommelse 24 som en første hukommelse, en karakterhukommelse 26 som en anden hukommelse og en halvlederanordning 28 som en aktiv anordning er anbragt på den trykte kredsløbsplade 18. Som beskrevet detaljeret senere kan halvlederanordningen 28 være en tæller eller et latch-

35

kredsløb. Disse anordninger 24, 26 og 28 er forbundet til passende ledende mønstre på den trykte kredsløbsplade 18, som er forbundet med forudbestemte kontaktflader 22 dannet på den udragende del 20 efter behov.

5

Fig. 2 er et skematisk blokdiagram, der viser et eksempel på en hjemmevideospillemaskine, som er i stand til at bruge kassetten som vist i fig. 1. En konfiguration i denne fig. 2 viser ovenfor nævnte "Nintendo Entertainment System", der fremstilles og sælges af denne opfindelses ansøger. Det skal imidlertid påpeges på forhånd, at denne opfindelse kan bruges til ethvert apparat, såsom spilleapparater eller mikrodatamater, som bruger en ekstern hukommelseskassette.

10

Som beskrevet ovenfor omfatter kassetten en programhukommelse 24, en karakterhukommelse 26 og en halvlederanordning 28, som er anbragt på den trykte kredsløbsplade 18, og den udragende del 20 på den trykte kredsløbsplade 18 er forbundet til et kantforbindelsesstik 32 i en spillemaskines hovedenhed 30, og derved forbindes kassetten 10 og spillemaskinens hovedenhed 30 elektrisk, og udgør således ét spillesystem.

15

20

Spillemaskinens hovedenhed 30 omfatter en mikroprocessor 34, som f.eks. kan være det integrerede kredsløb "2A03" fremstillet af Nintendo, og styreanordninger 38a og 38b er forbundet til mikroprocessoren 34 igennem en I/O grænseflade 36. Spillemaskinens hovedenhed 30 er yderligere forsynet med en PPU (billed-behandlings-enhed) 40, en video RAM 42 og en RF modulator 44. For PPU 40, f.eks., bruges det integrerede kredsløb "2C02" fremstillet af Nintendo, og PPU 40 læser videodata under styring af mikroprocessoren 34 og sender disse til RF modulator 44 som et videosignal. RF modulator 44 udsender et videosignal som tv-signal til en tv-modtager, af f.eks. NTSC-systemet.

25

30

35

Her gives en detaljeret beskrivelse af korrelation mellem programhukommelse 24, karakterhukommelse 26 og halvlederanordning 28 med henvisning til fig. 3. F.eks. består programhukommelse 24 af en 1 Mbit maskeret ROM, og karakterhukommelse 26 består af en 64Kbit statisk RAM. Programhukommelse 24's og karakterhukommelse 26's jordterminaler G har jordforbindelse, og en forudbestemt forsyningsspænding Vcc tilføres disse hukommelser 24 og 26 gennem forsyningsspændingsterminaler.

10

En chip-klargøringsterminal CE på programhukommelse 24 er forbundet til spillemaskinens hovedenhed 30 (fig. 2) gennem en forudbestemt terminal (f.eks. terminal 44) på kantforbindelsesstik 32. Et hukommelsesudvælgessignal ROMSEL fra spillemaskinens hovedenhed 30 sendes til chip-klargøringsterminal CE. Ydermere har programhukommelsen 24 adresseterminaler A0-A16 på 17 bits og har dataterminaler D0-D7 på 8 bits. Disse adresseterminaler og dataterminaler er forbundet til spillemaskinens hovedenhed 30 gennem kantforbindelsesstik 32 og data fra forudbestemte terminaler, dvs. i denne udførelse data fra terminaler D0-D2 for de tre mindst betydningsfulde bits, sendes som bankudvælgelsesdata og som 3-bit indgang på halvlederanordningen, dvs. tælleren 28.

25

En chip-udvælgelsesterminal CS, en chip-klargøringsterminal CE og en skriveklargøringsterminal WE på karakterhukommelse 26 er alle forbundet til spillemaskinens hovedenhed 30 gennem kantforbindelsesstikket 32's terminaler (f.eks. terminal 56, terminal 17 og terminal 47). Et læsesignal RD fra spillemaskinens hovedenhed 30 sendes til chip-klargøringsterminal CE gennem kantforbindelsesstik 32, og skrivesignalet WE sendes til skriveklargøringsterminal WE. Ydermere omfatter karakterhukommelse 26 adresseterminaler A0-A12 på 13 bits, og dataterminaler D0-D7 på 8 bits. Adresseterminaler A0-A12 er forbundet til spillemaskinens hovedenhed 30

35

gennem kantforbindelsesstik 32. Dataterminalerne D0-D7 er ligeledes forbundet til spillemaskinens hovedenhed 30.

5 Bemærk, at én digit af adressen er vist med heksadecimal betegnelse.

I denne udførelse, som vist i fig. 4, udgør programhukommelsen 24 f.eks. et sæt hukommelsesbanker på et 128Kbit basis. Dette betyder, at den første hukommelse eller program-  
10 hukommelse 24 omfatter otte 128Kbit banker BK0-BK7. Disse banker BK0-BK7 defineres ved adresserne "00000-1FFFF".

Ydermere er den anden hukommelse eller karakterhukommelse 26 udført som en 64Kbit statisk RAM.

15

Endvidere, i denne udførelse, bruges for halvlederanordningen 28 f.eks. det integrerede kredsløb "74LS161" fremstillet af Texas Instruments, og følgelig er halvlederanordning 28 udført som en 3-bit tæller. Et læse/skrivesignal R/W fra  
20 spillemaskinens hovedenhed 30 sendes til en load-terminal LOAD på tæller 28, og som beskrevet ovenfor forbindes dataterminalerne D0-D2 for de tre mindst betydningsfulde bits i programhukommelsen 24 til load-terminalen LOAD som en preset indgang. Ydermere, hukommelsesudvælgessignalet ROM-  
25 SEL fra spillemaskinens hovedenhed 30 til programhukommelse 24 sendes til en clock terminal CK gennem kantforbindelsesstik 32. Følgelig sendes tællerindgang til tælleren 28, hver gang programhukommelse 24 udvælges af spillemaskinens hovedenhed 30, og tælleren 28 optælles (eller nedtælles) af  
30 denne tællerindgang.

Tæller 28's udgangsterminaler er på tre bits, og denne 3-bit-udgang sendes til adresseterminalerne for de mest betydningsfulde tre bits A16, A15 og A14 på programhukommelse  
35 24 gennem henholdsvis OR gates 46a, 46b og 46c. Nærmere betegnet er adresseterminalen (terminal 35) på spillemaski-

nens hovedenhed 30 forbundet til én indgang på hver af disse OR gates 46a, 46b og 46c, og hver udgang på den tilsvarende bit på tæller 28 sendes til den anden indgang på hver OR gate. Følgelig, for programhukommelse 24, udvælges banken deraf i overensstemmelse med bankudvælgelsesdata (fig. 4) i tæller 28's udgang. F.eks., som vist i fig. 4, hvis tæller 28's udgang er "000", udvælges bank BK0, hvis den er "001" vælges bank BK1, hvis den er "010" vælges bank BK2, hvis den er "011" vælges bank BK3, hvis den er "100" vælges bank BK4, hvis den er "101" vælges bank BK5, hvis den er "110" vælges bank BK6, og hvis den er "111" vælges bank BK7.

Mikroprocessor 34 i spillemaskinens hovedenhed 30 er kun tilgængelig for et to-bank område af programhukommelse 24 som den første hukommelse. Dvs., at mikroprocessor 34 har adresseplads til to banker, "8000-FFFF". Blandt dem er en første adresseplads "C000-FFFF" allokeret til at få adgang, altid på en fast måde, til bank BK7 i programhukommelse 24. Derefter, når en vilkårlig bank af programhukommelse 24's banker BK0-BK7 er valgt, allokeres en anden adresseplads på 64Kbits defineret ved adresserne "8000-C000" til den adresseplads, der svarer til den udvalgte bank.

Følgelig, i første hukommelse 24's banker BK0-BK7, skal de bankudvælgelsesdata for den bank, der skal vælges næste gang, oplagres i halvdelen eller i den sidste del af disse data. For at være mere detaljeret: I banken BK7 som et stående område oplagres data på den bank, som næste gang skal være tilgængelig for den centrale behandlingsenhed eller mikroprocessor 34, og i den bank, som skal læses på sådan en måde næste gang, oplagres udvælgelsesdata for endnu en yderligere bank. Således kan alle banker i programhukommelse 24 bruges med et vilkårlig timing af mikroprocessor 34's anden adresseplads.

Ved brug tilsluttes forsyningsspændingen først, når kassette 10 er indsat i spillemaskinens hovedenhed 30, og umiddelbart derefter eller efter en reset-kontakt er aktiveret, kommer der en læsekommando fra spillemaskinens hovedenhed 5 30's mikroprocessor 34 gennem dennes adresseterminal A14 (terminal 35 på kantforbindelsesstik 32). Når adresseterminal A14 går Hi, bliver alle udgange på OR gates 46a-46c Hi, og "1" sendes til alle adresseterminalerne A16-A14 af programhukommelse 24's tre mest betydningsfulde bits, og følgende er mikroprocessor 34 på dette tidspunkt tilgængelig 10 for det stående område, dvs. programhukommelse 24's bank BK7.

Derefter læses programdata fra programhukommelse 24's bank 15 BK7, og mikroprocessor 34's operation er baseret på disse programdata. Dette betyder, at mikroprocessor 34 på dette tidspunkt kan adressere bank BK7 ved at bruge den første adresseplads i adresserne "C000-FFFF".

20 Mikroprocessor 34 udfører et program ifølge programdata fra programhukommelse 24's bank BK7, og bankudvælgelsesdata til udpegelse af en bank i programhukommelse 24 sættes i den første del (eller sidst eller midtvejs i) disse programdata. Som tidligere beskrevet vælger bankudvælgelsesdata en 25 hvilken som helst af programhukommelse 24's banker BK0-BK7 ved tre bits på "000"- "111".

Bankudvælgelsesdata fra dataterminalerne D0-D2 for de tre 30 mindst betydningsfulde bits i programhukommelse 24 sendes derefter som en preset indgang til tæller 28. På den anden side sendes læse/skrivesignalet R/W til tæller 28 som en load-kommando fra mikroprocessor 34, og på dette tidspunkt sendes signalet R/W som Hi-niveau, og følgelig loades den preset indgang deraf ikke i tæller 28.

35 Når læse/skrivesignalet R/W går Lo-niveau under programmets

udførelse, dvs. når load-kommandoen sendes, skrives bankudvælgelsesdataudgang fra dataterminaler D0-D2 for de tre mindst betydningsfulde bits i programhukommelse 24 til tæller 28. Derefter sender mikroprocessor 34 et læsesignal, 5  
dvs. ændrer signalet R/W til Hi-niveau, og får adgang til banken (f.eks. BK6) udvalgt af tæller 28 ved at bruge den anden adresseplads som beskrevet ovenfor.

Når hukommelsesudvælgessignalet ROMSEL fra spillemaskinens hovedenhed 30's mikroprocessor er Lo-niveau, klargøres 10  
tælleren 28 og programhukommelsen 24. Derefter, hvis data fra den udvalgte bank (f.eks. BK6) er karakterdata, sendes der en kommando til at overføre karakterdata til den anden hukommelse, dvs. karakterhukommelse 26.

15  
Dernæst, ifølge den overførselskommando, skiftes skriveklargøringssignalet WE fra mikroprocessor 34 til Lo-niveau, som muliggør skrivning af karakterhukommelse 26. Så læses data fra den udvalgte bank (f.eks. BK6) i programhukommelse 20  
24 alle i adressesekvens, og læsekarakterdata sendes til mikroprocessor 34. Mikroprocessor 34 sender karakterdata til PPU 40, og PPU 40 skriver karakterdata til karakterhukommelse 26 synkront med karakterhukommelse 26's adresseudpegelse.

25  
Derefter, på lignende måde, og ifølge de bankudvælgelsesdata indeholdt i programdata fra programhukommelse 24, adresseres en hvilken som helst af bankerne BK0-BK7 i denne programhukommelse 24, som "8000-C000" i mikroprocessor 34's 30  
anden adresseplads, og baseret på programdata fra den bank, der er udvalgt på det tidspunkt, og på karakterhukommelse 26's karakterdata kan spillet gå i gang. Følgelig behøver karakterdata blot at blive skrevet i forvejen til en vilkårlig bank i programhukommelse 24. Dette betyder, at bankudvælgelsesdata er fastlagt på forhånd i programdata indeholdt i en hvilken som helst af programhukommelse 24's ban- 35

ker, og data fra den bank, der er udvalgt af bankudvælgesdata, skrives ind i karakterhukommelse 26 for karakterer, og derved er det kun nødvendigt at få tilgang til den karakterdatabank, når der er behov for det. Med andre ord,  
5 behandling skal kun skiftes til den ønskede bank under udførelse af programmet for at læse karakterdata på det tidspunkt. Så kan sådanne bankudvælgesdata sættes vilkårligt af programmet, og derved kan kopiering og overspilning af kassette 10 forhindres effektivt.

10

Som tilfældet er med denne udførelse, selv om mikroprocessor 34's maksimale adresseplads er forholdsvis lille, kan alle programhukommelse 24's banker vælges vilkårligt, og derfor kan mikroprocessor 34's hukommelseskapacitet udvides.  
15 Ydermere kan denne opfindelse ikke blot benyttes til spillesystemer, men også til undervisningssystemer, fordi det er alsidigt.

20

Endvidere, i ovenfor beskrevne udførelse er beskrevet det tilfælde, hvor der blandt et antal banker BK0-BK7 omfattet i programhukommelse 24, i bank BK7, i forvejen er program-sat data til overførselsstyring af karakterdata (dvs. bankudvælgesdata, latch-kommando for bankudvælgesdata, skrivekommando til karakterhukommelse 26 og lignende), og  
25 en returkommando er i forvejen sat i den sidste adresse af den bank, som oplagrer karakterdata, og efterhånden som spillet fortsætter, baseret på bank BK7's program, styres en anden banks karakterdata for overførsel til karakterhukommelse 26. Men de overførselsstyrende data kan oplagres i  
30 flere bytes tæt på den sidste adresse af hver bank, som oplagrer karakterdata.

35

I ovenfor beskrevne udførelse benyttes ydermere en maskeret ROM som programhukommelse 24. Men som f.eks. programhukommelse 24 kan der bruges en EPROM eller lignende, og endvidere kan der bruges en hvilken som helst type hukommelse,

såfremt den ikke er non-volatile.

5 Ydermere, i denne udførelse skrives karakterdata ind i karakterhukommelse 26, men ud over disse data kan der også skrives videodata og lignende, og i dette tilfælde kan karakterhukommelse 26 også bruges som et såkaldt video-RAM.

10 Selv om denne opfindelse er blevet beskrevet og illustreret i detaljer, skal det understreges, at dette kun tjener som et eksempel og ikke skal opfattes som en begrænsning, idet denne opfindelses rækkevidde og omfang kun begrænses af betingelserne i de medfølgende krav.

## P A T E N T K R A V

1. Hukommelseskassette (10), som kan indsættes i og udtages  
fra en PC's hovedenhed (30), som omfatter en central be-  
5 handlingsenhed, idet hovedenheden (30) har en første data-  
bus, en første adressebus og en processorenhed (34), idet  
hukommelseskassetten (10) omfatter

- en kredsløbsplade (18) med første adresseledninger og  
10 første dataledninger, som kan forbindes med henholdsvis den  
første adressebus og den første databus, når kassetten (10)  
forbindes til hovedenheden (30),

- en første hukommelse (24), der er monteret på kredsløbs-  
15 pladen (18), idet den første hukommelse (24) er ikke-flyg-  
tig og har adresseterminaler (A0-A16), der er koblet til de  
første adresseledninger, og dataterminaler (D0-D7), der er  
koblet til de første dataledninger, idet den første hukom-  
melse (24) har en forudbestemt hukommelseskapacitet og er  
20 opdelt i et antal databanker (BK0-BK7), idet hver af data-  
bankerne har et antal adresselagre, idet mindst én af data-  
bankerne lagrer bankudvælgelsesdata til udvælgelse af andre  
databanker,

- en dataholdeanordning (28), der er monteret på kredsløbs-  
25 pladen (18) til optagelse af bankudvælgelsesdata, idet da-  
taholdeanordningen har mindst én dataindgangsterminal kob-  
let til mindst én af de første dataledninger, har mindst én  
udgangsterminal, og

30 - en ledende mønsteranordning, der er dannet på kredsløbs-  
pladen (18) og forbinder dataholdeanordningens (28) mindst  
ene udgangsterminal med en forudbestemt del af den første  
hukommelses (24) adresseterminaler (A0-A16),

35 k e n d e t e g n e t ved, at dataholdeanordningen (28) er

indrettet til at kunne lagres med bankudvælgelsesdata, der udlæses fra den første hukommelse (24) som reaktion på et aktiveringssignal til aktivering af den første hukommelse (24), og et skrivesignal til skrivning på den første hukommelse (24), hvor begge signaler modtages fra processorenheden (34), og at den første hukommelse omfatter en anordning til udlæsning af data, der er lagret på et adresselagringssted i en databank (BK0-BK7), der udvælges af bankudvælgelsesdataerne, der tidligere er blevet lagret i dataholdeanordningen (28), idet adresselagringsstedet adresseres af processorenheden (34).

2. Hukommelseskassette (10) ifølge krav 1, kendet ved, at en bestemt af databankerne (BK0-BK7) i den første hukommelse (24) er tildelt et første adresserum i processorenheden (34) og er tilgængelig til enhver tid ved hjælp af processorenheden (34), idet den bestemte databank lagrer bankudvælgelsesdata til udvælgelse af en databank, der svarer til et andet adresserum, der er tilgængeligt ved hjælp af processorenheden (34), og at dataholdeanordningen (28) udvælger en databank i den første hukommelse (24) for det andet adresserum baseret på de nævnte bankudvælgelsesdata, der er sendt fra den første hukommelse (24).

3. Hukommelseskassette (10) ifølge krav 1 eller 2, kendt ved, at dataholdeanordningen (28) omfatter en halvlederanordning, der modtager bankudvælgelsesdataerne fra den første hukommelse (24) og sender et bankudvælgessignal til adresseterminalen.

4. Hukommelseskassette (10) ifølge krav 3, kendt ved, at halvlederanordningen omfatter en data-låsekreds.

5. Hukommelseskassette ifølge et af kravene 1 til 4, kendt ved, at dataholdeanordningen (28)

omfatter en portstyreanordning (46a-46c), der, når den for-  
synes med et alternativt bankudvælgessignal af proces-  
sorenheden (34), der udpeger den bestemte databank (BK0-  
BK7) i den første hukommelse (24), sender det alternative  
5 bankudvælgessignal til den nævnte del af adressetermina-  
lerne (A0-A16) i den første hukommelse (24), og som, når  
den ikke forsynes med det alternative bankudvælgessig-  
nal, sender dataholdeanordningens (28) udgangssignal til  
den nævnte del af adresseterminalerne i den første hukom-  
10 melse (24).

6. Hukommelseskassette ifølge et af kravene 1 til 5,  
k e n d e t e g n e t ved, at hovedenheden (30) har en  
anden adressebus og en anden databus, og at kredsløbspladen  
15 (18) omfatter andre adresseledninger og andre datalednin-  
ger, der kan forbindes til henholdsvis den anden adressebus  
og den anden databus, når hukommelseskassetten (10) er for-  
bundet til hovedenheden (30), og yderligere omfatter en  
anden hukommelse (26), der er monteret på kredsløbspladen  
20 (10), idet den anden hukommelse (26) har adresseterminaler  
(A0-A12), der er koblet til de andre adresseledninger, og  
dataterminaler (D0-D7), der er koblet til de andre dataled-  
ninger.

25 7. Hukommelseskassette (10) ifølge krav 6, k e n d e -  
t e g n e t ved, at den første hukommelse (24) omfatter en  
læsehukommelse (ROM) og at den anden hukommelse (26) omfat-  
ter en hukommelse med direkte tilgang (RAM).

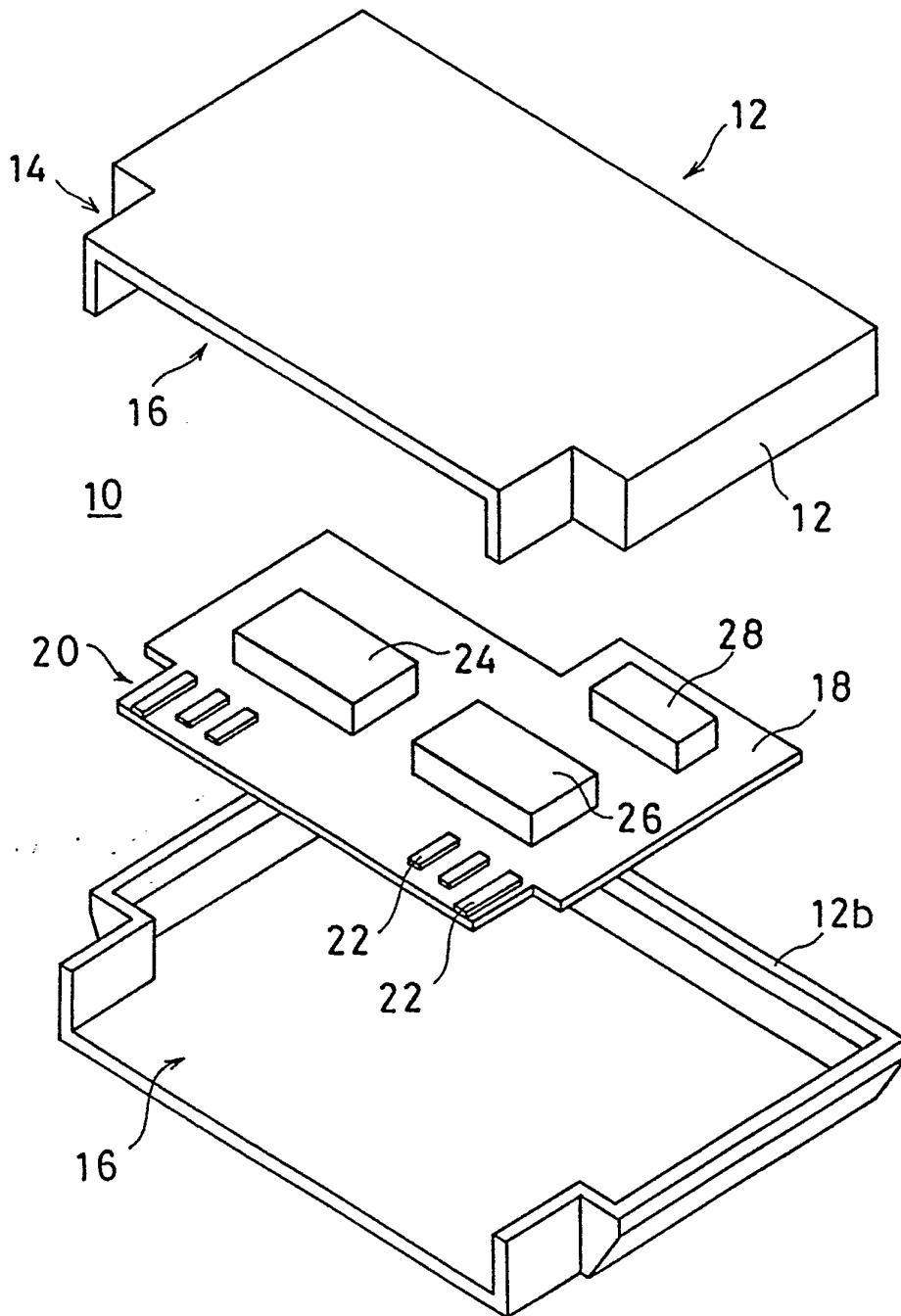


Fig. 1

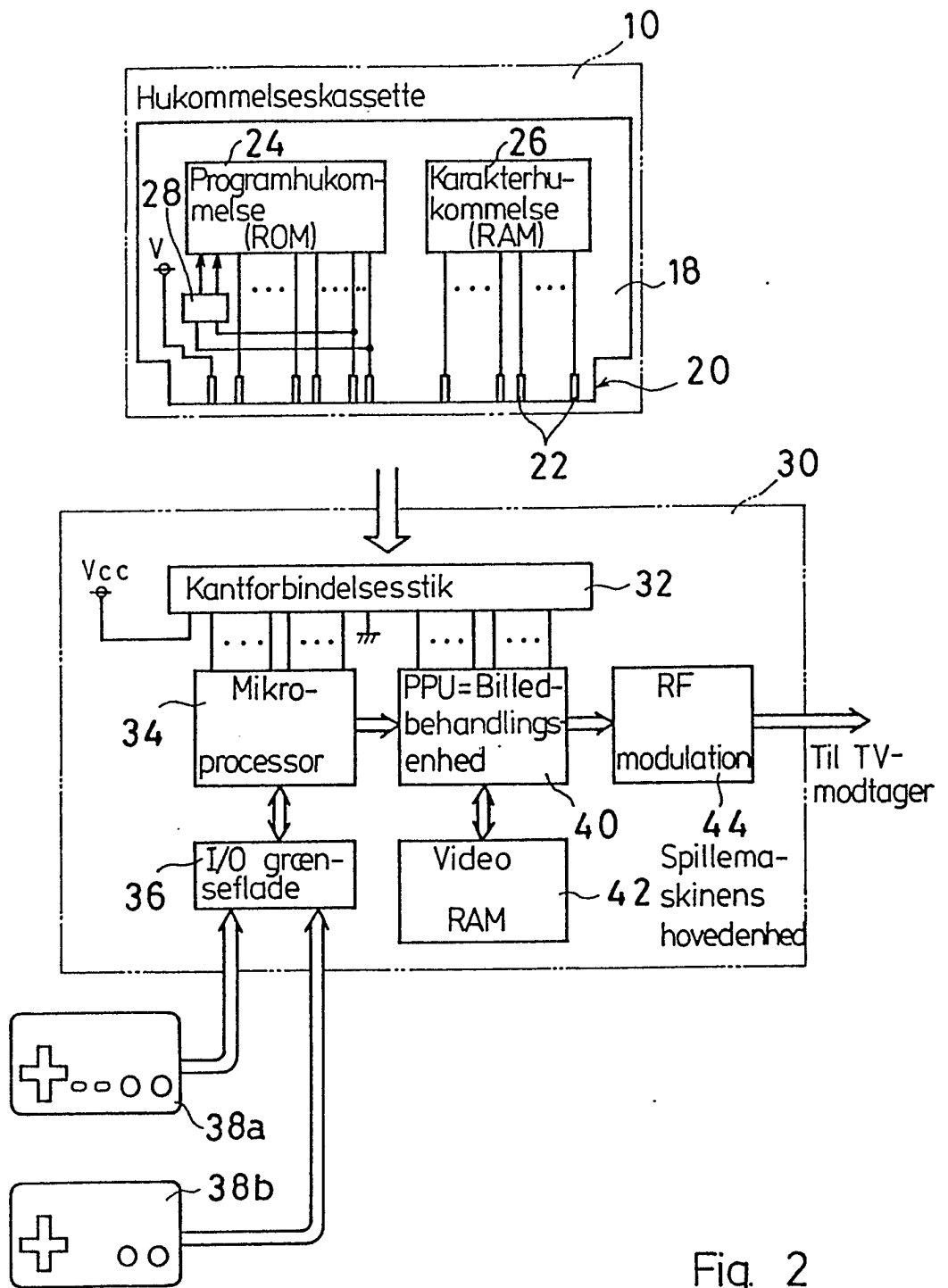


Fig. 2

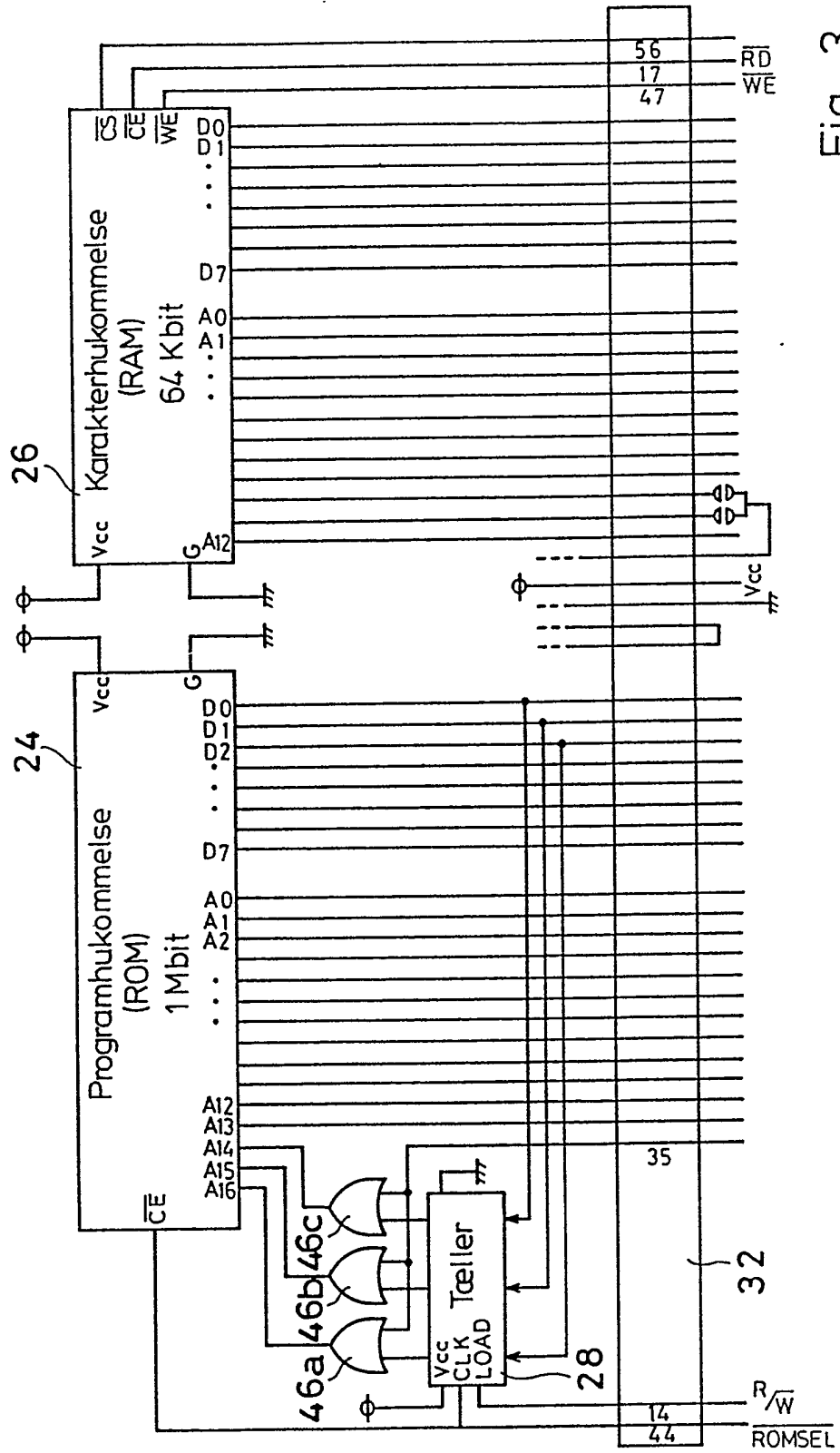


Fig. 3

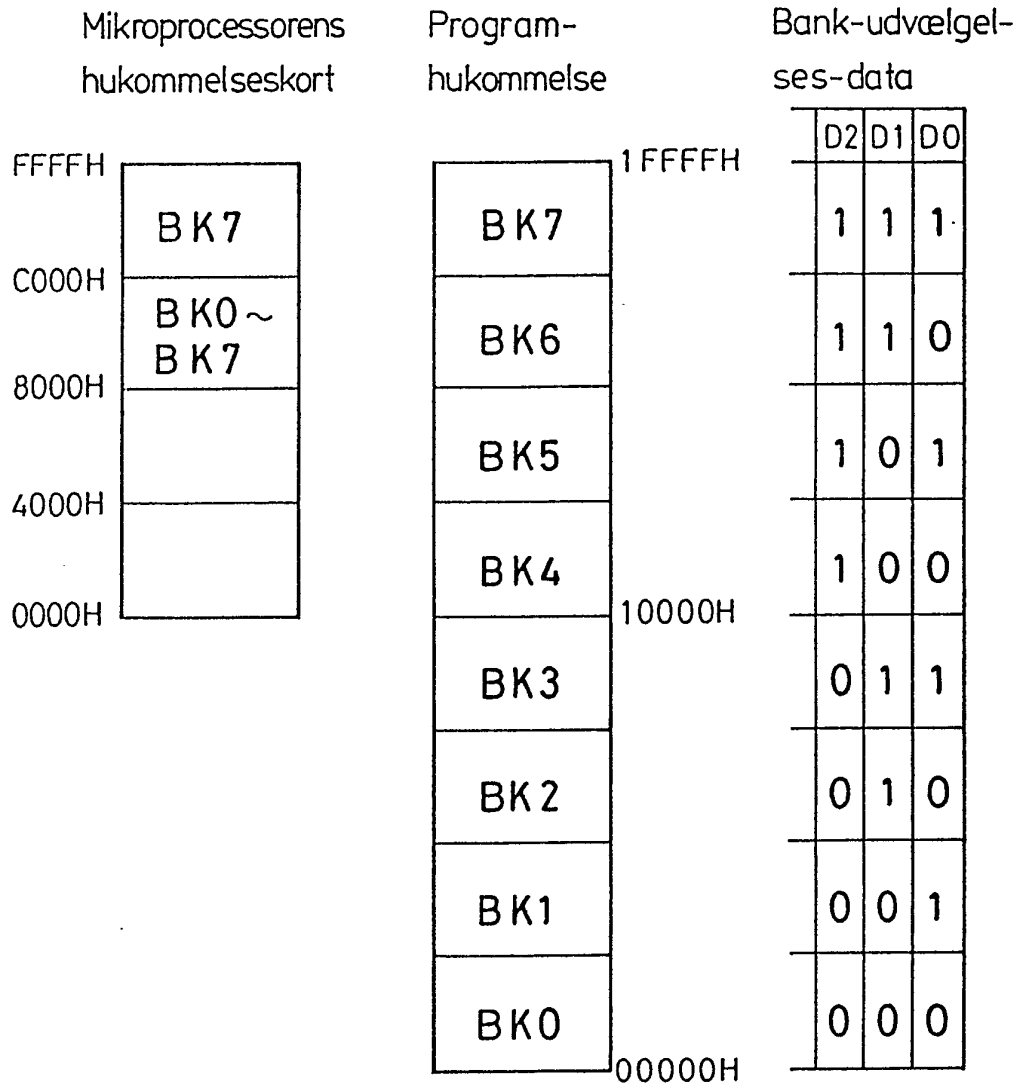


Fig. 4