



(12) 发明专利

(10) 授权公告号 CN 101427346 B

(45) 授权公告日 2010.12.15

(21) 申请号 200780014270.6

(22) 申请日 2007.04.19

(30) 优先权数据

06300393.3 2006.04.21 EP

(85) PCT申请进入国家阶段日

2008.10.21

(86) PCT申请的申请数据

PCT/IB2007/051409 2007.04.19

(87) PCT申请的公布数据

W02007/122561 EN 2007.11.01

(73) 专利权人 NXP 股份有限公司

地址 荷兰艾恩德霍芬

(72) 发明人 安迪·C·尼古瓦

(74) 专利代理机构 上海翰鸿律师事务所 31246

代理人 李佳铭

(51) Int. Cl.

H01L 21/02 (2006.01)

H01L 27/08 (2006.01)

H01C 10/00 (2006.01)

H01L 27/10 (2006.01)

(56) 对比文件

US 4219797, 1980.08.26, 全文.

US 2005/0170644 A1, 2005.08.04, 全文.

US 4181878, 1980.01.01, 全文.

US 2004/0235258 A1, 2004.11.25, 全文.

US 5247262 A, 1993.09.21, 说明书摘要、图1-2.

US 6087189 A, 2000.07.11, 说明书摘要、图1b.

US 2004/0196063 A1, 2004.10.07, 说明书摘要、说明书【0018】、【0020】-【0021】、【0024】、图2,4.

审查员 吴倩

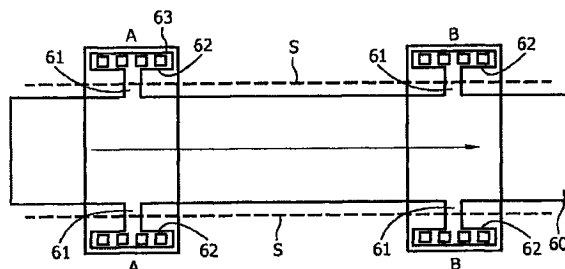
权利要求书 1 页 说明书 4 页 附图 3 页

(54) 发明名称

电阻分压器电路中使用的可调电阻器及其制造方法

(57) 摘要

一种制造电阻分压器电路的方法,包括提供具有从其延伸的多对中间抽头的硅体(60)。每个抽头包括支撑相对较宽硅平台(62)的硅柱(61)。在所述硅体(60)和中间抽头上形成硅化保护层(S),然后使所述硅化保护层(S)形成图案,以便暴露所述硅平台(62)。执行硅化处理,以便硅化平台,从而形成具有相对较低电阻的相应接触焊盘。



1. 一种制造包括电阻分压器电路的集成电路的方法,所述方法包括:提供硅体(60),硅体(60)具有从其延伸的抽头,所述抽头包括支撑相对较宽硅平台(62)的硅柱(61);在所述硅体(60)和抽头上形成硅化保护层(S),并使所述硅化保护层(S)形成图案,以暴露所述硅平台(62);以及执行硅化处理,以硅化所暴露的平台,从而形成具有相对较低电阻的相应接触焊盘(A,B),其中硅平台(62)的未硅化部分和硅化接触焊盘(A,B)之间的界面具有曲折配置。

2. 根据权利要求1的方法,其中以间隔关系设置多个所述抽头,其中相邻硅柱(61)之间的所述硅体(60)部分的宽度限定其电阻。

3. 根据权利要求1的方法,其中所述抽头中的两个设置于所述电阻分压器电路的每个电阻器之间,两个抽头分别在所述硅体(60)的相对侧上。

4. 一种包括具有硅体(60)的电阻分压器电路的集成电路,所述硅体具有从其延伸的抽头(A,B),所述抽头包括支撑相对较宽硅平台(62)的硅柱(61),其中所述平台包括耦合至所述硅体(60)的未硅化部分和硅化外部接触部分,在所述未硅化和硅化部分之间具有界面,其中硅平台(62)的未硅化部分和硅化接触焊盘(A,B)之间的界面具有曲折配置。

电阻分压器电路中使用的可调电阻器及其制造方法

技术领域

[0001] 本发明总体上涉及电阻分压器电路及其制造方法。

[0002] 背景技术

[0003] 具有非线性传输特性的数字-模拟转换器通常用于 TFT(薄膜晶体管) LCD 显示器的源(或列) IC 驱动器, 所述显示器用于计算机监视器、LCD 电视机、移动电话等等。典型的显示模块示意性地示于图 1 的附图中, 并且包括夹在两个玻璃板 102a 和 102b 之间的液晶(LC)单元 100。显示驱动器 IC, 即源或列驱动器 106 和栅或行驱动器 108, 安装在下玻璃板(或“有源板”)102a 上。滤色器 104 设于上玻璃板 102b 处, 并且整个设置夹在一对偏光器 109a、b 之间。显示模块安装在光导 110 和背光 112 上。上面所述且图 1 的附图所示的配置可以建立在例如小的便携式设备中, 例如蜂窝电话和个人数字助理(PDA)。

[0004] 示意性电路图示出电阻分压数字-模拟转换器(DAC)的总体配置, 包括连接在电压源 V_0-V_{255} 之间的一系列电阻器 $R_1, R_2 \dots R_N$, 电压抽头 $V_1, V_2 \dots$ 设于每个电阻器之间。TFT 显示器的源(或列)驱动器中的数字-模拟转换器需要单调的传输特性, 即非线性的传输特性。因此, 所述系列中的电阻器不相等。此外, 随着颜色深度的不断增加, 对于(红、绿和蓝各原色的)每个子像素, 存在 6、8 甚至 10 或者更多比特的代码, 每个都需要各自的电压抽头。因此, 对于精确度的需要不断增加, 而这不能与 IC 面积折衷。

[0005] 参考图 3, 其示出了根据现有技术的用于源显示驱动器中的多晶硅电阻器系列的典型实现布局。通常, 氮化硅层和氧化硅层沉积在多晶硅体 10 上, 并且通过光刻技术使这些层形成图案, 以暴露将被硅化的 IC 部分, 而不硅化的体部分仍然由这些层覆盖。然后沉积钛层并进行加热, 以便它与被暴露的硅反应, 从而只在没有被氮化硅和氧化硅层覆盖的部分中形成硅化物。随后除去(在由上述层覆盖的部分中)未与硅反应的钛。硅化的部分对于通过金属接触(以形成电压抽头)与硅层电接触具有低电阻, 而未硅化的部分具有相对较低的电导率并且主要确定每个电阻器 R 的电阻值。氮化硅的构图层和氧化硅的构图层形成了所谓的硅化保护掩模, 也称为 SIPROT 掩模 S 。

[0006] 关于图 3 的布局遇到的主要问题是对于系列中的每个电阻器 R , 主电流 I 将经过具有没有被良好控制的寄生电阻的两个界面。另外参考图 4, 界面被限定在 SIPROT 掩模 S 与多晶硅掩模相交的每个点处。图 4 中示出, 由于多晶硅和硅化多晶硅之间的界面, 建立了小的区域 12, 在这里晶体结构中的缺陷影响了电阻体(即高欧姆部分)14 和硅化物 16(即电阻头的低欧姆部分)之间的界面上的电性能。

[0007] 仅在对于精确度的要求不十分高, 并且电阻器 R 的宽度可以被定制, 以便头部寄生电阻(接触, 硅化多晶硅 16 和与电阻体 14 的界面)相对于设计的电阻值可以忽略的情况下, 图 3 所示的布局才可以接受地工作。图 3 所示的多晶硅电阻值为:

$$[0008] \quad R = ((a+b)/W_{\text{有效}}) \times (R_{\text{多晶硅}}) + 2 \times (R_{\text{界面}})/W_{\text{有效}} + (L/W_{\text{有效}}) \times (R_{\text{未硅化多晶硅}})$$

[0009] 并且, 在典型的示例性实施例中, 对于 9 微米/30 微米 $\times$ 145 欧姆 = 43.5 欧姆(其中 $L = 9$ 微米, $W_{\text{有效}} = 30$ 微米, $R_{\text{界面}} = 100$ 微米, ($R_{\text{未硅化多晶硅}} = 145$ 欧姆)的体电阻来说, 界面可以构成例如 2×100 欧姆微米/30 微米 = 6.67 欧姆。因此, 很显然, 使用具有硅化多晶

硅的先进处理,头部 16 和体 14 之间的界面电阻起了重要的作用,并且该处理参数无法严格控制。由处理变化造成的误差将限制反过来在显示器的质量中可被观测到的传输特性的精确度。

[0010] 图 5 中示意性地示出了用于提高精确度的另一电阻器的典型设置。在该配置中,宽多晶硅接触焊盘 (pad) 18 (具有与金属的接触 19 的黑框代表) 设于相对较窄的从水平电阻体 14 延伸的多晶硅抽头 20 上。该布局是众所周知的,并且广泛地应用于构造高精度 DAC, 主要利用两个相邻抽头 20 之间的恒定电压差。因为界面 (还是 SIPROT 掩膜 S 与多晶硅掩膜的交叉) 出现在抽头 20 处,即使在主电流通路中,产生的寄生电阻也不会构成体电阻,因此分压器准确。然而,每个抽头 20 处的该寄生电阻仍然对性能具有未必能预测到的不利影响。在一个示例性实施例中,界面电阻可能是 $2 \text{ (即 2 个头部)} \times 100 \text{ 欧姆微米} / 0.5 \text{ 微米} = 400 \text{ 欧姆}$ 。200 欧姆的最大寄生电阻以及一些放大器输入电容可能导致 RC 时间恒定,这造成高速系统中的一些定时问题。

发明内容

[0011] 因此,优选地提供一种高精度电阻分压器电路,其中中间抽头的寄生电阻相对于现有技术被明显减少。

[0012] 根据本发明,提供一种制造包括电阻分压器电路的集成电路的方法,所述方法包括:提供硅体,硅体具有从其延伸的中间抽头,所述抽头包括支撑相对较宽硅平台的硅柱;在所述硅体和中间抽头上形成硅化保护层;并使所述硅化保护层形成图案,以便暴露所述硅平台;以及执行硅化处理,以便硅化所述被暴露的平台,从而形成各自具有相对较低电阻的接触焊盘。

[0013] 因此,通过形成比参考图 5 所示的现有技术设置中更长的界面 (即 SIPROT 层和多晶硅层之间的交界) 来实现本发明的上述目的。由于被 SIPROT 覆盖的多晶硅 (即硅化保护层) 和硅化多晶硅 (用于中间连接) 之间的界面电阻与 SIPROT 掩膜界面的长度成反比,通过增长所述界面,由所述界面造成的寄生电阻相对于现有技术被明显减少。

[0014] 在优选实施例中,以间隔关系设置多个所述中间抽头,其中相邻硅柱之间的所述硅体部分的宽度限定其电阻。

[0015] 在一个示例性的实施例中,未硅化平台和硅化接触焊盘之间的界面具有曲折配置,其具有进一步增加界面的有效长度的效应,并且因此降低其寄生电阻。

[0016] 优选地,每个电阻器之间设置所述中间抽头中的两个,每个分别设在所述硅体的相对侧上。每个中间抽头将具有寄生界面电阻,这些寄生电阻并联,因此整体上有效的电阻被进一步减少。

[0017] 此外,根据本发明,提供一种包括具有硅体的电阻分压器电路的集成电路,所述硅体具有从其延伸的中间抽头,所述抽头包括支撑相对较宽硅平台的硅柱,其中所述平台包括耦合至所述硅体的未硅化部分和硅化外部接触部分,在所述未硅化和硅化部分之间具有界面。

附图说明

[0018] 参考这里所述的实施例,本发明的这些和其它方面将变得明显并得以阐明。

- [0019] 现在将仅作为示例并参考附图描述本发明的实施例。附图中：
- [0020] 图 1 是示出了显示模块的基础配置的示意性示图，其中数字 - 模拟转换器包括根据本发明示例性实施例的电阻分压器电路；
- [0021] 图 2 是示出了电阻分压器电路的基础配置的示意性电路示图；
- [0022] 图 3 是具有第一已知布局的电阻分压器电路的示意性平面图；
- [0023] 图 4 是图 3 中所示设备的部分截面图，示出了硅化和未硅化多晶硅之间的界面的效应；
- [0024] 图 5 是具有第二已知布局的电阻分压器电路的示意性截面图；
- [0025] 图 6 是根据本发明第一示例性实施例的电阻分压器电路的示意性截面图；
- [0026] 图 7 是根据本发明第二示例性实施例的电阻分压器电路的示意性截面图。

具体实施方式

[0027] 参考图 6，根据本发明第一示例性实施例的电阻分压器电路包括具有较高电阻的多晶硅体 60。多晶硅体 60 被刻蚀以形成中间抽头部分 61，每个中间抽头部分 61 上支撑相对较宽的多晶硅平台 62。然后在体 60 上沉积硅化保护 (SIPROT) 层 S，并通过光刻使其形成图案，以暴露多晶硅平台 62。接下来，沉积钛层并进行加热，从而它与平台 62 的暴露多晶硅反应，以形成（具有较低电阻的）硅化物，因而产生各自的接触焊盘 A、B（即图 6 中所示的具有代表与金属接触的黑框 63 的部分）。抽头部分 61 的位置决定其间多晶硅体的电阻，所示布局的一个明显的优点在于可以仅仅通过一个（在多晶硅刻蚀阶段的）掩膜调节来调节抽头部分 61 相对于多晶硅体 60 的位置，从而调节其电阻。因此，可以在主体上形成十分精确的抽头，其可以被移动到左边或右边，以仅仅通过一个掩膜变化来调节设备的传输特性。无需修改接触或金属掩膜来形成小调节：（在宽接触头部 61 的范围内）仅通过移动相对较小的多晶硅抽头部分 61，可以精确地调节 DAC 传输曲线。

[0028] 通过在电阻器头部 A、B 中设置界面线（由图 6 中的 SIPROT 层 S 限定），其间相关的寄生电阻不在主电流通路中，并且不影响设备的准确性，而且相对于上面参考图 5 所述的现有技术的设置，显著地增加了界面的长度，从而显著地减少了与界面相关的寄生电阻。由图 6 可以理解，根据本发明的示例性实施例，提出在多晶硅体 60 的每一侧上为每个中间抽头提供两个头部 A、B。每个头部具有基本上相同的寄生电阻（接触 + 硅化区域 + 界面），并且通过在体 60 的每一侧上设置一个头部，产生的各个寄生电阻并联，从而整体寄生电阻被减半。

[0029] 在本发明的另一示例性实施例中，参考图 7，通过首先刻蚀多晶硅平台 62 以在其中形成一系列凹口或凹槽 64，然后沉积并构图 SIPROT 层 S，从而实现曲折的界面，使 SIPROT 边界长度最大化。因此相对于界面是直线的情况，界面的整体长度被进一步增加，并且从而产生的寄生电阻被进一步减少。又一次，简单地通过相对于体 60（在较宽接触焊盘 A 的范围内）移动多晶硅抽头部分 61 实现了对设备传输特性的细调谐。

[0030] 在图 6 的实施例中，头部电阻被提高了（相对于参考图 5 描述的现有技术设置）SIPROT 长度与窄抽头部分 61 宽度的比例，即代替每个抽头 200 欧姆的电阻，只用 20 欧姆（因此，与每个抽头相关的寄生电阻被减少 10 倍）。在图 7 的实施例中，相对于图 6 的设置，与每个抽头相关的寄生电阻被进一步减少 1.5 或者甚至 2 倍，即与每个抽头相关的界面电

阻只是 10 到 15 欧姆。

[0031] 因此,本发明提出一种用于电阻分压器电路(用在 DAC 中)的新布局技术,其足够灵活,以至于使得分压比例能够在一定限制(由接触焊盘的宽度设定)内变化,只改变一个处理步骤(即一次掩膜),并且将中间抽头的寄生电阻最小化。

[0032] 总之,上述本发明的示例性实施例关于用在建立数字-模拟转换器的高精确度电压分压器提出各个布局,所述转换器提供将在上述参考图 1 所述类型的有源矩阵 TFT LCD 显示器的像素的每一列上被切换的偏压。所述偏压彼此之间并不等间隔,因此 DAC 必须具有非线性传输特性。传输特性的曲线取决于 TFT LCD 平板制作者使用的液体。由于该非线性,电压分压器的精确度取决于具有不同值的单个电阻器的准确性,其在传统方法中受到电阻器头部寄生界面电阻的影响。本发明提出一种布局技术,其使得电阻器头部寄生界面电阻相对于主体电阻可以忽略不计。其结果是,对于定制用于平面电视机和计算机屏幕的高精确度(深色调)先进 LCD 显示器的电阻器大小提供了更多的自由。所提出的技术促使以具有非线性传输特性的高精确度(>8 比特)DAC 来进一步降低成本(通过为这些电阻器串选择更小 IC 面积)。

[0033] 应当注意的是,上述实施例并非限制本发明,本领域技术人员能够设计出许多其它实施例,而不背离由所附权利要求所限定的本发明的范围。权利要求中,括号里的任何附图标记不构成对权利要求的限制。词语“包括”和“包含”等等不排除存在权利要求或者说明书作为整体所列出的元件或步骤以外的其它元件或步骤。元件的单数冠词不排除存在多个这样的元件,反之亦然。本发明可以通过包括若干分立元件的硬件和通过适当编程的计算机来实现。在列举了若干装置的设备权利要求中,这些装置中的一些可以由一个相同的硬件项实现。多个不同的从属权利要求中提到一些措施不表示这些措施的组合不能产生有益效果。

[0034] 在上述说明书中,应当理解,当例如层、区域或衬底的元件被提及在另一元件“上”或“之上”时,所述元件或者直接在其它元件上,或者也可以存在居间元件。

[0035] 本领域技术人员可以明了,说明书中公开的各个参数可以被修改,并且所公开和/或所请求保护的各个实施例可以在不脱离本发明范围的前提下被组合。

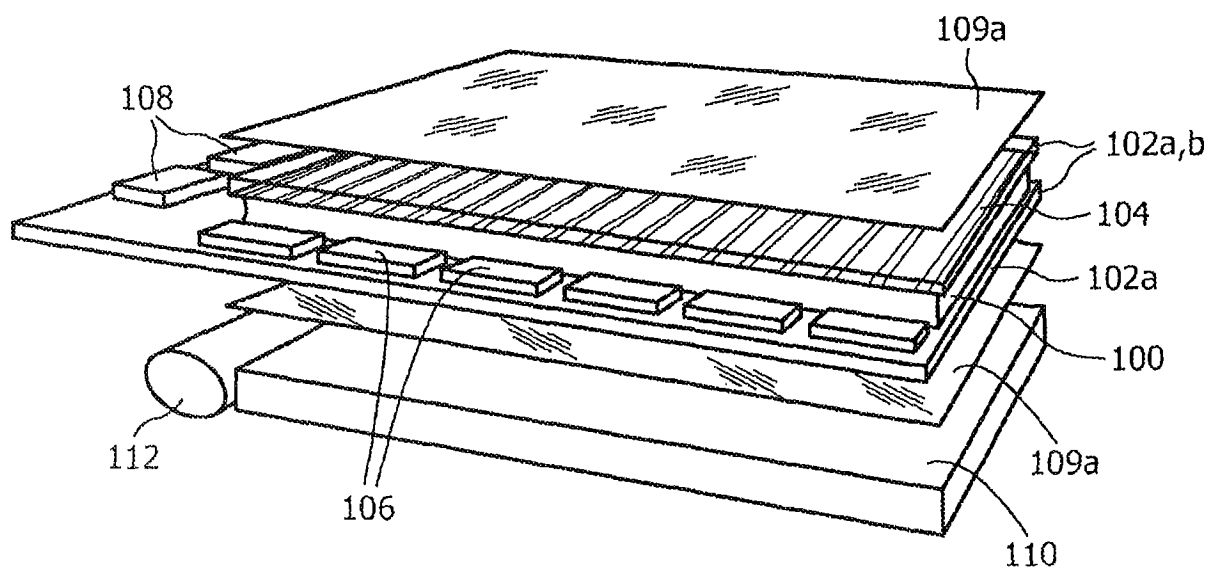


图 1

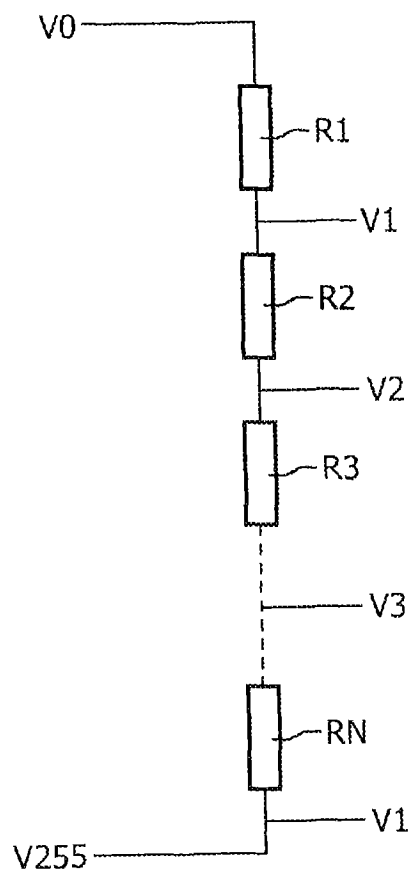


图 2

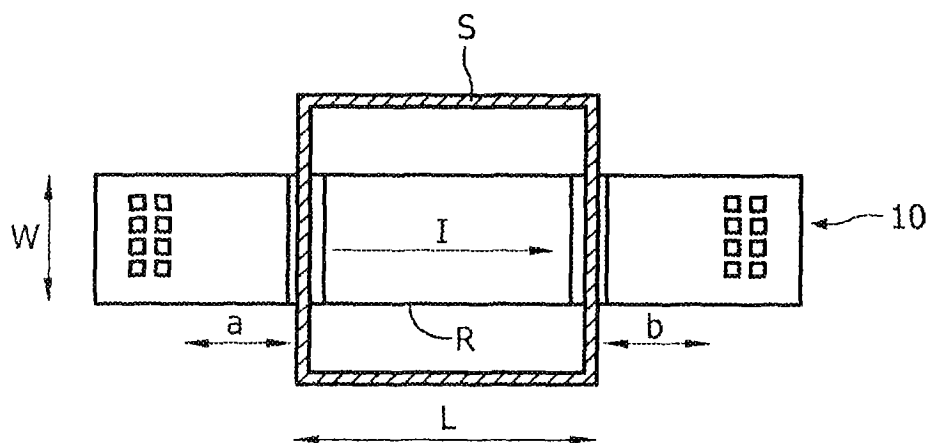


图 3

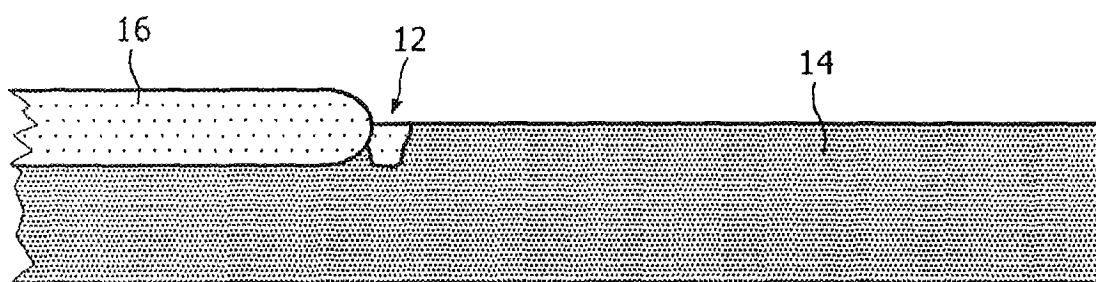


图 4

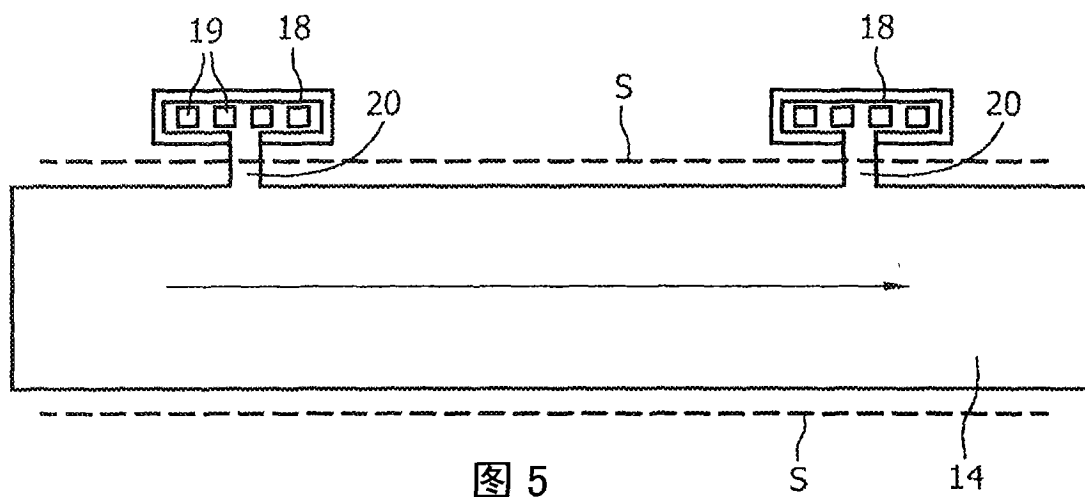


图 5

图 5

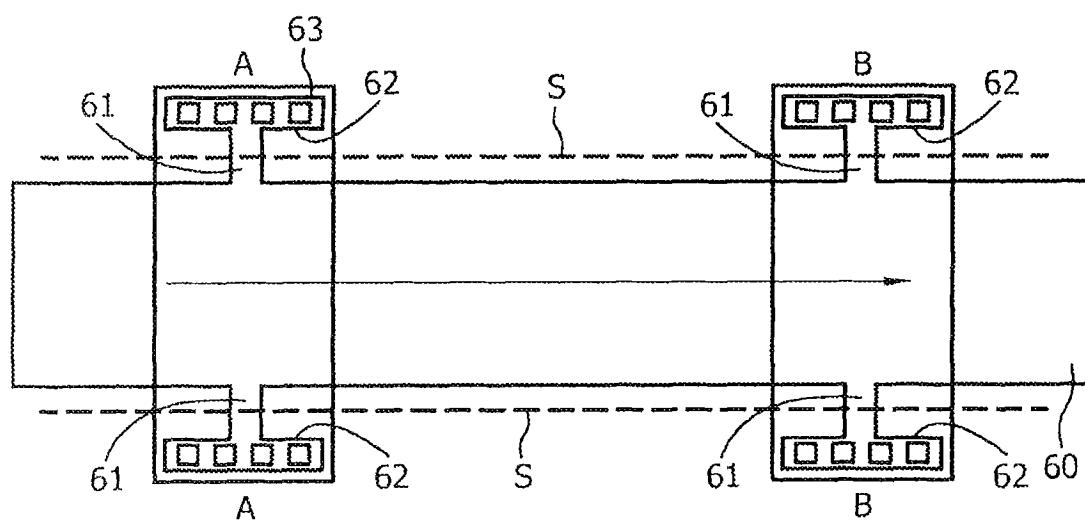


图 6

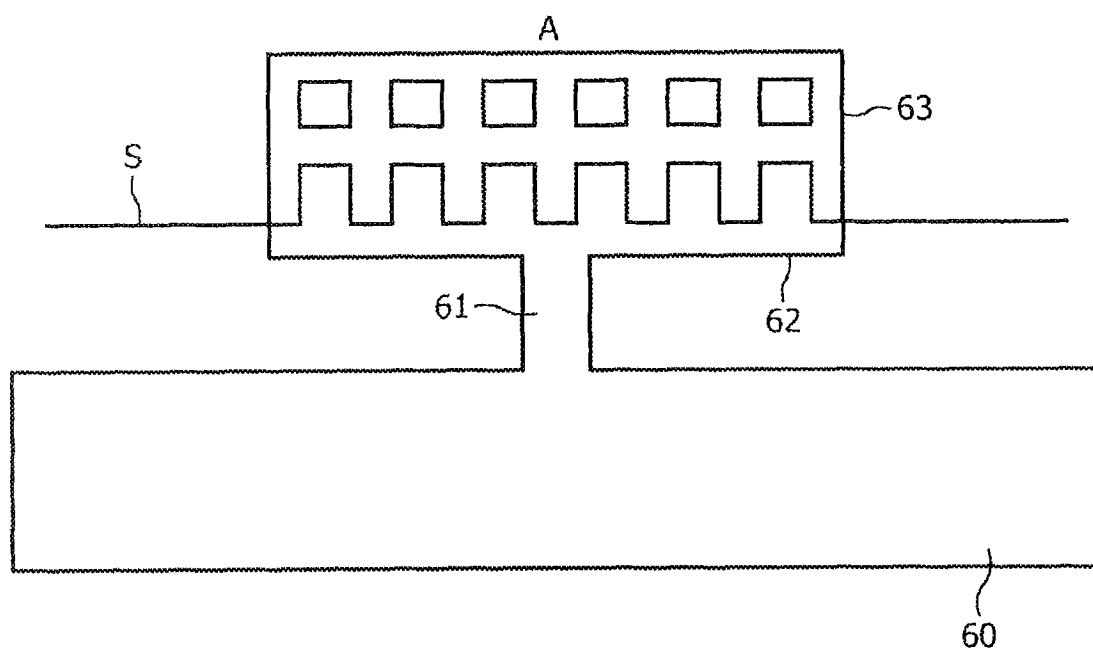


图 7