



MINISTERO DELLO SVILUPPO ECONOMICO
DIREZIONE GENERALE PER LA TUTELA DELLA PROPRIETÀ INDUSTRIALE
UFFICIO ITALIANO BREVETTI E MARCHI

UIBM

DOMANDA NUMERO	101999900779077
Data Deposito	03/08/1999
Data Pubblicazione	03/02/2001

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	04	J		
Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	04	B		

Titolo

RICEVITORE PER SEGNALI A FLUSSO DISCONTINUO E RELATIVO PROCEDIMENTO DI RICEZIONE.

DESCRIZIONE dell'invenzione industriale dal titolo:

"Ricevitore per segnali a flusso discontinuo e relativo procedimento di ricezione"

di: CSELT - Centro Studi e Laboratori Telecomunicazioni S.p.A., nazionalità italiana, Via G. Reiss Romoli 274 - Torino

Inventori designati: Piero GAMBINI, Roberto LANO, Libero ZUCHELLI

Depositata il: 3 Agosto 1999

FO 99A 000687

* * *

TESTO DELLA DESCRIZIONE

La presente invenzione affronta il problema della ricezione di segnali a flusso discontinuo ed alta frequenza di cifra. Questo problema insorge, ad esempio, all'interno dei nodi di commutazione delle reti ottiche a pacchetto.

Un segnale corrispondente ad un flusso di dati del tipo sopra descritto è rappresentato in modo schematico nella figura 1. Si tratta in sostanza di un flusso di dati ad alta frequenza di cifra (fc), trasmesso da un sistema remoto ad esempio su una fibra ottica e destinato ad essere ricevuto all'interno di un dispositivo di ricezione. Il flusso di dati in questione è organizzato in pacchetti di durata pari a T_p intervallati da tempi "di guardia",

identificati con T_g , in cui non viene trasmesso alcun dato. La distanza temporale fra gli istanti iniziali di due pacchetti P_i , P_{i+1} , ecc. ricevuti in successione è quindi identificata dall'intervallo T_s con $T_s = T_p + T_g$. Essendo f_c e T_p noti, risulta anche noto il numero N di bit presenti nel pacchetto: $N = f_c \cdot T_p$.

Il problema inerente alla ricezione di flussi di dati discontinui del tipo sopra specificato è legato in via principale al fatto che, anche se la fase dei dati di ciascun pacchetto non varia sensibilmente per tutta la durata del pacchetto stesso, i pacchetti ricevuti in successione presentano di solito fasi del tutto scorrelate fra loro.

La presente invenzione si prefigge lo scopo di fornire un dispositivo in grado di consentire in modo preciso ed affidabile la ricezione di flussi di dati del tipo sopra descritto.

Secondo la presente invenzione, tale scopo viene raggiunto grazie ad un ricevitore avente le caratteristiche richiamate nelle rivendicazioni che seguono. L'invenzione riguarda anche il relativo procedimento di ricezione.

In sintesi, la soluzione secondo l'invenzione prevede di realizzare, all'atto della ricezione di

ciascun pacchetto, una sorta di "prelettura" di almeno una parte del pacchetto stesso diretta ad acquisire l'informazione relativa alla fase (e, di preferenza, anche alla potenza media di segnale) di ciascun pacchetto. L'informazione così acquisita viene quindi impiegata per realizzare l'operazione di lettura vera e propria.

L'invenzione verrà ora descritta, a puro titolo di esempio non limitativo, con riferimento ai disegni annessi, nei quali:

- la figura 1, inerente alla identificazione del contesto di applicazione dell'invenzione, è già stata descritta in precedenza, e

- la figura 2 illustra, sotto forma di uno schema a blocchi, la possibile applicazione dell'invenzione ad un ricevitore ottico.

Un ricevitore secondo l'invenzione, indicato nel complesso con 100, è qui esemplificato sotto forma di un ricevitore ottico. Si tratta quindi di un dispositivo destinato a ricevere un segnale ottico (avente le caratteristiche richiamate in precedenza con riferimento alla figura 1) a partire da una fibra ottica F.

Un divisore di potenza in fibra ottica 1 (di tipo di per sé noto), associato all'estremità di

uscita della fibra F, spilla dalla stessa una porzione (ad esempio il 10%) del segnale trasmesso per inviarla ad un ricevitore a banda stretta 2.

Con ricevitore a banda stretta si intende qui indicare in generale un convertitore ottico/elettrico la cui curva di sensibilità è concentrata intorno ad un valore di frequenza corrispondente ad una frequenza f_t corrispondente alla frequenza (nota) dell'orologio che genera il pacchetto in trasmissione.

Il segnale elettrico in uscita dal ricevitore 2 viene immesso in un circuito di aggancio di fase (Phase Locked Loop o, brevemente, PLL) 3. Dopo un tempo di assestamento T_a dall'inizio di ciascun pacchetto (in generale T_a risulta complessivamente inferiore rispetto a T_p) il circuito di aggancio 3 genera su una rispettiva uscita 4 un segnale la cui fase risulta agganciata alla fase del segnale generato dal trasmettitore remoto con la frequenza f_t , identificativa della frequenza di cifra f_c .

Questo segnale viene immesso in un miscelatore 5 insieme ad un segnale generato ad una frequenza f_r da un orologio locale 6. Così come meglio spiegato nel seguito, i valori di f_t e f_r sono identici o comunque prossimi fra loro, per cui il segnale di

uscita del miscelatore 5 risulta (almeno nell'ambito di ciascun pacchetto) proporzionale allo sfasamento ϕ fra i due segnali portati all'ingresso del miscelatore 5 stesso.

Il segnale indicativo dello sfasamento ϕ viene poi alimentato ad un convertitore analogico-digitale 7 che genera, su rispettive linee di uscita indicate con a, b, c e d, segnali logici corrispondenti al valore di ϕ . In particolare, nella forma di attuazione dell'invenzione al momento preferita, i suddetti segnali logici vengono generati - in modo di per sé noto - sulla base della seguente tabella.

Valore di ϕ	a	b	c	d
$0^\circ < \phi < 90^\circ$	1	0	0	0
$90^\circ < \phi < 180^\circ$	0	1	0	0
$180^\circ < \phi < 270^\circ$	0	0	1	0
$270^\circ < \phi < 360^\circ$	0	0	0	1

In pratica quella fra le uscite a, b, c e d del dispositivo 7 che si trova al valore logico "1" (mentre tutte e tre le altre uscite si trovano al valore logico "0") identifica in quale quadrante si trova il valore di sfasamento ϕ .

Il ricorrere ad un convertitore analogico-digitale quale quello indicato con 7 e/o ad una

configurazione parallela delle relative uscite costituisce naturalmente una sola fra varie possibili scelte che consentono di attuare la funzione di conversione desiderata. Varie soluzioni alternative (reti logiche operanti su più versioni sfalsate del segnale ϕ , ecc.) sono ben note al tecnico esperto del settore e non richiedono di essere illustrate in dettaglio in questa sede.

Quanto detto in precedenza vale anche per il grado di risoluzione dell'azione di conversione: è infatti ipotizzabile e praticabile dal punto di vista tecnico il fatto di realizzare un'azione di conversione più fine, diretta ad identificare la collocazione del valore di sfasamento ϕ non solo nell'ambito di uno fra quattro quadranti (risoluzione pari a 90°) ma anche, ad esempio, nell'ambito di uno fra otto ottanti (risoluzione a 45°), o nell'ambito di uno fra sedici settori angolari corrispondenti a un sedicesimo di un angolo giro, ossia a $22,5^\circ$, e così via.

In generale, definendo con:

- ft la frequenza dell'orologio che genera il pacchetto,
- fr la frequenza dell'orologio locale ϕ del ricevitore che riceve il pacchetto, e

Δf la differenza in modulo $|f_t - f_r|$ la scelta del grado di risoluzione è legata all'esigenza di soddisfare la relazione $kN < f_t / \Delta f$, dove N identifica il numero di bit presenti nel pacchetto e k rappresenta il fattore di risoluzione nella determinazione del valore dello sfasamento ϕ : nell'esempio illustrato k è pari a 4. Ciò equivale ad assumere che le frequenze f_t e f_r siano "sostanzialmente prossime" fra loro: dizione, quest'ultima, che include naturalmente la possibilità che le due frequenze in questione siano identiche fra loro.

La maggiore risoluzione e la maggiore precisione conseguibili con la scelta di valori di k più elevati (non necessariamente limitati a valori pari o a potenze di due) vanno però ponderate rispetto alla maggiore complessità circuitale che deriva dall'adozione di una tale soluzione. Tale maggiore complessità investe anche l'insieme di parti indicate complessivamente con 8 e 9 di cui meglio si dirà nel seguito.

Di converso, è anche ipotizzabile una soluzione diretta nel senso di una maggiore semplificazione circuitale, quindi con discriminazione del valore dello sfasamento ϕ limitato a due settori di am-

piezza angolare pari a 180° . La semplificazione così conseguita va però a sua volta ponderata rispetto alla minore precisione di funzionamento che ne deriva.

Le esperienze sinora condotte dalla richiedente dimostrano comunque che la scelta di una risoluzione su quattro quadranti ($k = 4$) costituisce una scelta preferenziale.

I componenti complessivamente indicati con 8 sono costituiti da porte logiche in numero pari ai valori distinti suscettibili di essere assunti dal segnale (linee a, b, c, d) emesso dal convertitore 7. Nell'esempio di attuazione illustrato sono quindi presenti quattro porte logiche 8 di tipo AND ciascuna delle quali riceve su uno dei suoi ingressi il segnale logico presente su una delle linee di uscita a, b, c e d del convertitore 7.

Di conseguenza, una sola fra le quattro porte 8 (identificata dal valore assunto dal segnale di sfasamento ϕ) risulta di fatto abilitata e quindi in grado di trasferire verso la sua uscita il segnale ricevuto sull'altro ingresso.

Su tale altro ingresso è presente un segnale elettrico sostanzialmente corrispondente al segnale elettrico derivante dalla conversione (attuata in

un dispositivo ricevitore a banda larga, indicato con 10) del segnale ottico "principale" presente sulla fibra F dopo l'estrazione da parte del divisore 1 della porzione (segnale ottico "secondario") inviata verso il ricevitore a banda stretta 2.

Il segnale ottico principale viene fatto propagare su una tratta di fibra 11 di lunghezza L tale da introdurre nel segnale principale un ritardo τ . La lunghezza L viene scelta in modo tale per cui τ risulta almeno pari, dunque maggiore, tanto di T_a (tempo di assestamento del PLL 3 dall'inizio del pacchetto), quanto di un valore T_i definente il tempo di assestamento di un circuito rivelatore 12.

La funzione del circuito rivelatore 12 (qui rappresentato come destinato a ricevere in ingresso l'uscita del ricevitore a banda stretta 2, ma di fatto suscettibile di essere integrato nel ricevitore 2 stesso) è quella di generare e mantenere per tutta la durata di un pacchetto un segnale corrispondente al valore medio di potenza del segnale ricevuto. Questo al fine di poter fissare la soglia di discriminazione 13a di un circuito comparatore 13 che riceve, in 13b, il segnale elettrico derivante dalla conversione, attuata nel dispositivo ricevitore 10, del segnale ottico principale sotto-

posto a ritardo per effetto del passaggio nella fibra 11.

La presenza del rivelatore 12 è diretta a far sì che il circuito comparatore 13 possa discriminare i valori del segnale proveniente dal ricevitore 10 in funzione di una soglia adattativa legata al valore medio del segnale nell'ambito di ciascun pacchetto. Come già si è detto, il dispositivo 10 si qualifica essenzialmente come un ricevitore a larga banda, in grado di realizzare una corretta azione di conversione del segnale ottico principale, componente di modulazione compresa. Tutto questo in contrapposizione al dispositivo omologo 2, che è essenzialmente un ricevitore a banda stretta centrato sulla frequenza nei confronti della quale si vuole realizzare l'aggancio di fase.

Il riferimento 14 indica un generatore, di tipo noto, suscettibile di generare (in funzione di un comando proveniente dall'esterno ovvero generato, in modo noto, nel dispositivo 100) un segnale tale da ripristinare il rivelatore 12 ed il convertitore 7 una volta completata la ricezione di un pacchetto per predisporli alla ricezione del pacchetto successivo.

Il segnale in uscita dal comparatore 13 viene

poi avviato verso gli ingressi delle porte logiche 8 in una versione diretta (alimentata alla prima delle porte 8) e sotto forma di tre repliche affette da sfasamenti o ritardi incrementali applicati al segnale stesso passando attraverso linee di ritardo 9, ciascuna delle quali applica al segnale portato al suo ingresso un ritardo pari ad un quarto del periodo T_c corrispondente alla frequenza di cifra f_c del segnale da ricevere. I segnali portati all'ingresso della seconda, della terza e della quarta porta logica 8 presenteranno quindi, rispetto alla suddetta versione diretta, ritardi rispettivamente pari a $T_c/4$, $2T_c/4$ e $3T_c/4$.

Il riferimento 15 indica un'ulteriore porta logica, qui rappresentata come una porta logica di tipo OR ma suscettibile di essere semplicemente realizzata sotto forma della configurazione normalmente denominata "Wired OR", destinata ad inviare verso un flip-flop di uscita 16 i segnali provenienti dalle porte 8.

Il flip-flop 16 (ad esempio del tipo D, cadenzato su un ingresso 17 dallo stesso segnale proveniente dall'orologio locale 6) riceve sull'ingresso D il segnale proveniente dalla porta 15, restituendolo quindi - come segnale di ricezione - sulla sua

uscita 18.

Come si è visto in precedenza, una sola delle porte logiche 8 (quella selezionata dal convertitore 7) riceve un livello logico alto al suo ingresso di abilitazione collegato ad una fra le linee a, b, c, d. In questo modo, solo la porta 8 selezionata presenterà sulla sua uscita, diretta verso il flip-flop 16, il segnale corrispondente al segnale ottico principale affetto da un ritardo diverso a seconda della porta logica attraversata e dipendente quindi dallo sfasamento ϕ rilevato all'ingresso del convertitore 7.

Si apprezzerà che, con la corretta scelta della lunghezza della fibra 11 e dei successivi cammini di propagazione, è possibile fare in modo che il segnale ricevuto risulti sempre in fase (con precisione $T_c/4$ - o superiore - qualora si adotti un livello maggiore di discriminazione a livello del convertitore 7 e del complesso di porte logiche 8) con l'orologio locale 6 così da poter essere campionato in un istante prossimo al punto di massimo o di minimo, minimizzando il tasso di errore.

Il segnale ottico principale, convertito in un segnale elettrico in 10 e sottoposto a sogliatura in 13 (in funzione del valore di soglia adattativo

generato in 12) viene infine letto nel flip-flop 16. Per effettuare correttamente tale operazione di lettura, la soluzione descritta prevede che del suddetto segnale elettrico vengano generate un certo numero di versioni (quattro, nell'esempio illustrato) sfalsate di frazioni ordinate del periodo di cifra T_c . Ciò viene fatto attraverso le linee di ritardo 9. L'informazione di fase relativa al corrispondente pacchetto (precedentemente ricavata dalla catena di aggancio di fase comprendente gli elementi 2, 3 e 5 ed espressa dai valori logici a, b, c, d presenti all'uscita del convertitore 7) viene utilizzata per abilitare la porta logica 8 al cui ingresso si trova la versione del segnale da leggere la cui fase corrisponde, con precisione $T_c/4$, alla fase determinata dalla catena di aggancio di fase tramite la "prelettura" del pacchetto stesso.

La soluzione descritta si basa quindi essenzialmente sulla estrazione (tramite il divisore 1) di una parte del segnale ottico di ingresso che viene, per così dire, sottoposto a prelettura in vista di agganciarne la fase (e, di preferenza, il livello medio di potenza). Tutto ciò avviene mentre il segnale ottico principale, da sottoporre al-

l'azione di ricezione vera e propria, viene momentaneamente messo da parte, facendolo transitare su una linea di ritardo, per poi leggerlo utilizzando l'informazione sulla fase (e sul livello medio di potenza) del pacchetto nel frattempo ottenuta.

In altre parole, nella soluzione secondo l'invenzione, l'operazione di aggancio di fase (e di rilevazione di livello) viene separata rispetto all'operazione di ricezione vera e propria, che viene ritardata nell'attesa di disporre dell'informazione di fase (e di livello). Ciò consente, con riferimento ai segnali discontinui a cui si è fatto riferimento in precedenza parlando della figura 1, di operare in condizioni in cui, mentre nell'insieme di elementi indicati con 8, 9, 10, 13, 15 e 16 si procede alla lettura, dunque alla ricezione di un pacchetto dati P_i ricevuto in precedenza e ritardato nella fibra 11, nel complesso di parti 2, 3, 5, 7 e 12 si sta già procedendo ad identificare la fase (ed il livello medio) del pacchetto successivo P_{i+1} . Tutto ciò in vista di procedere, sulla base delle informazioni così ottenute, alla ricezione - attuata in un momento successivo - di tale nuovo pacchetto.

Naturalmente, fermo restando il principio del-

l'invenzione, i particolari di realizzazione e le forme di attuazione potranno essere ampiamente variati rispetto a quanto descritto ed illustrato, senza per questo uscire dall'ambito della presente invenzione. Ciò vale, in particolare e ad esempio, per i seguenti aspetti:

- la possibilità di applicare gli stessi criteri di ricezione a segnali non ottici,

- la possibilità di realizzare i cammini di propagazione differenziati, identificati nell'esempio illustrato dai componenti 8 e 9, a monte e non già a valle dell'azione di ricezione attuata dal dispositivo 13, e/o

- la possibilità di realizzare tali cammini di propagazione diversi all'interno di un mezzo trasmissivo il cui tempo di propagazione è selettivamente variabile, anche in modo continuo.

RIVENDICAZIONI

1. Ricevitore per segnali organizzati in pacchetti (P_i , P_{i+1}) di dati con una rispettiva frequenza di cifra (f_c) definenti un flusso discontinuo, caratterizzato dal fatto che comprende:

- una catena di aggancio di fase (2 a 7) suscettibile di realizzare, per ciascun pacchetto in detto flusso discontinuo, un'operazione di aggancio di fase così da generare, entro un intervallo di tempo dato (T_a), un rispettivo segnale di fase (ϕ) indicativo della fase dei dati contenuti nel pacchetto stesso,

- una catena di ricezione (8 a 16) comprendente una linea di ritardo (11) per ritardare detto flusso discontinuo di un intervallo di ritardo (τ) almeno pari a detto intervallo di tempo dato (T_a) nonché un organo ricevitore (10, 12 a 16) suscettibile di ricevere detto flusso discontinuo ritardato da detta linea di ritardo (11) e di attuare, su detto ciascun pacchetto in detto flusso discontinuo, un'operazione di ricezione con una fase identificata (7, 8, 9) a partire da detto rispettivo segnale di fase (ϕ).

2. Ricevitore secondo la rivendicazione 1, caratterizzato dal fatto che detta catena di aggancio di

fase comprende:

- un elemento ricevitore a banda stretta (2) centrata sulla frequenza di cifra di detti segnali e con associati mezzi (3) per generare, a partire da detti segnali, un corrispondente segnale di frequenza di cifra (ft),

- un orologio locale (6) suscettibile di generare un rispettivo segnale di orologio locale con una frequenza (fr) sostanzialmente prossima a detta frequenza di cifra (ft), e

- mezzi comparatori di fase (5) sensibili a detto segnale di frequenza di cifra ed a detto segnale di orologio locale e suscettibili di generare, a partire da detti segnali, detto rispettivo segnale di fase (ϕ).

3. Ricevitore secondo la rivendicazione 2, caratterizzato dal fatto che comprende un circuito di aggancio di fase (3) sensibile all'uscita di detto elemento ricevitore a banda stretta (2) e suscettibile di generare, a partire da detta uscita, detto segnale di frequenza di cifra (ft).

4. Ricevitore secondo una qualsiasi delle precedenti rivendicazioni, caratterizzato dal fatto che detta linea di ritardo (11) è una linea di ritardo ottica.

5. Ricevitore secondo una qualsiasi delle precedenti rivendicazioni, caratterizzato dal fatto che comprende inoltre un circuito convertitore (7) sensibile a detto rispettivo segnale di fase (ϕ) e suscettibile di convertire detto rispettivo segnale di fase in un segnale logico (a, b, c, d) con valori distinti in funzione del valore di detto rispettivo segnale di fase (ϕ).

6. Ricevitore secondo una qualsiasi delle precedenti rivendicazioni, caratterizzato dal fatto che detta catena di ricezione comprende:

- mezzi di propagazione definenti cammini di propagazione diversi (8, 9) per detto flusso discontinuo, e

- mezzi di selezione (7) di detti cammini di propagazione diversi (8, 9) in funzione del valore di detto rispettivo segnale di fase (ϕ).

7. Ricevitore secondo la rivendicazione 6, caratterizzato dal fatto che detti mezzi di propagazione (8, 9) definiscono una pluralità di cammini di propagazione presentanti rispettivi tempi di propagazione sfalsati fra loro di frazioni ordinate (0, $T_c/4$, $2T_c/4$, $3T_c/4$) del periodo (T_c) corrispondente a detta frequenza di cifra, detti cammini di propagazione essendo singolarmente abilitati da detti

mezzi di selezione (7).

8. Ricevitore secondo una qualsiasi delle precedenti rivendicazioni, caratterizzato dal fatto che detta catena di ricezione comprende mezzi rilevatori (12) del valore medio di segnale di ciascun pacchetto in detto flusso discontinuo e dal fatto che detta operazione di ricezione di detto ciascun pacchetto viene attuata in funzione (13a) del valore medio di segnale rilevato per il pacchetto stesso.

9. Ricevitore secondo la rivendicazione 2 e la rivendicazione 8, caratterizzato dal fatto che detti mezzi rilevatori (12) del valore medio sono associati a detto elemento ricevitore a banda stretta (2).

10. Procedimento per ricevere segnali organizzati in pacchetti (P_i , P_{i+1}) di dati con una rispettiva frequenza di cifra (f_c) definenti un flusso discontinuo, caratterizzato dal fatto che comprende le operazioni di:

- realizzare, per ciascun pacchetto in detto flusso discontinuo, un'operazione di aggancio di fase (2 a 7) così da generare, entro un intervallo di tempo dato (T_a), un rispettivo segnale di fase (ϕ) indicativo della fase dei dati contenuti nel pacchetto stesso,

- ritardare (11) detto flusso discontinuo di un intervallo di ritardo (τ) almeno pari a detto intervallo di tempo dato (T_a), e

- ricevere (10, 12 a 16) detto flusso discontinuo ritardato attuando, su detto ciascun pacchetto in detto flusso discontinuo, un'operazione di ricezione con una fase identificata (7, 8, 9) a partire da detto rispettivo segnale di fase.

11. Procedimento secondo la rivendicazione 10, caratterizzato dal fatto che detto aggancio di fase comprende le operazioni di:

- generare (1 a 3) a partire da detti segnali, un segnale di frequenza di cifra indicativo di detta rispettiva frequenza di cifra (f_t),

- generare un rispettivo segnale di orologio locale con una frequenza (f_r) sostanzialmente prossima a detta rispettiva frequenza di cifra (f_t), e

- confrontare detto segnale di frequenza di cifra (f_t) e detto segnale di orologio locale (f_r) generando, a partire da detti segnali, detto rispettivo segnale di fase (ϕ).

12. Procedimento secondo la rivendicazione 11, caratterizzato dal fatto che comprende l'operazione di sottoporre detti segnali ad un'operazione di ricezione a banda stretta (2), generando un rispetti-

vo segnale di uscita, e l'operazione di generare detto segnale di frequenza di cifra (ft) con un agancio di fase (3) realizzato su detto segnale di uscita.

13. Procedimento secondo una qualsiasi delle rivendicazioni 10 a 12, caratterizzato dal fatto che comprende l'operazione di ritardare detto flusso discontinuo con una linea di ritardo ottica (11).

14. Procedimento secondo una qualsiasi delle rivendicazioni 10 a 13, caratterizzato dal fatto che comprende l'operazione di convertire detto rispettivo segnale di fase (ϕ) in un segnale logico (a, b, c, d) con valori distinti in funzione del valore di detto rispettivo segnale di fase (ϕ).

15. Procedimento secondo una qualsiasi delle rivendicazioni 10 a 14, caratterizzato dal fatto che comprende le operazioni di:

- definire cammini di propagazione diversi (8, 9) per detto flusso discontinuo, e
- selezionare (7) detti cammini di propagazione diversi (8, 9) in funzione del valore di detto rispettivo segnale di fase (ϕ).

16. Procedimento secondo la rivendicazione 15, caratterizzato dal fatto che comprende l'operazione di definire detti cammini di propagazione con ri-

spettivi tempi di propagazione sfalsati fra loro di frazioni ordinate ($0, T_c/4, 2T_c/4, 3T_c/4$) del periodo (T_c) corrispondente a detta frequenza di cifra e l'operazione di selezionare (7) singolarmente detti cammini di propagazione (8, 9) in funzione del valore di detto rispettivo segnale di fase (ϕ).

17. Procedimento secondo una qualsiasi delle rivendicazioni 10 a 16, caratterizzato dal fatto che comprende l'operazione di:

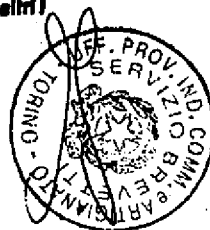
- rilevare (12) il valor medio di segnale di ciascun pacchetto in detto flusso discontinuo, e

- attuare detta operazione di ricezione su detto ciascun pacchetto in funzione (13a) del valore medio di segnale rilevato per il pacchetto stesso.

18. Procedimento secondo la rivendicazione 12 e la rivendicazione 17, caratterizzato dal fatto che detto valore medio di segnale viene rilevato (12) a partire da detto rispettivo segnale di uscita.

PER INCARICO

ing. Luciano BOSOTTI
N. iscriz. ALBO 268
(in proprio e per gli altri)



ACQUISTO A PERAMI S.p.A.

fig. 1

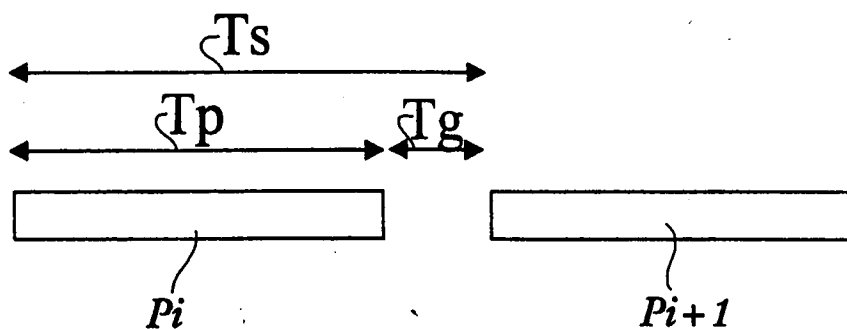
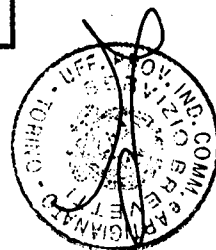
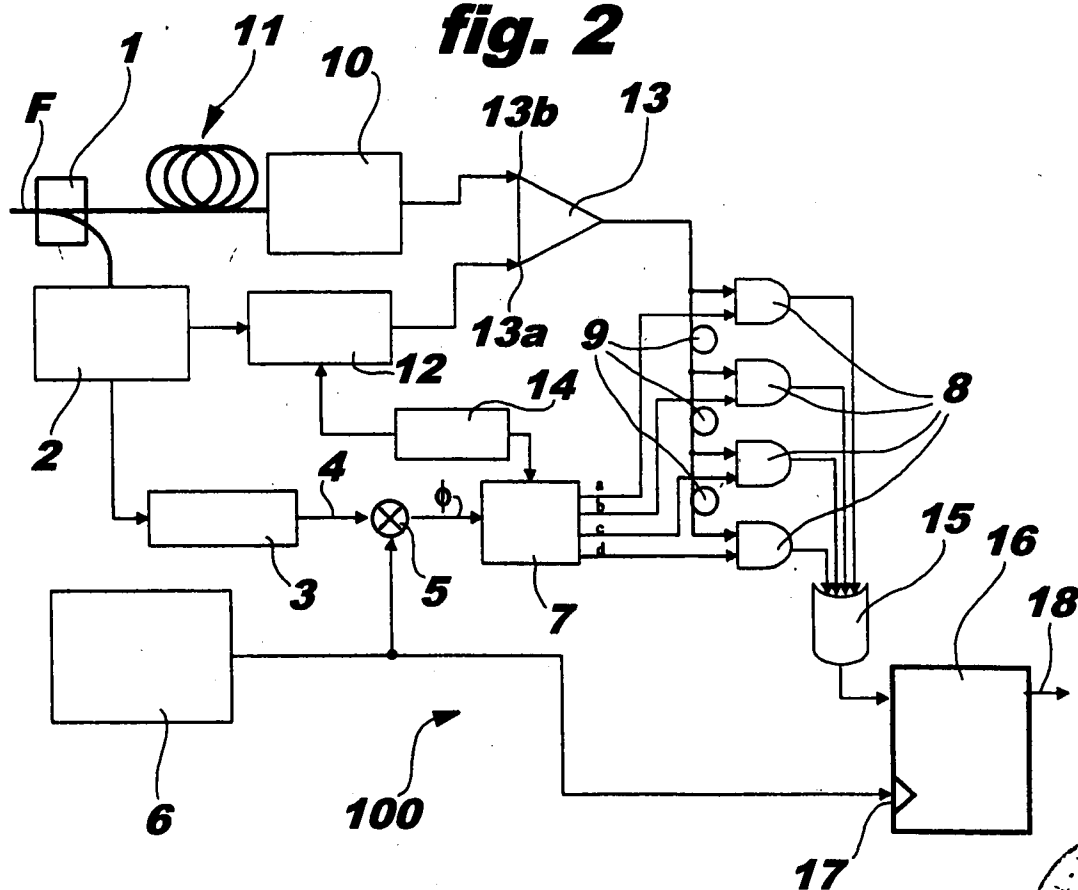


fig. 2



Ing. Luciano BOSOTTI
N. iscriz. ALBO 260
(in proprio e per gli altri)