



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2008년07월01일
 (11) 등록번호 10-0842503
 (24) 등록일자 2008년06월24일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2002-0048452
 (22) 출원일자 2002년08월16일
 심사청구일자 2007년05월02일
 (65) 공개번호 10-2003-0025169
 (43) 공개일자 2003년03월28일

(30) 우선권주장

JP-P-2001-00284356 2001년09월19일 일본(JP)

(56) 선행기술조사문헌

JP11109393 A
 KR10200000077257 A
 JP11149084 A
 KR100199647 B1

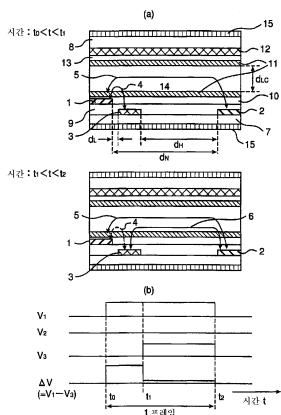
전체 청구항 수 : 총 54 항

심사관 : 하정균

(54) 액정 표시 패널, 액정 표시 장치 및 액정 텔레비전

(57) 요약

잔상을 일으키지 않고, 고속 응답화를 실현할 수 있는 고품질의 액정 표시 장치를 얻는 액정 표시 장치를 제공한다. 공통 전극 및 화소 전극과는 다른 제3 전극을 배치하고, 이 제3 전극의 전위를 1프레임 주기 내에 변화시켜, 1프레임 주기 내의 초기에는 강전계와 균일 횡전계에 의해 액정을 구동하고, 1프레임의 후기에는 균일 횡전계에 의해 액정을 구동한다.

대표도

(72) 발명자
히야마이꾸오
일본이바라기겐히따찌나까시히가시이시까와1-7-7

곤도우가쓰미
일본이바라기겐미또시미나미마찌3-4-24-802

특허청구의 범위

청구항 1

한 쌍의 기판과,

상기 한 쌍의 기판 사이에 배치한 액정층과,

상기 한 쌍의 기판의 한쪽 기판 위에 형성된 복수의 신호 배선과, 상기 복수의 신호 배선과 교차하여 배치된 복수의 주사 배선과, 상기 복수의 신호 배선과 상기 복수의 주사 배선과의 교점 부근에 배치된 복수의 능동 소자와,

상기 복수의 신호 배선과 상기 복수의 주사 배선의 각각에 의해 둘러싸여진 영역으로 이루어진 화소를 갖는 액정 표시 패널로서,

상기 화소 내에 배치되며 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 갖고,

상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 적어도 2개의 전위차가, 상기 복수의 주사 배선 각각에 있어서의 1프레임 기간 내의 초기 단계와 도중 단계에서 상이하고, 상기 1프레임 기간 내의 초기 단계에서는 강전계를 형성하고, 도중 단계에서는 상기 초기 단계의 전계보다도 약한 전계를 형성하도록, 상기 제1 전극, 상기 제2 전극 또는 상기 제3 전극에 공급하는 적어도 하나의 전위를 바꾸고, 상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 전계에 의해 상기 액정층 내의 액정 분자의 배향 방향을 제어함으로써, 표시를 제어하도록 구성한 액정 표시 패널.

청구항 2

제1항에 있어서,

상기 제3 전극은, 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 배치된 액정 표시 패널.

청구항 3

제1항 또는 제2항에 있어서,

상기 제1 전극 또는 상기 제2 전극 중 하나의 전극이 제1 능동 소자를 통해 제1 신호 배선에 접속되고,

상기 제1 전극 또는 상기 제2 전극 중에서, 상기 제1 능동 소자에 접속되어 있지 않는 다른 하나의 전극이 공통 배선에 접속되고,

상기 제3 전극은, 제2 능동 소자를 통해 제2 신호 배선에 접속되어 있는 액정 표시 패널.

청구항 4

제3항에 있어서,

상기 제1 신호 배선에 교차하도록 배치되고, 상기 제1 능동 소자에 접속된 제1 주사 배선을 갖고,

상기 제2 신호 배선에 교차하도록 배치되고, 상기 제2 능동 소자에 접속된 제2 주사 배선을 갖고,

상기 제1 신호 배선, 상기 제1 주사 배선, 상기 제2 신호 배선 및 상기 제2 주사 배선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성한 액정 표시 패널.

청구항 5

제4항에 있어서,

상기 표시 영역의 외측에,

상기 제1 신호 배선에 접속된 제1 신호 구동 회로와,

상기 제2 신호 배선에 접속된 제2 신호 구동 회로와,

상기 제1 주사 배선에 접속된 제1 주사 구동 회로와,
상기 제2 주사 배선에 접속된 제2 주사 구동 회로와,
상기 공통 배선에 접속된 공통 배선 구동 회로를 갖는 액정 표시 표시 패널.

청구항 6

제5항에 있어서,

상기 표시 영역의 외측에,

상기 제1 신호 구동 회로, 상기 제2 신호 구동 회로, 상기 제1 주사 구동 회로, 상기 제2 주사 구동 회로 및 상기 공통 배선 구동 회로에 접속된 표시 제어 회로를 갖는 액정 표시 표시 패널.

청구항 7

제3항에 있어서,

상기 제1 신호 배선 및 상기 제2 신호 배선에 교차하도록 배치되고, 상기 제1 능동 소자 및 상기 제2 능동 소자에 접속된 주사 배선을 갖고,

상기 제1 신호 배선, 상기 주사 배선 및 상기 제2 신호 배선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성한 액정 표시 표시 패널.

청구항 8

제7항에 있어서,

상기 화소에 대응하는 각각의 주사 배선은 1프레임 기간 내에 2회 주사되는 것을 특징으로 하는 액정 표시 표시 패널.

청구항 9

제8항에 있어서,

상기 표시 영역의 외측에,

상기 제1 신호 배선에 접속된 제1 신호 구동 회로와,

상기 제2 신호 배선에 접속된 제2 신호 구동 회로와,

상기 주사 배선에 접속된 주사 구동 회로와,

상기 공통 배선에 접속된 공통 배선 구동 회로를 갖는 액정 표시 표시 패널.

청구항 10

제9항에 있어서,

상기 표시 영역의 외측에,

상기 제1 신호 구동 회로, 상기 제2 신호 구동 회로, 상기 주사 구동 회로 및 상기 공통 배선 구동 회로에 접속된 표시 제어 회로를 갖는 액정 표시 표시 패널.

청구항 11

제1항 또는 제2항에 있어서,

상기 제1 전극 또는 상기 제2 전극 중 하나의 전극이 제1 능동 소자를 통해, 그리고 상기 제3 전극이 제2 능동 소자를 통해 신호 배선에 접속되고,

상기 제1 전극 또는 상기 제2 전극 중에서, 상기 제1 능동 소자에 접속되어 있지 않는 다른 하나의 전극이 공통 배선에 접속되어 있는 액정 표시 표시 패널.

청구항 12

제11항에 있어서,

상기 신호 배선에 교차하도록 배치되고, 상기 제1 능동 소자 및 상기 제2 능동 소자에 접속된 주사 배선을 갖고,

상기 신호 배선, 상기 주사 배선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성한 액정 표시 패널.

청구항 13

제12항에 있어서,

상기 화소에 대응하는 각각의 주사 배선은 1프레임 기간 내에 2회 주사되는 것을 특징으로 하는 액정 표시 패널.

청구항 14

제13항에 있어서,

상기 2회의 주사는 상이한 주사 전압값으로 행하는 것을 특징으로 하는 액정 표시 패널.

청구항 15

제13항에 있어서,

상기 제1 능동 소자 및 상기 제2 능동 소자는 서로 다른 임계치 특성을 갖는 것을 특징으로 하는 액정 표시 패널.

청구항 16

제12항에 있어서,

상기 표시 영역의 외측에,

상기 신호 배선에 접속된 신호 구동 회로와,

상기 주사 배선에 접속된 주사 구동 회로와,

상기 공통 배선에 접속된 공통 배선 구동 회로를 갖는 액정 표시 패널.

청구항 17

제16항에 있어서,

상기 표시 영역의 외측에,

상기 신호 구동 회로 및 상기 주사 구동 회로에 접속된 표시 제어 회로를 갖는 액정 표시 패널.

청구항 18

제11항에 있어서,

상기 신호 배선에 교차하도록 배치되고, 상기 제1 능동 소자에 접속된 제1 주사 배선과,

상기 신호 배선에 교차하도록 배치되고, 상기 제2 능동 소자에 접속된 제2 주사 배선을 갖고,

상기 신호 배선, 상기 제1 주사 배선 및 상기 제2 주사 배선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성한 액정 표시 패널.

청구항 19

제18항에 있어서,

상기 표시 영역의 외측에,
상기 신호 배선에 접속된 신호 구동 회로와,
상기 제1 주사 배선에 접속된 제1 주사 구동 회로와,
상기 제2 주사 배선에 접속된 제2 주사 구동 회로와,
상기 공통 배선에 접속된 공통 배선 구동 회로를 갖는 액정 표시 패널.

청구항 20

제19항에 있어서,
상기 표시 영역의 외측에,
상기 신호 구동 회로, 상기 제1 주사 구동 회로, 상기 제2 주사 구동 회로 및 상기 공통 배선 구동 회로에 접속된 표시 제어 회로를 갖는 액정 표시 패널.

청구항 21

제1항 또는 제2항에 있어서,
상기 제1 전극 또는 상기 제2 전극 중 하나의 전극이 제1 능동 소자를 통해 제1 신호 배선에 접속되고,
상기 제3 전극은 제2 능동 소자를 통해 제2 신호 배선에 접속되고,
상기 제1 신호 배선 및 제2 신호 배선에 교차하여, 상기 제1 능동 소자 및 상기 제2 능동 소자에 접속된 주사 배선과,
상기 제1 신호 배선, 상기 주사 배선 및 상기 제2 신호 배선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성하고,
상기 제1 전극 또는 상기 제2 전극 중에서, 상기 제1 능동 소자에 접속되어 있지 않는 다른 하나의 전극이, 상기 제1 능동 소자 및 상기 제2 능동 소자가 접속된 주사 배선에 인접하는 주사 배선에 접속된 액정 표시 패널.

청구항 22

제21항에 있어서,
상기 화소에 대응하는 각각의 주사 배선은 1프레임 기간 내에 2회 주사되는 것을 특징으로 하는 액정 표시 패널.

청구항 23

제22항에 있어서,
상기 표시 영역의 외측에,
상기 제1 신호 배선에 접속된 제1 신호 구동 회로와,
상기 제2 신호 배선에 접속된 제2 신호 구동 회로와,
상기 주사 배선 및 공통 배선에 접속된 주사 구동 회로를 갖는 액정 표시 패널.

청구항 24

제23항에 있어서,
상기 표시 영역의 외측에,
상기 제1 신호 구동 회로, 상기 제2 신호 구동 회로 및 상기 주사 구동 회로에 접속된 표시 제어 회로를 갖는 액정 표시 패널.

청구항 25

제1항 또는 제2항에 있어서,

상기 제1 전극 또는 상기 제2 전극 중 하나의 전극이 능동 소자를 통해 신호 배선에 접속되고,

상기 제1 전극 또는 상기 제2 전극 중에서, 상기 능동 소자에 접속되어 있지 않는 다른 하나의 전극이 공통 배선에 접속되고,

상기 제3 전극은 소정의 전위를 인가할 수 있는 배선에 접속되어 있는 액정 표시 패널.

청구항 26

제25항에 있어서,

상기 신호 배선에 교차하도록 배치되고, 상기 능동 소자에 접속된 주사 배선을 갖고,

상기 신호 배선 및 상기 주사 배선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성한 액정 표시 패널.

청구항 27

제26항에 있어서,

상기 표시 영역의 외측에,

상기 신호 배선에 접속된 신호 구동 회로와,

상기 주사 배선에 접속된 주사 구동 회로와,

상기 공통 배선에 접속된 공통 배선 구동 회로와,

상기 소정의 전위를 인가할 수 있는 배선에 접속된 제3 전극 구동 회로를 갖는 액정 표시 패널.

청구항 28

제27항에 있어서,

상기 표시 영역의 외측에,

상기 신호 구동 회로, 상기 주사 구동 회로, 상기 공통 배선 구동 회로 및 상기 제3 전극 구동 회로에 접속된 표시 제어 회로를 갖는 액정 표시 패널.

청구항 29

제1항에 있어서,

상기 제1 전극과 상기 제3 전극은, 절연막을 사이에 두고 서로 다른 층에 배치되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 30

제29항에 있어서,

상기 제1 전극과 상기 제3 전극은, 상기 절연막을 사이에 두고 적어도 일부가 중첩되어 배치되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 31

제29항에 있어서,

상기 제1 전극과 상기 제3 전극 중에서, 하층에 배치된 전극은, 투명 도전막으로 구성되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 32

제1항에 있어서,

1프레임 기간 내의 상기 초기 단계와 중간 단계의 전환은, 1프레임 주기의 절반 이하의 시간 내에 행하는 것을 특징으로 하는 액정 표시 패널.

청구항 33

제2항에 있어서,

상기 제1 전극과 상기 제3 전극의 전위차를 ΔV_1 , 상기 제1 전극과 상기 제3 전극과의 거리를 d_L , 상기 제2 전극과 상기 제3 전극과의 전위차를 ΔV_2 , 상기 제2 전극과 상기 제3 전극과의 거리를 d_H 로 한 경우,

1프레임 주기 내의 초기 단계에서는

[수학식 1]

$$\frac{\Delta V_2}{d_H} < \frac{\Delta V_1}{d_L}$$

을 만족하고,

1프레임 주기 내의 도중 단계에서는

[수학식 2]

$$\frac{\Delta V_2}{d_H} \geq \frac{\Delta V_1}{d_L}$$

만족하도록 구동하는 것을 특징으로 하는 액정 표시 패널.

청구항 34

제33항에 있어서,

상기 전위차 ΔV_1 과, 상기 거리 d_L 과, 상기 ΔV_2 와, 상기 거리 d_H 가 1프레임 주기 내의 초기 시에는 상기 식(1)을 만족하고, 또한 1프레임 주기 내의 절반 이하의 시간 내에, 상기 식(2)을 만족하도록 구동하는 것을 특징으로 하는 액정 표시 패널.

청구항 35

한 쌍의 기판과, 상기 한 쌍의 기판 사이에 배치된 액정층을 갖는 액정 표시 장치에 있어서,

상기 한 쌍의 기판의 한쪽 기판 위에는,

복수의 제1 신호 배선과, 복수의 제2 신호 배선과, 상기 복수의 제1 신호 배선 및 상기 복수의 제2 신호 배선에 교차하도록 배치한 복수의 제1 주사 배선과, 상기 복수의 제1 신호 배선 및 상기 복수의 제2 신호 배선에 교차하도록 배치한 복수의 제2 주사 배선을 배치하고, 상기 복수의 제1 신호 배선 및 상기 복수의 제1 주사 배선의 각각의 교점 부근에 대응하여 배치한 제1 능동 소자와, 상기 복수의 제2 신호 배선 및 상기 복수의 제2 주사 배선의 각각의 교점 부근에 대응하여 배치한 제2 능동 소자와, 상기 제1 능동 소자에 접속되며 임의의 방향으로 신장한 제1 전극과, 상기 제1 전극과 동일한 방향으로 신장한 제2 전극과, 상기 제2 능동 소자에 접속되며 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 상기 제1 전극과 동일한 방향으로 신장하고 배치된 제3 전극을 갖고,

1프레임 기간의 초기에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 서로 다르도록 각 전극에 전위를 공급하고, 1프레임 기간의 도중에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 실질적으로 동일하게 되도록 각 전극에 전위를 공급하고, 상기 1프레임 기간 내의 시작에서는 강전계를 형성하고, 상기 1프레임 기간의 도중에는 상기 1프레임 기간 내의 시작의 전계보다도 약한 전계를 형성하도록 구성한 액정 표시 패널.

청구항 36

한 쌍의 기판과, 상기 한 쌍의 기판 사이에 배치된 액정층을 갖는 액정 표시 패널에 있어서,

상기 한 쌍의 기판의 한쪽 기판 위에는,

복수의 제1 신호 배선과, 복수의 제2 신호 배선과, 상기 복수의 제1 신호 배선 및 상기 복수의 제2 신호 배선에 교차하도록 배치한 복수의 주사 배선을 배치하고, 상기 복수의 제1 신호 배선 및 상기 복수의 주사 배선의 각각의 교점 부근에 대응하여 배치한 제1 능동 소자와, 상기 복수의 제2 신호 배선 및 상기 복수의 주사 배선의 각각의 교점 부근에 대응하여 배치한 제2 능동 소자와, 상기 제1 능동 소자에 접속되며 임의의 방향으로 신장한 제1 전극과, 상기 제1 전극과 동일한 방향으로 신장한 제2 전극과, 상기 제2 능동 소자에 접속되며 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 상기 제1 전극과 동일한 방향으로 신장하여 배치된 제3 전극을 갖고,

1프레임 기간의 초기에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 서로 다르도록 각 전극에 전위를 공급하고, 1프레임 기간의 도중에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 실질적으로 동일하게 되도록 각 전극에 전위를 공급하고, 상기 1프레임 기간 내의 시작에서는 강전계를 형성하고, 상기 1프레임 기간의 도중에는 상기 1프레임 기간 내의 시작의 전계보다도 약한 전계를 형성하도록 구성한 액정 표시 패널.

청구항 37

제35항 또는 제36항에 있어서,

상기 제1 전극과 상기 제3 전극은, 절연막을 사이에 두고 적어도 일부가 중첩하여 배치되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 38

제36항에 있어서,

상기 제2 전극은, 상기 복수의 주사 배선과 동일한 방향으로 신장한 공통 배선에 접속되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 39

제36항에 있어서,

상기 제2 전극은, 상기 제1 능동 소자 및 상기 제2 능동 소자가 접속된 주사 배선과는 다른 인접하는 주사 배선에 접속되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 40

한 쌍의 기판과, 상기 한 쌍의 기판 사이에 배치된 액정층을 갖는 액정 표시 패널에 있어서,

상기 한 쌍의 기판의 한쪽 기판 위에는,

복수의 신호 배선과, 상기 복수의 신호 배선에 교차하도록 배치한 복수의 제1 주사 배선과, 상기 복수의 신호 배선에 교차하도록 배치한 복수의 제2 주사 배선을 배치하고, 상기 복수의 신호 배선 및 상기 복수의 제1 주사 배선의 각각의 교점 부근에 대응하여 배치한 제1 능동 소자와, 상기 복수의 신호 배선 및 상기 복수의 제2 주사 배선의 각각의 교점 부근에 대응하여 배치한 제2 능동 소자와, 상기 제1 능동 소자에 접속되며 임의의 방향으로 신장한 제1 전극과, 이 제1 전극과 동일한 방향으로 신장한 제2 전극과, 상기 제2 능동 소자에 접속되며 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 상기 제1 전극과 동일한 방향으로 신장하여 배치된 제3 전극을 갖고,

1프레임 기간의 초기에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 서로 다르도록 각 전극에 전위를 공급하고, 1프레임 기간의 도중에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 실질적으로 동일하게 되도록 각 전극에 전위를 공급하고, 상기 1프레임 기간 내의 시작에서는 강전계를 형성하고, 상기 1프레임 기간의 도중에는 상기 1프레임 기간 내의 시작의 전계보다도 약한 전계를 형성하도록 구성한 액정 표시 패널.

청구항 41

한 쌍의 기판과, 상기 한 쌍의 기판 사이에 배치된 액정층을 갖는 액정 표시 패널에 있어서,

상기 한 쌍의 기판의 한쪽 기판 위에는,

복수의 신호 배선과, 상기 복수의 신호 배선에 교차하도록 배치한 복수의 주사 배선을 배치하고, 상기 복수의 신호 배선 및 상기 복수의 주사 배선의 각각의 교점 부근에 대응하여 배치한 제1 능동 소자 및 상기 제1 능동 소자와는 임계치 전압 특성이 다른 제2 능동 소자와, 상기 제1 능동 소자에 접속되며 임의의 방향으로 신장한 제1 전극과, 이 제1 전극과 동일한 방향으로 신장한 제2 전극과, 상기 제2 능동 소자에 접속되며 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 상기 제1 전극과 동일한 방향으로 신장하여 배치된 제3 전극을 갖고,

1프레임 기간의 초기에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차와, 상기 제2 전극과 상기 제3 전극 사이의 전위차가 서로 다르도록 각 전극에 전위를 공급하고, 1프레임 기간의 도중에는, 상기 제1 전극과 상기 제2 전극 사이의 전위차가 실질적으로 동일하게 되도록 각 전극에 전위를 공급하고, 상기 1프레임 기간 내의 시작에서는 강전계를 형성하고, 상기 1프레임 기간의 도중에는 상기 1프레임 기간 내의 시작의 전계보다도 약한 전계를 형성하도록 구성한 액정 표시 패널.

청구항 42

제40항 또는 제41항에 있어서,

상기 제1 전극과 상기 제3 전극은, 절연막을 사이에 두고 적어도 일부가 중첩하여 배치되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 43

적어도 한쪽이 투명한 한 쌍의 기판과, 상기 한 쌍의 기판에 협지된 액정층을 갖고, 상기 한 쌍의 기판의 한쪽 기판은, 복수의 신호 배선과, 상기 복수의 신호 배선에 교차하도록 배치한 복수의 주사 배선과, 상기 복수의 신호 배선 및 상기 복수의 주사 배선의 각각의 교점 부근에 대응하여 배치한 복수의 능동 소자와, 상기 복수의 신호 배선과 상기 복수의 주사 배선의 각각에 의해 둘러싸여진 영역으로 이루어진 화소를 갖고,

상기 화소 내에, 제1 전극 및 제2 전극과 능동 소자를 갖고, 상기 제1 전극과 상기 제2 전극과의 사이에 전압을 인가하고, 상기 제1 전극과 상기 제2 전극 사이에 발생하는 전계에 의해, 상기 액정층의 액정 분자의 배향 방향을 제어하여 표시를 행하는 액정 표시 패널로서,

상기 제1 전극과 상기 제2 전극 사이에, 상기 제1 전극 혹은 상기 제2 전극 중 어느 한 쪽에 가까워지도록 제3 전극을 배치하고, 상기 제1 전극과 상기 제2 전극 중에서, 상기 제3 전극과의 거리가 가까운 측에 배치된 전극과, 상기 제3 전극의 전위차 ΔV_1 이 1프레임 주기 내의 초기 시에 비하여 1프레임 기간 내의 도중 시에는 약한 전계가 형성되도록 구동하고, 상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 전계에 의해 상기 액정층 내의 액정 분자의 배향 방향을 제어하여 표시를 행하도록 구성하고, 상기 전위차 ΔV_1 과, 상기 제1 전극과 상기 제2 전극 중 상기 제3 전극에 가까운 쪽의 전극과 상기 제3 전극과의 거리 d_L 과, 상기 제1 전극과 상기 제2 전극 중에서 상기 제3 전극과의 거리가 면 측에 배치된 전극과 제3 전극과의 전위차 ΔV_2 와, 상기 면 측에 배치한 전극과 상기 제3 전극과의 거리 d_H 가,

1프레임 주기 내의 초기 시에는

[수학식 1]

$$\frac{\Delta V_2}{d_H} < \frac{\Delta V_1}{d_L}$$

을 만족하고,

1프레임 주기 내의 도중 시에는

[수학식 2]

$$\frac{\Delta V_2}{d_H} \geq \frac{\Delta V_1}{d_L}$$

를 만족하도록 구동하는 것을 특징으로 하는 액정 표시 패널.

청구항 44

제43항에 있어서,

상기 전위차 ΔV_1 과, 상기 거리 d_L 과, 상기 ΔV_2 와, 상기 거리 d_H 가, 1프레임 기간 내의 초기 시에는 상기 수학식 1을 만족하고, 또한 1프레임 기간 내의 절반 이하의 시간 내에는, 상기 수학식 2를 만족하도록 구동하는 것을 특징으로 하는 액정 표시 패널.

청구항 45

제43항에 있어서,

상기 제1 전극과 상기 제2 전극 중에서, 상기 제3 전극과의 거리가 가까운 측에 배치된 전극과 상기 제3 전극이, 화소 표시 영역 내에서 적어도 일부분이 절연막을 사이에 두고 중첩하고 있는 것을 특징으로 하는 액정 표시 패널.

청구항 46

제45항에 있어서,

상기 중첩되어 있는 두 개의 전극 중에서, 상기 액정층에 가까운 측에 배치된 전극의 폭이, 상기 액정층으로부터 면 측에 배치된 전극의 폭보다 좁은 것을 특징으로 하는 액정 표시 패널.

청구항 47

제43항에 있어서,

상기 제1 전극, 상기 제2 전극 및 상기 제3 전극이 〈자형으로 형성되어 있는 것을 특징으로 하는 액정 표시 패널.

청구항 48

제1항에 있어서,

상기 한 쌍의 기판의 한쪽 기판이 투명 기판인 액정 표시 패널.

청구항 49

제48항에 있어서,

상기 제1 전극, 제2 전극 및 제3 전극은 독립적으로 전위가 공급되는 액정 표시 패널.

청구항 50

제49항에 있어서,

상기 제3 전극은, 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 배치되고,

상기 제1 전극과 상기 제3 전극의 전위차와, 상기 제2 전극과 상기 제3 전극의 전위차가, 1프레임 기간 내의 초기 단계와 도중 단계에서 서로 다른 액정 표시 패널.

청구항 51

한 쌍의 기판과, 상기 한 쌍의 기판 사이에 배치한 액정층과,

상기 한 쌍의 기판의 한쪽 기판 위에 형성된 복수의 신호 배선과, 상기 복수의 신호 배선과 교차하여 배치된 복

수의 주사 배선과, 상기 복수의 신호 배선과 상기 복수의 주사 배선과의 교점 부근에 배치된 복수의 능동 소자와, 상기 복수의 신호 배선과 상기 복수의 주사 배선의 각각에 의해 둘러싸여진 영역으로 이루어진 화소와, 상기 화소 내에 배치되어, 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 갖고, 상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 적어도 2개의 전위차가, 상기 복수의 주사 배선 각각에 있어서의 1프레임 기간 내의 초기 단계와 도중 단계에서 상이하고, 상기 1프레임 기간 내의 초기 단계에서는 강전계를 형성하고, 도중 단계에서는 상기 초기 단계의 전계보다도 약한 전계를 형성하도록, 상기 제1 전극, 제2 전극 또는 상기 제3 전극에 공급하는 적어도 1개의 전위를 바꾸고, 상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 전계에 의해 상기 액정층 내의 액정 분자의 배향 방향을 제어함으로써, 표시를 제어하도록 구성한 액정 표시 패널과,

광원을 갖는 액정 표시 장치.

청구항 52

제51항에 있어서,

상기 광원을 제어하는 인버터 회로를 갖는 액정 표시 장치.

청구항 53

한 쌍의 기판과, 상기 한 쌍의 기판 사이에 배치한 액정층과,

상기 한 쌍의 기판의 한쪽 기판 위에 형성된 복수의 신호 배선과, 상기 복수의 신호 배선과 교차하여 배치된 복수의 주사 배선과, 상기 복수의 신호 배선과 상기 복수의 주사 배선과의 교점 부근에 배치된 복수의 능동 소자와, 상기 복수의 신호 배선과 상기 복수의 주사 배선의 각각에 의해 둘러싸여진 영역으로 이루어진 화소와, 상기 화소 내에 배치되어, 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 갖고, 상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 적어도 2개의 전위차가, 상기 복수의 주사 배선 각각에 있어서의 1프레임 기간 내의 초기 단계와 도중 단계에서 상이하고, 상기 1프레임 기간 내의 초기 단계에서는 강전계를 형성하고, 도중 단계에서는 상기 초기 단계의 전계보다도 약한 전계를 형성하도록, 상기 제1 전극, 상기 제2 전극 또는 상기 제3 전극에 공급하는 적어도 1개의 전위를 바꾸고, 상기 제1 전극과 상기 제2 전극과 상기 제3 전극의 각각의 사이에서 발생하는 전계에 의해 상기 액정층 내의 액정 분자의 배향 방향을 제어함으로써, 표시를 제어하도록 구성한 액정 표시 패널과,

광원과,

상기 광원을 제어하는 인버터 회로와,

튜너를 갖는 액정 텔레비전.

청구항 54

제53항에 있어서,

상기 제3 전극은, 상기 제1 전극과 상기 제2 전극 사이의 상기 제1 전극에 보다 가까운 위치에 배치되고,

상기 제1 전극, 상기 제2 전극 및 제3 전극 사이의 각각의 전위차에 대하여, 두 개의 전위차의 관계가 1프레임 기간 내의 초기 단계와 도중 단계에서 서로 다른 액정 텔레비전.

청구항 55

삭제

청구항 56

삭제

청구항 57

삭제

청구항 58

삭제

청구항 59

삭제

청구항 60

삭제

청구항 61

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <87> 본 발명은 액티브 매트릭스형 액정 표시 패널, 액티브 매트릭스형 액정 표시 장치 및 액정 텔레비전에 관한 것이다.
- <88> 액정 표시 장치는 2매의 유리 기판을 소정의 간격을 두고 배치하여, 그 틈 사이에 액정을 주입하여 구성한다. 유리 기판과 액정층 사이에는 배향막이라고 불리는 고분자 박막을 배치하고, 액정 분자를 배열시키기 위해서 배향 처리를 실시하고 있다. 표시는 이 배열된 액정 분자에 전계를 인가함으로써, 그 배향 방향을 변화시켜, 그에 따라 생기는 액정층의 광학 특성의 변화를 이용하여 행한다.
- <89> 종래의 액티브 구동형 액정 표시 장치에서는 TN 방식으로 대표되는 바와 같이, 액정을 협지하는 한 쌍의 기판에 있어서 각각의 내측에 투명 전극을 형성하고, 이들 전극 사이에 생기는 기판면에 수직 방향의 전계에 의해 액정 분자를 구동한다. 즉, 이 기판에 수직인 전계에 의해 액정 분자가 일어남으로써 광의 스위칭을 행한다. 이러한 방식에서는 특히 중간조에 있어서, 액정 패널을 보는 방향에 따라 색조의 반전 등을 일으켜, 시야각이 좁은 것이 큰 문제이다.
- <90> 이를 해결하는 하나의 수단으로서, 특공소63-21907호 공보에 IPS 방식이 개시되어 있다. 도 32 및 도 33에 IPS 방식 액정 표시 장치의 화소부의 전극 구조 및 단면도를 도시하였다. 또, 여기서는 특히 화소내 2분할의 전극 구조를 도시하였다. 또한, 도 34에는 액정 표시 장치를 구동하는 시스템의 개략도를 도시하였다. 이 방식에서는 액정을 협지하는 한 쌍의 기판 중의 한쪽 기판 위에 두 개의 서로 다른 전극, 즉 화소 전극(106) 및 공통 전극(103)을 형성하고, 이들 전극 사이에 생기는 균일한, 기판면에 거의 평행한 전계(5)에 의해, 액정 분자를 기판면에 거의 평행한 면 내에서 회전시킴에 따라 광을 스위치하는 방식이다. 그 때문에 화면을 보는 각도(시야각)에 따라 계조, 색조의 반전이 생기지 않아, 종래의 TN 방식에 비하여 시야각이 넓다. 이러한 시각 특성이 우수한 IPS 방식은 종래의 TN 방식을 대신하는 새로운 액정 표시 장치로서 기대되고, 금후의 대화면 액정 모니터나 액정 텔레비전에 있어서 중요한 기술이다. 그러나, 현상의 IPS 액정 표시 장치에 있어서, 금후의 액정 텔레비전이나 DVD 비디오 재생 대응 모니터 등의 동화상 대응 디스플레이에의 전개를 생각하면, 응답 속도의 향상이 최대 과제이다.
- <91> IPS 방식 액정 표시 장치의 고속 응답화에 대해서는 주로 액정 재료로부터의 검토가 진행되어 왔다. 그 중에서, 액정 재료의 개발은 크게 두 방향에서 진행되어 왔다. 즉, 액정 재료의 고극성화(고 $\Delta \epsilon$ 화)와 저첨도화이다. 그러나, 일반적으로 액정 재료는 극성이 높아지면 점도도 높아지는 트레이드-오프의 관계이나, 액정 재료의 특성이 액정 표시 장치의 표시 특성이나 그 신뢰성에 직접 영향을 주기 때문에, 재료 개발의 여유도가 제한되어, 액정 재료 개발에만 의한 고속 응답화에는 한계가 있다. 그래서, 현재로는 이들 액정 재료의 개발 외에, 구동 방법이나 화소 구조의 관점에서 고속 응답화에의 어프로치도 병행하여 진행되고 있다.
- <92> 구동법에 의한 고속 응답화에 대해서는 특개2001-34238호 공보에 제안되어 있다. 이것은 계조 변화분을 초과하는 표시 데이터(오버드라이브 전압)를 화소에 입력함으로써, 전압 변화량을 크게 하여, 응답 속도의 향상을 도모하는 방법이다. 이러한 방법은 일반적으로 오버드라이브 구동이라고 불리고, 계조 변화 직후에 목표 투과율

을 달성하기 위해서 필요한 전압보다 높은 전압을 일시적으로 인가함으로써 목적 투과율까지 도달하는 시간(응답 시간)을 빠르게 하는 수단이다. 또, 후술하겠지만 이 수단은 중간조에서만 유효하다.

<93> 또한, 화소 구조를 바꿈으로써 고속 응답화를 실현하고자 하는 수단이 특개평11-231344호 공보나 특개평11-316383호 공보에 제안되어 있다. 특개평11-231344호 공보에서는 종래의 IPS 방식 액정 표시 장치에 있어서, 화소 전극 및 공통 전극이 형성된 어레이 기판(전극 기판)의 대향 기판측에 제2 공통 전극을 형성한 구조이다. 이것은 화소 전극과 제2 공통 전극 사이에 생기는 전계에 의해, 대향 기판 근방의 액정 분자를 유효하게 구동함으로써 응답 속도의 향상을 도모하는 방법이다. 또한, 특개평11-316383호 공보에서는 화소 전극 및 공통 전극의 전극간 거리를 셀 캡(액정층의 두께) 이하로 좁힌 구조, 또는 화소 전극과 공통 전극을 중첩시킨 구조를 이용함으로써, 특히 전극 단부에서 강전계를 발생시킴으로써 응답 속도를 향상시키는 방법이다.

발명이 이루고자 하는 기술적 과제

<94> 그러나, 상술한 각 수단에는 각각 이하에 설명하는 과제를 갖는다.

<95> 오버드라이브 구동은 중간조에서만 유효한 수단이어서, 모든 계조에 있어서의 응답 속도를 개선할 수 없는 것이 본 구동에서의 최대 과제이다. 액정 표시 장치의 액정층에 인가하고 있는 전압은 통상 교류 전압이고, 저전압 측은 전압 무인가($V=0V$)보다 아래의 전압이라는 것은 존재하지 않으므로, 전압 무인가 상태가 표현하는 계조에의 응답 속도를 빠르게 할 수는 없다. 또한, 고전압 측에서도, 신호선 드라이버의 전기적 내압에 의해 화소에 인가할 수 있는 전압은 한정되어 있으며, 통상 그 전압은 액정을 충분히 구동하는 전압(동작 전압)과 거의 같다. 그 때문에 고전압 측에서는 계조의 응답 속도를 빠르게 하기 위해서 사용할 수 있는 전압 폭(ΔV : 오버드라이브 전압)이 거의 없기 때문에, 고전압측이 표현하는 계조에의 응답 속도를 빠르게 할 수는 없다. 즉, 오버드라이브 구동에서는 중간조에서의 응답 속도를 향상시킬 수 있어, 응답 속도의 계조 의존을 평탄화할 수 있지만, 특히 고전압측의 응답 속도를 개선하는 것은 드라이버 내압의 제한에 의해 불가능하다.

<96> 한편, 화소 구조에 의한 고속화 응답 기술에 대해서는 특히 표시 성능을 열화시키는 과제를 갖는다. 특개평11-231344호 공보에 제안되어 있는 대향 기판측에 제2 공통 전극을 형성하는 수단에서는 횡전계 성분 외에 종전계 성분이 증가하기 때문에 플러스의 유전률을 이방성을 갖는 액정 분자에 있어서는 기판면에 대하여 분자가 일어서므로, 색조 등의 색 재현성에 문제를 일으킨다.

<97> 또한, 특개평11-316383호 공보에 제안되어 있는 전극 간격을 셀 캡(액정층 두께) 이하로 좁힌 구조에서는 표시 성능을 현저히 저하시키는 요인의 하나인 잔상 현상을 일으킨다. 이 잔상 현상은 본 발명자들의 검토 결과, 응답 속도의 향상에 유효하게 작용하고 있는 전극 단부에서 생기는 강전계가 주된 원인인 것을 알 수 있었다. 액정 분자는 전계 강도에 따라 기판면에 평행한 면 내에서 회전하는데, 전극이 중첩되어 있는 등 극도로 전극 간격이 좁은 경우에는, 전극 단부에서의 전계 집중에 의해 발생하는 강전계에 의해 액정층 내의 액정 분자의 평균적인 회전 각도보다 수배 크게 회전하고 있다. 예를 들면, 백색을 표시시키는 경우에는 액정층 내의 평균적인 액정 분자 장축이 편광판의 투과축에 대하여 대략 45° 회전할 필요가 있다. 이 액정 분자의 회전각에는 분포가 있어, 실제로는 전계 강도가 극도로 큰 전극 단부 근방에서는 45° 이상 비틀어져 있다. 이 때, 특히 전극 단부 근방에서는, 이 극도로 큰 액정 분자의 회전에 의해 생긴 회전 토크가 부하로서 배향막 표면에 전해지고, 그 결과로서 배향막 표면의 소성 변형이 주된 원인이라고 생각되는 잔상·소부 현상을 일으킨다. 이 잔상 현상은 강전계가 유지되는 시간과 크게 상관이 있으며, 그 유지 시간이 길수록 악화된다.

<98> 본 발명의 목적은 고속 응답을 실현할 수 있는 액정 표시 패널 및 액정 표시 장치를 제공하는 것이다.

<99> 본 발명의 다른 목적은 표시 성능을 크게 좌우하는 잔상 현상을 억제한 고품질의 액정 표시 패널 및 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

<100> 본 발명의 하나의 실시 양태에 따르면, 한 쌍의 기판과, 이를 한 쌍의 기판 사이에 배치한 액정층을 갖는 액정 표시 패널로서, 한 쌍의 기판의 한쪽 기판에, 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 배치하고, 1프레임 기간 내의 초기 단계와 중간 단계에서, 각각 제1 전극, 제2 전극 또는 제3 전극에 공급하는 전위를 바꾸어 표시를 제어하는 것이다.

<101> 구체적으로는, 제1 전극, 제2 전극 및 제3 전극 사이의 각각의 전위차에 대하여, 적어도 두 개의 전위차의 관계가 1프레임 기간 내의 초기 단계와 중간 단계에서 다르게 제어하는 것이다.

- <102> 또한, 상술한 제어를 보다 유효하게 행하는 수단으로서, 제3 전극을 제1 전극과 제2 전극 사이의 제1 전극에 보다 가까운 위치에 배치한다.
- <103> 또한, 구체적인 구성은 제1 전극 및 제2 전극 중 하나의 전극이 제1 능동 소자를 통해 제1 신호선에 접속되고, 제1 전극 및 제2 전극 중 제1 능동 소자에 접속되어 있지 않는 다른 하나의 전극이 공통 배선에 접속되고, 제3 전극이 제2 능동 소자를 통해 제2 신호선에 접속되어 있다.
- <104> 또한, 제1 신호선에 교차하도록 배치되고 제1 능동 소자에 접속된 제1 주사선을 갖고, 제2 신호선에 교차하도록 배치되고 제2 능동 소자에 접속된 제2 주사선을 갖고, 제1 신호선, 제1 주사선, 제2 신호선 및 제2 주사선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성하고 있다.
- <105> 또한, 이 표시 영역의 외측에, 제1 신호선에 접속된 제1 신호 구동 회로와, 제2 신호선에 접속된 제2 신호 구동 회로와, 제1 주사선에 접속된 제1 주사 구동 회로와, 제2 주사선에 접속된 제2 주사 구동 회로와, 공통 배선에 접속된 공통 배선 구동 회로를 갖고 있다.
- <106> 또한, 이 표시 영역의 외측에, 제1 신호 구동 회로, 제2 신호 구동 회로, 제1 주사 구동 회로, 제2 주사 구동 회로 및 공통 배선 구동 회로에 접속된 표시 제어 회로를 갖고 있다.
- <107> 또다른 구체적인 구성은, 제1 전극 및 제2 전극 중 하나의 전극이 제1 능동 소자를 통해 신호선에 접속되고, 제3 전극이 제2 능동 소자를 통해 신호선에 접속되며, 제1 전극 및 제2 전극 중에서, 제1 능동 소자에 접속되어 있지 않는 다른 하나의 전극이 공통 배선에 접속되어, 신호선에 교차하도록 배치되어 제1 능동 소자 및 제2 능동 소자에 접속된 주사선을 갖고, 신호선, 주사선에 둘러싸인 영역에 대응하여 화소를 구성하고, 이를 화소를 복수 배치하여 표시 영역을 형성하고 있으며, 이를 화소에 대응하는 각각의 주사선은 1프레임 기간 내에 2회 주사되는 것이다. 이 2회의 주사는 서로 다른 주사 전압값으로 행하는 것이고, 또한 제1 능동 소자 및 제2 능동 소자는 서로 다른 임계치 특성을 갖는 것이다.
- <108> 본 발명의 다른 실시 양태에 따르면, 적어도 한쪽 기판이 투명 기판인 한 쌍의 기판과, 이 한 쌍의 기판 사이에 배치한 액정층을 갖는 액정 표시 패널로서, 한 쌍의 기판의 한쪽 기판에는 복수의 화소로 구성되는 표시 영역을 갖고, 이 화소 내에는 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 배치하고, 1프레임 기간 내의 초기 단계와 중간 단계에서, 각각 제1 전극, 제2 전극 또는 제3 전극에 공급하는 전위를 바꾸어 표시를 제어하는 것이다.
- <109> 또한, 이들 제1 전극, 제2 전극 및 제3 전극은 독립적으로 전위가 공급되고, 제1 전극, 제2 전극 및 제3 전극 사이의 각각의 전위차에 대하여, 적어도 두 개의 전위차의 관계가 1프레임 기간 내의 초기 단계와 중간 단계에서 다른 것이다.
- <110> 또한, 이 제3 전극은 제1 전극과 제2 전극 사이의 제1 전극에 보다 가까운 위치에 배치되고, 제1 전극과 제3 전극의 전위차와, 제2 전극과 제3 전극의 전위차가 1프레임 기간 내의 초기 단계와 중간 단계에서 다른 것이다.
- <111> 본 발명의 다른 실시 양태는 적어도 한쪽 기판이 투명 기판인 한 쌍의 기판과, 이 한 쌍의 기판 사이에 배치한 액정층을 갖는 액정 표시 패널로서, 1프레임 기간 내의 초기 단계와 중간 단계에서, 액정층 내에 형성되는 전계를 바꾸어 표시를 제어하는 것이다.
- <112> 또한, 1프레임 기간 내의 초기 단계에서는 강전계를 형성하고, 중간 단계에서는 초기 단계의 전계보다 약한 전계를 형성하도록 전계를 바꾸는 것이다.
- <113> 본 발명의 다른 실시 양태는 액정 표시 장치가, 한 쌍의 기판과, 이 한 쌍의 기판 사이에 배치한 액정층과, 이 한 쌍의 기판의 한쪽 기판에 배치한 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 갖고, 1프레임 기간 내의 초기 단계와 중간 단계에서, 각각 제1 전극, 제2 전극 또는 제3 전극에 공급하는 전위를 바꾸어 표시를 제어하도록 구성한 액정 표시 패널과, 광원을 갖는 것이다.
- <114> 본 발명의 다른 실시 양태는 액정 텔레비전이, 한 쌍의 기판과, 이 한 쌍의 기판 사이에 배치한 액정층과, 이 한 쌍의 기판의 한쪽 기판에 배치한 임의의 방향으로 신장한 제1 전극, 제2 전극 및 제3 전극을 갖고, 1프레임 기간 내의 초기 단계와 중간 단계에서, 각각 제1 전극, 제2 전극 또는 제3 전극에 공급하는 전위를 바꾸어 표시를 제어하도록 구성한 액정 표시 패널과, 광원과, 이 광원을 제어하는 인버터 회로와, 튜너를 갖는 것이다.
- <115> <실시예>

<116> 도 1을 이용하여, 본 발명에 대하여 설명한다. 도 1의 (a)는 본 발명의 개요를 설명하기 위한 액정 패널의 화소부의 단면 개략도이고, 도 1의 (b)는 도 1의 (a)에 도시한 각 전극의 1프레임 주기 내에서의 전위 변화의 예를 도시하고 있다.

<117> 도 1의 (a)의 구성은, 예를 들면 유리 기판이나 플라스틱 기판, 또는 유리 기판과 플라스틱 기판을 접합시킨 기판과 같은 적어도 한쪽이 투명한 한 쌍의 기판(7, 8)에 액정층(14)을 협지하여 구성되어 있다. 기판(7, 8)에는 각각 편광판(15)이 배치되어 있으며, 기판(7)에는 후술하는 전극을 배치하고, 또한 이들 전극 상에는 절연막(9, 10) 및 배향막(11)이 형성되어 있다. 또한, 기판(8)에는 컬러 필터(12) 및 컬러 필터(12)의 보호막이 되는 오버코팅막(13), 배향막(11)이 형성된 구성이다. 또, 이 컬러 필터는 특히 기판(8) 측에 형성할 필요가 없고, 기판(7)측에 배치해도 된다.

<118> 기판(7)에는 복수의 화소로 구성된 표시 영역이 형성되어 있으며, 도 1의 (a)는 이들 각 화소의 단면도를 도시한 것이다. 즉, 본 발명에서는 기판(7)에 형성된 표시 영역 중의 각 화소 내에 선 형상 또는 빗살 무늬 형상의 제1 전극(1), 제2 전극(2) 및 제3 전극(3)을 배치한 전극 구성으로, 각 전극(제1 전극(1), 제2 전극(2) 및 제3 전극(3))에는 독립적으로 전위를 공급할 수 있도록 하고 있다. 또한, 1프레임 기간 내의 초기 단계와 중간 단계에서, 각각 제1 전극, 제2 전극 또는 제3 전극에 공급하는 전위를 바꾸어 표시를 제어하는 것이다. 즉, 1프레임 기간 내에 각 전극에 공급하는 전위를 바꿈으로써, 액정층 내에 형성되는 전계를 변화시키는 것이다. 상세하게는 제1 전극, 제2 전극 및 제3 전극 사이의 각각의 전위차에 대하여, 적어도 두 개의 전위차의 관계가 1프레임 기간 내의 초기 단계와 중간 단계에서 서로 다르게 함으로써, 이 전계의 변화를 실현하자고 하는 것이다.

<119> 구체적으로는, 도 1의 (a)와 같이 1프레임 기간 내의 초기 단계($t_0 < t < t_1$)에서는 제1 전극(1)과 제3 전극(3) 사이에 전계(4)가 발생하도록 전위를 공급하고, 이 전계(4)에 의해 액정층(14)의 제1 전극(1) 및 제3 전극(3) 부근의 액정 분자를 제어하고, 다음으로 도 1의 (b)와 같이 1프레임 기간 내의 중간 단계($t_0 < t < t_1$)에서는 제1 전극(1)과 제3 전극(3) 사이에 전계(4)를 발생시키지 않도록 전위를 공급하고, 액정층 내에는 전계(5)만으로 액정층(14)의 액정 분자를 제어하는 것이다.

<120> 즉, 1프레임 주기 내의 초기 단계($t_0 < t < t_1$)에서는 액정층 내에 강전계를 발생시키고, 1프레임 기간 내의 중간 단계($t_0 < t < t_1$)에서는, 초기 단계에 발생시킨 전계보다 작은 전계를 발생시키는 것이다.

<121> 또한, 후술하는 잔상 현상의 억제를 고려하면, 초기 단계로부터 중간 단계로의 전환은, 길어도 1프레임 주기의 절반 이하의 시간($0 < t < (t_2 - t_0)/2$) 내에 행하는 것이 바람직하다.

<122> 또, 제1 전극(1)은 화소 전극 또는 공통 전극 중 어느 한쪽의 전극이고, 제2 전극(2)은 제1 전극과 다른 전극, 즉 제1 전극(1)이 화소 전극인 경우에는 제2 전극(2)은 공통 전극이고, 제1 전극(1)이 공통 전극인 경우에는 제2 전극(2)은 화소 전극이다.

<123> 또한, 상술한 바와 같은 1프레임 기간 중의 전계 제어는 제1 전극(1), 제2 전극(2) 및 제3 전극(3)의 각 전극에 소망의 전위를 공급하면 제어 가능하므로, 특별히 제1 전극(1), 제2 전극(2) 및 제3 전극(3)의 배치 위치의 관계는 문제가 아니다. 그러나, 전계는 각 전극 간의 거리에 따라 세기가 결정되는 것으로, 보다 유효하게 상술한 전계의 제어를 행하는 경우에는 제1 전극(1), 제2 전극(2) 및 제3 전극(3)의 배치 위치의 관계는 중요하다.

<124> 따라서, 도 1의 (a), (b)에서는 유효하게 상술한 전계 제어를 행하기 위한 전극 배치로서, 세 개의 전극 중 하나의 전극(예를 들면 제3 전극)을 남은 두 개의 전극(이 경우에는 제1 전극과 제2 전극) 중 어느 한쪽(예를 들면 제1 전극)에 보다 가까이 배치하고 있다. 이와 같이 배치함으로써, 보다 유효하게 상술한 전계 제어가 가능하게 된다.

<125> 또한, 제1 전극(1)과 제3 전극(3)과의 전위차를 ΔV_1 , 제1 전극(1)과 제3 전극(3)과의 거리를 d_L , 제2 전극(2)과 제3 전극(3)과의 전위차를 ΔV_2 , 제2 전극(2)과 제3 전극(3)과의 거리 d_H 로 한 경우에, 1프레임 주기 내의 초기 단계($t_0 < t < t_1$)에는 하기에 나타낸 수학식 1을 만족하고, 1프레임 주기의 중간 단계($t_1 < t < t_2$)에서는 수학식 2를 만족하도록 구동한다.

수학식 1

$$<126> \frac{\Delta V_2}{d_H} < \frac{\Delta V_1}{d_L}$$

수학식 2

$$<127> \frac{\Delta V_2}{d_H} \geq \frac{\Delta V_1}{d_L}$$

<128> 또한, 후술하는 잔상 현상의 억제를 고려하면, 전위차 ΔV_1 이, 길어도 1프레임 주기의 절반 이하의 시간 ($0 < t < (t_2 - t_0)/2$) 내에 작아지도록 구동하는 것이 바람직하다.

<129> 이 전극 구조 및 제3 전극 전위를 1표시 기간 내에 변화시킴에 따라 잔상 현상을 억제한 고속 응답이 가능한 액정 표시 장치를 실현할 수 있다. 이하, 고속 응답을 실현할 수 있는 이유와 잔상 현상을 억제할 수 있는 이유에 대하여 상세하게 설명한다.

<130> 도 1의 (b)에 도시한 각 전극의 전위 변화의 예에 기초하여 설명한다. 1프레임 주기 내에서의 초기 단계 ($t_0 < t < t_1$)에서는 제2 전극과 제3 전극이 실질적으로 거의 동일 전위($V_2 = V_3$)이고, 액정층 내에는 제1 전극(1)과 제2 전극(2) 사이에 인가되는 거의 균일한 횡전계(5)와, 제1 전극(1)과 제3 전극(3) 사이에 인가되는 전계(4)에 의해 액정 분자를 구동한다. 제2 전극(2)과 제3 전극(3)의 전위는 실질적으로 거의 동일 전위이지만, 제1 전극(1)까지의 거리가 다르므로($d_L < d_H$), 제3 전극과 제1 전극 사이에 생기는 전계(4)의 강도는 제2 전극과 제1 전극 사이에 생기는 전계(5)의 강도보다 커진다.

<131> 액정 분자는 전계에 따라 회전하여 방향을 바꾸고, 그 회전은 전계 강도가 클수록 고속이며 크다. 그 때문에, 제1 전극과 제3 전극 근방에 존재하는 액정 분자는 이를 전극 사이에 생기는 보다 큰 전계(4)에 의해 보다 고속으로 크게 회전한다. 한편, 제1 전극과 제2 전극 사이에 존재하는 액정 분자는 기본적으로 이를 전극 사이에 생기는 거의 균일한 횡전계(5)에 의해 구동된다. 그러나, 액정은 연속체로서 생각되고, 액정의 탄성 효과에 의해, 큰 전계(4)에서 고속으로 구동된 액정 분자가 균일 횡전계(5)에서 완만하게 구동하고 있는 액정 분자를 이끄는 효과를 갖는다. 그 때문에, 제1 전극(1)과 제2 전극(2) 사이에 있는 액정 분자는 균일한 횡전계(5)에 따라 회전하는 것 외에, 보다 큰 전계(4)에 의해 고속으로 구동된 액정 분자에 이끌리어, 종래의 균일한 횡전계만으로 액정 분자를 구동하는 횡전계 방식의 액정 표시 장치에 비하여 고속 응답을 실현할 수 있다.

<132> 또한, 강전계의 효과를 고려하여 액정 분자의 고속 응답화를 실현하기 위해서는 다음과 같은 구조가 유효하다.

<133> 하나는 제1 전극(1)과 제2 전극(2) 중, 제3 전극(3)과의 거리가 가까운 측에 배치된 전극(도 1에서는 제1 전극(1))과, 제3 전극과의 거리(d_L)를 보다 가까이 하는 구조이다.

<134> 다른 하나는 도 2의 (a)에 도시한 바와 같이 제1 전극과 제2 전극 중, 제3 전극과의 거리가 가까운 측에 배치된 전극(도 2에서는 제1 전극(1))과 제3 전극(3)이 화소 표시 영역 내에서 적어도 일부분이 중첩되어 있는 구조가 바람직하고, 또한 부분적으로 중첩되어 있는 전극의 정합 마진을 고려하면, 거의 전면에 걸쳐 중첩되어 있는 도 2의 (b)에 도시한 구조가 바람직하다. 왜냐하면, 전극이 중첩됨으로써, 중첩된 전극의 단부에서는 전계 집중을 일으키기 쉬워, 보다 큰 전계가 발생하기 때문이다. 따라서, 본 발명을 실시하기 위해서는 매우 유효하다. 또한, 이 때, 중첩되어 있는 1세트의 전극 중, 하층에 배치되어 있는 전극(도 2에서는 제3 전극(3)) 폭이 그 상층에 배치되어 있는 전극(도 2에서는 제1 전극(1))의 폭보다 넓은 구조가 바람직하다. 전극이 중첩되고, 또한 중첩된 하층의 전극 폭을 넓게 함으로써 이를 전극 단부에서 유효하게 강전계를 발생시킬 수 있는 것이다.

<135> 또한, 도 2의 (a)나 도 2의 (b)에 도시한 바와 같이 전극이 중첩되어 있는 경우에는 적어도 하층에 배치되어 있는 전극이 ITO 등의 투명 도전막인 것이 바람직하다. 상술한 바와 같이 중첩한 전극의 단부에서는 강전계에 의해 액정 분자는 고속으로 구동된다. 그 때문에, 다른 영역에 비하여 전압 인가 개시 후, 최초로 광이 투과한다. 하층 전극이 투명 전극인 경우에는 이러한 영역의 광을 이용할 수 있어, 화소 전체의 응답 시간을 보다 단축할 수 있다. 특히 응답 속도가 느리다고 알려진 중간조 표시에서의 응답 시간의 단축을 기대할 수 있

다.

<136> 또, 전극이 중첩되어 있는 경우에는 전극 간격 d_t 은 이들 전극 사이에 개재하는 절연막(9)의 막 두께와 거의 같다.

<137> 이 강도가 다른 전계를 형성하기 위해서는 통상의 표시에 필요한 전계 외에, 이 전계와 동일한 방향의 성분을 갖는 별도의 전계를 형성하면 되지만, 보다 유효하게 전계를 형성하여 고속화를 실현하기 위해서는, 상술한 수학식 1로 정의한 바와 같이, 적어도 도 1의 (a)에 도시한 제1 전극(1)과 제3 전극(3) 사이에 생기는 전계(4)의 강도가, 제1 전극(1)과 제2 전극(2) 사이에 생기는 전계(5)의 강도보다 크게 하는 것이 바람직하다.

<138> 또, 각 전극이 배치되는 층으로서, 도 1의 (a)에서는 제1 전극(1)이 제2 전극(2) 및 제3 전극(3)과 다른 층에 배치되어 있지만, 본 발명에 따른 고속 응답화의 효과를 얻기 위해서는 전극이 중첩되는 경우를 제외하고, 이들 모든 전극이 동일층에 배치되어 있어도 된다.

<139> 이상과 같이, 강전계의 효과를 고려하여 액정 분자의 고속 응답화를 실현하기 위한 구조 및 구동 방법을 설명하였지만, 한편으로는 이 강전계는 고속 응답화에는 매우 유효하지만 액정 표시 성능을 현저히 열화시키는 요인의 하나인 잔상 현상을 발생시키는 부작용을 갖는 것을 알 수 있었다. 특히 도 2의 (a) 및 (b)에 도시한 바와 같은 전극이 중첩되어 있는 구조에서는 그 부작용은 현저히 나타난다.

<140> 상술한 바와 같이 본 발명자들의 검토로부터, 부분적으로 발생하는 매우 큰 전계에 의해 액정 분자가 액정층 내의 평균적인 액정 분자의 회전 각도보다 수배 크게 회전하고 있는 경우에는, 액정 분자의 회전으로 생기는 회전 토크에 의해, 배향막 표면의 소성 변형이 주된 원인이라고 생각되는 잔상을 일으키는 것을 알 수 있었다. 또한, 이 잔상 현상은 큰 회전 토크가 유지되는 시간, 즉 강전계가 유지되는 시간과 크게 상관이 있고, 그 유지 시간이 길수록 악화되는 것을 알 수 있었다. 따라서, 액정 분자에 강전계가 인가되어도, 그 유지 시간을 단축함으로써 잔상을 억제할 수 있는 것을 알게 되었다.

<141> 그래서, 본 발명에서는 이들에 주목하여, 우선 1프레임 주기 내의 초기 단계($t_0 < t < t_1$)에는 강전계를 발생시켜, 액정 분자를 고속으로 응답시킨다. 그 후, 예를 들면 도 1의 (b)에 도시한 바와 같이 제3 전극 전위 V_3 을 제1 전극 전위 V_1 과의 차가 작아지도록 변화시킴으로써, 1프레임 주기 내에서 시간 t 가 $t_1 < t < t_2$ 를 만족하는 영역(중간 단계)에서는 강전계 성분을 거의 없애어, 제1 전극(1)과 제2 전극(2)에 의해 생기는 균일한 횡전계(5)와 제3 전극(3)과 제2 전극(2)에 의해 생기는 균일한 횡전계(6)에 의해 액정을 구동한다. 이와 같이 구성함으로써, 강전계는 1프레임 기간 중의 초기 단계인 일시적($t_0 < t < t_1$)으로밖에 인가되지 않기 때문에 잔상 현상을 일으키지 않게 된다.

<142> 이상과 같은 전극 구조 및 1프레임 주기 내의 각 전극의 전위 변화를 갖는 구성에 의해, 고속 응답화와 잔상 억제를 양립할 수 있는 액정 표시 장치를 얻을 수 있다. 또한, 본 구성에서는 전극 간격을 예를 들면 액정층의 두께 이하로 춥힘으로써 전계 강도를 크게 하여 액정 분자를 구동하고 있기 때문에, 오버드라이브 구동과 같이 드라이버 내압에 의한 제한이 없어, 모든 계조에 대하여 고속 응답화를 실현할 수 있다.

<143> 이하, 본 발명을 구체적으로 실시하기 위한 전극 및 배선 구조와, 각 전극 및 배선에 공급되는 신호 파형에 대하여 실시예에서 설명한다. 또, 본 실시예에서 설명한 화소 구조는 화소내 2분할이고, 또한 제3 전극이 공통 전극 또는 화소 전극과 중첩한 구조이지만, 본 발명은 특히 이들 화소 구조에 한정되는 것이 아니다. 또한, 각 전극 및 배선에 공급되는 신호 파형에 대해서도, 실시예에서 설명한 신호 파형에 한정되는 것이 아니다.

〈제1 실시예〉

<145> 본 실시예의 구성을 도 3, 도 4, 도 5, 도 6, 도 7을 이용하여 설명한다. 도 3은 화소부의 전극 구조를 설명하기 위한 도면이다. 도 4는 본 실시예의 액정 표시 패널에 있어서의 화소부 단면도이다. 도 5는 도 3에서의 각 전극 및 배선에 공급되는 신호 파형을 도시하는 도면이다. 도 6은 이들 화소 구성을 갖는 액정 표시 장치 전체 구성을 설명하는 도면이다. 또, 본 명세서에서는 상술한 도 1이나 도 4에 도시한 한 쌍의 기판 및 액정층, 한 쌍의 기판에 배치한 전극 등을 포함하여 액정 표시 패널이라고 하고, 이 액정 표시 패널과 광원 등을 조합한 시스템 구성을 액정 표시 장치라고 한다.

<146> 본 실시예에서의 액정 표시 패널은, 표시부가 대각 14.1인치의 사이즈를 갖고, 한 쌍의 기판은 모두 투명한 유리 기판으로, 두께는 0.7mm이다. 우선, 유리 기판(110) 위에 주사 배선(101, 102) 및 공통 전극(103)을 형성한다. 다음으로, 제1 절연막(111)이 질화실리콘 SiNx를 이용하여 형성되고, 그 위에 신호 배선(104, 105), 화소

전극(106), 제3 전극(107)이 형성되어 있다. 전극 재료로는 크롬 몰리브덴(CrMo)을 이용하고 있다. 신호 배선(104, 105)이나 주사 배선(101, 102)의 재료에는 전기 저항이 낮은 것이면 특별히 문제는 없고, 알루미늄이나 구리, 은 또는 이들 합금 등이 고려된다. 또한, 이들 전극 위에 제2 절연막(112)이 질화실리콘(SiNx)을 이용하여 형성되어 있다. 또, 매트릭스 형상으로 형성된 제1 주사 배선(101)과 제1 신호 배선(104)의 교점 부근에, 능동 소자로서 기능하는 비정질 실리콘을 이용하여 제작되는 제1 TFT(108)가 배치되고, 제2 주사 배선(102)과 제2 신호 배선(105)의 교점 부근에, 능동 소자로서 기능하는 비정질 실리콘을 이용하여 제작되는 제2 TFT(109)가 배치되고, 이들 매트릭스 형상으로 형성되는 각 배선에 둘러싸인 영역에 대응하여 화소를 형성하고 있다. 또, 본 실시예에서는 능동 소자로서 비정질 실리콘을 이용하였지만, 폴리실리콘에 의해 형성된 TFT이어도 된다. 폴리실리콘 TFT에서는 비정질 실리콘에 비하여 이동도가 2자릿수 정도 크기 때문에, 이하 두 가지 이점을 갖는다. 첫번째 이점은 비정질 실리콘 TFT에 비하여 채널 영역의 폭을 작게 할 수 있어, TFT 사이즈를 작게 할 수 있다는 점이다. 본 실시예와 같이 1화소 내에 두 개의 능동 소자를 형성하는 경우에는 능동 소자의 사이즈가 개구율에 크게 기여하므로, 작은 사이즈의 폴리실리콘 TFT가 유효하다. 두번째 이점은 고속으로 스위칭할 수 있다는 점이다. 후술하는 바와 같이 본 발명을 실시하기 위해서는 전극 구조에 따라서는 1프레임 주기 내에서 2회 또는 복수회 주사할 필요가 있다. 이러한 경우에는 고속으로 스위칭할 수 있고, 짧은 시간에 기입이 가능한 폴리실리콘 TFT가 유효하다.

<147> 본 전극 구조에서는 도 3에 도시한 바와 같이 하나의 화소를 구동하기 위해서, 두 개의 TFT, 두 개의 주사 배선, 두 개의 신호 배선을 갖고 있다. 즉, 표시부를 구성하는 각 화소에 있어서, 하나의 화소 내에 두 개의 박막 트랜지스터(TFT)가 형성되고, 화소 전극(106)이 신호를 공급하기 위한 제1 신호 배선(104)에, 제1 TFT(108)를 통해 접속되고, 이 제1 TFT(108)는 제1 주사 배선(101)으로부터의 주사 신호에 의해 주사된다.

<148> 한편, 강전계 성분을 발생시키기 위한 제3 전극(107)이 신호를 공급하기 위한 제2 신호 배선(105)에 제2 TFT(109)를 통해 접속되고, 이 제2 TFT(109)는 제2 주사 배선(102)으로부터의 주사 신호에 의해 주사된다. 여기서, 공통 전극(103)은 주사 배선(101, 102)과 동일 층에 형성되고, 이 공통 전극(103) 위에 제3 전극(107)이 제1 절연막(111)을 사이에 두고 중첩되어 있다.

<149> 한편, TFT를 형성한 유리 기판(110)에 대향하는 유리 기판(8)은 스트라이프 형상의 3색 RGB 컬러 필터(12)와 블랙 매트릭스(16)를 겸비한 구성이다. 컬러 필터(12)와 블랙 매트릭스(16) 위에는 평탄화를 위한 오버코팅 수지(13)를 형성한다. 또, 오버코팅 수지로는 애폭시 수지 등을 이용한다.

<150> 이와 같이 하여 제작되는 각 유리 기판 표면에, 액정 분자를 배향시키기 위한 폴리이미드 배향막(11)을 막 두께 100nm로 형성한다. 일반적으로 폴리이미드막은 그 전구체인 폴리아민산을 기판 표면에 인쇄기 등으로 도포하고, 이들을 고온에서 소성함으로써 형성된다. 여기서 형성된 폴리이미드 배향막(11)의 표면을 러빙 처리함으로써 배향 처리를 실시한다. 러빙 방향은 화소 전극(106)의 길이 방향으로부터 15° 기운 방향이다.

<151> 본 실시예에서는 화소 내에 배치된 전극(화소 전극, 공통 전극, 제3 전극)은 빗살 무늬 형상으로 형성되어 있지만, 도 7에 도시한 바와 같이 전극 연장 방향에 대하여 각도 θ를 갖는 <자형으로 형성되어 있어도 된다. <자형으로 형성됨으로써, 전압이 인가된 경우에 액정 분자의 회전 방향이 다른 영역을 형성하고, 이에 따라 착색을 억제할 수 있다. 단, <자형 전극의 경우에는 액정 분자의 초기 배향 방향으로서, 예를 들면 포지티브형 액정의 경우에는 액정 분자의 장축이 화소의 길이 방향과 일치하도록 배향 처리할 필요가 있다.

<152> 다음으로, 이들 한 쌍의 기판 중, 한쪽 기판의 표시 영역 주연부에 열 경화형 시일재를 도포하고, 다른 한쪽의 대향 기판을 중합한다. 또, 시일재는 후에 액정 소자 내에 액정을 주입하기 위한 밀봉 입구가 형성되도록 도포된다. 가열하면서 가압하여, 이들 기판을 접착 고정한다. 기판 사이에는 직경 4μm의 고분자 비즈가 분산되어, 기판 사이의 간격을 유지할 수 있게 되어 있다. 그 후, 밀봉 입구로부터 진공 봉입법에 의해 액정을 액정 표시 소자 내에 주입하고, 밀봉 입구를 자외선 경화 수지 등으로 밀봉한다. 또, 여기서는 액정 재료로서 분자 구조 내에 시아노기를 갖는 시아노계 액정(유전률 이방성이 플러스)을 사용한다.

<153> 조합한 기판의 양면에 편광판(15)을 노멀 클로즈 특성(저전압에서 흑 표시, 고전압에서 백 표시)이 되도록 크로스니콜 배치로 접착한다.

<154> 또한, 도 6에 도시한 바와 같이 각 배선은 기판의 단부까지 연장 배치되고, 제1 신호 배선(104), 제2 신호 배선(105), 제1 주사 배선(101), 제2 주사 배선(102), 공통 전극(103)은 각각에 대응하여 제1 신호 전극 구동 회로(24), 제2 신호 전극 구동 회로(25), 제1 주사 전극 구동 회로(22), 제2 주사 전극 구동 회로(23), 공통 전극 구동 회로(26)에 접속된다. 또한, 각 구동 회로는 표시 제어 장치(21)에 의해 제어되고 있다. 또, 파선으로

둘러싸인 표시 화소부(20)에는 하나의 화소에 대응하는 본 전극 구조에 상당하는 등가 회로를 나타내고 있다.

<155> 그 후, 도 8에 도시한 실드 케이스(32), 확산판(33), 도광판(34), 반사판(35), 광원인 백 라이트(36), 하측 케이스(37), 인버터 회로(38)를 조합함으로써 액정 표시 장치(39)를 조립하였다.

<156> 이와 같이 하여 얻어지는 액정 표시 장치에 있어서, 도 5에 도시한 바와 같은 신호 파형을 각 배선 및 전극에 인가함으로써, 본 발명의 효과를 얻을 수 있다. 이하, 각 전극 및 배선에 인가하는 신호 파형에 대하여 설명한다.

<157> 도 5의 (a)는 제1 주사 배선(101)에 공급되는 신호 파형 V_{G1} , 도 5의 (b)는 제1 신호 배선(104)에 공급되는 신호 파형 V_{D1} , 도 5의 (c)는 제2 주사 배선(102)에 공급되는 신호 파형 V_{G2} , 도 5의 (d)는 제2 신호 배선(105)에 공급되는 신호 파형 V_{D2} , 도 5의 (e)는 공통 전극(103)에 인가되는 신호 파형 V_C , 도 5의 (f)는 화소 내에 배치한 각 전극(화소 전극(106), 공통 전극(103), 제3 전극(107))에 인가되는 신호 파형(화소 전극 V_S , 공통 전극 V_C , 제3 전극 V_A)을 도시한다.

<158> 우선, 제1 주사 배선(101)으로부터의 주사 신호에 의해 $t=t_0$ 에서 제1 TFT가 온 상태로 되어, 화소 전극(106)에는 제1 신호 배선(104)으로부터의 전압이 인가된다. 한편, 제2 신호 배선(105)에는 제1 신호 배선(104)과 위상이 다른 신호를 공급하고, 또한 $t=t_1$ 에서 제2 TFT가 온 상태로 되도록 구동하고, 제2 신호 배선(105)으로부터의 전압이 제3 전극(107)에 인가된다. 또한, 공통 전극(103)의 전위 V_C 는 제1 신호 파형 V_{D1} 과 동기를 취하고, 또한 그 위상이 반대로 되도록 구동한다. 이러한 구동에 있어서는 1프레임 주기 내의 초기 상태($t_0 < t < t_1$)에서는 화소 전극(106)과 공통 전극(103) 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 공통 전극(103) 사이에 생기는 전위차 $V_A - V_C$ (도 5에서 화살표)에 의해 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 공통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계로 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기 내의 후기($t_1 < t < t_2$)에서는 제3 전극(107)의 전위 V_A 는 공통 전극(103)의 전위 V_C 와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극(106)과 공통 전극(103) 사이에 발생하는 균일한 횡전계에 의해서만 구동된다.

<159> 다음으로, 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 응답 속도는 포토다이오드를 조합한 오실로스코프를 이용하여 평가하였다.

<160> 우선, 화면 상에는 전면 흑색 패턴을 표시하고, 그 후 최대 휘도에 상당하는 백색 패턴을 표시한다. 이 때의 휘도 변화를 오실로스코프로 관찰하고, 변화 전의 휘도 B_0 부터 변화 후의 휘도 B_{fin} 으로의 변화량을 100%로 하여, 그 중의 90%의 변화가 중요한 시점을 응답 시간으로 한다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다.

<161> 다음으로, 잔상 평가에 대하여 설명한다. 잔상을 정량적으로 평가하기 위해서 포토다이오드를 조합한 오실로스코프를 이용하여 평가하였다. 화면 상에 최대 휘도로 원도우 패턴을 30분간 표시하고, 그 후 잔상이 가장 눈에 띄는 중간조 표시, 여기서는 휘도가 최대 휘도의 10%가 되도록 표시 화면 전면을 전환하고, 원도우의 잔상 부분과 주변 중간조 부분에서의 휘도 B 에서의 휘도 변동분의 크기 $\Delta B/B_{10\%}$ 를 잔상 강도로서 평가하였다. 액정 표시 장치의 표시 특성으로서 잔상 현상이 문제가 없는 레벨은 잔상 강도가 2% 이하로 되어 있으며, 본 실시예에서 얻어진 액정 표시 장치에서는 2% 이하를 달성하고 있다. 또한, 본 실시예에서는 후술하는 제2 실시예의 구조와 같이 제1 전극(106)과 제3 전극(107)을 중첩시키는 구조가 아니므로, 제1 전극을 제3 전극과 다른 층에 배치하기 위한 관통 홀의 형성이 필요없다.

<162> 또, 본 발명은 본 실시예에서 설명한 화소내 2분할 구조에 한정되는 것이 아니라, 예를 들면 화소내 4분할 구조, 또는 그 이상의 분할 수를 갖는 화소 구조이어도 된다. 특히 정밀도가 낮은 액정 표시 장치 등에서는 1 화소당 피치가 넓기 때문에 2분할 구조에서는 전극 간격이 넓게 되어 구동 전압이 상승하게 된다. 따라서, 적당한 전극 간격을 얻기 위해서, 정밀도에 따라 화소의 분할 수를 바꿀 필요가 있다.

<163> 도 9에 화소내 4분할 구조를 도시한다. 이 구조에 대해서는 제3 전극(107)은 공통 전극(103)에 중첩하고 있다.

특히 도 9에서는 이하의 문제를 고려하여 제3 전극(107)을 화소 중앙부의 공통 전극(103)에 중첩시키고 있다.

<164> 화소를 설계하는 데에 있어서, 중요한 과제의 하나는 신호 배선(104, 105)으로부터 화소내 전극(예를 들면 화소 전극이 되는 제1 전극(106), 제3 전극(107))에의 노이즈를 저감시키는 것이다. 이 신호 배선(104, 105)으로부터의 노이즈에 의해 특히 화소 전극의 전위가 변동하여, 휘도를 변동시키기 때문이다. 따라서, 도 9에서는 제3 전극(107)은 1화소 내에 신호 배선(104, 105) 방향으로 신장한 3개의 제2 전극(103)(공통 전극) 중 중앙에 배치된 제2 전극에만 중첩시켜 배치하여 신호 배선(104, 105)으로부터의 노이즈를 받지 않도록 하고 있다. 즉, 3개의 제2 전극(103)의 양단의 두 개의 제2 전극에서 화소내 전극을 노이즈로부터 실드하여, 중앙의 제2 전극과 제3 전극에 의해 강전계를 발생시키고 있다는 것이다.

<165> 이러한 화소 구조에 있어서도, 1프레임 기간 내의 초기 단계에서는 화소내 중앙부의 공통 전극과 제3 전극(107)에 의해 강전계를 발생시켜, 본 발명의 효과를 충분히 얻을 수 있다.

<166> 또, 화소를 2분할 이상의 구조로 하는 경우에도, 도 9와 마찬가지로 복수개 배치한 제2 전극의 양단의 전극에는 제3 전극을 중첩시키지 않도록 배치하고, 양단 이외의 제2 전극에 제3 전극을 중첩시키는 구조로 함으로써, 화소 분할 수에 상관없이 마찬가지로 적용할 수 있어, 마찬가지의 효과를 발휘한다.

<제2 실시예>

<168> 본 발명에서의 다른 실시예의 구성에 대하여, 도 10, 도 11을 이용하여 설명한다. 도 10은 화소부의 전극 구조를 설명하기 위한 도면이다. 도 11은 도 10과 같이 배치된 각 전극 및 배선에 공급되는 신호 파형에 대하여 설명하는 도면이다.

<169> 본 실시예에서의 액정 표시 패널의 구성과, 제1 실시예의 액정 표시 소자와의 구성의 차이는 제3 전극(107)이 화소 전극(106)과 중첩하고 있는 점이다. 이 구성에 수반하여, 화소 전극(106)은 제1 신호 배선(104)이 배치되어 있는 층보다 상층에 배치할 필요가 있어, 도 9에 도시한 바와 같이 화소 전극(106)은 관통 훌(113)을 통해 보다 상층에 배치되며, 제3 전극(107)과 중첩하고 있다. 또한, 제3 전극(107)이 화소 전극(106)에 중첩되어 있으므로, 각 전극 및 배선에 공급되는 신호 파형도 제1 실시예와 다르다. 기타, 전극 구조 이외의 세로 구조(배향막 형성, 컬러 필터 형성 등)나, 화소의 등가 회로적 구성에 대해서는 제1 실시예와 마찬가지이다.

<170> 본 실시예에서의 각 전극 및 배선에 공급되는 신호 파형에 대하여 도 11에 도시한다. 이하, 각 전극 및 배선에 인가하는 신호 파형에 대하여 설명한다.

<171> 도 11의 (a)는 제1 주사 배선(101)에 공급되는 신호 파형 V_{G1} , 도 11의 (b)는 제1 신호 배선(104)에 공급되는 신호 파형 V_{D1} , 도 11의 (c)는 제2 주사 배선(105)에 공급되는 신호 파형 V_{G2} , 도 11의 (d)는 제2 신호 배선(105)에 공급되는 신호 파형 V_{D2} , 도 11의 (e)는 공통 전극(103)에 인가되는 신호 파형 V_C , 도 11의 (f)는 화소 내의 전극(화소 전극(106), 공통 전극(103), 제3 전극(107))에 인가되는 신호 파형(화소 전극 V_S , 공통 전극 V_C , 제3 전극 V_A)을 도시한다.

<172> 우선, 제1 주사 배선(101)로부터의 주사 신호에 의해 $t=t_0$ 에서 제1 TFT가 온 상태로 되어, 화소 전극(106)에는 제1 신호 배선(104)으로부터의 전압이 인가된다. 한편, 제2 신호 배선(105)에는 제1 신호 배선(104)과 위상이 다른 신호를 공급하고, 또한 $t=t_1$ 에서 제2 TFT가 온 상태로 되도록 구동하여, 제2 신호 배선(105)으로부터의 전압이 제3 전극(107)에 인가된다. 또한, 공통 전극(103)의 전위 V_C 는 일정하다. 이러한 구동에 있어서는 1프레임 주기 내의 초기 단계($t_0 < t < t_1$)에서는 화소 전극(106)과 공통 전극(103)과의 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 화소 전극(106) 사이에 생기는 전위차 V_S-V_A (도 11에서 화살표)에 의해 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 공통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계에 의해 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기 내의 중간 단계($t_1 < t < t_2$)에서는 제3 전극(107)의 전위 V_A 는 화소 전극(106)의 전위 V_A 와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극(106)과 공통 전극(103) 사이에 발생하는 균일한 횡전계에 의해 서만 구동된다.

- <173> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.
- <174> 본 실시예에서도, 제1 실시예와 마찬가지로 화소 2분할 구조에 한하지 않고, 4분할 또는 그 이상의 분할 수를 갖는 화소 구조이어도 된다.
- <175> 도 12에 화소내 4분할 구조를 도시한다. 여기서, 제3 전극(107)은 화소 전극(106)에 중첩한 구조이다. 이러한 화소 구조에 있어서도, 1프레임 기간 내의 초기 단계에서는 화소 전극(106)과 제3 전극(107)에 의해 강전계를 발생시켜, 본 발명의 효과를 충분히 얻을 수 있다. 제2 실시예의 4분할 구조의 경우에는 제1 실시예의 4분할 구조의 경우와 비교하여, 2세트의 제1 전극 및 제3 전극이 중첩되어 있기 때문에, 보다 저전압 구동으로 유효하게 강전계를 발생시킬 수 있다.
- <176> 또한, 본 화소 구조에 있어서도 신호 배선(104, 105)을 따라 공통 전극(103)으로 되는 폭이 넓은 제2 전극을 배치함으로써 신호 배선으로부터 화소 전극으로의 노이즈를 차폐할 수 있어, 제1 실시예에서 설명한 바와 같은 과제를 해소할 수 있다.
- <177> <제3 실시예>
- <178> 본 발명에 있어서의 다른 실시예의 구성에 대하여, 도 13, 도 14, 도 15를 이용하여 설명한다. 도 13은 화소부의 전극 구조를 설명하기 위한 도면이다. 도 14는 각 전극 및 배선에 공급되는 신호 파형을 도시하는 도면이다. 도 15는 이를 화소 구성을 갖는 액정 표시 패널의 전체 구성을 설명하는 도면이다.
- <179> 본 실시예에서의 액정 표시 패널의 구성과 제1 실시예의 액정 표시 패널의 구성과의 차이는, 하나의 화소 내에 배치된 두 개의 TFT를 하나의 주사 배선에 의해 구동하는 점이다. 제1 실시예에 비하여 주사 배선을 하나로 줄임으로써 제2 주사 배선 구동 드라이버가 불필요하게 되는 효과가 있다.
- <180> 본 전극 구조에서는 도 13에 도시한 바와 같이 하나의 화소를 구동하기 위해서, 두 개의 TFT, 하나의 주사 배선, 두 개의 신호 배선을 갖는다. 즉, 표시부를 구성하는 화소에 있어서, 하나의 화소 내에 두 개의 박막 트랜지스터(TFT)가 형성되고, 화소 전극(106)이 신호를 공급하기 위한 제1 신호 배선(104)에, 제1 TFT(108)를 통해 접속되고, 한편 강전계 성분을 발생시키기 위해서 필요한 제3 전극(107)이 신호를 공급하기 위한 제2 신호 배선(105)에 제2 TFT(109)를 통해 접속되고, 또한 제1 TFT(108) 및 제2 TFT(109)가 모두 하나의 제1 주사 배선(101)으로부터의 주사 신호에 의해 주사된다. 여기서, 공통 전극(103)은 주사 배선(101)과 동일 층에 형성되며, 이 공통 전극(103) 위에 제3 전극(107)이 절연막(111)을 사이에 두고 중첩하고 있다.
- <181> 또한, 도 15에 도시한 바와 같이 각 배선은 기판의 단부까지 연장 배치되고, 제1 신호 배선(104), 제2 신호 배선(105), 제1 주사 배선(101), 공통 전극(103)은 각각에 대응하여 제1 신호 전극 구동 회로(24), 제2 신호 전극 구동 회로(25), 제1 주사 전극 구동 회로(22), 공통 전극 구동 회로(26)에 접속된다. 또한, 각 구동 회로는 표시 제어 장치(21)에 의해 제어되고 있다. 또, 과선으로 둘러싸인 표시 화소부(20)에는 하나의 화소에 대응하는 본 전극 구조에 상당하는 등가 회로를 보이고 있다.
- <182> 이와 같이 하여 얻어지는 액정 표시 장치에 있어서, 도 14에 도시한 바와 같은 신호 파형을 각 배선 및 전극에 인가함으로써, 본 발명의 효과를 얻을 수 있다.
- <183> 도 14의 (a)는 주사 배선(101)에 공급되는 신호 파형 V_{G1} , 도 14의 (b)는 제1 신호 배선(104)에 공급되는 신호 파형 V_{D1} , 도 14의 (c)는 제2 신호 배선(105)에 공급되는 신호 파형 V_{D2} , 도 14의 (d)는 공통 전극(103)에 인가되는 신호 파형 V_C , 도 14의 (e)는 화소 내의 전극(화소 전극(106), 공통 전극(103), 제3 전극(107))에 인가되는 신호 파형(화소 전극 V_S , 공통 전극 V_C , 제3 전극 V_A)을 도시한다. 여기서 특징적인 점은 주사 배선(101)이 1프레임 주기 내에 2회 주사되는 점이다.
- <184> 제1 신호 배선(104)과 제2 신호 배선(105)에는 위상이 다른 신호가 공급되고, 주사 배선(101)은 1프레임 주기 내에 2회 주사된다. $t=t_0$ 및 $t=t_1$ 에서, 주사 배선(101)으로부터의 주사 신호에 의해 제1 TFT(108)와 제2 TFT(109)가 동시에 온 상태로 되어, 화소 전극(106)에는 제1 신호 배선(104)으로부터의 전압이 인가되고, 한편 제3 전극(107)에는 제2 신호 배선(105)으로부터의 전압이 인가된다. 또한, 공통 전극(103)의 전위 V_C 는 제1 신호 파형 V_{D1} 과 동기를 취하고, 또한 그 위상이 반대로 되도록 구동한다. 이러한 구동에 있어서는 1프레임 주기

내의 초기 상태($t_0 < t < t_1$)에서는 화소 전극(106)과 공통 전극(103) 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 공통 전극(103) 사이에 생기는 전위차 $V_A - V_C$ (도 14에서 화살표)에 의해 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 공통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계에 의해 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기 내의 후기($t_1 < t < t_2$)에서는 제3 전극(107)의 전위 V_A 는 공통 전극(103)의 전위 V_C 와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극(106)과 공통 전극(103) 사이에 발생하는 균일한 횡전계에 의해서만 구동된다.

<185> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<186> 또한, 화소내 4분할 이상의 구조에 대해서도, 제1 실시예와 마찬가지로 본 실시예에도 적용할 수 있다.

<187> <제4 실시예>

<188> 본 발명에 있어서의 다른 실시예의 구성에 대하여, 도 16, 도 17을 이용하여 설명한다. 도 16은 화소부의 전극 구조를 설명하기 위한 도면이다. 도 17은 각 전극 및 배선에 공급되는 신호 파형을 설명하는 도면이다.

<189> 본 실시예에서의 액정 표시 패널의 구성과 제3 실시예의 액정 표시 패널의 구성과의 차이는, 본 실시예에서는 제3 전극(107)이 화소 전극(106)에 중첩되어 있는 점이다. 이 구성의 차이에 수반하여, 화소 전극(106)은 제1 신호 배선(104)이 배치되어 있는 층보다 상층에 배치될 필요가 있고, 도 16에 도시한 바와 같이 화소 전극(106)은 관통 훌(113)을 통해 보다 상층에 배치되어, 제3 전극(107)과 중첩하고 있다. 또한, 제3 전극(107)이 화소 전극(106)에 중첩되어 있기 때문에, 각 전극 및 배선에 공급되는 신호 파형도 제3 실시예와 다르다. 또한, 화소의 등가 회로적 구성에 대해서는 제3 실시예와 마찬가지이다.

<190> 본 실시예에서의 각 전극 및 배선에 공급되는 신호 파형에 대하여 도 17에 도시하였다. 이하, 각 전극 및 배선에 인가하는 신호 파형에 대하여 설명한다.

<191> 도 17의 (a)는 주사 배선(101)에 공급되는 신호 파형 V_{G1} , 도 17의 (b)는 제1 신호 배선(104)에 공급되는 신호 파형 V_{D1} , 도 17의 (c)는 제2 신호 배선(105)에 공급되는 신호 파형 V_{D2} , 도 17의 (d)는 공통 전극(103)에 인가되는 신호 파형 V_C , 도 17의 (e)는 화소 내의 전극(화소 전극(106), 공통 전극(103), 제3 전극(107))에 인가되는 신호 파형(화소 전극 V_S , 공통 전극 V_C , 제3 전극 V_A)을 도시한다. 여기서 특징적인 점은 주사 배선(101)이 1프레임 주기 내에 2회 주사되는 점이다.

<192> 제1 신호 배선(104)과 제2 신호 배선(105)에는 위상이 다른 신호가 공급되고, 주사 배선(101)은 1프레임 주기 내에 2회 주사된다. $t=t_0$ 및 $t=t_1$ 에서, 주사 배선(101)으로부터의 주사 신호에 의해 제1 TFT(108)와 제2 TFT(109)가 동시에 온 상태로 되어, 화소 전극(106)에는 제1 신호 배선(104)으로부터의 전압이 인가되고, 한편 제3 전극(107)에는 제2 신호 배선(105)으로부터의 전압이 인가된다. 또한, 공통 전극(103)의 전위 V_C 는 일정하다. 이러한 구동에 있어서는 1프레임 주기 내의 초기 상태($t_0 < t < t_1$)에서는 화소 전극(106)과 공통 전극(103) 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 화소 전극(106) 사이에 생기는 전위차 $V_S - V_A$ (도 17에서 화살표)에 의해 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 공통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계로 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기 내의 후기($t_1 < t < t_2$)에는 제3 전극(107)의 전위 V_A 는 화소 전극(106)의 전위 V_S 와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극(106)과 공통 전극(103) 사이에 발생하는 균일한 횡전계에 의해서만 구동된다.

<193> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<194> 또한, 화소내 4분할 이상의 구조에 대해서도, 제1 실시예, 제3 실시예와 마찬가지로 본 실시예에도 적용할 수

있다.

<195> <제5 실시예>

본 발명에 있어서의 다른 실시예의 구성에 대하여, 도 18, 도 19, 도 20을 이용하여 설명한다. 도 18은 화소부의 전극 구조를 설명하기 위한 도면이다. 도 19는 각 전극 및 배선에 공급되는 신호 파형을 나타내는 도면이다. 도 20은 이들 화소 구성을 갖는 액정 표시 패널의 전체 구성을 설명하는 도면이다.

<197> 본 실시예에서의 액정 표시 패널의 구성과 제2 실시예의 액정 표시 패널의 구성과의 차이는, 본 실시예의 구성은 하나의 화소 내에 배치된 화소 전극(106)과 제3 전극(107)에 인가되는 전압이 동일한 신호 배선(104)으로부터 공급되는 점이다. 신호 배선을 하나 줄임으로써, 제2 실시예와 비교하여 제2 신호 배선 구동 드라이버가 불필요하게 된다. 또한, 이 구성은 제2 실시예와 비교하여 개구율 측면에서도 유리하다.

<198> 본 전극 구조에서는 도 18에 도시한 바와 같이 하나의 화소를 구동하기 위해서, 두 개의 TFT, 두 개의 주사 배선, 하나의 신호 배선을 갖는다. 즉, 표시부를 구성하는 각 화소에 있어서, 하나의 화소 내에 두 개의 박막 트랜지스터(TFT)가 형성되고, 화소 전극(106)과 제3 전극(107)이 각각 제1 TFT(108)와 제2 TFT(109)를 통해, 모두 하나의 제1 신호 배선(104)에 접속되고, 또한 제1 TFT(108) 및 제2 TFT(109)는 각각 제1 주사 배선(101) 및 제2 주사 배선(102)으로부터의 주사 신호에 의해 주사된다. 여기서, 화소 전극(106)은 관통 훌을 통해 최상층에 형성되고, 제3 전극(107)과 절연막(112)을 사이에 두고 중첩하고 있다.

<199> 또한, 도 20에 도시한 바와 같이 각 배선은 기판 단부까지 연장 배치되고, 제1 신호 배선(104), 제1 주사 배선(101), 제2 주사 배선(102), 관통 전극(103)은 각각에 대응하여, 제1 신호 전극 구동 회로(24), 제1 주사 전극 구동 회로(22), 제2 주사 전극 구동 회로(23), 관통 전극 구동 회로(26)에 접속된다. 또한, 각 구동 회로는 표시 제어 장치(21)에 의해 제어되고 있다. 또, 패션으로 둘러싸인 표시 화소부(20)에는 하나의 화소에 대응하는 본 전극 구조에 상당하는 등가 회로를 나타내고 있다.

<200> 여기서 얻어지는 액정 표시 장치에 있어서, 도 19에 도시한 바와 같은 신호 파형을 각 배선 및 전극에 인가함으로써, 본 발명의 효과를 얻을 수 있다.

<201> 도 19의 (a)는 제1 주사 배선(101)에 공급되는 신호 파형 V_{G1} , 도 19의 (b)는 제2 주사 배선(102)에 공급되는 신호 파형 V_{G2} , 도 19의 (c)는 신호 배선(104)에 공급되는 신호 파형 V_{D1} , 도 19의 (d)는 관통 전극(103)에 인가되는 신호 파형 V_C , 도 19의 (e)는 화소 내의 전극(화소 전극(106), 관통 전극(103), 제3 전극(107))에 인가되는 신호 파형(화소 전극 V_S , 관통 전극 V_C , 제3 전극 V_A)을 도시한다.

<202> 우선, 제1 주사 배선(101)으로부터의 주사 신호에 의해 $t=t_0$ 에서 제1 TFT가 온 상태로 되어, 화소 전극(106)에는 신호 배선(104)으로부터의 전압이 인가된다. 한편, 제2 주사 배선(102)으로부터의 주사 신호에 의해 $t=t_1$ 에서 제2 TFT가 온 상태로 되어, 제3 전극(107)에는 신호 배선으로부터의 전압이 인가된다. 또한, 관통 전극(103)의 전위는 일정하다. 이러한 구동에 있어서는 1프레임 주기 내의 초기 상태($t_0 < t < t_1$)에서는 화소 전극(106)과 관통 전극(103) 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 화소 전극(106) 사이에 생기는 전위차 $V_S - V_A$ (도 19에서 화살표)에 의해 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 관통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계에 의해 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기 내의 후기($t_1 < t < t_2$)에는 제3 전극(107)의 전위 V_A 는 화소 전극(106)의 전위 V_S 와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극(106)과 관통 전극(103) 사이에 발생하는 균일한 횡전계에 의해서만 구동된다.

<203> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<204> 또한, 화소내 4분할 이상의 구조에 대해서도, 제2 실시예와 마찬가지로 본 실시예에도 적용할 수 있다.

<205> <제6 실시예>

본 발명에 있어서의 다른 실시예의 구성에 대하여, 도 21, 도 22, 도 23을 이용하여 설명한다. 도 21은 화소부

의 전극 구조를 설명하기 위한 도면이다. 도 22는 각 전극 및 배선에 공급되는 신호 파형을 나타내는 도면이다. 도 23은 이들 화소 구성을 갖는 액정 표시 패널의 전체 구성을 설명하는 도면이다.

<207> 본 실시예에서의 액정 표시 패널의 구성과 제5 실시예의 액정 표시 패널의 구성과의 차이는, 본 실시예의 구성에서는 하나의 화소 내에 배치된 두 개의 TFT를 동일한 주사 배선으로부터의 주사 신호에 의해 구동하는 점이다. 주사 배선을 하나 줄임으로써, 제5 실시예와 비교하여 제2 주사 배선 구동 드라이버가 불필요하게 되는 효과가 있다. 또한, 제5 실시예와 비교하여 개구율 측면에서도 유리하다.

<208> 본 전극 구조에서는 도 21에 도시한 바와 같이 하나의 화소를 구동하기 위해서, 두 개의 TFT, 하나의 주사 배선, 하나의 신호 배선을 갖는다. 즉, 표시부를 구성하는 각 화소에 있어서, 하나의 화소 내에 두 개의 박막 트랜지스터(TFT)가 형성되고, 화소 전극(106)과 제3 전극(107)이 각각 제1 TFT(108)와 제2 TFT(109)를 통해, 전부 하나의 제1 신호 배선(104)에 접속되고, 또한 제1 TFT(108) 및 제2 TFT(109)는 모두 하나의 제1 주사 배선(101)으로부터의 주사 신호에 의해 주사된다. 여기서, 화소 전극(106)은 관통 홀을 통해 최상층에 형성되고, 제3 전극(107)과 절연막(112)을 사이에 두고 중첩하고 있다.

<209> 또한, 도 23에 도시한 바와 같이 각 배선은 기판 단부까지 연장 배치되고, 제1 신호 배선(104), 제1 주사 배선(101), 공통 전극(103)은 각각에 대응하여, 제1 신호 전극 구동 회로(24), 제1 주사 전극 구동 회로(22), 공통 전극 구동 회로(26)에 접속된다. 또한, 각 구동 회로는 표시 제어 장치(21)에 의해 제어되고 있다. 또, 과선으로 둘러싸인 표시 화소부(20)에는 하나의 화소에 대응하는 본 전극 구조에 상당하는 등가 회로를 나타내고 있다.

<210> 여기서 얻어지는 액정 표시 장치에 있어서, 도 22에 도시한 바와 같은 신호 파형을 각 배선 및 전극에 인가함으로써, 본 발명의 효과를 얻을 수 있다.

<211> 도 22의 (a)는 제1 주사 배선(101)에 공급되는 신호 파형 V_{G1} , 도 22의 (b)는 제1 신호 배선(104)에 공급되는 신호 파형 V_{D1} , 도 22의 (c)는 공통 전극(103)에 인가되는 신호 파형 V_C , 도 22의 (d)는 화소 내의 전극(화소 전극(106), 공통 전극(103), 제3 전극(107))에 인가되는 신호 파형(화소 전극 V_S , 공통 전극 V_C , 제3 전극 V_A)을 도시한다. 본 실시예에서 특히 특징적인 점은 1프레임 주기 내에서 선택 기간이 2회가 되도록 주사 신호를 공급하고, 또한 이들 주사 신호로 구동되는 두 개의 TFT의 임계치 전압 특성이 다른 점이다.

<212> 신호 배선에 공급되는 신호 파형에 대하여, 도 22에 도시한 바와 같이 주사 신호에는 1프레임 주기 내에 2회 주사하고, 또한 2회째 주사 전압(V_{GH2})이 1회째 주사 전압(V_{GH1})보다 큰 값으로 한다. 이 때, 화소 내에 배치된 두 개의 TFT는 임계치 전압이 다른 것이며, 화소 전극에 접속된 제1 TFT는 V_{GH1} 이상으로 온 상태로 되는 특성을 갖고, 제3 전극에 접속된 제2 TFT는 V_{GH2} 이상에서만 온 상태로 되는 특성을 갖는다.

<213> TFT의 임계치 전압은, 특히 TFT를 구성하는 게이트 절연막 등에 따라 다르다. 도 24에 비정질 실리콘에 의해 작성된 역스태거형 TFT의 단면도를 도시하였다. TFT의 스위칭 특성(임계치 전압이나 상승 시간)은 TFT를 구성하는 절연막의 재료나 막 두께 등으로 결정되고, 특히 임계치 전압은 주사 배선(41)의 바로 위에 형성되는 게이트 절연막(42)의 유전률이나 막 두께 또는 층 구조에 크게 영향받는다. 예를 들면, 제1 TFT(108)를 구성하는 게이트 절연막으로서 SiN을 이용하고, 제2 TFT(109)를 구성하는 게이트 절연막에는 SiN 외에 SiO_2 를 적층한 구성을 한다. 이 경우, 제2 TFT(109)는 제1 TFT(108)에 비하여 임계치 전압은 상승하고, 본 실시예에 적합한, 임계치 특성이 다른 TFT를 제작할 수 있다.

<214> 이러한 구성에서는 $t=t_0$ 에서 주사 전압 V_{GH1} 을 인가함으로써, 제1 TFT(108)만 온 상태로 되어, 신호 배선(104)으로부터의 신호 전압이 화소 전극(106)에 인가된다. 다음으로, $t=t_1$ 에서 주사 전압 V_{GH2} 를 인가함으로써, 제1 TFT(108)와 제2 TFT(109)가 동시에 온 상태로 되어, 신호 배선(104)으로부터의 신호 전압이 화소 전극(106)과 제3 전극(107)에 인가된다. 또한, 공통 전극(103)의 전위는 일정하다.

<215> 이러한 구동에 있어서는 1프레임 주기 내의 초기 단계($t_0 < t < t_1$)에서는 화소 전극(106)과 공통 전극(103) 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 화소 전극(106) 사이에 생기는 전위차 $V_S - V_A$ (도 24에서 화살표)에 의해 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 공통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계에 의해 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기

내의 중간 단계($t_1 < t < t_2$)에서는 제3 전극(107)의 전위는 화소 전극(106)의 전위와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극과 공통 전극 사이에 발생하는 균일한 횡전계에 의해서만 구동된다.

<216> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<217> 또, 화소내 4분할 이상의 구조에 대해서도, 제2 실시예, 제5 실시예와 마찬가지로 본 실시예에도 적용할 수 있다.

<218> 또, 임계치 전압이 다른 TFT를 제작하기 위해서는, 예를 들면 게이트 절연막의 막 두께를 바꾸거나, 또는 게이트 절연막을 다층으로 하여 각종의 재료의 조합을 TFT에 따라 바꾸는(예를 들면 유전률 등을 바꾸는) 것을 생각 할 수 있다.

〈제7 실시예〉

<220> 본 발명에 있어서의 다른 실시예의 구성에 대하여, 도 25, 도 26을 이용하여 설명한다. 도 25는 화소부의 전극 구조를 설명하기 위한 도면이다. 도 26은 각 전극 및 배선에 공급되는 신호 파형을 설명하는 도면이다.

<221> 본 실시예에서의 액정 표시 패널의 구성과 제4 실시예의 액정 표시 패널의 구성과의 차이는, 본 실시예의 구성은 화소 내의 공통 전극을 화소의 길이 방향에 인접하는 화소를 구동하기 위한 주사 배선을 이용하여 대용하고 있는 점이다.

<222> 액정 표시 장치에서는 금후 저소비 전력화의 요청으로부터 고개구율이 요구되고 있다. 개구율을 향상시킴에 따라 백 라이트의 이용 효율을 향상시켜, 저소비 전력화를 도모할 수 있다. 통상의 IPS 액정 표시 장치에 있어서는 액정 분자를 구동시키기 위한 전극으로서, 화소 내에는 화소 전극과 공통 전극의 2종류의 전극밖에 배치되지 않는다. 그에 대하여, 본 발명에서는 이들 전극 외에 제3 전극을 배치하기 때문에, 개구율의 저하가 우려된다. 이를 개선하기 위해서 전극 재료로서 ITO 등의 투명 도전막을 이용함과 동시에 전극 구조로부터의 대책이 필요하게 된다. 그래서, 본 실시예에서는 공통 전극을 화소의 길이 방향에 인접하는 화소를 구동하기 위한 주사 배선에 접속하여 구성함으로써, 제4 실시예에서 화소 내에 배치되어 있는 공통 전극을 별도 형성할 필요가 없이 개구율의 향상을 기대할 수 있다.

<223> 도 26에 본 실시예에서의 각 전극 및 배선에 공급되는 신호 파형을 도시하였다. 공통 전극으로서, 인접하는 화소의 주사 배선의 신호를 이용하는 것 이외는 제4 실시예와 마찬가지이다.

<224> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<225> 또, 화소내 4분할 이상의 구조에 대해서도, 제1 실시예, 제3 실시예, 제4 실시예와 마찬가지로 본 실시예에도 적용할 수 있다.

〈제8 실시예〉

<227> 본 발명에 있어서의 다른 실시예의 구성에 대하여 도 27, 도 28, 도 29를 이용하여 설명한다. 도 27은 화소부의 전극 구조를 설명하기 위한 도면이다. 도 28은 각 전극 및 배선에 공급되는 신호 파형을 나타내는 도면이다. 도 29는 이들 화소 구성을 갖는 액정 표시 패널의 전체 구성을 설명하는 도면이다.

<228> 본 실시예에서는 화소 전극은 화소 내에 하나만 배치된 TFT를 통해 신호 배선에 접속되고, 이 TFT는 주사 배선(101)으로부터의 신호에 의해 제어된다. 또한 공통 전극(103) 및 제3 전극(107)에는 각각 전용의 구동용 회로가 직접 접속되고, 제3 전극(107)은 관통 훌(113)을 통해 공통 전극(103)과 중첩하도록 배치되어 있다.

<229> 도 28에 본 실시예에서의 각 전극 및 배선에 공급되는 신호 파형을 도시하였다. 이러한 구동에 있어서는 1프레임 주기 내의 초기 상태($t_0 < t < t_1$)에서는 화소 전극(106)과 공통 전극(103) 사이에 생기는 균일한 횡전계 외에, 제3 전극(107)과 공통 전극(103) 사이에 생기는 전위차 $V_A - V_C$ (도 28의 화살표)에 의한 강전계를 일으킨다. 제3 전극(107) 근방의 액정 분자는 이 강전계에 의해 고속으로 구동되고, 또한 공통 전극(103)과 화소 전극(106) 사이의 액정 분자는 균일한 횡전계에 의해 구동되는 것 외에, 강전계에 의해 구동되는 액정 분자에 이끌리므로 전

체적으로 종래의 IPS에 비하여 고속 응답화가 가능하다. 그 후, 프레임 주기 내의 후기($t_1 < t < t_2$)에는 제3 전극(107)의 전위 V_A 는 공통 전극(103)의 전위 V_C 와 거의 같은 정도로 되기 때문에, 초기와 같은 강전계는 발생하지 않고, 액정 분자는 화소 전극(106)과 공통 전극(103) 사이에 발생하는 균일한 횡전계에 의해서만 구동된다. 이와 같이 제2 전극은 공통 배선에 접속되고, 제3 전극은 소정의 전위를 인가할 수 있는 배선에 접속되어 있다. 또한, 도 29와 같이 신호 배선(104)에 교차하도록 배치되고, 등동 소자(108)에 접속된 주사선을 갖고, 신호선 및 주사선에 둘러싸인 영역에 대응하여 화소(20)를 구성하고, 이 화소를 복수 배치하여 표시 영역을 형성하고 있다. 또한, 표시 영역의 외측에, 신호선에 접속된 신호 구동 회로(24)와, 주사선에 접속된 주사 구동 회로(22)와, 공통 배선에 접속된 공통 전극 구동 회로(26)와, 소정의 전위를 인가할 수 있는 배선에 접속된 제3 전극 구동 회로(27)를 갖고 액정 표시 패널이 구성되어 있다. 또한, 신호 구동 회로(24), 주사 구동 회로(22), 공통 전극 구동 회로(26) 및 제3 전극 구동 회로(27)에 접속된 표시 제어 회로(21)를 갖는 것이다.

<230> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 동일한 액정 재료를 이용한 경우에 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<231> 또, 화소내 4분할 이상의 구조에 대해서도, 다른 실시예와 마찬가지로 본 실시예에도 적용할 수 있다.

<232> 〈제9 실시예〉

<233> 본 발명에 있어서의 다른 실시예의 구성에 대하여 도 30을 이용하여 설명한다. 도 30은 화소부의 전극 구조를 설명하기 위한 도면이다.

<234> 본 실시예에서의 액정 표시 패널의 구성과 제6 실시예의 액정 표시 패널의 구성과의 차이는, 화소 내의 공통 전극을 다른 전극이나 배선보다 액정층에 가까운 측에 배치하고, 절연막을 사이에 두고 신호 배선 위에 중첩시키고 있는 점이다. 이 때, 공통 전극과 신호 배선이 중첩되어 있기 때문에, 이들 전극 사이에는 용량이 발생한다. 이 용량은 클수록 구동의 부담이 되기 때문에, 이들 용량을 될 수 있는 한 작게 할 목적으로 이들 전극 사이에는, 예를 들면 유기막 등의 용량이 작은 절연막(저 용량 유기 절연막(115))이 형성된다.

<235> 제7 실시예에서 설명한 바와 같이 금후, 액정 표시 장치에는 개구율의 향상이 요구되고, 본 실시예는 공통 전극을 중첩함으로써 개구율을 향상시키고 있다. 제3 전극 형성에 의한 개구율의 저하를 억제하기 위한 하나의 수단이다. 또한, 공통 전극을 이와 같이 중첩시킴으로써, 중첩 영역의 액정에는 전압이 인가되지 않아, 액정 분자의 회전에 의한 광 투과는 없다. 따라서, 본 전극 구조에서는 대향 기판 위에 형성되는 차광용 블랙 매트릭스에 있어서, 신호 배선 연장 방향으로 형성되는 블랙 매트릭스가 불필요하게 되고, 이러한 대향 기판과의 조합에 의해 개구율을 더욱 향상시킬 수 있다.

<236> 여기서 얻어지는 액정 표시 장치에 있어서, 제6 실시예와 마찬가지의 신호 파형을 각 배선 및 전극에 인가함으로써, 본 발명의 효과를 얻을 수 있다.

<237> 여기서 얻어지는 액정 표시 장치를 이용하여, 응답 속도 및 잔상에 관하여 평가하였다. 본 실시예의 액정 표시 장치에 있어서, 종래 IPS에 비하여 응답 시간이 단축된 것을 확인하였다. 또한, 본 실시예에서 얻어진 액정 표시 장치에서는 잔상 강도 2% 이하를 달성하고 있다.

<238> 또, 화소내 4분할 이상의 구조에 대해서도, 제2 실시예, 제5 실시예, 제6 실시예와 마찬가지로 본 실시예에도 적용할 수 있다.

<239> 〈제10 실시예〉

<240> 본 발명에 있어서의 다른 실시예의 구성에 대하여 도 31을 이용하여 설명한다. 도 31은 화소부의 전극 구조를 설명하기 위한 도면이다. 본 실시예의 구성은 제9 실시예의 구성에 추가하여, 공통 전극을 주사 배선 위에도 중첩시키는 것이다. 이러한 구성에서는 공통 전극을 중첩시킴으로써 개구율의 향상을 도모함과 동시에, 제9 실시예에 기재한 바와 같이 중첩부에서는 액정에 전압이 인가되지 않아, 액정 분자의 구동에 의한 광 투과가 없기 때문에, 대향 기판에 형성되어야 하는 주사 배선 연장 방향 및 신호 배선 연장 방향의 차광용 블랙 매트릭스가 불필요하게 된다. 따라서, 이러한 신호 배선 방향 및 주사 배선 방향의 블랙 매트릭스가 형성되어 있지 않는 대향 기판과 조합함으로써, 보다 한층 개구율의 향상을 기대할 수 있다.

<241> 〈제11 실시예〉

<242> 본 발명에 있어서의 다른 실시예의 구성에 대하여 설명한다. 본 실시예와 제1 실시예와의 차이는, 사용하는 액

정 재료이다. 본 실시예에서는 액정 재료로서 분자 구조 내에 불소 원자를 갖는 불소계 액정을 이용한다. 불소계 액정에서는 시아노계 액정에 비하여 유전률이 이방성이 작고, 점도도 낮다.

<243> 본 발명에서는 제1 전극과 제3 전극의 단부에서 일시적으로 강전계를 발생시켜 액정을 구동시키기 때문에, 종래의 IPS에 비하여 저유전률의 액정 재료를 이용하는 것이 용이하다. 일반적으로 유전률이 이방성이 작은 액정 재료는 그 점도도 낮기 때문에, 같은 정도의 전계 강도가 인가된 경우, 고속 응답을 기대할 수 있다. 상술한 바와 같이 불소계 액정에서는 시아노계 액정에 비하여 유전률이 이방성이 작고, 점도도 낮기 때문에, 시아노계 액정 재료를 이용한 경우에 비하여 고속 응답화를 기대할 수 있다. 또한, 이러한 불소계 액정에서는 유전률이 낮기 때문에, 이온성 불순물 등의 유입도 적어, 이들 불순물에 의한 유지율 저하 등의 표시 성능의 열화를 야기하는 경우도 없다.

<244> 따라서, 본 발명에 의해 유전률이 낮은 액정을 이용할 수 있다. 유전률이 낮은 액정은 일반적으로 점도도 낮아, 고속 응답에 적합하다. 또한, 유전률이 낮은 재료에서는 불순물 이온 등을 포함하기 어려워, 이온 등에 기인한 표시 열룩을 생기게 하지 않는다고 생각된다.

〈제12 실시예〉

<245> 본 발명에 있어서의 다른 실시예의 구성에 대하여 설명한다. 본 실시예와 제5 실시예와는 배향 처리법이 다르다. 제5 실시예에서는 러빙에 의해 배향 처리를 실시하였지만, 본 실시예에서는 광 배향에 의한 배향 처리를 실시하였다.

<246> 특히, 제3 전극과 공통 전극이 중첩하고 있기 때문에, 전극 단부에서 큰 단차가 생긴다. 이러한 전극 단차는 배향막을 천으로 문지르는 러빙 공정 시에, 전극 단부에서 러빙 천의 털이 소망의 방향으로 문질러지지 않아 액정 분자의 초기 배향 방향의 어긋남을 일으킨다. 이것은 광 누설 등의 원인으로 되어, 콘트라스트 저하 등의 표시 불량을 일으킨다. 그러나, 광을 조사함으로써 액정 분자의 초기 배향 방향을 제어하는 광 배향막을 이용하는 수단에서는, 이러한 단차부에서의 배향 불량을 일으키지 않는 것을 기대할 수 있어, 콘트라스트 저하 등의 표시 품질의 열화를 억제할 수 있다.

<247> 이들 각 실시예의 본 발명에 따르면, 고속 응답화를 실현할 수 있고, 또한 잔상 현상을 억제한 고품질의 액정 표시 패널 및 액정 표시 장치를 얻을 수 있다.

발명의 효과

<248> 본 발명에 따르면, 고속 응답에 적합한 액정 표시 패널 및 액정 표시 장치를 제공할 수 있다.

도면의 간단한 설명

<1> 도 1은 본 발명의 개념을 설명하기 위한 전극 구조 및 각 전극의 신호 파형을 도시하는 도면.

<2> 도 2는 본 발명을 실시하기 위한 전극 구조의 개략도.

<3> 도 3은 제1 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.

<4> 도 4는 제1 실시예에서의 액정 표시 패널에 있어서의 화소부 단면도.

<5> 도 5는 제1 실시예에서의 액정 표시 패널에 있어서의 각 전극 및 배선에 공급되는 신호 파형을 도시하는 도면.

<6> 도 6은 제1 실시예 및 제2 실시예에서의 액정 표시 패널을 구동하는 전체 구성도.

<7> 도 7은 전극 형상을 설명하기 위한 도면.

<8> 도 8은 액정 표시 장치의 분해 사시도.

<9> 도 9는 제1 실시예에서의 다른 화소 분할 구조를 도시하는 도면.

<10> 도 10은 제2 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.

<11> 도 11은 제2 실시예에서의 액정 표시 패널에 있어서의 각 전극 및 배선에 공급되는 신호 파형을 도시하는 도면.

<12> 도 12는 제2 실시예에서의 다른 화소 분할 구조를 도시하는 도면.

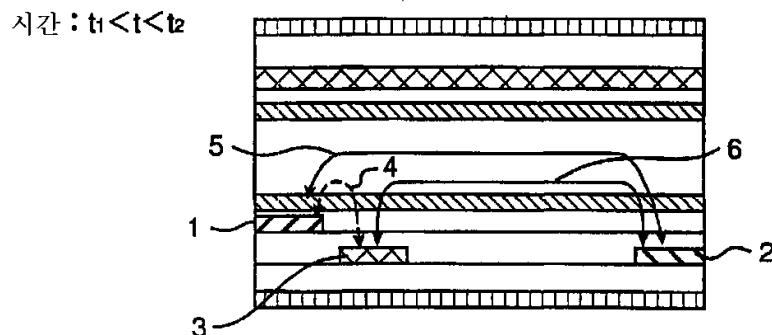
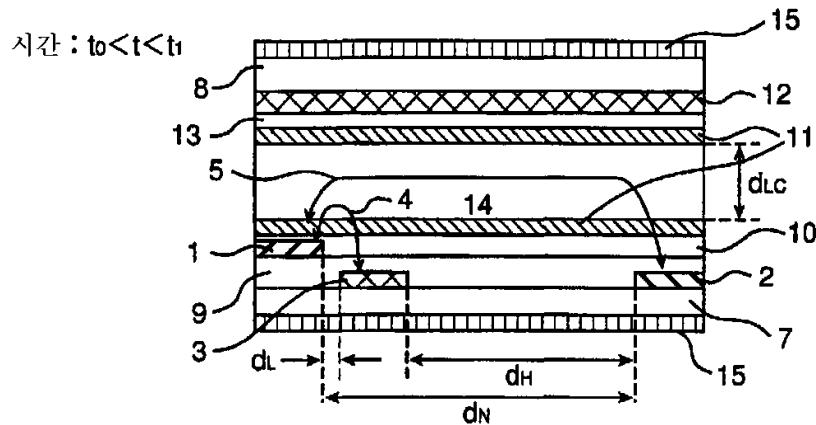
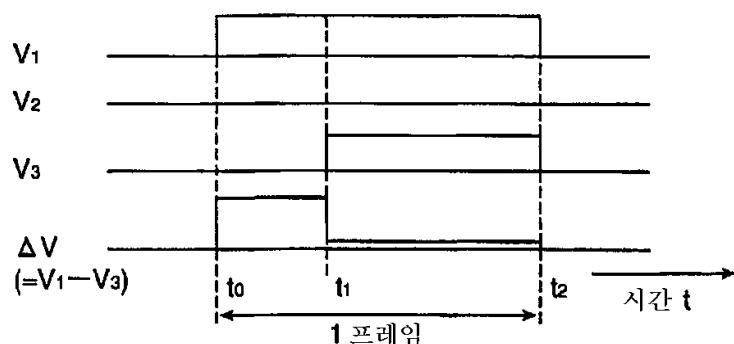
<13> 도 13은 제3 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.

- <14> 도 14는 제3 실시예에서의 액정 표시 패널에 있어서의 각 전극 및 배선에 공급되는 신호 파형을 도시하는 도면.
- <15> 도 15는 제3 실시예 및 제4 실시예에서의 액정 표시 패널을 구동하는 전체 구성도.
- <16> 도 16은 제4 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <17> 도 17은 제4 실시예에서의 액정 표시 패널에 있어서의 각 전극에 공급되는 신호 파형을 도시하는 도면.
- <18> 도 18은 제5 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <19> 도 19는 제5 실시예에서의 액정 표시 패널에 있어서의 각 전극에 공급되는 신호 파형을 도시하는 도면.
- <20> 도 20은 제5 실시예에서의 액정 표시 패널을 구동하는 전체 구성도.
- <21> 도 21은 제6 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <22> 도 22는 제6 실시예에서의 액정 표시 패널에 있어서의 각 전극에 공급되는 신호 파형을 도시하는 도면.
- <23> 도 23은 제6 실시예에서의 액정 표시 패널을 구동하는 전체 구성도.
- <24> 도 24는 비정질 실리콘에 의해 제작된 TFT의 단면도.
- <25> 도 25는 제7 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <26> 도 26은 제7 실시예에서의 액정 표시 패널에 있어서의 각 전극에 공급되는 신호 파형을 도시하는 도면.
- <27> 도 27은 제8 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <28> 도 28은 제8 실시예에서의 액정 표시 패널에 있어서의 각 전극에 공급되는 신호 파형을 도시하는 도면.
- <29> 도 29는 제8 실시예에서의 액정 표시 패널을 구동하는 전체 구성도.
- <30> 도 30은 제9 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <31> 도 31은 제10 실시예에서의 액정 표시 패널에 있어서의 화소부의 전극 구조도.
- <32> 도 32는 종래 IPS 방식의 화소부 전극 구조를 설명하기 위한 도면.
- <33> 도 33은 종래 IPS 방식의 화소부 단면도.
- <34> 도 34는 종래 IPS 방식의 액정 표시 장치를 구동하는 전체 시스템을 도시하는 도면.
- <35> <도면의 주요 부분에 대한 부호의 설명>
- <36> 1 : 제1 전극
- <37> 2 : 제2 전극
- <38> 3, 107 : 제3 전극
- <39> 4 : 제1 전극과 제3 전극 사이에 생기는 전계
- <40> 5 : 제1 전극과 제2 전극 사이에 생기는 전계(횡전계)
- <41> 6 : 제2 전극과 제3 전극 사이에 생기는 전계
- <42> 7, 110 : 유리 기판 1
- <43> 8 : 유리 기판 2
- <44> 9, 111 : 제1 절연막
- <45> 10, 112 : 제2 절연막
- <46> 11 : 배향막
- <47> 12 : 컬러 필터
- <48> 13 : 오버코팅막(컬러 필터 보호막)
- <49> 14 : 액정층

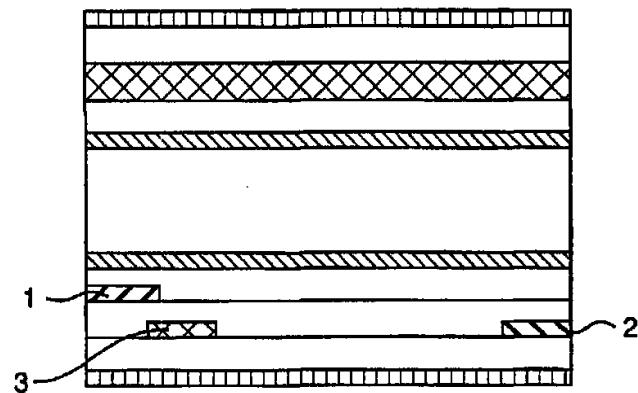
- <50> 15 : 편광판
- <51> 20 : 표시 화소부
- <52> 21 : 표시 제어 장치
- <53> 22 : 제1 주사 전극 구동 회로
- <54> 23 : 제2 주사 전극 구동 회로
- <55> 24 : 제1 신호 전극 구동 회로
- <56> 25 : 제2 신호 전극 구동 회로
- <57> 26 : 공통 전극 구동 회로
- <58> 27 : 제3 전극 구동 회로
- <59> 31 : 액정 표시 소자(액정 표시 패널)
- <60> 32 : 실드 케이스
- <61> 33 : 확산판
- <62> 34 : 도광판
- <63> 35 : 반사판
- <64> 36 : 백 라이트
- <65> 37 : 하측 케이스
- <66> 38 : 인버터 회로 기판
- <67> 39 : 액정 표시 장치
- <68> 40 : 유리 기판
- <69> 41 : 주사 배선(케이트 배선)
- <70> 42 : 케이트 절연막
- <71> 43 : 비정질 실리콘
- <72> 44 : 신호 배선(드레인 배선)
- <73> 45 : n⁺ 비정질 실리콘
- <74> 46 : 화소 전극(소스 전극)
- <75> 47 : 절연막
- <76> 101 : 제1 주사 배선
- <77> 102 : 제2 주사 배선
- <78> 103 : 공통 전극
- <79> 104 : 제1 신호 배선
- <80> 105 : 제2 신호 배선
- <81> 106 : 화소 전극(소스 전극)
- <82> 108 : 제1 TFT
- <83> 109 : 제2 TFT
- <84> 113 : 판통 훌

<85> 114 : 전단의 주사 배선

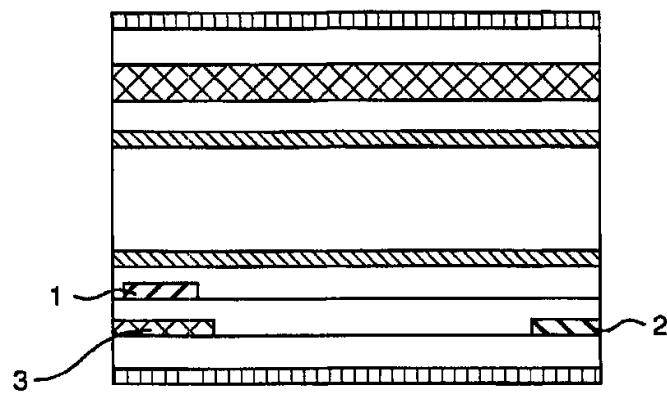
<86> 115 : 저용량 유기 절연막

도면**도면1a****도면1b**

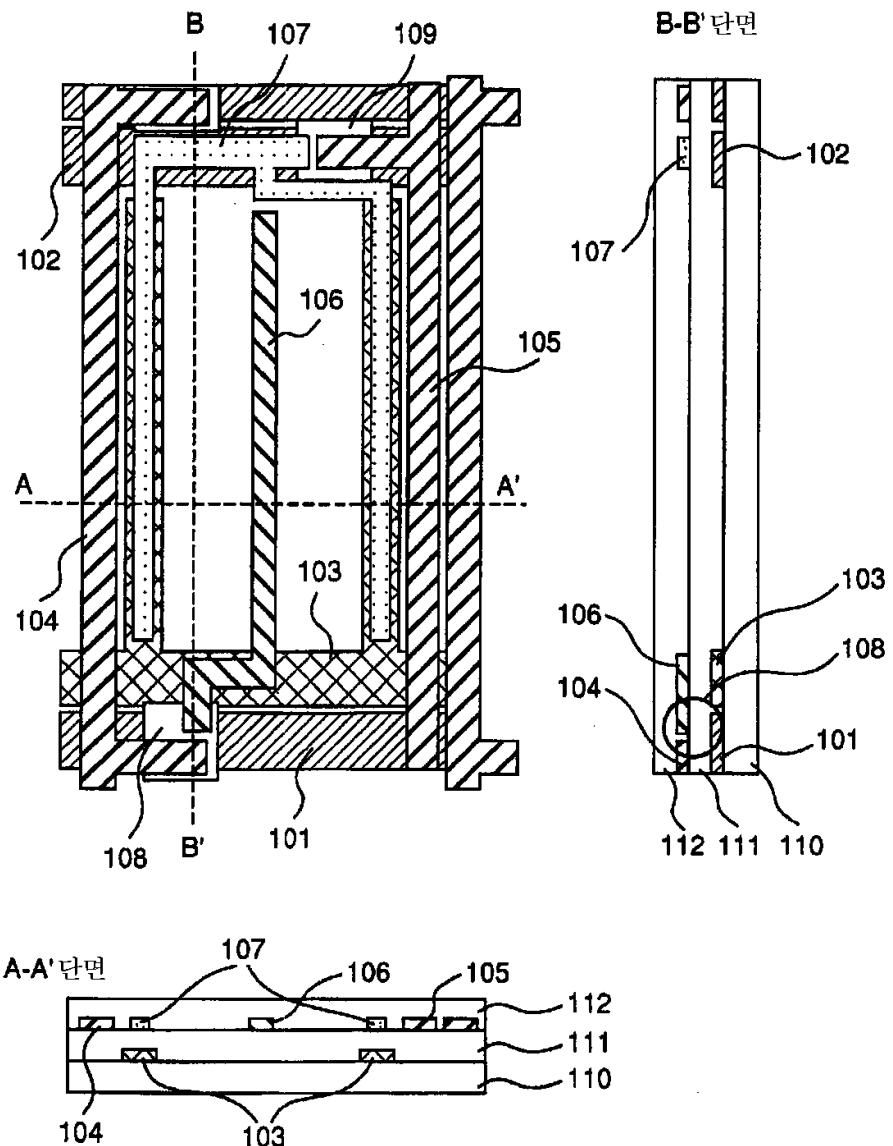
도면2a



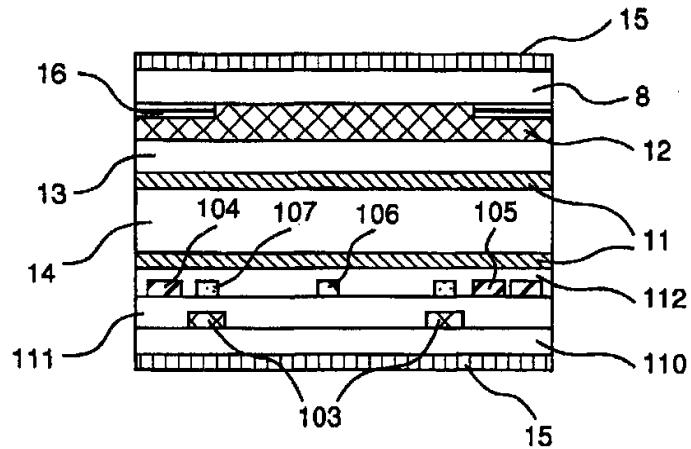
도면2b



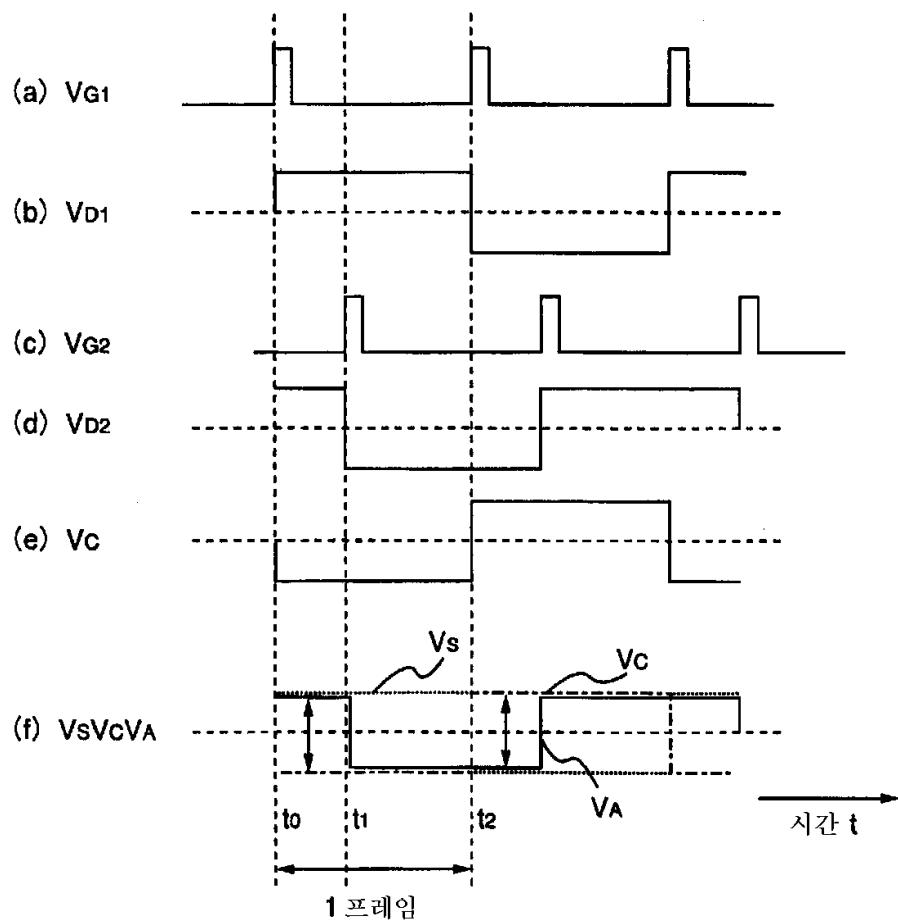
도면3



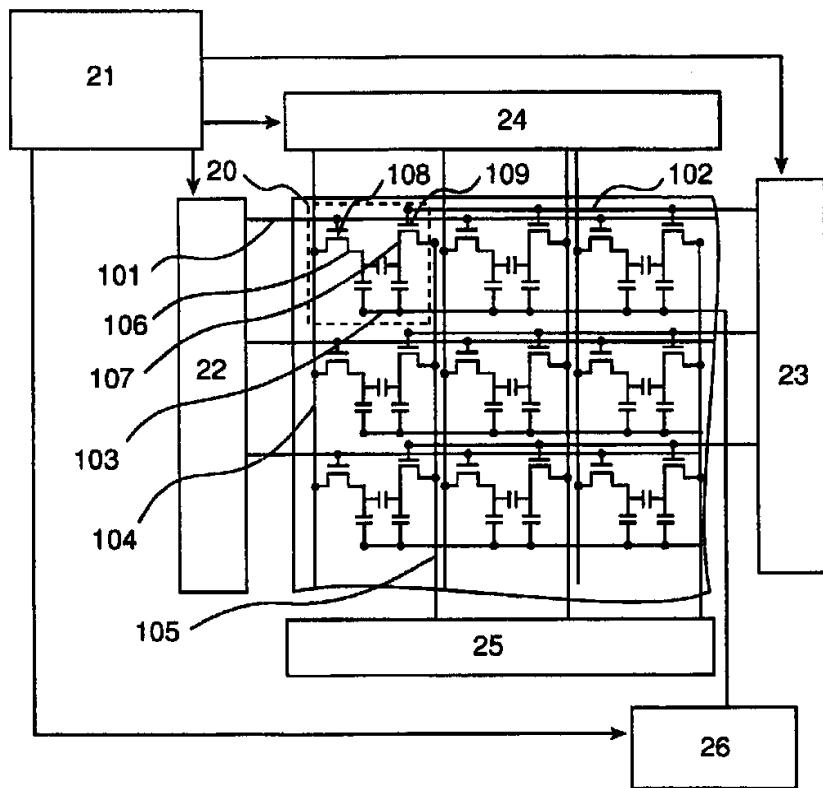
도면4



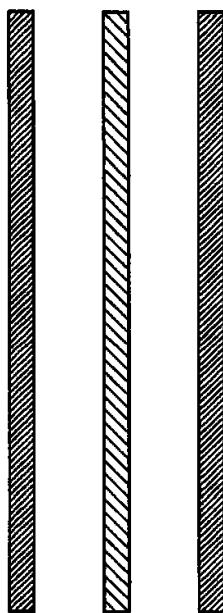
도면5



도면6

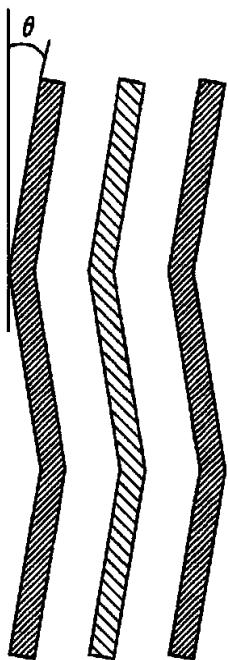


도면7a



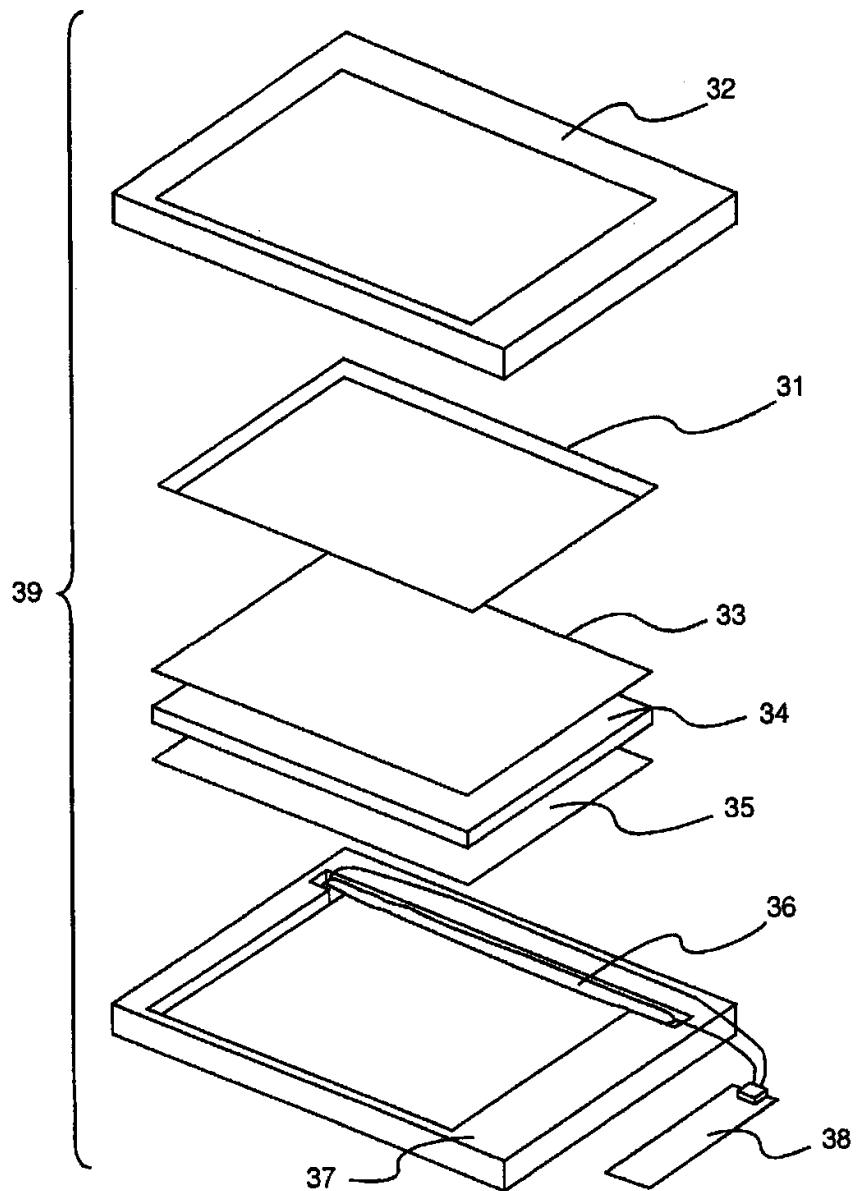
통상 벗살무늬 전극

도면7b

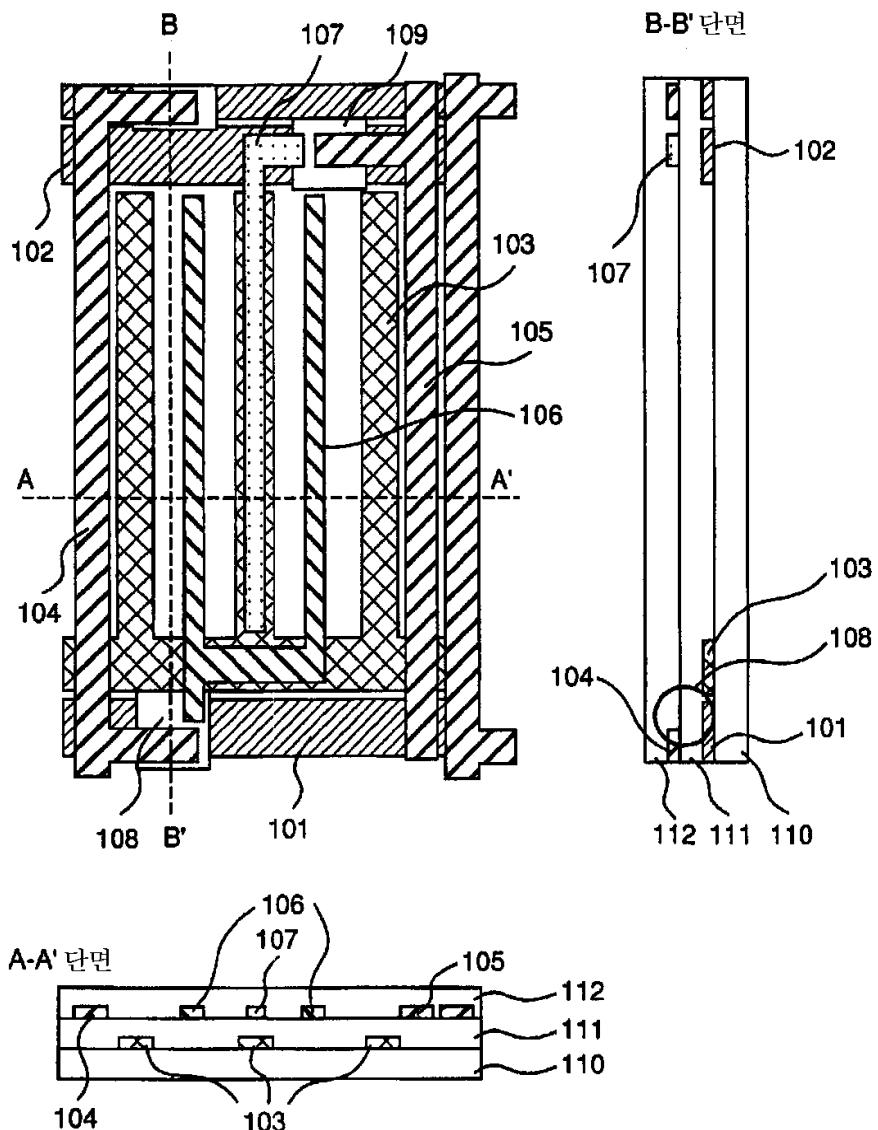


<자형 전극

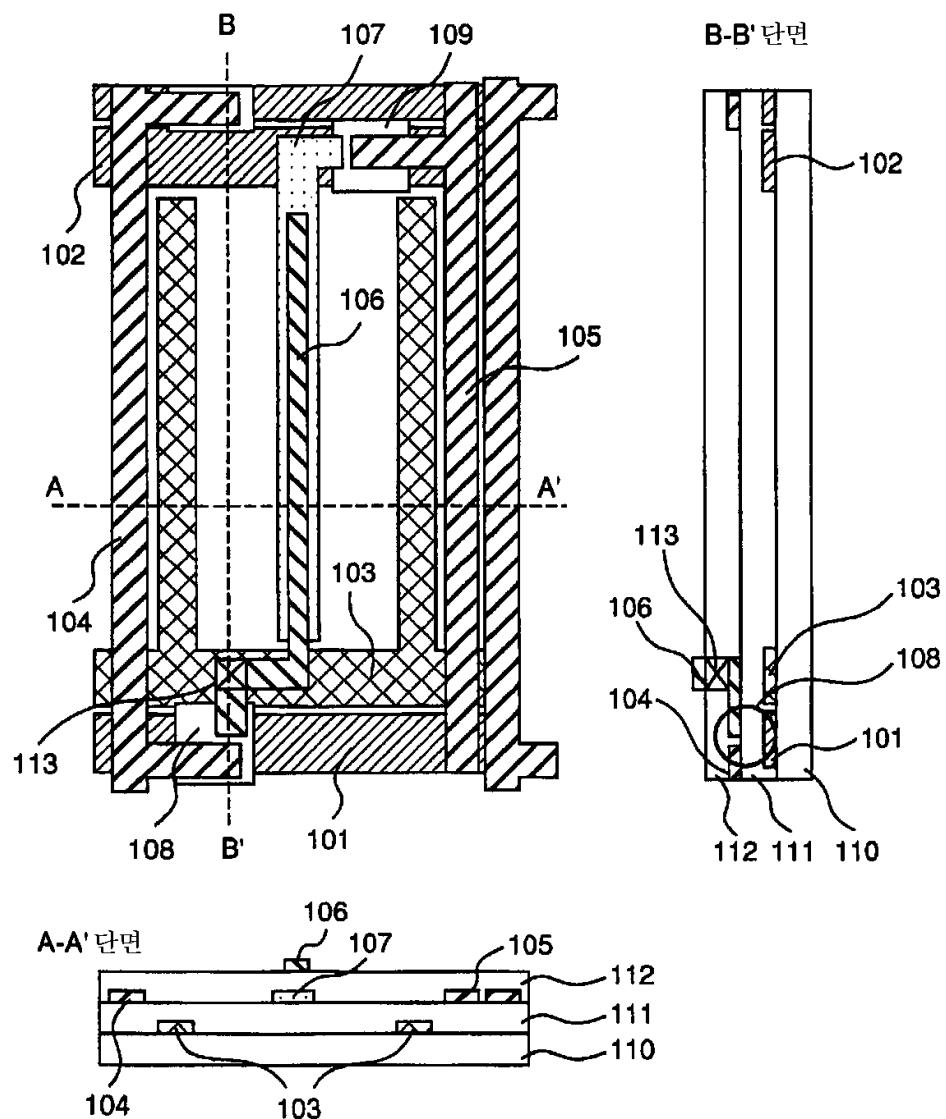
도면8



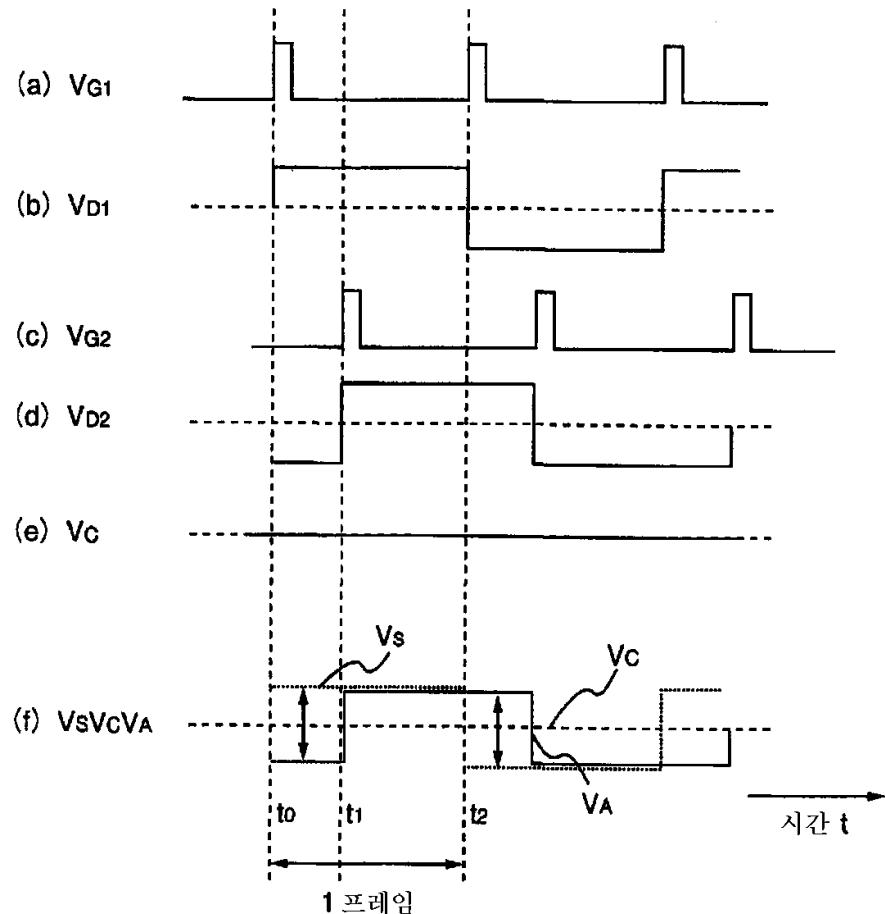
도면9



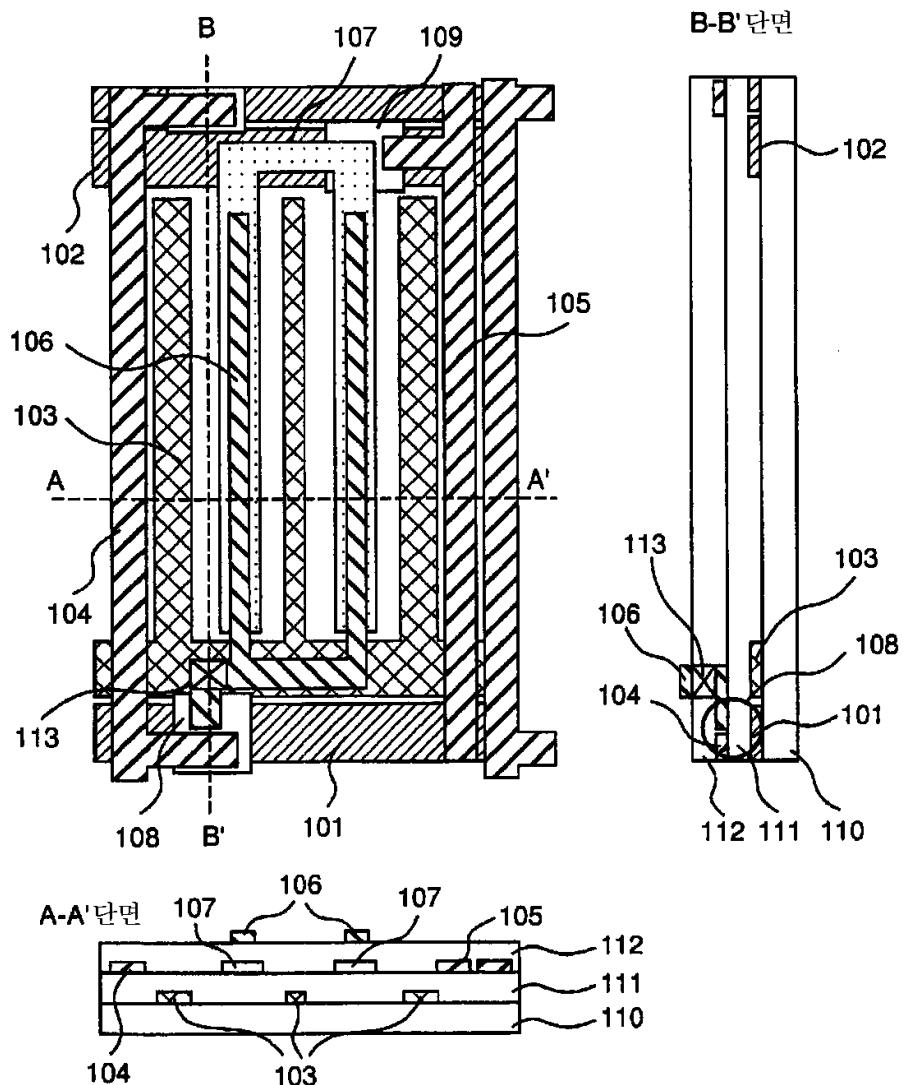
도면10



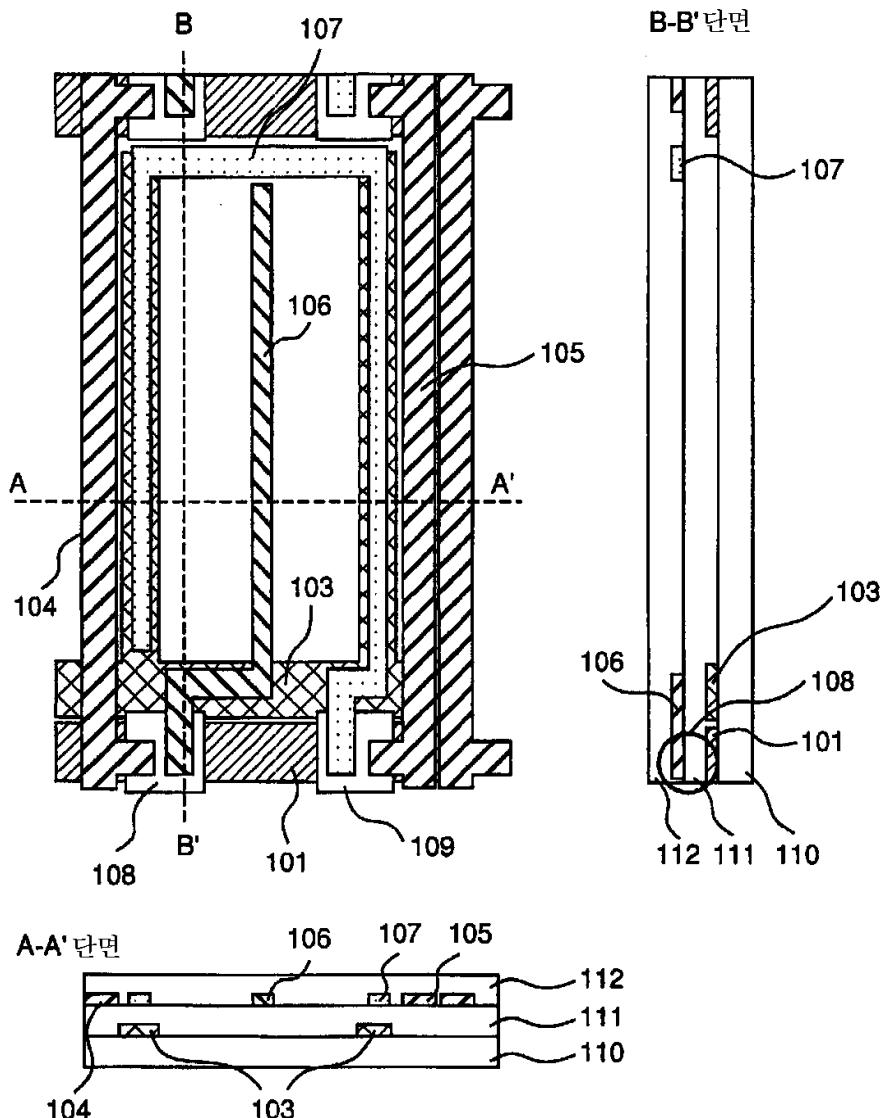
도면11



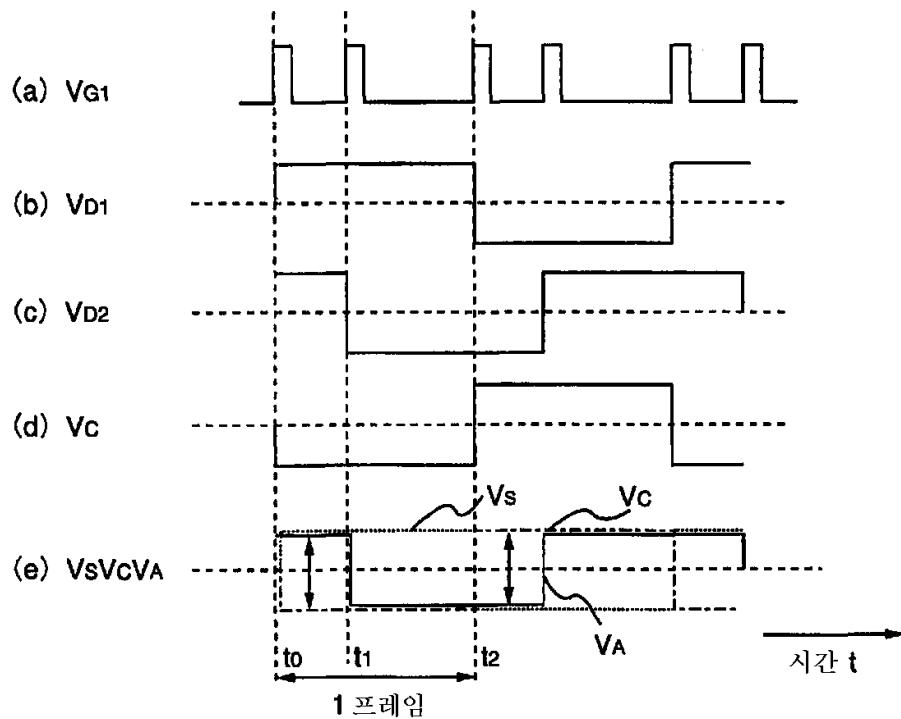
도면12



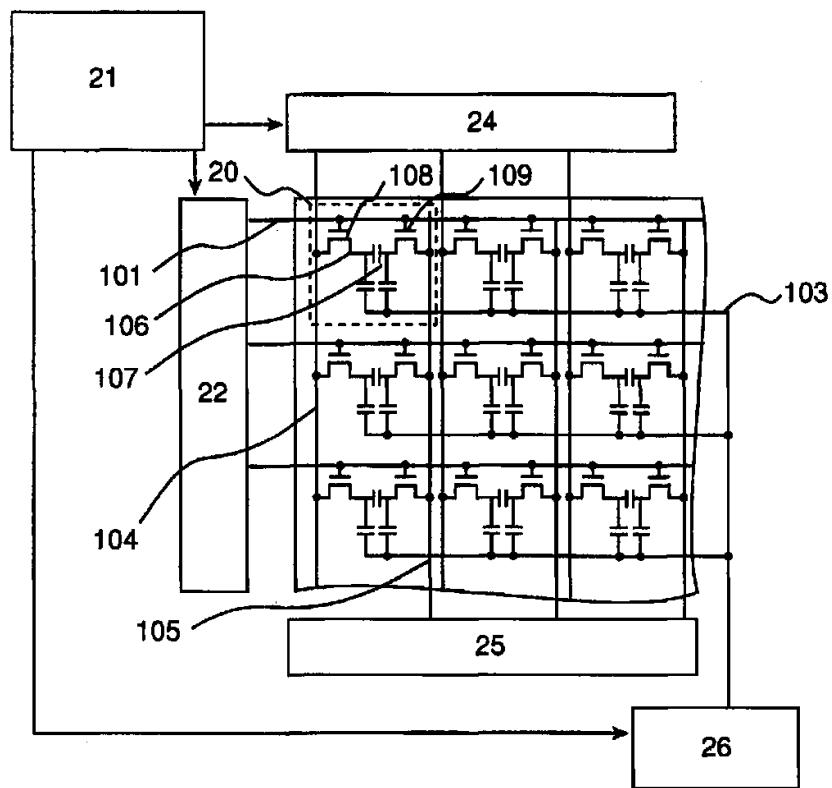
도면13



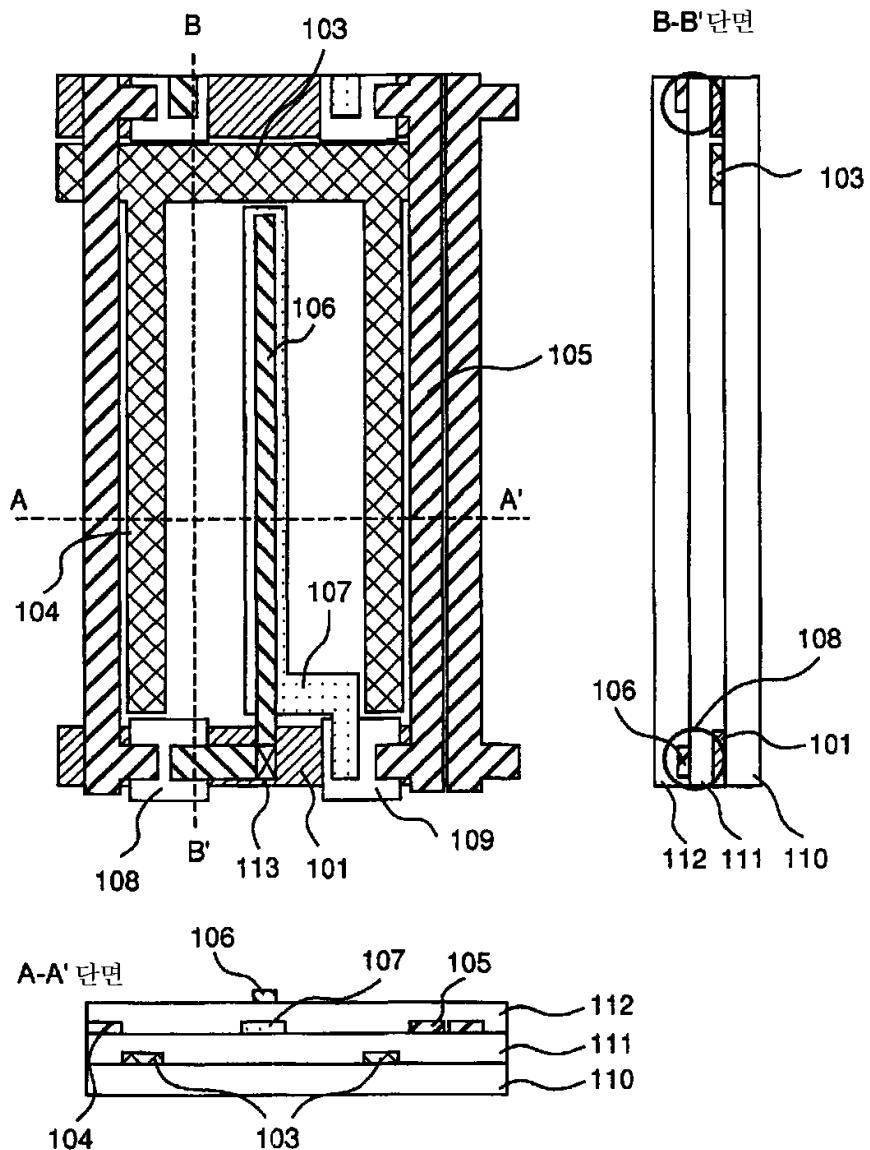
도면14



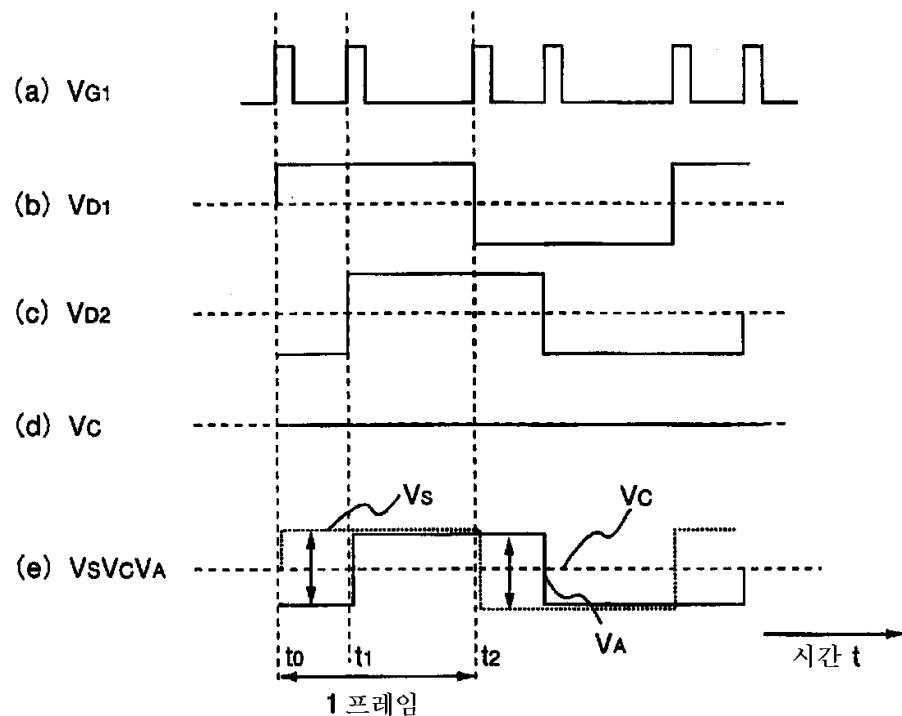
도면15



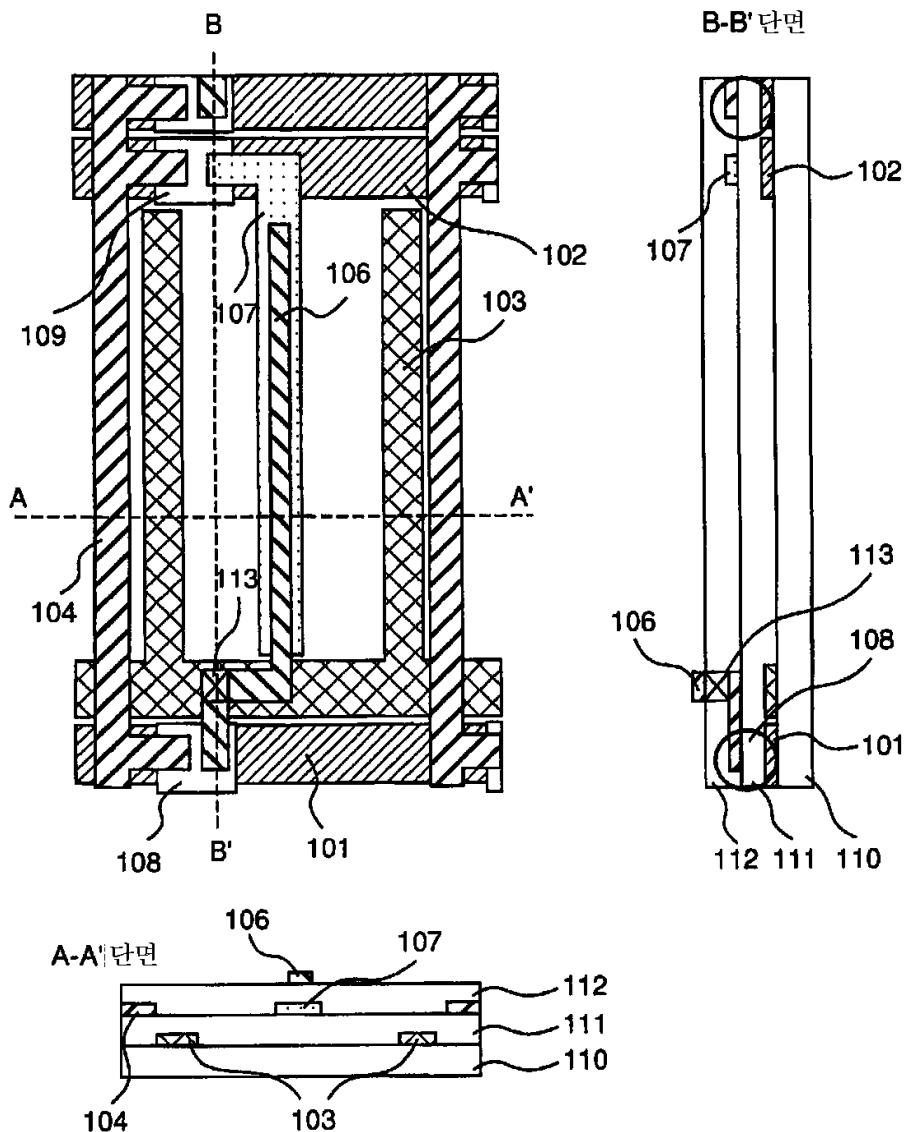
도면16



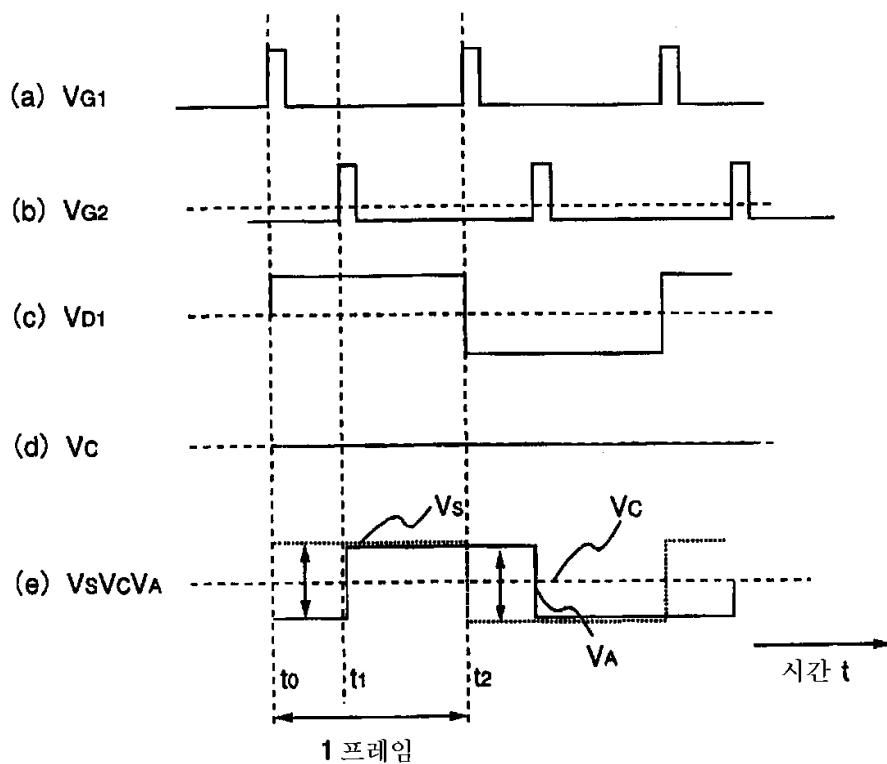
도면17



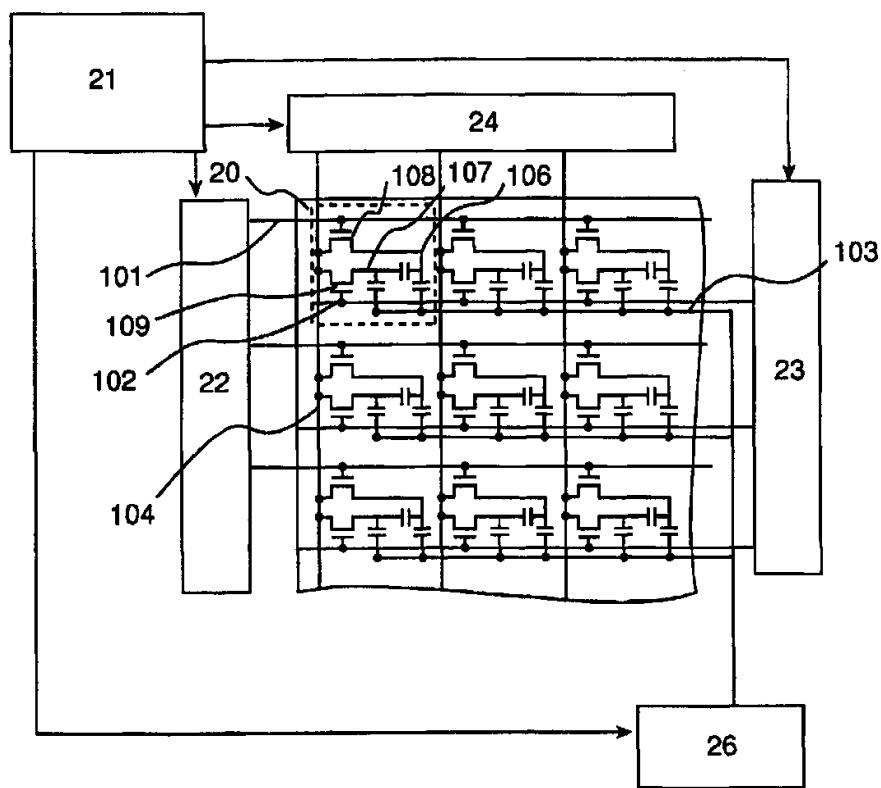
도면18



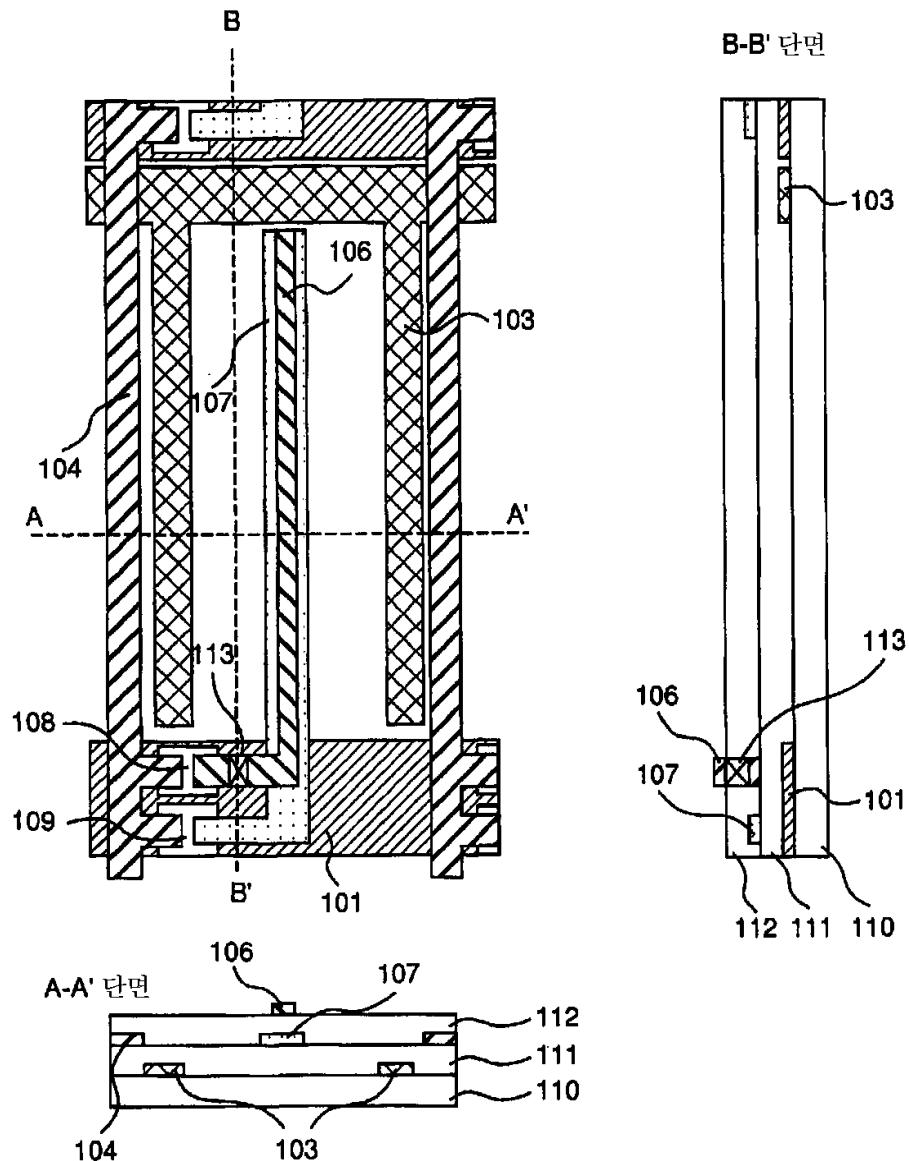
도면19



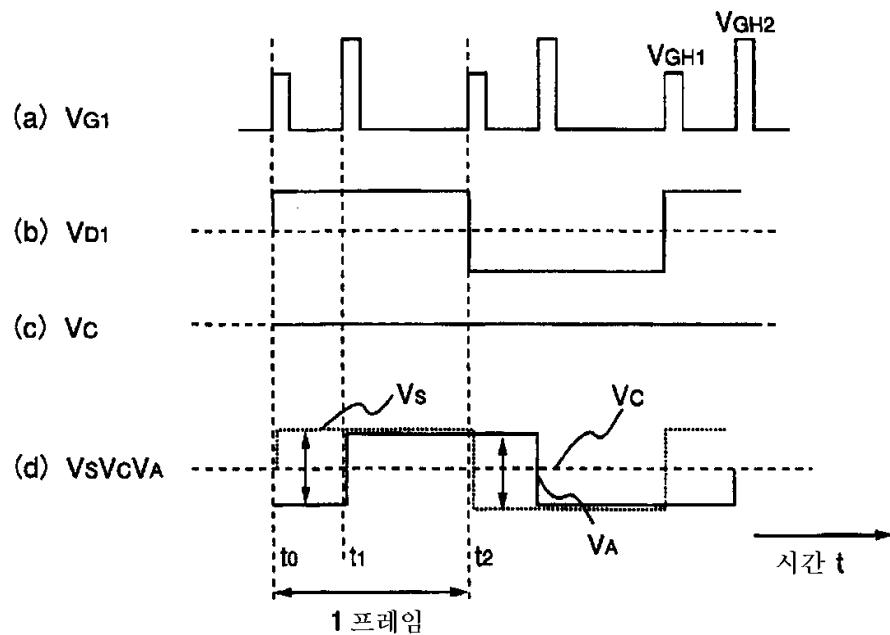
도면20



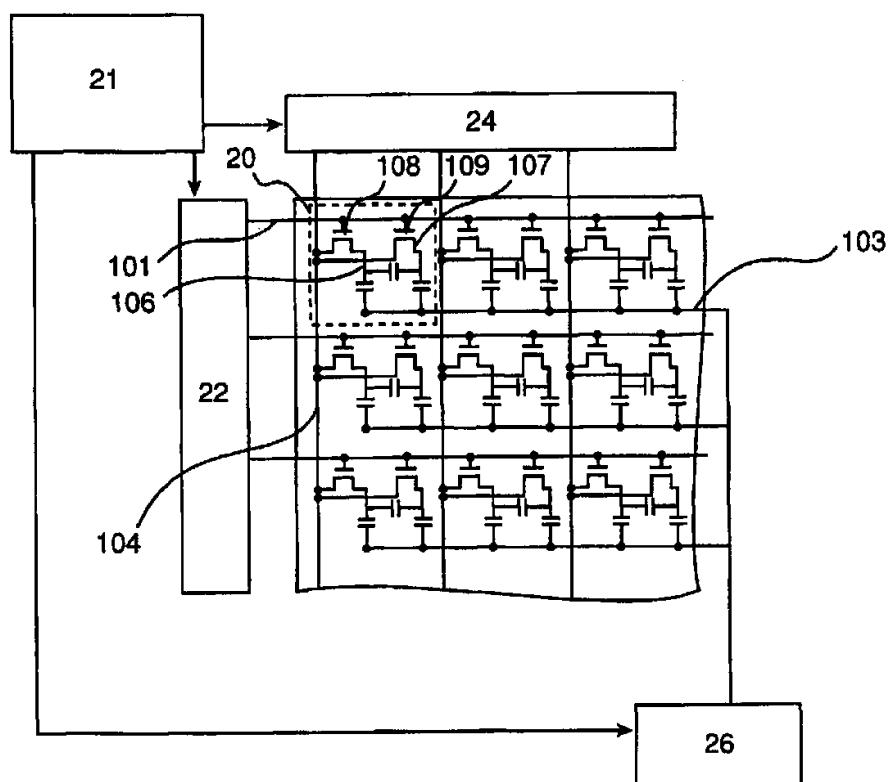
도면21



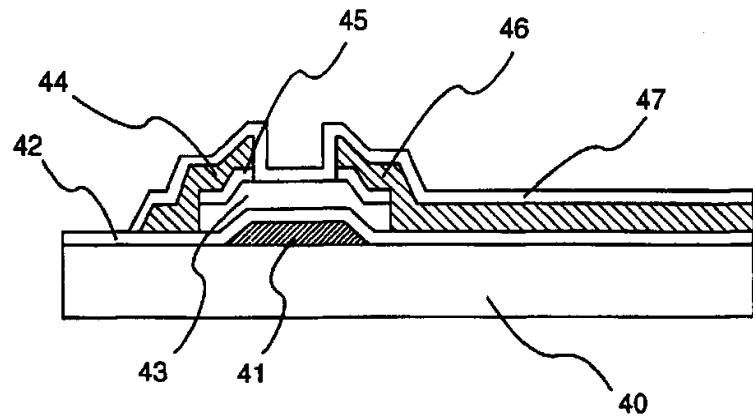
도면22



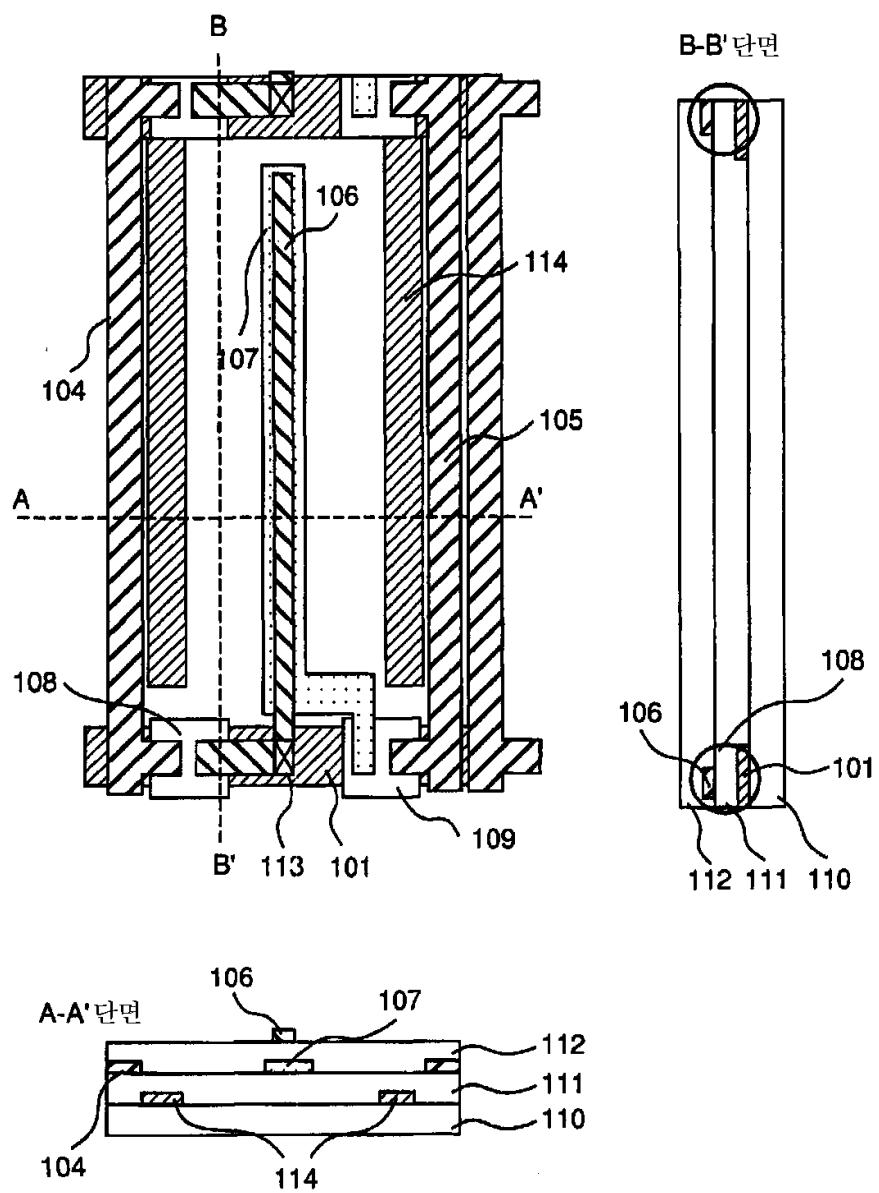
도면23



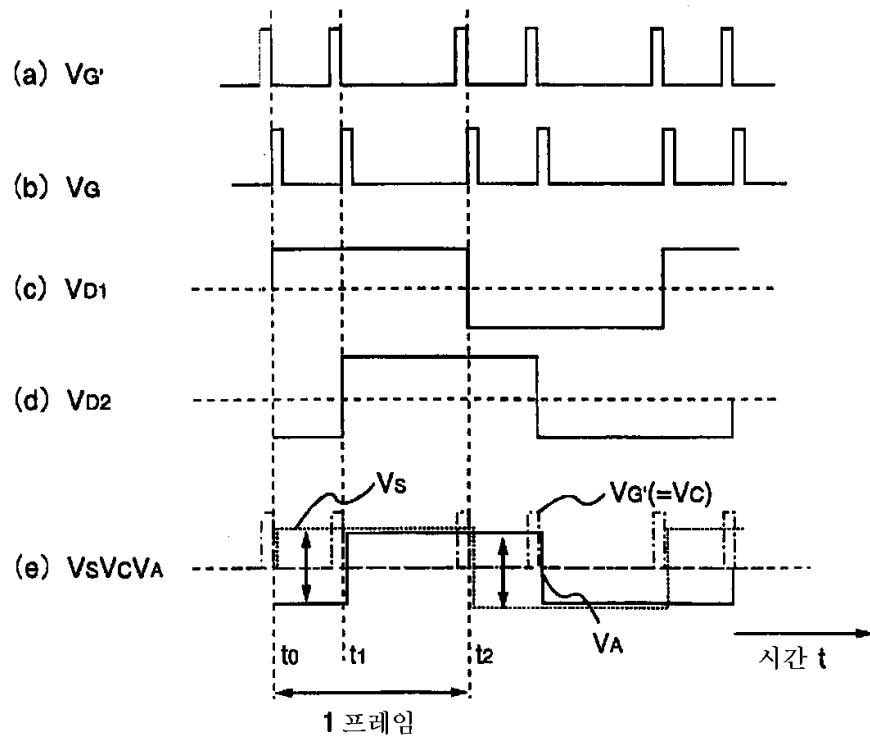
도면24



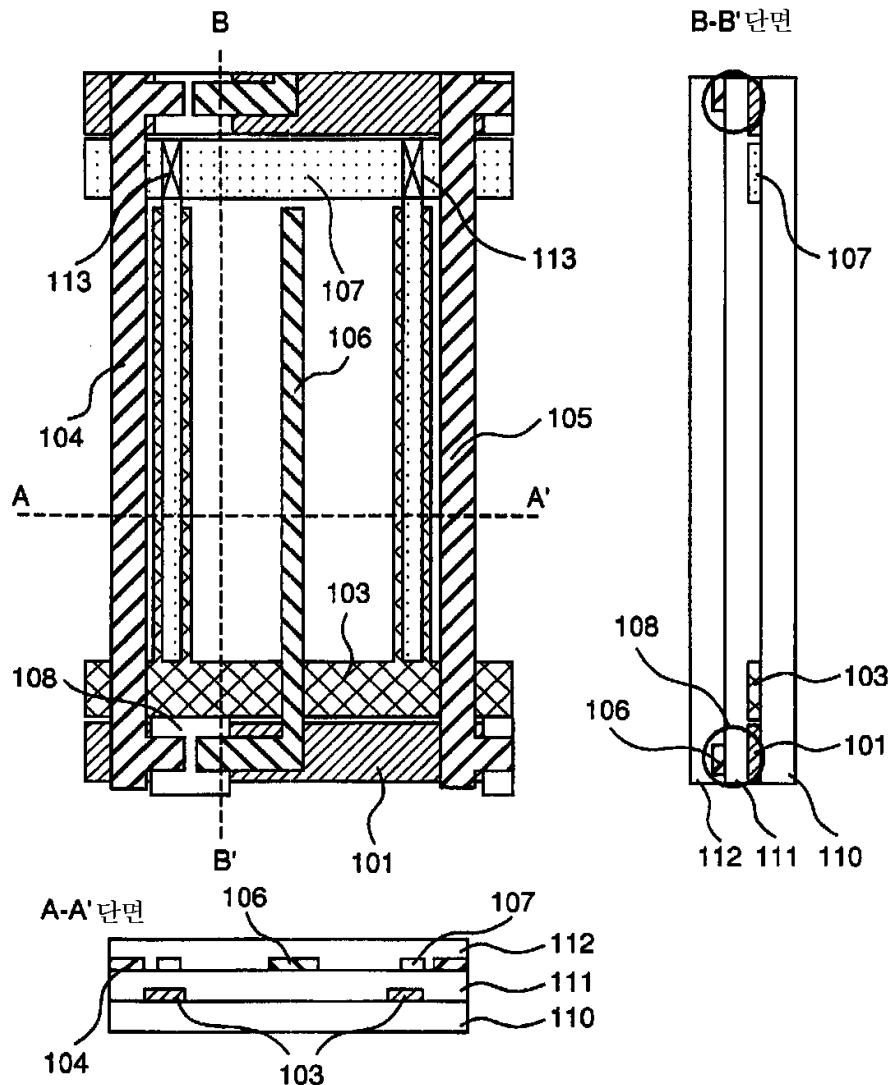
도면25



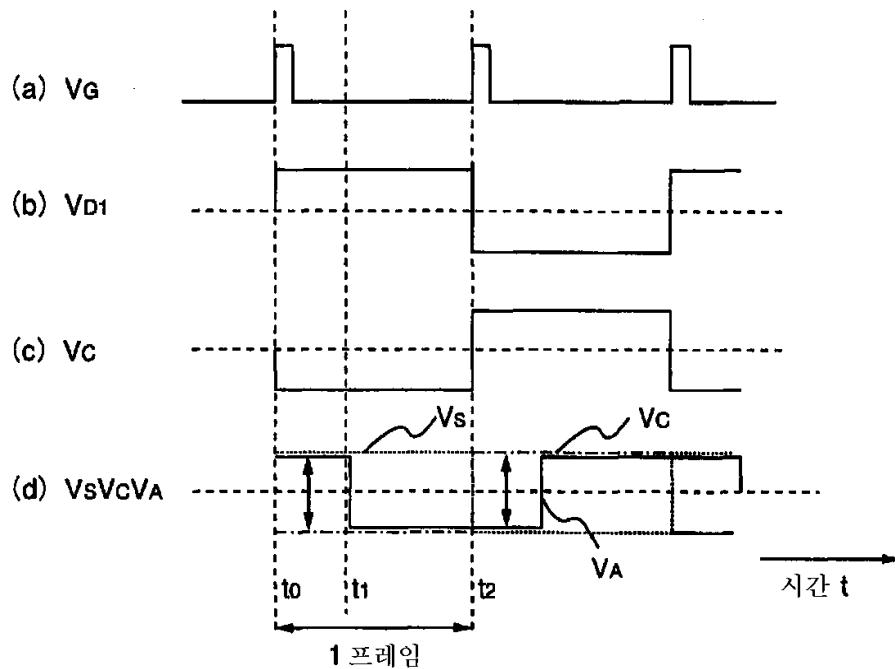
도면26



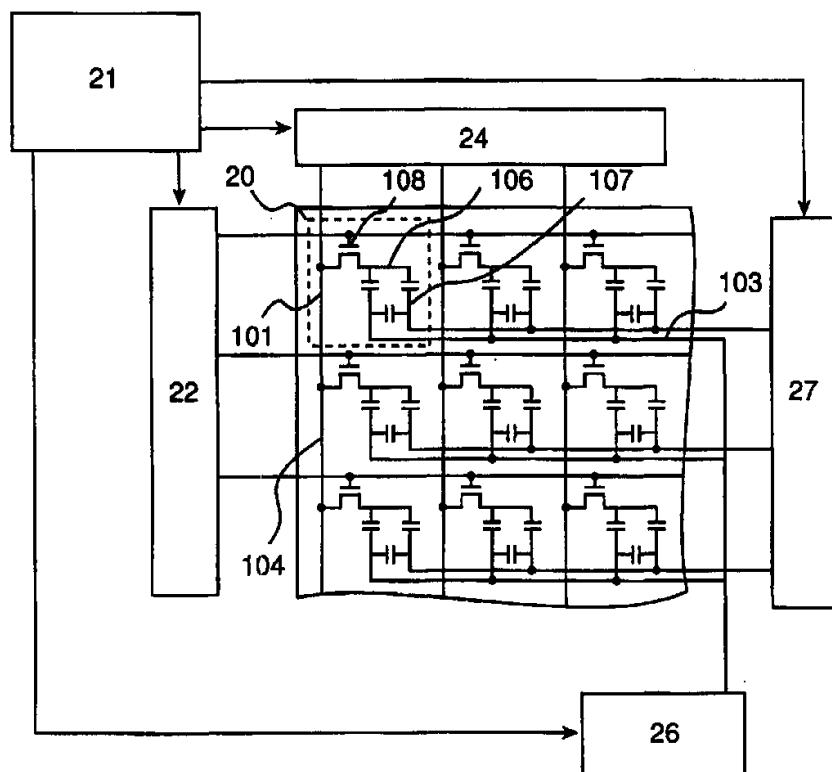
도면27



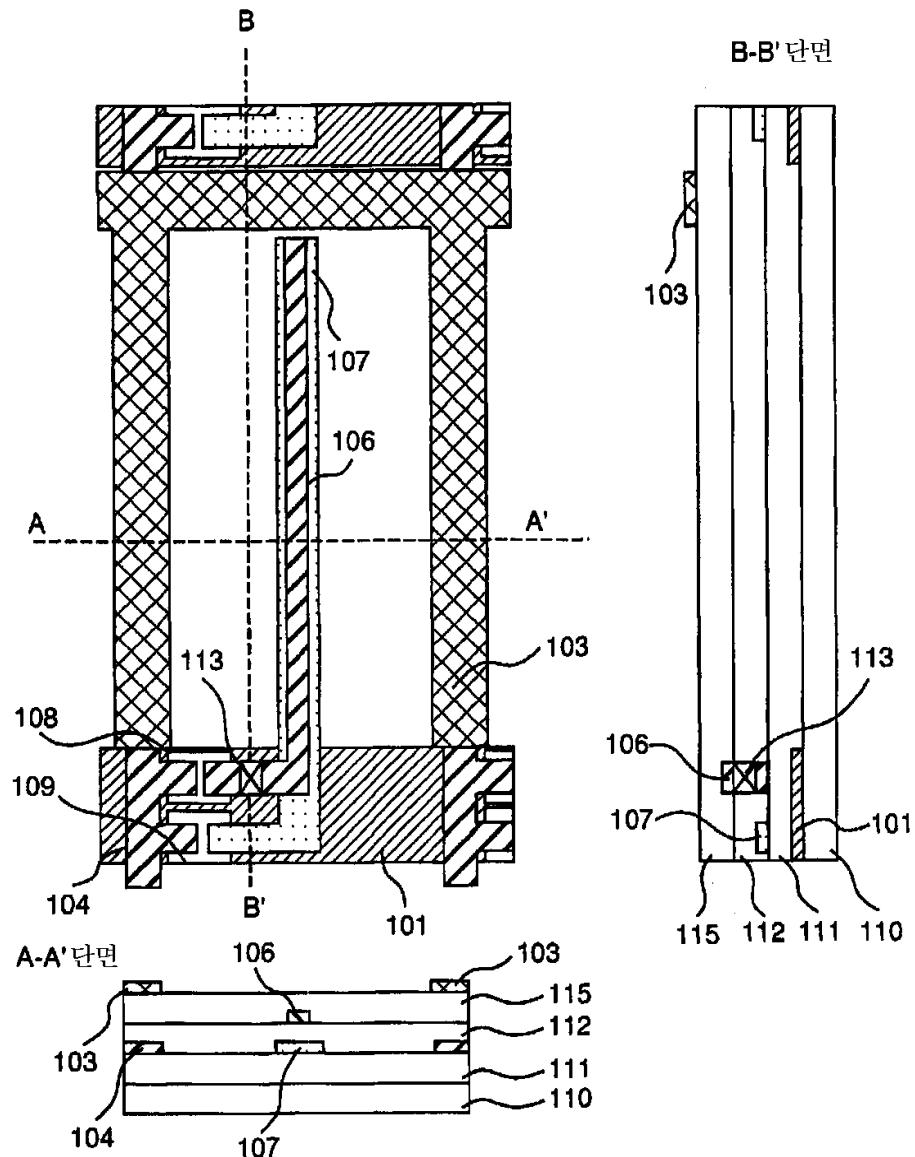
도면28



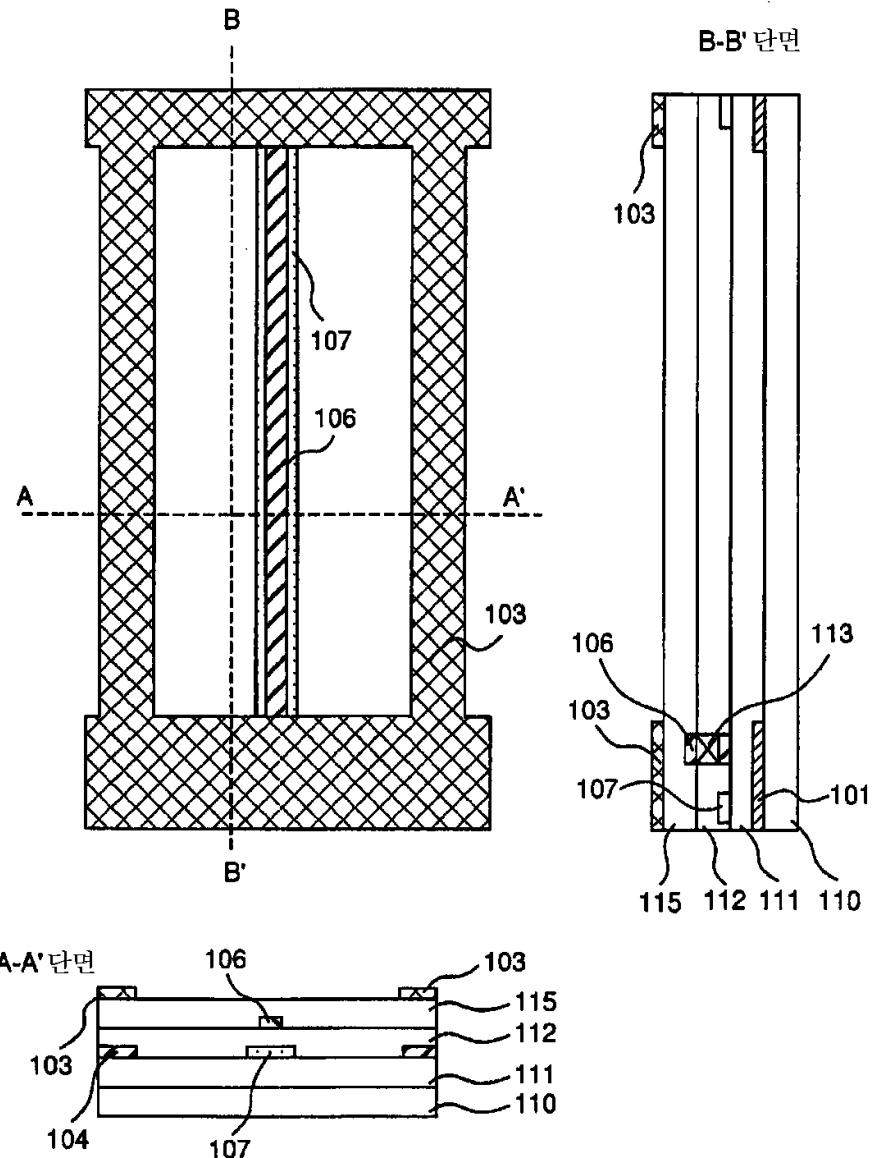
도면29



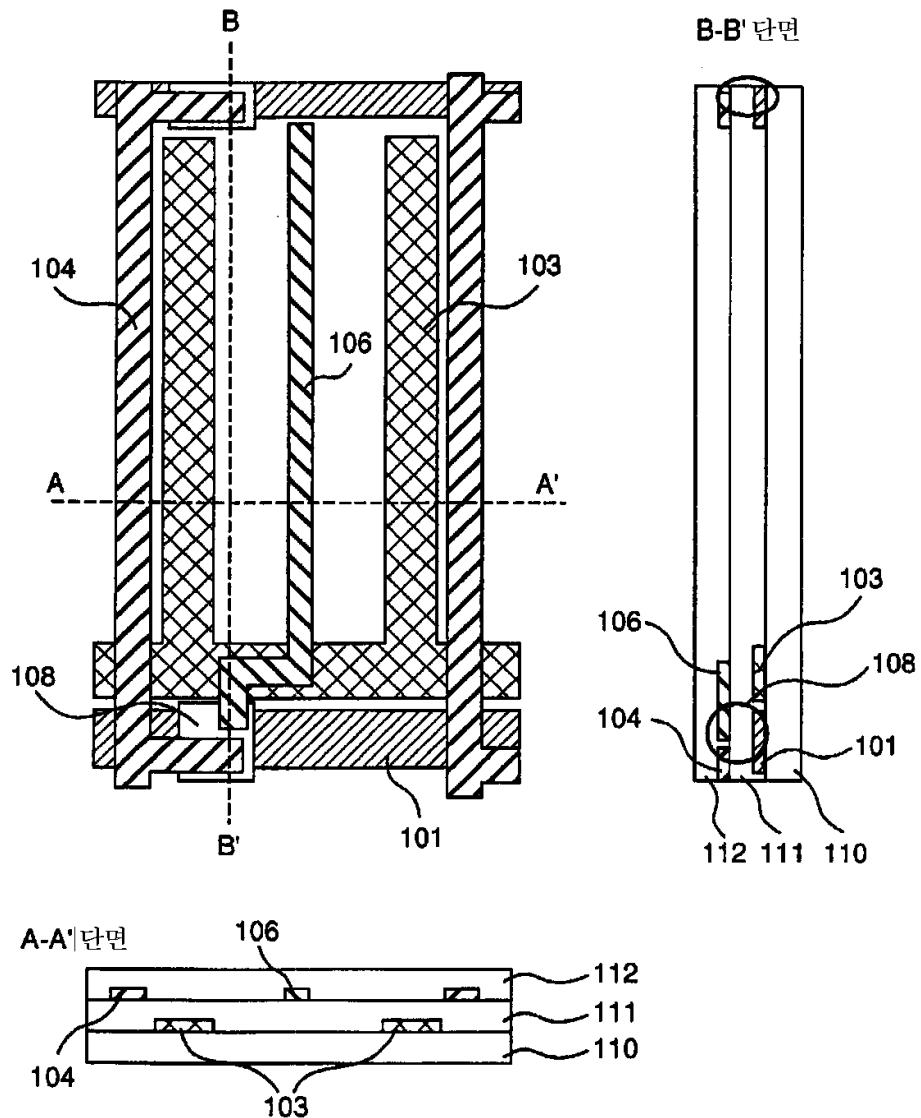
도면30



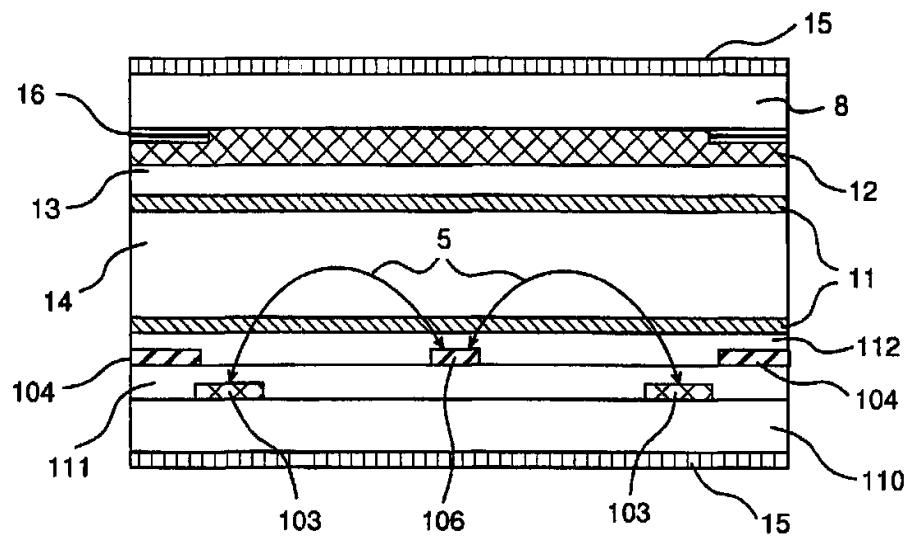
도면31



도면32



도면33



도면34

