

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200580001296.8

[51] Int. Cl.

G09F 9/30 (2006.01)
H01L 21/76 (2006.01)
H05B 33/02 (2006.01)
H05B 33/12 (2006.01)
H05B 33/14 (2006.01)
H05B 33/28 (2006.01)

[45] 授权公告日 2009 年 3 月 4 日

[11] 授权公告号 CN 100466022C

[22] 申请日 2005.5.11

[21] 申请号 200580001296.8

[30] 优先权

[32] 2004.5.13 [33] JP [31] 143373/2004

[86] 国际申请 PCT/JP2005/008594 2005.5.11

[87] 国际公布 WO2005/111972 日 2005.11.24

[85] 进入国家阶段日期 2006.4.29

[73] 专利权人 株式会社爱发科

地址 日本神奈川县

[72] 发明人 根岸敏夫

[56] 参考文献

US2004/0012028A1 2004.1.22

JP 2003 - 168569A 2003.6.13

CN1455630A 2003.11.12

JP 2001 - 167887A 2001.6.22

审查员 方丁一

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张天安

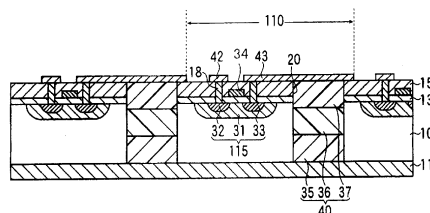
权利要求书 3 页 说明书 11 页 附图 6 页

[54] 发明名称

显示装置以及显示装置的制造方法

[57] 摘要

提供一种不使用 ITO 膜的有机 EL 显示装置。在半导体衬底(10)的背面形成由杂质区构成的公共电极(11)后,将有底的孔(20)呈行列状布置,在各孔(20)内形成有机发光层(40),在它们的表面分别设置像素电极(43)。当在公共电极(11)和像素电极(43)之间施加电压时,有机发光层(40)便发光,发出的光透过公共电极(11)向外部射出。通过设置连接晶体管(115)只使所需要的像素(110)发光,便可得到显示装置(102)。



1. 一种显示装置，其特征是，
具有：
半导体衬底、
所说半导体衬底上所形成的多个连接晶体管、
所说半导体衬底上所形成的多个孔、
分别设置在各所说孔内的在有电流流动时发光的有机发光层、以及、
分别设置在各所说有机发光层的表面上的像素电极，
各所说连接晶体管分别具有第 1、第 2 主端子、以及对所说第 1、第 2 主端子之间的导通进行控制的控制端子，
各所说有机发光层上的像素电极彼此在电气上分离，
各所说像素电极连接到不同的所说连接晶体管的所说第 1 主端子上。
2. 如权利要求 1 所说的显示装置，其特征是，各所说孔呈有底的孔形成，公共电极从其底面露出，所说有机发光层的底面与所说公共电极接触。
3. 如权利要求 2 所说的显示装置，其特征是，所说公共电极是形成于所说半导体衬底的内部的杂质区。
4. 如权利要求 3 所说的显示装置，其特征是，所说半导体衬底的底面与各所说孔的底面之间的厚度在 $2000\text{\AA} \sim 5000\text{\AA}$ ，所说有机发光层所发出的光透过所说孔底面的所说半导体衬底向外部射出。
5. 如权利要求 3 或 4 所说的显示装置，其特征是，所说杂质区的导电型是与所说半导体衬底相反的导电型。
6. 如权利要求 1 至 4 之任一权利要求所说的显示装置，其特征是，
所说半导体衬底上，形成有包括与所说连接晶体管不同的晶体管在内的多个电子元器件，
由所说电子元器件，在所说半导体衬底上形成与各所说连接晶体管的所说控制端子相连接的导通控制电路和与所说第 2 主端子相连接的电压施加电路，
通过所说导通控制电路和所说电压施加电路使所说多个连接晶体

管之中所需要的晶体管导通,电流在与该导通的连接晶体管的所说第 1 主端子相连接的所说有机发光层中流动,使所说有机发光层发光。

7. 一种显示装置,

具有:

半导体衬底、

所说半导体衬底上所形成的多个孔、

分别位于各所说孔的底面的公共电极、

分别设置在各所说孔内的有机发光层、以及、

设置在各所说有机发光层的表面上的彼此在电气上分离的像素电极,

当电压施加在所说公共电极与所说像素电极之间,所说有机发光层中有电流流动时,所说有机发光层发光,

其特征是,

所说公共电极由形成于所说半导体衬底内的杂质区构成。

8. 如权利要求 7 所说的显示装置,其特征是,

所说半导体衬底内形成有多个连接晶体管,

各所说连接晶体管分别具有第 1、第 2 主端子、以及对所说第 1、第 2 主端子之间的导通进行控制的控制端子,

各所说像素电极连接到不同的所说连接晶体管的所说第 1 主端子上。

9. 如权利要求 7 或 8 所说的显示装置,其特征是,所说半导体衬底的底面与各所说孔的底面之间的厚度在 200nm 以上、500nm 以下,所说有机发光层所发出的光透过所说孔底面的所说半导体衬底向外部射出。

10. 如权利要求 7 或 8 所说的显示装置,其特征是,

所说半导体衬底上,形成有包括与所说连接晶体管不同的晶体管在内的多个电子元器件,

由所说电子元器件,在所说半导体衬底上形成与各所说连接晶体管的所说控制端子相连接的导通控制电路和与所说第 2 主端子相连接的电压施加电路,

通过所说导通控制电路和所说电压施加电路使所说多个连接晶体管之中所需要的晶体管导通,电流在与该导通的连接晶体管的所说第 1

主端子相连接的所说有机发光层中流动，使所说有机发光层发光。

11. 一种显示装置的制造方法，其特征是，

具有：

将第 2 导电型的杂质掺入第 1 导电型的半导体衬底的背面而形成公共电极的工序；

在所说半导体衬底的正面形成多个孔，使所说公共电极在各所说孔内露出的工序；

在所说孔内形成有机发光层的工序；

在各所说有机发光层的表面形成像素电极的工序。

12. 如权利要求 11 所说的显示装置的制造方法，其特征是，

具有在所说半导体衬底内形成第 2 导电型的沟道区，在所说沟道区内分别以第 1 导电型形成彼此分离的第 1、第 2 区，从而形成连接晶体管的工序，

使所说第 1 区与所说像素电极相连。

显示装置以及显示装置的制造方法

技术领域

本发明涉及有机 EL 装置的技术，特别是不使用 IT0（铟锡氧化物 Indium-tin oxide）的有机 EL 装置。

背景技术

要将有机 EL 装置用在头戴显示器或投影机，就必须制造出小型且高画质的有机 EL 显示装置。而要制造出小型且高画质的有机 EL，就需要制造出微小的发光元件。

但是，这种微小的发光元件，要想像以往那样采用在玻璃衬底上形成 IT0 等透明电极的方法进行制造是困难的。这是由于，通常，IT0 膜是采用溅射法成膜的，因而有时会产生凹凸等缺陷，此外，采用溅射工艺会在 IT0 膜上产生凹凸等缺陷。如果为了制造出小型的有机 EL 而减小 IT0 膜的厚度，则容易因上述缺陷而发生短路。

再有，以溅射法制造的 IT0 膜，因各向异性生长而非致密组织。因此，在进行图案化时有时会发生所使用的腐蚀液渗入 IT0 膜中而对 IT0 膜上所形成的有机层造成损伤。因此，要使用 IT0 制造出小型的有机 EL 装置是困难的。

再有，为了减小 IT0 膜的电阻，需要以 200℃ 以上的温度进行热焙。

专利文献 1：特开 2001-76884

专利文献 2：特开 2002-237383

发明内容

本发明的目的是，替代玻璃衬底而使用 Si 晶片制造出小型且高画质的有机 EL 显示装置。

此外，本发明的目的是，提供不使用 IT0 而具有微小的发光元件的有机 EL 显示装置。

为实现上述任务，技术方案 1 的显示装置具有：半导体衬底、所说半导体衬底上所形成的多个连接晶体管、所说半导体衬底上所形成的多个孔、分别设置在各所说孔内的在有电流流动时发光的有机发光层、以及分别设置在各所说有机发光层的表面上的像素电极，各所说

连接晶体管分别具有第 1、第 2 主端子、以及对所说第 1、第 2 主端子之间的导通进行控制的控制端子，各所说有机发光层上的像素电极彼此在电气上分离，各所说像素电极连接到不同的所说连接晶体管的所说第 1 主端子上。

技术方案 2 是在技术方案 1 所说的显示装置中，各所说孔呈有底的孔形成，公共电极从底面露出，所说有机发光层的底面与所说公共电极接触。

技术方案 3 是在技术方案 2 所说的显示装置中，所说公共电极，是形成于所说半导体衬底的内部的杂质区。

技术方案 4 是在技术方案 3 所说的显示装置中，所说半导体衬底的底面与各所说孔的底面之间的厚度在 $2000\text{\AA} \sim 5000\text{\AA}$ ，所说有机发光层所发出的光透过所说孔底面的所说半导体衬底向外部射出。

技术方案 5 是在技术方案 3 或 4 所说的显示装置中，所说杂质区的导电型是与所说半导体衬底相反的导电型。

技术方案 6 的显示装置具有：半导体衬底、所说半导体衬底上所形成的多个孔、分别位于各所说孔的底面的公共电极、分别设置在各所说孔内的有机发光层、以及、设置在各所说有机发光层的表面上的彼此在电气上分离的像素电极，当电压施加在所说公共电极与所说像素电极之间，所说有机发光层中有电流流动时，所说有机发光层发光，其特征是，所说公共电极由形成于所说半导体衬底内的杂质区构成。

技术方案 7 是在技术方案 6 所说的显示装置中，所说半导体衬底内形成有多个连接晶体管，各所说连接晶体管分别具有第 1、第 2 主端子、以及对所说第 1、第 2 主端子之间的导通进行控制的控制端子，各所说像素电极连接到不同的所说连接晶体管的所说第 1 主端子上。

技术方案 8 是在技术方案 6 或 7 所说的显示装置中，所说半导体衬底的底面与各所说孔的底面之间的厚度在 200nm 以上、 500nm 以下，所说有机发光层所发出的光，透过所说孔底面的所说半导体衬底向外部射出。

技术方案 9 是在技术方案 1 至 8 之任一技术方案所说的显示装置中，所说半导体衬底上，形成有包括与所说连接晶体管不同的晶体管在内的多个电子元器件，由所说电子元器件，在所说半导体衬底上形成与各所说连接晶体管的所说控制端子相连接的导通控制电路和与所

说第 2 主端子相连接的电压施加电路,通过所说导通控制电路和所说电压施加电路使所说多个连接晶体管之中所需要的晶体管导通,电流在与该导通的连接晶体管的所说第 1 主端子相连接的所说有机发光层中流动,使所说有机发光层发光。

技术方案 10 的显示装置的制造方法具有:将第 2 导电型的杂质掺入第 1 导电型的半导体衬底的背面而形成公共电极的工序;在所说半导体衬底的正面形成多个孔,使所说公共电极在各所说孔内露出的工序;在所说孔内形成有机发光层的工序;在各所说有机发光层的表面形成像素电极的工序。

技术方案 11 是在技术方案 10 所说的显示装置的制造方法中,具有在所说半导体衬底内形成第 2 导电型的沟道区,在所说沟道区内分别以第 1 导电型形成彼此分离的第 1、第 2 区,形成连接晶体管的工序,使所说第 1 区与所说像素电极相连。

作为本发明,在半导体衬底上形成有底的孔,在该孔内形成有机发光层。

在孔的底面,形成通过杂质的扩散而电阻率低的扩散区。将其作为公共电极。当将存在于各孔的底面的公共电极的厚度(当公共电极由构成半导体衬底的半导体晶体构成时是这部分半导体晶体的厚度)做成可使有机发光层发出的光透过的厚度时,发出的光便能够透过公共电极向外部射出。

因此,不需要使发出的光从有机发光层的面之中的、与公共电极相反一侧的面射出,因而能够在与公共电极相反一侧的面上设置金属的电极。

在本发明中,能够将半导体晶片的一部分作为电极使用,因此,即使不使用 ITO 也能够制造出具有微小的发光元件的有机 EL 显示装置。

此外,在本发明中,不需要使用制造 LSI 所要求的那样高质量的半导体晶片,因此,可以使用在过去要被废弃的或作为二次原料重复使用的不符合 LSI 标准的、例如标准以外的 Si 晶片。

附图说明

图 1 是对本发明的显示装置的制造工序进行说明的剖视图(1)。

图 2 是对本发明的显示装置的制造工序进行说明的剖视图(2)。

图 3 是对本发明的显示装置的制造工序进行说明的剖视图 (3)。

图 4 是对本发明的显示装置的制造工序进行说明的剖视图 (4)。

图 5 是对本发明的显示装置的制造工序进行说明的剖视图 (5)。

图 6 是对本发明的显示装置的制造工序进行说明的剖视图 (6)。

图 7 是对本发明的显示装置的制造工序进行说明的剖视图 (7)。

图 8 是对本发明的显示装置的制造工序进行说明的剖视图 (8)。

图 9 是对本发明的显示装置的制造工序进行说明的剖视图 (9)。

图 10 是对本发明的显示装置的制造工序进行说明的剖视图 (10)。

图 11 是对本发明的显示装置的制造工序进行说明的剖视图 (11)。

图 12 是对本发明的显示装置的制造工序进行说明的剖视图 (12)。

图 13 是对本发明的显示装置的制造工序进行说明的剖视图 (13)。

图 14 是对本发明的显示装置的制造工序进行说明的剖视图 (14)。

图 15 是对本发明的显示装置的制造工序进行说明的剖视图 (15)。

图 16 是对本发明的显示装置的制造工序进行说明的剖视图 (16)。

图 17 是对本发明的显示装置的制造工序进行说明的剖视图 (17)。

图 18 是对本发明的显示装置的半导体衬底内的布局进行说明的俯视图。

图 19 是对本发明的显示装置进行说明的示意性的俯视图。

图 20 是对本发明的显示装置的像素进行说明的示意性的俯视图。

附图标记说明

10... 半导体衬底

11... 公共电极

20... 孔

40... 有机发光层

43... 像素电极

102... 显示装置

115... 连接晶体管

具体实施方式

图 18 中的附图标记 101 是半导体晶片, 形成有多个本发明的显示装置 102。

各显示装置 102 呈行列状布置, 在各显示装置 102 的行与行之间和列与列之间分别设置有刻痕线 103x、103y。刻痕线 103x、103y 上

的半导体晶片 101 的表面露出,从刻痕线 103x、103y 部分进行切断,便可使各显示装置 102 彼此分开。

图 19 是对一个显示装置 102 的结构进行说明的示意性俯视图,其中省略了保护膜和后述的第 1、第 2 层间绝缘膜等。

该显示装置 102 具有多个相当于最小的点状显示单位的像素 110。各像素 110 呈行列状布置,在各像素 110 的行与行之间和列与列之间分别具有扫描线 112 和数据线 111。

图 20 是像素 110 的放大后的示意性俯视图,各像素 110 各自具有有机发光层 40 和连接晶体管 115。

连接晶体管 115 具有可作为输出端子或输入端子的第 1、第 2 主端子以及对所说第 1、第 2 主端子之间的导通进行控制的控制端子。

在这里,连接晶体管 115 是 n 沟道 MOSFET,控制端子被称作栅极端子。该栅极端子连接到数据线 111 上。

在有机发光层 40 的表面设置有像素电极 43。连接晶体管 115 的第 1 主端子是漏极端子,像素电极 43 与该漏极端子相连。

此外,第 2 主端子是源极端子,该源极端子连接到扫描线 112 上。

数据线 111 和扫描线 112 分别连接到导通控制电路 113 和电压施加电路 114 上。导通控制电路 113 和电压施加电路 114 能够对所需要的数据线 111 和扫描线 112 分别施加电压,当对特定的数据线 111 和扫描线 112 施加电压时,与该数据线 111 和扫描线 112 二者相连的像素 110 便被选中,只有该像素 110 的连接晶体管 115 导通。

随着连接晶体管 115 导通,与该连接晶体管 115 相连的像素电极 43 便与扫描线 112 接通,电压将施加到有机发光层 40 上。当该电压使得有机发光层 40 中有电流流动时,有机发光层 40 便发光,从被选中的像素 110 射出发光的光。

下面,就 p 型和 n 型中的某一型为第 1 导电型、另一型为第 2 导电型的像素 110 的结构以及制造工序进行说明。

图 1 中的附图标记 10 是由单晶硅构成的半导体晶片 101 的一部分构成的第 1 导电型的半导体衬底。当向其背面一侧注入第 2 导电型的杂质并使之扩散时,将如图 2 所示,形成由第 2 导电型的扩散层构成的公共电极 11。当第 1 导电型是 n 型,第 2 导电型是 p 型时,第 2 导电型的杂质可使用硼。在这里,将第 2 导电型的杂质注入到半导体

衬底 10 背面的整个面中, 因此, 公共电极 11 是在半导体衬底 10 的背面的整个面上形成。公共电极 11 的厚度为 $2000\text{\AA} \sim 5000\text{\AA}$ 。电阻以 $5 \sim 10\Omega/\square$ 程度为宜。

其次, 对于半导体衬底 10 的与形成公共电极 11 的面相反的面, 重复进行照像印刷工序、腐蚀工序、杂质注入工序、扩散工序等, 除了形成 n 沟道 MOSFET 和 p 沟道 MOSFET 之外, 还根据需要形成电阻元件和电容器等电子元件。

图 3 中的附图标记 115 表示的是扩散区形成后的连接晶体管, 具有作为第 2 导电型的杂质区的沟道区 31、以及位于该沟道区 31 的内部的第 1 导电型的源极区 32 和漏极区 33。

下面, 在附图中示出该连接晶体管 115, 但未示出构成导通控制电路 113 和电压施加电路 114 的电子元器件。

沟道区 31 在形成一个显示装置 102 的区内呈行列状布置, 源极区 32 和漏极区 33 在一个沟道区 31 内以彼此分开的状态各设置有一个。

此外, 在至少使被源极区 32 和漏极区 33 夹在中间的部分的沟道区 31 的表面露出的状态下, 如图 4 所示, 形成由绝缘性物质构成的栅极绝缘膜 13。在这里, 栅极绝缘膜 13 是硅氧化膜, 是使包括沟道区 31 和源极区 32 和漏极区 33 的表面在内的半导体衬底 10 的全部正面露出, 再通过热氧化等处理而形成的, 但并不限于氧化膜。

其次, 如图 5 所示, 在栅极绝缘膜 13 的表面形成由多晶硅等导电性材料构成的导电性薄膜 14。

其次, 如图 6 所示, 将导电性薄膜 14 图案化, 至少将需要形成后述的孔 20 和开口 16 的部分去除。另一方面, 将源极区 32 和漏极区 33 之间的部分保留下来, 以保留下来的部分构成栅极 34。

其次, 如图 7 所示, 在包括栅极绝缘膜 13 和栅极 34 的表面在内的半导体衬底 10 的单面上, 形成由绝缘材料构成的第 1 层间绝缘膜 15, 通过照像印刷工序和腐蚀工序, 至少将第 1 层间绝缘膜 15 之中的、源极区 32 上的部分和漏极区 33 上的部分去除, 从而如图 8 所示, 在源极区 32 和漏极区 33 上形成开口 16。

源极区 32 和漏极区 33 的表面从该开口 16 的底面露出, 在该状态下, 通过溅射等方法, 在层间绝缘膜 15 的表面和开口 16 的内部形

成金属膜 17, 如图 9 所示。开口 16 的内部被金属膜 17 填充。当将金属膜 17 之中的、开口 16 内部的部分之外的部分去除, 便能够如图 10 所示, 得到下端与源极区 32 或漏极区 33 接触的金属柱 18。位于不同开口 16 的内部金属柱 18 与金属柱 18 之间是分开的, 当处于图 10 的状态时, 各金属柱 18 之间在电气上绝缘。

其次, 通过照像印刷工序和腐蚀工序, 对位于连接晶体管 115 之间的第 1 层间绝缘膜 15 和栅极绝缘膜 13 和半导体衬底 10 进行腐蚀, 形成图 11 所示的多个孔 20。

各孔 20 在不与沟道区 31 和源极区 32 和漏极区 33 接触的位置上形成, 并贯穿第 1 层间绝缘膜 15 和栅极绝缘膜 13。栅极绝缘膜 13 和第 1 层间绝缘膜 15 从各孔 20 的上部的侧面露出。

各孔 20 不贯穿半导体衬底 10, 各孔 20 以可使得公共电极 11 在各孔 20 的底面露出的深度形成。各孔 20 的底面, 除了可以位于公共电极 11 的正面上之外, 也可以位于公共电极 11 的内部, 使公共电极 11 从各孔 20 的侧面的下端露出。

在各孔的侧面的、公共电极 11 以上半导体衬底 10 的正面以下的部位, 半导体衬底 10 的第 1 导电型部分露出。此外, 各孔 20 以一定距离分开并呈行列状布置。

其次, 当采用喷射等方法向各孔 20 内喷入具有空穴输送性的有机薄膜原料并通过加热使溶剂蒸发时, 将如图 12 所示, 在孔 20 内形成具有空穴输送性的第 1 有机薄膜 35。

在这里, 第 1 有机薄膜 35 是与公共电极 11 相接触的, 但也可以在第 1 有机薄膜 35 和公共电极 11 之间设置具有导电性的缓冲层, 使第 1 有机薄膜 35 不与公共电极 11 直接接触。

其次, 如图 13 所示, 采用喷射法向第 1 有机薄膜 35 的表面喷射有机材料, 经过加热形成发光性的第 2 有机薄膜 36, 其次, 当如图 14 所示, 以与第 1、第 2 有机薄膜 35、36 的形成方法同样的方法向第 2 有机薄膜 36 的表面喷射有机材料, 再经过加热形成具有电子输送性的第 3 有机薄膜 37 后, 便由第 1~第 3 有机薄膜 35~37 在各孔 20 内形成有机发光层 40。不同孔 20 内的有机发光层 40 是彼此分开的。喷射时要防止有机材料喷射到孔 20 的外部。

在这里, 有机发光层 40 是以使得有机发光层 40 的表面高度与第

1 层间绝缘膜 15 的表面高度大致一致的厚度形成。

其次，在栅极 34 上的未图示的位置在第 1 层间绝缘膜 15 上形成开口，使栅极 34 的表面从开口的底面露出。

当处于该状态时，第 1 层间绝缘膜 15 的表面和有机发光层 40 的第 3 有机薄膜 37 的表面以及金属柱 18 的上端也露出，当在该状态下以溅射等方法如图 15 所示形成第 1 配线薄膜 22 时，金属柱 18 的上端、有机发光层 40 的表面、以及栅极 34 的表面等将与第 1 配线薄膜 22 接触。该第 1 配线薄膜 22、前述的金属膜 17、以及后述的第 2 配线薄膜，可以使用铝等金属薄膜。

其次，将第 1 配线薄膜 22 图案化，从而如图 16 所示，形成通过金属柱 18 与源极区 32 相连的源极连线 42、同样通过金属柱 18 与漏极区 33 相连并且将有机发光层 40 的薄膜覆盖的像素电极 43、以及在未图示的位置与栅极 34 相连的栅极连线。

源极连线 42 连接到扫描线 112 上，栅极连线连接到数据线 111 上。

在各有机发光层 40 上分别设置像素电极 43，各像素电极 43 之间分开，在电气上绝缘。此外，各像素电极 43 与源极连线 42 之间也分开，在电气上绝缘。

图 16 中的附图标记 110 表示的是像素。该像素 110 是具有一个连接晶体管 115、以及通过像素电极 43 与该连接晶体管 115 的漏极区 33（第 1 主端子）相连的一个有机发光层 40 的像素。

在对第 1 配线薄膜 22 进行图案化时，还以第 1 配线薄膜 22 形成扫描线 112，并使之与源极连线 42 相连。

其次，在源极连线 42 和像素电极 43 和第 1 层间绝缘膜 15 上形成第 2 层间绝缘膜后，在第 2 层间绝缘膜的既定位置上形成开口，当在栅极 34 的一部分、或者与栅极 34 相连的第 1 配线薄膜 22 的一部分从该开口的底面露出的状态下，在第 2 层间绝缘膜上形成第 2 配线薄膜，并通过图案化形成数据线 111 后，将如图 17 所示，得到本发明的显示装置 102。图 17 的附图标记 19 表示第 2 层间绝缘膜，数据线 111 与扫描线 112 之间被第 2 层间绝缘膜 19 绝缘。此外，扫描线 112 与栅极 34 之间被第 1 层间绝缘膜 15 绝缘。

在形成显示装置 102 的连接晶体管 115 时，在设置像素 110 的区

的外侧，还形成与连接晶体管 115 不同的晶体管（在这里是 n 沟道 MOSFET 或 p 沟道 MOSFET）和电阻元件和二极管等电子元器件，由这些电子元器件形成与各连接晶体管 115 的控制端子相连的导通控制电路 113、以及与第 2 主端子相连的电压施加电路 114。

该显示装置 102，在其半导体衬底 10 的正面一侧具有由第 1 配线薄膜 22 和第 2 配线薄膜的一部分构成的多个焊盘，当将这些焊盘通过焊接引线等方法连接到外部电路上时，导通控制电路 113 和电压施加电路 114 便与外部电路相连。

此外，公共电极 11 的表面是露出的，当为了进行电气连接而将显示装置 102 安放在引线架上时，通过对引线架施加电压便能够将电压施加到公共电极 11 上。

在一根数据线 111 上，一个显示装置 102 内的设置在同一列上的所有连接晶体管 115 的控制端子与之相连，并且，连接在同一数据线 111 上的所有连接晶体管 115 的第 2 主端子分别连接到彼此不同的扫描线 112 上。

此外，在一根扫描线 112 上，一个显示装置 102 内的设置在同一行上的所有连接晶体管 115 的第 2 主端子与之相连，并且，连接在同一扫描线 112 上的所有连接晶体管 115 的控制端子连接到彼此不同的数据线 111 上。

当通过导通控制电路 113 和电压施加电路 114 对所选中的一根数据线 111 和一根扫描线 112 施加电压时，只有与该数据线 111 和扫描线 112 相连的一个连接晶体管 115 导通。

当第 1 导电型为 n 型、连接晶体管 115 为 n 沟道 MOSFET 时，对一根数据线 111 施加正电压，而将其它数据线 111 连接到地电位上。并且，将一根扫描线 112 连接到地电位上，对其它扫描线 112 施加正电压。

由于公共电极 11 和半导体衬底 10 的第 1 导电型部分之间形成有 pn 结，因此，在第 1 导电型为 n 型、公共电极 11 为 p 型的场合，当在对公共电极 11 施加正电压、对与公共电极 11 相接触的半导体衬底 10 的第 1 导电型部分施加与公共电极 11 相同或更高的正电压而对 pn 结进行反向偏置的状态下，使所选择的连接晶体管 115 导通而使得像素电极 43 与公共电极 11 相连时，电压将施加到有机发光层 40 的正

面与背面之间。

当电压施加到有机发光层 40 上时, 在第 1、第 3 有机薄膜 35、37 内将分别有空穴和电子流动, 它们在第 2 有机薄膜 36 内结合而使第 2 有机薄膜 36 发光。

当公共电极 11 的厚度在 200nm ($200 \times 10^{-9}\text{m}$) 以上、 500nm ($500 \times 10^{-9}\text{m}$) 以下, 半导体衬底 10 由单晶硅构成时, 可见光的透过率在 85% 以上。

因此, 发出的光将透过第 1 有机薄膜 35 和公共电极 11 向外部射出。

在将公共电极 11 置于引线架上的场合, 要在设置像素 110 的区域上的引线架的部分形成通孔, 避免对发出的光形成遮挡。

此外, 通过在形成有像素电极 43 的那一面上的焊盘上形成凸起, 并以使凸起与硬质线路板或柔性线路板相连的状态将显示装置 102 放在线路板上, 便能够使公共电极 11 的表面露出, 因此, 发出的光不会被遮挡。在这种场合, 通过将公共电极 11 采用焊接引线等方法连接到硬质线路板或柔性线路板上, 也能够使公共电极 11 与外部电路相连。例如, 可以在公共电极 11 的不会对发出的光形成遮挡的部位形成金属薄膜, 将该金属薄膜作为电极进行焊接用引线的金属细线的连接。

上述实施例所列举的是连接晶体管 115 为 n 沟道 MOSFET 的例子, 但也可以使用 p 沟道晶体管或双基极晶体管等其它开关器件。

此外, 在上述实施例中, 是将 n 沟道 MOSFET 的漏极端子连接到像素电极 43 上, 使扫描线 112 接地而对公共电极 11 施加正电压的, 但也可以将 n 沟道 MOSFET 的源极端子连接到像素电极上, 使公共电极 11 接地而对扫描线 112 施加正电压, 从而使电流在有机发光层中流动。在这种场合, 与公共电极接触的第 1 有机薄膜 35 具有电子输送性, 与像素电极 43 相接触的第 3 有机薄膜 37 具有电子输送性。

在上述实施例中, 公共电极 11 为一个, 各有机发光层 40 的单面在电气上同电位, 但也可以在将第 2 导电型的杂质注入半导体衬底 10 的背面时, 将经过图案化后的硅氧化膜等作为掩模而对公共电极 11 进行图案腐蚀。例如, 可以以公共电极 11 形成平行的多个配线, 将呈行列状布置的有机发光层 40 的同一行或同一列的有机发光层 40 连

接到同一公共电极 11 的配线上。

此外，在上述实施例中，半导体衬底 10 由单晶硅构成，但也可以是由多晶硅以及 GaAs 等其它半导体的单晶或多晶构成的半导体衬底。

本发明并不限于各像素 110 以相同的单一颜色发光，还包括以 RGB 三色的 R、G 或 B 发光而能够显示彩色的显示装置。此外，即便是单一颜色发光的，也包括在公共电极 11 一侧设置彩色过滤片进行彩色显示的显示装置。

也可以在半导体衬底 10 上形成公共电极 11 后对该公共电极 11 的正面进行研磨，或者对半导体衬底 10 的背面进行研磨而使半导体衬底 10 的厚度减薄后形成公共电极，使存在于孔 20 的底面的半导体衬底 10 的厚度（上述实施例中是公共电极 11 的厚度）减薄。

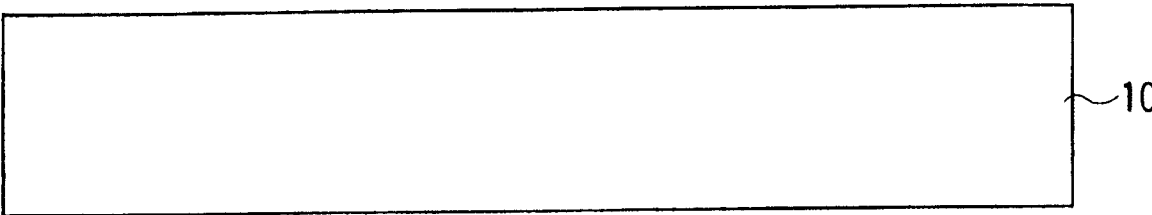


图 1

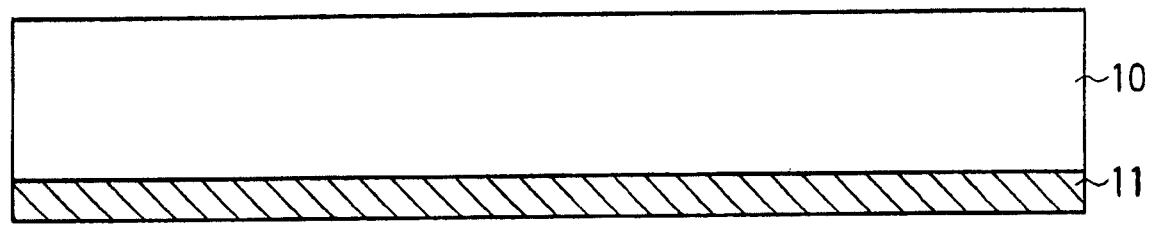


图 2

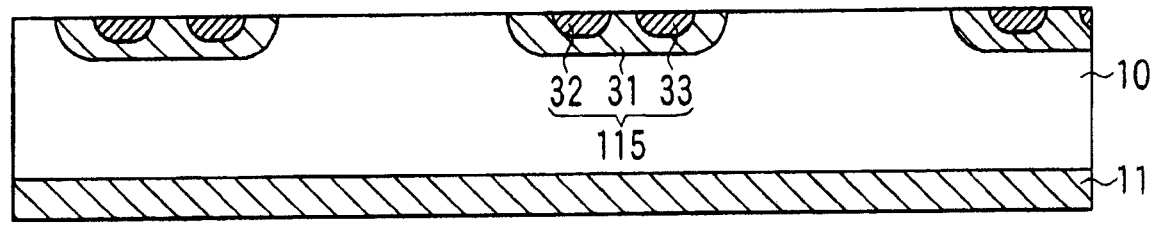


图 3

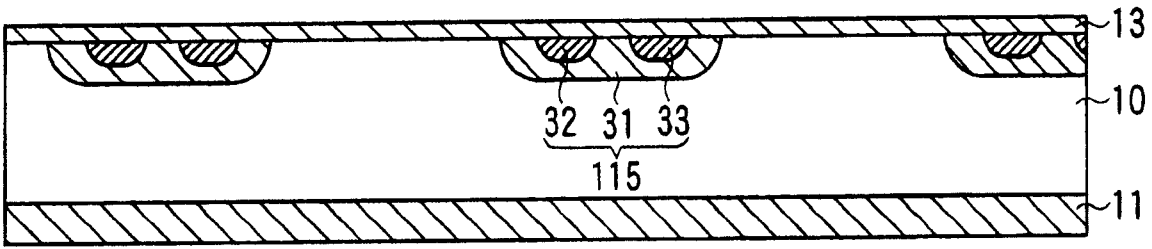


图 4

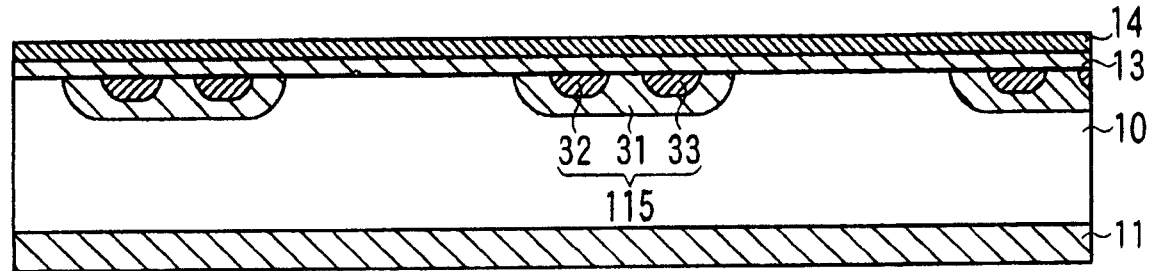


图 5

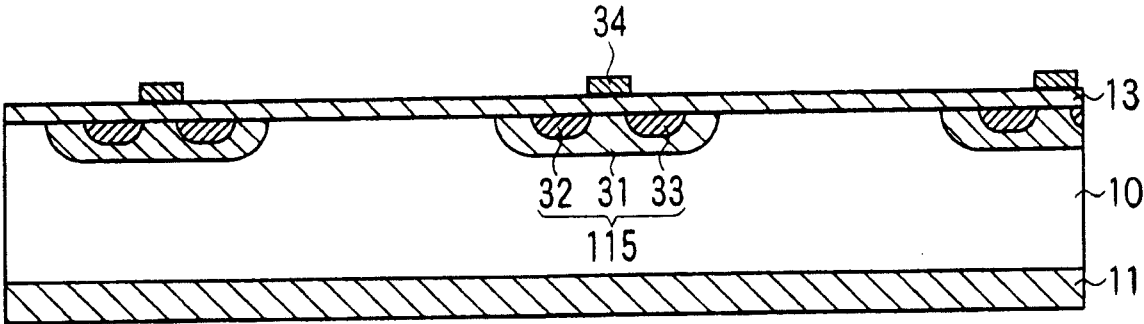


图 6

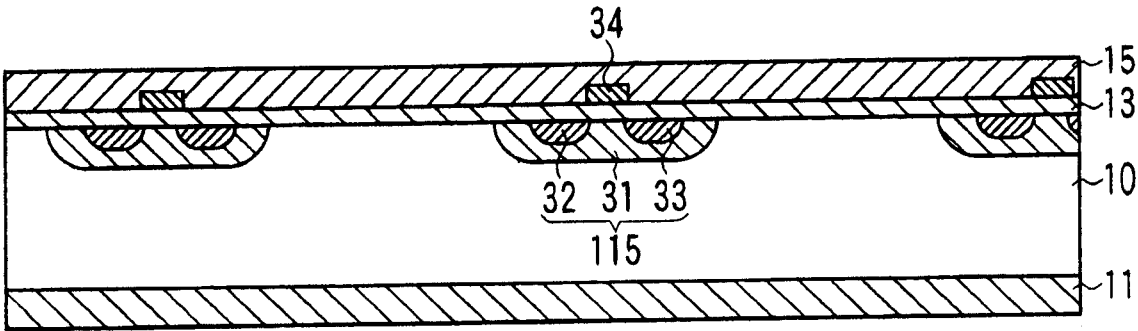


图 7

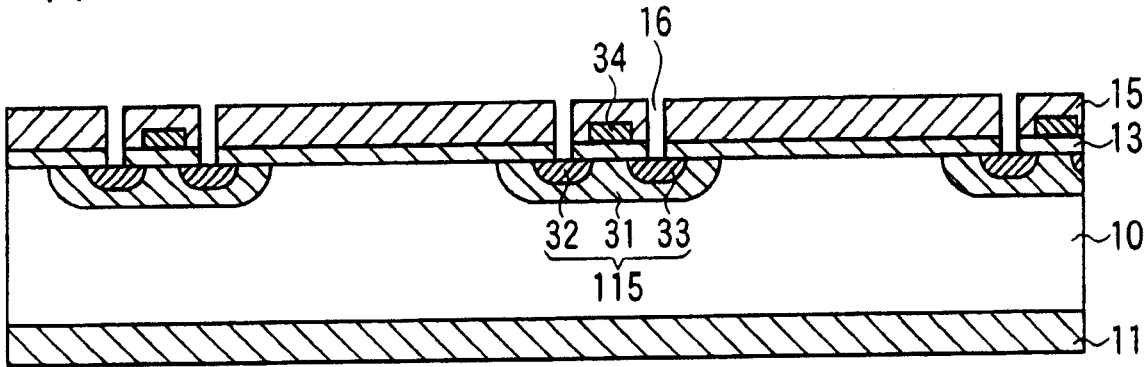


图 8

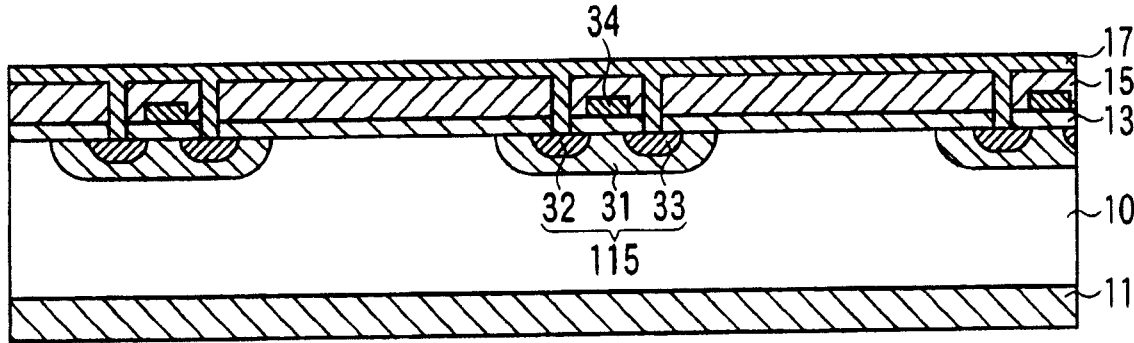


图 9

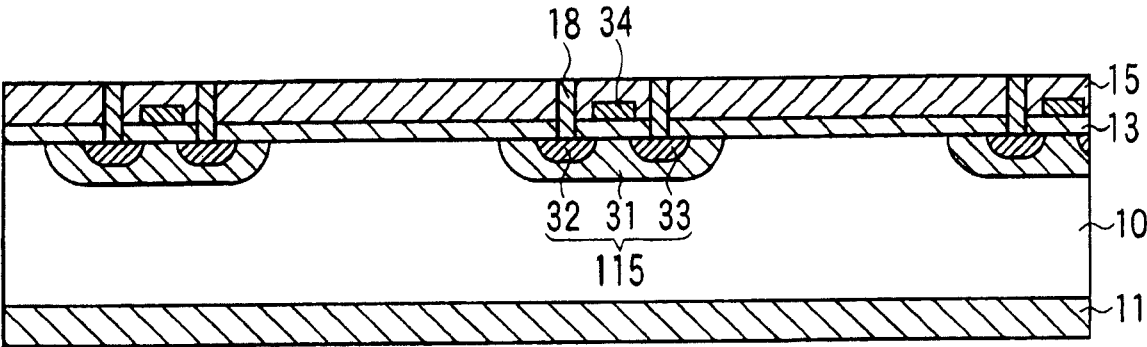


图 10

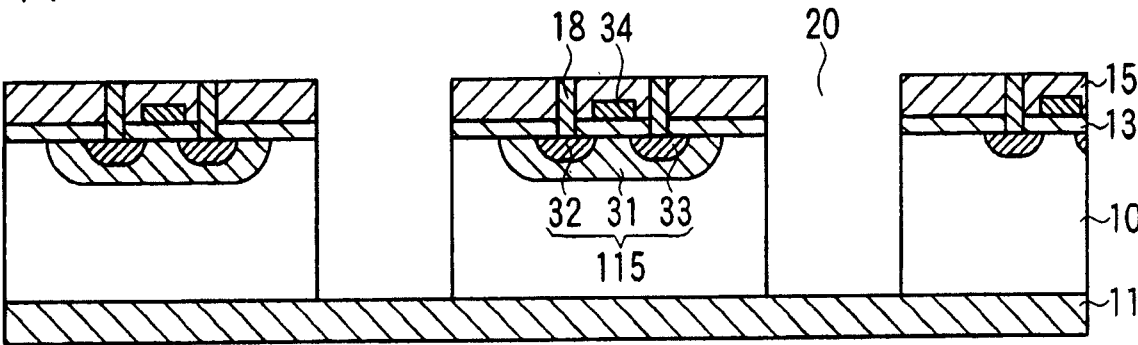


图 11

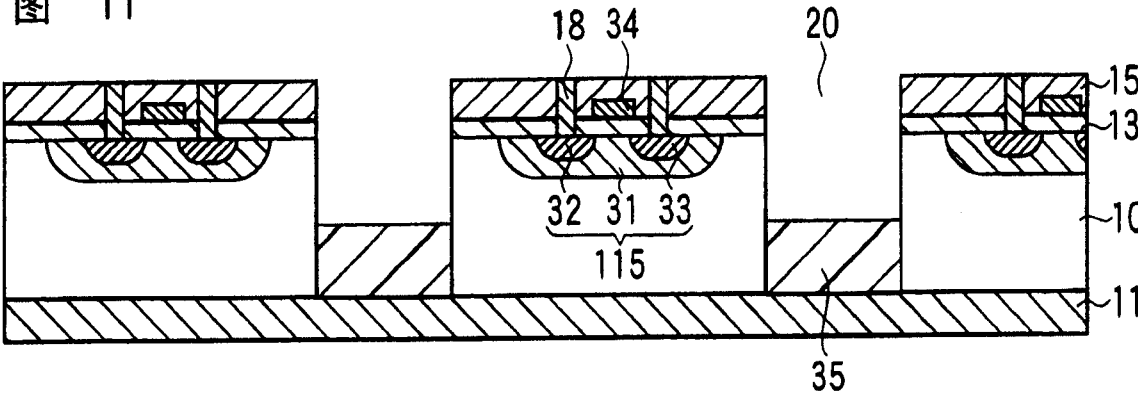


图 12

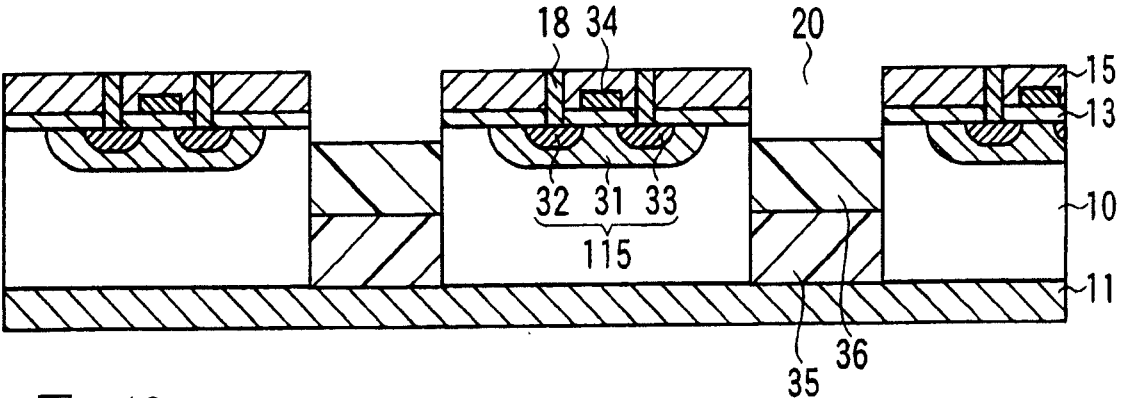


图 13

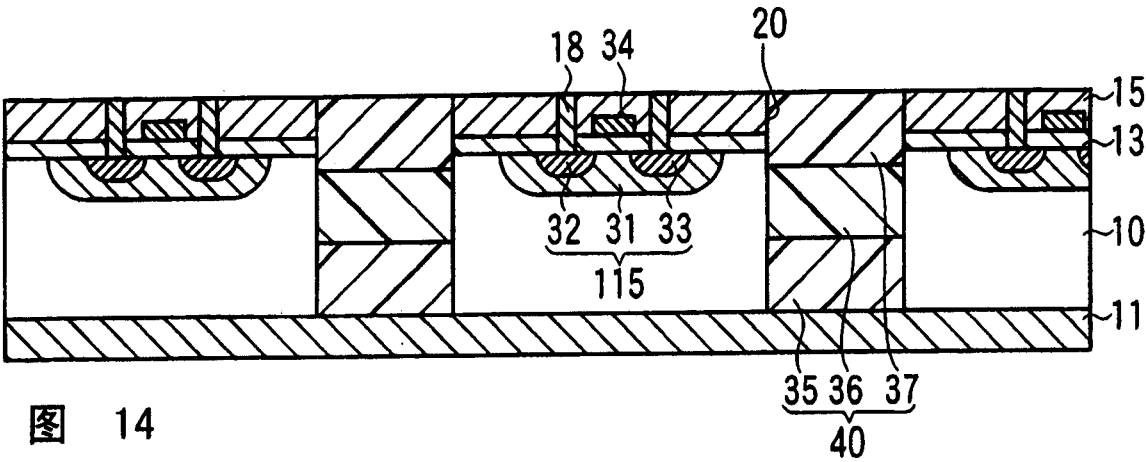


图 14

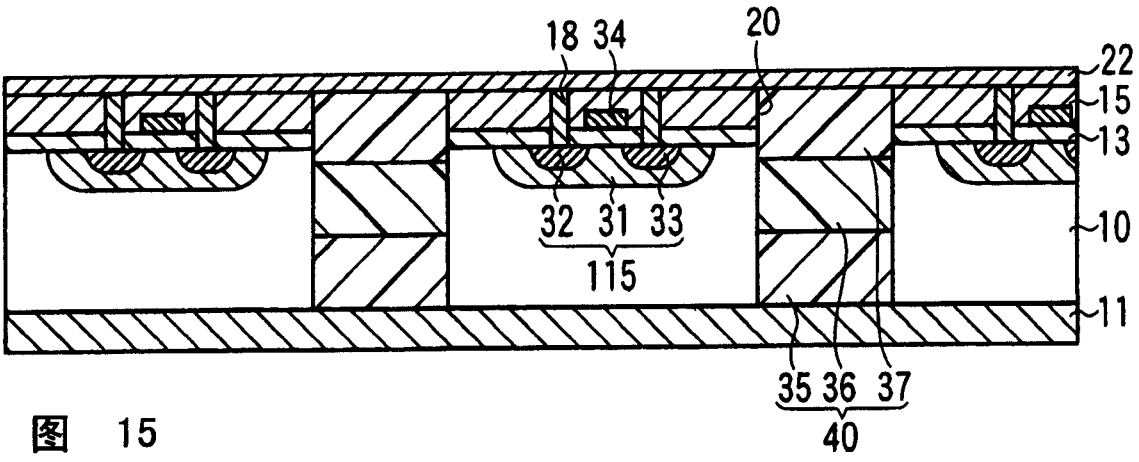


图 15

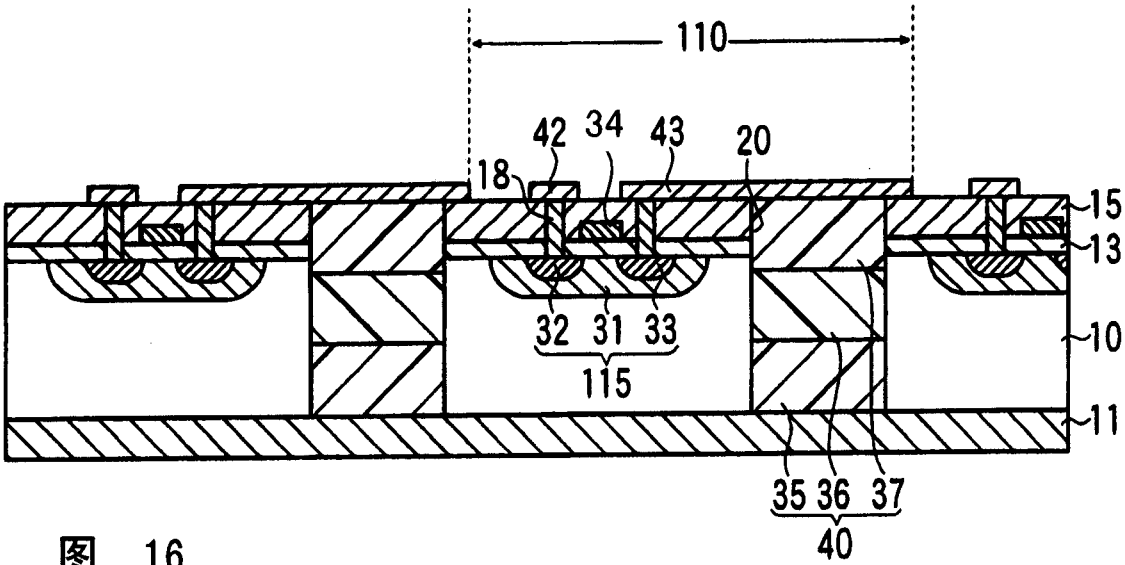


图 16

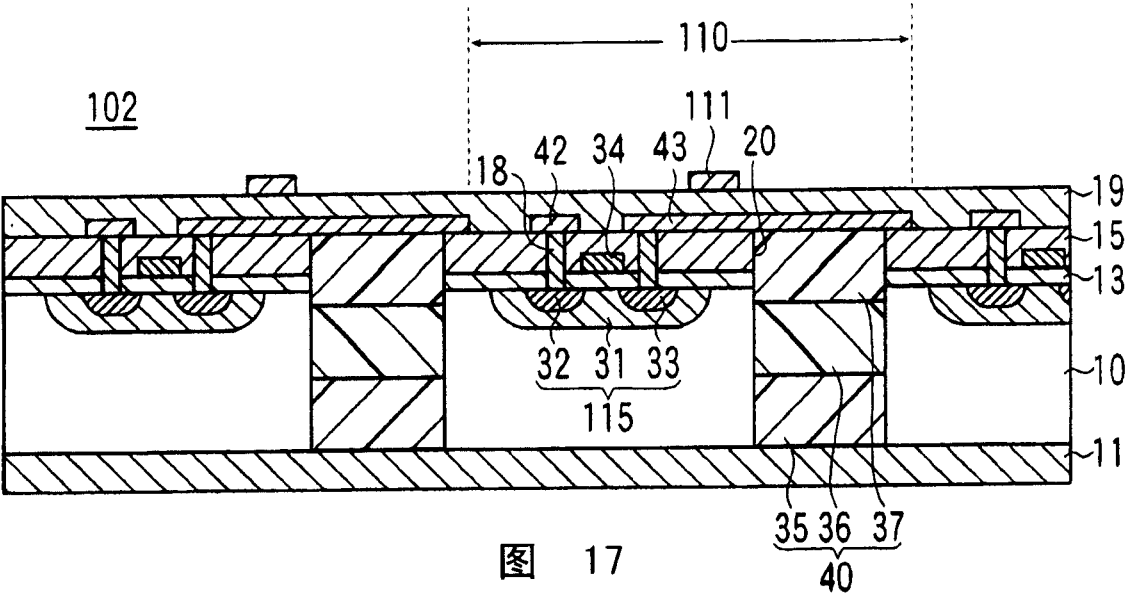


图 17

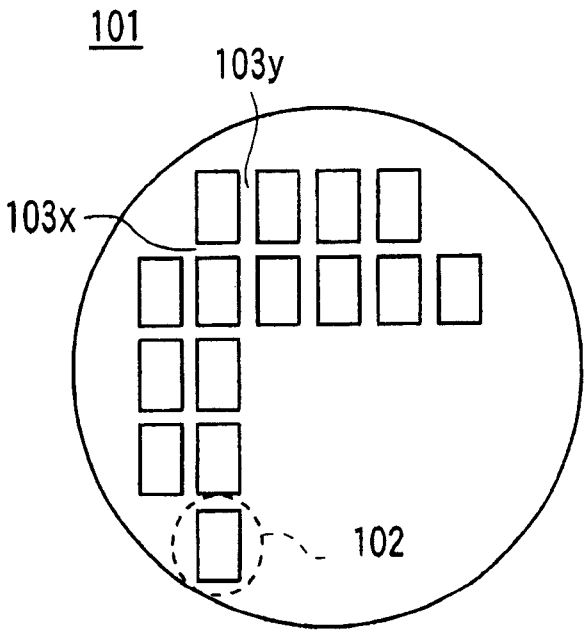


图 18

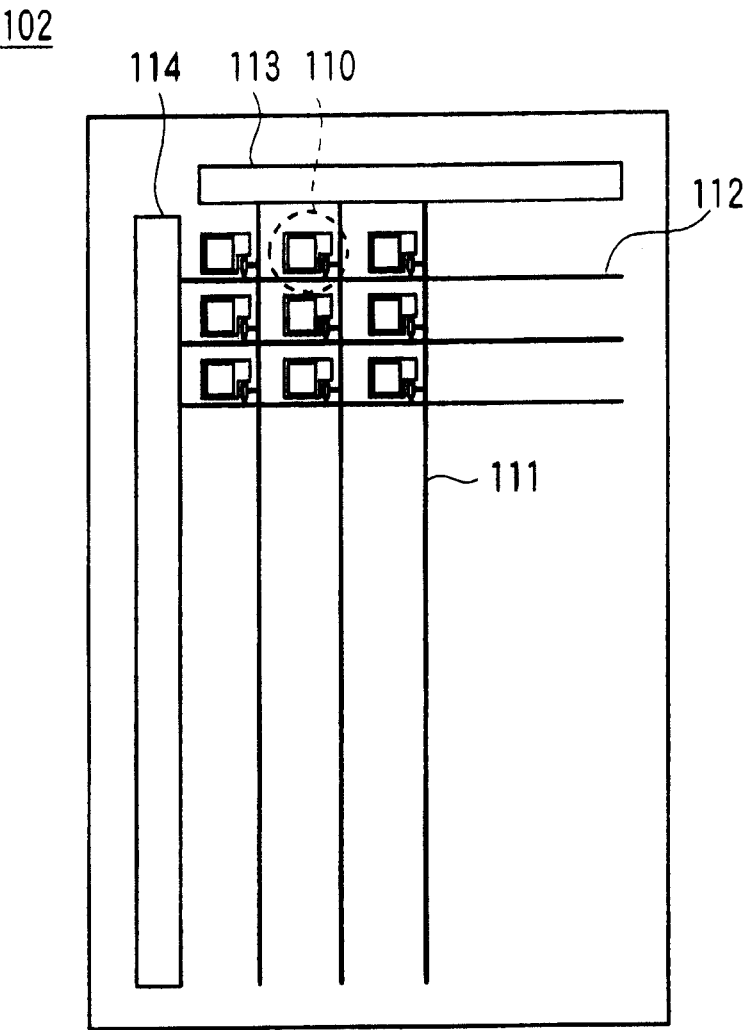


图 19

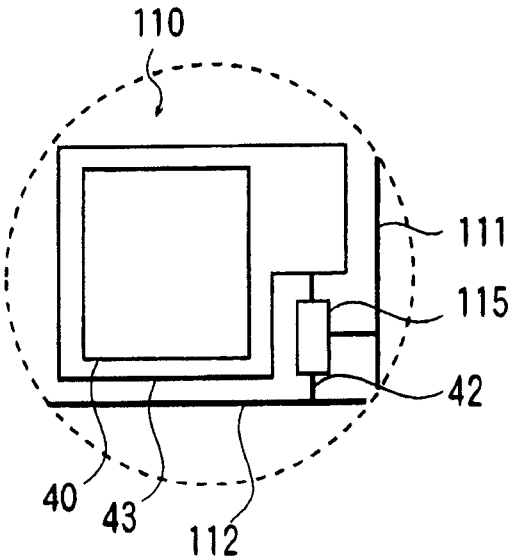


图 20