



(12) 发明专利

(10) 授权公告号 CN 1574363 B

(45) 授权公告日 2011.08.10

(21) 申请号 200410046544.8

审查员 谢朝方

(22) 申请日 2004.06.02

(30) 优先权数据

35562/03 2003.06.03 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 徐顺爱 柳寅傲 李明宰 朴玩浚

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 李晓舒 魏晓刚

(51) Int. Cl.

H01L 27/105 (2006.01)

H01L 21/8239 (2006.01)

(56) 对比文件

US 2002/0079526 A1, 2002.06.27, 全文.

US 6436757 B1, 2002.08.20, 说明书第3栏
第29行至第5栏第11行、附图1, 2A-2E.

CN 1379472 A, 2002.11.13, 全文.

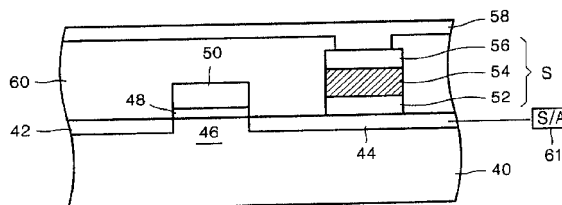
权利要求书 2 页 说明书 8 页 附图 3 页

(54) 发明名称

包括开关器件和电阻材料的非易失存储器及
制造方法

(57) 摘要

本发明提供了一种包括一晶体管和一电阻材料的非易失存储器及其制造方法。所述非易失存储器包括一衬底、一形成于所述衬底上的晶体管、和一连接至所述晶体管的漏极的数据存储单元。所述数据存储单元包括在不同电压范围具有不同电阻性能的数据存储材料层。



1. 一种非易失存储器,包括:

一衬底;

一形成于所述衬底上的晶体管;和

一连接至所述晶体管的漏极的数据存储单元,

其中所述数据存储单元包括在不同电压范围具有不同电阻性能的数据存储材料层,该数据存储材料层包括过渡金属氧化物 NiO,

其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$, 该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

2. 如权利要求 1 所述的非易失存储器,其中所述数据存储单元包括一形成于所述数据存储材料层上的上部电极和一上面形成有所述数据存储材料层的下部电极。

3. 如权利要求 2 所述的非易失存储器,其中在所述下部电极和所述衬底之间形成一层间绝缘层,在所述层间绝缘层中形成一露出所述漏极的接触孔,且用导电塞填充该接触孔。

4. 如权利要求 1 所述的非易失存储器,其中所述数据存储材料层是在预定电压范围内电阻值陡然增加的过渡金属氧化物层。

5. 一种非易失存储器,包括:

一衬底;

一形成于所述衬底上的具有开关功能的二极管;和

一连接至所述二极管的数据存储单元,

其中所述数据存储单元包括在不同电压范围具有不同电阻性能的数据存储材料层,该数据存储材料层包括过渡金属氧化物 NiO,

其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$, 该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

6. 如权利要求 5 所述的非易失存储器,其中所述数据存储单元包括一形成于所述数据存储材料层上的上部电极和一上面形成有数据存储材料层的下部电极。

7. 如权利要求 6 所述的非易失存储器,其中在所述下部电极和所述衬底之间形成一层间绝缘层,在所述层间绝缘层中形成一露出所述漏极的接触孔,且用导电塞填充该接触孔。

8. 如权利要求 5 所述的非易失存储器,其中所述数据存储材料层是在预定电压范围内其电阻值陡然增加的过渡金属氧化物层。

9. 一种制造非易失存储器的方法,该非易失存储器包括一衬底、一形成于所述衬底上的晶体管和一连接至所述晶体管的漏极的数据存储单元,所述方法包括:

顺序地形成一下部电极、一数据存储材料层、和一上部电极以形成所述数据存储单元,

其中所述数据存储材料层由在不同电压范围具有不同阻值特性的材料层形成,该数据存储材料层包括过渡金属氧化物 NiO,

其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$,该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

10. 如权利要求 9 所述的方法,其中所述材料层由电阻值在预定电压范围内陡然增加的过渡金属氧化物层形成。

11. 一种制造非易失存储器的方法,所述方法包括:

在衬底上形成一二极管 ;和

形成连接至所述衬底上的所述二极管的数据存储单元,

其中通过顺序地形成一连接至所述二极管的下部电极、一数据存储材料层和一上部电极而形成所述数据存储单元,

其中所述数据存储材料层由在不同电压范围具有不同阻值特性的材料层形成,该数据存储材料层包括过渡金属氧化物 NiO,

其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$,该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

12. 如权利要求 11 所述的方法,其中所述材料层由电阻值当电压在预定电压范围内时陡然增加的过渡金属氧化物层形成。

包括开关器件和电阻材料的非易失存储器及制造方法

技术领域

[0001] 本发明涉及一种非易失存储器,更具体地,涉及一种包括一个晶体管 and 一种电阻材料的非易失存储器,在电阻材料中写入了数据,以及涉及一种制造非易失存储器的方法。

背景技术

[0002] 包括一个晶体管 and 一种电阻材料(下文中的 1T-1R)的传统存储器的例子是参数随机存取存储器(parameter random access memory, PRAM)。

[0003] PRAM 中所用的电阻材料是硫族化物材料(calcogenide material)。硫族化物材料可以是非结晶或结晶状态,这取决于制造温度。当硫族化物材料呈非结晶状态时它的阻值高,而当它呈结晶状态时阻值低。

[0004] PRAM 是非易失存储器,通过改变硫族化物电阻材料的状态来读取和写入数据。

[0005] 很难通过传统 DRAM 工艺对使用具有优良抗蚀性能的电阻材料的传统非易失存储器,例如 PRAM 进行蚀刻。即使可用 DRAM 工艺蚀刻非易失存储器,这需要相当大量的时间。于是,在包括 1T-1R 的传统非易失存储器的情况下,由于生产率低而增加制造成本,由此不能获得产品的竞争优势。

发明内容

[0006] 本发明提供具有一个开关器件如晶体管(Tr)或二极管 and 一种电阻材料的非易失存储器,和涉及可以用较低制造成本批量加工非易失存储器的制造方法。电阻材料的存储性能不会直接影响存储装置的集成度。

[0007] 按照本发明的一方面,提供一种非易失存储器,包括:

[0008] 一衬底;

[0009] 一形成于所述衬底上的晶体管;和

[0010] 一连接至所述晶体管的漏极的数据存储单元,

[0011] 其中所述数据存储单元包括在不同电压范围具有不同电阻性能的数据存储材料层,该数据存储材料层包括过渡金属氧化物 NiO,

[0012] 其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

[0013] 其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

[0014] 其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$, 该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

[0015] 可以在数据存储材料层的上和下表面上分别形成一上部电极和一下部电极。

[0016] 可以在下部电极和衬底之间形成一层间绝缘层,在层间绝缘层中形成露出漏极的接触孔,以及可以用导电塞填充所述接触孔。

[0017] 所述数据存储材料层可以是其电阻值在预定电压范围内陡然增加的过渡金属氧

化物层。

[0018] 根据本发明的另一方面,提供一种非易失存储器,包括:

[0019] 一衬底;

[0020] 一形成于所述衬底上的具有开关功能的二极管;和

[0021] 一连接至所述二极管的数据存储单元,

[0022] 其中所述数据存储单元包括在不同电压范围具有不同电阻性能的数据存储材料层,该数据存储材料层包括过渡金属氧化物 NiO,

[0023] 其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

[0024] 其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

[0025] 其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$, 该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

[0026] 根据本发明的又一方面,提供一种制造非易失存储器的方法,该非易失存储器包括一衬底、一形成于所述衬底上的晶体管和一连接至所述晶体管的漏极的数据存储单元,所述方法包括:

[0027] 顺序地形成一下部电极、一数据存储材料层、和一上部电极以形成所述数据存储单元,

[0028] 其中所述数据存储材料层由在不同电压范围具有不同阻值特性的材料层形成,该数据存储材料层包括过渡金属氧化物 NiO,

[0029] 其中,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,所述数据存储材料层具有第一电阻,该第一电阻代表第一数据状态,

[0030] 其中,所述数据存储材料层具有与第一电阻不同的第二电阻,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,第二电阻代表第二数据状态,

[0031] 其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$, 该第一和第二数据状态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

[0032] 所述材料层可以由电阻值在所述电压范围内陡然增加的过渡金属氧化物层形成。

[0033] 根据本发明的又一方面,提供一种制造非易失存储器的方法,所述方法包括:

[0034] 在衬底上形成一二极管;和

[0035] 形成连接至所述衬底上的所述二极管的数据存储单元,

[0036] 其中通过顺序地形成一连接至所述二极管的下部电极、一数据存储材料层和一上部电极而形成所述数据存储单元,

[0037] 其中所述数据存储材料层由在不同电压范围具有不同阻值特性的材料层形成,该数据存储材料层包括过渡金属氧化物 NiO,

[0038] 其中,所述数据存储材料层具有第一电阻,当在该数据存储材料层上施加写入电压 V_{w1} , $0 < V_1 < V_{w1} < V_2$ 时,该第一电阻代表第一数据状态,

[0039] 其中,当在该数据存储材料层上施加写入电压 V_3 , $V_2 < V_3$ 时,所述数据存储材料层具有与第一电阻不同的第二电阻,第二电阻代表第二数据状态,

[0040] 其中,通过在该数据存储材料层施加读取电压 V_R , $V_R < |V_1|$, 该第一和第二数据状

态可以从该数据存储材料层读取,而不改变该数据存储材料层的数据状态。

[0041] 所述数据存储材料层可以由在不同电压范围具有不同阻值特性的材料层形成。数据存储材料层与上文中描述的相同。

[0042] 因此,按照本发明的特定实施例,因为用过渡金属氧化物层作为电阻材料,可以采用传统 DRAM 制造工艺。于是,提高了产量和降低了制造成本。而且,电阻材料的存储性能不会改变,即使其尺寸因更高集成密度而减小时也是如此,这是因为利用了电阻材料的阻值变化来读取和写入数据。此外,由于写入到电阻材料层的数据可被非破坏性地读取,因此电阻材料维持读取数据前的相同状态,且降低了工作电压。于是,在读取数据后,不需要恢复处理。

附图说明

[0043] 通过参考附图对本发明示例性实施例的详细阐述,本发明的上述和其它特征和优点将变得更加明显,在附图中:

[0044] 图 1 是根据本发明一实施例的非易失存储器的剖面图;

[0045] 图 2 是图 1 的非易失存储器的电路图;

[0046] 图 3 是根据本发明在图 1 中示出的非易失存储器的变化例的剖面图;

[0047] 图 4 是示出当图 1 的非易失存储器中的数据存储材料层是 NiO 层时电压 - 电流特性的示意图;

[0048] 图 5 是示出当图 1 的非易失存储器中的数据存储材料层是 TiO₂ 层时电压 - 电流特性的示意图;

[0049] 图 6 是示出当数据存储材料是 NiO 层时,加在图 1 的非易失存储器上的电压脉冲的示意图;

[0050] 图 7 是示出当数据存储材料是 TiO₂ 层时,加在图 1 的非易失存储器上的电压脉冲的示意图;

[0051] 图 8 是示出用二极管替换图 2 电路中的晶体管的情况的示意图;以及

[0052] 图 9 是示出根据所执行的加工顺序制造图 1 的非易失存储器的方法的方块图。

具体实施方式

[0053] 现在将参考附图更全面地阐述本发明,在附图中示出了其示例性实施例。但是,本发明可以实施为多种形式,且不应理解为被这里公开的实施例所限制;而是提供这些实施例来使得本发明的公开更充分和完整,并将本发明的概念传达给本领域内的技术人员。在附图中,为了清晰起见放大了元件的形状。为便于理解,全文附图中采用相同的参考数字表示相同的元件。

[0054] 图 1 是根据本发明一实施例的非易失存储器的剖面图。

[0055] 参考图 1,具有一个晶体管和一种电阻材料的非易失存储器包括一衬底 40、形成于衬底 40 上的晶体管、以及与晶体管的一部分连接的数据存储单元 S。晶体管被形成在衬底 40 的上表面上,包括掺有导电杂质的源极 42 和漏极 44 以及位于在源极 42 和漏极 44 之间的沟道 46 上的栅极叠层材料 48 和 50。栅极叠层材料 48 和 50 包括栅极绝缘层 48 和栅极电极 50。数据存储单元 S 形成于漏极 44 上。数据存储单元 S 包括直接接触漏极 44 的下

部电极 52、堆叠在下部电极 52 上的数据存储材料层 54、以及堆叠在数据存储材料层 54 上的上部电极 56。数据存储材料层 54 是可变电阻材料层,其中阻值根据电压或电流脉冲的大小和方向而变化。可用作数据存储材料层 54 的可变电阻材料层优选的是过渡金属氧化物层,例如 NiO 、 V_2O_5 、 ZnO 、 Nb_2O_5 、 TiO_2 、 WO_3 、 CoO 层等。

[0056] 过渡金属氧化物层具有值得注意的特性。即,如果在过渡金属氧化物层上施加特定电压或电流值且由此使得过渡金属氧化物层具有特定值,则过渡金属氧化物层维持特定值直到加上新的特定值。下文中将详细阐述过渡金属氧化物层的这种性质。

[0057] 覆盖晶体管并围绕数据存储单元 S 的层间绝缘层 60 被形成在衬底 40 上。去除形成于上部电极 56 上的层间绝缘层 60 部分以暴露上部电极 56 的上表面。堆叠在层间绝缘层 60 上的板电极 58 被连接至上部电极 56 的暴露表面的前面。板电极 58 和上部电极 56 可以用相同的材料形成。

[0058] 电流放大器 61 被连接至漏极 44 并且检测和放大漏极电流 I_d 。

[0059] 图 2 是图 1 的非易失存储器的电路图。在图 2 中,Tr 表示晶体管,且 R_v 表示对应于数据存储材料层 54 的可变电阻材料。

[0060] 图 3 是根据本发明在图 1 中示出的非易失存储器的变化例的剖面图。

[0061] 参考图 3,覆盖源极 42、栅极叠层材料 48 和 50、以及漏极 44 的第一层间绝缘层 62 被形成在衬底 40 上且具有平坦的上表面。在第一层间绝缘层 62 中形成接触孔 h1。漏极 44 经由接触孔 h1 而露出。用导电塞 64 填充接触孔 h1。在第一层间绝缘层 62 上形成覆盖导电塞 64 的数据存储单元 S。在第一层间绝缘层 62 上形成覆盖数据存储单元 S 的第二层间绝缘层 66,在第二层间绝缘层 66 中形成通孔 h2 以便露出数据存储单元 S 的上部电极 56。在此处露出数据存储单元 S 的上部电极 56。在第二层间绝缘层 66 上形成填充通孔 h2 的板电极 58。

[0062] 而数据存储单元 S 的元件可以不是叠置型。

[0063] 例如,数据存储单元 S 的下部电极 52 可以具有圆筒形,且可以在下部电极 52 的表面上形成数据存储材料层 54。或者下部电极 52 可以呈柱形,且可以在下部电极 52 的上表面上形成数据存储材料层 54。

[0064] 接下来,将参考图 4 和 5 阐述非易失存储器的数据存储单元 S 的性能。

[0065] 图 4 是示出当数据存储材料层 54 是 NiO 层时数据存储单元 S 的电流 - 电压特性曲线图,和图 5 是示出当数据存储材料层 54 是 TiO_2 层时数据存储单元 S 的电流 - 电压特性曲线图。

[0066] 参考图 4 和 5,水平轴表示加在数据存储单元 S 上的电压,垂直轴表示在源极 42 和漏极 44 间流动的漏极电流 I_d 。

[0067] 第一曲线 G1 示出数据存储单元 S 的阻值即数据存储材料层 54 的阻值减小时的情况,而第二曲线 G2 示出数据存储材料层 54 的阻值增加时的情况。

[0068] 参考第一曲线 G1,漏极电流 I_d 随着加在数据存储材料层 54 上的电压成比例地变化。但是,当加在数据存储材料层 54 上的电压达到第一电压 V_1 ($V_1 > 0$) 时,数据存储材料层 54 的阻值突然增加,且数据存储材料层 54 的漏极电流 I_d 陡然降低。数据存储材料层 54 维持这种状态直至被加上第二电压 V_2 ($V_2 > V_1$)。即,当在 ΔV ($V_1 \sim V_2$) 范围内的电压加到数据存储材料层 54 时,数据存储材料层 54 的阻值显著增加。然后,当加到数据存储材料层

54 的电压增加超过第二电压 V_2 时,数据存储材料层 54 的阻值显著降低。在这种情况下,漏极电流 I_d 的变化情况与当第一电压 V_1 加到数据存储材料层 54 时发生的变化情况相同。数据存储材料层 54 的漏极电流 I_d 的变化与所加电压成比例,并且与当低于第一电压 V_1 的电压被施加时的情况是相同的。

[0069] 数据存储材料层 54 的电流根据加在其上的电压而变化,即加在其上的电压是否大于第一电压 V_1 还是小于第一电压 V_1 。

[0070] 尤其是,当第三电压 V_3 ($V_3 > V_2$) 被加在数据存储材料层 54 上使得数据存储材料层 54 具有第一阻值时,以及当小于第一电压 V_1 的电压加到数据存储材料层 54 时,数据存储材料层 54 具有如第一曲线 G1 所示的电流(电阻)值(下文中,称为第一情况)。

[0071] 另一方面,当被加上预定电压 V_3 ($V_1 \leq V \leq V_2$) 使得数据存储材料层 54 具有大于第一阻值的第二阻值时,如图 4 所示,和小于第一电压 V_1 的电压被加在数据存储材料层 54 上,则数据存储材料层 54 具有如第二曲线 G2 所示的电流值(下文中,称为第二情况)。

[0072] 第二情况中在预定电压下测得的电流大大小于在第一情况中测到的电流。第二情况中阻值大得多。这就是说在小于第一电压 V_1 的预定电压处可以从数据存储材料层 54 测得这两种不同的电流。这两个电流值分别对应于数据存储材料层 54 中写入的数据“0”和“1”。

[0073] 第一情况对应于在数据存储材料层 54 中存储的数据“1”,第二情况对应于在数据存储材料层 54 中存储的数据“0”。

[0074] 用于第一和第二情况的数据“0”和“1”是可选择地设计的。即,第一情况可对应于在数据存储材料层 54 中存储的数据“0”,第二情况可以对应于在数据存储材料层 54 中存储的数据“1”。

[0075] 当数据存储材料层 54 是 TiO_2 层时,数据存储材料层 54 的电压-电流特性不同于图 4 中示出的电压-电流特性。

[0076] 参考图 5,第三和第五曲线 G3 和 G5 示出当负电压即小于第五电压 V_5 ($|V| \geq |V_5| > 0$) 的电压加到数据存储单元 S 时的电压-电流特性,且数据存储材料层 54 的阻值显著降低。第四和第六曲线 G4 和 G6 示出当正电压即大于第四电压 V_4 ($V \geq V_4 > 0$) 的电压加到数据存储单元 S 时的电压-电流特性,且数据存储材料层 54 的阻值显著增加。

[0077] 参考图 5,当大于第四电压 V_4 的电压被加到数据存储单元 S 后,数据存储材料层 54 的电压-电流特性在电压为正时成为第四曲线 G4 所示的情形,而在电压为负时成为第六曲线 G6 所示的情形。因此,当大于第四电压 V_4 的电压加到数据存储单元 S 后,数据存储材料层 54 维持高阻值直到第五电压 V_5 加到数据存储单元 S(下文中,称为第三情况)。

[0078] 而且,参考第三和第五曲线 G3 和 G5,当小于第五电压 V_5 的电压加到数据存储单元 S 后,数据存储材料层 54 的电压-电流特性在电压为负时成为第五曲线 G5 示出的情形,而在电压为正时成为第三曲线 G3 所示的情形。因此,当小于第五电压 V_5 的电压加到数据存储单元 S 后,数据存储材料层 54 维持低阻值直至第四电压 V_4 加到数据存储单元 S(下文中,称为第四情况)。

[0079] 在第三和第四情况中,在为负第五电压 V_5 和为正的第四电压 V_4 之间的范围内数据存储材料层 54 具有两种不同的电流(或电阻)。这就是说,数据存储材料层 54 在上述电压范围内具有两种不同的状态,两种不同状态中的一种可以对应于数据“1”,而另一种可以

对应于在数据存储材料层 54 中存储的数据“0”。

[0080] 数据存储材料层 54 的上述两种状态取决于加到数据存储单元 S 的电压是大于第四电压 V_4 还是小于第五电压 V_5 。然而,由于加到数据存储材料层 54 以检测这些状态的电压是小于第四电压 V_4 或是大于第五电压 V_5 ,因此,即使在检测完状态之后,数据存储材料层 54 维持它最初的状态。即,甚至在读取相关数据之后存储在数据存储材料层 54 中的数据被保留。

[0081] 图 6 和 7 示出加到数据存储单元 S 以将数据写入数据存储材料层 54 中以及读取或擦除在数据存储材料层 54 中所写入数据的电压脉冲的示例。

[0082] 具体地,图 6 示出当数据存储材料层 54 是 NiO 层时加在其上的电压脉冲,而图 7 示出当数据存储材料层 54 是 TiO_2 层时加在其上的电压脉冲。

[0083] 参考图 6,第二写入电压脉冲 V_{w2} 被加到数据存储材料层 54 以便写入数据例如“1”到数据存储材料层 54 中。第二写入电压脉冲 V_{w2} 具有对应于图 4 的第三电压 V_3 的值。第三读取电压脉冲 V_{r3} 被加到数据存储材料层 54 以便读取在数据存储材料层 54 中存储的数据“1”。第三读取电压脉冲 V_{r3} 具有低于图 4 的第一电压 V_1 的电压。

[0084] 参考图 4 的第一曲线,当第三电压 V_3 施加到数据存储材料层 54 时,数据存储材料层 54 的阻值处于低的状态。当小于第一电压 V_1 的电压加到数据存储材料层 54 时维持这种低的状态。接着,当小于第一电压 V_1 的第三读取电压脉冲 V_{r3} 加到数据存储材料层 54 时,流过数据存储材料层 54 的电流比当第一电压 V_1 和第二电压 V_2 间的电压加到数据存储材料层 54 时的电流大得多。这种结果表明在数据存储材料层 54 中写入了数据“1”。

[0085] 第三写入电压脉冲 V_{w2} 被加到数据存储材料层 54 以便将数据例如“0”写入数据存储材料层 54 中。第三写入电压脉冲 V_{w2} 具有在第一和第二电压 V_1 和 V_2 之间的电压。因此,当小于第二写入电压脉冲 V_{w2} 的第三写入电压脉冲 V_{w2} 被加到数据存储材料层 54 时,数据存储材料层 54 的阻值显著增加(见图 4)。当加到数据存储材料层 54 的电压脉冲低于第一电压 V_1 时,数据存储材料层 54 维持这种状态(见图 4 的第二曲线 G2)。

[0086] 当第四读取电压脉冲 V_{r4} 被加到数据存储材料层 54 以便从数据存储材料层 54 读取数据“0”时,第四读取电压脉冲 V_{r4} 具有低于图 4 的第一电压 V_1 的电压。另外,由于当第四读取电压脉冲 V_{r4} 加到数据存储材料层 54 时读取数据“0”,因此从数据存储材料层 54 测得的电流比当读取数据“1”时测得的电流小得多。

[0087] 通过简单地施加电压脉冲,该电压脉冲具有与在数据存储单元 S 中写入数据时所施加的电压脉冲相反的极性,将存储在数据存储材料层 54 中的数据擦除。

[0088] 参考图 7,第一写入电压脉冲 V_{w1} 被加到数据存储材料层 54 以便将预定数据例如“1”写入到数据存储材料层 54 中。在数据存储单元 S 上施加第一读取电压脉冲 V_{r1} ,以便读取通过施加第一写入电压脉冲 V_{w1} 而在数据存储材料层 54 中存储的数据“1”。低于第一写入电压脉冲 V_{w1} 的第一读取电压脉冲 V_{r1} 具有高于零和低于第四电压 V_4 的电压。

[0089] 如上所述,尽管第一读取电压脉冲 V_{r1} 被加到数据存储材料层 54,数据存储材料层 54 的阻值特性不会改变,因为第一读取电压脉冲 V_{r1} 具有不仅低于第一写入电压脉冲 V_{w1} 而且与第一写入电压脉冲 V_{w1} 极性相同的电压。于是,尽管第一读取电压脉冲 V_{r1} 被加到数据存储材料层 54,写入到数据存储材料层 54 中的数据不会被破坏和毁坏。

[0090] 如上所述,当数据存储材料层 54 是 TiO_2 层时,数据存储材料层 54 在第五电压 V_5

下的阻值显著降低。因此,可以采用第五电压 V_5 来擦除通过施加第一写入电压脉冲 V_{w1} 而写入到数据存储材料层 54 中的数据。

[0091] 参考图 7, V_{E1} 表示对应于第五电压 V_5 的第一擦除电压脉冲。如果第一擦除电压脉冲 V_{E1} ($|V_{E1}| > V_{R1}$) 被加到数据存储材料层 54, 数据存储材料层 54 的阻值显著下降, 且写入到数据存储材料层 54 中的数据被擦除。当数据存储材料层 54 的阻值低时, 假定在数据存储材料层 54 中写入了数据“0”。在这种情况下, 第一擦除电压脉冲 V_{E1} 可以认为是施加用于将数据“0”写入到数据存储材料层 54 中的写入电压。

[0092] 第二读取电压脉冲 V_{R2} 被加到数据存储材料层 54 以便从数据存储材料层 54 中读取数据“0”。第二读取电压脉冲 V_{R2} 低于第一擦除电压脉冲 V_{E1} 的绝对值 ($V_{R2} < |V_{E1}|$)。在这种情况下, 尽管在将第一擦除电压脉冲 V_{E1} 加到数据存储材料层 54 后施加第二读取电压脉冲 V_{R2} , 在施加第一擦除电压脉冲 V_{E1} 之后数据存储材料层 54 维持该阻值。

[0093] 如上所述, 根据加在数据存储材料层 54 上用来写入数据的电压, 其具有不同电流值。因此, 可以精确地读取在数据存储材料层 54 中写入的数据。另外, 由于施加用于从数据存储材料层 54 读取数据的电压低于用于写入数据而施加到其上的电压, 即使在读取数据之后数据存储材料层 54 的数据状态能够保持不变。因此, 在读取数据后不需要在传统存储装置中进行的刷新处理。

[0094] 同时, 图 2 中用作开关器件的晶体管 Tr 可以由其它开关器件, 例如二极管来替代, 如图 8 所示。图 8 是包括一个二极管 D 和一个可变电阻材料 Rv 即 1D-1R 的非易失存储器的电路图。

[0095] 下面将参考图 9 阐述制造图 1 的非易失存储器的方法。

[0096] 参考图 1 和 9, 在步骤 S1 中在衬底 40 上形成晶体管。在步骤 S2 中, 通过在衬底 40 的漏极 44 上顺序地形成下部电极 52、数据存储材料层 54 和上部电极 56, 在衬底 40 上形成与晶体管的漏极 44 连接的数据存储单元 S。数据存储材料层 54 可以由具有根据所加电压变化的电阻的过渡金属氧化物层。例如, 可以采用 NiO 、 V_2O_5 、 ZnO 、 Nb_2O_5 、 TiO_2 、 WO_3 或 CoO 层。在步骤 S3 中, 在衬底 40 上形成覆盖晶体管和数据存储单元 S 的层间绝缘层 60。在步骤 S4 中, 暴露出数据存储单元 S 的上部电极, 和在数据存储单元 S 的上部电极 56 的暴露部分和层间绝缘层 60 上形成板电极 58。当数据存储材料层 54 由 NiO 层形成时, 板电极 58 可以用板焊接垫替代, 所述板焊接垫与所有存储元 (未示出) 中所有的包括在数据存储单元 S 中的上部电极相接触。

[0097] 参考图 3, 当在数据存储单元 S 和衬底 40 之间形成第一层间绝缘层 62 以及在第一层间绝缘层 62 中形成露出漏极 44 的接触孔 h1 后, 可以用导电塞 64 填充接触孔 h1。另外, 可以在第一层间绝缘层 62 上形成与导电塞 64 接触的数据存储单元 S。

[0098] 而且, 可以将下部电极 52 和数据存储材料层 54 形成为非叠置型而不是叠置型。

[0099] 尽管在附图中没有示出, 当在衬底 40 上形成二极管后, 可以在衬底 40 上形成与二极管连接的数据存储单元 S。可以按照与上述相同的方式形成数据存储单元 S。

[0100] 如上所述, 按照本发明的示例性实施例, 包括 1T-1R 或 1D-1R 的非易失存储器包括具有如图 4 所示的电压-电流特性且易于加工的过渡金属氧化物层作为存储数据的电阻材料。因此, 可以利用传统 DRAM 制造工艺, 且可以在降低制造成本时实现高的产量。而且, 即使电阻材料的尺寸由于高集成密度而减小, 电阻材料的存储性能不会改变。这是因为数据

的写入或读取利用电阻材料的阻值变化来实现。而且,因为写入到电阻材料中的数据被非破坏性的读出,即使在读取数据和加上更低的工作电压后,电阻材料的状态保持不变。于是,不需要在读取数据后进行传统存储装置中的刷新处理。

[0101] 尽管在这里充分地阐述了本发明,但是,本发明可以实施为许多不同的方式,且不应被这里列举的实施例所限制;相反地,提供这些实施例是使得公开的内容充分和完整,并且将本发明的构思充分地传达给本领域内的普通技术人员。例如,作为将过渡金属氧化物层用作数据存储材料层 54 的替代方式,可以采用另一种材料层,其具有所述数据在读取数据之后不会被破坏或损坏的电压 - 电流特性。

[0102] 尽管参照本发明的示例性实施例具体显示和阐述了本发明,本领域内的普通技术人员应当理解,可以在其中做出各种形式和细节上的变化,而不会脱离由后附的权利要求所限定的本发明的精神和保护范围。

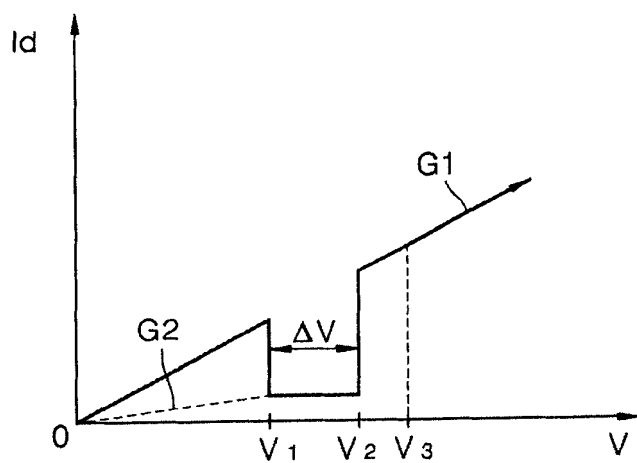


图 4

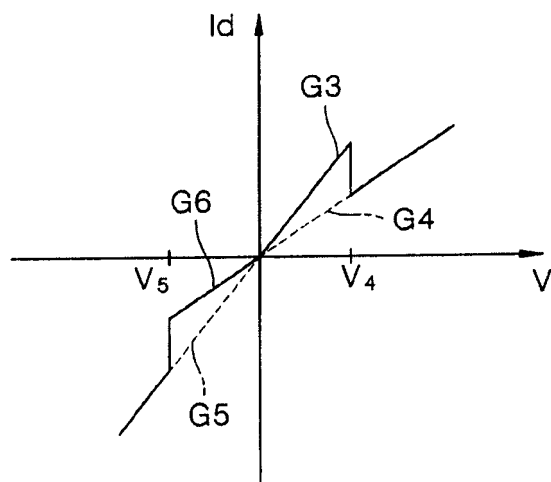


图 5

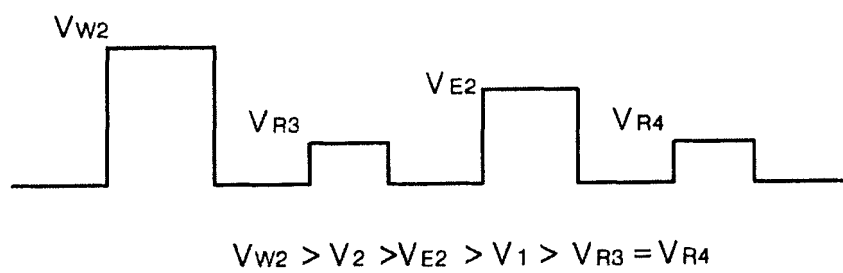


图 6

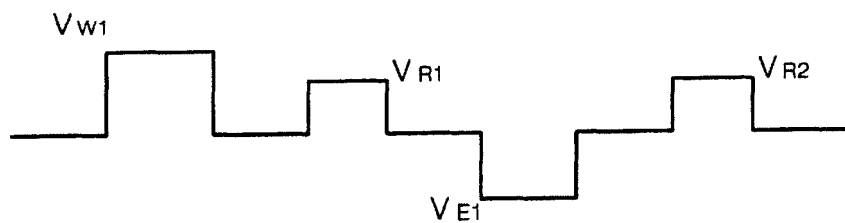


图 7

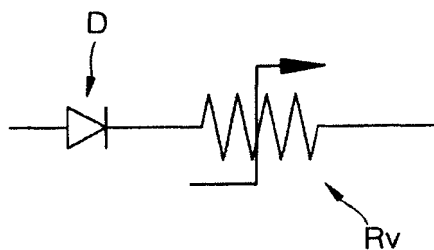


图 8

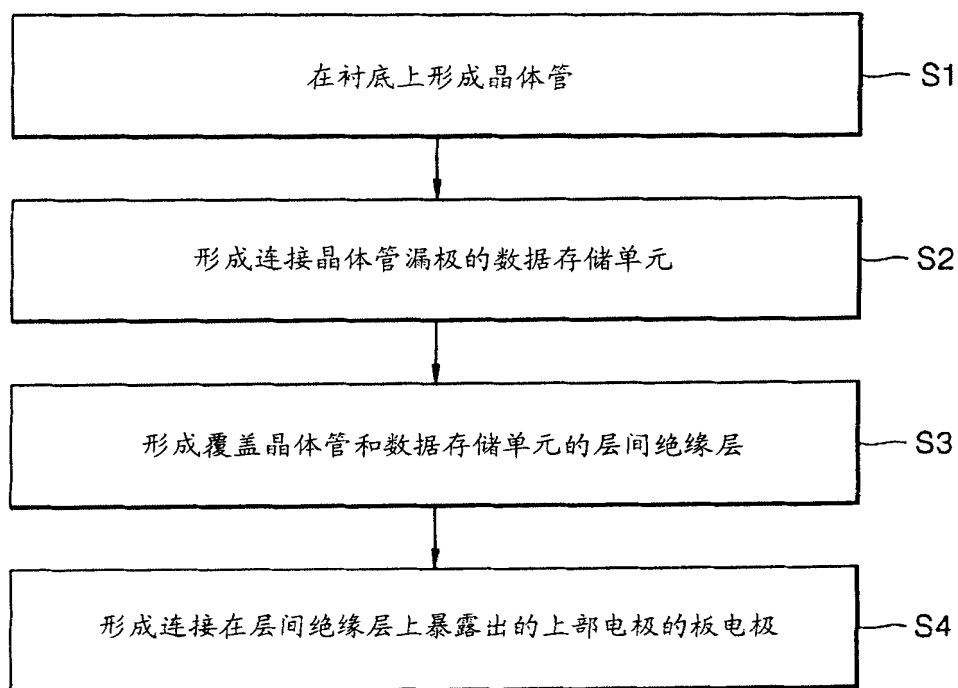


图 9