

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국

(43) 국제공개일  
2024년 6월 20일 (20.06.2024)

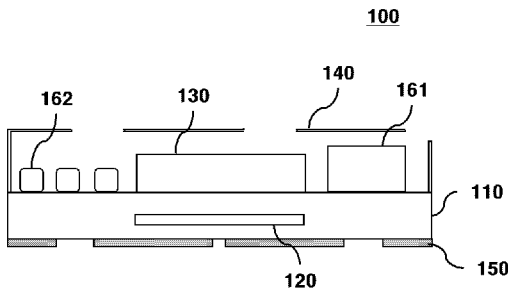


(10) 국제공개번호  
WO 2024/128642 A1

- (51) 국제특허분류: H01Q 1/38 (2006.01) H01Q 1/52 (2006.01) ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).  
H01Q 1/32 (2006.01) H01M 10/42 (2006.01)
- (21) 국제출원번호: PCT/KR2023/019617 공개:  
(22) 국제출원일: 2023년 11월 30일 (30.11.2023) — 국제조사보고서와 함께 (조약 제21조(3))  
(25) 출원언어: 한국어  
(26) 공개언어: 한국어  
(30) 우선권정보: 10-2022-0174245 2022년 12월 13일 (13.12.2022)KR  
(71) 출원인: 엘지이노텍 주식회사 (LG INNOTEK CO., LTD.) [KR/KR]; 07796 서울특별시 강서구 마곡중앙 10로 30, Seoul (KR).  
(72) 발명자: 최병현 (CHOI, Byung Hyun); 07796 서울특별시 강서구 마곡중앙10로 30, Seoul (KR).  
(74) 대리인: 정종옥 등 (CHUNG, Jong Ok et al.); 06301 서울특별시 강남구 논현로 30길 32, 경희빌딩 6층 노벨국제특허법률사무소, Seoul (KR).  
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.  
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

(54) Title: ANTENNA-IN-PACKAGE MODULE

(54) 발명의 명칭: 안테나 인 패키지 모듈



(57) Abstract: An antenna-in-package (AiP) module according to one embodiment of the present invention comprises a substrate, a first chipset embedded in the substrate, a second chipset arranged on the substrate, and a radiating unit electrically connected to the second chipset, wherein the radiating unit is shaped as a cover that covers the substrate.

(57) 요약서: 본 발명의 일 실시예에 따른 AiP(Antenna in Package) 모듈은 기판, 상기 기판 내에 임베디드되는 제1 칩셋, 상기 기판 상에 배치되는 제2 칩셋, 및 상기 제2 칩셋과 전기적으로 연결되는 방사부를 포함하고, 상기 방사부는 상기 기판을 덮는 커버 형태로 형성된다.

WO 2024/128642 A1

# 명세서

## 발명의 명칭: 안테나 인 패키지 모듈

### 기술분야

- [1] 본 발명은 안테나 인 패키지(AiP) 모듈에 관한 것으로, 보다 구체적으로 두 개의 칩셋 중 하나의 칩셋이 임베디드되고, 커버형 안테나를 포함하는 AiP 모듈에 관한 발명이다.

### 배경기술

- [2] 전기자동차의 효율을 높이기 위하여, 전기자동차 배터리를 효율적으로 관리하는 배터리관리 시스템인 BMS(Battery Management System)이 각 배터리팩마다 장착된다.
- [3] 기존 와이어 하네스를 이용하여 BMS간 통신을 수행하던 것을 벗어나, 무선 통신을 이용하여 BMS간 통신을 수행하는 무선 BMS(Wireless Battery Management System)가 이용되고 있다. 무선 BMS에는 무선 통신을 수행하기 위해서 안테나가 장착되어야 하는데, 안테나의 장착에 따라 BMS 모듈의 크기가 커지는 문제가 있다.
- [4] 무선 BMS 모듈의 크기를 줄일 수 있는 모듈의 개발이 필요하다.

### 발명의 상세한 설명

#### 기술적 과제

- [5] 본 발명이 해결하고자 하는 기술적 과제는, 두 개의 칩셋 중 하나의 칩셋이 임베디드되고, 커버형 안테나를 포함하는 AiP 모듈 및 이를 포함하는 배터리 관리 시스템을 제공하는 것이다.

#### 과제 해결 수단

- [6] 상기 기술적 과제를 해결하기 위하여, 본 발명의 일 실시예에 따른 AiP(Antenna in Package) 모듈은 기판; 상기 기판 내에 임베디드되는 제1 칩셋; 상기 기판 상에 배치되는 제2 칩셋; 및 상기 제2 칩셋과 전기적으로 연결되는 방사부를 포함하고, 상기 방사부는 상기 기판을 덮는 커버 형태로 형성된다.
- [7] 또한, 상기 방사부는, 상기 기판과 이격되어 형성되는 방사패턴을 포함할 수 있다.
- [8] 또한, 상기 방사부는, 상기 방사패턴과 상기 기판을 연결하는 적어도 하나 이상의 지지부를 포함할 수 있다.
- [9] 또한, 상기 제1 칩셋은 배터리관리칩(Battery Management IC, BMIC)을 포함하고, 상기 제2 칩셋은 무선통신칩을 포함할 수 있다.
- [10] 또한, 상기 제1 칩셋은 웨이퍼 형상으로 형성될 수 있다.
- [11] 또한, 상기 제1 칩셋과 상기 제2 칩셋은 상기 기판의 상하방향으로 적어도 일부가 오버랩될 수 있다.

- [12] 또한, 상기 제1 칩셋과 상기 제2 칩셋이 오버랩되는 기판 영역에 배치되는 차폐층을 포함할 수 있다.
- [13] 또한, 상기 제2 칩셋과 상기 기판의 접지층을 전기적으로 연결하는 비아(Via)를 포함할 수 있다.
- [14] 또한, 상기 제1 칩셋의 외곽을 따라 상기 기판의 상하방향으로 연장되는 차폐벽을 포함할 수 있다.
- [15] 상기 기술적 과제를 해결하기 위하여, 본 발명의 일 실시예에 따른 배터리 관리 시스템은 배터리셀을 포함하는 배터리팩; 상기 배터리팩에 장착되어 상기 배터리셀의 동작을 제어하고, 배터리제어부와 통신을 수행하는 제1 모듈; 및 상기 제1 모듈과 통신을 통해 상기 배터리셀을 제어하는 배터리제어부를 포함하고, 상기 제1 모듈은 상기 기재된 AiP 모듈 중 어느 하나를 포함한다.
- [16] 또한, 상기 배터리팩은, 상기 배터리셀이 내장되는 공간이 형성되는 하우징을 포함하고, 상기 제1 모듈은 상기 하우징의 측면부에 배치될 수 있다.
- [17] 또한, 상기 배터리팩은 복수의 배터리팩을 포함하고, 상기 복수의 배터리팩 중 이웃하는 적어도 두 개는 서로 상면과 하면이 대향하도록 배치될 수 있다.
- [18] 또한, 상기 복수의 배터리팩은 적층되거나, 상기 하우징의 일측면을 바닥면으로 세로로 세워져 배치될 수 있다.

### 발명의 효과

- [19] 본 발명의 실시예들에 따르면, 기존 안테나 모듈에 비해 소형화가 가능하다. 또한, 웨이퍼형 BMIC를 이용하여 재료비를 줄일 수 있고, 실드 캔을 활용한 안테나를 통해 금속커팅영역이 불필요하여 기판 상부의 추가 공간 없이 공간을 활용할 수 있다. 나아가, 배터리팩과의 결합시 공간을 줄일 수 있고, 측면부 배치를 통해 배터리팩의 스택구조가 가능하다.

### 도면의 간단한 설명

- [20] 도 1은 본 발명의 일 실시예에 따른 AiP 모듈을 도시한 것이다.
- [21] 도 2는 본 발명의 실시예에 따른 AiP 모듈의 상면 및 하면을 도시한 것이다.
- [22] 도 3은 본 발명의 비교예에 따른 AiP 모듈을 도시한 것이다.
- [23] 도 4는 본 발명의 실시예에 따른 AiP 모듈을 도시한 것이다.
- [24] 도 5는 본 발명의 실시예에 따른 AiP 모듈이 적용되는 배터리 관리시스템을 간략하게 도시한 것이다.
- [25] 도 6은 본 발명의 비교예에 따른 배터리 관리시스템을 도시한 것이다.
- [26] 도 7 및 도 8은 본 발명의 실시예에 따른 배터리 관리시스템을 도시한 것이다.

### 발명의 실시를 위한 형태

- [27] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다.
- [28] 다만, 본 발명의 기술 사상은 설명되는 일부 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있고, 본 발명의 기술 사상 범위 내에서라면, 실

시 예들간 그 구성 요소들 중 하나 이상을 선택적으로 결합 또는 치환하여 사용할 수 있다.

- [29] 또한, 본 발명의 실시예에서 사용되는 용어(기술 및 과학적 용어를 포함)는, 명백하게 특별히 정의되어 기술되지 않는 한, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 일반적으로 이해될 수 있는 의미로 해석될 수 있으며, 사전에 정의된 용어와 같이 일반적으로 사용되는 용어들은 관련 기술의 문맥상의 의미를 고려하여 그 의미를 해석할 수 있을 것이다.
- [30] 또한, 본 발명의 실시예에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다.
- [31] 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함할 수 있고, "A 및(와) B, C 중 적어도 하나(또는 한 개 이상)"로 기재되는 경우 A, B, C로 조합할 수 있는 모든 조합 중 하나 이상을 포함할 수 있다.
- [32] 또한, 본 발명의 실시예의 구성 요소를 설명하는데 있어서, 제1, 제2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성요소의 본질이나 차례 또는 순서 등으로 한정되지 않는다.
- [33] 그리고, 어떤 구성 요소가 다른 구성 요소에 '연결', '결합', 또는 '접속'된다고 기재된 경우, 그 구성 요소는 그 다른 구성 요소에 직접적으로 '연결', '결합', 또는 '접속'되는 경우뿐만 아니라, 그 구성 요소와 그 다른 구성 요소 사이에 있는 또 다른 구성 요소로 인해 '연결', '결합', 또는 '접속'되는 경우도 포함할 수 있다.
- [34] 또한, 각 구성 요소의 "상(위)" 또는 "하(아래)"에 형성 또는 배치되는 것으로 기재되는 경우, "상(위)" 또는 "하(아래)"는 두 개의 구성 요소들이 서로 직접 접촉되는 경우뿐만 아니라, 하나 이상의 또 다른 구성 요소가 두 개의 구성 요소들 사이에 형성 또는 배치되는 경우도 포함한다. 또한, "상(위)" 또는 "하(아래)"로 표현되는 경우 하나의 구성 요소를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함될 수 있다.
- [35] 본 실시예에 따른 변형례는 각 실시예 중 일부 구성과 다른 실시예 중 일부 구성을 함께 포함할 수 있다. 즉, 변형례는 다양한 실시예 중 하나 실시예를 포함하되 일부 구성이 생략되고 대응하는 다른 실시예의 일부 구성을 포함할 수 있다. 또는, 반대일 수 있다. 실시예들에 설명할 특징, 구조, 효과 등은 적어도 하나의 실시예에 포함되며, 반드시 하나의 실시예에만 한정되는 것은 아니다. 나아가, 각 실시예에서 예시된 특징, 구조, 효과 등은 실시예들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 실시예의 범위에 포함되는 것으로 해석되어야 할 것이다
- [36] 도 1은 본 발명의 일 실시예에 따른 AiP 모듈을 도시한 것이다. 도 2는 본 발명의 실시예에 따른 AiP 모듈의 상면 및 하면을 도시한 것이고, 도 3은 본 발명의 비교예에 따른 AiP 모듈을 도시한 것이고, 도 4는 본 발명의 실시예에 따른 AiP 모

들을 도시한 것이고, 도 5는 본 발명의 실시예에 따른 AiP 모듈이 적용되는 배터리 관리시스템을 간략하게 도시한 것이고, 도 6은 본 발명의 비교예에 따른 배터리 관리시스템을 도시한 것이고, 도 7 및 도 8은 본 발명의 실시예에 따른 배터리 관리시스템을 도시한 것이다.

[37]

[38] 본 발명의 일 실시예에 따른 AiP 모듈(100)은 기관(110), 제1 칩셋(120), 제2 칩셋(130), 및 방사부(140)로 구성되고, 차폐층(171), 차폐벽(172), 비아(173)를 포함할 수 있다.

[39] 기관(110)은 평면 형상의 인쇄회로기판일 수 있다. 기관(110)은 복수의 층을 포함할 수 있다. 상기 복수의 층은 적층되어 하나의 기관을 형성할 수 있다.

[40] 제1 칩셋(120)은 기관(110) 내에 임베디드(embedded)된다. 제1 칩셋(120)은 기관(110) 내부의 공간에 내장되어 임베디드된다. 기관(110) 내부에는 제1 칩셋(120)이 배치될 수 있는 캐비티(cavity) 공간이 형성되고, 캐비티 공간 내부에 제1 칩셋(120)이 배치됨으로써 임베디드될 수 있다. 기관(110)은 복수의 층으로 구성되고, 복수의 층 중 일부의 층 내부에 캐비티 공간이 형성될 수 있다. 제1 칩셋(120)은 웨이퍼(Wafer) 형상으로 형성되어 임베디드될 수 있다. 여기서, 웨이퍼(Wafer)는 반도체 집적회로로 구성되는 원형의 판을 의미한다.

[41] 제1 칩셋(120)은 기관 내부의 공간에 배치되며, 상부방향에서 기관(110)과 전기적으로 연결될 수 있다. 제1 칩셋(120)은 캐비티 공간 내 상부 측, 기관(110)과 접촉되어 전기적으로 연결될 수 있다. 제1 칩셋(120)은 BGA(Ball Grid Array), PGA(Pin Grid Array), 또는 LGA(Land Grid Array) 방식으로 기관(110)과 전기적으로 연결될 수 있다. 또한, 캐비티 공간 내에 지지되는 하나 이상의 지지구조를 포함하여 캐비티 공간내에 고정될 수 있다.

[42] 제2 칩셋(130)은 기관(110) 상에 배치된다. 제2 칩셋(130)은 기관(110) 내부가 아닌 상부 면에 배치될 수 있다. 제2 칩셋(130)은 기관(110)과 솔더링되어 전기적으로 연결될 수 있다. 제2 칩셋(130)은 BGA(Ball Grid Array), PGA(Pin Grid Array), 또는 LGA(Land Grid Array) 방식으로 기관(110)과 전기적으로 연결될 수 있다.

[43] 제1 칩셋(120)은 배터리관리칩(Battery Management IC, BMIC)을 포함하고, 제2 칩셋(130)은 무선통신칩을 포함할 수 있다. 제1 칩셋(120)은 배터리팩의 배터리의 SOH(state of health), SOC(state of storage) 등 배터리 성능을 관리하는 배터리 관리칩을 포함할 수 있다. 하나의 배터리셀에 대한 배터리관리를 수행하거나, 복수의 배터리셀에 대한 배터리관리를 수행할 수 있다. 예를 들어, 직렬로 연결되는 16 개의 배터리셀에 대한 관리를 수행할 수 있다.

[44] 제2 칩셋(130)은 무선통신칩을 포함하여, 제1 칩셋(120)이 다른 배터리관리시스템 또는 외부와 데이터를 송수신하는 무선통신을 수행할 수 있다. 여기서, 제2 칩셋(130)은 RF 통신칩을 포함할 수 있다. 제2 칩셋(130)은 2.4GHz RF 칩일 수 있고, 5GHz RF 칩일 수 있다. 제2 칩셋(130)은 블루투스, BLE, Wi-Fi 등 다양한 무선통신을 수행하는 무선통신칩을 포함할 수 있다.

- [45] 방사부(140)는 제2 칩셋(130)과 전기적으로 연결된다. 방사부(140)는 제2 칩셋(130)과 전기적으로 연결되어 제2 칩셋(130)에서 전달되는 신호를 방사한다. 방사부(140)는 기관(110)을 덮는 커버 형태로 형성된다. 방사부(140)는 커버형 안테나로 형성되어, 기관(110) 내 별도의 필요공간 없이 신호를 방사할 수 있다. 방사부(140)는 쉴드 캔 역할을 함과 동시에 신호를 방사하는 역할을 한다. 이를 위하여, 방사부(140)는 메탈로 형성될 수 있다. 메탈로 형성됨으로써 제1 칩셋(120) 및 기관(110) 상 소자들을 보호함과 동시에 신호를 방사할 수 있다. 제2 칩셋(130)은 2.4GHz RF 칩일 수 있고, 방사부(140)는 2.4GHz RF 안테나일 수 있고,
- [46] 방사부(140)는 커버 형태로 형성되기 위하여, 기관(110)의 상면과 소정의 간격으로 이격되어 기관(110)의 상면을 커버하는 형태로 형성된다. 방사부(140)는 신호의 방사를 위하여, 기관(110)으로부터 신호를 입력받는 피드부 및 기관(110)의 그라운드와 연결되는 접지부를 포함할 수 있다. 피드부를 통해 전류가 인가됨으로써 신호가 입력되고, 접지부로 전류가 출력되며, 방사패턴을 형성하는 방사부(140)를 통해 신호가 방사된다.
- [47] 방사부(140) 방사패턴은 도 2와 같이, 일부 영역이 비어있거나 미앤더(Meander) 형상 등으로 패턴을 형성할 수 있다. 방사패턴에 따라 공진주파수가 달라질 수 있다. 방사부(140)는 커버의 형태를 유지하기 위하여, 기관(110) 상에 솔더링되어 방사부(140)를 지지하는 하나 이상의 지지부를 포함할 수 있다. 지지부 중 하나의 지지부는 제1 칩셋(120)과 전기적으로 연결되고, 다른 지지부는 기관(110)와 솔더링되어 연결될 수 있고, 그라운드나 다른 구성과 연결되지 않고 절연되도록 형성될 수 있다.
- [48] 기관(110)의 하면은 도 2와 같이, 접지부가 형성될 수 있다. 방사부(140)는 커버 형태로 기관(110)의 외곽과 연결되는바, 하면의 외곽 접지 패턴(152)과 연결될 수 있고, 임베디드되는 제2 칩셋(130)은 내부 접지 패턴(151)과 연결될 수 있다.
- [49] 방사부(140)는 기관(110)의 커버 형태로 형성됨으로써 기관(110)의 커버의 역할 및 방사의 역할을 동시에 수행할 수 있고, 이를 통해, 신호 방사를 위한 별도의 방사를 위하나 구조가 필요하지 않은바, 소형화에 유리하다.
- [50] 방사부를 도 3과 같이, 기관(11)상에 패턴 안테나(14)로 형성하는 경우, 기관(11)의 구리(copper) 등의 금속을 커팅제거하여야 하고, 해당 영역에는 다른 소자를 배치할 수 없어, 공간활용에 제약이 있다. 또한, 방사부를 형성시, 다른 구성들이 방사에 영향을 미치지 않도록 소정의 간격 이내에 다른 구성들이 배치되지 않아야 하는 공간적 제약이 발생하는데, 기관(110)의 커버 형태로 방사부를 구현함으로써 공간적 제약을 줄일 수 있어, 설계의 자유도를 높일 수 있다.
- [51] 도 3과 같이, 제1 칩셋(12), 제2 칩셋(13), 및 방사부(14)를 기관(11) 상에 모두 형성하는 경우, 기관 사이즈가 커지게 되고, 방사부(1)가 형성되는 공간 활용이 어려워진다. 소형화를 위하여, 제1 칩셋(120)은 기관(110) 내부에 임베디드하고, 제2 칩셋(130)은 기관 상부에 배치하여 기관(110) 사이즈를 줄일 수 있다. 제1 칩셋(120)과 제2 칩셋(130)은 기관(110)의 상하방향으로 적어도 일부가 오버랩될 수

있다. 제1 칩셋(120)과 제2 칩셋(130)은 기관(110)의 상하방향으로 일치되어 오버랩될 수 있고, 적어도 일부가 오버랩되도록 배치되어 기관(110) 사이즈를 줄일 수 있다. 주파수 상호 간섭이 많이 발생하는 영역은 서로 오버랩되지 않도록 배치할 수도 있다.

- [52] 이때, 차폐부(171, 172)는 제1 칩셋(120)을 차폐시킨다. 제1 칩셋(120)은 기관(110) 내부에 임베디드되고, 제2 칩셋(130)은 기관(110) 상에 배치되어 서로 영향을 미칠 수 있다. 제1 칩셋(120)과 제2 칩셋(130)이 동시에 동작하는 경우, 노이즈 및 주파수 간섭으로 성능 확보가 어려울 수 있다. 차폐부는 제1 칩셋(120)을 차폐시켜 제1 칩셋(120)과 제2 칩셋(130)간 노이즈 및 주파수 간섭을 줄여 성능을 확보할 수 있다.
- [53] 차폐부는 제1 칩셋(120)과 제2 칩셋(130) 사이에서 제1 칩셋(120)과 제2 칩셋(130)이 오버랩되는 기관 영역에 배치되는 차폐층(171)을 포함할 수 있다. 제1 칩셋(120)과 제2 칩셋(130)은 기관(110)을 사이에 두고 오버랩되어 대향하는바, 서로 오버랩되어 대향하는 위치에서 주파수 간섭이 발생할 수 있다. 이를 방지하기 위하여, 제1 칩셋(120)과 제2 칩셋(130)이 오버랩되는 기관 영역에 배치되는 차폐층(171)을 포함할 수 있다. 차폐층(171)은 평면 형상으로, 기관(110)의 상부에 적층될 수 있다. 또는, 기관(110) 내부에 적층될 수 있다. 이때, 기관(110)을 형성하는 복수의 층 중 하나의 층을 차폐층(171)으로 형성할 수 있다. 차폐층(171)은 비자성체를 포함하고, 절연층을 포함할 수 있다.
- [54] 차폐부는 기관(110)의 하부에 적층되는 접지층(150)을 포함할 수 있다. 기관(110) 하부에 접지층(150)을 포함하여, 차폐를 위한 접지층을 형성할 수 있다. 접지층(150)은 그라운드(GND)를 형성할 수 있다. 접지층(150)은 평면 형상으로 기관(110) 하부에 적층될 수 있다. 또는, 기관(110) 내부에 적층될 수 있다. 이때, 기관(110)을 형성하는 복수의 층 중 하나의 층을 접지층(150)으로 형성할 수 있다.
- [55] 여기서, 차폐층(171)과 기관의 접지층(150)을 전기적으로 연결하는 비아(Via, 173)를 포함할 수 있다. 비아(173)는 기관(110)을 관통하여 차폐층(171)과 접지층(150)을 전기적으로 연결할 수 있다. 제1 칩셋(120) 또는 제2 칩셋(130)은 차폐층(171) 및 비아(173)를 통해 접지층(150)과 전기적으로 연결될 수 있다.
- [56] 차폐층(171), 접지층(150) 및 차폐층(171)과 접지층(150)을 연결하는 비아(173)를 포함하는 경우, 차폐성은 차폐층을 포함하지 않는 우에 비해, -17 dB의 차폐 성능 및 S-current로  $-40\text{A/m}^2$ 의 성능을 나타낼 수 있다.
- [57] 차폐부는 제1 칩셋(120)의 외곽을 따라 상기 기관(110)의 상하방향으로 연장되는 차폐벽(172)을 포함할 수 있다. 차폐벽(172)은 도 4와 같이, 기관(110)의 상하방향으로 연장되어, 기관(110)을 차폐벽(172) 내부 영역과 차폐벽(172) 외부 영역으로 구분할 수 있다. 차폐벽(172)은 제1 칩셋(120)을 차폐시키기 위하여, 제1 칩셋(122)의 외곽 형상을 따라 형성될 수 있다. 차폐벽(172)은 기관(110)의 급속을 커팅제거하여 형성될 수 있다. 차폐벽(172)은 기관 내부, 즉 각 층의 금속부분을 커팅하여 제거함으로써 형성될 수 있다. 기관(110)의 각 층은 구리 등의 금속으로

- 도포되어 있을 수 있고, 도포된 금속을 소정의 간격만큼 제거하여 차폐벽(172)을 형성할 수 있다. 이때, 차폐벽(172)의 두께는 0.1 mm일 수 있다.
- [58] 제1 칩셋(120)을 상하로 차폐시키는 차폐층(171) 뿐만 아니라 좌우로 차폐시키는 차폐벽(172)을 형성하여 제1 칩셋(120)을 차폐시킴으로써 제1 칩셋(120)과 제2 칩셋(130)의 노이즈 및 주파수 간섭을 최소화할 수 있다.
- [59] 차폐벽(172)은 제1 칩셋(120)의 외곽으로부터 이격되어 배치되고, 비아(173)가 제1 칩셋(120)과 상기 차폐벽(172) 사이에 배치될 수 있다. 차폐층(171)을 형성하더라도 비아(173)의 위치에서 주파수 간섭이 발생할 수 있는바, 비아(173) 외부에 차폐벽(172)이 배치되도록 비아(173)는 제1 칩셋(120)과 차폐벽(172) 사이에 배치될 수 있다.
- [60] 차폐벽(172)은 기관(110)의 상부로부터 기관의 하부에 적층되는 접지층(150)의 상부까지 연장될 수 있다. 차폐벽(172)은 차폐층(171)까지 연장되어 차폐층(171)도 차폐벽(172) 내부영역과 외부영역으로 구분할 수 있다. 또는, 차폐층(171)은 차폐벽(172) 내부영역에만 형성될 수 있다.
- [61] 차폐층(171), 접지층(150) 및 차폐층(171)과 접지층(150)을 연결하는 비아(173), 차폐벽(172)을 포함하는 통신모듈의 차폐성능은 근접필드(Near Field)에서 -27 dB의 차폐성능 보이고, S-current에서 -50A/m<sup>2</sup>의 성능을 나타낼 수 있다.
- [62] 기관(110) 상부에는 제2 칩셋(130)이 배치되지 않은 영역에 칩셋의 주변 소자(161,162)들이 배치될 수 있다. 소자들은 능동소자(161) 또는 수동소자(162) 중 적어도 하나를 포함하고, 일부는 기관(110) 내부에 임베디드될 수도 있다. 소자(161)들은 차폐벽(172)에 따른 기관(110)의 외부영역에 배치될 수 있다. 이를 통해, 제1 칩셋(120)과의 영향을 최소화할 수 있다.
- [63] 차폐벽(172)은 기관(110)의 상부로부터 접지층(150)까지 연장되는데, 차폐층(171) 또는 기관(110) 상부를 내부 영역과 외부 영역으로 구분한다. 즉, 기관(110) 상부에서는 내부 영역과 외부 영역이 분리되어 있어, 다른 소자(180)나 외부와 신호를 송수신하기 어려울 수 있다. 비아(173)는 차폐벽 내부 영역의 비아 및 차폐벽 외부 영역의 비아를 포함하여 신호를 송수신하는 우회경로를 형성할 수 있다. 제1 칩셋(120) 또는 제2 칩셋(130)은 차폐층(171) 또는 기관(110)의 복수의 층 중 하나의 층과 전기적으로 연결되되, 차폐벽 내부 영역의 비아를 통해 접지층(150)과 연결되고, 접지층(150)을 통해 차폐벽 외부 영역의 비아와 전기적으로 연결되어 소자(161) 또는 외부와 전기적으로 연결되어 신호를 송수신할 수 있다.
- [64] 이를 통해, 두 개의 칩셋의 공간을 효율적으로 확보할 수 있고, 기관 내 임베디드되는 칩셋을 차폐시키는 차폐층 및 차폐벽을 형성하여 차폐성능을 향상시킬 수 있다.
- [65] 본 발명의 실시예에 따른 AiP 모듈(100)은 도 5와 같이 배터리 관리 시스템의 배터리팩(410)에 적용될 수 있다. 각 배터리팩(410)마다 무선 BMS 용 BMIC 및 2.4 GHz Rf 일체형 임베디드 AiP 모듈을 포함하여, BMS 모듈 간에 무선으로 통신을 수행할 수 있다. 배터리 관리시스템은 배터리팩 어레이, BJB(Battery

Junction Box, 420), BCU(Battery Control Unit, 430)으로 구성될 수 있고, BJB(420) 및 BCU(430)는 고속통신 인터페이스(421,431) 및 저속통신 인터페이스(422,432)를 통해 데이터를 송수신할 수 있고, 각 무선 BMS 용 BMIC 및 2.4 GHz Rf 일체형 임베디드 AiP 모듈(410)은 2.4 GHz RF 통신을 통해 무선통신을 수행할 수 있다.

[66]

[67] 본 발명의 일 실시예에 따른 배터리 관리시스템은 BMS 간의 무선통신을 수행하기 위하여, AiP 모듈을 포함할 수 있다. 차량용 무선 BMS용 AiP 모듈에 대한 상세한 설명은 도 1 내지 도 5의 AiP 모듈에 대한 상세한 설명에 대응되는바, 이하 중복되는 설명은 생략하도록 한다.

[68]

본 발명의 실시예에 따른 배터리 관리시스템은 배터리팩(200) 및 AiP 모듈(100) 및 배터리제어부(430)를 포함한다. 배터리팩(200)은 적어도 하나의 배터리셀을 포함하고, AiP 모듈(100)은 배터리팩(200)에 장착되어 상기 배터리셀의 동작을 제어하고, 배터리제어부(430)와 통신을 수행한다. 배터리제어부(430)는 AiP 모듈(100)과 통신을 통해 배터리셀을 제어한다.

[69]

여기서, 배터리팩(200)은 상기 배터리셀이 내장되는 공간이 형성되는 하우징을 포함하고, AiP 모듈(100)은 상기 하우징의 측면부에 배치될 수 있다.

[70]

도 3과 같이 구현되는 AiP 모듈(10)은 배터리팩의 측면에 장착이 어렵고, 도 6과 같이, 배터리팩(20)의 넓은 제1면에 장착이 가능하다. 무선통신을 위해 방사부(14)를 다른 배터리팩과 겹치게 배치할 수 없는바, 도 6과 같이, 복수의 배터리팩을 평면 형태로 배열할 수 밖에 없다.

[71]

본 발명의 실시예에 따른 AiP 모듈(100)은 소형화가 가능하여 배터리팩(200)의 측면에도 배치가 가능하다.

[72]

배터리팩(200)은 복수의 배터리팩을 포함하고, 상기 복수의 배터리팩 중 이웃하는 적어도 두 개는 서로 상면과 하면이 대향하도록 배치될 수 있다. 또한, 상기 복수의 배터리팩은 적층되거나, 상기 하우징의 일측면을 바닥면으로 세로로 세워 배치될 수 있다.

[73]

즉 도 7과 같이, 배터리팩(200)의 측면에 AiP 모듈(100)을 배치함으로써 배터리팩을 세로로 세워 배치하거나, 도 8과 같이, 복수의 배터리팩을 적층하는 스택(stack) 구조로 배열이 가능하다. 특히, 고용량 배터리를 위해 복수의 배터리팩을 이용하는 경우, 다양한 배열이 가능한바, 설계의 자유도를 높이고 공간을 효율적으로 활용할 수 있다.

[74]

AiP 모듈은 기판, 상기 기판 내에 임베디드되는 제1 칩셋, 상기 기판 상에 배치되는 제2 칩셋, 및 상기 제2 칩셋과 전기적으로 연결되는 방사부를 포함하고, 상기 방사부는 상기 기판을 덮는 커버 형태로 형성된다. 또한, 상기 방사부는, 상기 기판과 이격되어 형성되는 방사패턴을 포함할 수 있고, 상기 방사부는, 상기 방사패턴과 상기 기판을 연결하는 적어도 하나 이상의 지지부를 포함할 수 있고, 상기 제1 칩셋은 배터리관리칩(Battery Management IC, BMIC)을 포함하고, 상기 제2 칩셋은 무선통신칩을 포함할 수 있고, 상기 제1 칩셋은 웨이퍼 형상으로 형

성될 수 있고, 상기 제1 칩셋과 상기 제2 칩셋은 상기 기판의 상하방향으로 적어도 일부가 오버랩될 수 있고, 상기 제1 칩셋과 상기 제2 칩셋이 오버랩되는 기판 영역에 배치되는 차폐층을 포함할 수 있고, 상기 제2 칩셋과 상기 기판의 접지층을 전기적으로 연결하는 비아(Via)를 포함할 수 있고, 상기 제1 칩셋의 외곽을 따라 상기 기판의 상하방향으로 연장되는 차폐벽을 포함할 수 있다.

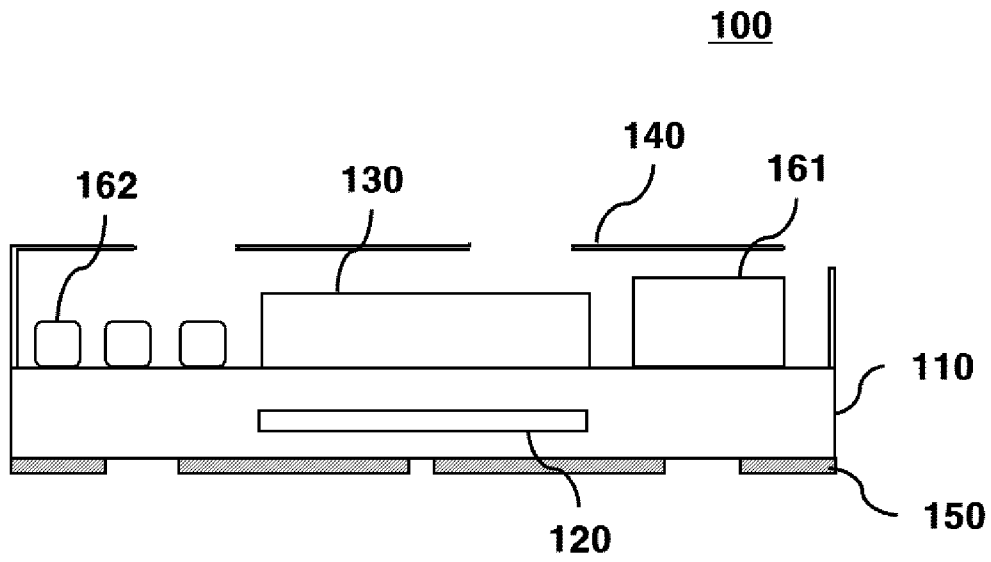
- [75] 이를 통해, 기존 안테나 모듈에 비해 소형화가 가능하며, 웨이퍼형 BMIC를 이용하여 재료비를 줄일 수 있고, 월드 캔을 활용한 안테나를 통해 금속커팅영역이 불필요하여 기판 상부의 추가 공간 없이 공간을 활용할 수 있으며, 배터리팩과의 결합시 공간을 줄일 수 있고, 측면부 배치를 통해 배터리팩의 스택구조가 가능하다.
- [76] 이상에서 실시예들에 설명된 특징, 구조, 효과 등은 적어도 하나의 실시예에 포함되며, 반드시 하나의 실시예에만 한정되는 것은 아니다. 나아가, 각 실시예에서 예시된 특징, 구조, 효과 등은 실시예들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 실시예의 범위에 포함되는 것으로 해석되어야 할 것이다.
- [77] 본 실시 예와 관련된 기술 분야에서 통상의 지식을 가진 자는 상기된 기재의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 방법들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

## 청구범위

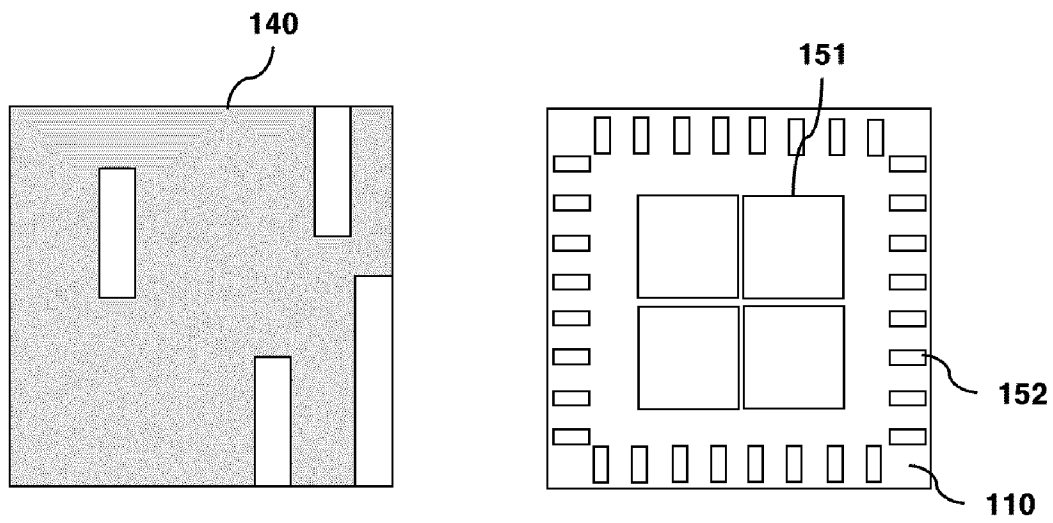
- [청구항 1] 기판;  
 상기 기판 내에 임베디드되는 제1 칩셋;  
 상기 기판 상에 배치되는 제2 칩셋; 및  
 상기 제2 칩셋과 전기적으로 연결되는 방사부를 포함하고,  
 상기 방사부는 상기 기판을 덮는 커버 형태로 형성되는 AiP(Antenna in Packge) 모듈.
- [청구항 2] 제1항에 있어서,  
 상기 방사부는,  
 상기 기판과 이격되어 형성되는 방사패턴을 포함하는 AiP 모듈.
- [청구항 3] 제2항에 있어서,  
 상기 방사부는,  
 상기 방사패턴과 상기 기판을 연결하는 적어도 하나 이상의 지지부를 포함하는 AiP 모듈.
- [청구항 4] 제1항에 있어서,  
 상기 제1 칩셋은 배터리관리칩(Battery Management IC, BMIC)을 포함하고,  
 상기 제2 칩셋은 무선통신칩을 포함하는 AiP 모듈.
- [청구항 5] 제1항에 있어서,  
 상기 제1 칩셋은 웨이퍼 형상으로 형성되는 AiP 모듈.
- [청구항 6] 제1항에 있어서,  
 상기 제1 칩셋과 상기 제2 칩셋은 상기 기판의 상하방향으로 적어도 일부가 오버랩되는 AiP 모듈.
- [청구항 7] 제6항에 있어서,  
 상기 제1 칩셋과 상기 제2 칩셋이 오버랩되는 기판 영역에 배치되는 차폐층을 포함하는 AiP 모듈.
- [청구항 8] 제7항에 있어서,  
 상기 제2 칩셋과 상기 기판의 접지층을 전기적으로 연결하는 비아(Via)를 포함하는 AiP 모듈.
- [청구항 9] 제1항에 있어서,  
 상기 제1 칩셋의 외곽을 따라 상기 기판의 상하방향으로 연장되는 차폐벽을 포함하는 AiP 모듈.
- [청구항 10] 배터리셀을 포함하는 배터리팩;  
 상기 배터리팩에 장착되어 상기 배터리셀의 동작을 제어하고, 배터리제어부와 통신을 수행하는 제1 모듈; 및  
 상기 제1 모듈과 통신을 통해 상기 배터리셀을 제어하는 배터리제어부를 포함하고,

상기 제1 모듈은 제1항 내지 제9항 중 어느 한 항의 AiP 모듈을 포함하는 배터리 관리시스템.

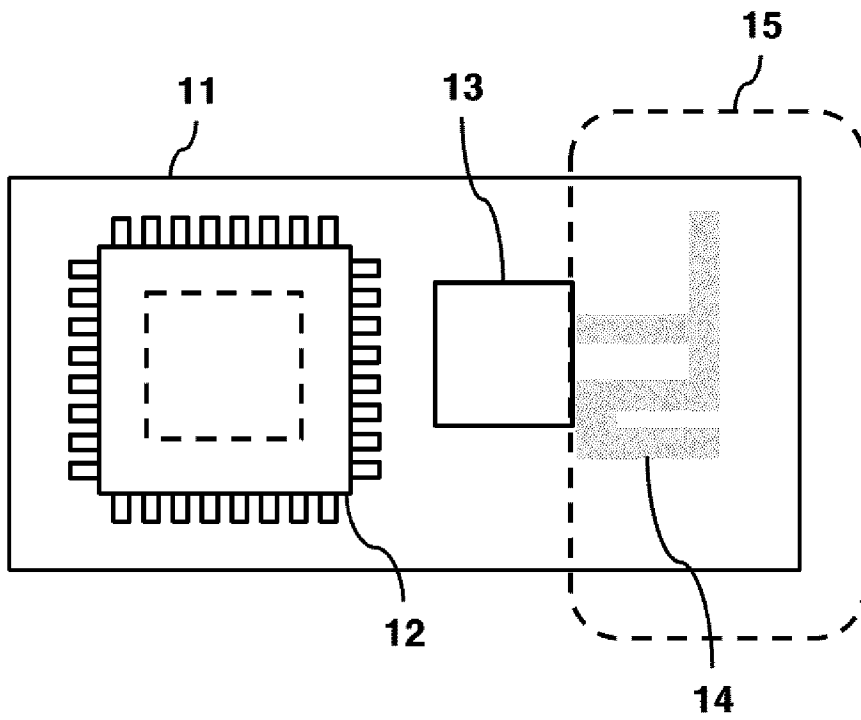
[도1]



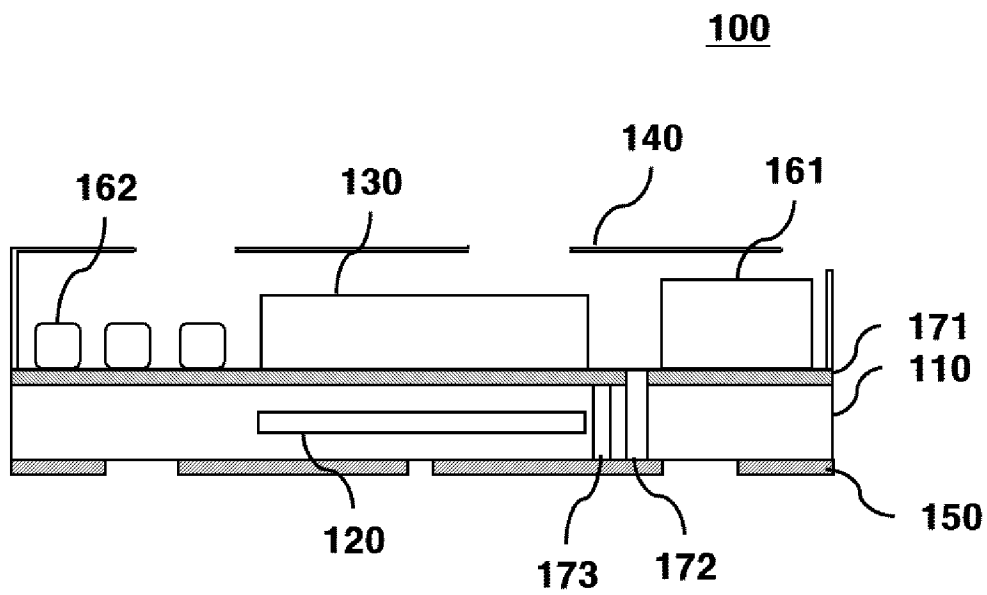
[도2]



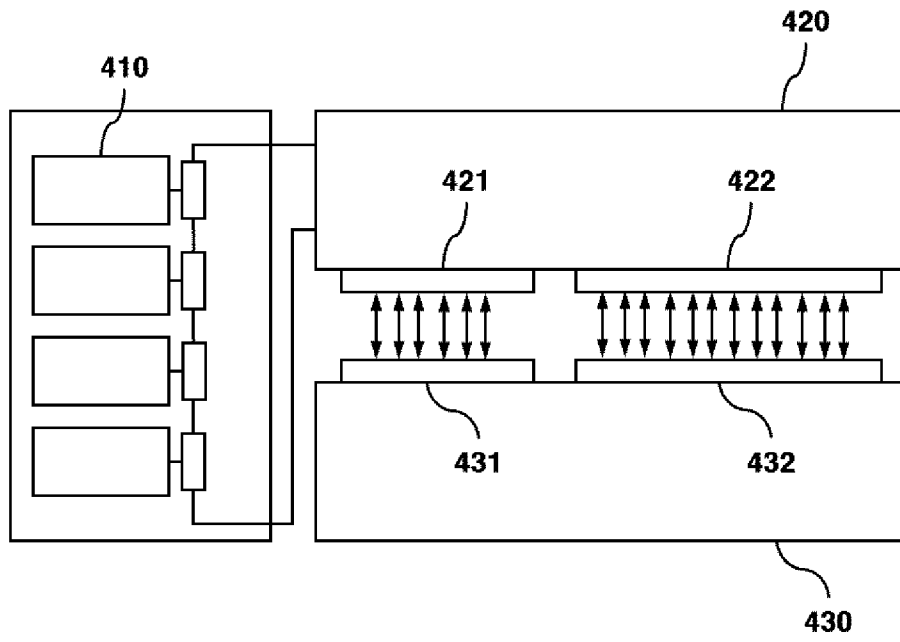
[도3]



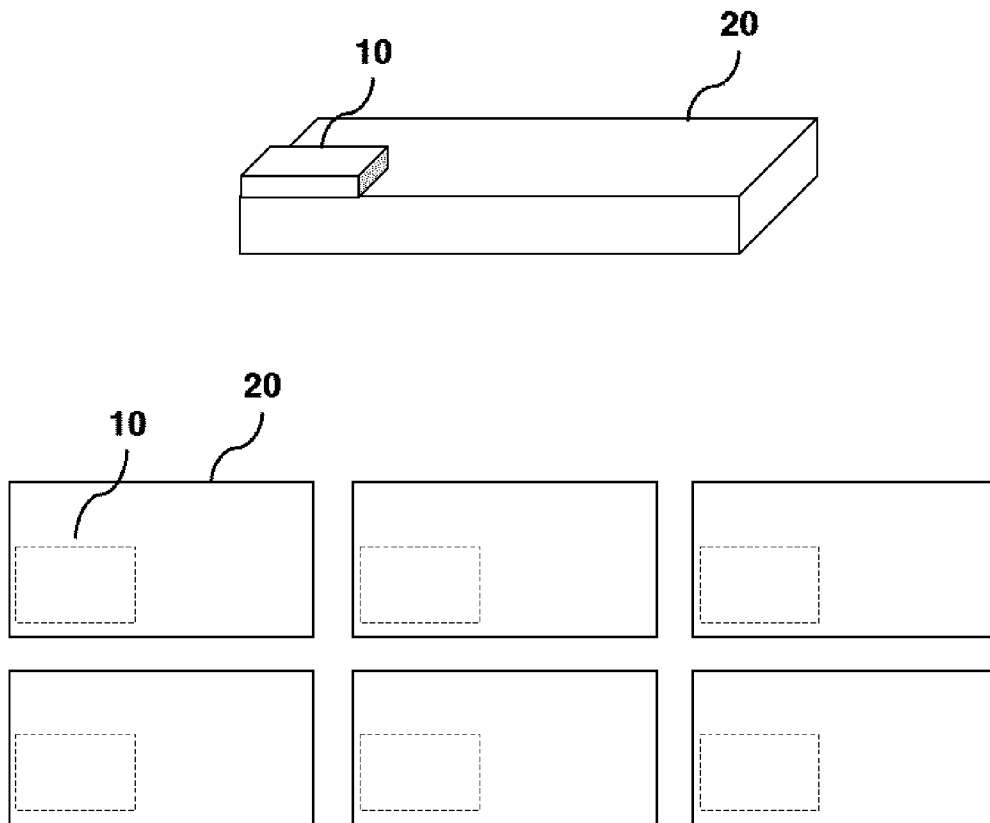
[도4]



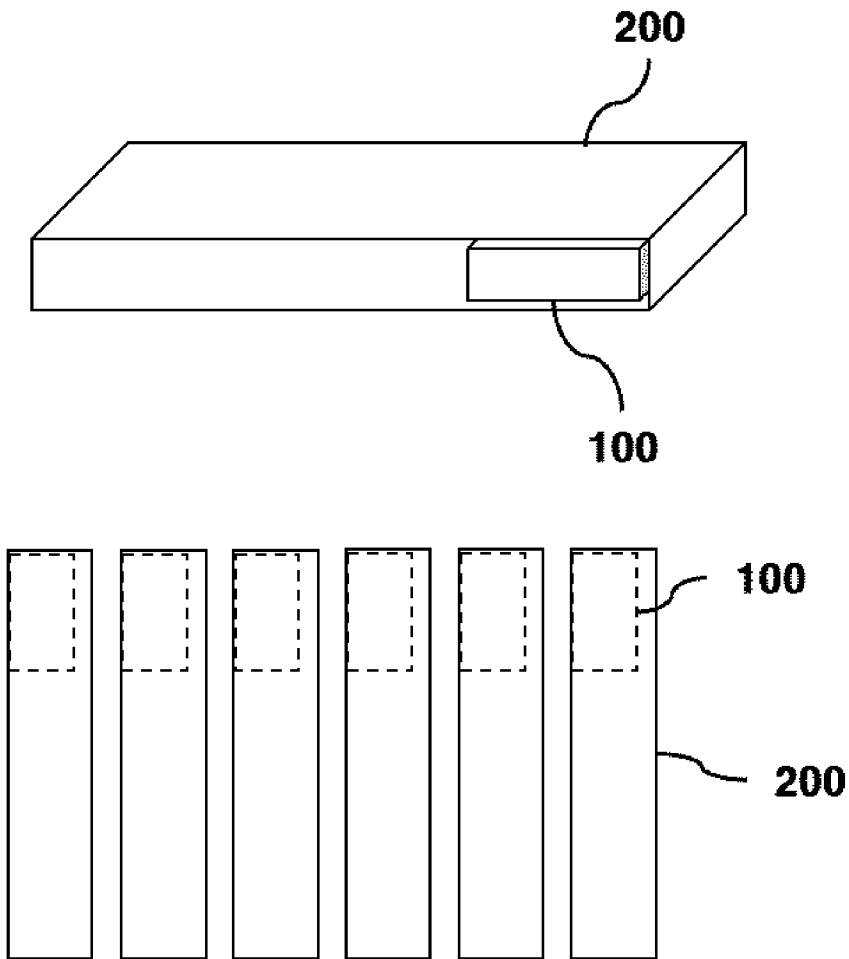
[도5]



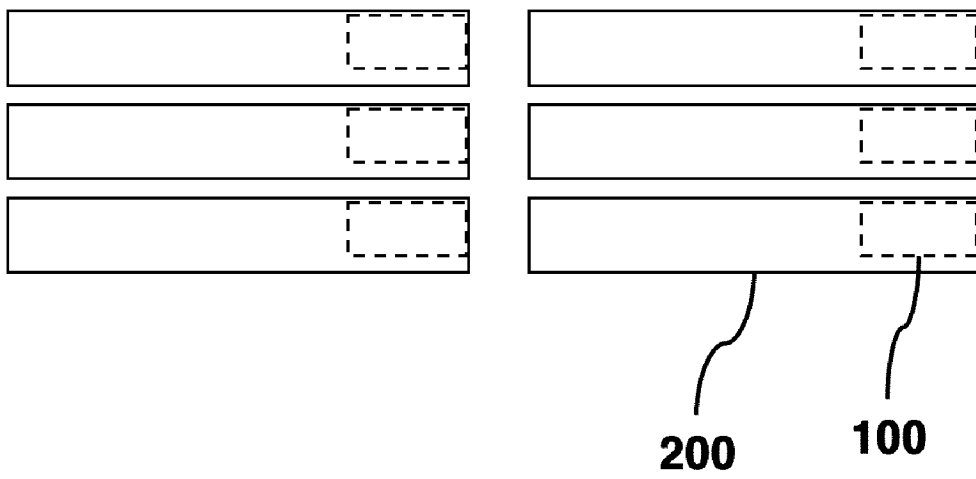
[도6]



[도7]



[도8]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/019617

**A. CLASSIFICATION OF SUBJECT MATTER****H01Q 1/38(2006.01)i; H01Q 1/32(2006.01)i; H01Q 1/52(2006.01)i; H01M 10/42(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H01Q 1/38(2006.01); B60L 3/00(2006.01); B60L 58/27(2019.01); H01L 23/552(2006.01); H01L 23/66(2006.01);  
H01L 25/16(2006.01); H01Q 9/04(2006.01); H05K 1/02(2006.01); H05K 1/11(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above  
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 기판(substrate), 임베디드(embedded), 칩셋(chip set), 방사(radiation), AiP 모듈  
(Antenna in Package module)**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 3745457 A1 (MEDIATEK INC.) 02 December 2020 (2020-12-02) See paragraphs [0007] and [0031]-[0066]; claim 1; and figures 1-6 and 12-15.	1-9
Y		10
Y	KR 10-2457327 B1 (RISESUN MENGGULI NEW ENERGY SCIENCE & TECHNOLOGY CO., LTD.) 20 October 2022 (2022-10-20) See claims 1 and 7; and figure 1.	10
A	KR 10-2018-0122286 A (AMOTECH CO., LTD.) 12 November 2018 (2018-11-12) See claim 1; and figures 1-4.	1-10
A	KR 10-2019-0043328 A (SAMSUNG ELECTRONICS CO., LTD. et al.) 26 April 2019 (2019-04-26) See paragraphs [0025]-[0037]; and figure 1.	1-10

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance  
 “D” document cited by the applicant in the international application  
 “E” earlier application or patent but published on or after the international filing date  
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 “O” document referring to an oral disclosure, use, exhibition or other means  
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 “&” document member of the same patent family

Date of the actual completion of the international search <b>18 March 2024</b>	Date of mailing of the international search report <b>19 March 2024</b>
Name and mailing address of the ISA/KR <b>Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208</b> Facsimile No. +82-42-481-8578	Authorized officer  Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

**PCT/KR2023/019617**

<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2021-0156072 A (SAMSUNG ELECTRONICS CO., LTD.) 24 December 2021 (2021-12-24) See claims 1-6; and figures 5-6.	1-10
<hr style="border-top: 1px dashed black;"/>		

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/KR2023/019617**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
EP	3745457	A1	02 December 2020	CN	109449141	A	08 March 2019
				CN	112018101	A	01 December 2020
				CN	112018101	B	03 February 2023
				CN	115831953	A	21 March 2023
				EP	3413347	A1	12 December 2018
				TW	201903994	A	16 January 2019
				TW	202044504	A	01 December 2020
				TW	1723885	B	01 April 2021
				US	10847869	B2	24 November 2020
				US	11509038	B2	22 November 2022
				US	11721882	B2	08 August 2023
				US	2018-0358685	A1	13 December 2018
				US	2020-0303806	A1	24 September 2020
				US	2021-0036405	A1	04 February 2021
				US	2023-0039444	A1	09 February 2023
KR	10-2457327	B1	20 October 2022	CN	111216600	A	02 June 2020
				EP	3686051	A1	29 July 2020
				EP	3686051	A4	13 January 2021
				JP	2021-510289	A	15 April 2021
				JP	7130036	B2	02 September 2022
				KR	10-2020-0066618	A	10 June 2020
				US	2021-0323442	A1	21 October 2021
				WO	2020-107507	A1	04 June 2020
KR	10-2018-0122286	A	12 November 2018	CN	110731032	A	24 January 2020
				CN	110731032	B	29 October 2021
				EP	3621153	A1	11 March 2020
				EP	3621153	A4	20 January 2021
				EP	3621153	B1	09 November 2022
				JP	2020-521356	A	16 July 2020
				JP	7053669	B2	12 April 2022
				KR	10-2020676	B1	11 September 2019
				US	11251538	B2	15 February 2022
				US	2021-0305719	A1	30 September 2021
KR	10-2019-0043328	A	26 April 2019	KR	10-2362243	B1	11 February 2022
				US	11357099	B2	07 June 2022
				US	2020-0245450	A1	30 July 2020
				WO	2019-078408	A1	25 April 2019
KR	10-2021-0156072	A	24 December 2021	TW	202201704	A	01 January 2022
				US	11626373	B2	11 April 2023
				US	2021-0398924	A1	23 December 2021
				US	2023-0215824	A1	06 July 2023

<b>A. 발명이 속하는 기술분류(국제특허분류(IPC))</b> <b>H01Q 1/38(2006.01)i; H01Q 1/32(2006.01)i; H01Q 1/52(2006.01)i; H01M 10/42(2006.01)i</b>		
<b>B. 조사된 분야</b> 조사된 최소문헌(국제특허분류를 기재) H01Q 1/38(2006.01); B60L 3/00(2006.01); B60L 58/27(2019.01); H01L 23/552(2006.01); H01L 23/66(2006.01); H01L 25/16(2006.01); H01Q 9/04(2006.01); H05K 1/02(2006.01); H05K 1/11(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 기판(substrate), 임베디드(embedded), 칩셋(chip set), 방사(radiation), AiP 모듈(Antenna in Package module)		
<b>C. 관련 문헌</b>		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	EP 3745457 A1 (MEDIATEK INC.) 2020.12.02 단락 [0007], [0031]-[0066]; 청구항 1; 및 도면 1-6, 12-15	1-9
Y		10
Y	KR 10-2457327 B1 (라이프선 벵굴리 뉴 에너지 사이언스 & 테크놀로지 컴퍼니 리미티드) 2022.10.20 청구항 1, 7; 및 도면 1	10
A	KR 10-2018-0122286 A (주식회사 아모텍) 2018.11.12 청구항 1; 및 도면 1-4	1-10
A	KR 10-2019-0043328 A (삼성전자주식회사 등) 2019.04.26 단락 [0025]-[0037]; 및 도면 1	1-10
A	KR 10-2021-0156072 A (삼성전자주식회사) 2021.12.24 청구항 1-6; 및 도면 5-6	1-10
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "D" 본 국제출원에서 출원인이 인용한 문헌 "E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 "T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 "X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. "Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. "&" 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일	국제조사보고서 발송일	
2024년03월18일 (18.03.2024)	2024년03월19일 (19.03.2024)	
ISA/KR의 명칭 및 우편주소	심사관	
대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)	장기정	
팩스 번호 +82-42-481-8578	전화번호 +82-42-481-8364	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
EP 3745457 A1	2020/12/02	CN 109449141 A	2019/03/08
		CN 112018101 A	2020/12/01
		CN 112018101 B	2023/02/03
		CN 115831953 A	2023/03/21
		EP 3413347 A1	2018/12/12
		TW 201903994 A	2019/01/16
		TW 202044504 A	2020/12/01
		TW I723885 B	2021/04/01
		US 10847869 B2	2020/11/24
		US 11509038 B2	2022/11/22
		US 11721882 B2	2023/08/08
		US 2018-0358685 A1	2018/12/13
		US 2020-0303806 A1	2020/09/24
		US 2021-0036405 A1	2021/02/04
		US 2023-0039444 A1	2023/02/09
KR 10-2457327 B1	2022/10/20	CN 111216600 A	2020/06/02
		EP 3686051 A1	2020/07/29
		EP 3686051 A4	2021/01/13
		JP 2021-510289 A	2021/04/15
		JP 7130036 B2	2022/09/02
		KR 10-2020-0066618 A	2020/06/10
		US 2021-0323442 A1	2021/10/21
		WO 2020-107507 A1	2020/06/04
KR 10-2018-0122286 A	2018/11/12	CN 110731032 A	2020/01/24
		CN 110731032 B	2021/10/29
		EP 3621153 A1	2020/03/11
		EP 3621153 A4	2021/01/20
		EP 3621153 B1	2022/11/09
		JP 2020-521356 A	2020/07/16
		JP 7053669 B2	2022/04/12
		KR 10-2020676 B1	2019/09/11
		US 11251538 B2	2022/02/15
		US 2021-0305719 A1	2021/09/30
WO 2018-203640 A1	2018/11/08		
KR 10-2019-0043328 A	2019/04/26	KR 10-2362243 B1	2022/02/11
		US 11357099 B2	2022/06/07
		US 2020-0245450 A1	2020/07/30
		WO 2019-078408 A1	2019/04/25
KR 10-2021-0156072 A	2021/12/24	TW 202201704 A	2022/01/01
		US 11626373 B2	2023/04/11
		US 2021-0398924 A1	2021/12/23
		US 2023-0215824 A1	2023/07/06