



(12)发明专利

(10)授权公告号 CN 103094653 B

(45)授权公告日 2017.09.22

(21)申请号 201210413331.9

(22)申请日 2012.10.25

(65)同一申请的已公布的文献号
申请公布号 CN 103094653 A

(43)申请公布日 2013.05.08

(30)优先权数据
2011-241943 2011.11.04 JP

(73)专利权人 索尼半导体解决方案公司
地址 日本神奈川县

(72)发明人 板垣智有 川崎研一 安仲健太郎

(74)专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290
代理人 武玉琴 陈桂香

(51)Int.Cl.

H01P 5/08(2006.01)

H01P 11/00(2006.01)

(56)对比文件

CN 1617120 A,2005.05.18,

CN 1297323 A,2001.05.30,

WO 9940627 A1,1999.08.12,

JP 2004304134 A,2004.10.28,

审查员 马丽

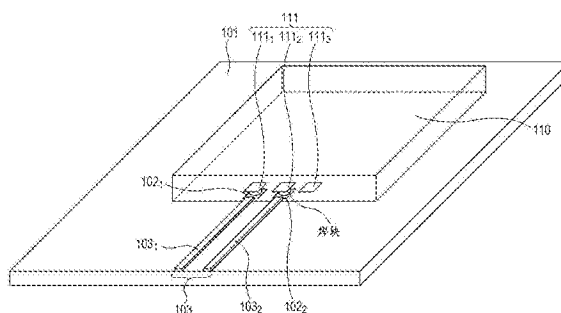
权利要求书2页 说明书18页 附图23页

(54)发明名称

电子电路、电子电路的制造方法和安装部件

(57)摘要

本发明公开了电子电路、电子电路的制造方法和安装部件。所述电子电路包括：半导体芯片，所述半导体芯片设置有包含交换单端信号的焊盘的单端I/F；以及安装部，所述安装部上形成有传输差分信号的差分传输路径，并且所述半导体芯片安装在所述安装部上使得所述单端I/F的所述焊盘与构成所述差分传输路径的导体直接电连接。所述安装部件包括差分传输路径和电介质。根据本发明，能够在抑制电路尺寸增大的同时进行高质量数据传输。



1. 一种电子电路,所述电子电路包括:
半导体芯片,所述半导体芯片设置有单端I/F;以及
安装部,所述安装部的表面上形成有用于传输差分信号的差分传输路径,并且所述半导体芯片安装在所述安装部的所述表面上,
其中,所述单端I/F包括用于交换单端信号的信号焊盘和接地的两个接地焊盘,所述差分传输路径包括形成在所述安装部的所述表面上的两个平行布置的导体,并且,所述信号焊盘与所述两个导体中的一个导体直接电连接,并且所述两个导体中的另一个导体与一个所述接地焊盘直接电连接,并且
其中,所述安装部的所述表面上还形成有支线导体,所述支线导体的一端连接到所述差分传输路径的与所述信号焊盘连接的所述一个导体,且所述支线导体的另一端连接到另一个所述接地焊盘。
2. 根据权利要求1所述的电子电路,其中,在所述差分传输路径上布置有电介质。
3. 根据权利要求2所述的电子电路,其中,所述电介质的介电常数使所述单端I/F的阻抗与所述差分传输路径的阻抗相匹配。
4. 根据权利要求2所述的电子电路,其中,所述电介质的介电常数大于所述安装部的介电常数。
5. 根据权利要求2所述的电子电路,其中,所述电介质沿着所述差分传输路径的所述两个导体布置,并且所述电介质的宽度覆盖从所述两个导体中的一个导体到另一个导体的全部区域。
6. 根据权利要求2所述的电子电路,其中,所述电介质沿着所述差分传输路径的所述两个导体布置,并且所述电介质的宽度与所述两个导体之间的包括所述两个导体自身的距离相同。
7. 根据权利要求2所述的电子电路,其中,所述电介质沿着所述差分传输路径的所述两个导体布置于所述两个导体之间,并且所述电介质的宽度与所述两个导体之间的不包括所述两个导体自身的距离相同。
8. 根据权利要求1所述的电子电路,其中,所述差分传输路径的所述两个导体的厚度被调整为使得所述单端I/F的阻抗与所述差分传输路径的阻抗相匹配。
9. 根据权利要求1所述的电子电路,其中,所述两个导体以多层的形式形成。
10. 根据权利要求1所述的电子电路,其中,所述差分传输路径的所述两个导体之间的间隔距离被调整为使得所述单端I/F的阻抗与所述差分传输路径的阻抗相匹配。
11. 根据权利要求1-10中任一项所述的电子电路,其中,所述差分传输路径为共面带状印刷线。
12. 根据权利要求1-10中任一项所述的电子电路,其中,所述单端信号为毫米波段信号。
13. 一种电子电路的制造方法,所述制造方法包括步骤:
当将设置有单端I/F的半导体芯片安装到上面形成有用于传输差分信号的差分传输路径的安装部的表面上时,将所述单端I/F包括的用于交换单端信号的信号焊盘直接电连接到用于构成所述差分传输路径的导体,
其中,所述单端I/F还包括用于接地的两个接地焊盘,所述差分传输路径的导体包括形

成在所述安装部的所述表面上的两个平行布置的导体,并且,所述信号焊盘与所述两个导体中的一个导体连接,并且所述两个导体中的另一个导体与一个所述接地焊盘连接,并且

其中,所述安装部的所述表面上还形成有支线导体,所述支线导体的一端连接到所述差分传输路径的与所述信号焊盘连接的所述一个导体,且所述支线导体的另一端连接到另一个所述接地焊盘。

14. 一种安装部件,所述安装部件包括:

安装板;

用于传输差分信号的差分传输路径,所述差分传输路径形成在所述安装板上,且包括形成在所述安装板的表面上的两个平行布置的导体;以及

电介质,所述电介质布置在所述差分传输路径上,

其中,在所述安装板上的所述表面上安装有具有单端I/F的半导体芯片,

所述单端I/F包括用于交换单端信号的信号焊盘和接地的两个接地焊盘,所述信号焊盘与所述两个导体中的一个导体连接,并且所述两个导体中的另一个导体与一个所述接地焊盘连接,并且

其中,所述安装部的所述表面上还形成有支线导体,所述支线导体的一端电连接到所述差分传输路径的与所述信号焊盘连接的所述一个导体,且所述支线导体的另一端连接到另一个所述接地焊盘。

15. 根据权利要求14所述的安装部件,其中,所述电介质的介电常数使所述单端I/F的阻抗与所述差分传输路径的阻抗匹配。

16. 根据权利要求14所述的安装部件,其中,所述电介质的介电常数大于所述安装板的介电常数。

17. 根据权利要求14-16中任一项所述的安装部件,其中,所述差分传输路径是共面带状印刷线。

18. 根据权利要求14-16中任一项所述的安装部件,其中,所述单端信号是毫米波段信号。

电子电路、电子电路的制造方法和安装部件

[0001] 相关申请的交叉参考

[0002] 本申请包含与2011年11月4日向日本专利局提交的日本优先权专利申请JP 2011-241943所公开的内容相关的主题,因此将该日本优先权申请的全部内容以引用的方式并入本文。

技术领域

[0003] 本发明涉及电子电路、该电子电路的制造方法和安装部件,特别地涉及例如能够在抑制电路尺寸增大的同时进行质量良好的数据传输的电子电路、该电子电路的制造方法和安装部件。

背景技术

[0004] 例如,在诸如电视机、摄像机和录音机等各种电子设备中,在它们的壳体中包含有这样的基板:在该基板上布置有集成电路(Integrated Circuit, IC) (包括大规模集成电路(Large-Scale Integration, LSI)),以作为进行各种信号处理的电子电路。

[0005] 另外,为了在布置于同一基板上的IC间或者布置于不同基板上的IC间进行数据(包括诸如图像和声音等实际数据和控制数据)交换,在IC间和基板间布置有配线。

[0006] 顺便提及地,近年来,借助IC,对诸如3D(3维)图像或高分辨率图像等大容量数据进行信号处理,并且大容量数据可以在IC间高速交换。

[0007] 此外,为了交换大容量数据,IC间和基板间的配线的导线数量增大,从而配线可能难以处理高频。

[0008] 因此,已经提出了以无线方式进行IC间的数据交换。

[0009] 也即是,例如,在非专利文献“A Millimeter-Wave Intra-Connect Solution”(Kenichi, Kawasaki et.al., IEEE J. Solid-State Circuits, vol.45, no.12, 即.2655-2666, Dec.2010)和非专利文献“A 60-GHz 38-pJ/bit 3.5-Gb/s 90-nm CMOS OOK Digital Radio”(Eric Juntunen et.al., IEEE Trans. Microwave Theory Tech., vol.58, no.2, Feb.2010)中披露了用于高速地交换数据的互补型金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)电路(IC),该CMOS电路将数据调制成毫米波段信号(毫米波)并且传送该数据。

[0010] 顺便提及地,对于在非专利文献“A Millimeter-Wave Intra-Connect Solution”(Kenichi, Kawasaki et.al., IEEE J. Solid-State Circuits, vol.45, no.12, pp.2655-2666, Dec.2010)和非专利文献“A 60-GHz 38-pJ/bit 3.5-Gb/s 90-nm CMOS OOK Digital Radio”(Eric Juntunen et.al., IEEE Trans. Microwave Theory Tech., vol.58, no.2, Feb.2010)等中披露的将数据调制为射频(Radio Frequency, RF)信号并且传送该数据的互补型金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)电路,用于处理RF信号的RF部的接口是用于交换单端信号的单端I/F(接口)。

[0011] 也即是,将单端I/F用作RF部的理由在于:例如,这样的RF部输出的RF信号易于测

量(用于测量毫米波的测量设备的探针与单端信号相兼容),CMOS的电路结构得到简化以及降低了能耗。

[0012] 另一方面,由单端信号实现的数据传输的质量低于由差分信号实现的数据传输的质量。

[0013] 也即是,虽然在传输单端信号的情况下,例如,当在CMOS电路(其上安装有RF部)、转接器(interposer)或印刷基板(PCB(印刷电路板))等上形成有微带印刷线(micro strip track)的情况下,理想地使用无限大的接地导体(unlimited grounded conductor),但是难以提供无限大的接地导体,因此数据传输的质量劣化。

[0014] 此外,对于使用单端信号的数据传输,由于与用于使用差分信号的数据传输相比,存在着更多的不必要的辐射,并且对来自外部(用于传输单端信号的传输路径的外部)的噪声的抗噪性弱,所以数据传输的质量劣化。

[0015] 因此,存在着如下进行高质量数据传输的方法,该方法将单端信号转换为差分信号并且用该差分信号进行数据传输。

[0016] 单端信号与差分信号之间的转换被称为平衡-不平衡转换,并且进行平衡-不平衡转换的电路被称为平衡-不平衡变换器(balun)。

[0017] 例如,在日本专利申请特开2004-104651号公报中披露了如下平衡-不平衡变换器,该平衡-不平衡变换器将共面印刷线(coplanar track)上的单端信号(不平衡输入)转换为差分信号(平衡输出),并且从共面带状印刷线(coplanar strip track)输出转换后的信号。

[0018] 通过使用平衡-不平衡变换器将RF部的单端信号转换为差分信号能够进行高质量的数据传输。

[0019] 然而,当使用平衡-不平衡变换器将RF部的单端信号转换为差分信号时,在CMOS电路等中设置有平衡-不平衡变换器,这增大了电路尺寸。

发明内容

[0020] 期望在抑制电路尺寸增大的同时进行高质量数据传输。

[0021] 本发明第一实施形式的电子电路包括:半导体芯片,所述半导体芯片设置有单端I/F,所述单端I/F包括用于交换单端信号的焊盘;以及安装部,所述安装部上形成有用于传输差分信号的差分传输路径,并且所述半导体芯片安装在所述安装部上,使得所述单端I/F的所述焊盘与用于构成所述差分传输路径的导体直接电连接。

[0022] 本发明第二实施形式的电子电路的制造方法包括:当将设置有单端I/F的半导体芯片安装到上面形成有用于传输差分信号的差分传输路径的安装部上时,将所述单端I/F包括的焊盘直接电连接到用于构成所述差分传输路径的导体。

[0023] 根据本发明第二实施形式,在所述半导体芯片上可以设置包含用于交换单端信号的焊盘的单端I/F,并且在所述安装部上可以形成用于传输差分信号的差分传输路径。此外,所述半导体芯片安装在所述安装部上,使得所述单端I/F的所述焊盘与用于构成所述差分传输路径的导体直接电连接。

[0024] 根据本发明第三实施形式的安装部件,在所述安装部件上形成有传输差分信号的差分传输路径;在所述差分传输路径上布置有电介质,并且在所述安装部件上安装设有包

含用于交换单端信号的焊盘的单端I/F的半导体芯片。

[0025] 根据本发明第三实施形式,用于传输差分信号的差分传输路径可以形成在安装半导体芯片的安装部件上,在所述半导体芯片上设置有包含用于交换单端信号的焊盘的单端I/F。此外,在所述差分传输路径上布置有电介质。

[0026] 根据本发明实施例,能够在抑制电路尺寸增大的同时进行高质量数据传输。

附图说明

[0027] 图1表示用于交换单端信号毫米波的毫米波传输系统的结构示例;

[0028] 图2表示用于交换单端信号毫米波的毫米波传输系统的另一结构示例;

[0029] 图3是表示在安装部是转接器的情况下转接器的结构示例的平面图;

[0030] 图4是表示采用了本发明实施形式的电子电路的第一实施例的结构示例的立体图;

[0031] 图5是表示采用了本发明实施形式的电子电路的第一实施例的结构示例的横截面图;

[0032] 图6是表示采用了本发明实施形式的电子电路的第二实施例的结构示例立体图;

[0033] 图7是表示采用了本发明实施形式的电子电路的第二实施例的结构示例的横截面图;

[0034] 图8是表示差分传输路径的横截面图;

[0035] 图9是表示作为差分传输路径的共面带状印刷线的立体图和横截面图;

[0036] 图10是表示采用了本发明实施形式的电子电路的第三实施例的结构示例的立体图;

[0037] 图11A至图11C表示在共面带状印刷线上布置电介质的布置图案;

[0038] 图12表示为了降低共面带状印刷线的阻抗进行调整的方法;

[0039] 图13表示为了降低共面带状印刷线的阻抗进行调整的另一方法;

[0040] 图14是表示采用了本发明实施形式的电子电路的第四实施例的结构示例的立体图;

[0041] 图15是表示采用了本发明实施形式的电子电路的第四实施例的结构示例的横截面图;

[0042] 图16是表示采用了本发明实施形式的电子电路的第五实施例的结构示例的立体图;

[0043] 图17表示模拟结果;

[0044] 图18是表示采用了本发明实施形式的电子电路的第六实施例的结构示例的立体图;

[0045] 图19是表示采用了本发明实施形式的电子电路的第六实施例的结构示例的横截面图;

[0046] 图20是表示采用了本发明实施形式的电子电路的第七实施例的结构示例的俯视图和横截面图;

[0047] 图21表示模拟结果;

[0048] 图22是表示采用了本发明实施形式的电子电路的第八实施例的结构示例的俯视图

图和横截面图；

[0049] 图23表示模拟结果。

具体实施方式

[0050] 下面,在说明本发明实施例之前,将首先说明用于交换单端信号毫米波的毫米波传输系统,以作为前阶段的准备。

[0051] 用于交换单端信号毫米波的毫米波传输系统

[0052] 图1表示用于交换单端信号毫米波的毫米波传输系统的结构示例。

[0053] 在图1中,毫米波传输系统包括例如均是IC的电子电路10和电子电路40。

[0054] 电子电路10具有利用毫米波发送数据的功能,电子电路40具有利用毫米波接收数据的功能。

[0055] 电子电路10包括安装部11和毫米波传输芯片20。

[0056] 安装部11是例如其上安装有半导体芯片的转接器或印刷基板等中的部件(安装部件),并且具有平板形状。

[0057] 毫米波传输芯片20(其是半导体芯片)安装在平板状安装部11的正面(即平板状安装部11的一个表面)上,金属薄膜状接地金属12(作为接地线)设置在平板状安装部11的背面(即平板状安装部11的另一表面)的全部区域或几乎全部区域上。

[0058] 此外,在安装部11的正面上形成有连通孔13₁和13₂、微带印刷线14和天线15。

[0059] 连通孔13₁和13₂与安装部11的背面上的接地金属12连接。

[0060] 微带印刷线14是不平衡传输路径,并且以带状形式形成在安装部11上。带状的微带印刷线14的一端连接至天线15。

[0061] 天线15例如由大约1mm的键合线(bonding wire)构成。

[0062] 毫米波传输芯片20由例如CMOS等构成,并且包括单端I/F 21和发送部22等。

[0063] 单端I/F 21包括三个焊盘21₁、21₂和21₃,焊盘21₁、21₂和21₃是用于交换单端信号(不平衡信号)的端子。

[0064] 这三个焊盘21₁、21₂和21₃中的两个焊盘21₁和21₃是发送部22的接地(GND)端子(接地焊盘),并且分别通过键合线与连通孔13₁和13₂连接。因此,焊盘21₁和21₃通过连通孔13₁和13₂分别与位于安装部11的背面的接地金属12连接。

[0065] 这三个焊盘21₁、21₂和21₃中的剩余焊盘21₂是用于交换信号的信号端子(信号焊盘),并且发送部22(的放大器34)的输出被提供至焊盘21₂。焊盘21₂通过键合线与微带印刷线14的另一端(即不与天线15连接的端部)连接。

[0066] 发送部22进行毫米波段信号(毫米波)的传输。

[0067] 这里,毫米波是频率大约为30~300GHz(即波长大约为1~10mm)的信号。由于毫米波段信号具有高的频率,所以能够以高速数据速率(high-speed data rate)进行数据传输,并且除了有线通信之外,还能够进行使用小型天线的无线通信(无线传输)。

[0068] 发送部22包括放大器31、振荡器32、混频器33和放大器34。

[0069] 传输目标的传输数据从信号处理电路(未图示)被提供至放大器31。放大器31调整所提供的传输数据的电平,并且将该传输数据提供至混频器33。

[0070] 这里,对于传输数据,例如能够采用最大具有11Gbps的数据速率的数据。

[0071] 振荡器32生成例如56GHz等的毫米波段载波(carrier),并且将载波提供至混频器33。

[0072] 混频器33将来自放大器31的传输数据与来自振荡器32的载波进行混频(相乘),从而根据传输数据来调制载波,并且将得到的经调制信号提供至放大器34。

[0073] 这里,虽然根据传输数据来调制载波的调制方法没有特别地限制,但是为了简化说明,这里采用的是例如振幅调制(幅移键控(Amplitude Shift Keying,ASK))。

[0074] 放大器33将来自混频器34的经调制信号放大,并且将放大后的经调制信号作为单端信号输出。作为放大器34输出的单端信号的经调制信号被供给至焊盘21₂。

[0075] 如上所述,焊盘21₂通过键合线与微带印刷线14连接,因此,放大器34输出的经调制信号仍作为单端信号通过微带印刷线14,并且作为射频波从天线15发射。

[0076] 电子电路40包括安装部41和毫米波传输芯片50。

[0077] 与安装部11类似,安装部41是平板状转接器或印刷基板等的部件(安装部件),并且毫米波传输芯片50(其是半导体芯片)安装在安装部41的正面(即安装部41的一个表面)上。

[0078] 此外,类似于安装部11,金属薄膜状接地金属42(作为接地线)设置在平板状安装部41的背面(即平板状安装部41的另一表面)的全部区域或几乎全部区域上。

[0079] 此外,在安装部41的正面上形成有连通孔43₁和43₂、微带印刷线44和天线45。

[0080] 连通孔43₁和43₂与安装部41的背面上的接地金属42连接。

[0081] 微带印刷线44是不平衡传输路径,并且以带状形式形成在安装部41上。带状的微带印刷线44的一端连接至天线45。

[0082] 类似于天线15,天线45例如由大约1mm的键合线构成。

[0083] 类似于毫米波传输芯片20,毫米波传输芯片50例如由CMOS等构成,并且包括单端I/F 51和接收部52等。

[0084] 类似于单端I/F 21,单端I/F 51包括三个焊盘51₁、51₂和51₃,焊盘51₁、51₂和51₃是用于交换单端信号的端子。

[0085] 这三个焊盘51₁、51₂和51₃中的两个焊盘51₁和51₃是接收部52的接地(GND)端子,并且分别通过键合线与连通孔43₁和43₂连接。因此,焊盘51₁和51₃分别通过连通孔43₁和连通孔43₂与位于安装部41的背面的接地金属42连接。

[0086] 这三个焊盘51₁、51₂和51₃中的剩余的焊盘51₂是用于交换信号的信号端子,并且焊盘51₂与接收部52(的放大器61)的输入连接。焊盘51₂通过键合线与微带印刷线44的另一端(即不与天线45连接的端部)连接。

[0087] 接收部52进行毫米波段信号(毫米波)的传输。

[0088] 接收部52包括放大器61、振荡器62、混频器63和放大器64。

[0089] 从微带印刷线44传输至焊盘51₂的经调制信号作为单端信号被提供至放大器61。

[0090] 放大器61将来自焊盘51₂的经调制信号放大,并且将放大的经调制信号提供至振荡器62和混频器63。

[0091] 振荡器62通过振荡生成与来自放大器61的经调制信号同步的载波(carrier),并且将载波提供至混频器63。

[0092] 混频器63将来自放大器61的经调制信号与来自振荡器62的载波进行混频(相乘),

从而将来自放大器61的经调制信号转换为基带信号,并且将基带信号提供至放大器64。

[0093] 放大器64放大并输出来自混频器63的基带信号。

[0094] 通过低通滤波器(LPF)(未图示)对放大器64输出的基带信号进行滤波,并由此过程中提取或获得传输数据(即对应于传输数据的频率分量)。将传输数据提供至信号处理电路(未图示)并进行处理。

[0095] 在具有上述构造的毫米波传输系统中,在电子电路10中,发送部22从单端I/F 21的焊盘21₂输出毫米波经调制信号作为单端信号。

[0096] 焊盘21₂通过键合线与微带印刷线14连接,并且从焊盘21₂输出的经调制信号在仍作为单端信号的状态下通过微带印刷线14,并且从天线15无线地发送。

[0097] 从天线15发送的经调制信号被天线45接收,作为单端信号通过微带印刷线44,并且经由键合线到达单端I/F 51的焊盘51₂。

[0098] 到达单端I/F 51的焊盘51₂的经调制信号被接收部52接收,并且被解调为基带信号。

[0099] 这里,虽然在毫米波传输芯片20上设置了用于发送毫米波的发送部22而未设置用于接收毫米波的接收部,但是也能够毫米波传输芯片20上设置发送部22和类似于接收部52构造的接收部。通过在毫米波传输芯片20上设置发送部22和类似于接收部52构造的接收部,毫米波传输芯片20能够发送并接收毫米波。

[0100] 类似地,能够在毫米波传输芯片50上设置接收部52和类似于发送部22构造的发送部。

[0101] 图2表示用于交换单端毫米波的毫米波传输系统的另一结构示例。

[0102] 这里,在图2中,使用相同的附图标记来表示与图1相对应的部分,并且将适当地省略对它们的说明。

[0103] 在图2中,除了毫米波传输芯片20之外,毫米波传输芯片50也安装在安装部11上。

[0104] 此外,微带印刷线14的一端不连接至天线15而是通过键合线连接至单端I/F 51的焊盘51₂。

[0105] 这里,在图2中,连通孔43₁和43₂形成在安装部11的正面上,并且连通孔43₁和43₂与安装部11的背面上的接地金属12连接。另外,单端I/F 51的焊盘51₁和51₃通过键合线分别与连通孔43₁和43₂连接。

[0106] 在具有上述构造的毫米波传输系统中,发送部22从单端I/F 21的焊盘21₂输出作为单端信号的毫米波经调制信号。

[0107] 焊盘21₂通过键合线与微带印刷线14连接,并且从焊盘21₂输出的经调制信号仍作为单端信号通过微带印刷线14,并且经由键合线到达单端I/F 51的焊盘51₂。

[0108] 到达单端I/F 51的焊盘51₂的经调制信号被接收部52接收,并且被解调为基带信号。

[0109] 在用于发送毫米波的发送部22和用于接收毫米波的接收部52中,采用单端I/F(单端I/F 21和单端I/F 51)作为用于交换毫米波的I/F的原因在于:例如,诸如经调制信号等RF信号易于测量(用于测量毫米波的测量装置的探针与单端信号相兼容),CMOS电路的电路结构被简化,以及降低了能耗。

[0110] 然而,由单端信号实现的数据传输的质量低于由差分信号实现的信号传输的质

量。

[0111] 也即是,虽然在诸如图1和图2所示的用于发送单端信号的微带印刷线14形成在诸如转接器或印刷基板等安装部11上的情况下,理想地使用无限大的接地导体,但是难以提供无限大的接地导体,因此数据传输的质量可能劣化。图1所示的微带印刷线44形成在安装部41上的情况也存在这样的问题。

[0112] 此外,对于利用单端信号的数据传输,由于与利用差分信号的数据传输相比,存在着更多不必要的辐射,并且对来自外部(用于传输单端信号的微带印刷线14和微带印刷线44的外部)的噪声的抗噪性弱,所以数据传输的质量可能劣化。

[0113] 这里,图3是表示在图1的安装部11是转接器的情况下转接器的结构示例的平面图。

[0114] 在图3中,转接器包括由第一层70和第二层(GND层)80构成的两层。第一层70和第二层80具有平板形状,并且例如第二层80位于第一层70的下侧。

[0115] 图1所示的连通孔13₁和13₂、微带印刷线14和天线15形成在第一层70上。

[0116] 另外,在第一层70上形成有连接盘(land)71和毫米波传输芯片20的焊盘(未图示),连接盘71和毫米波传输芯片20的焊盘由键合线连接。

[0117] 在第二层80上形成有接地金属12,并且形成在第一层70上的连通孔13₁和13₂与接地金属12连接。

[0118] 如图3所示,在转接器上,在用于发送单端信号的微带印刷线14形成在第一层70的情况下,在宽广区域上形成接地金属12是重要的。在图3中,接地金属12形成在第二层80的右侧的大致三分之二的区域上,并且在这样宽广的区域上形成的接地金属12对转接器上的布线造成了压力。

[0119] 对于用于进行高质量数据传输的方法,存在有通过将单端信号转换为差分信号从而利用差分信号进行数据传输的方法。

[0120] 然而,在单端信号与差分信号的转换中需要使用平衡-不平衡变换器,即使利用短波长的毫米波,仍需要使用比发送部22和接收部52更大的元件来构成平衡-不平衡变换器。因此,如果安装了平衡-不平衡变换器,则电路的尺寸增大。

[0121] 因此,在本发明实施例中,能够在抑制电路的尺寸增大的同时进行高质量数据传输。

[0122] 第一实施例

[0123] 图4是表示采用了本发明实施形式的电子电路的第一实施例的结构示例的立体图,图5是图4的电子电路的单端I/F 111部分的横截面图。

[0124] 在图4和5中,电子电路包括安装部101和毫米波传输芯片110。

[0125] 与图1的安装部11类似,例如,安装部101是例如平板状转接器或印刷基板等的部件(安装部件),并且在安装部101上安装有半导体芯片。

[0126] 毫米波传输芯片110(其是半导体芯片)安装在平板状安装部101的正面(即平板状安装部101的一个表面)上。

[0127] 这里,虽然金属薄膜状接地金属(作为接地线)设置在平板状安装部101的背面(即平板状安装部101的另一表面),但是图中省略掉了。

[0128] 在安装部101的正面上形成有连接盘102₁和102₂以及共面带状印刷线103。

[0129] 连接盘102₁和102₂与共面带状印刷线103连接。

[0130] 共面带状印刷线103是用于交换差分信号的平衡传输路径(差分传输路径),其设置在安装部101上,且包含平行地形成的两个带状导体103₁和103₂。

[0131] 导体103₁的一端与连接盘102₁连接,导体103₂的一端与连接盘102₂连接。

[0132] 毫米波传输芯片110由例如CMOS等构成,并且包括单端I/F 111等。

[0133] 这里,虽然毫米波传输芯片110包括类似于图1的发送部22或接收部52构造的RF部,但是在图中省略对它们的图示。

[0134] 单端I/F 111包括三个焊盘111₁、111₂和111₃,焊盘111₁、111₂和111₃是RF部的用于交换单端信号(不平衡信号)的端子。

[0135] 这里,在图4中,虽然从毫米波传输芯片110上看去连接盘102₁和102₂、焊盘111₁至111₃以及焊块(bump)实际上是隐藏(被遮挡)的,但是在图4中,假设毫米波传输芯片110是无色透明的,从而示出了连接盘102₁和102₂、焊盘111₁至111₃以及焊块。

[0136] 三个焊盘111₁至111₃中的两个焊盘111₁和111₃是RF部的接地(GND)端子,而剩下的焊盘111₂是用于交换信号(信号分量)的信号端子。因此,在RF部中,从焊盘111₂输出作为单端信号的经调制信号,并且将提供至焊盘111₂的信号视为单端信号。

[0137] 在图4和5中,毫米波传输芯片110安装(例如,倒装安装)在安装部101上,从而使得单端I/F 111的焊盘111₁和111₂分别与用于构成共面带状印刷线103的导体103₁和103₂直接电连接(不通过用于进行平衡转换或不平衡转换的平衡-不平衡变换器)。

[0138] 这里,如图5所示,毫米波传输芯片110是通过在硅121上形成氧化硅膜122而构成的。焊盘111₁至111₃形成在硅121上或者氧化硅膜122上。

[0139] 在图4和5中,导体103₁经由连接盘102₁和焊块与焊盘111₁直接电连接,导体103₂经由连接盘102₂和焊块与焊盘111₂直接电连接。

[0140] 这里,在图4和5中,虽然焊盘111₃(其是单端I/F 111的接地端子)未进行任何连接,但是毫米波传输芯片110(的RF部)的其它接地端子(与焊盘111₁和111₃连接的接地端子(未图示))连接至设置在安装部101上的接地金属(未图示)。

[0141] 这里,在图4和5中,焊盘111₃(其是单端I/F 111的接地端子)能够被连接至设置在安装部101上的接地金属(未图示)。

[0142] 此外,在图4和5中,三个焊盘111₁至111₃中的焊盘111₁和111₃都是接地端子,并且焊盘111₃可以替代焊盘111₁直接与导体103₁电连接。

[0143] 当将其上设置有单端I/F 111的毫米波传输芯片110设置在其上形成有共面带状印刷线103的安装部101上时,能够通过将单端I/F 111的焊盘111₁和111₂直接电连接至用于构成共面带状印刷线103的导体103₁和103₂来制造图4和图5的电子电路,也即是,经由连接盘102₁和焊块直接电连接导体103₁与焊盘111₁,并且经由连接盘102₂和焊块直接电连接导体103₂与焊盘111₂。

[0144] 在具有上述构造的电子电路中,对于从单端I/F 111输出的信号,在共面带状印刷线103上,与导体103₁连接的焊盘111₁处呈现的信号(理想的接地电平)和与导体103₂连接的焊盘111₂处呈现的信号(单端信号)作为差分信号的低电位侧(负)信号和高电位侧(正)信号。

[0145] 此外,对于从共面带状印刷线103传输至毫米波传输芯片110的差分信号,毫米波

传输芯片110上的与导体103₂相连接的焊盘111₂处呈现的信号被视为单端信号。

[0146] 如上所述,由于毫米波传输芯片110安装在安装部101上使得单端I/F 111的焊盘111₁和111₂分别与共面带状印刷线103的导体103₁和导体103₂直接电连接,所以能够在抑制电路尺寸增大的同时进行高质量数据传输。

[0147] 也即是,由于在图4和5的电子电路上未设置平衡-不平衡变换器,所以相比于设置有平衡-不平衡变换器的情况,能够抑制电路尺寸的增大并且减少能耗。

[0148] 此外,由于毫米波传输芯片110处理的单端信号在共面带状印刷线103上作为差分信号被发送,所以能够进行高质量的数据传输。

[0149] 此外,由于在共面带状印刷线103上发送的是差分信号,所以能够消除电子电路中生成的共模噪声(共模信号)。

[0150] 这里,由于单端信号从作为信号端子的焊盘111₂输出并且单端I/F111包括作为从毫米波传输芯片110接地的端子的焊盘111₁和焊盘111₃这两个焊盘,所以还能够利用单端I/F的优点,诸如容易测量作为单端信号的RF信号(经调制信号)(用于测量毫米波的测量装置的探针与单端信号相兼容),CMOS电路的结构得到简化,以及降低能耗。

[0151] 第二实施例

[0152] 图6是表示采用了本发明实施形式的电子电路的第二实施例的结构示例的立体图,图7是图6的电子电路的单端I/F 111部分的横截面图。

[0153] 这里,在图6和7中,使用相同的附图标记来表示与图4和图5的第一实施例相对应的部分,并且在下文中适当地省略对它们的说明。

[0154] 图6和7的第二实施例与图4和5的第一实施例的不同之处在于:单端I/F 111包括111₁和111₂这两个焊盘来代替111₁、111₂和111₃这三个焊盘作为用于交换单端信号的RF部的端子。

[0155] 在单端I/F 111包括焊盘111₁和焊盘111₂这两个焊盘的情况下,与包含有焊盘111₁至111₃这三个焊盘时的情况相似,毫米波传输芯片110处理的单端信号仍然在共面带状印刷线103上作为差分信号传输。

[0156] 因此能够在抑制电路尺寸增大的同时进行高质量数据传输。

[0157] 虽然通过如上所述地将毫米波传输芯片110安装在安装部101上使得单端I/F 111(的焊盘111₁和111₂)直接与共面带状印刷线103(共面带状印刷线103的导体103₁和导体103₂)电连接,能够在抑制电路尺寸增大的同时进行高质量的数据传输,但是在共面带状印刷线103(其是差分传输路径)与单端I/F 111(其是用于单端信号的I/F)直接连接的情况下,共面带状印刷线103与单端I/F 111间的阻抗匹配(共面带状印刷线103的阻抗与单端I/F 111的阻抗间的匹配)可能会成为问题。

[0158] 也即是,差分传输路径的阻抗通常大于单端信号的I/F的阻抗,在差分传输路径的阻抗与单端信号的I/F的阻抗之间存在较大差异的情况下,由阻抗的不匹配导致的反射可能会阻碍高质量的数据传输。

[0159] 因此,将对差分传输路径的阻抗(特性阻抗)进行说明。

[0160] 这里,通常,差分传输路径的阻抗例如为大约120Ω,而单端信号的I/F的阻抗例如为大约50Ω。

[0161] 差分传输路径的特性阻抗

[0162] 图8是表示差分传输路径的横截面图。

[0163] 在图8中,差分传输路径由两个平行地布置的被电介质包围的棒状导体构成。

[0164] 这里,在图8中,用于构成差分传输路径的棒状导体的横截面是圆形的。

[0165] 这里,d表示导体的圆形横截面的直径,并且s表示圆的中心之间的距离(中心距)。另外,s' (=s-d)表示两个导体之间的不包括两个导体自身的距离(间隔距离), ϵ 表示用于构成差分传输路径的电介质的介电常数, μ 表示磁导率。

[0166] 公式1和2分别表示图8的差分传输路径的单位长度的电感L和电容C。

$$[0167] \quad L = \frac{\mu}{\pi} \cosh^{-1} \left(\frac{s}{d} \right) \quad \dots (1)$$

$$[0168] \quad C = \frac{\pi \epsilon}{\cosh^{-1} \left(\frac{s}{d} \right)} \quad \dots (2)$$

[0169] 这里,为了简化说明,假设差分传输路径是无损耗的,通过使用公式1中的电感L和公式2中的电容C,由公式3来表示图8的差分传输路径的阻抗(特性阻抗) Z_c 。

$$[0170] \quad Z_c = \sqrt{\frac{L}{C}} = \frac{1}{\pi} \sqrt{\frac{\mu}{\epsilon}} \cosh^{-1} \left(\frac{s}{d} \right) \quad \dots (3)$$

[0171] 例如,这里如果假设单端I/F 111的阻抗为 50Ω ,为了与该单端I/F111进行阻抗匹配,那么由公式3表示的图8的差分传输路径的阻抗为大约 50Ω 是重要的。

[0172] 这里,如果电介质的相对介电常数 ϵ_r (= ϵ/ϵ_0 (ϵ_0 是真空的介电常数))例如为2.5,为了使得由公式3表示的图8的差分传输路径的阻抗 Z_c 为大约 50Ω ,s/d大约为1.23是重要的。

[0173] 如果导体的横截面的圆的直径为例如 $50 \mu\text{m}$,为了使s/d为大约1.23,那么令圆的中心之间的距离(中心距)为 $61.5 \mu\text{m}$ 并且令圆之间的不包括导体自身的距离(间隔距离)s' (=s-d)为 $11.5 \mu\text{m}$ 是重要的。

[0174] 图9是表示作为差分传输路径的共面带状印刷线103的立体图和横截面图。

[0175] 共面带状印刷线103的棒状导体103₁和棒状导体103₂的横截面基本为矩形。

[0176] 这里,w表示导体103₁和导体103₂的横截面的长度(宽度),s表示导体103₁与导体103₂(的横截面)间的不包括导体103₁与导体103₂自身的距离(间隔距离)。

[0177] 此外, ϵ_r 表示上面形成有导体103₁和103₂的作为电介质的安装部101的相对介电常数,并且h表示安装部101的厚度(正面与背面间的距离)。

[0178] 由公式4表示共面带状印刷线103的阻抗(特性阻抗) Z_c 。

$$[0179] \quad Z_c = \frac{120 \pi}{\sqrt{\epsilon_0}} \frac{K(k)}{K(k')} \quad \dots (4)$$

[0180] 这里,由公式5表示公式4中的 ϵ_0 。

$$[0181] \quad \epsilon_0 = 1 + \frac{\epsilon_r - 1}{2} \frac{K(k')K(k_1)}{K(k)K(k'_1)} \quad \dots (5)$$

[0182] 此外,由公式6表示公式4和5中的k,由公式7表示公式5中的 k_1 。

[0183] $k=a/b, a=s/2, b=s/2+w, \dots$ (6)

[0184] $k_1 = \sinh(\pi a/2h) / \sinh(\pi b/2h) \dots$ (7)

[0185] 此外,由公式8表示公式4和公式5中的 $K(k)/K'(k)$ 。

$$[0186] \quad \frac{K(k)}{K'(k)} = \begin{cases} \left[\frac{1}{\pi} \ln \left(2 \frac{1 + \sqrt{k'}}{1 - \sqrt{k'}} \right) \right]^{-1} & \text{for } 0 \leq k \leq 0.7 \\ \frac{1}{\pi} \ln \left(2 \frac{1 + \sqrt{k}}{1 - \sqrt{k}} \right) & \text{for } 0.7 \leq k \leq 1 \end{cases} \dots (8)$$

[0187] 此外,函数 $K(k')$ 和 $K'(k)$ 以及值k和值 k' 具有公式9中所示的关系。

$$[0188] \quad K'(k) = K(k'), k'^2 = \sqrt{1 - k^2} \dots (9)$$

[0189] 这里,值 k_1 和值 k'_1 也具有与值k和值 k' 相同的关系。

[0190] 这里,如果安装部101是FR-4类基板(玻璃环氧基板),那么安装部101的相对介电常数 ϵ_r 为大约4.0,并且安装部101的厚度h为大约1.6mm。

[0191] 此外,如果导体103₁和导体103₂的宽度w为例如50 μm ,为了使共面带状印刷线103的阻抗为大约50 Ω ,导体103₁和导体103₂间的间隔距离为大约0.23 μm 是重要的。

[0192] 顺便提及地,虽然能够预测由于科技的发展在未来使导体103₁和导体103₂间的间隔距离为大约0.23 μm 将更加容易,但是考虑到目前的高密度布线技术,对于导体103₁和导体103₂的宽度w和导体103₁和导体103₂间的间隔距离s而言,难以成为远小于大约50 μm 的大约0.23 μm 的值。

[0193] 因此,例如,在采用大约50 μm 作为导体103₁和导体103₂的宽度w和间隔距离s的情况下,共面带状印刷线103的阻抗比大于单端I/F 111的50 Ω 的阻抗大了大约数十欧,并且在此情况下,共面带状印刷线103与单端I/F 111间的阻抗不匹配可能会成为问题。

[0194] 第三实施例

[0195] 因此,图10是表示采用了本发明实施形式的电子电路的第三实施例的结构示例的立体图。

[0196] 这里,在图10中,使用相同的附图标记来表示与图4的第一实施例的情况相对应的部分,并且在下文中适当地省略对它们的说明。

[0197] 图10的第三实施例与图4的情况的不同之处在于:在共面带状印刷线103上布置有电介质130。

[0198] 电介质130是介电常数大于安装部101的介电常数的电介质(例如,介电常数大约为10的电介质),并且通过在共面带状印刷线103上布置具有这样大的介电常数的电介质130,能够使由公式4表示的共面带状印刷线103的阻抗 Z_c 小于未布置电介质130的情况。

[0199] 因此,通过采用具有使共面带状印刷线103的阻抗 Z_c 更小的介电常数从而使共面带状印刷线103与单端I/F 111的阻抗相匹配的介电常数的电介质,共面带状印刷线103与单端I/F 111的阻抗相匹配,并且能够防止由于阻抗的不匹配导致的反射阻碍高质量数据传输。

[0200] 这里,在图10中,假设电介质130是无色透明的,则共面带状印刷线103的导体103₁和103₂被显示成透过电介质130能够看见导体103₁和103₂。

[0201] 图11A至11C说明了在共面带状印刷线103上布置电介质130的布置图案的示例。

[0202] 这里,图11A至图11C表示在共面带状印刷线103上布置有电介质130的电子电路的横截面。

[0203] 图11A至11C分别表示第一布置图案、第二布置图案和第三布置图案。

[0204] 在第一布置图案(图11A)中,电介质130沿着共面带状印刷线103的两个导体103₁和103₂布置,并且具有能够覆盖从两个导体103₁和103₂中的一个导体103₁到另一个导体103₂的全部区域的宽度。

[0205] 在第二布置图案(图11B)中,电介质130沿着共面带状印刷线103的两个导体103₁和103₂布置,并且具有与两个导体103₁和103₂之间(包括两个导体103₁和103₂)的距离相同的宽度。

[0206] 在第三布置图案(图11C)中,电介质130沿着共面带状印刷线103的两个导体103₁和103₂布置于两个导体103₁和103₂之间,并且具有与两个导体103₁和103₂之间(不包括两个导体103₁和103₂)的距离(间隔距离)相同的宽度。

[0207] 这里,虽然在图10的电子电路中通过在共面带状印刷线103上布置电介质130来进行调整以减小共面带状印刷线103的阻抗 Z_c ,从而匹配共面带状印刷线103的阻抗和单端I/F 111的阻抗,但是也能够通过除了在共面带状印刷线103上布置电介质130之外的其它方法进行调整以减小共面带状印刷线103的阻抗 Z_c 。

[0208] 图12说明了进行减小共面带状印刷线103的阻抗的调整的另一方法。

[0209] 也即是,图12是表示其上形成有共面带状印刷线103的导体103₁和导体103₂的安装部101的结构示例的横截面图。

[0210] 在图12中,通过增厚导体103₁和导体103₂的厚度来增大共面带状印刷线103的电容,因此共面带状印刷线103的电容 Z_c 被调整成相比于未增厚导体103₁和导体103₂的厚度的情况变小。

[0211] 也即是,通过增厚导体103₁和导体103₂的厚度,能够在不在共面带状印刷线103上布置电介质130的情况下使共面带状印刷线103与单端I/F 111的阻抗匹配。

[0212] 图13说明了进行减小共面带状印刷线103的阻抗 Z_c 的调整的又一方法。

[0213] 也即是,图13是表示其上形成有共面带状印刷线103的导体103₁和导体103₂的安装部101的结构示例的横截面图和平面图。

[0214] 在图13中,安装部101具有由第一层101₁和第二层101₂构成的双层结构,并且共面带状印刷线103的平行布置的两个导体103₁和103₂形成在第一层101₁的正面(上表面)上。

[0215] 此外,在第二层101₂的正面(上表面)上还形成有共面带状印刷线103的平行布置的两个导体103₁和103₂,导体103₁和导体103₂分别与两个导体103₁和103₂平行。

[0216] 此外,在平行布置的第一层101₁的导体103₁与第二层101₂的导体131₁之间设置有将导体103₁与导体131₁电连接的连通孔132₁。

[0217] 类似地,在平行布置的第一层101₁的导体103₂与第二层101₂的导体131₂之间设置有将导体103₂与导体131₂电连接的连通孔132₂。

[0218] 如上所述,与图12的情况类似,通过设置多层的共面带状印刷线103的导体,也增

大了共面带状印刷线103的电容,并因此也能够调整共面带状印刷线103的阻抗 Z_c 从而使其减小。

[0219] 这里,虽然在图13中,共面带状印刷线103的两个导体103₁和103₂形成在双层的安装部101的第一层101₁上,并且共面带状印刷线103的两个导体131₁和131₂形成在第二层101₂上,但也能够通过如下方法来减小共面带状印刷线103的阻抗 Z_c :使用三层以上的层来构成安装部101,在所述三层以上的层中的各层上形成共面带状印刷线103的层状的两个导体,并且由连通孔将各导体电连接。

[0220] 此外,能够通过一起使用在共面带状印刷线103上布置电介质130的方法和在图12和13中所示的方法来进行调整以减小共面带状印刷线103的阻抗 Z_c 。

[0221] 此外,如图9所示,能够通过缩窄导体103₁和导体103₂间的间隔距离来进行调整,以减小共面带状印刷线103的阻抗 Z_c 。

[0222] 第四实施例

[0223] 图14是表示采用了本发明实施形式的电子电路的第四实施例的结构示例的立体图,图15是图14的电子电路的单端I/F 111部分的横截面图。

[0224] 这里,在图14和15中,使用相同的附图标记来表示与图4和图5的第一实施例的情况相对应的部分,并且在下文中适当地省略对它们的说明。

[0225] 图14和15中的第四实施例与图4和5中的情况的不同之处在于:除了连接盘102₁和102₂之外,在安装部101上还设置有连接盘102₃,并且设置有支线(stub) 201。

[0226] 这里,在图14中,与图4的情况类似,虽然连接盘102₁和102₂、焊盘111₁至111₃、焊块以及连接盘102₃实际上从在图中被毫米波传输芯片110遮挡,但是在图14中假设毫米波传输芯片110是无色透明的,并且连接盘102₁至102₃、焊盘111₁至111₃和焊块在图中被显示为可见的。

[0227] 虽然在图4和5中焊盘111₃(其是单端I/F 111的接地端子)都没有连接,但在图14和15中,焊盘111₃通过连接盘102₃和焊块与支线201连接。

[0228] 支线201是L形的导体,并且形成在安装部101上。

[0229] L形支线201的一端与共面带状印刷线103的导体103₂连接,导体103₂经由连接盘102₂和焊块连接至作为信号端子的焊盘111₂。

[0230] 此外,L形支线201的另一端与连接盘102₃连接。

[0231] 这里,连接盘102₃与作为单端I/F 111的接地端子的两个焊盘111₁和111₃中的焊盘111₃连接,其中焊盘111₃不与共面带状印刷线103的导体103₁连接。

[0232] 因此,由于支线201的另一端接地,所以支线201为短路支线。

[0233] 此外,L形支线201的长度为 $\lambda/4$,即是通过由与支线201连接的导体103₂构成的共面带状印刷线103发送的RF信号(微波)的波长 λ 的长度的四分之一。

[0234] 作为短路支线的长度为 $\lambda/4$ 的支线201具有带通滤波器(Band Pass Filter, BPF)的功能,并且因此能够去除低频噪声,并且还能够减少共面带状印刷线103上的共模噪声并提高差模(正常模式)的通过特性。

[0235] 此外,例如,在导体103₂上发生电涌的情况下,由于能够通过支线201将电涌引导至地面,所以能够改善静电放电(Electro-Static Discharge, ESD)耐受性。

[0236] 这里,当将设置有单端I/F 111的毫米波传输芯片110安装在形成有共面带状印刷

线103和支线201的安装部101上并且将单端I/F 111的焊盘111₃直接电连接至支线201的未与导体103₂连接的端部(另一端)时,能够通过将单端I/F 111的焊盘111₁和焊盘111₂直接电连接至共面带状印刷线103的导体103₁和103₂来制造图14和图15的电子电路。

[0237] 此外,由于毫米波传输芯片110的单端I/F 111上的相邻焊盘111₂和111₃之间的距离是对于毫米波的 $\lambda/4$ 来说可以忽略的距离,所以对于支线201,除了可以令支线201的总长为 $\lambda/4$ 之外,也可以令L形支线201的除与焊盘111₂和焊盘111₃的连接直线平行的部分之外的长度为 $\lambda/4$ 。

[0238] 第五实施例

[0239] 图16是表示采用了本发明实施形式的电子电路的第五实施例的结构示例的立体图。

[0240] 这里,在图16中,使用相同的附图标记来表示与图10的第三实施例的情况以及图14和15中的第四实施例的情况相对应的部分,并且在下文中适当地省略对它们的说明。

[0241] 图16的第五实施例与图14和15的情况的不同之处在于:在共面带状印刷线103上布置有图10所示的电介质130。

[0242] 如在图10在所述,电介质130是介电常数大于安装部101的介电常数的电介质,并且通过在共面带状印刷线103上布置具有这样大的介电常数的电介质130,能够使由公式4表示的共面带状印刷线103的阻抗 Z_c 小于未布置电介质130的情况。

[0243] 因此,共面带状印刷线103与单端I/F 111的阻抗匹配,并且能够防止由于阻抗的不匹配导致的反射阻碍高质量数据传输。

[0244] 这里,除了布置电介质130的方法之外,还能够使用例如图12和13所示的方法等来匹配共面带状印刷线103与单端I/F 111的阻抗。

[0245] 图17表示对图16的电子电路进行模拟的结果。

[0246] 也即是,图17表示图16的电子电路(也称为有支线电路)的S参数 S_{21} 和从图16的电子电路去除支线201的电路(下文中称为无支线电路)的S参数 S_{21} 。

[0247] 这里,在图17中,横坐标表示频率,纵坐标表示S参数 S_{21} 。

[0248] 此外,在图17中,实线表示共面带状印刷线103的差模的S参数 S_{21} ,虚线表示共模的S参数 S_{21} 。

[0249] 此外,在图17中,三角形表示有支线电路的S参数 S_{21} ,正方形表示无支线电路的S参数 S_{21} 。

[0250] 根据图17,(由三角形和实线表示的)差模S参数 S_{21} 在60GHz附近的频带中比在90GHz以上的频带或30GHz以下的频带中高,因此在存在支线201的情况下,能够改善差模中60GHz附近的频带,也即是毫米波段的通过特性(传输特性)。

[0251] 第六实施例

[0252] 图18是表示采用了本发明实施形式的电子电路的第六实施例的结构示例的立体图,图19是图18的电子电路的单端I/F 111部分的横截面图。

[0253] 这里,在图18和19中,使用相同的附图标记来表示与图6和7的第二实施例、图14和15中的第四实施例和图16的第五实施例的情况相对应的部分,并且在下文中适当地省略对它们的说明。

[0254] 类似于图6和7的情况,图18和19的第六实施例与图16的第五实施例的情况的不同

之处仅在于:单端I/F 111仅包含焊盘111₁和焊盘111₂这两个焊盘代替三个焊盘111₁、111₂和111₃作为布置在毫米波传输芯片110内的RF部(未图示)的用于交换单端信号的端子。

[0255] 如上所述,在图18和19的第六实施例中,由于单端I/F 111包括焊盘111₁和焊盘111₂这两个焊盘而不是包含作为接地端子的焊盘111₃,所以支线201的另一端与焊盘211连接,焊盘211是毫米波传输芯片110的另一接地端子。

[0256] 也即是,在图18和19中示出了焊盘211,焊盘211是与焊盘111₁不同的接地端子,其中焊盘111₁是设置在毫米波传输芯片110上的单端I/F 111的接地端子。

[0257] 此外,在图18和19中,示出了连接盘212,连接盘212形成在安装部101上的这样的位置处:当毫米波传输芯片110被安装到安装部101上时,该位置与毫米波传输芯片110的焊盘211相对应,并且该位置相对远离单端I/F 111。

[0258] 在图18和19的第六实施例中,在安装部101上,一端与导体103₂连接的L形支线201的另一端与连接盘212连接。

[0259] 此外,在图18和19的第六实施例中,毫米波传输芯片110的焊盘211与安装部101的连接盘212通过焊块连接,并因此一端与导体103₂连接的L形支线201的另一端经由连接盘212、焊块和焊盘211接地。

[0260] 即使在如上所述的一端与导体103₂连接的L形支线201的另一端连接至焊盘211(其不是毫米波传输芯片110的单端I/F 111的接地端子)的情况下,与一端与导体103₂连接的L形支线201的另一端连接至焊盘111₃(其是毫米波传输芯片110的单端I/F 111的接地端子)的情况类似,能够去除共面带状印刷线103上的低频噪声,减少共模噪声,改善差模的通过特性,并且提高ESD耐受性。

[0261] 这里,如图14和15所示,L形支线201的长度为 $\lambda/4$ 。

[0262] 由于在毫米波传输芯片110的单端I/F 111的焊盘111₂与焊盘211(其不是单端I/F 111的接地端子)之间的距离不同于单端I/F 111的相邻的焊盘111₂和111₃之间的距离,因此相对于毫米波的 $\lambda/4$ 来说是不可以忽略的距离,所以在图18中,对于L形支线201而言,支线201的总长度为 $\lambda/4$ 是重要的。

[0263] 虽然能够通过如上所述设置 $\lambda/4$ 长度的支线201来减小共模噪声,但是将说明通过其它方法减小共模噪声的实施例。

[0264] 第七实施例

[0265] 图20是表示采用了本发明实施形式的电子电路的第七实施例的结构示例的俯视图(平面图)和横截面图。

[0266] 这里,在图20中,使用相同的附图标记来表示与图16的第五实施例的情况相对应的部分,并且在下文中适当地省略对它们的说明。

[0267] 此外,在图20(以及稍后说明的图22)中,示出了在第一实施例至第六实施例的图中省略的設置于安装部101的背面的作为接地金属251的接地金属。

[0268] 在第七实施例中,作为接地金属251的薄金属膜設置在安装部101的背面侧的至少除了与共面带状印刷线103的导体103₁和导体103₂与单端I/F 111的焊盘111₁和焊盘111₂连接的部分相对应的区域之外的区域中。

[0269] 因此,在第七实施例中,在安装部101的背面侧的与共面带状印刷线103的导体103₁和导体103₂与单端I/F 111的焊盘111₁和焊盘111₂连接的部分相对应的区域处不存在

薄金属膜。

[0270] 这里,例如在安装部101的整个背面上设置薄金属膜之后,去除包括与单端I/F 111的焊盘111₁至焊盘111₃相对应的区域的矩形区域的金属来形成如图20所示的接地金属251。

[0271] 如上所述,通过在安装部101的背面侧的至少除了与共面带状印刷线103的导体103₁和导体103₂与单端I/F 111的焊盘111₁和焊盘111₂连接的部分相对应的区域之外的区域中设置作为接地金属251的金属,也即是,通过在安装部101的背面的与导体103₁和导体103₂与焊盘111₁和焊盘111₂连接的部分相对应的区域中不设置接地金属,能够抑制共面带状印刷线103上的共模噪声。

[0272] 也即是,图21表示对图20的电子电路进行模拟的结果。

[0273] 这里,图21表示图20的电子电路(下文中也称为无接地电路)的S参数 S_{21} 和在图20的电子电路的安装部101的背面不存在接地金属251的区域中设置有金属作为接地的电路(下文中也称为接地电路)的S参数 S_{21} 。

[0274] 这里,在图21中,实线表示共面带状印刷线103的差模的S参数 S_{21} ,虚线表示共模的S参数 S_{21} 。

[0275] 此外,在图21中,三角形表示接地电路的S参数 S_{21} ,正方形表示无接地电路的S参数 S_{21} 。

[0276] 根据图21,在大约50GHz至100GHz的毫米波段中(由正方形和虚线表示的)无接地电路的共模的S参数 S_{21} 小于(由三角形和实线表示的)接地电路的情况,并且能够证实能够抑制毫米波段共模噪声。

[0277] 第八实施例

[0278] 图22是表示采用了本发明实施形式的电子电路的第八实施例的结构示例的俯视图(平面图)和横截面图。

[0279] 这里,在图22中,使用相同的附图标记来表示与图16的第五实施例和图20的第七实施例的情况相对应的部分,并且在下文中适当地省略对它们的说明。

[0280] 虽然在图20的第七实施例中,作为接地金属251的薄金属膜设置在安装部101的背面侧的至少除了与共面带状印刷线103的导体103₁和导体103₂与单端I/F 111的焊盘111₁和焊盘111₂连接的部分相对应的区域之外的区域中,但在第八实施例中,作为接地金属251的薄金属膜设置在例如安装部101的背面侧的包括与共面带状印刷线103的导体103₁和导体103₂与单端I/F 111的焊盘111₁和焊盘111₂连接的部分相对应的区域的全部区域中。

[0281] 然而,在第八实施例中,比电介质130的介电常数更大的电介质261布置在共面带状印刷线103的包括与共面带状印刷线103的导体103₁和导体103₂与单端I/F 111的焊盘111₁和焊盘111₂连接的部分在内的部分区域中。

[0282] 也即是,在第八实施例中,比电介质130的介电常数更大的电介质261布置在共面带状印刷线103的另一区域上,该另一区域位于共面带状印刷线103的包括导体103₁和导体103₂与焊盘111₁和焊盘111₂连接的那部分在内的部分区域中。

[0283] 这里,例如,能够采用相对介电常数为10的电介质作为电介质130,并且例如能够采用相对介电常数为24的电介质(电介质陶瓷)作为电介质261。

[0284] 通过如上所述在位于共面带状印刷线103的包括共面带状印刷线103与单端I/

F111之间的连接部分在内的部分区域中,即在共面带状印刷线103的另一区域上布置比电介质130的介电常数更大的电介质261,能够抑制共面带状印刷线103上的共模噪声。

[0285] 也即是,图23表示对图22的电子电路进行模拟的结果。

[0286] 这里,图23表示图22的电子电路(下文中也称为有大电介质电路)的S参数 S_{21} 和在图22的电子电路上布置于电介质130相同的电介质来代替电介质261的电路(下文中也称为无大电介质电路)的S参数 S_{21} 。

[0287] 这里,在图23中,实线表示共面带状印刷线103的差模的S参数 S_{21} ,虚线表示共模的S参数 S_{21} 。

[0288] 此外,在图23中,三角形表示无大电介质电路的S参数 S_{21} ,正方形表示有大电介质电路的S参数 S_{21} 。

[0289] 根据图23,在大约25GHz至80GHz的毫米波段中(由正方形和虚线表示的)有大电介质电路的共模的S参数 S_{21} 小于(由三角形和实线表示的)无大电介质电路的情况,并且能够证实能够抑制毫米波段共模噪声。

[0290] 这里,本发明的实施例不限于上述实施例,并且在不背离本发明的实施例的主旨的前提下能够进行各种变形。

[0291] 也即是,虽然在本发明中数据是通过毫米波传输的,但是在数据传输中使用的频带不限于毫米波。

[0292] 此外,虽然在本本实施例中采用共面带状印刷线作为传输差分信号的差分传输路径,但是也能够采用共面带状印刷线之外的传输路径作为差分传输路径。

[0293] 此外,能够以无线和有线的形式进行毫米波的交换。

[0294] 这里,本发明实施例能够采用如下构造。

[0295] [1]一种电子电路,所述电子电路包括:半导体芯片,所述半导体芯片设置有单端I/F,所述单端I/F包括用于交换单端信号的焊盘;以及安装部,所述安装部上形成有用于传输差分信号的差分传输路径,并且所述半导体芯片安装在所述安装部上,使得所述单端I/F的所述焊盘与用于构成所述差分传输路径的导体直接电连接。

[0296] [2]根据[1]所述的电子电路,其中,所述单端I/F包括用于交换单端信号的信号焊盘和接地的接地焊盘,所述差分传输路径包括两个平行布置的导体,并且所述半导体芯片安装在所述安装部上,使得所述信号焊盘与所述两个导体中的一个导体连接,并且所述两个导体中的另一个导体与所述接地焊盘连接。

[0297] [3]根据[2]所述的电子电路,其中,在所述差分传输路径上布置有电介质。

[0298] [4]根据[3]所述的电子电路,其中,所述电介质的介电常数使所述单端I/F的阻抗与所述差分传输路径的阻抗相匹配。

[0299] [5]根据[3]或[4]所述的电子电路,其中,所述电介质的介电常数大于所述安装部的介电常数。

[0300] [6]根据[3]至[5]中任一项所述的电子电路,其中,所述电介质沿着所述差分传输路径的所述两个导体布置,并且所述电介质的宽度覆盖从所述两个导体中的一个导体到另一个导体的全部区域。

[0301] [7]根据[3]至[5]中任一项所述的电子电路,其中,所述电介质沿着所述差分传输路径的所述两个导体布置,并且所述电介质的宽度与所述两个导体之间的包括所述两个导

体自身的距离相同。

[0302] [8] 根据 [3] 至 [5] 中任一项所述的电子电路,其中,所述电介质沿着所述差分传输路径的所述两个导体布置于所述两个导体之间,并且所述电介质的宽度与所述两个导体之间的不包括所述两个导体自身的距离相同。

[0303] [9] 根据 [2] 所述的电子电路,其中,所述差分传输路径的所述两个导体的厚度被调整为使得所述单端 I/F 的阻抗与所述差分传输路径的阻抗相匹配。

[0304] [10] 根据 [2] 所述的电子电路,其中,所述两个导体以层的形式形成。

[0305] [11] 根据 [1] 至 [10] 中任一项所述的电子电路,其中,所述差分传输路径为共面带状印刷线。

[0306] [12] 根据 [1] 至 [11] 中任一项所述的电子电路,其中,所述单端信号为毫米波段信号。

[0307] [13] 一种电子电路的制造方法,所述制造方法包括:当将设置有单端 I/F 的半导体芯片安装到上面形成有用于传输差分信号的差分传输路径并且上面安装所述半导体芯片的安装部上时,将所述单端 I/F 包括的焊盘直接电连接到用于构成所述差分传输路径的导体。

[0308] [14] 一种安装部件,所述安装部件包括:

[0309] 用于传输差分信号的差分传输路径,所述差分传输路径形成在所述安装部件上;
以及

[0310] 电介质,所述电介质布置在所述差分传输路径上,

[0311] 其中,在所述安装部件上安装具有单端 I/F 的半导体芯片,所述单端 I/F 包括用于交换单端信号的焊盘。

[0312] [15] 根据 [14] 所述的安装部件,其中,所述单端 I/F 包括用于交换单端信号的信号焊盘和接地的接地焊盘,所述差分传输路径包括两个平行布置的导体,并且所述半导体芯片被安装成使得所述信号焊盘与所述两个导体中的一个导体连接,并且所述两个导体中的另一个导体与所述接地焊盘连接。

[0313] [16] 根据 [14] 或 [15] 所述的安装部件,其中,所述电介质的介电常数使所述单端 I/F 的阻抗与所述差分传输路径的阻抗匹配。

[0314] [17] 根据 [14] 或 [15] 所述的安装部件,其中,所述电介质的介电常数大于所述安装部的介电常数。

[0315] [18] 根据 [14] 至 [17] 所述的安装部件,其中,所述差分传输路径是共面带状印刷线。

[0316] [19] 根据 [14] 至 [17] 所述的安装部件,其中,所述单端信号是毫米波段信号。

[0317] 本领域技术人员应当理解,依据设计要求和因素,可以在本发明随附的权利要求或其等同物的范围内进行各种修改、组合、次组合以及改变。

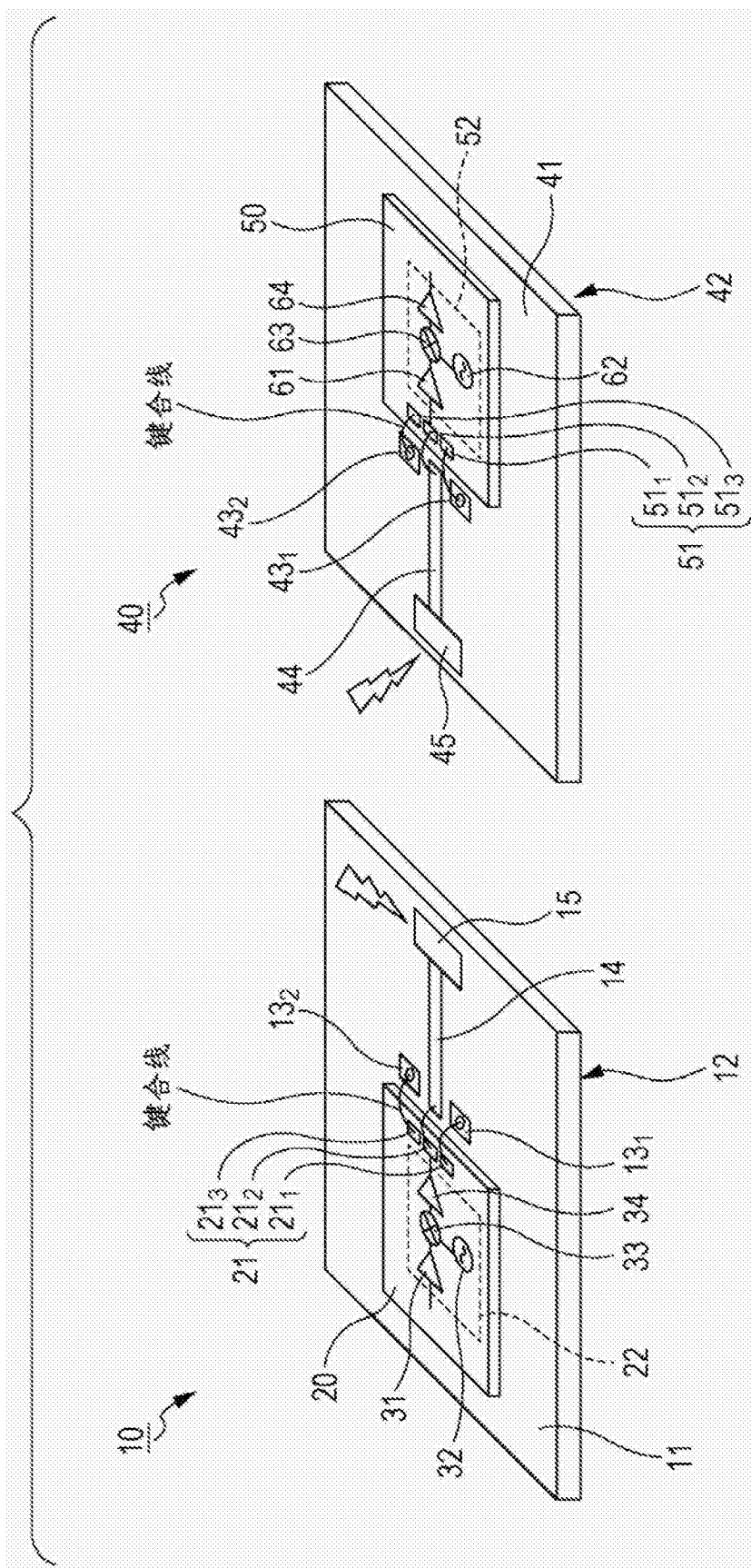


图1

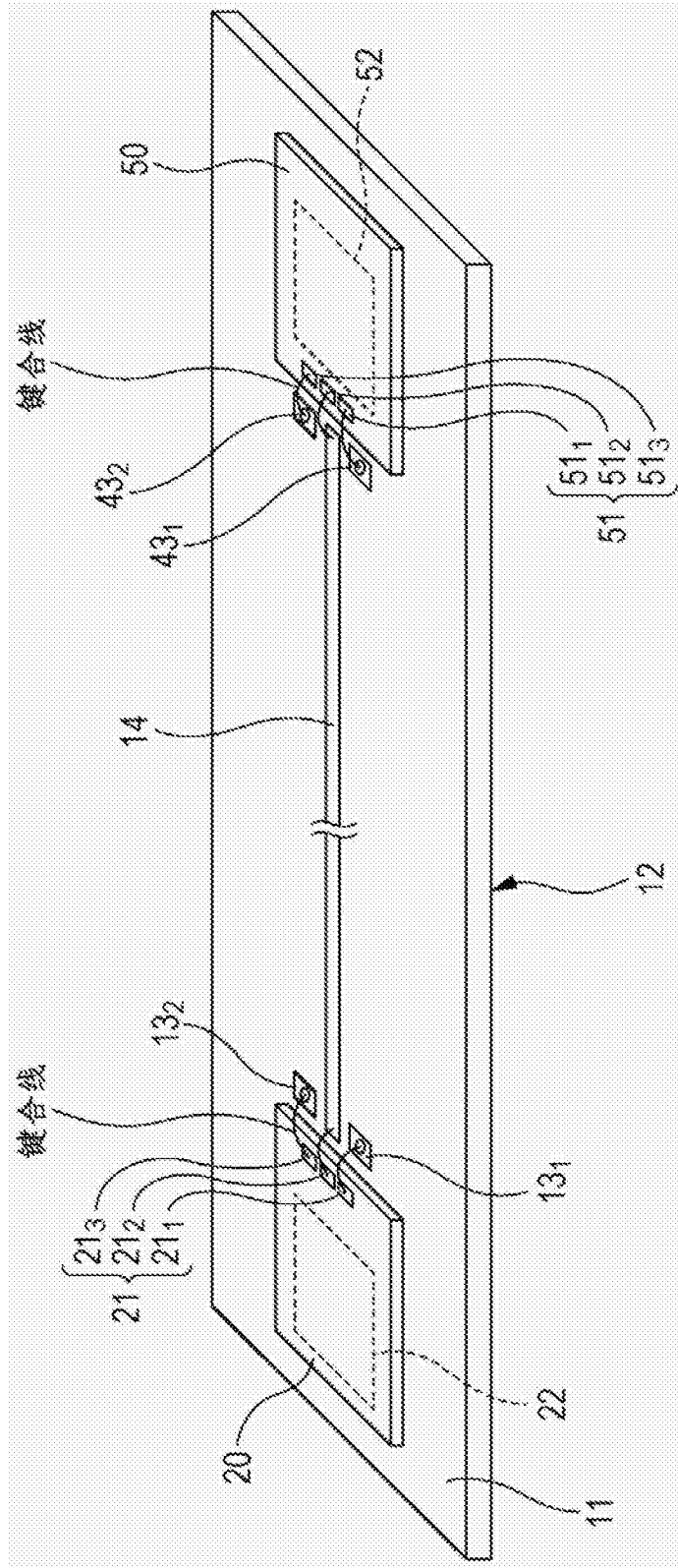


图2

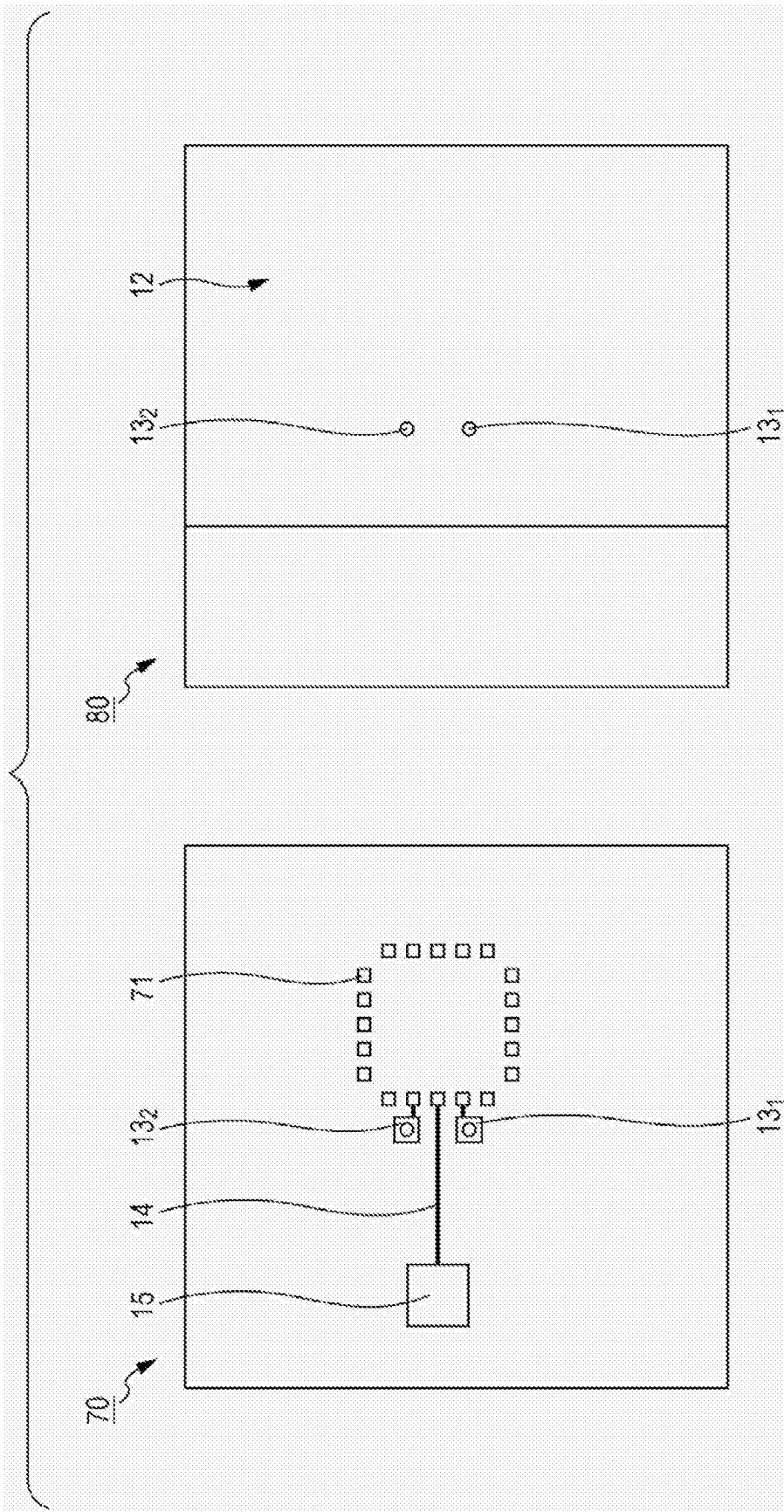


图3

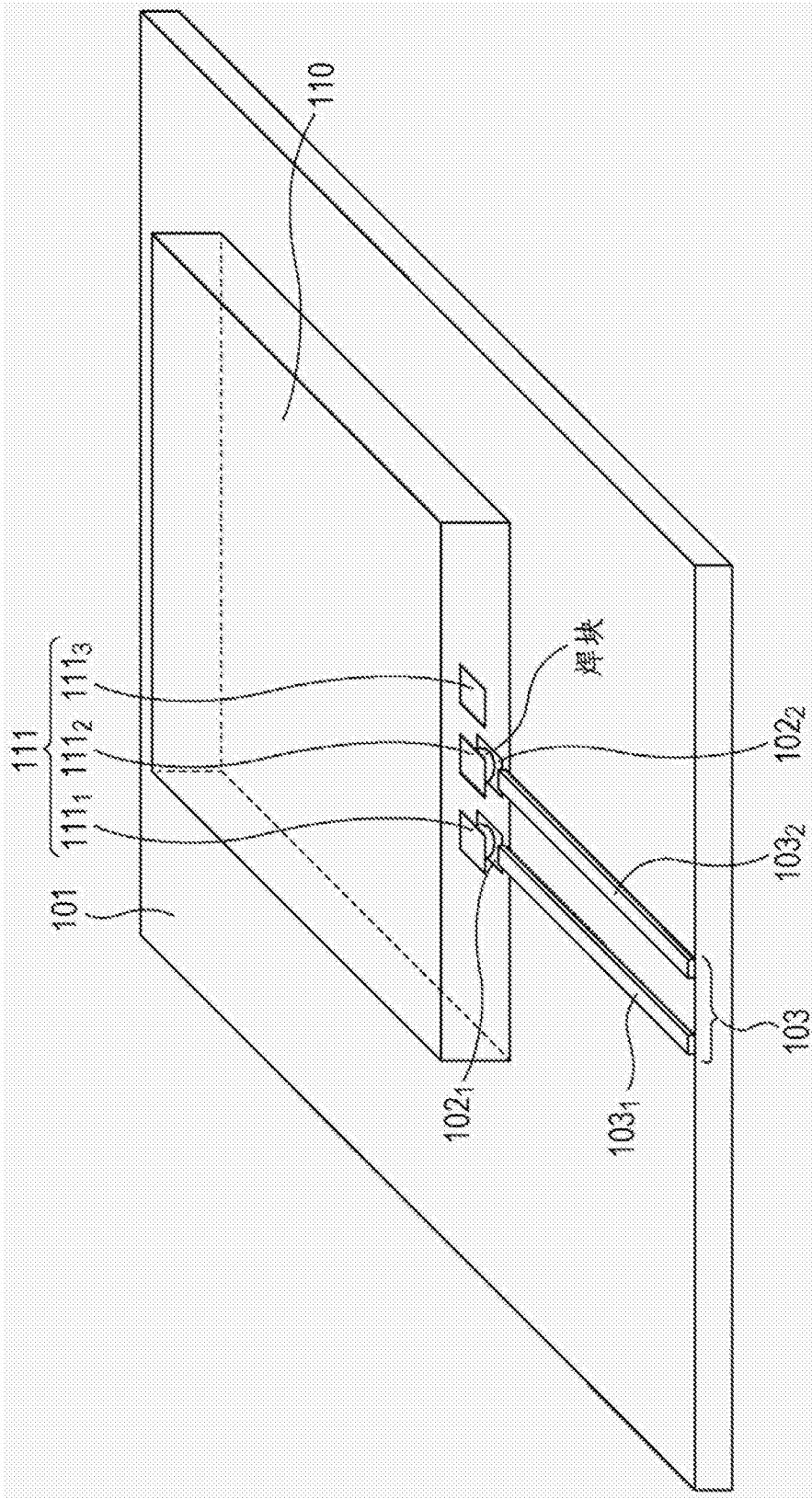


图4

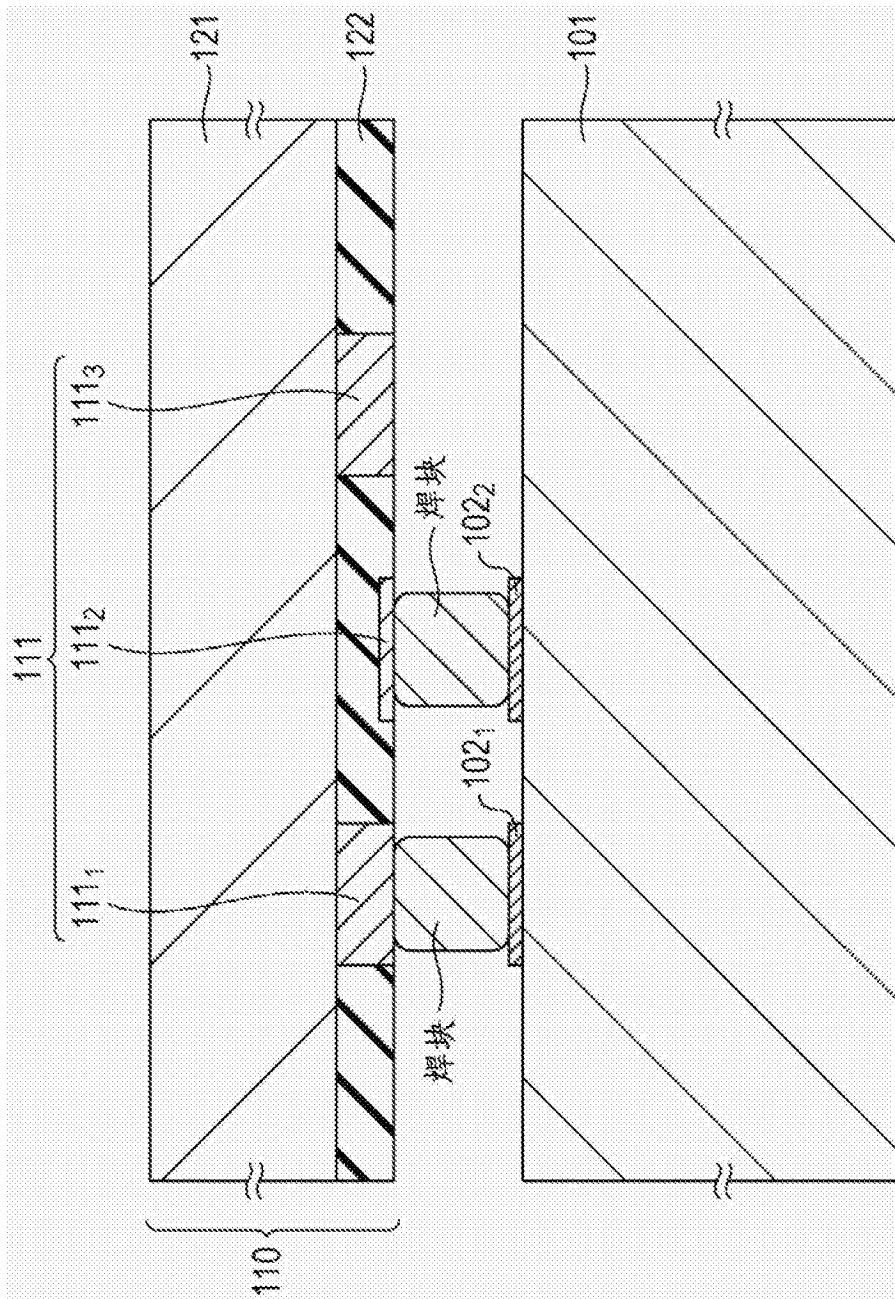


图5

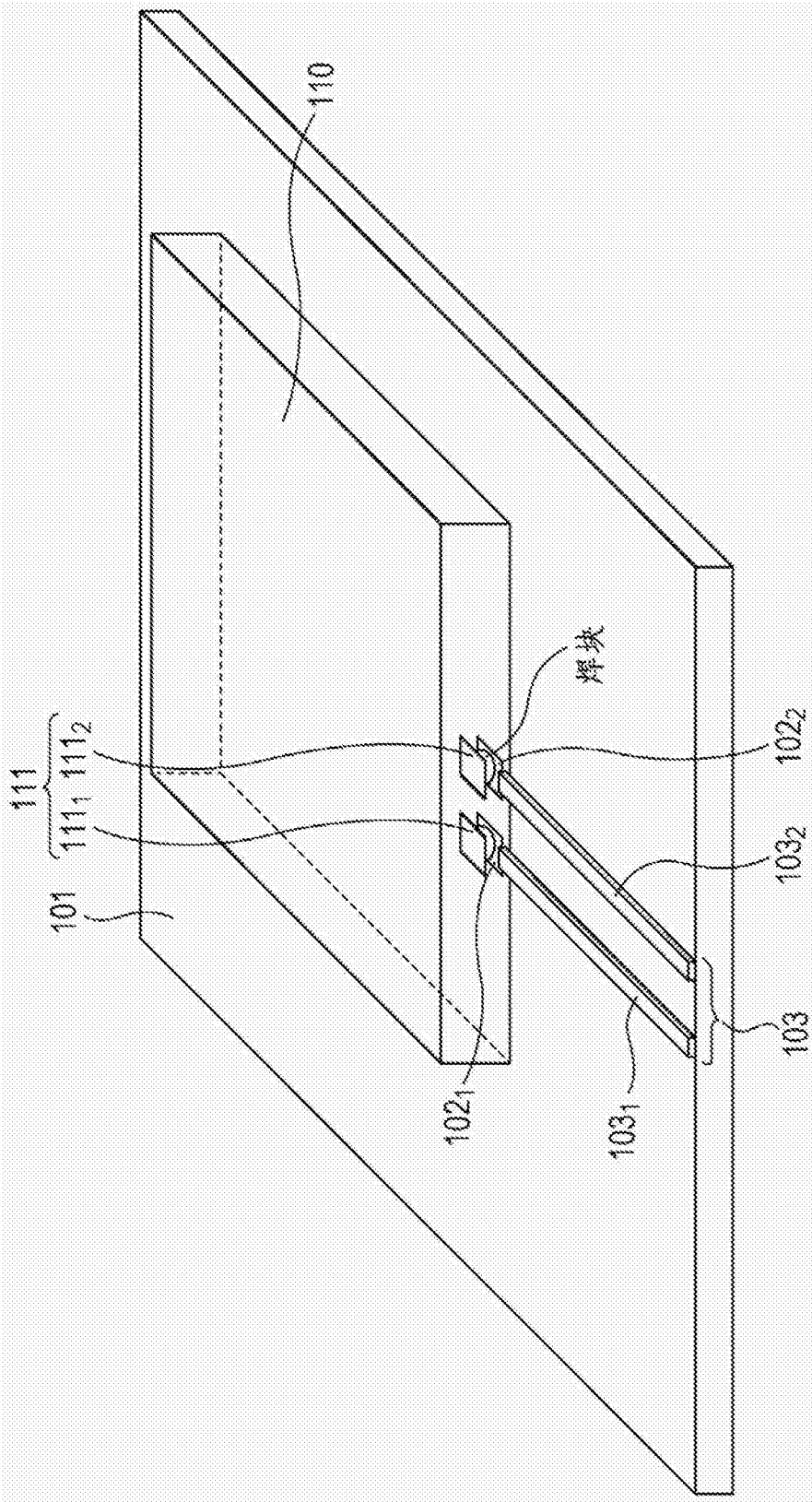


图6

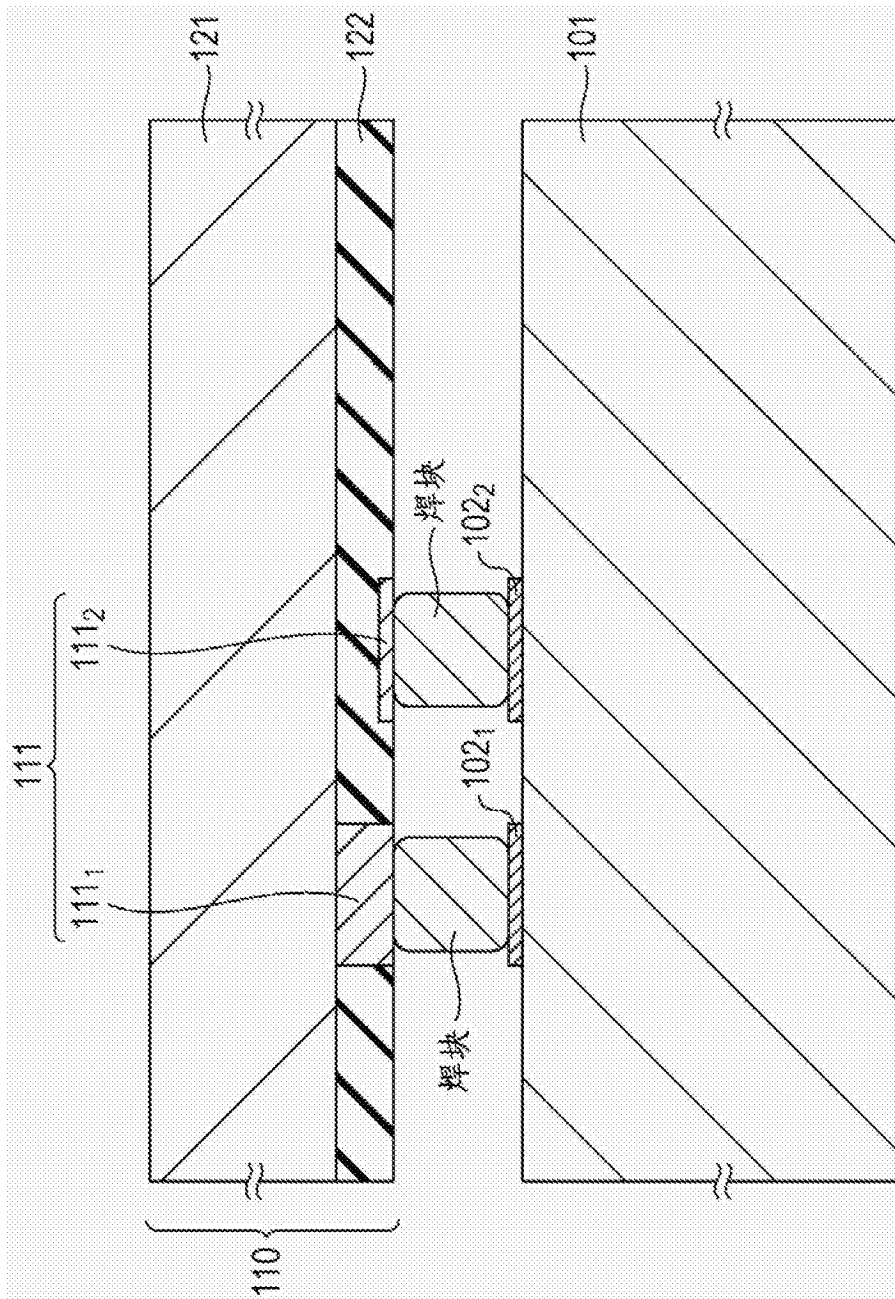


图7

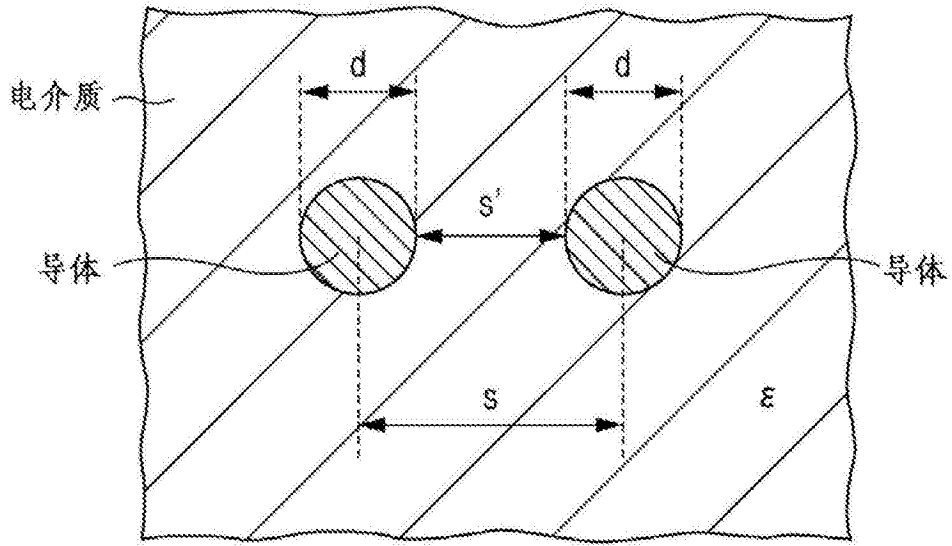


图8

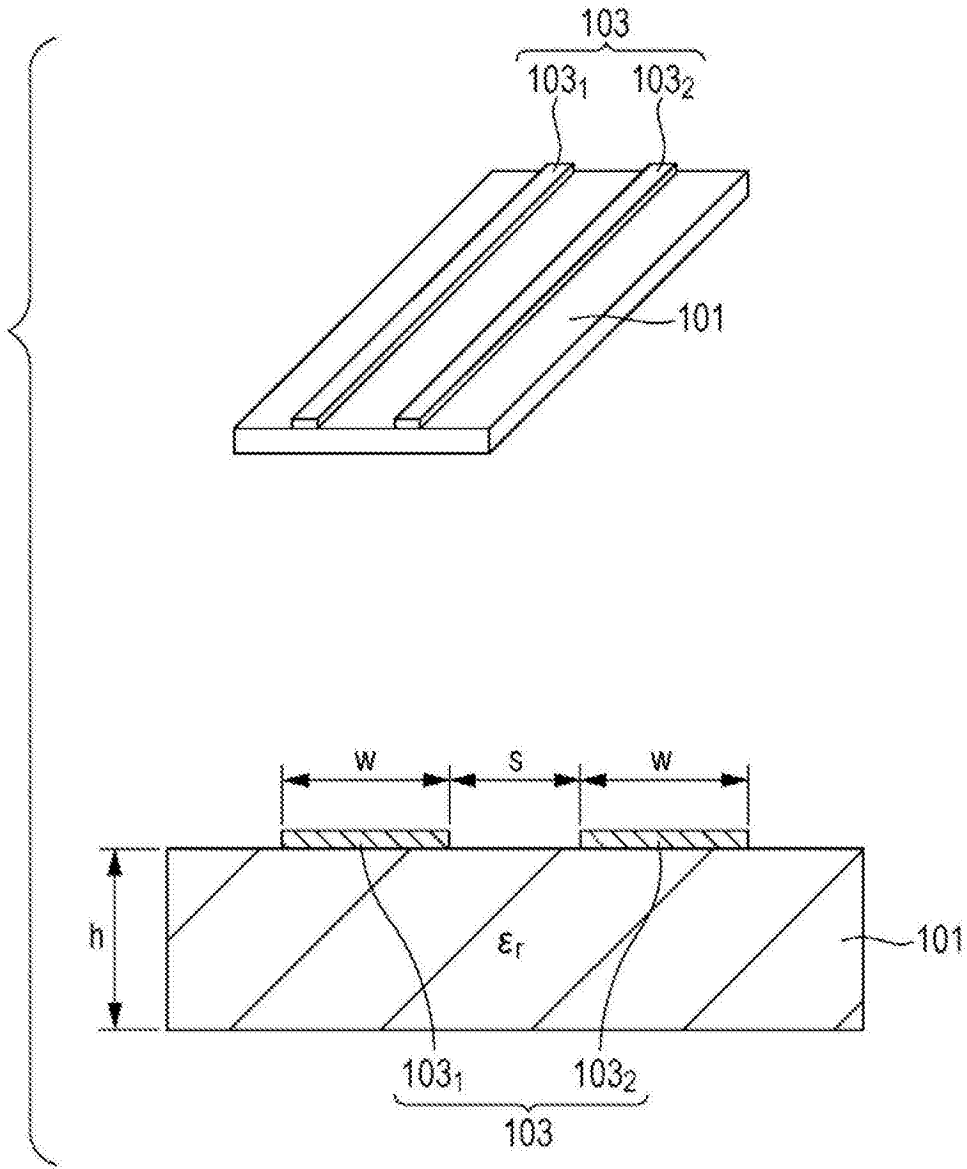


图9

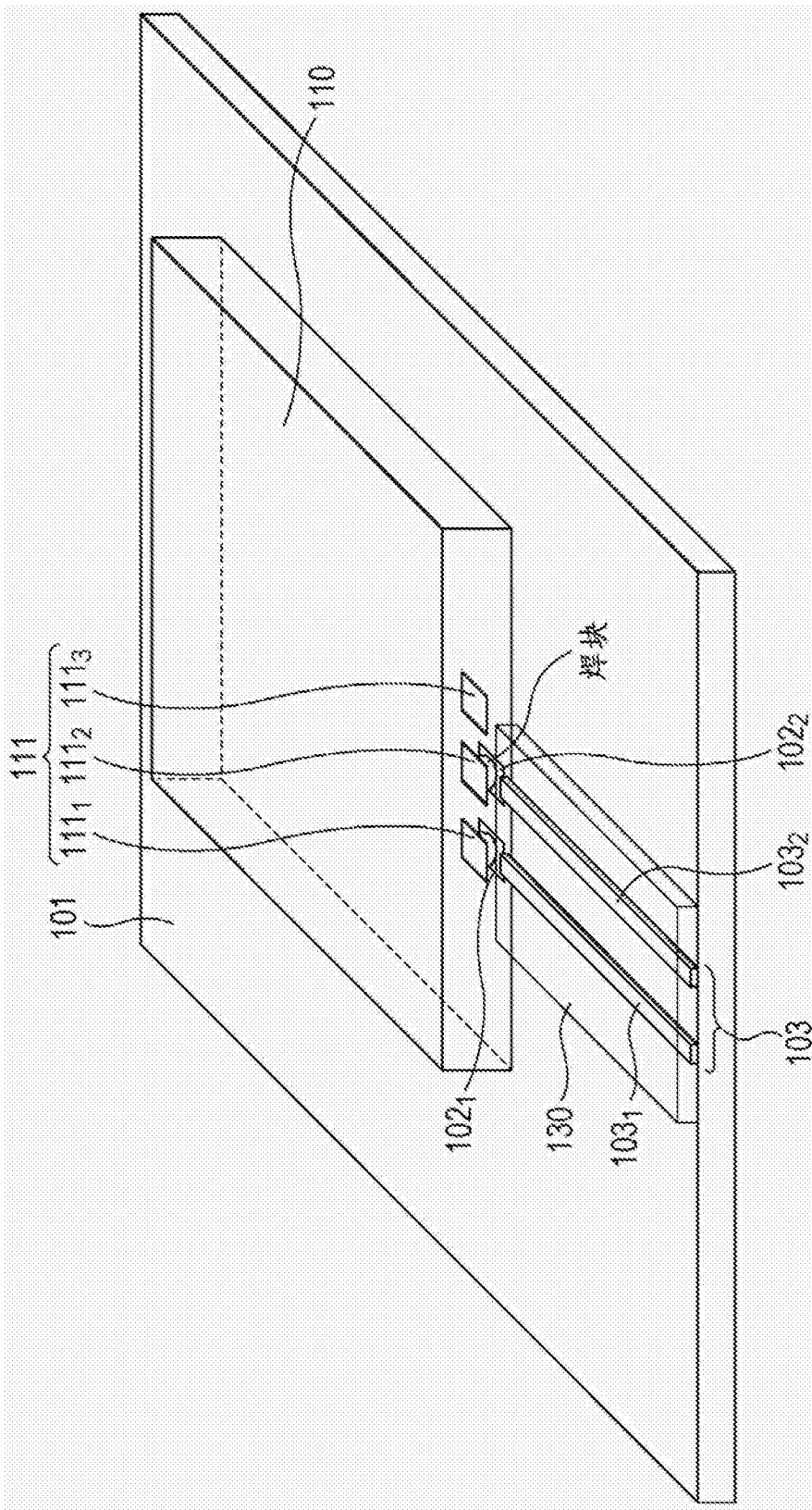


图10

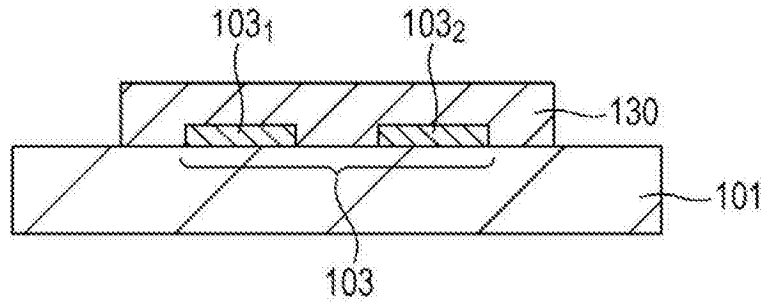


图11A

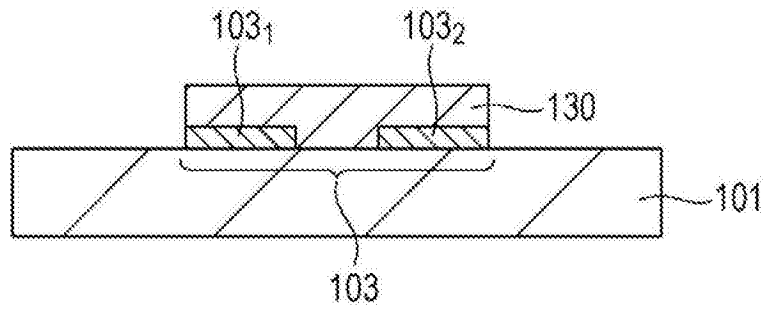


图11B

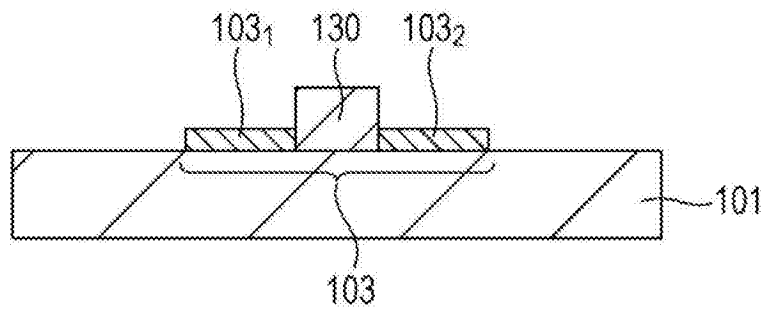


图11C

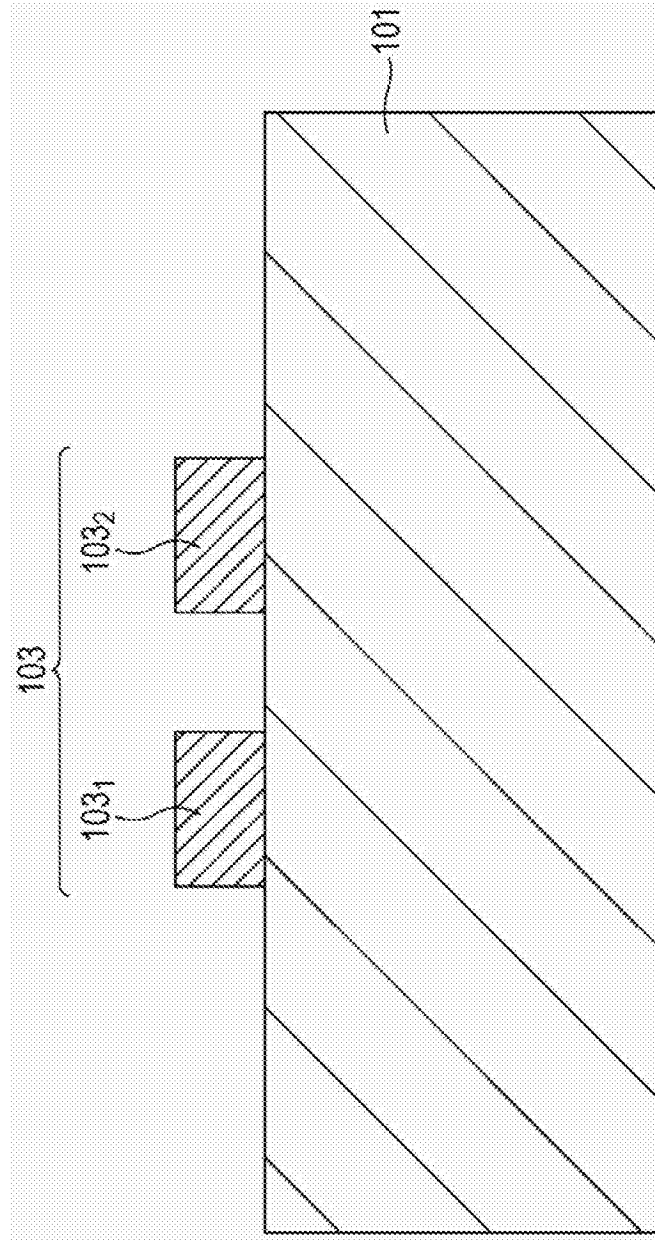


图12

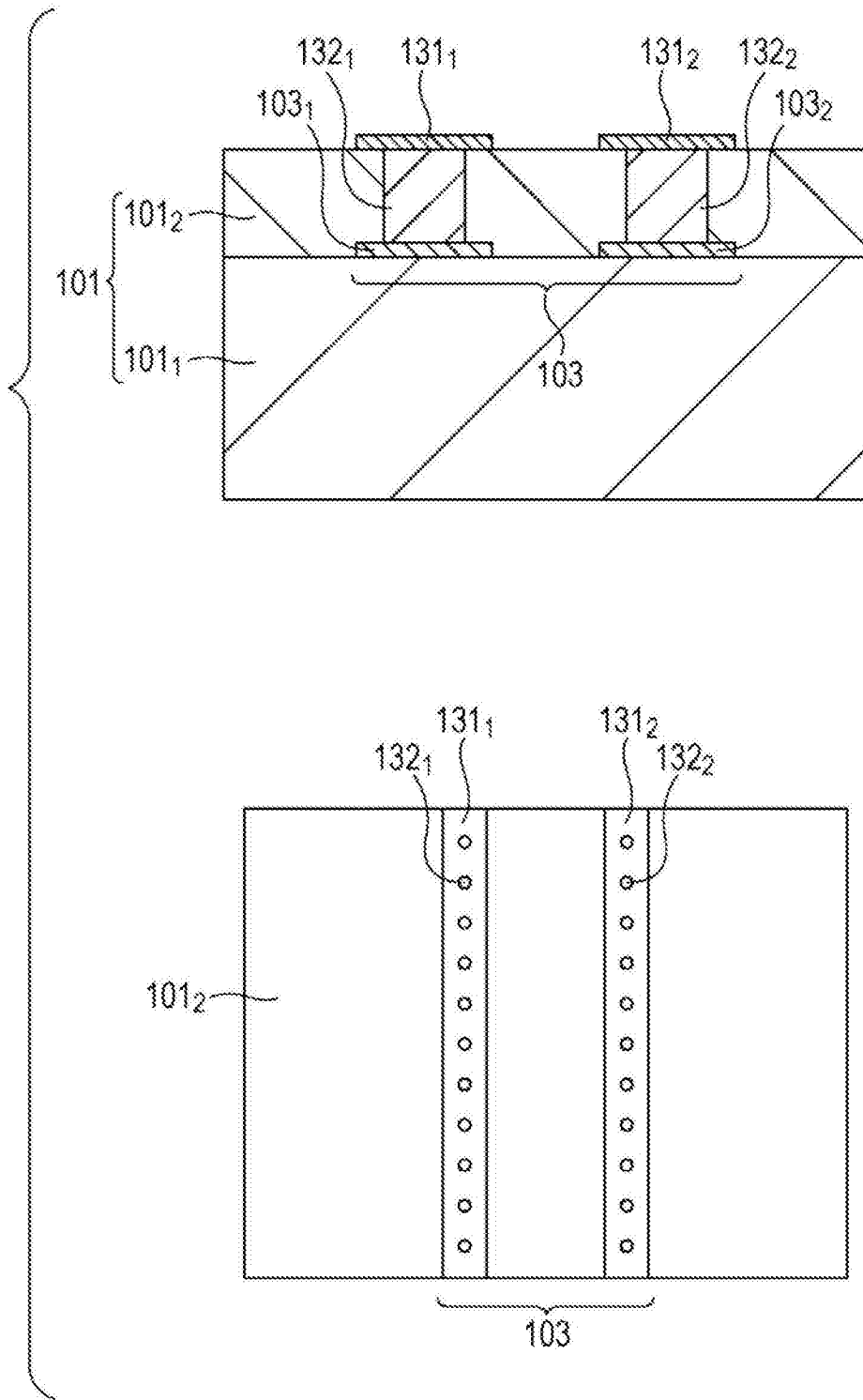


图13

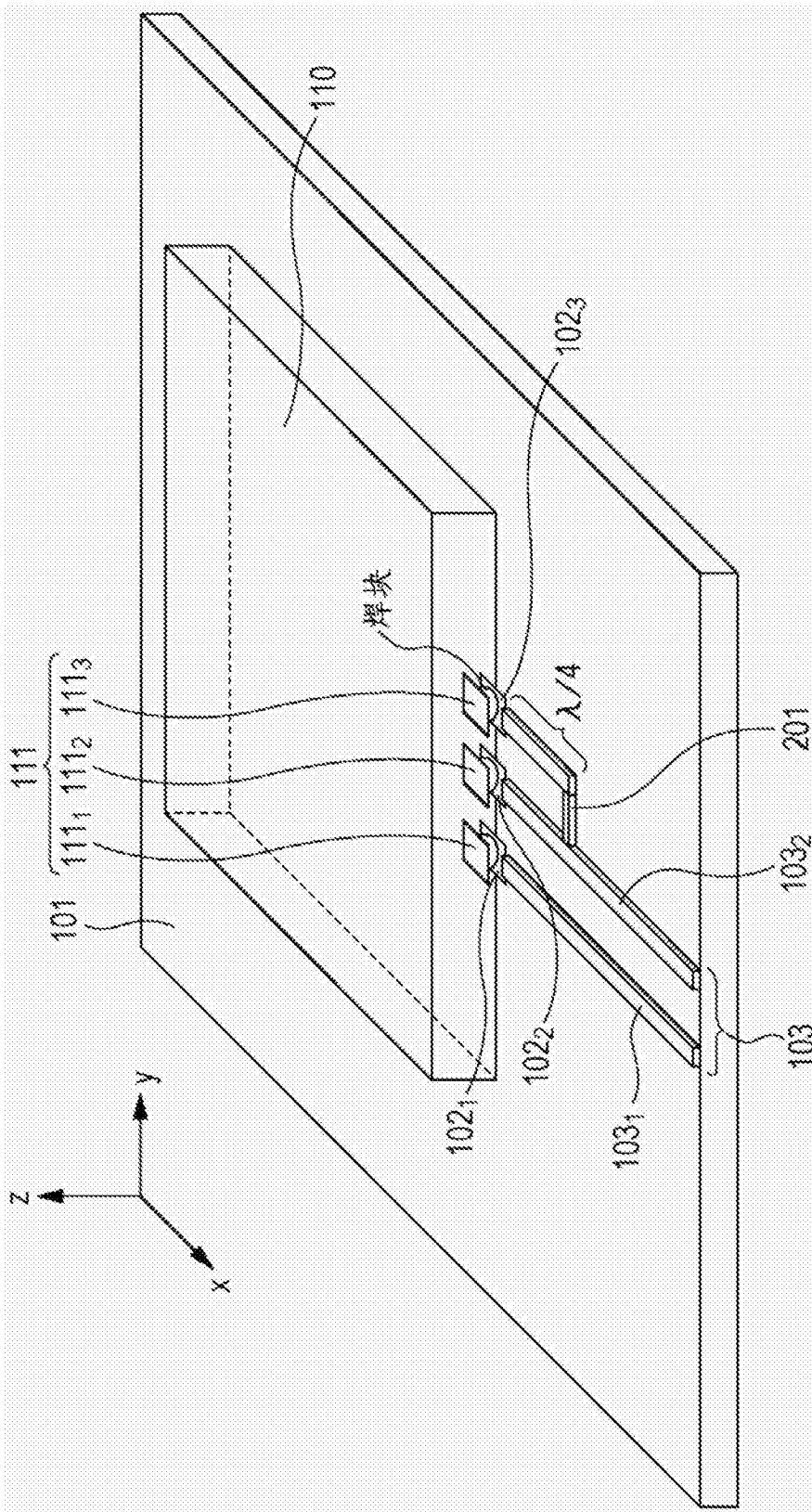


图14

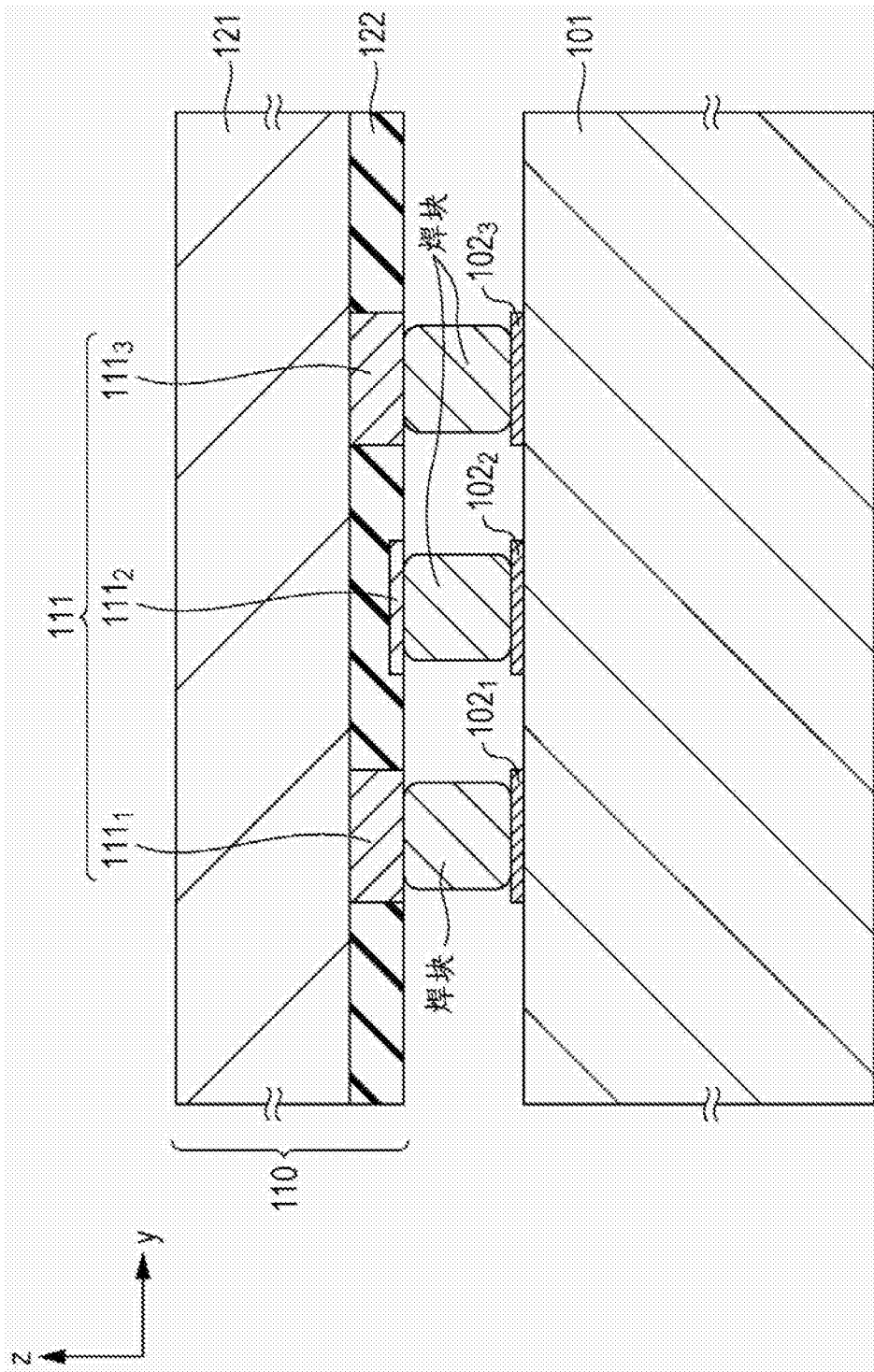


图15

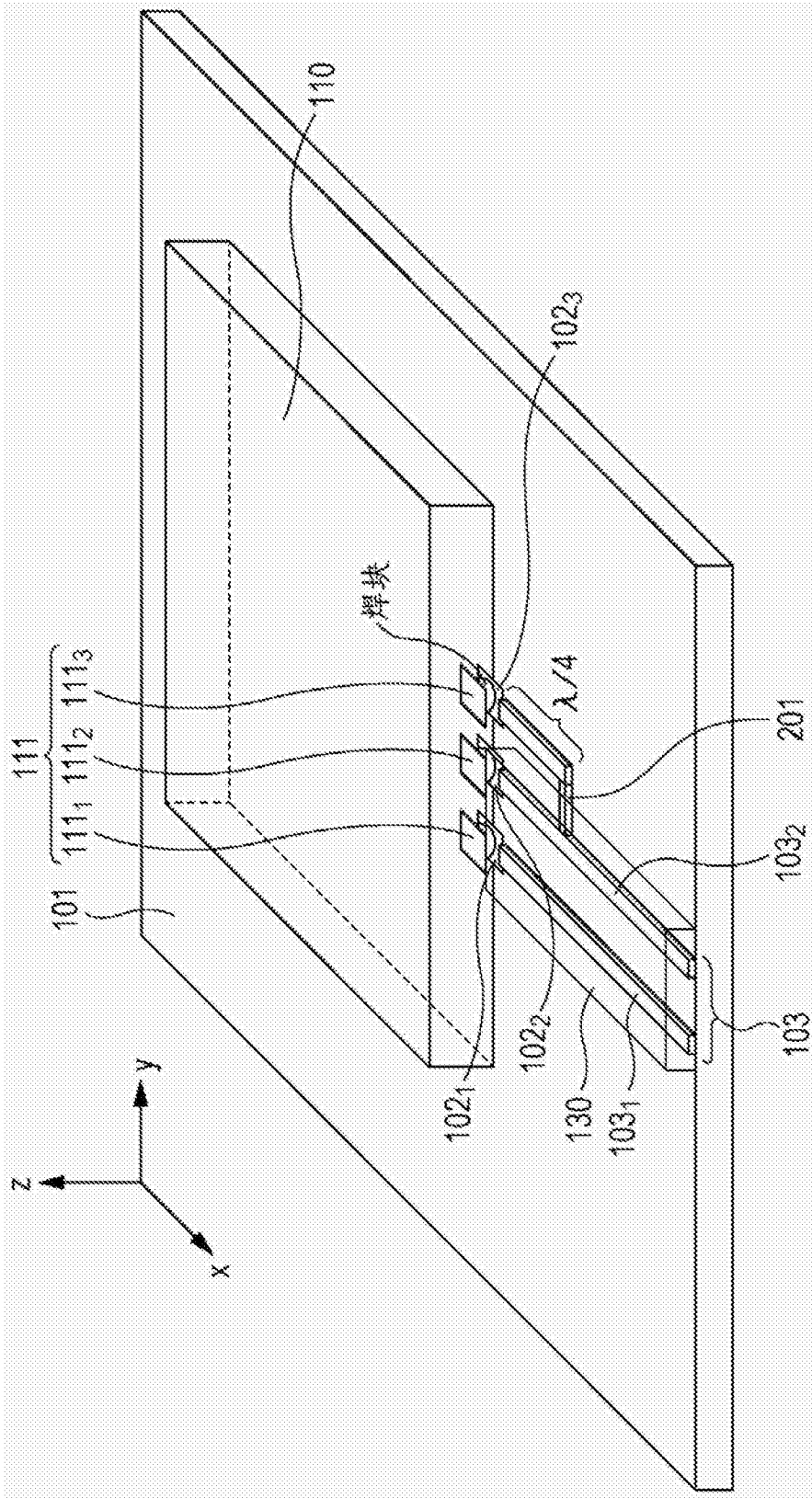


图16

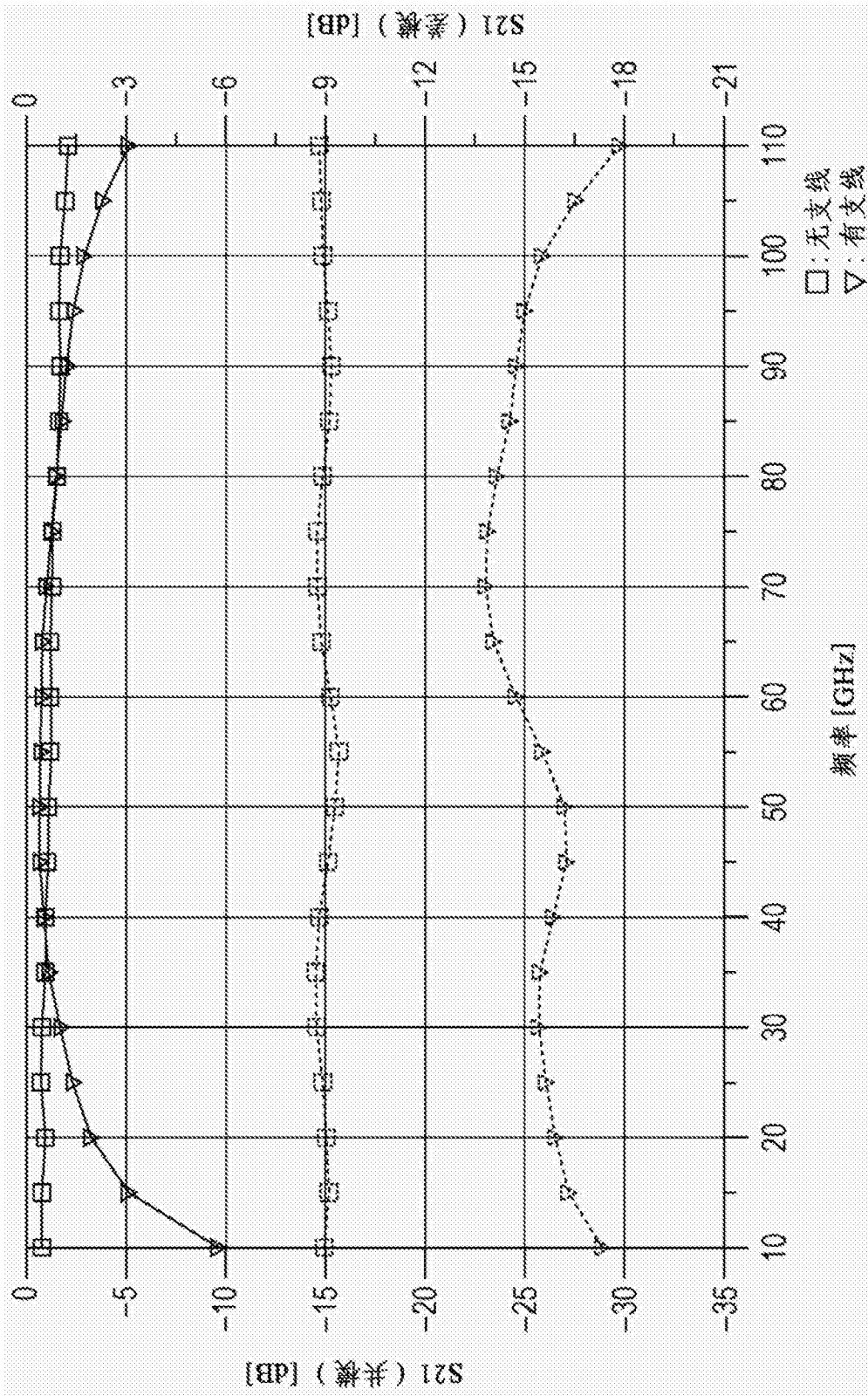


图17

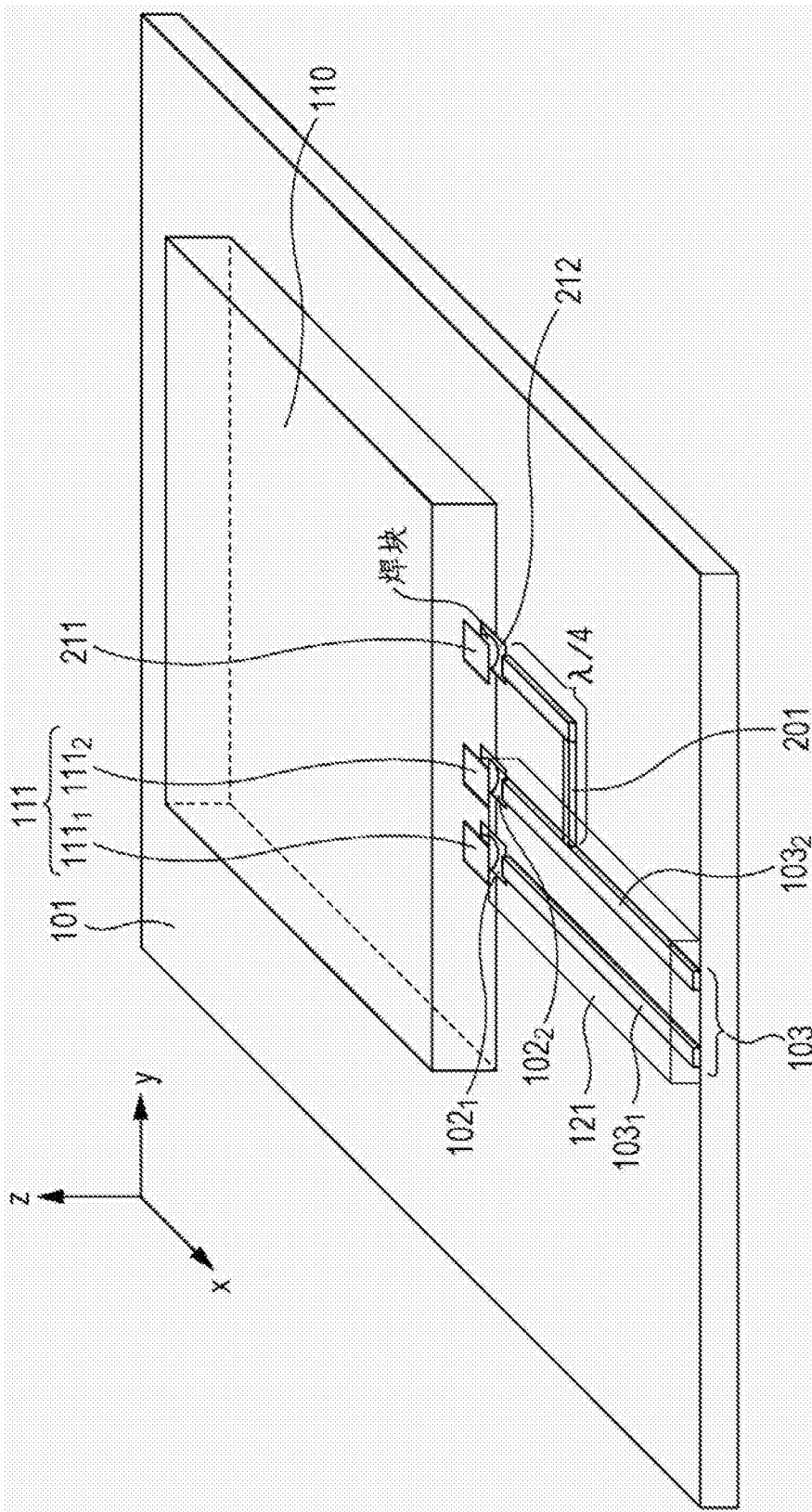


图18

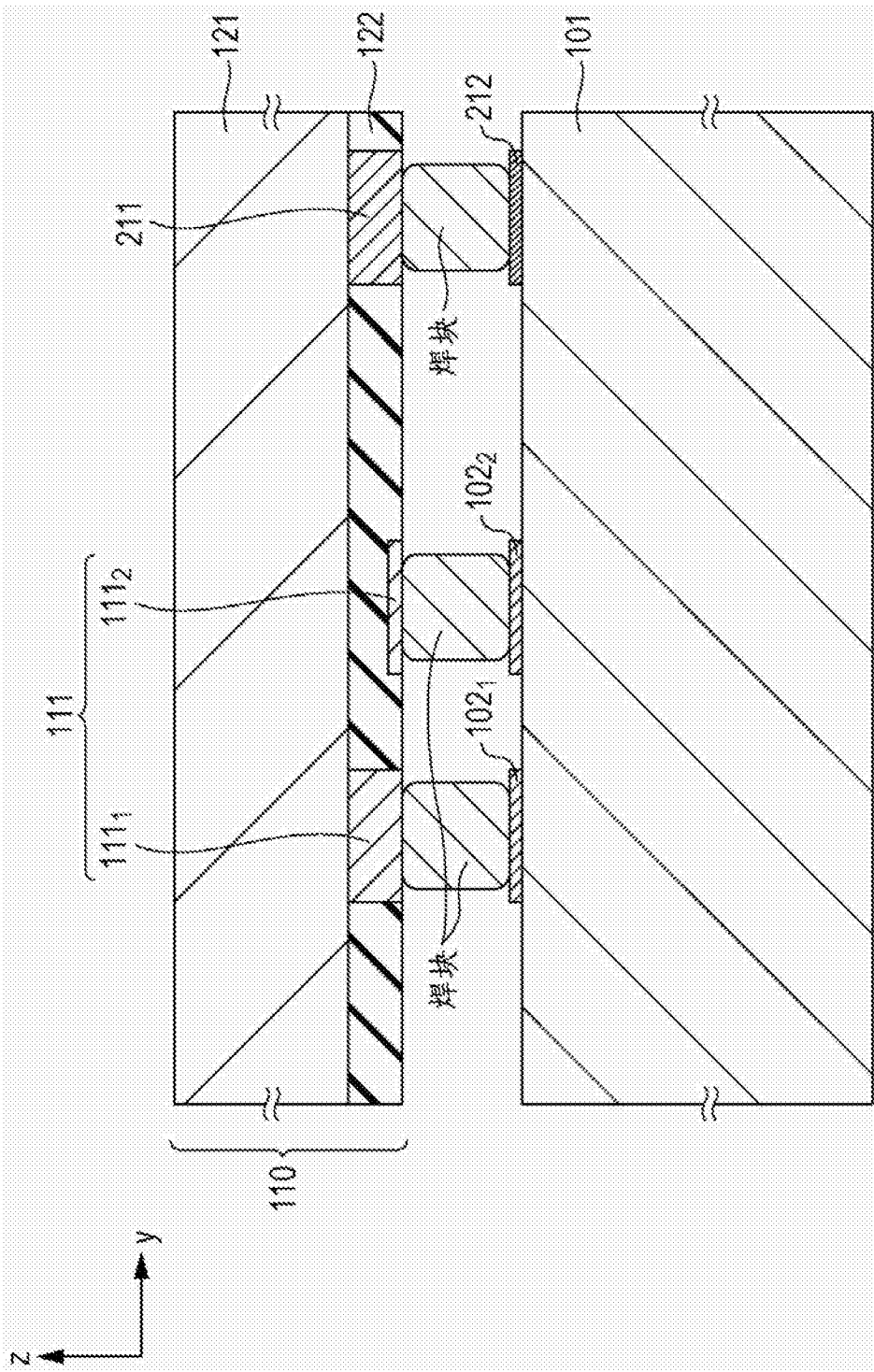


图19

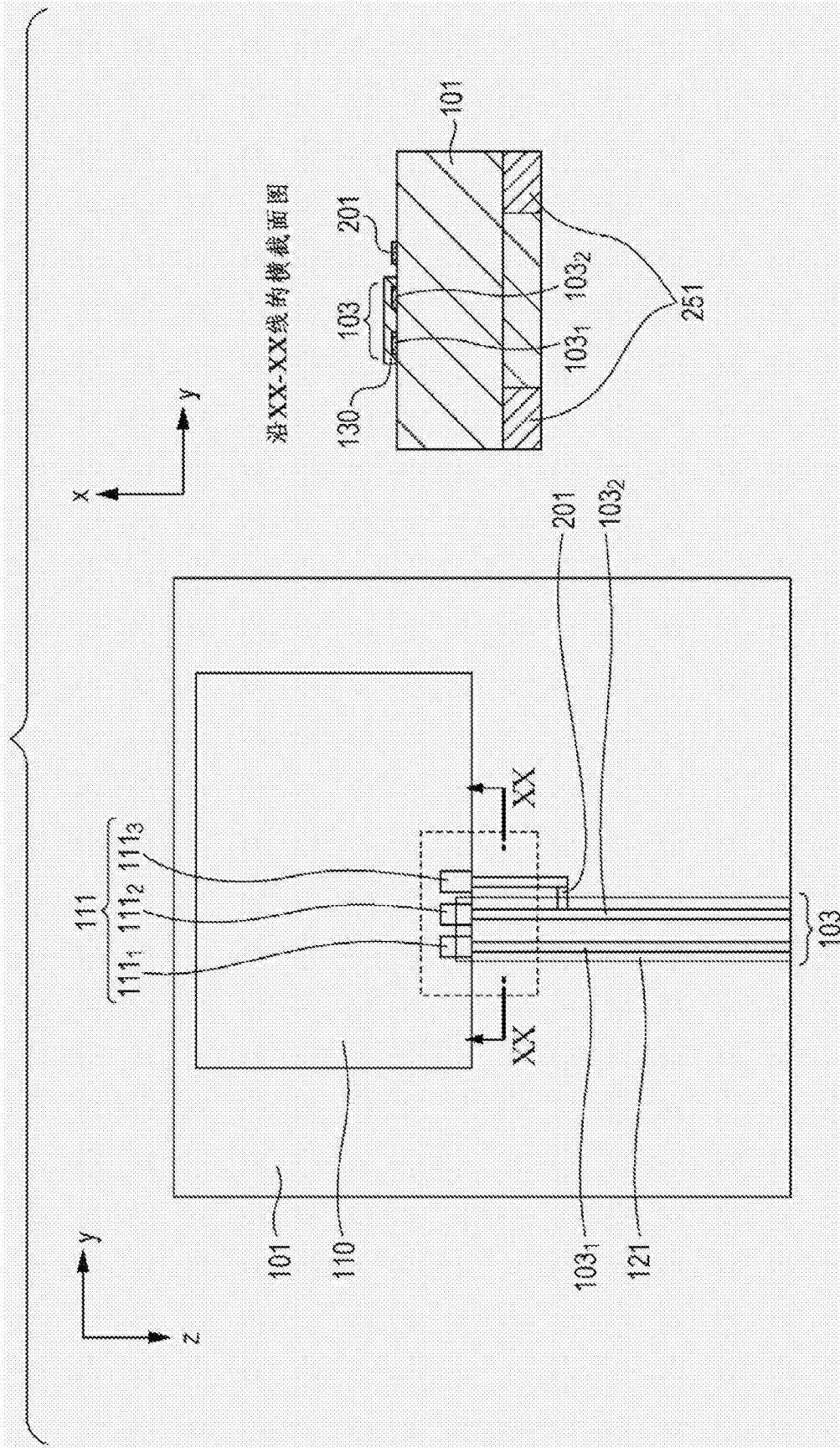


图20

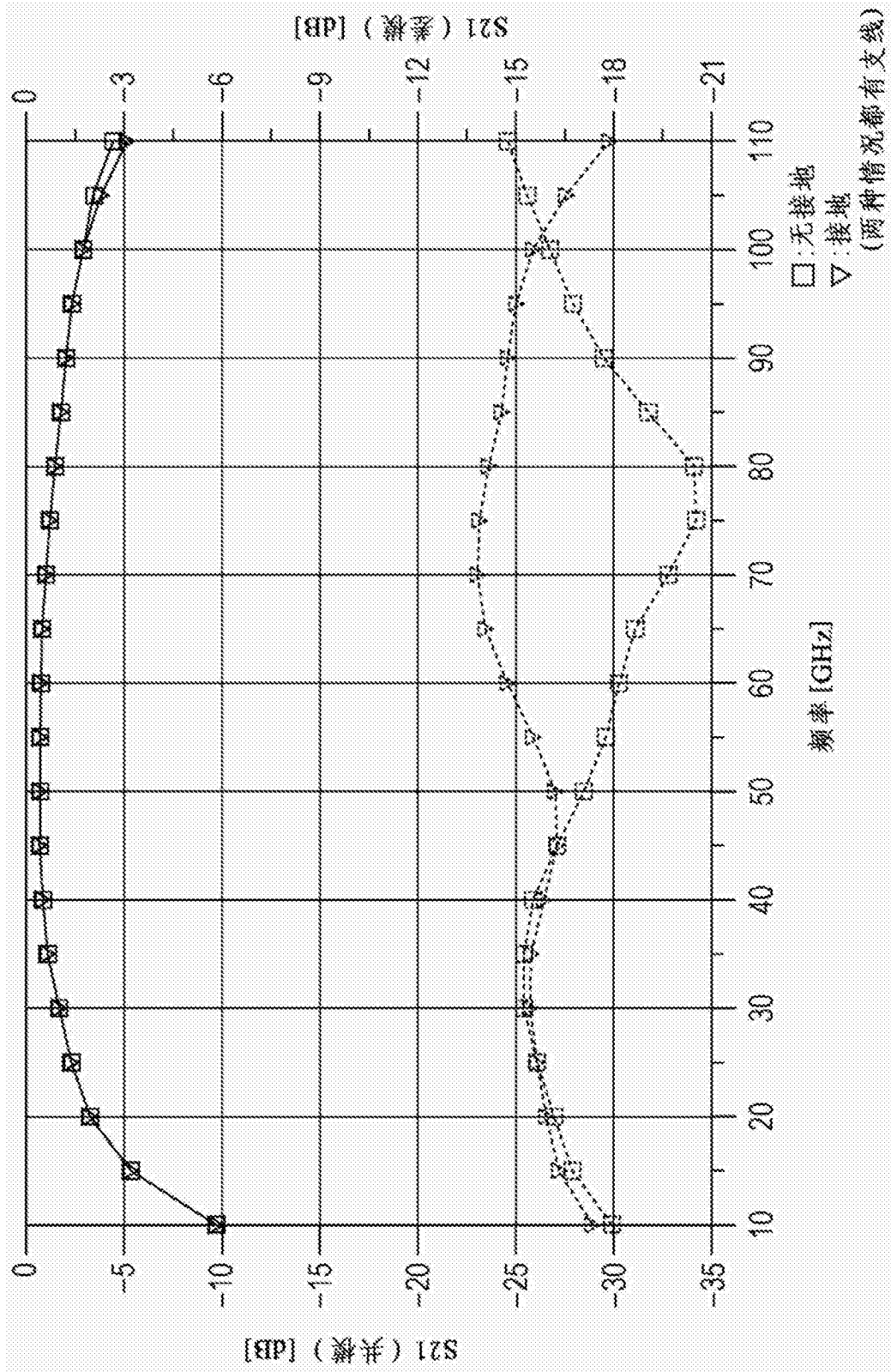


图21

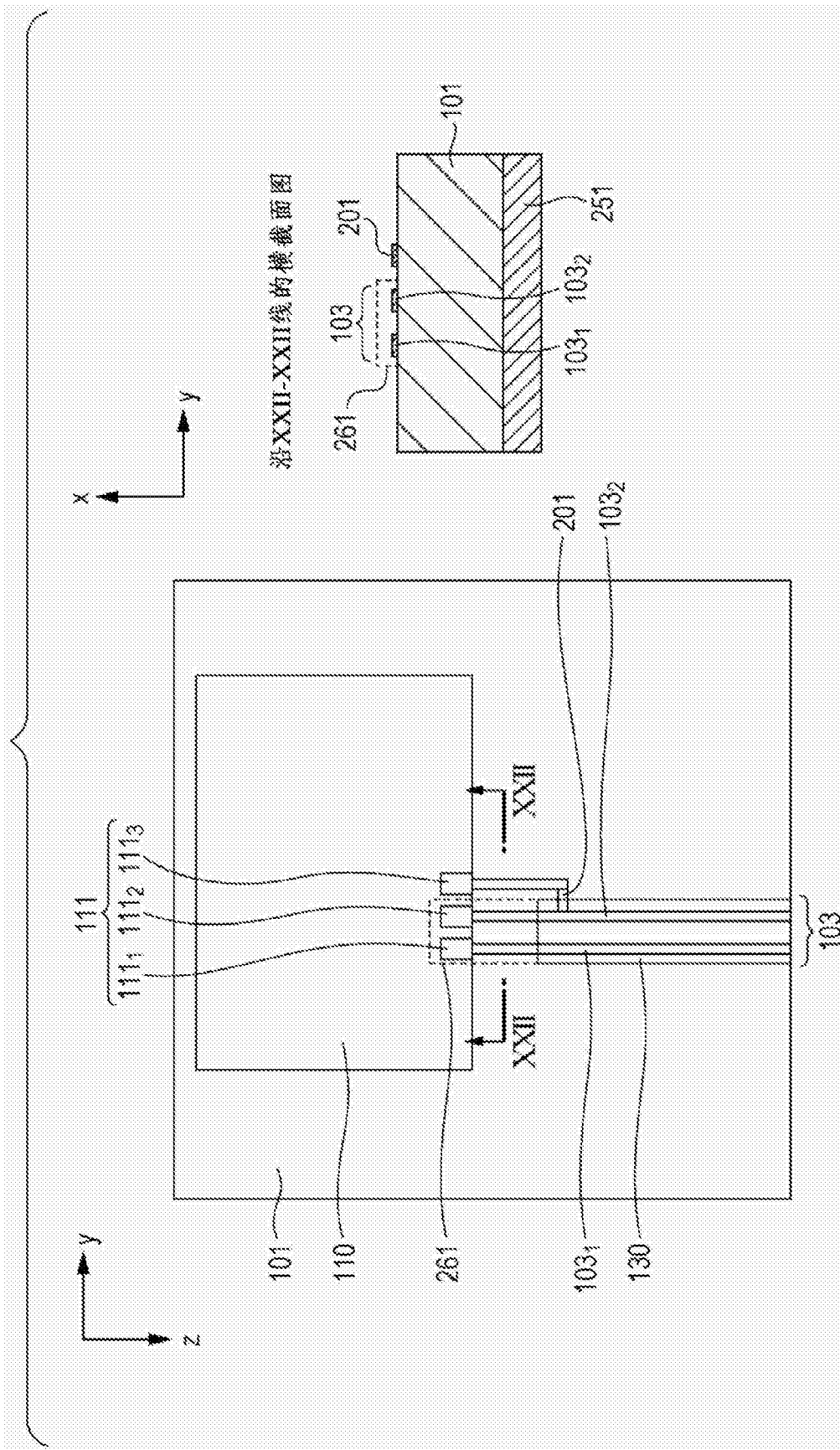


图22

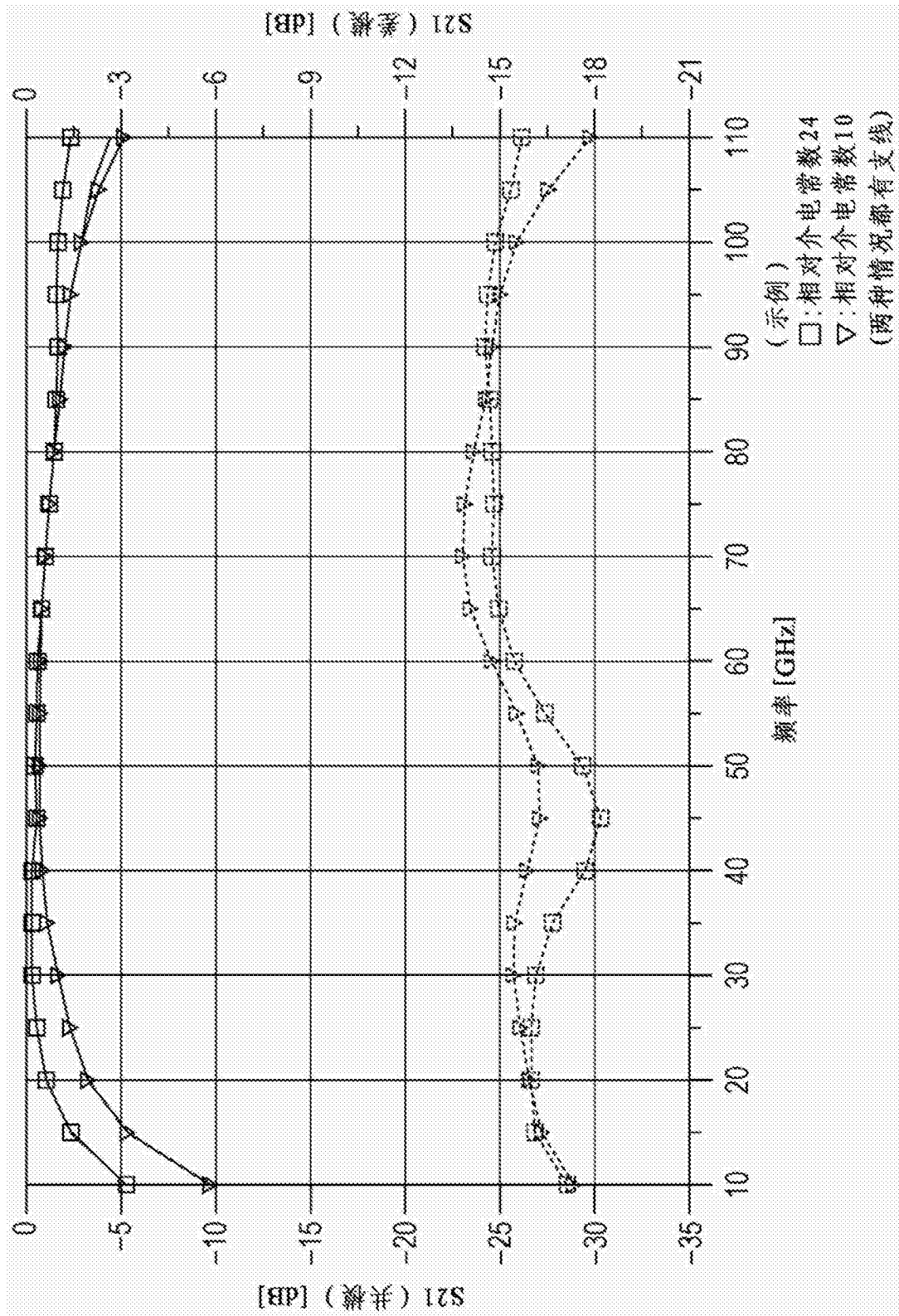


图23