

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6017429号
(P6017429)

(45) 発行日 平成28年11月2日 (2016. 11. 2)

(24) 登録日 平成28年10月7日 (2016. 10. 7)

(51) Int. Cl.

F I

GO 1 R 33/07 (2006. 01)

GO 1 R 33/06

H

GO 1 R 15/20 (2006. 01)

GO 1 R 15/20

C

請求項の数 26 (全 36 頁)

(21) 出願番号 特願2013-532815 (P2013-532815)
 (86) (22) 出願日 平成23年9月14日 (2011. 9. 14)
 (65) 公表番号 特表2013-539051 (P2013-539051A)
 (43) 公表日 平成25年10月17日 (2013. 10. 17)
 (86) 国際出願番号 PCT/US2011/051492
 (87) 国際公開番号 WO2012/047463
 (87) 国際公開日 平成24年4月12日 (2012. 4. 12)
 審査請求日 平成26年6月5日 (2014. 6. 5)
 (31) 優先権主張番号 12/900, 969
 (32) 優先日 平成22年10月8日 (2010. 10. 8)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 501105602
 アレグロ・マイクロシステムズ・エルエル
 シー
 アメリカ合衆国マサチューセッツ州016
 06, ウスター, ノースイースト・カット
 オフ 115
 (74) 代理人 100140109
 弁理士 小野 新次郎
 (74) 代理人 100075270
 弁理士 小林 泰
 (74) 代理人 100096013
 弁理士 富田 博行
 (74) 代理人 100092967
 弁理士 星野 修

最終頁に続く

(54) 【発明の名称】 磁場センサにおいて過渡信号を低減させるための装置および方法

(57) 【特許請求の範囲】

【請求項 1】

磁場センサであって、

ベース平面、該ベース平面に結合されるグランド・ピン、および信号出力ピンを備える
リード・フレームと、

前記ベース平面上に配置された集積回路ダイであって、

基板と、

前記基板上に配置され、磁場に応じて磁場信号を発生するように構成される磁場検知
エレメントと、前記基板上に配置される出力回路であって、回路グランド・ノードおよび回路出力ノ
ードを備えており、当該出力回路が前記磁場信号に応じて前記回路出力ノードで出力信号
を発生するように構成される、出力回路と、第1および第2の端を有するグランド回路トレースであって、当該グランド回路トレ
ースの第1端が前記回路グランド・ノードに結合される、グランド回路トレースと、

前記グランド回路トレースの第2端に結合されるグランド・ボンディング・パッドと

、
第1および第2の端を有する出力信号回路トレースであって、当該出力信号回路トレ
ースの第1端が前記回路出力ノードに結合される、出力信号回路トレースと、前記出力信号回路トレースの第2端に結合される出力信号ボンディング・パッドと、
を備える、集積回路ダイと、

10

20

前記グランド・ピンおよび前記信号出力ピンの間の導電パスを備え、回路ループ内部領域を有する回路ループと、

前記回路出力ノードに結合される補償済み信号出力ノードと、
導電構造と、
を備えており、

前記導電構造が、前記回路ループと直列配置で結合される補償ループであって、補償ループ内部領域を有しており、該補償ループ内部領域が、前記回路ループの前記内部領域に関連するように選択され、前記直列配置の第1端から前記直列配置の第2端方向に前記回路ループにわたるパスが、同一のパスに沿った前記補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有しており、前記補償ループ内部領域および前記補償ループ回転方向が選択されて、その結果、磁場における磁束の急速な変化を経験する前記回路ループからもたらされる前記補償済み信号出力ノードでの出力信号のオーバシュートまたはアンダシュートを低減させ、前記補償ループが、前記集積回路ダイの1つ以上の金属層に形成される導電トレースを備え、前記補償ループ全体が前記集積回路ダイ上に配置され、前記補償済み信号出力ノードが前記信号出力ピンに対応する、補償ループを備えている、
磁場センサ。

【請求項2】

請求項1記載の磁場センサにおいて、前記補償ループが前記回路出力ノードおよび前記補償済み信号出力ノードの間に結合されるか、または、前記補償ループがループ終端ノードおよび前記グランド・ノードの間に結合される、磁場センサ。

【請求項3】

請求項1記載の磁場センサにおいて、前記補償ループ内部領域が前記回路ループの内部領域と概ね同一になるように選択される、磁場センサ。

【請求項4】

請求項1記載の磁場センサにおいて、前記導電構造が、さらに、前記出力信号ボンディング・パッドおよび前記信号出力ピンの間に結合されるワイヤ・ボンドを備える、磁場センサ。

【請求項5】

請求項1記載の磁場センサにおいて、前記導電構造が、さらに、半田ボール、銅ピラー、金バンプ、共晶高鉛半田バンプ、無鉛半田バンプ、金スタッド・バンプ、高分子導電バンプ、異方性導電ペースト、または、導電フィルムの内から選択された1つ以上を備え、前記出力信号ボンディング・パッドおよび前記信号出力ピンの間に結合される、磁場センサ。

【請求項6】

請求項1記載の磁場センサにおいて、前記回路ループが、
前記グランド・ピンおよび前記回路グランド・ノードの間の第1の導電パスと、
前記回路グランド・ノードおよび前記回路出力ノードの間の第2の導電パスと、
前記回路出力ノードおよび前記信号出力ピンの間の第3の導電パスと、
を備える、磁場センサ。

【請求項7】

請求項1記載の磁場センサであって、さらに、前記集積回路ダイに近接して配置される磁束集中器を備える、磁場センサ。

【請求項8】

請求項7記載の磁場センサにおいて、前記磁束集中器が、切欠きを有するドーナツ形状を有しており、その中に前記集積回路ダイが配置される、磁場センサ。

【請求項9】

請求項8記載の磁場センサにおいて、前記ドーナツ形状が、電流を搬送するように構成された電流搬送導体に順応するように選択された内径を有し、前記磁場が前記電流に応じて発生される、磁場センサ。

【請求項 10】

請求項 1 記載の磁場センサであって、さらに、電流を搬送するように構成される電流搬送導体を備えており、前記磁場が前記電流に応じて発生される、磁場センサ。

【請求項 11】

請求項 10 記載の磁場センサであって、さらに、前記回路ダイに近接し、且つ、前記電流搬送導体に近接して配置される磁束集中器を備える、磁場センサ。

【請求項 12】

請求項 10 記載の磁場センサであって、さらに、2つの脚と該2つの脚を接合する端部領域とを備えるU字型の磁束集中器を備えており、前記集積回路ダイおよび前記電流搬送導体が、前記U字型磁束集中器の2つの脚の間に配置される、磁場センサ。

10

【請求項 13】

請求項 12 記載の磁場センサであって、さらに、前記集積回路ダイの周囲のモールド・パッケージを備えており、

前記電流搬送導体が第1および第2の主要表面と該第1および第2の主要表面の間の縁において対向する第1および第2の接合表面とを備え、

前記電流搬送導体が、前記第1接合表面の第1の切欠き、および前記第2接合表面の第2の切欠きを備え、

前記モールド・パッケージが、前記第1切欠き内に締りばめ配列に配置されて、前記集積回路ダイについて前記電流搬送導体に対する相対的な整合を提供し、

前記U字型磁束集中器の端部領域が、前記第2切欠き内に絞りばめ配列に配置されて、前記U字型磁束集中器について前記電流搬送導体および前記集積回路ダイに対する相対的な整合を提供する、
磁場センサ。

20

【請求項 14】

磁場に応じて磁場センサ内で出力信号を補償する方法であって、

前記磁場センサが、グランド・ピンおよび信号出力ピンを有するリード・フレームを備え、

前記磁場センサが、また、前記リード・フレームに配置される集積回路ダイを備え、且つ、磁場検知エレメントおよび該磁場検知エレメントに結合される出力回路を備え、

前記出力回路が、回路グランド・ノードおよび回路出力ノードを備え、

30

当該方法が、

前記グランド・ピンおよび前記信号出力ピンの間の導電パスで構成される前記磁場センサ内の回路ループを特定するステップであって、前記回路ループが回路ループ内部領域を備える、ステップと、

前記回路出力ノードに結合される補償済み信号出力ノードを設けるステップと、

導電構造を設けるステップであって、

前記回路ループと直列配置で結合される補償ループを設けることを含み、

前記補償ループが補償ループ内部領域を有し、

前記補償ループ内部領域が、前記回路ループの前記内部領域に関連するように選択され、

40

前記直列配置の第1端から前記直列配置の第2端方向に前記回路ループにわたるパスが、同一のパスに沿った前記補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有しており、

前記補償ループ内部領域および前記補償ループ回転方向が選択されて、その結果、磁場における磁束の急速な変化を経験する前記回路ループからもたらされる前記補償済み信号出力ノードでの出力信号のオーバシュートまたはアンダシュートを低減させる、

ステップと、

を含み、前記補償ループが、前記集積回路ダイの1つ以上の金属層に形成される導電トレースを備え、前記補償ループ全体が前記集積回路ダイ上に配置され、前記補償済み信号出力ノードが前記信号出力ピンに対応する、方法。

50

【請求項 15】

請求項 14 記載の方法において、前記補償ループを設ける前記ステップが、前記回路出力ノードおよび前記補償済み信号出力ノードの間に結合される前記補償ループを設けること、または、ループ終端ノードおよび前記グランド・ノードの間に結合される前記補償ループを設けることを含む、方法。

【請求項 16】

請求項 14 記載の方法において、前記補償ループ内部領域が前記回路ループの内部領域と概ね同一になるように選択される、方法。

【請求項 17】

請求項 14 記載の方法において、前記回路ループが、
前記グランド・ピンおよび前記回路グランド・ノードの間の第 1 の導電パスと、
前記回路グランド・ノードおよび前記回路出力ノードの間の第 2 の導電パスと、
前記回路出力ノードおよび前記信号出力ピンの間の第 3 の導電パスと、
を備える、方法。

10

【請求項 18】

請求項 14 記載の方法において、さらに、前記集積回路ダイに近接する磁束集中器を配置するステップを含む、方法。

【請求項 19】

請求項 18 記載の方法において、前記磁束集中器が、切欠きを有するドーナツ形状を有しており、その中に前記集積回路ダイが配置される、方法。

20

【請求項 20】

請求項 19 記載の方法において、前記ドーナツ形状が、電流を搬送するように構成された電流搬送導体に順応するように選択された内径を有し、前記磁場が前記電流に応じて発生される、方法。

【請求項 21】

請求項 14 記載の方法であって、さらに、電流を前記集積回路ダイに近接して搬送するように構成される電流搬送導体を配置するステップを含み、前記磁場が前記電流に応じて発生される、方法。

【請求項 22】

請求項 21 記載の方法であって、さらに、前記回路ダイに近接し、且つ、前記電流搬送導体に近接する磁束集中器を配置するステップを含む、方法。

30

【請求項 23】

請求項 21 記載の方法であって、さらに、前記回路ダイに近接する U 字型の磁束集中器を配置するステップを含み、前記 U 字型磁束集中器が、2 つの脚と該 2 つの脚を接合する端部領域とを備え、前記集積回路ダイおよび前記電流搬送導体が、前記 U 字型磁束集中器の 2 つの脚の間に配置される、方法。

【請求項 24】

請求項 23 記載の方法であって、さらに、前記集積回路ダイの周囲にモールド・パッケージをモールドするステップを含み、

前記電流搬送導体が第 1 および第 2 の主要表面と該第 1 および第 2 の主要表面の間の縁において対向する第 1 および第 2 の接合表面とを備え、

40

前記電流搬送導体が、前記第 1 接合表面の第 1 の切欠き、および前記第 2 接合表面の第 2 の切欠きを備え、

前記モールド・パッケージが、前記第 1 切欠き内に締め配列に配置されて、前記集積回路ダイについて前記電流搬送導体に対する相対的な整合を提供し、

前記 U 字型磁束集中器の端部領域が、前記第 2 切欠き内に締め配列に配置されて、前記 U 字型磁束集中器について前記電流搬送導体および前記集積回路ダイに対する相対的な整合を提供する、方法。

【請求項 25】

磁場センサであって、

50

ベース平面、該ベース平面に結合されるグランド・ピン、および信号出力ピンを備えるリード・フレームと、

前記ベース平面上に配置された集積回路ダイであって、

基板と、

前記基板上に配置され、磁場に応じて磁場信号を発生するように構成される磁場検知エレメントと、

前記基板上に配置される出力回路であって、回路グランド・ノードおよび回路出力ノードを備えており、当該出力回路が前記磁場信号に応じて前記回路出力ノードで出力信号を発生するように構成される、出力回路と、

第1および第2の端を有するグランド回路トレースであって、当該グランド回路トレースの第1端が前記回路グランド・ノードに結合される、グランド回路トレースと、

前記グランド回路トレースの第2端に結合されるグランド・ボンディング・パッドと

、
第1および第2の端を有する出力信号回路トレースであって、当該出力信号回路トレースの第1端が前記回路出力ノードに結合される、出力信号回路トレースと、

前記出力信号回路トレースの第2端に結合される出力信号ボンディング・パッドと、
を備える、集積回路ダイと、

前記グランド・ピンおよび前記信号出力ピンの間の導電パスを備え、回路ループ内部領域を有する回路ループと、

前記回路出力ノードに結合される補償済み信号出力ノードと、

導電構造と、

を備えており、

前記導電構造が、前記回路ループと直列配置で結合される補償ループであって、補償ループ内部領域を有しており、該補償ループ内部領域が、前記回路ループの前記内部領域に関連するように選択され、前記直列配置の第1端から前記直列配置の第2端方向に前記回路ループにわたるパスが、同一のパスに沿った前記補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有しており、前記補償ループ内部領域および前記補償ループ回転方向が選択されて、その結果、磁場における磁束の急速な変化を経験する前記回路ループからもたらされる前記補償済み信号出力ノードでの出力信号のオーバシュートまたはアンダシュートを低減させ、前記補償ループ全体が、前記リード・フレームの一部分として提供され、前記補償済み信号出力ノードが前記信号出力ピンに対応する、補償ループを備えている、
磁場センサ。

【請求項26】

磁場に応じて磁場センサ内で出力信号を補償する方法であって、

前記磁場センサが、グランド・ピンおよび信号出力ピンを有するリード・フレームを備え、

前記磁場センサが、また、前記リード・フレームに配置される集積回路ダイを備え、且つ、磁場検知エレメントおよび該磁場検知エレメントに結合される出力回路を備え、

前記出力回路が、回路グランド・ノードおよび回路出力ノードを備え、
当該方法が、

前記グランド・ピンおよび前記信号出力ピンの間の導電パスで構成される前記磁場センサ内の回路ループを特定するステップであって、前記回路ループが回路ループ内部領域を備える、ステップと、

前記回路出力ノードに結合される補償済み信号出力ノードを設けるステップと、

導電構造を設けるステップであって、

前記回路ループと直列配置で結合される補償ループを設けることを含み、

前記補償ループが補償ループ内部領域を有し、

前記補償ループ内部領域が、前記回路ループの前記内部領域に関連するように選択され、

10

20

30

40

50

前記直列配置の第1端から前記直列配置の第2端方向に前記回路ループにわたるパスが、同一のパスに沿った前記補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有しており、

前記補償ループ内部領域および前記補償ループ回転方向が選択されて、その結果、磁場における磁束の急速な変化を経験する前記回路ループからもたらされる前記補償済み信号出力ノードでの出力信号のオーバシュートまたはアンダシュートを低減させ、

前記補償ループ全体が、前記リード・フレームの一部分として提供され、前記補償済み信号出力ノードが前記信号出力ピンに対応する、

ステップと、
を含む、方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

関連出願に対する相互引用

該当なし

連邦支援研究に関する明言

該当なし

本発明は、一般的には、磁場センサに関し、更に特定すれば、磁場センサが急速に変化する磁場に存在するときに、別の方法で発生される過渡信号を低減できる機構を含む磁場センサに関するものである。

20

【従来技術】

【0002】

公知の磁場センサは種々の用途で用いることができる。1つの用途では、磁場センサは、電流を検知するために用いることができる。電流センサの1タイプは、電流搬送導体に近接したホール効果磁場検知エレメントを用いる。ホール効果磁場検知エレメントは、出力信号を発生させる。当該出力信号は、導体を通じて電流が誘起する磁場に比例した大きさを有する。この種の典型的な電流センサは、ギャップ・トロイド磁束集中器を、トロイド・ギャップ内に位置したホール効果デバイスと共に含む。ホール効果デバイスおよびトロイドは、ハウジング内に取り付けられる。ハウジングは、プリント回路ボードに載置可能である。使用するときは、ワイヤのような別個の電流搬送導体は、トロイドの中心を通り、めっきしたスルーホールに半田付けするように、露出したワイヤ端がプリント回路ボードに半田付けされる。

30

【0003】

磁場検知エレメントを用いた電流センサについて他の構成が公知である。電流センサの他の構成は、2004年8月24日に発行された米国特許第6,781,359号、および2007年9月4日に発行された米国特許第7,265,531号に記載される。これら特許は共に、本発明の譲受人に譲渡されており、ここで引用したことにより、その内容全体が本明細書にも含まれるものとする。

【0004】

様々なパラメータは、電流センサの性能を特徴づける。当該パラメータは、導体を通じて1アンペアの変化に応じて電流センサの出力信号を変化させる感度、電流センサの出力信号が導体を通じて電流に直接比例して変化する度合である線形性(linearity)を含む。磁場センサにおいて、浮遊磁場および外部磁気ノイズのセンサ性能への効果を検討するのは重要なことである。

40

【0005】

磁場センサ、例えば電流センサからの出力信号は、例えば電流搬送導体における高レートの電流変化によって発生されることもあるように、磁場センサが非常に高レートの磁場変化にさらされる際には、一時的に「異常性(glitch)」を有するのが多いことが認められる。この異常性の原因は解明されていない。

【0006】

50

フィルタのような技術が、この望ましくない異常性を除去するために採用されてきた。しかしながら、フィルタは、さもないと磁場センサの出力で利用可能となる、所望のエッジ・レートにスロー・ダウンすることが多い。

【発明の概要】

【発明が解決しようとする課題】

【0007】

急速な磁場（または電流）の変化にさらされた際に出力信号の望ましくない異常性は有することのない、電流センサのような磁場センサを提供することが望ましい。

【課題を解決するための手段】

【0008】

本発明は、例えば電流センサのような磁場センサを提供する。これは、急速に変化する磁場（または電流）にさらされた際は、出力信号に望ましくない異常性は有しない。

【0009】

本発明の一態様によれば、磁場センサは、ベース平面、ベース平面に結合されるグランド・ピン、および信号出力ピンを備えるリード・フレームを含む。磁場センサはまた、ベース平面上に配置された集積回路ダイを含む。集積回路ダイは基板を含む。集積回路ダイはまた、基板上に配置され磁場に応じて磁場信号を発生するように構成される磁場検知エレメントを含む。集積回路ダイはまた、基板上に配置される出力回路を含む。出力回路は、回路グランド・ノードおよび回路出力ノードを含む。出力回路は、磁場信号に応じて回路出力ノードで出力信号を発生するように構成される。集積回路ダイはまた、第1および第2の端を有するグランド回路トレースを含む。グランド回路トレースの第1端は回路グランド・ノードに結合される。集積回路ダイはまた、グランド回路トレースの第2端に結合されるグランド・ボンディング・パッドを含む。集積回路ダイはまた、第1および第2の端を有する出力信号回路トレースを含む。出力信号回路の第1端は、回路出力ノードに結合される。集積回路ダイはまた、出力信号回路トレースの第2端に結合される出力信号ボンディング・パッドを含む。磁場センサは、さらに、回路ループを含む。回路ループは、グランド・ピンおよび信号出力ピンの間の導電パスを含む。回路ループは、回路ループ内部領域を含む。磁場センサは、さらに、回路出力ノードに結合される補償済み信号出力ノードを含む。磁場センサは、さらに、導電構造を含み、この導電構造は回路ループと直列配置で結合される補償ループを含む。保証ループは、補償ループ内部領域を有する。補償ループ内部領域は、回路ループの内部領域に関連するように選択される。直列配置の第1端から直列配置の第2端方向に回路ループにわたるパスは、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択され、その結果、磁場における磁束の急速な変化を経験する回路ループからもたらされる補償済み信号出力ノードでの出力信号のオーバーシュートまたはアンダーシュートを低減させる。

【0010】

本磁気センサの実施形態の中には、補償ループが回路出力ノードおよび補償済み信号出力ノードの間に結合されるか、または、補償ループがループ終端ノードおよびグランド・ノードの間に結合されるものもある。

【0011】

本磁気センサの実施形態の中には、補償ループ内部領域が回路ループの内部領域と概ね同一になるように選択されるものもある。

【0012】

本磁気センサの実施形態の中には、補償ループが、集積回路ダイの1つ以上の金属層に形成される導電トレースを備え、補償済み信号出力ノードが信号出力ピンに対応するものもある。

【0013】

本磁気センサの実施形態の中には、導電構造が、さらに、出力信号ボンディング・パッドおよび信号出力ピンの間に結合されるワイヤ・ボンドを備えるものもある。

10

20

30

40

50

【 0 0 1 4 】

本磁気センサの実施形態の中には、導電構造が、さらに、半田ボール、銅ピラー、金バンプ、共晶高鉛半田バンプ、無鉛半田バンプ、金スタッド・バンプ、高分子導電バンプ、異方性導電ペースト、または、導電フィルムの内から選択された1つ以上を備え、出力信号ボンディング・パッドおよび信号出力ピンの間に結合されるものもある。

【 0 0 1 5 】

本磁気センサの実施形態の中には、補償ループが、リード・フレームの一部分からなり、補償済み信号出力ノードが信号出力ピンに対応するものもある。

【 0 0 1 6 】

本磁気センサの実施形態の中には、導電構造が、さらに、出力信号ボンディング・パッドおよびリード・フレームの間に結合されるワイヤ・ボンドを備えるものもある。

10

【 0 0 1 7 】

本磁気センサの実施形態の中には、導電構造が、さらに、半田ボール、金バンプ、共晶高鉛半田バンプ、無鉛半田バンプ、金スタッド・バンプ、高分子導電バンプ、異方性導電ペースト、または、導電フィルムの内から選択された1つ以上を備え、出力信号ボンディング・パッドおよびリード・フレームの間に結合されるものもある。

【 0 0 1 8 】

実施形態の中には、本磁気センサがさらに、回路ボードを備え、補償ループが回路ボード上に形成される導電トレースを備えるものもある。

【 0 0 1 9 】

20

本磁気センサの実施形態の中には、前回路ボードは、回路ボードの主要表面が集積回路ダイの主要表面に近接するように配置されるものもある。

【 0 0 2 0 】

本磁気センサの実施形態の中には、回路ボードが、電流を搬送するように構成される電流搬送導体トレースを備え、磁場が電流に応じて発生されるものもある。

【 0 0 2 1 】

本磁気センサの実施形態の中には、回路ループが、グランド・ピンおよび回路グランド・ノードの間の第1の導電パス、回路グランド・ノードおよび回路出力ノードの間の第2の導電パス、ならびに回路出力ノードおよび信号出力ピンの間の第3の導電パスを備えるものもある。

30

【 0 0 2 2 】

実施形態の中には、本磁気センサがさらに、集積回路ダイに近接して配置される磁束集中器を備えるものもある。

【 0 0 2 3 】

本磁気センサの実施形態の中には、磁束集中器が、切欠きを有するドーナツ形状を有しており、その中に集積回路ダイが配置されるものもある。

【 0 0 2 4 】

本磁気センサの実施形態の中には、ドーナツ形状が、電流を搬送するように構成された電流搬送導体に順応するように選択された内径を有し、磁場が電流に応じて発生されるものもある。

40

【 0 0 2 5 】

実施形態の中には、本磁場センサが、さらに、電流を搬送するように構成される電流搬送導体を備えており、磁場が電流に応じて発生されるものもある。

【 0 0 2 6 】

実施形態の中には、本磁場センサが、さらに、記回路ダイに近接し、且つ、電流搬送導体に近接して配置される磁束集中器を備えるものもある。

【 0 0 2 7 】

実施形態の中には、本磁場センサが、さらに、2つの脚と該2つの脚を接合する端部領域とを備えるU字型の磁束集中器を備えており、集積回路ダイおよび電流搬送導体が、U字型磁束集中器の2つの脚の間に配置されるものもある。

50

【0028】

実施形態の中には、本磁場センサが、また、集積回路ダイの周囲のモールド・パッケージを備えており、電流搬送導体が第1および第2の主要表面、ならびにこの第1および第2の主要表面の間の縁において対向する第1および第2の接合表面を備え、電流搬送導体が、第1接合表面の第1の切欠き、および第2接合表面の第2の切欠きを備え、モールド・パッケージが、第1切欠き内に絞りばめ配列に配置されて、集積回路ダイについて電流搬送導体に対する相対的な整合を提供し、U字型磁束集中器の端部領域が、第2切欠き内に絞りばめ配列に配置されて、U字型磁束集中器について電流搬送導体および集積回路ダイに対する相対的な整合を提供するものもある。

【0029】

本発明の他の態様によれば、グランド・ピンおよび信号出力ピンを有するリード・フレームを有する磁場センサにおいて、この磁場センサがまた、リード・フレームに配置される集積回路ダイを備え、また、磁場検知エレメントおよび磁場検知エレメントに結合される出力回路を備え、出力回路が、回路グランド・ノードおよび回路出力ノードを備える。磁場に応じて磁場センサ内で出力信号を補償する方法は、磁場センサ内の回路ループを特定するステップを含む。回路ループは、グランド・ピンおよび信号出力ピンの間の導電パスを含む。回路ループは回路ループ内部領域を含む。本方法はまた、回路出力ノードに結合される補償済み信号出力ノードを設けるステップを含む。本方法はまた、導電構造を設けるステップを含む。この導電構造を設けるステップが、回路ループと直列配置で結合される補償ループを設けることを含む。補償ループは補償ループ内部領域を有し、回路ループの内部領域に関連するように選択される。直列配置の第1端から直列配置の第2端方向に回路ループにわたるパスが、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場における磁束の急速な変化を経験する回路ループからもたらされる補償済み信号出力ノードでの出力信号のオーバーシュートまたはアンダーシュートを低減させる。

【0030】

本方法の実施形態の中には、補償ループを設けるステップが、回路出力ノードおよび補償済み信号出力ノードの間に結合される補償ループを設けること、または、ループ終端ノードおよびグランド・ノードの間に結合される補償ループを設けることを含むものもある。

【0031】

本方法の実施形態の中には、補償ループ内部領域が回路ループの内部領域と概ね同一になるように選択されるものもある。

【0032】

本方法の実施形態の中には、補償ループが、集積回路ダイの1つ以上の金属層に形成される導電トレースを備え、補償済み信号出力ノードが信号出力ピンに対応するものもある。

【0033】

本方法の実施形態の中には、補償ループが、リード・フレームの一部からなり、補償済み信号出力ノードが信号出力ピンに対応するものもある。

【0034】

本方法の実施形態の中には、補償ループが回路ボード上に形成される導電トレースを備えるものもある。

【0035】

本方法の実施形態の中には、回路ボードの主要表面が集積回路ダイの主要表面に近接するように、回路ボードが配置されるものもある。

【0036】

本方法の実施形態の中には、回路ボードが、電流を搬送するように構成される電流搬送導体トレースを備えており、磁場が電流に応じて発生されるものもある。

10

20

30

40

50

【 0 0 3 7 】

本方法の実施形態の中には、回路ループが、グランド・ピンおよび回路グランド・ノードの間の第 1 の導電パス、回路グランド・ノードおよび回路出力ノードの間の第 2 の導電パス、ならびに、回路出力ノードおよび信号出力ピンの間の第 3 の導電パスを備えるものもある。

【 0 0 3 8 】

実施形態の中には、本方法がさらに、集積回路ダイに近接する磁束集中器を配置するステップを含むものもある。

【 0 0 3 9 】

本方法の実施形態の中には、磁束集中器が、切欠きを有するドーナツ形状を有しており、その中に集積回路ダイが配置されるものもある。

10

【 0 0 4 0 】

本方法の実施形態の中には、ドーナツ形状が、電流を搬送するように構成された電流搬送導体に順応するように選択された内径を有し、磁場が電流に応じて発生されるものもある。

【 0 0 4 1 】

実施形態の中には、本方法は、さらに、電流を集積回路ダイに近接して搬送するように構成される電流搬送導体を配置するステップを含み、磁場が電流に応じて発生されるものもある。

【 0 0 4 2 】

20

実施形態の中には、本方法は、さらに、回路ダイに近接し、且つ、電流搬送導体に近接する磁束集中器を配置するステップを含むものもある。

【 0 0 4 3 】

実施形態の中には、本方法は、さらに、回路ダイに近接する U 字型の磁束集中器を配置するステップを含み、U 字型磁束集中器が、2 つの脚とこの 2 つの脚を接合する端部領域とを備え、集積回路ダイおよび電流搬送導体が、U 字型磁束集中器の 2 つの脚の間に配置されるものもある。

【 0 0 4 4 】

実施形態の中には、本方法は、さらに、集積回路ダイの周囲にモールド・パッケージをモールドするステップを含み、電流搬送導体が第 1 および第 2 の主要表面、ならびにこの第 1 および第 2 の主要表面の間の縁において対向する第 1 および第 2 の接合表面を備え、電流搬送導体が、第 1 接合表面の第 1 の切欠き、および第 2 接合表面の第 2 の切欠きを備え、モールド・パッケージが、第 1 切欠き内に絞りばめ配列に配置されて、集積回路ダイについて電流搬送導体に対する相対的な整合を提供し、U 字型磁束集中器の端部領域が、第 2 切欠き内に絞りばめ配列に配置されて、U 字型磁束集中器について電流搬送導体および集積回路ダイに対する相対的な整合を提供するものもある。

30

【 0 0 4 5 】

先に述べた本発明の特徴は、本発明それ自体と同様に、次の図面の詳細な説明からより十分に理解することができる。

【図面の簡単な説明】

40

【 0 0 4 6 】

【図 1】図 1 は、U 字型の磁束集中器を有する電流センサを示しているピクトリアルである。

【図 2】図 2 は、ドーナツ形の磁束集中器を有する電流センサの他の実施形態における 2 つのビューを示しているブロック図である。

【図 2 A】図 2 A は、ドーナツ形の磁束集中器を有する電流センサの他の実施形態における 2 つのビューを示しているブロック図である。

【図 3】図 3 は、図 1、図 2 または図 2 A の電流センサの磁場を x 軸方向に沿って示しているグラフである。

【図 3 A】図 3 A は、図 1、図 2 または図 2 A の電流センサの磁場を y 軸方向に沿って示

50

しているグラフである。

【図４】図４は、図１、図２または図２Ａの電流センサに含むことができる回路のブロック図であり、所謂回路ループを示し、また、所謂補償ループを示している。

【図４Ａ】図４Ａは、２つのループを示しているピクトリアル図であり、反対方向にループし、様々な直列配置で結合される。

【図４Ｂ】図４Ｂは、２つのループを示しているピクトリアル図であり、反対方向にループし、様々な直列配置で結合される。

【図４Ｃ】図４Ｃは、２つのループを示しているピクトリアル図であり、反対方向にループし、様々な直列配置で結合される。

【図５】図５は、電流センサにおいて、従来技術の磁場センサで生じている回路ループを示しているブロック図である。

10

【図６】図６は、図５の従来技術の電流センサによって検知される急速に変化する電流を示しているグラフである。

【図６Ａ】図６Ａは、図６の急速に変化する電流を経験したときに、図５の従来技術の電流センサによって発生される急速に変化した出力信号を示しているグラフであり、不必要な過渡信号部分を示している。

【図６Ｂ】図６Ｂは、本発明の電流センサによって検知される急速に変化した電流を示しているグラフである。

【図６Ｃ】図６Ｃは、図６Ｂの急速に変化した電流を経験したときに、本発明の電流センサによって発生される急速に変化した出力信号を示しているグラフであり、不必要でなく、過渡的なまたは減少した振幅の過渡信号部分を示している。

20

【図７】図７は、出力増幅器の信号側の補償ループを有する集積回路ダイを示しているブロック図である。

【図７Ａ】図７Ａは、出力増幅器のグランド側の補償ループを有する集積回路ダイを示しているブロック図である。

【図８】図８は、集積回路パッケージのリード・フレームに結合される図７の集積回路ダイを示しているブロック図である。

【図８Ａ】図８Ａは、集積回路パッケージのリード・フレームに結合される図７Ａの集積回路ダイを示しているブロック図である。

【図９】図９は、集積回路パッケージのリード・フレームに結合される集積回路ダイ、例えば、図５の集積回路ダイを示しているブロック図であり、リード・フレームが出力増幅器の信号サイドの補償ループを含む。

30

【図９Ａ】図９Ａは、集積回路パッケージの他のリード・フレームに結合される集積回路ダイ、例えば、図５の集積回路ダイを示しているブロック図であり、リード・フレームは出力増幅器の信号サイドの補償ループを含む。

【図９Ｂ】図９Ｂは、集積回路パッケージのさらに別のリード・フレームに結合される集積回路ダイ、例えば、図５の集積回路ダイを示しているブロック図であり、リード・フレームは出力増幅器のグランド・サイドの補償ループを含む。

【図１０】図１０は、集積回路パッケージのさらにまた別のリード・フレームに結合される集積回路ダイ、例えば、図５の集積回路ダイを示しているブロック図であり、集積回路パッケージは回路ボードに結合され、回路ボードは出力増幅器の信号サイドの補償ループを含む。

40

【図１０Ａ】図１０Ａは、集積回路パッケージのさらにまた別のリード・フレームに結合される集積回路ダイ、例えば、図５の集積回路ダイを示しているブロック図であり、集積回路パッケージは回路ボードに結合され、回路ボードは出力増幅器のグランド・サイドの補償ループを含む。

【図１１】図１１は、集積回路パッケージのさらにまた別のリード・フレームリードに結合される集積回路ダイの２つのビューを示しているブロック図であり、リード・フレームは出力増幅器の信号側の補償ループを含み、補償ループはリード・フレームのベース平面下の平面への遷移への屈曲を有する。

50

【図 1 1 A】図 1 1 A は、集積回路パッケージのさらにまた別のリード・フレームリードに結合される集積回路ダイの 2 つのビューを示しているブロック図であり、リード・フレームは出力増幅器の信号側の補償ループを含み、補償ループはリード・フレームを有するベース平面下の平面への遷移への屈曲を有する。

【図 1 2】図 1 2 は、集積回路パッケージのさらにまた別のリード・フレームに結合される集積回路ダイの 2 つのビューを示しているブロック図であり、集積回路は出力増幅器の信号サイドの補償ループを有する回路ボードを含む。

【図 1 2 A】図 1 2 A は、集積回路パッケージのさらにまた別のリード・フレームに結合される集積回路ダイの 2 つのビューを示しているブロック図であり、集積回路は出力増幅器の信号サイドの補償ループを有する回路ボードを含む。

【図 1 3】図 1 3 は、直接ボンディングする方法でリード・フレームに結合され、半田ボール等に結合される集積回路ダイの側面図である。

【図 1 3 A】図 1 3 A は、相対的なフリップ・チップ配列において直接ボンディングする方法でリード・フレームに結合され、半田ボール等に結合される集積回路ダイの側面図である。

【発明を実施するための形態】

【0047】

本発明について述べる前に、いくつかの導入概念および用語について説明する。本明細書において用いる場合、「磁場検知エレメント」という用語は、磁場を検知することができる様々な種類の電子エレメントを記述するために用いられる。磁場検知エレメントは、ホール・エレメント、磁気抵抗エレメント、または磁気トランジスタとすることができるが、これらに限定されるのではない。周知のように、ホール・エレメントには異なる種類、例えば、平面ホール・エレメント、垂直ホール・エレメント、円形ホール・エレメントがある。また、周知のように、磁気抵抗エレメントには異なる種類、例えば、巨大磁気抵抗 (GMR) エレメント、異方性磁気抵抗 (AMR)、トンネリング磁気抵抗 (TMR) エレメント、アンチモン化インジウム (InSb) センサ、および磁気トンネル接合 (MTJ) がある。

【0048】

周知のように、前述の磁場検知エレメントの一部は、磁場検知エレメントを支持する基板に対して平行に最大感度の軸を有することが多く、前述の磁場検知エレメントの他のものは、磁場検知エレメントを支持する基板に対して垂直に最大感度の軸を有することが多い。具体的には、全部ではないが、多くの種類の磁気抵抗エレメントは基板に対して平行に最大感度の軸を有することが多く、全部ではないが、多くの種類のホール・エレメントは、基板に対して垂直に感度の軸を有することが多い。

【0049】

本明細書において用いる場合、「磁場センサ」という用語は、磁場検知エレメントを含む回路を説明するために用いられる。磁場センサは、種々の用途において用いられ、電流搬送導体によって搬送される電流によって発生する磁場を検知する電流センサ、強磁性体または磁性体の物体の近接を検知する磁気スイッチ、通過する強磁性体の物品 (例えばリング磁石の磁性ドメイン) を検知する回転検出器、および磁場の磁場密度を検知する磁場センサが含まれるが、これらに限定されるのではない。

【0050】

ホール効果エレメントを有する磁場センサが下記の実施形態において示され説明される一方で、同一の技術が如何なるタイプの磁場検知エレメントを有する磁場センサにも適用することができる。

【0051】

電流センサが、以下の実施形態で示され、説明される。しかしながら、同一の技術が如何なる磁場磁ンサに適用することができ、そして、望ましくは、磁場において急速な変化レートを経験した如何なる磁場センサにも適用することができる。

【0052】

10

20

30

40

50

磁束集中器を有する電流センサが、以下の実施形態で示され、説明される。磁束集中器の使用が磁場センサによって経験される磁場の変化レートを増加させることが多いことが理解されるべきである。この増加の結果が、例えば、図 6 および 6 A に関連して後述する大きな出力信号過渡現象になることが多い一方で、磁束集中器を用いるか用いないかに拘らず、後述する技術は如何なる磁場センサにも適用することができる。

【 0 0 5 3 】

図 1 を参照する。統合した電流センサ 1 0 が、最終的に組み立てる前の分解図で示されており、これは、磁場検知エレメントを、ここでは、ホール効果磁気センサ 1 2 (ここでは明確のためにカプセル化された本体なしで示されている)、電流搬送導体 1 6、および磁気コア 2 4 の形態で含む。導体 1 6 は、ホール効果センサ 1 2 および磁気コア 2 4 の保持部のための機構(feature)を有し、エレメントが相互に関連して固定され整合された位置に維持される。

10

【 0 0 5 4 】

図示の実施形態では、導体 1 6 は、第 1 の切欠き 1 8 b、および第 1 の切欠きに実質的に整列した第 2 の切欠き 1 8 b を有する。組み立ての際には、ホール効果センサ 1 2 少なくとも一部は、第 1 の切欠き 1 8 a に整合される。磁気コア 2 4 は、実質的に、C 形状(または U 形状に)であり、中央領域 2 4 a およびこの中央領域から延びる実質的に一對の平行な脚 2 4 b、2 4 c を有している。組み立ての際には、中央域 2 4 a の少なくとも一部は、各脚 2 4 b、2 4 c がホール効果センサ 1 2 のそれぞれの表面の少なくとも一部を覆うように、導体 1 6 の第 2 の切欠き 1 8 b に配置される。

20

【 0 0 5 5 】

いくつかの実施形態では、導体 1 6 および、特に、切欠き 1 8 a、1 8 b は、打ち抜きによって形成される。

【 0 0 5 6 】

ホール効果センサ 1 2 は、上にホール効果エレメントホ 4 a を有するセンサ・ダイ 1 4 を収容する集積回路の形態で設けられ、全てが電氣的絶縁材料によってカプセル化される。統合したホール効果センサ 1 2 は、異なるパッケージ・タイプ、例えば 1 . 6 mm のオーダーの厚みを有する「K」シングル・イン・ライン(S I P)パッケージで設けることができる。効果的な空隙(air gap)は、その空隙の概ね中央に載置されているセンサ・ダイによる、パッケージの厚さに等しい。

30

【 0 0 5 7 】

ホール効果センサは、プリント回路ボード(図示せず)に載置するように適合されるリード 1 5 を有する。リード 1 5 は、電源、即ち V c c、接続、グランド接続、および導体 1 6 を通じて電流に比例する出力信号を搬送するように適合される出力接続を含む。この出力信号は、電流または電圧とすることができる。

【 0 0 5 8 】

センサ・ダイ 1 4 は、ホール効果エレメントホ 4 a、およびホール効果エレメント 1 4 a の出力信号を処理するためのホール回路 1 4 b を含む。ホール効果センサ 1 2 の使用は、回路部品を組み込むことによって、電流センサ 1 0 の統合を強化する。回路部品は、例えばプリント回路ボードに載置される別個のコンポーネントによって、さもなければ別途設けられるであろう。

40

【 0 0 5 9 】

導体 1 6 は、銅のような様々な導電材料から成ることができ、また、プリント回路ボードへ載置するように適合される。このプリント回路ボードを通じて測定された電流が導体 1 6 へ供給される。この目的を達成するためには、屈曲したリード、即ち回路ボード・バリア(または孔)への半田付けに適したタブ 1 6 a、1 6 b が導体 1 6 の端部に設けられる。屈曲したタブ 1 6 a、1 6 b 以外の機構が、電流センサ 1 0 をプリント基板に載置するために用いることができる。例えば、ねじ込み端子、および関連するハードウェアまたはフラット・リード若しくはタブである。

【 0 0 6 0 】

50

別の実施形態では、同一の又は別の載置機構が、電流センサ 10 をプリント基板以外に載置可能とするために用いることができる。例えば、電流センサ 10 は、ワイヤ・カブリング（図示せず）を有することができ、電流センサ 10 をワイヤで直列に結合することができる。

【0061】

導体 16 は、プリント回路ボードから電流センサ 10 の高さを増やすことになる z 軸 21 に延びる機構(feature)を有することなく、（屈曲タブ 16a, 16b を除いて）図示のように平らであることが好ましい。使用中は、導体 16 の平面はプリント回路ボードの平面に近接して位置し、これにより、薄型の電流センサを提供する。

【0062】

導体 16 の第 1 の切欠き 18a は、幅 w1 を有するホール効果センサ 12 の少なくとも一部を受けるとして選択された幅を有する。好ましくは、幅 w1 および幅 w2 は十分に同程度であり、その結果、組み立て時に、x 軸 19 における導体 16 に対するホール効果センサ 12 の移動可能量は、ごくわずかである。より具体的には、名目幅 w1 が、例えば約 0.28 mm だけ名目幅 w2 よりわずかに小さい結果、最悪の場合の許容限界量では、最大幅 2 が最小幅 w2 よりも 0.4 mm 小さい。図示の実施形態では、名目幅 w1 は 5.18 mm であり、また、名目幅 w2 は 5.46 mm である。つまり、幅 w1 および w2 は、実質的に等しいものとして描写することができる。

【0063】

この導体の第 2 の切欠き 18b は、磁気コア 24 の少なくとも一部を受けるとして選択される幅 w3 を有する。好ましくは、幅 w3 および磁気コアの中央領域 24a の幅 w4 は十分に同程度である。その結果、組み立て時に、x 軸 19 における導体 16 に対する磁気コア 24 の移動可能量はごくわずかである。より具体的には、名目幅 w4 が、例えば約 0.2 mm だけ名目幅 w3 よりわずかに小さい結果、最悪の場合の許容限界量では、最小幅 w4 が最大幅 w3 よりも 0.34 mm だけ小さく、また、最大幅 w4 が最小幅 w3 より 0.08 mm だけ小さい。図示の実施形態では、名目幅 w3 は 5.46 mm であり、また、名目幅 w4 は 5.25 mm である。つまり、幅 w3 および w4 は、実質的に等しいものとして描写することができる。

【0064】

磁気コアの脚 24b, 24c 間の間隔 h3、導体 16 の厚さまたは高さ h2、およびホール効果センサ 12 の厚さまたは高さ h1 は、全て実質的に同程度であり、その結果、z 軸 21 における相互に対するコンポーネントの移動可能量はごくわずかである。より具体的には、名目高さ h2 およびセンサの高さ h1 は、約 0.1 mm だけ名目高さ h3 よりもわずかに小さく、その結果、最悪の場合の許容限界量では、最小高さ h1 および最小高さ h2 は最大高さ h2 よりも 0.22 mm だけ小さく、最大高さ h1 および最大高さ h2 は最小高さ h3 よりも 0.01 mm だけ小さい。図示の実施形態では、名目高さ h1 は 1.55 mm であり、また、名目高さ h2 は 1.50 mm である。そして、名目高さ h3 は 1.64 mm である。

【0065】

しかしながら、他の実施態様では、間隔 h3 は、他の要因に従って選択される。例えば、代替の 1 つの実施形態では、間隔 h3 は、ホール効果センサ 12 の高さ h1 より実質的に大きく、その結果、磁気抵抗(reluctance)を増加させて、つまり、電流センサ 10 を飽和させることになる搬送導体 16 を流れる電流を増加させる。このように、この代替の実施形態は、より大きな電流搬送容量を有する。

【0066】

磁気コア 24 は、センサ・ダイ 14 全体の磁場を調整する。磁気コア 24 は、代替としては、磁場集中器(magnetic field concentrator)と、または磁気磁束集中器(magnetic flux concentrator)、若しくは単に磁束集中器(flux concentrator)と称することができる。磁気コア 24 は、フェライト、スチール、鉄化合物、およびパーマロイを含む様々な材料からなるが、これに限定されない。磁気コア 24 の材料は、コア 24 の磁気透過性(per

10

20

30

40

50

meability)に関連する最大測定電流量、および磁気コア24により供給される所望の磁気遮蔽量のようなファクタに基づいて選択される。他のファクタには、温度およびヒステリシス(残留磁気)にわたる相対透過性の安定性が含まれる。例えば、低いヒステリシスは、導体16を通じた小電流についてのより高い精度を確実にする。磁気コア24の材料およびサイズはまた、導体16を流れる所望の十分なスケールの電流に従って選択される。ここでは、より高い飽和フラックス密度(Bsat)を有する磁気コア材料は、導体16を流れる所与の電流についてより小さいコアの使用を可能にする。後述する図4の検討からも明らかのように、磁気コア24の使用は、浮遊磁界に対する電流センサ10の磁化率(susceptibility)を著しく低下させる。

【0067】

10

磁気コア24は深さd1を有し、脚24b, 24cがそれぞれセンサ・ダイ14の全ての各表面を実質的にカバーするように選択される。この配置では、センサ・ダイ14上に配置されるホール効果エレメント14a全体に実質的に均一な磁場が、供給されている。これによって、デバイス感度を増加させると共に、浮遊磁界に対する磁化率を低減させる。

【0068】

ここでは、導体の切欠き18aは、この導体から外部に放射状に延びるタブ16d, 16eによって形成される。切欠き18bは、導体の狭小領域16cによって、導体から延びるタブ16f, 16gと共に形成される。第1の切欠き18aおよび第2の切り欠き18bの間の狭小領域16cの幅w5は、電気導体16の最大電流搬送容量に基づいて選択される。実施形態の中には、幅w5が1.7mmのオーダーとなり、導体16の電流搬送容量が100アンペアのオーダーとなるものもある。切欠き18a, 18bは放射状のタブ16d, 16e, 16f, 16gのそれぞれによって、狭小導体領域16cを設けることなく形成することができるが、この狭小領域16cの用いることで、y軸20に沿った電流センサ10の全体寸法を最小化する。狭小領域はまた、ホール効果センサ12に密に近接した導体16を流れる電流を供給する。代替の実施形態では、切欠き18a, 18bは、タブ16d~16gなしで形成され、狭小領域16cのみによって設けられる。

20

【0069】

電流搬送導体16は、電流を通すときに、ホール効果エレメント14aにおいて、磁束集中器24を用いない場合よりも大きい、比較的大きな磁場を生じることが理解されよう。さらにまた、ホール効果エレメント14aにおける磁場がx方向19およびy方向20の広領域にわたり比較的均一になり、それぞれが、磁束集中器24を用いない場合よりもより均一になることが図3および3Aに関する以下の検討から明らかになるであろう。

30

【0070】

これより図2および2Aを参照する。電流センサ50の他の実施形態50は、内部に切欠きまたは切抜き56を有するドーナツ形状の磁束集中器52、および中央ホール54を含む。ホール効果エレメント58aおよびリード60を有する磁場センサ58は、切欠き56に配置することができる。

【0071】

孔54を通過するように配置される電流搬送導体(図示せず)は、電流を通す際に、ホール効果エレメント58aにおいて、磁束集中器52を用いない場合よりも大きい、比較的大きな磁場が生じることが理解されよう。さらにまた、ホール効果エレメント58aにおける磁場がx方向62およびy方向64の広領域にわたり比較的均一になり、それぞれが、磁束集中器24を用いない場合よりもより均一になることが、図3および3Aに関する以下の検討から明らかになるであろう。

40

【0072】

図3を参照する。約100アンペアが図1の導体16、または図2および図2Aの孔56を通過した導体(図示せず)を通過した際の、図1のホール効果エレメント14aにおけるx軸19に沿った、または、図2および図2Aのホール効果エレメント58aにおけるx軸62に沿った磁束密度のグラフ80が示される。ホール効果エレメント14a(図

50

1) の中心またはホール効果エレメント 58a (図 2, 2A) の中心が、x 軸 19, 62 上の 0 ミリメートルに対応する。

磁束曲線 86 は、中央部 88 を有するものとして描写され、基本的にフラットで傾斜した末端部分 90a, 90b がある。ホール効果エレメント 14a, 58a の中心のまわりに中央配置される 4 mm オーダーの間隔について、中央部 88 では、磁束が実質的に一定であることが曲線 86 の考察により認められる。ホール効果エレメント 14a, 58a の部分は、x 軸 19, 62 に沿ってそれらの中心から 2 mm 以上のところに位置し、磁束密度の減少を経験する。図示したホール効果エレメント 14a, 58a は、0.2 mm のオーダーの x 軸の幅を有しており、概ね 1.6 mm x 3 mm の寸法を通常有しているセンサ・ダイに集中する。したがって、全てのホール効果エレメント 14a, 58a は中央部 88 に位置する。中央部 88 の幅は、実質的にホール効果エレメント 14a, 58a の幅よりも大きい。また、ホール効果エレメント 14a, 58a が磁場において最大量の範囲内にあることを確実にするために、このホール効果エレメント 14a, 58a は、中央部 88 内で十分に中央配置される。

【0073】

磁気コア 24, 52 についてホール効果エレメント 14a, 58a に対する寸法が、x 軸 19, 62 方向のホール効果エレメント 14a, 58a 全体の束密度の均一性に対して影響を及ぼすことが理解されよう。具体的には、磁気コア 24 (すなわち、より広い幅 w4) が、x 方向 19 のホール効果エレメント 14a に対してに大きくなればなる程、また、x 方向 62 の磁束集中器 52 が x 方向 62 のホール効果エレメント 58 に対して厚くなればなる程、曲線 86 の中央部 88 がより長くなる。他方、磁気コアがより狭くなくなればなる程、中央部 88 はより短くなる。

【0074】

曲線 86 は、磁気コア 24, 52 およびホール効果エレメント 14a, 58a がそれぞれ x 方向 19, 62 に相互に関連して中央配置されることを推定する。ホール効果エレメント 14a, 58a の x 軸 19, 62 に沿った磁気コア 24, 52 に対する移動は、曲線 86 が軸 84 に沿って移動する結果となる。つまり、ホール効果エレメント 14a, 58a の領域が 2 mm よりもさらに近接して、きわめて減少した束密度を経験する結果なる。この効果は、ホール効果センサ 12, 58 および磁気コア 24, 52 の相対的な移動を制限する望ましさを強調する。更に、それぞれホール効果センサ 12, 58 内のホール効果エレメント 14a, 58a の位置に関連した許容限界量があるので、ホール効果センサ 12, 58 について磁気コア 24, 52 に対する位置を固定することは、重要である。

【0075】

これより図 3A を参照する。約 100 アンペアが図 1 の導体 16 を通過した、または、約 100 アンペアが図 2 および図 2A の孔 56 を通過した導体を通過した際の、ホール効果エレメント 14a, 58a における y 軸 20, 64 に沿った磁束密度のグラフ 80 が示される。ホール効果エレメント 14a, 58a の中心は、軸 104 上の 0 ミリメートルに対応する。

磁束曲線 106 は、中央部 108 を有するものとして描写することができ、基本的にフラットで傾斜した末端部分 110a, 110b がある。ホール効果エレメント 14a, 58a の中心のまわりに中央配置される 2.5 mm オーダーの間隔について、中央部 108 では磁束が実質的に一定であることが曲線 106 の考察により認められる。ホール効果エレメント 14a, 58a 部分は、y 軸 20, 64 に沿ってそれらの中央から 1.25 mm 以上のところに位置し、磁束密度の減少を経験する。図示したホール効果エレメント 14a, 58a は、0.2 mm のオーダーの y 軸の幅を有しており、概ね 1.6 mm x 3 mm の寸法を通常有しているセンサ・ダイに集中する。したがって、全てのホール効果エレメント 14a, 58a は、中央部 108 に位置する。中央部 88 の幅は、実質的にホール効果エレメント 14a, 58a の幅よりも大きい。また、ホール効果エレメント 14a, 58a が磁場において最大量の範囲内にあることを確実にするために、このホール効果エレメント 14a, 58a は、中央部 108 内に十分に中央配置される。

【 0 0 7 6 】

磁気コア 2 4 , 5 2 についてホール効果エレメント 1 4 a , 5 8 a に対する寸法が、y 軸 2 0、6 4 方向のホール効果エレメント 1 4 a , 5 8 a 全体の束密度の均一性に対して影響を及ぼすことが理解されよう。具体的には、y 方向 2 0、6 4 において磁気コア 2 4 , 5 2 がホール効果エレメント 1 4 a , 5 8 a に対して深くなればなる程、曲線 1 0 6 の中央部 1 0 8 がより長くなる。他方、磁気コアが浅くなればなる程、中央部 1 0 8 はより短くなる。

【 0 0 7 7 】

曲線 1 0 6 は、磁気コア 2 4 , 5 2 およびホール効果エレメント 1 4 a , 5 8 a が y 方向 2 0、6 4 に相互に関連して中央配置されることを推定する。ホール効果エレメント 1 4 a , 5 8 a の y 軸 2 0、6 4 に沿った磁気コア 2 4 , 5 2 に対する移動は、曲線 1 0 6 が軸 1 0 4 に沿って移動する結果となる。つまり、ホール効果エレメント 1 4 a , 5 8 a の領域が 1 . 2 5 mm よりもさらに近接して、きわめて減少した束密度を経験する結果なる。この効果は、ホール効果センサ 1 2 , 5 8 の磁気コア 2 4 , 5 2 に対する相対的な移動について制限する望ましさを再度強調する。

【 0 0 7 8 】

これより図 4 を参照する。図 4 において、図 1 と同様の要素が同様の参照符号を有して示されており、図 1 の典型的なホール効果電流センサ 1 0 の概略図は、回路ボード載置機構 1 6 a , 1 6 b を有する線によって表される導体 1 6、およびここでは環状体 1 6 2 によって表される磁気コア 2 4 を含む。図 4 の説明が図 1 に関連して記載されると一方で、同じ説明および回路が図 2 - 図 2 A の磁場センサ 5 0 に適用できることが理解されよう。ここでは 1 5 a、1 5 b および 1 5 c と分類されて、図示のホール効果センサ 1 2 は、センサ・ダイ 1 4 およびリード 1 5 を含む。ここでは、リード 1 5 は、1 5 a , 1 5 b , 1 5 c とラベル付けされている。リード 1 5 a は電力接続をホール効果電流センサ 1 2 に提供し、リード 1 5 b は電流センサ出力信号への接続を提供し、そしてリード 1 5 c は電流センサに基準接続またはグランド接続を提供する。

【 0 0 7 9 】

ホール効果エレメント 1 4 a は導体 1 6 を流れる電流によって誘起される磁場 1 6 4 を検知し、磁場 1 6 4 に比例した電圧を発生する。ホール効果エレメント 1 4 a は、動的オフセット・キャンセル回路 1 7 0 に結合される。動的オフセット・キャンセル回路 1 7 0 は、D C オフセット調整を、ホール効果エレメント 1 4 a と関連した D C 電圧誤差に提供する。導体 1 6 を流れる電流がゼロであるときに、この動的オフセット・キャンセル回路 1 7 0 の出力はゼロに調整されることになる。

【 0 0 8 0 】

動的オフセット・キャンセル回路 1 7 0 は、増幅器 1 7 2 に結合され、オフセット調整済みのホール出力信号を増幅する。増幅器 1 7 2 は、フィルタ 1 7 4 に結合され、これは、ローパス・フィルタ、ハイ・パス・フィルタ、バンド・パス・フィルタ、および/または切欠き有り(notch)フィルタとすることができる。このフィルタは、所望の応答時間、ホール効果エレメント 1 4 a と関連したノイズの周波数スペクトル、動的オフセット・キャンセル回路 1 7 0、および増幅器 1 7 2 を含むがこれに限定されない、様々な要因に従って選択される。1 つの特定の実施形態では、このフィルタ 1 7 4 は、ローパス・フィルタである。このフィルタ 1 7 4 は、出力ドライバ 1 7 6 に結合され、他の電子回路(図示せず)への伝送のために強化した電力出力を供給する。

トリミング制御回路 1 8 4 は、リード 1 5 a に結合され、動作中、電力が供給される。リード 1 5 a はまた、通常は製造の間に、トリミングされることになる様々な電流センサ・パラメータを許容する。この目的で、トリミング制御回路 1 8 4 は、リード 1 5 a に印加される適当な信号によって使用可能とされる 1 つ以上のカウンタを含む。

【 0 0 8 1 】

トリミング制御回路 1 8 4 は、静止出力電圧(Q v o)回路 1 8 2 に結合される。静止出力電圧は、導体 1 6 を流れる電流がゼロであるときは、出力リード 1 5 b での電圧とな

10

20

30

40

50

る。名目上は、単極供給電圧に対し、 Q_{vo} は、 $V_{cc}/2$ に等しい。 Q_{vo} は、適切なトリミング信号を、リード15aを通じてトリミング制御回路184内の第1のトリミング制御回路カウンタに印加することによって、トリミングすることができ、次いで、 Q_{vo} 回路内のデジタル/アナログ変換器(DAC)を制御する。

【0082】

トリミング制御回路184は、さらに、感度調整回路178に結合される。感度調整回路178は、電流センサ10の感度を調整するために、増幅器172の利得の調整を可能にする。感度調整回路は、適切なトリミング信号を、リード15aを通じてトリミング制御回路184内の第2のトリミング制御回路カウンタに印加することによって、トリミングすることができ、次いで、感度調整回路178内のDACを制御する。

10

【0083】

トリミング制御回路184は、さらに、感度温度補償回路180に結合される。感度温度補償回路180は、温度による利得バリエーションを補償するために、増幅器172の利得の調整を可能にする。感度温度補償回路は、適切なトリミング信号を、リード15aを通じてトリミング制御回路184内の第3のトリミング制御回路カウンタに印加することによって、トリミングすることができ、次いで、感度温度補償回路180内のDACを制御する。

【0084】

出力ドライバ176からの出力信号は、当該出力ドライバから信号出力ピン15bまでそのパスに関連して2つの導電ループを経験する。以下「回路ループ」と称する第1のループ190は矢印によって示される第1の回転方向を有し、また、以下「補償ループ」と称する第2のループ192は、別の矢印によって示される第2の異なった反対側の回転方向を有する。回路ループ190については、以下、図5と共により詳細に説明する。補償ループについては、以下、図7～12Bと共により詳細に説明する。

20

【0085】

ここで十分に言わせてもらおうと、回路ループ190は、集積回路ダイ14上の回路レイアウトのために、センサ・ダイ14において自然に生じるものである。回路ループ190は、導体16を通過する電流の急速な変化によって発生することもあるように、回路ループが磁場の急速な変化を直接経験するときに、過渡信号を発生させることがおおい。補償ループ192は、様々な構成を有する物理導電ループであり、回路ループ190の結果として形成するこの過渡信号をキャンセルまたは低減させるように設けることができる。

30

【0086】

図4に示した回路は、図1のホール効果電流センサ10のようなホール効果電流センサと関連し、統合することができる例示の回路を示してに過ぎないことが理解されよう。他の実施形態では、追加の回路が、電流センサを「デジタル・ヒューズ」に換えるために提供され、導体16を流れる電流によって誘起される磁場164が予め定められた閾値レベルより大きいか、それとも小さいかに従って、高出力信号または低出力信号を提供する。この代替の実施形態の追加回路は、比較器および/若しくはラッチ、並びに/またはリレーを含むことができる。デジタル・ヒューズの例示的な実施形態を、図7に示す。

【0087】

さらに、導体接続16a, 16bは、電流センサのリード線15a, 15b, 15cからは電氣的に絶縁されるので、電流センサ10は、光アイソレータまたは他のトランスといった絶縁技術を用いずに電氣的絶縁を必要とする用途において使用することができる。

40

【0088】

これより図4Aを次に参照する。図4の2つのループ190, 192について再びではあるが、より良く明瞭に示している。この2つのループは直列配置で結合されており、左から右へのパスは、第1のループで反時計回り、第2のループでは時計回りのパスである。両方のループともに、閉ループとなるように示している。

【0089】

これより図4Bを参照する。2つの異なるループが示されており、再度、直列の配列で

50

結合される。このループは、開ループである。本明細書において用いる「ループ」という用語は、開ループおよび閉ループの両方を指すものである。より具体的には、例えば、90度による曲げといった任意の角度による任意の曲げパスを取り入れた導体のことを指すものである。

【0090】

図4Bのように、左から右の通路は、第1のループでは反時計回りに回転し、このパスは第2のループでは時計回りに回転する。

【0091】

これより図4Cを参照する。2つの異なるループが、再度直列配置で結合され、第2のループが第1のループの間に入っている。左から右のパスは、第1のループの第1部分において反時計回りに回転し、そのパスは第2のループでは時計回りに回転する。また、その通路は、第1のループの第2の部分では、再度反時計回りに回転する。

したがって、「直列配置」という用語は、2つのループの結合について述べるときは、順々なループ結合、または、第2のループが第1のループの間に入るようなループ結合とすることができるということが理解されよう。

【0092】

第1のループによる通路が反時計回りに回転することを示し、また第2のループによる通路が時計回りに回転することを示す一方で、この逆もまた可能である。さらに、異なる方向の回転を示す一方で、以下に示す実施形態で明らかのように、連続して接続するループがまた同一方向に回転するパスを有する場合もある。

【0093】

以下の図5および図7～12Bでは、磁場センサは明確のために磁束集中器なしで示している。しかしながら、好ましくは、図5および7～12Bの磁場センサの全ては、それぞれ磁束集中器、例えば、図1、図2および図2Aに示したものの1つの形態を有する磁束集中器を含む。

【0094】

これから図5を参照する。磁場センサ200は、磁束集中器なしで示されている。磁場センサ200は、モールドされたパッケージ202内に配置された集積回路ダイ203およびリード・フレーム240を含むことができる。集積回路ダイ203は、導体206上に搬送される磁場信号を発生するように構成されるホール効果エレメント204を含むことができる。導体206によって搬送される信号は、ホール効果エレメント204の近くに配置される導体242を通じて流れている電流244に応答する。インタフェース回路208は、導体206によって搬送される磁場信号を受けるように結合され、導体210によって搬送インタフェース信号を発生するように構成される。出力増幅器（またはバッファ）212は、導体210上を搬送されインタフェース信号を受け取るように結合される。インタフェース回路208および出力増幅器212は、図4に関連して上記説明から容易に理解されよう。

【0095】

出力増幅器212は、回路グランド・ノード216および回路出力ノード218を含む。回路出力ノード218は、出力増幅器212内で内部抵抗214を介して回路グランド・ノード216に連結される。

【0096】

グランド回路トレース228は、第1および第2の端を有する。そして、このグランド回路トレース228の第1端は回路グランド・ノード216に結合される。グランド・ボンディング・パッド220は、グランド回路トレース228の第2端に結合される。出力信号回路トレース230は、第1および第2の端を有する。そして、この出力信号回路トレース230の第1端は回路出力ノード218に結合される。出力信号ボンディング・パッド222は、出力信号回路トレース230の第2端に結合される。

【0097】

信号ボンド・ワイヤ232は出力信号ボンディング・パッド222と信号出力ピン23

10

20

30

40

50

6の間で結合され、リード・フレーム240の一部である。グラウンド・ボンディング・ワイヤ226はグラウンド・ボンディング・パッド220とベース平面241上のグラウンド・ノード234の間で結合され、リード・フレーム240の一部であり、グラウンド・ピン238に結合され、リード・フレーム240の一部である。

【0098】

グラウンド・ボンディング・ワイヤ226、グラウンド・回路トレース228、抵抗214、出力信号回路トレース230、および出力信号ボンディング・ワイヤ232は、点線として示したように、所謂「回路ループ」234の部分を形成する。回路ループ234は、モールドされたパッケージ202におけるより低い周辺部において示した水平線を経由して、シンボリックに閉じることができる。

10

【0099】

急速に変化する際に電流244によって発生することも多いために、導電ループが、急速に変化する磁場に応じて、その端部において電圧を形成することも多いことが理解されよう。この電圧により、図6および6Aに関連して以下に図示および説明する過渡的で不必要な信号をもたらすことが多い。

【0100】

ループで生成した電圧は、ファラデーの法則により説明される。

【0101】

$$V = -N \left(\frac{d}{dt} \right)$$

ここで、

20

Nはループにおけるターン数であり、 Φ は、磁束であり、 $\frac{d\Phi}{dt}$ は、磁束の変化率である。

Bを均一でループの平面に垂直とした場合、 $\Phi = BA$ であり、ここで、Bは、フラックス密度であり、また、Aは、ループの領域である。（なお、開ループについて、この領域はループの端を線、例えば直線と接続することによって見出すことができる。）

つまり、ループで誘起された電圧は磁束の変化率に比例し、ループのターン数に関係し、また、ループの領域に関係する。

【0102】

図示のように、回路ループ234は、約3mm×約1.5mmの矩形内に囲まれる。回路ループは、全ての矩形領域を満たすわけではなく、約3.6平方ミリメートルの回路ループ内部領域を有する。グラウンド・ピン238から信号出力ピン236方向の回路ループ234にわたるパスは、当該回路ループの回転方向を有しており、図示したように反時計回りとすることができ、または他の構成では時計回りとすることができる。

30

【0103】

回路ループの境界は、不規則な形状を検査することによって見出すことができるが、完全に正確というわけではないかもしれないことが理解されるであろう。つまり、回路ループの領域を確立するために、1つ以上の試行錯誤による集積回路ダイの製作の試みをすることがある。

【0104】

これより図6を参照する。グラフ250は、時間の単位をマイクロ秒とした水平軸、および電流の単位をアンペアとした垂直軸を有する。信号252は、図5の導体242によって搬送するような急速に変化する電流についての典型的な遷移領域を有する。

40

【0105】

これより図6Aを参照する。グラフ260は、時間の単位をマイクロ秒とした水平軸、および電圧の単位をボルトとした垂直軸を有する。図6の電流信号252に応じて、信号262は、図5の出力信号ピン236で発生するような出力信号を表わす。信号262は、図6の電流信号252が表わしていない、不必要で過渡信号部264を有する。これは、図6の信号252の遷移領域の開始と一致して下方に移行するものとして示される。

【0106】

本明細書における本発明によって、過渡信号部264は、磁場の高変化レート（または

50

磁束の高変化レート)を経験するために、過渡信号部264が図5の回路ループ234によって発生されることが認められる。言い換えれば、過渡信号部264は、図5の磁場センサ200が有する出力増幅器における、またはこれの近くにおける物理的な導電ループの結果として発生されることが認められる。

【0107】

先に述べたとおり、他にも、フィルタ等の方法により過渡信号264を取り除くことを試みたものもある。しかしながら、これらの技術は、信号262の反応率をスロー・ダウンさせることが多い。過渡信号は磁場の高レートな変化を経験するので、過渡信号が先に述べた回路ループの結果であることは、以前からは知られていない。

【0108】

これより図6Bを参照する。再度図6のグラフ250が示される。

【0109】

これより図6Cを参照する、グラフ270は、時間の単位をマイクロ秒とした水平軸、および電圧の単位をボルトとした垂直軸を有する。図6Bの電流信号252に応じて、信号272は、以下に図示し説明する回路の出力ピンにおいて発生することができる出力信号を表わす。この回路は、図5の回路ループ234と直列に結合される補償ループを有する。信号262は、図6Aの過渡信号部264のような過渡信号部を有さない。

【0110】

これより図7を参照する。集積回路ダイ300は、導体304において搬送される磁場信号を発生するように構成されるホール効果エレメント302を含むことができる。インタフェース回路306は、導体304によって搬送される磁場信号を受け取るために結合され、導体308によって搬送されるインタフェース信号を発生するように構成される。出力増幅器(またはバッファ)310は、導体308において搬送されるインタフェース信号を受け取るため結合される。

【0111】

出力増幅器310は、回路グランド・ノード314および回路出力ノード316を含む。回路出力ノード316は、出力増幅器310内の内部抵抗312を介して、回路グランド・ノード314に結合される。

【0112】

グランド回路トレース322は、第1の端および第2の端を有しており、グランド回路トレース322の第1端は回路グランド・ノード314に結合される。グランド・ボンディング・パッド318は、グランド回路トレース322の第2端に結合される。

【0113】

出力信号回路トレース324は第1および第2の端を有しており、出力信号回路トレース324の第1端は回路出力ノード316に連結される。出力信号ボンディング・パッド320は、出力信号回路トレース324の第2端に結合される。

【0114】

出力信号回路トレース324は、図5の出力信号回路トレース230と異なるが、「補償ループ」における円形のルートを取り、出力信号ボンディング・パッド320に到達する。回路出力ノード318から出力信号ボンディング・パッド320への補償ループ324の方向(ここでは時計回り)は、先に述べた図5の回路ループ234とは反対方向となる。

【0115】

補償ループ324は、回路ループ(図示せず)と直列配置で結合されることが認識されるであろう。この回路ループは、図5の回路ループ234と同一または類似のものである。補償ループ324は、図5の回路ループ234の内部領域とほぼ同一の内部領域を有するのが好ましい。

【0116】

補償ループ324および図5の回路ループ234は、反対の回転方向を有しており、この補償ループ324および回路ループ234が磁場の高レートの変化を経験するときに、

10

20

30

40

50

反対方向を有する過渡信号に応答することも多いことが認識されるであろう。さらにまた、補償ループ 3 2 4 および回路ループ 2 3 4 が共にほぼ同一の内部領域を有する場合、ならびに、補償ループ 3 2 4 および回路ループ 2 3 4 が共にほぼ同一の急速に変化する磁場を経験する場合には、補償ループ 3 2 4 は、回路ループ 2 3 4 内で発生する過渡信号を減少またはキャンセルすることにも多くなる。

【 0 1 1 7 】

特に、集積回路ダイ 3 0 0 に近接する磁束集中器を使用するとき、図 3 および図 3 A に関して先に述べた考察からも明らかなように、補償ループ 3 2 4 は回路ループ 2 3 4 と同一の磁場を経験することが多い。しかしながら、たとえ補償ループ 3 2 4 が図 5 の回路ループ 2 3 4 と同一の急速に変化する磁場を経験しない場合であっても、補償ループ 3 2 4 の領域または回路ループ 2 3 4 の領域は、キャンセルまたは減少する結果に供するために、設計することができるか、またはそれ故調整することができる。

10

【 0 1 1 8 】

集積回路ダイ 3 0 0 について、磁場センサ、より具体的には電流センサに結合された場合を以下図 8 に図示する。

【 0 1 1 9 】

これより図 7 A を参照する。図 7 と同様のエレメントが、同様の要素が同様の参照符号を有して示されており、集積回路ダイ 3 5 0 は、導体 3 0 4 で搬送される磁場信号を発生するように構成されるホール効果エレメント 3 0 2 を含むことができる。インタフェース回路 3 0 6 は、導体 3 0 4 によって搬送される磁場信号を受け取るよう結合され、また、導体 3 0 8 によって搬送されるインタフェース信号を発生するように構成される。出力増幅器（またはバッファ）3 1 0 は、導体 3 0 8 で搬送されるインタフェース信号を受け取るように結合される。

20

【 0 1 2 0 】

出力増幅器 3 1 0 は、回路グランド・ノード 3 1 4 および回路出力ノード 3 1 6 を含む。回路出力ノード 3 1 6 は、出力増幅器 3 1 0 内の内部抵抗 3 1 2 を介して、回路グランド・ノード 3 1 4 に結合される。

【 0 1 2 1 】

グランド回路トレース 3 5 2 は、図 7 のグランド回路トレース 3 2 2 よりも長く、第 1 の端および第 2 の端を有しており、グランド回路トレース 3 5 2 の第 1 端は回路グランド・ノード 3 1 4 に結合される。グランド・ボンディング・パッド 3 1 8 は、グランド回路トレース 3 5 2 の第 2 端に結合される。

30

【 0 1 2 2 】

出力信号回路トレース 3 5 4 は、図 7 の出力信号回路トレース 3 2 4 よりも短く、第 1 の端および第 2 の端を有しており、出力信号回路トレース 3 5 4 の第 1 端は回路出力ノード 3 1 6 に結合される。出力信号ボンディング・パッド 3 2 0 は、出力信号回路トレース 3 5 4 の第 2 端に結合される。

【 0 1 2 3 】

グランド回路トレース 3 5 2 は、図 5 のグランド回路トレース 2 2 8 と異なるが、「補償ループ」における円形のルートを取り、グランド信号ボンディング・パッド 3 1 8 に到達する。グランド・ボンディング・パッド 3 1 8 から回路グランド・ノード 3 1 4 への補償ループ 3 2 4 の方向（ここでは時計回り）は、先に述べた図 5 の回路ループ 2 3 4 とは反対方向となる。

40

【 0 1 2 4 】

補償ループ 3 5 2 は、回路ループ（図示せず）と直列配置で結合されることが認識されるであろう。この回路ループは、図 5 の回路ループ 2 3 4 と同一または類似のものである。補償ループ 3 5 2 は、図 5 の回路ループ 2 3 4 の内部領域とほぼ同一の内部領域を有するのが好ましい。

【 0 1 2 5 】

補償ループ 3 5 2 および図 5 の回路ループ 2 3 4 は、反対の回転方向を有しており、こ

50

の補償ループ 3 5 2 および回路ループ 2 3 4 が磁場の高レートの変化を経験するときに、反対方向を有する過渡信号に応答すること多いことが認識されるであろう。さらにまた、補償ループ 3 5 2 および回路ループ 2 3 4 が共にほぼ同一の内部領域を有する場合、ならびに、補償ループ 3 5 2 および回路ループ 2 3 4 が共にほぼ同一の急速に変化する磁場を経験する場合には、補償ループ 3 5 2 は、回路ループ 2 3 4 内で発生する過渡信号を減少またはキャンセルすることにも多くなる。

【 0 1 2 6 】

特に、集積回路ダイ 3 0 0 に近接する磁束集中器を使用するとき、図 3 および図 3 A に関して先に述べた考察からも明らかなように、補償ループ 3 5 2 は回路ループ 2 3 4 と同一の磁場を経験することが多い。しかしながら、たとえ補償ループ 3 5 2 が図 5 の回路ループ 2 3 4 と同一の急速に変化する磁場を経験しない場合であっても、補償ループ 3 5 2 の領域または回路ループ 2 3 4 の領域は、キャンセルまたは減少する結果に供するために、設計することができるか、またはそれ故調整することができる。

【 0 1 2 7 】

集積回路ダイ 3 5 0 について、磁場センサ、より具体的には電流センサに結合された場合を以下、図 8 に図示する。

【 0 1 2 8 】

これより図 8 を参照する。図 7 と同様の要素が、同様の参照符号を有して示されており、図 7 の集積回路ダイ 3 0 0 は、磁場センサ 4 0 0 内にある。

【 0 1 2 9 】

磁場センサ 4 0 0 は、ベース平面 4 1 8、ベース平面 4 1 8 に結合されるグランド・ピン 4 1 6、および信号出力ピン 4 1 4 を有するリード・フレーム 4 2 0 を含む。磁場センサ 4 0 0 は、ベース平面 4 1 8 上に配置される図 7 の集積回路ダイ 3 0 0 を含む。集積回路ダイ 3 0 0 は、基板 3 0 1 を含む。集積回路ダイ 3 0 0 はまた、基板 3 0 1 上に配置され、磁場（例えば、導体 4 0 2 を流れる電流 4 0 4 によって発生する磁場）に応じて磁場信号を発生するように構成される、磁場検知エレメント 3 0 2 も含む。集積回路ダイ 3 0 0 はまた、基板 3 0 1 上に配置される出力回路 3 1 0 も含む。出力回路 3 1 0 は、回路グランド・ノード 3 1 4 および回路出力ノード 3 1 6 を含む。出力回路 3 1 0 は、磁場信号に応じて回路出力ノード 3 1 6 で出力信号を発生するように構成される。集積回路ダイ 3 0 1 はまた、第 1 および第 2 の端を有するグランド回路トレース 3 2 2 を含む。グランド回路トレース 3 2 2 の第 1 端は、回路グランド・ノード 3 1 4 に結合される。集積回路ダイはまた、グランド回路トレース 3 2 2 の第 2 端に結合されるグランド・ボンディング・パッド 3 1 8 を含む。集積回路ダイ 3 0 1 はまた、第 1 および第 2 の端を有する出力信号回路トレース 3 2 4 を含む。出力信号回路トレース 3 2 4 の第 1 端は、回路出力ノード 3 1 6 に結合される。集積回路ダイ 3 0 1 はまた、出力信号回路トレース 3 2 4 の第 2 端に結合される出力信号ボンディング・パッド 3 2 0 を含む。磁場センサ 4 0 0 は、さらに、回路ループ 2 3 4（図 5）を含む。回路ループ 2 3 4 は、グランド・ピン 4 1 6 と信号出力ピン 4 1 4 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 4 0 0 は、さらに、回路出力ノード 3 1 6 に結合される補償済み信号出力ノード 4 1 2 を含む。磁場センサ 4 0 0 は、さらに、導電構造を含み、回路ループ 2 3 4（図 5）と直列配置で結合される補償ループ 3 2 4 を含む。補償ループ 3 2 4 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループ 2 3 4 の内部領域に関連するように選択される。また、直列配置の第 1 端から直列配置の第 2 端方向の回路ループ 2 3 4 にわたるパス（例えば矢印 4 2 2 参照）は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ 2 3 4 からもたされる補償済みの信号出力ノード 4 1 2 での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

【 0 1 3 0 】

図 8 の実施形態では、補償ループ 3 2 4 は、回路出力ノード 3 1 6 と補償済み信号出力

10

20

30

40

50

ノード 4 1 4 すなわち回路ループ 2 3 4 の信号サイドとの間に結合される。補償ループ 3 2 4 は、信号回路トレース 3 2 4 と同一である。

これより図 8 A を参照する。図 7 A および図 8 と同様の要素が同様の参照表示を有して示される。図 7 A の集積回路ダイ 3 5 0 は、磁場センサ 4 3 0 内、すなわち、回路ループ 2 3 4 の信号サイドにある。

【 0 1 3 1 】

磁場センサ 4 3 0 は、ベース平面 4 1 8、ベース平面 4 1 8 に結合されるグランド・ピン 4 1 6、および信号出力ピン 4 1 4 を有するリード・フレーム 4 2 0 を含む。磁場センサ 4 3 0 は、ベース平面 4 1 8 上に配置される図 7 A の集積回路ダイ 3 5 0 を含む。集積回路ダイ 3 5 0 は、基板 3 5 1 を含む。集積回路ダイ 3 5 0 はまた、基板 3 0 1 上に配置され、磁場（例えば、導体 4 0 2 を流れる電流 4 0 4 によって発生する磁場）に応じて磁場信号を発生するように構成される、磁場検知エレメント 3 0 2 も含む。集積回路ダイ 3 5 1 はまた、基板 3 5 1 上に配置される出力回路 3 1 0 も含む。出力回路 3 1 0 は、回路グランド・ノード 3 1 4 および回路出力ノード 3 1 6 を含む。出力回路 3 1 0 は、磁場信号に応じて回路出力ノード 3 1 6 で出力信号を発生するように構成される。集積回路ダイ 3 5 1 はまた、第 1 および第 2 の端を有するグランド回路トレース 3 5 2 を含む。グランド回路トレース 3 5 2 の第 1 端は、回路グランド・ノード 3 1 4 に結合される。集積回路ダイ 3 5 1 はまた、グランド回路トレース 3 5 2 の第 2 端に結合されるグランド・ボンディング・パッド 3 1 8 を含む。集積回路ダイ 3 5 1 はまた、第 1 および第 2 の端を有する出力信号回路トレース 3 5 4 を含む。出力信号回路トレース 3 5 4 の第 1 端は、回路出力ノード 3 1 6 に結合される。集積回路ダイはまた、出力信号回路トレース 3 5 4 の第 2 端に結合される出力信号ボンディング・パッド 3 2 0 を含む。磁場センサ 4 3 0 は、さらに、回路ループ 2 3 4（図 5）を含む。回路ループ 2 3 4 は、グランド・ピン 4 1 6 と信号出力ピン 4 1 4 の間の導電パスを含む。回路ループ 2 3 4 は、グランド・ピン 4 1 6 と信号出力ピン 4 1 4 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 4 3 0 は、さらに、回路出力ノード 3 1 6 に結合される補償済み信号出力ノード 4 1 2 を含む。磁場センサ 4 3 0 は、さらに、導電構造を含み、回路ループ 2 3 4（図 5）と直列配置で結合される補償ループ 3 5 2 を含む。補償ループ 3 5 2 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループ 2 3 4（図 5）の内部領域に関連するように選択される。また、直列配置の第 1 端から直列配置の第 2 端方向の回路ループ 2 3 4 にわたるパス（例えば矢印 4 2 2 参照）は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ 2 3 4 からもたされる補償済みの信号出力ノード 4 1 2 での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

【 0 1 3 2 】

図 8 A の実施形態では、補償ループ 3 5 2 は、ループ終端ノード 4 0 8 とグランド・ノード 3 1 4 すなわち回路ループ 2 3 4 の信号サイドとの間で結合される。補償ループ 3 5 2 は、グランド回路トレース 3 5 2 と同一である。

【 0 1 3 3 】

以下の図において、先に述べた補償ループを、いくつかは図 5 の回路ループ 2 3 4 の信号サイドについて、その他はグランド・サイドについて達成する代替の構造を提示する。

【 0 1 3 4 】

これより図 9 を参照する。磁場センサ 5 0 0 は、ベース平面 5 4 0、ベース平面 5 4 0 に結合されるグランド・ピン 5 3 8、および信号出力ピン 5 3 6 を有するリード・フレーム 5 4 2 を含む。磁場センサ 5 0 0 はまた、ベース平面 5 4 0 上に配置される集積回路ダイ 5 0 8 を含む。集積回路ダイ 5 0 8 は、基板 5 0 9 を含む。集積回路ダイ 5 0 8 はまた、基板 5 0 9 上に配置され、磁場（例えば、導体 5 0 2 を流れる電流 5 0 4 によって発生する磁場）に応じて磁場信号を発生するように構成される、磁場検知エレメント 5 0 3 も含む。集積回路ダイ 5 0 8 はまた、基板 5 0 8 上に配置される出力回路 5 1 0 も含む。出

力回路 5 1 0 は、回路グランド・ノード 5 1 2 および回路出力ノード 5 1 4 を含む。出力回路 5 1 0 は、磁場信号に応じて回路出力ノード 5 1 4 で出力信号を発生するように構成される。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有するグランド回路トレース 5 2 0 を含む。グランド回路トレース 5 2 0 の第 1 端は、回路グランド・ノード 5 1 2 に結合される。集積回路ダイ 5 0 8 はまた、グランド回路トレース 5 2 0 の第 2 端に結合されるグランド・ボンディング・パッド 5 1 6 を含む。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有する出力信号回路トレース 5 2 2 を含む。出力信号回路トレース 5 2 2 の第 1 端は、回路出力ノード 5 1 4 に結合される。集積回路ダイ 5 0 8 はまた、出力信号回路トレース 5 2 2 の第 2 端に結合される出力信号ボンディング・パッド 5 1 8 を含む。磁場センサ 5 0 0 は、さらに、回路ループ 2 3 4 (図 5) を含む。回路ループ 2 3 4 は、グランド・ピン 5 3 8 と信号出力ピン 5 3 6 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 5 0 0 は、さらに、回路出力ノード 5 1 4 に結合される補償済み信号出力ノード 5 3 4 を含む。磁場センサ 5 0 0 は、さらに、導電構造を含み、回路ループ 2 3 4 と直列配置で結合される補償ループ 3 2 4 を含む。補償ループ 5 3 2 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループの内部領域に関連するように選択される。また、直列配置の第 1 端から直列配置の第 2 端方向の回路ループ 2 3 4 にわたるパス (例えば矢印 5 4 4 参照) は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ 2 3 4 からもたされる補償済みの信号出力ノード 5 3 4 での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

10

20

【 0 1 3 5 】

図 9 の実施例では、補償ループ 5 3 2 は、回路出力ノード 5 1 4 と補償済み信号出力ノード 5 3 4 すなわち回路ループ 2 3 4 の信号サイドとの間に結合される。

【 0 1 3 6 】

補償ループ 5 3 2 は、リード・フレーム 5 4 2 の一部から形成され、より具体的には、信号出力ピン 5 3 6 およびブラインド・ピン 5 3 0 の間のループ 5 3 2 である。ボンド・ワイヤ 5 2 8 は、信号出力ボンディング・パッド 5 1 8 をブラインド・ピン 5 3 0 に結合する。絶縁体 5 4 6、例えば、カプトン・テープは、補償ループ 5 3 2 および集積回路ダイ 5 0 9 の間に配置することができる。

30

【 0 1 3 7 】

本実施例では、基板 5 0 9 はベース平面 5 4 0 についてハンギング・オフをし、つまり、ワイヤ・ボンド 5 2 8 がボンドされるときに破損を受けやすいことが理解されるであろう。しかしながら、出力信号ボンディング・パッド 5 1 8 は、ベース平面 5 4 0 にわたるように移動することができ、基板破損の機会を削減する。

【 0 1 3 8 】

磁場センサは、モールド・パッケージ 5 0 1 にモールドされる。いくつかの構成では、2 重モールド・プロセスは、ワイヤ・ボンディングする間、基板 5 0 9 を支持するためにワイヤ・ボンド 5 2 8 を用いることができる場合もある。2 重モールドイングについては、図 1 1 1 および 1 1 A に関してさらに以下に説明する。

40

これより図 9 A を参照する。図 9 と同様の要素が同様の参照表示を有して示される。磁場センサ 5 5 0 は、ベース平面 5 6 4、ベース平面 5 6 4 に結合されるグランド・ピン 5 5 8、および信号出力ピン 5 6 0 を有するリード・フレーム 5 6 6 を含む。磁場センサ 5 5 0 はまた、ベース平面 5 4 0 上に配置される図 9 の集積回路ダイ 5 0 8 を含む。集積回路ダイ 5 0 8 は、基板 5 0 9 を含む。集積回路ダイ 5 0 8 はまた、基板 5 0 9 上に配置され、磁場 (例えば、導体 5 0 2 を流れる電流 5 0 4 によって発生する磁場) に応じて磁場信号を発生するように構成される、磁場検知エレメント 5 0 3 も含む。集積回路ダイ 5 0 8 はまた、基板 5 0 8 上に配置される出力回路 5 1 0 も含む。出力回路 5 1 0 は、回路グランド・ノード 5 1 2 および回路出力ノード 5 1 4 を含む。出力回路 5 1 0 は、磁場信号に応じて回路出力ノード 5 1 4 で出力信号を発生するように構成される。集積回路ダイ 5 0

50

8 はまた、第 1 および第 2 の端を有するグラウンド回路トレース 5 2 0 を含む。グラウンド回路トレース 5 2 0 の第 1 端は、回路グラウンド・ノード 5 1 2 に結合される。集積回路ダイ 5 0 8 はまた、グラウンド回路トレース 5 2 0 の第 2 端に結合されるグラウンド・ボンディング・パッド 5 1 6 を含む。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有する出力信号回路トレース 5 2 2 を含む。出力信号回路トレース 5 2 2 の第 1 端は、回路出力ノード 5 1 4 に結合される。集積回路ダイ 5 0 8 はまた、出力信号回路トレース 5 2 2 の第 2 端に結合される出力信号ボンディング・パッド 5 1 8 を含む。磁場センサ 5 5 0 は、さらに、回路ループ 2 3 4 (図 5) を含む。回路ループ 2 3 4 は、グラウンド・ピン 5 5 8 と信号出力ピン 5 6 0 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 5 5 0 は、さらに、回路出力ノード 5 1 4 に結合される補償済み信号出力ノード 5 6 2 を含む。磁場センサ 5 5 0 は、さらに、導電構造を含み、回路ループ 5 5 6 と直列配置で結合される回路ループ 2 3 4 を含む。補償ループ 5 5 6 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループ 2 3 4 の内部領域に関連するように選択される。また、直列配置の第 1 端から直列配置の第 2 端方向の回路ループ 2 3 4 にわたるパス (例えば矢印 5 7 2 参照) は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ 2 3 4 からもたされる補償済み信号出力ノード 5 6 2 での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

10

【 0 1 3 9 】

20

図 9 A の実施例では、補償ループ 5 5 6 は、回路出力ノード 5 1 4 と補償済み信号出力ノード 5 6 2 すなわち回路ループ 2 3 4 の信号サイドとの間に結合される。

【 0 1 4 0 】

補償ループ 5 5 6 は、リード・フレーム 5 6 6 の一部から形成され、より具体的には、信号出力ピン 5 6 0 およびブラインド・ピン 5 5 4 の間のループ 5 3 2 である。ボンド・ワイヤ 5 5 2 は、信号出力ボンディング・パッド 5 1 8 をブラインド・ピン 5 5 4 に結合し、ボンド・ワイヤ 4 6 8 はグラウンド・ボンディング・パッド 5 1 6 をベース平面 5 6 4 に結合する。

【 0 1 4 1 】

図 9 の磁場センサ 5 0 0 とは異なり、磁場センサ 5 5 0 はピンの中央にグラウンド・ピン 5 5 8 を有し、その結果、ベース平面 5 6 4 を回避し、且つ、図 9 のような基板 5 0 9 のオーバーハングを回避する補償ループ 5 5 6 になる。

30

これより図 9 B を参照する。図 9 および図 9 A と同様の要素が参照表示を有して示される。磁場センサ 6 0 0 は、ベース平面 6 1 8、ベース平面 6 1 8 に結合されるグラウンド・ピン 6 1 4、および信号出力ピン 6 1 6 を有するリード・フレーム 6 2 0 を含む。磁場センサ 6 0 0 はまた、ベース平面 6 1 8 上に配置される集積回路ダイ 5 0 8 を含む。集積回路ダイ 5 0 8 は、基板 5 0 9 を含む。集積回路ダイ 5 0 8 はまた、基板 5 0 9 上に配置され、磁場 (例えば、導体 5 0 2 を流れる電流 5 0 4 によって発生する磁場) に応じて磁場信号を発生するように構成される、磁場検知エレメント 5 0 3 も含む。集積回路ダイ 5 0 8 はまた、基板 5 0 8 上に配置される出力回路 5 1 0 も含む。出力回路 5 1 0 は、回路グラウンド・ノード 5 1 2 および回路出力ノード 5 1 4 を含む。出力回路 5 1 0 は、磁場信号に応じて回路出力ノード 5 1 4 で出力信号を発生するように構成される。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有するグラウンド回路トレース 5 2 0 を含む。グラウンド回路トレース 5 2 0 の第 1 端は、回路グラウンド・ノード 5 1 2 に結合される。集積回路ダイ 5 0 8 はまた、グラウンド回路トレース 5 2 0 の第 2 端に結合されるグラウンド・ボンディング・パッド 5 1 6 を含む。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有する出力信号回路トレース 5 2 2 を含む。出力信号回路トレース 5 2 2 の第 1 端は、回路出力ノード 5 1 4 に結合される。集積回路ダイ 5 0 8 はまた、出力信号回路トレース 5 2 2 の第 2 端に結合される出力信号ボンディング・パッド 5 1 8 を含む。磁場センサ 6 0 0 は、さらに、回路ループ 2 3 4 (図 5) を含む。回路ループ 2 3 4 は、グラウンド・ピン 6 1 4 と信

40

50

号出力ピン 6 1 6 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 6 0 0 は、さらに、回路出力ノード 5 1 4 に結合される補償済み信号出力ノード 6 0 4 を含む。磁場センサ 6 0 0 は、さらに、導電構造を含み、回路ループ 2 3 4 と直列配置で結合される補償ループ 6 1 0 を含む。補償ループ 6 1 0 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループ 2 3 4 の内部領域に関連するように選択される。また、直列配置の第 1 端から直列配置の第 2 端方向の回路ループ 2 3 4 にわたるパス（例えば矢印 6 2 2 参照）は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ 2 3 4 からもたされる補償済み信号出力ノード 6 0 4 での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

10

【 0 1 4 2 】

図 9 B の実施例では、補償ループ 6 1 0 は、ループ終端ノード 6 0 8 とグランド・ノード 5 1 2 すなわち回路ループ 2 3 4 のグランド・サイドとの間に結合される。

【 0 1 4 3 】

補償ループ 6 1 0 は、リード・フレーム 6 2 0 の一部から形成され、より具体的には、グランド・ピン 6 1 0 およびブラインド・ピン 6 1 2 の間のループ 6 1 0 である。ボンディング・ワイヤ 6 0 2 は、信号出力ボンディング・パッド 5 1 8 を信号出力ピン 6 1 6 に結合し、およびボンディング・ワイヤ 6 0 6 は、グランド・ボンディング・パッド 5 1 6 をブラインド・ピン 6 1 2 に結合する。

20

【 0 1 4 4 】

これより図 1 0 を参照する。図 9 ~ 図 9 B と同様の要素が同様の参照表示を有して示される。磁場センサ 6 7 4 は、回路ボード 6 7 5 に電気的に結合される統合磁場センサ 6 5 0 を含む。統合磁場センサ 6 5 0 は、図 9、図 9 A、図 9 B の磁場センサ 5 0 0、5 5 0、6 0 0 それぞれと同様であるが、如何なる補償ループをも含まない。しかしながら、統合磁場センサ 6 5 0 は図 5 の回路ループ 2 3 4 を含むことが理解されるであろう。

【 0 1 4 5 】

磁場センサ 6 7 4（すなわち、集積磁場センサ 6 5 0）は、ベース平面 6 7 0、ベース平面 6 7 0 に結合されるグランド・ピン 6 6 8、および信号出力ピン 6 6 6 を有するリード・フレーム 6 7 2 を含む。磁場センサ 6 7 4 はまた、ベース平面 6 7 0 上に配置される図 9 ~ 図 9 B の集積回路ダイ 5 0 8 を含む。集積回路ダイ 5 0 8 は、基板 5 0 9 を含む。集積回路ダイ 5 0 8 はまた、基板 5 0 9 上に配置され、磁場（例えば、導体 6 5 2 を流れる電流 6 5 4 によって発生する磁場）に応じて磁場信号を発生するように構成される、磁場検知エレメント 5 0 3 も含む。集積回路ダイ 5 0 8 はまた、基板 5 0 8 上に配置される出力回路 5 1 0 も含む。出力回路 5 1 0 は、回路グランド・ノード 5 1 2 および回路出力ノード 5 1 4 を含む。出力回路 5 1 0 は、磁場信号に応じて回路出力ノード 5 1 4 で出力信号を発生するように構成される。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有するグランド回路トレース 5 2 0 を含む。グランド回路トレース 5 2 0 の第 1 端は、回路グランド・ノード 5 1 2 に結合される。集積回路ダイ 5 0 8 はまた、グランド回路トレース 5 2 0 の第 2 端に結合されるグランド・ボンディング・パッド 5 1 6 を含む。集積回路ダイ 5 0 8 はまた、第 1 および第 2 の端を有する出力信号回路トレース 5 2 2 を含む。出力信号回路トレース 5 2 2 の第 1 端は、回路出力ノード 5 1 4 に結合される。集積回路ダイ 5 0 8 はまた、出力信号回路トレース 5 2 2 の第 2 端に結合される出力信号ボンディング・パッド 5 1 8 を含む。磁場センサ 6 7 4 は、さらに、回路ループ 2 3 4（図 5）を含む。回路ループ 2 3 4 は、グランド・ピン 6 6 8 と信号出力ピン 6 6 6 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 6 7 4 は、さらに、回路出力ノード 5 1 4 に結合される補償済み信号出力ノード 6 5 8 を含む。磁場センサ 6 7 4 は、さらに、導電構造を含み、回路ループ 2 3 4 と直列配置で結合される補償ループ 6 5 6 を含む。補償ループ 6 5 6 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループ 2 3 4 の内部領域に関連するように選択される。また、直列配置の第 1

30

40

50

端から直列配置の第2端方向の回路ループ234にわたるパス（例えば矢印676参照）は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ234からもたされる補償済み信号出力ノード658での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

【0146】

図10の実施例では、補償ループ656は、回路出力ノード514と補償済み信号出力ノード658すなわち回路ループ234（図5）の信号サイドとの間に結合される。

【0147】

補償ループ656は、回路ボード675上の導電トレースによって、回路ボード675の1つ以上の導電レイヤに形成される。ボンド・ワイヤ604は、信号出力ボンディング・パッド518を信号出力ピン666に結合し、およびボンド・ワイヤ606は、グランド・ボンディング・パッド516をベース平面670に結合する。

【0148】

回路ボード675はまた、導体652を、電流654を搬送するように構成される電流搬送導電トレースとして含むこともでき、磁場は電流に応じて発生される。補償ループ656は、導体652に近接して配置される。補償ループ656は導体652の縁に配置することができ、その結果、磁場が補償ループ656をまっすぐ(perpendicularly)に通過する。

【0149】

補償ループ656は、ここでは、複数の入れ子にされたループを含むように示される。具体的には、補償ループ656は、図1および図2～2Aに示した磁束集中器の影響を受けないときに、補償ループ656は、回路ループ234（図5）が経験することがあるよりもさらに小さな磁場を経験することになる。つまり、図6Aの過渡信号を減少またはキャンセルするために、補償ループ656を図示のような多数ループで、または図5の回路ループ234よりも大きな領域で提供するのが望ましい。

【0150】

これより図10Aを参照する。図9～図9Bおよび図10と同様の要素が同様の参照表示を有して示される。磁場センサ700は、回路ボード701に電氣的に結合される、図10の統合磁場センサ650を含む。この統合磁場センサ650は、図9、図9A、図9Bの磁場センサ500、550、600のそれぞれと同様であるが、如何なる補償ループをも含まない。しかしながら、統合磁場センサ650は図5の回路ループ234を含むことが理解されるであろう。

【0151】

磁場センサ700（すなわち、集積磁場センサ650）は、ベース平面670、ベース平面670に結合されるグランド・ピン668、および信号出力ピン666を有するリード・フレーム672を含む。磁場センサ700はまた、ベース平面670上に配置される図9～図9Bの集積回路ダイ508を含む。集積回路ダイ508は、基板509を含む。集積回路ダイ508はまた、基板509上に配置され、磁場（例えば、導体704を流れる電流706によって発生する磁場）に応じて磁場信号を発生するように構成される、磁場検知エレメント503も含む。集積回路ダイ508はまた、基板508上に配置される出力回路510も含む。出力回路510は、回路グランド・ノード512および回路出力ノード514を含む。出力回路510は、磁場信号に応じて回路出力ノード514で出力信号を発生するように構成される。集積回路ダイ508はまた、第1および第2の端を有するグランド回路トレース520を含む。グランド回路トレース520の第1端は、回路グランド・ノード512に結合される。集積回路ダイ508はまた、グランド回路トレース520の第2端に結合されるグランド・ボンディング・パッド516を含む。集積回路ダイ508はまた、第1および第2の端を有する出力信号回路トレース522を含む。出力信号回路トレース522の第1端は、回路出力ノード514に結合される。集積回路ダイ508はまた、出力信号回路トレース522の第2端に結合される出力信号ボンディン

グ・パッド 5 1 8 を含む。磁場センサ 7 0 0 は、さらに、回路ループ 2 3 4 (図 5) を含む。回路ループ 2 3 4 は、グランド・ピン 6 6 8 と信号出力ピン 6 6 6 の間の導電パスを含む。回路ループ 2 3 4 は、回路ループ内部領域を有する。磁場センサ 7 0 0 は、さらに、回路出力ノード 5 1 4 に結合される補償済み信号出力ノード 6 6 7 を含む。磁場センサ 7 0 0 は、さらに、導電構造を含み、回路ループ 2 3 4 と直列配置で結合される補償ループ 7 0 2 を含む。補償ループ 6 5 6 は、補償ループ内部領域を有する。補償ループ内部領域は、回路ループ 2 3 4 の内部領域に関連するように選択される。また、直列配置の第 1 端から直列配置の第 2 端方向の回路ループ 2 3 4 にわたるパス (例えば矢印 7 1 0 参照) は、同一のパスに沿った補償ループにわたる補償ループ回転方向とは反対の回路ループの回転方向を有する。補償ループ内部領域および補償ループ回転方向が選択されて、その結果、磁場の磁束の急速な変化を経験した回路ループ 2 3 4 からもたされる補償済み信号出力ノード 6 6 7 での出力信号のオーバーシュートまたはアンダーシュートを減少させる。

10

【0152】

図 10 A の実施例では、補償ループ 7 0 2 は、ループ終端ノード 7 0 8 とグランド・ノード 5 1 2 すなわち回路ループ 2 3 4 (図 5) のグランド・サイドとの間に結合される。ループ終端ノードは、基準電圧、例えばグランドに結合することができる。

【0153】

補償ループ 7 0 2 は、回路ボード 7 0 1 上の導電トレースによって、回路ボード 7 0 1 の 1 つ以上の導電レイヤに形成される。ボンド・ワイヤ 6 6 4 は、信号出力ボンディング・パッド 5 1 8 を信号出力ピン 6 6 6 に結合し、およびボンド・ワイヤ 6 6 0 は、グランド・ボンディング・パッド 5 1 6 をベース平面 6 7 0 に結合する。

20

【0154】

回路ボード 6 7 4 はまた、導体 7 0 4 を、電流 7 0 6 を搬送するように構成される電流搬送導電トレースとして含むこともでき、磁場は電流 7 0 6 に応じて発生される。補償ループ 7 0 2 は、導体 7 0 4 に近接して配置される。

【0155】

補償ループ 7 0 2 は、ここでは、複数の入れ子にされたループを含むように示される。具体的には、補償ループ 7 0 2 は、図 1 および図 2 ~ 2 A に示した磁束集中器の影響を受けないときに、補償ループ 7 0 2 は、回路ループ 2 3 4 (図 5) が経験することがあるよりもさらに小さな磁場を経験することになる。つまり、図 6 A の過渡信号を減少またはキャンセルするために、補償ループ 7 0 2 を図示のような多数ループで、または図 5 の回路ループ 2 3 4 よりも大きな領域で提供するのが望ましい。

30

【0156】

上記の図 9 および図 9 A を比較する。補償ループを、リード・フレームのベース平面と干渉しないリード・フレームの一部として設けることが困難となり得ることは明らかである。図 11 および図 11 A は、ベース平面を回避する補償ループのための別の方法を示す。

【0157】

これより図 11 を参照する。磁場センサ 8 0 0 は、ベース平面 8 3 2、グランド・ピン 8 2 8 および信号出力ピン 8 2 6 を有するリード・フレーム 8 3 0 を含む。リード・フレーム 8 3 0 はまた、1 つの端でブラインド・ピン 8 1 6 に結合され、他方の端で他のブラインド・ピン 8 2 4 に結合される補償ループ 8 2 0 を含む。遷移領域 8 1 8、8 2 2 (または屈曲) は、ベース平面 8 3 2 の下位となる補償ループを減衰させる (depress) ことができる。それ自体は示されていないが、この減衰はベース平面 8 3 2 の下で補償ループ 8 2 0 を通過させるために用いることができる。

40

【0158】

グランド・ボンディング・パッド 8 1 2 は、ボンド・ワイヤ 8 5 0 を用いてベース平面 8 3 2 に結合される。

【0159】

信号出力ボンディング・パッド 8 1 4 は、ボンド・ワイヤ 8 3 6 を用いてブラインド・

50

ピン 8 1 6 に結合される。ブラインド・ピン 8 2 4 は、ワイヤ・ボンド 8 3 8 を用いて集積回路ダイ 8 0 2 上にボンディング・パッド 8 0 4 に結合される。ボンディング・パッド 8 0 4 は、集積回路ダイ 8 0 2 の反対側のボンディング・パッド 8 0 6 に回路トレース 8 0 8 で結合される。ボンド・ワイヤ 8 3 4 は、ボンディング・パッド 8 0 6 を信号出力ピン 8 2 6、および補償ノード 8 4 4 に結合する。

【 0 1 6 0 】

補償ループ 8 2 0 は、回路ループ 2 3 4 (図 5) の出力信号サイドに結合されるために示される。しかしながら、同様の補償ループが回路ループ 2 3 4 のグランド・サイドに結合することができることが理解されよう。

【 0 1 6 1 】

これより図 1 1 A を参照する。図 1 1 と同様の要素が同様の参照表示を有して示される。補償ループ 8 3 0 は、遷移領域 8 1 8 , 8 2 2 を経由してベース平面 8 3 2 とは異なる平面にあることが示される。第 1 のモールド体 8 4 0 は、補償ループおよびベース平面を支持するために、最初に形成することができる。第 2 のモールド体 8 4 2 を第 2 のモールド・ステップで形成することができ、第 1 のモールド体 8 4 0 および基板 8 0 2 を取り囲む。

【 0 1 6 2 】

これより図 1 2 を参照する。他の磁場センサ 8 5 0 は、ベース平面 8 7 4、信号出力ピン 8 6 8、およびベース平面 8 7 4 に結合されるグランド・ピン 8 7 4 を有するリード・フレーム 8 7 2 を含むことができる。小さい回路ボード 8 5 8 は、ベース平面 8 7 4 上に配置することができる。回路ボード 8 5 8 は、当該回路ボード 8 5 8 上の導電トレースとして形成される補償ループ 8 6 0 を含むことができる。集積回路ダイ 8 5 2 は、回路ボード 8 5 8 上に配置することができる。集積回路ダイ 8 5 2 は、グランド・ボンディング・パッド 8 5 4 および信号出力ボンディング・パッド 8 5 6 を含むことができる。信号出力ボンディング・パッド 8 5 6 は、ボンド・ワイヤ 8 6 1 を用いて補償ループ 8 6 0 の一端に結合することができる。補償ループ 8 6 0 の他の端は、ボンド・ワイヤ 8 6 6 を用いて補償済み信号出力ノード 8 8 0 で信号出力ピン 8 6 8 に結合することができる。ボンド・ワイヤ 8 7 6 は、ボンディング・パッド 8 5 4 をベース平面 8 7 4 に結合することができる。

【 0 1 6 3 】

補償ループ 8 6 0 は、回路ループ 2 3 4 (図 5) の出力信号サイドに結合されることが示される。しかしながら、同様の補償ループが回路ループ 2 3 4 のグランド・サイドに結合することができることが理解されよう。

【 0 1 6 4 】

これより図 1 2 A を参照する。図 1 2 と同様の要素が同様の参照表示を有して示される。磁場センサ 8 5 0 は、1 つのモールド体 8 5 1 を含むことができる。

【 0 1 6 5 】

これより図 1 3 を参照する。信号出力ピンやグランド・ピンに対する様々な回路結合をワイヤ・ボンドで構成されるこれまでの図で示した一方、他の実施形態では、先に述べた任意の磁場センサのリード・フレームにおける信号出力ピン 9 2 0 やグランド・ピン 9 2 4 に対する回路結合の 1 つ以上は、代替として、半田機構 9 0 6 , 9 1 4 をそれぞれ通じて、およびバイアス 9 0 4 , 9 1 2 をそれぞれ通じて基板 9 0 0 上のボンディング・パッド 9 0 2 , 9 1 0 にそれぞれ結合される半田ボール 9 0 8 , 9 1 6 で構成される直接結合とすることができる。

【 0 1 6 6 】

図示のような構成では、基板 9 0 0 の能動面(active side)は上方に配置され、出力増幅器 9 0 1 が、リード・フレーム 9 2 6 から見て外方を向く基板 9 0 0 の面上に配置される。

【 0 1 6 7 】

半田ボール 9 0 8 , 9 1 6 が示される一方で、直接ボンディングを、半田ボール、銅ピ

10

20

30

40

50

ラー、金バンプ、共晶高鉛半田バンプ、無鉛半田バンプ、金スタッド・バンプ、高分子導電バンプ、異方性導電ペースト、または、導電フィルムの内から選択された1つ以上とすることができ、機構906, 914およびリード・フレーム・ピン間を結合する。

【0168】

これより図13Aを参照する。直接結合は、基板950および（例えば、ピン964, 968への）リード・フレーム970の間で代替として行うことができ、所謂「フリップ・チップ」構成で相対的に配置される。その結果、出力増幅器952がリード・フレーム970に向いている基板950の面上に配置されるように、能動的な基板表面950が下方に配置される。直接結合は、半田ボール956, 960で構成することができ、ボンディング・パッド954, 958とリード・フレーム・ピン964, 968の間にそれぞれ接続される。

10

【0169】

半田ボール956, 960が示される一方で、直接ボンディングを、半田ボール、銅ピラー、金バンプ、共晶高鉛半田バンプ、無鉛半田バンプ、金スタッド・バンプ、高分子導電バンプ、異方性導電ペースト、または、導電フィルムの内から選択された1つ以上とすることができ、ボンディング・パッド954, 958およびリード・フレーム・ピンの間を結合する。

【0170】

補償ループが一般的に図5の回路ループ234の信号サイドまたはグランド・サイドに配置されるのを上記の実施形態でしめされる一方、他の実施形態では、補償ループは、回路ループ234（図4C参照）の他の中間領域で、直列構成に配置することができる。

20

【0171】

本明細書におけるすべての引用により、完全に本明細書に引用したものとする。

【0172】

さまざまな概念、構造および技術を説明するために供する、この特許の主題である好ましい実施形態を説明したことにより、当業者にとって、これら概念、構造および技術を組み込んでいる他の実施形態を用いることができることが明らかになるであろう。したがって、本特許の範囲は、説明した実施形態に限定されるべきではなく、むしろ請求項の趣旨および範囲によってのみ限定されなければならないものである。

【図 1】

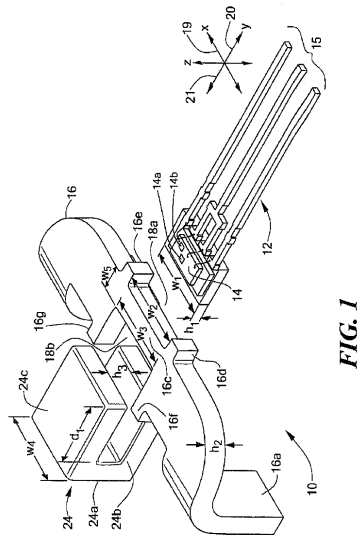


FIG. 1

【図 2】

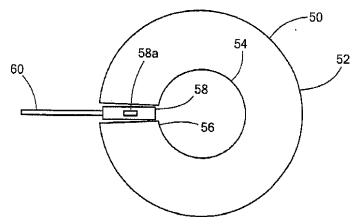
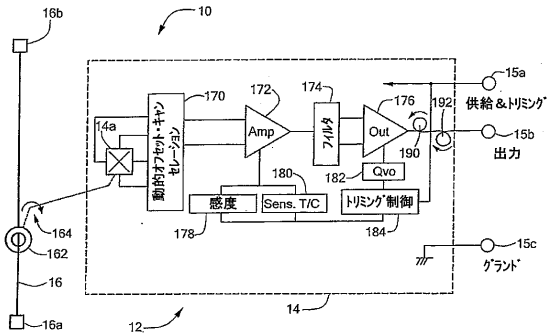


FIG. 2

【図 4】



【図 4 A】



FIG. 4A

【図 4 B】

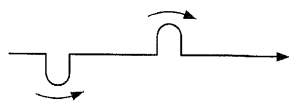


FIG. 4B

【図 2 A】

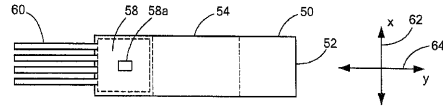
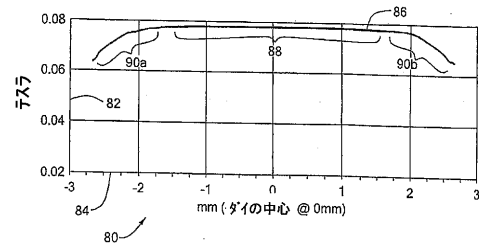
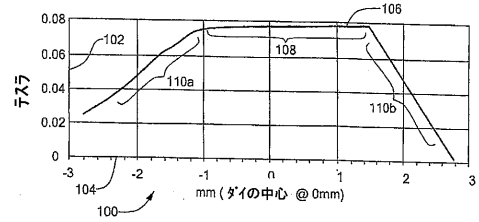


FIG. 2A

【図 3】



【図 3 A】



【図 4 C】

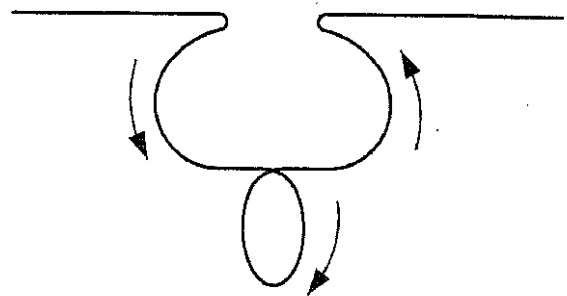
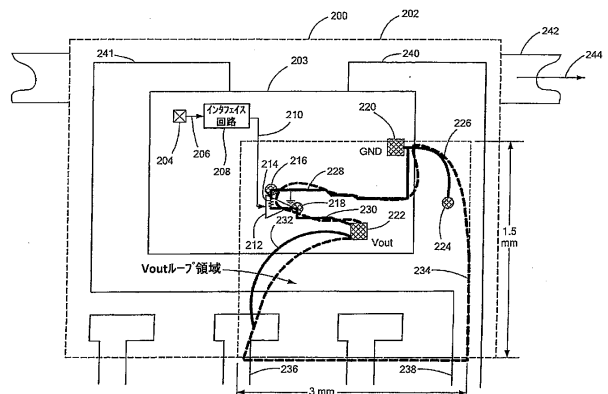
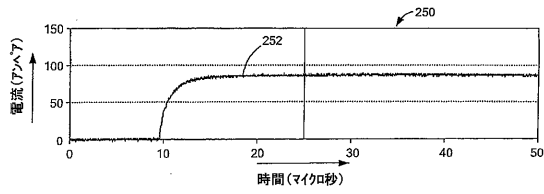


FIG. 4C

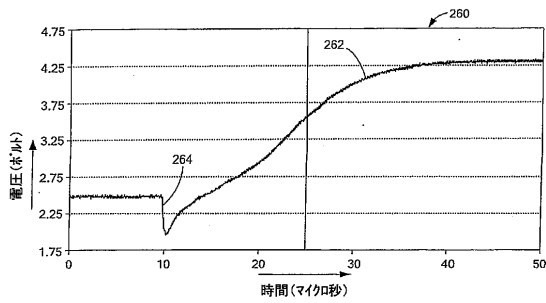
【図 5】



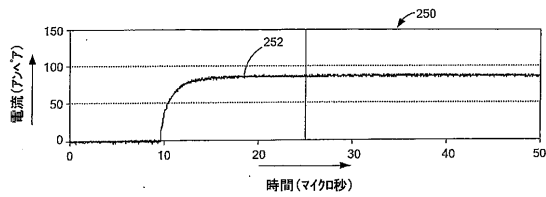
【図 6】



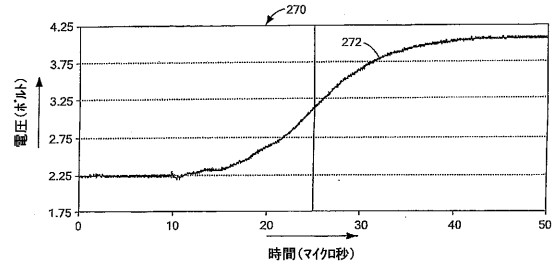
【図 6 A】



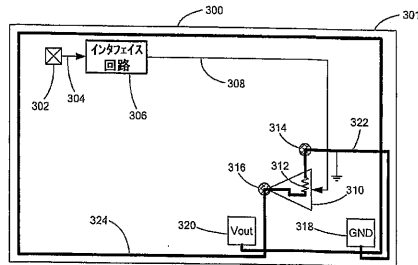
【図 6 B】



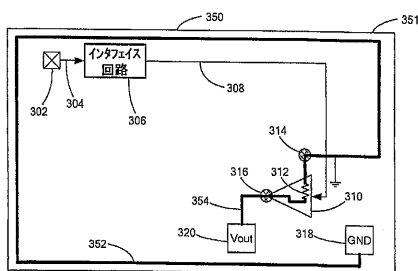
【図 6 C】



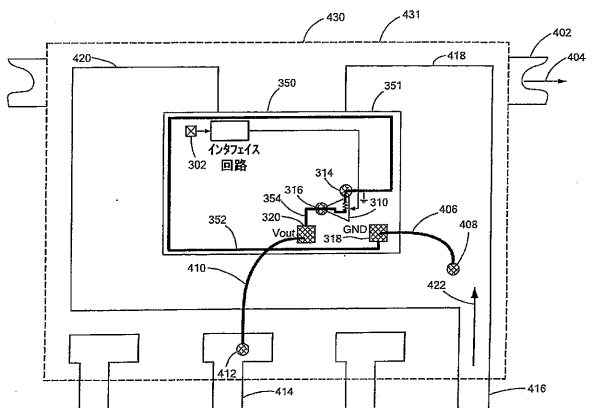
【図 7】



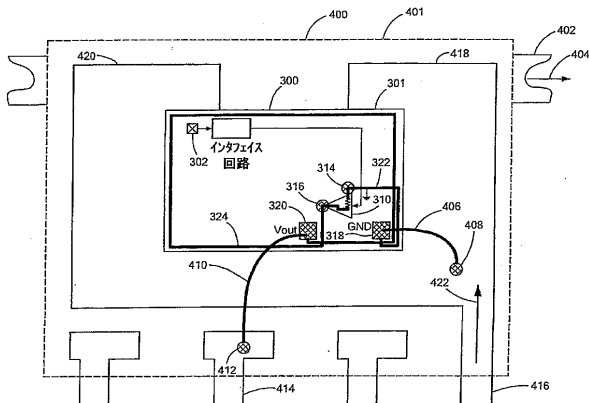
【図 7 A】



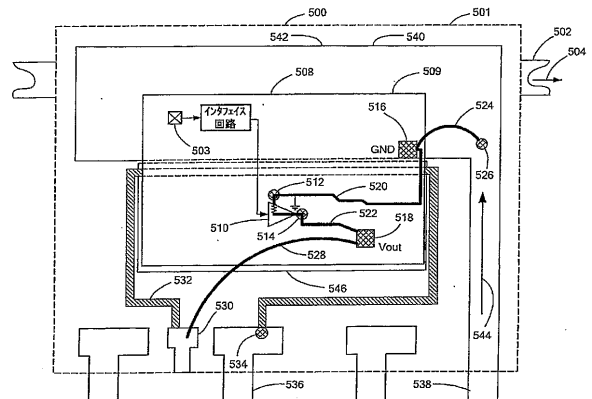
【図 8 A】



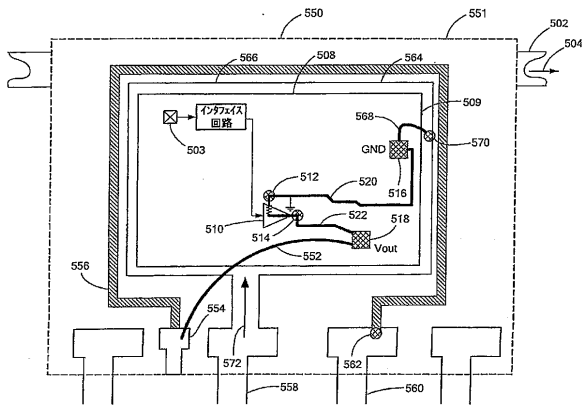
【図 8】



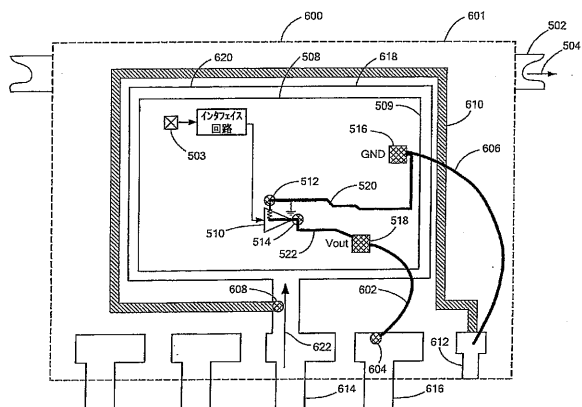
【図 9】



【図 9 A】



【図 9 B】



【図 10 A】

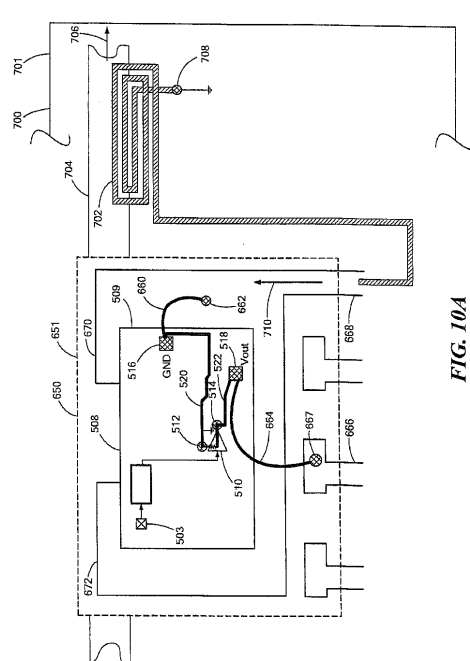


FIG. 10A

【図 10】

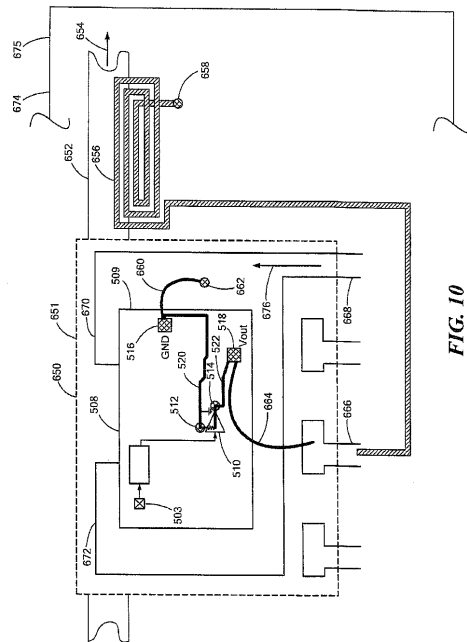


FIG. 10

【図 11】

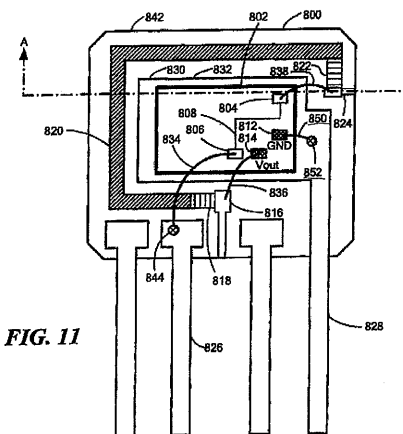
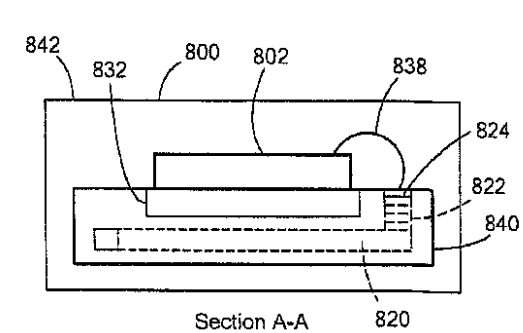


FIG. 11

【図 11 A】



Section A-A

FIG. 11A

【図 12】

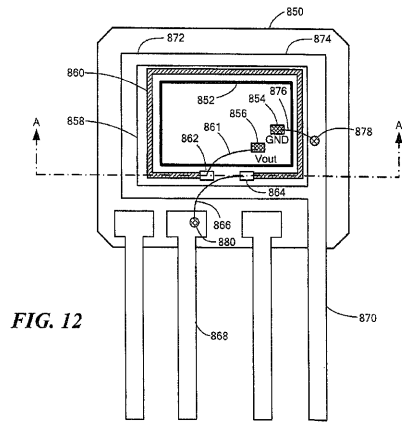
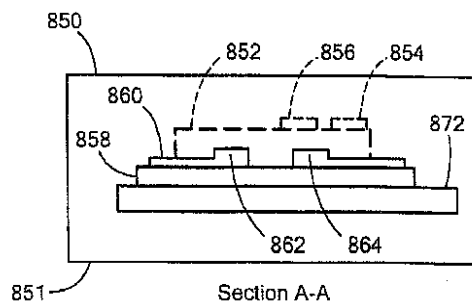


FIG. 12

【図 12 A】



Section A-A

FIG. 12A

【図 13】

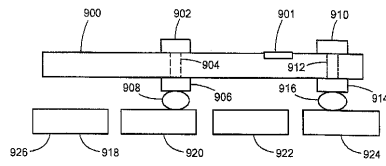


FIG. 13

【図 13 A】

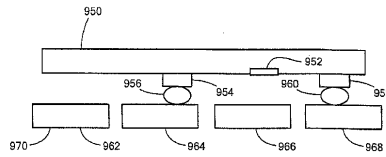


FIG. 13A

フロントページの続き

(74)代理人 100091063

弁理士 田中 英夫

(74)代理人 100173565

弁理士 末松 亮太

(72)発明者 チェン, ウェイファ

アメリカ合衆国マサチューセッツ州01886, ウェストフォード, カントリー・ロード 32

(72)発明者 ワード, マイケル・ジー

アメリカ合衆国メイン州04090, ウェルス, マウント・ザイオン・ウェイ 10

審査官 續山 浩二

(56)参考文献 特開2010-197155(JP, A)

特開2007-103556(JP, A)

実開平01-008668(JP, U)

実開昭62-199677(JP, U)

特表2006-500561(JP, A)

特開2001-326546(JP, A)

特開平02-098680(JP, A)

特開平03-102277(JP, A)

特開2009-210589(JP, A)

特開昭57-062510(JP, A)

(58)調査した分野(Int.Cl., DB名)

G01R 33/07

G01R 15/20