

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 6 部門第 3 区分
【発行日】平成 17 年 7 月 7 日 (2005.7.7)

【公開番号】特開 2001-216160 (P2001-216160A)
【公開日】平成 13 年 8 月 10 日 (2001.8.10)
【出願番号】特願 2001-20550 (P2001-20550)
【国際特許分類第 7 版】
G 0 6 F 9/38
【F I】
G 0 6 F 9/38 3 5 0 A

【手続補正書】
【提出日】平成 16 年 11 月 8 日 (2004.11.8)
【手続補正 1】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項 1】

コンピュータシステムの命令を処理するコンピュータシステムであって、
前記命令を処理し実行するように構成された複数のパイプラインと、
複数のマルチビットレジスタを有し、前記パイプラインのうちの 1 つから前記パイプラインによって処理される前記命令のうちの 1 つに関連するレジスタ識別子を受信し、該レジスタ識別子に応じて前記マルチビットレジスタのうちの 1 つにおける前記レジスタ識別子によって識別されるレジスタに対する未書込みが存在するか否かを示す第 1 ビットを変更するように構成され、前記未書込みの際に該未書込みによって取得されたデータを読み出す命令が検出されたか否かに応じて、前記 1 つのレジスタにおける第 2 ビットを制御するようにさらに構成されたスコアボードと

からなり、前記 1 つの命令がロード命令であり、前記スコアボードは、前記 1 つのマルチビットレジスタの複数のビットを制御し、該複数のビットが、前記 1 つの命令に応じてメモリ階層のうちのどの部分を探索したかを示すようにする、コンピュータシステム。

【請求項 2】

コンピュータプログラムの命令を処理する方法であって、
パイプライン、および複数のマルチビットレジスタを含むスコアボードを提供するステップと、
前記命令のうちの 1 つを前記パイプラインを介して処理するステップと、
前記 1 つの命令の実行によって生成されたデータが入手不可能であることを検出するステップと、
前記データを読み出すための未完の命令を検出するステップと、
前記検出するステップのそれぞれに基づいて前記マルチビットレジスタのうちの 1 つを更新するステップと

からなり、前記更新するステップは、前記 1 つのマルチビットレジスタが、前記 1 つの命令に関連する未書込みが存在するか否か、および前記 1 つの命令をキャンセルすることができるか否かを示すものになるように実施される、方法。

【請求項 3】

コンピュータプログラムの命令を処理するシステムであって、
前記命令を処理し実行するように構成された複数のパイプラインと、
前記パイプラインに接続され、複数のレジスタのうちのどのレジスタが退避された命

令によって発生した未書込みに関連するものであるかを示すとともに、前記退避された命令のうちのどの命令がキャンセル可能であるかを示すスコアボードと

からなり、前記データが、前記退避された命令のうちの 1 つに応答してメモリ階層のうちのどの部分が探索されたかを示すものである、システム。