

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4087236号
(P4087236)

(45) 発行日 平成20年5月21日(2008.5.21)

(24) 登録日 平成20年2月29日(2008.2.29)

(51) Int.Cl.		F I	
HO4L 12/56 (2006.01)		HO4L 12/56	F
HO4Q 3/52 (2006.01)		HO4Q 3/52	A

請求項の数 9 (全 9 頁)

(21) 出願番号	特願2002-355006 (P2002-355006)	(73) 特許権者	590000248
(22) 出願日	平成14年12月6日(2002.12.6)		コーニンクレッカ フィリップス エレク
(65) 公開番号	特開2003-229885 (P2003-229885A)		トロニクス エヌ ヴィ
(43) 公開日	平成15年8月15日(2003.8.15)		オランダ国 5621 ベーアー アイン
審査請求日	平成17年12月5日(2005.12.5)		ドーフエン フルーネヴァウツウェッハ
(31) 優先権主張番号	0115975		1
(32) 優先日	平成13年12月11日(2001.12.11)	(74) 代理人	100075812
(33) 優先権主張国	フランス (FR)		弁理士 吉武 賢次
		(74) 代理人	100088889
			弁理士 橋谷 英俊
		(74) 代理人	100082991
			弁理士 佐藤 泰和
		(74) 代理人	100096921
			弁理士 吉元 弘

最終頁に続く

(54) 【発明の名称】 スイッチ装置、集積回路、デジタル伝送システム及びオートスイッチ

(57) 【特許請求の範囲】

【請求項 1】

制御部材で制御される相互接続点マトリクスにより相互に接続される複数の入力端及び出力端を備え、所定のスイッチング方式に従って、前記入力端から前記出力端に伝送路を介して電気信号を伝送し、各伝送路が前記電気信号を伝送するための信号経路と、電圧基準経路と呼ばれる所定の電圧が供給されている基準経路とを備えるスイッチ装置において、前記相互接続点がマトリクスで配置されることにより、2つの別個の伝送路が1つの共通電圧基準経路を備えていることを特徴とするスイッチ装置。

【請求項 2】

前記相互接続点が2つの隣接する相互接続点の対で配置されることにより、マトリクスの同一入力端又は同一出力端に接続可能な2つの隣接する相互接続点の対が1つの共通電圧基準経路を有している請求項1に記載のスイッチ装置。

【請求項 3】

前記相互接続点が相互接続点の2つの対の素子としてマトリクスで配置され、1つの素子がマトリクスの2つの連続入力端及び2つの連続出力端に接続可能であり、それにより、2つの隣接素子が1つの共通電圧基準経路を有している請求項2に記載のスイッチ装置。

【請求項 4】

スイッチング方式に従って所定の制御信号を用いてマトリクスの動作を制御する制御部材を備え、この制御部材の制御によって、所定の時点では、1つの出力端だけがアクティブ状態と呼ばれる第1のスイッチング状態に設定された特定の相互接続点により前記入力端

10

20

の1つに接続可能となり、

また、前記出力端に他の入力端を接続可能なその他の相互接続点のすべては、イナクティブ状態と呼ばれる第2のスイッチング状態に設定され、

前記制御信号を復号し、かつ前記相互接続点のスイッチング状態を導き出すための復号化手段を備え、

前記相互接続点と組み合わせられた前記復号化手段が複数の局部デコーダを備えて、前記相互接続点の近傍で前記制御信号を局部的に復号することを特徴とする請求項1から3のいずれか1項に記載のスイッチ装置。

【請求項5】

制御信号は2進信号であり、またデコーダは2進デコーダであって、

前記2進デコーダは、前記2進制御信号を前記制御部材から前記2進デコーダに送るための伝送路の個別の2進接続路により制御部材に接続され、

制御部材からの個別の2進接続路の数 N が、最大で 2^N に等しい複数の相互接続点の数を制御するために設けられていることを特徴とする請求項4に記載のスイッチ装置。

【請求項6】

前記復号化手段が、

同一伝送路により同一出力端に接続可能な、相互接続点の対当り N 個の入力端及び2つの出力端を有し、相互接続点の前記対に対する N 個の2進接続路上で受け取る制御信号を復号し、前記対の第1の相互接続点を制御するための第1の結果を導き出す2進デコーダと

、
前記第1の結果を導き出すのに使用された制御信号に関するデコーダで受け取られる N 個の2進接続路の少なくとも1つの制御信号を反転し、かつ前記対の第2の相互接続点を制御するための第2の結果を導き出す反転手段とを備えている請求項5に記載のスイッチ装置。

【請求項7】

請求項1から6のいずれか1項に記載のスイッチ装置を備えている集積回路。

【請求項8】

オートスイッチにより相互接続された複数の送信機と受信機とを備えたデジタル伝送システムにおいて、前記オートスイッチが請求項1から6のいずれか1項に記載のスイッチ装置を備えていることを特徴とするデジタル伝送システム。

【請求項9】

前記オートスイッチにより相互接続された複数の送信機と受信機とを備えるデジタル伝送システムのオートスイッチにおいて、前記オートスイッチが請求項1から6のいずれか1項に記載のスイッチ装置であるオートスイッチ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は高速伝送用の集積回路に関する。詳細には、本発明は、制御部材で制御される相互接続点マトリクスにより相互に接続される複数の入力端及び出力端を備え、所定のスイッチング方式に従って、前記入力端から前記出力端に伝送路を介して電気信号を伝送するものであり、また、各伝送路が前記電気信号を伝送するための信号経路と、電圧基準経路と呼ばれる所定の電圧が供給されている基準経路とを備える。

【0002】

本発明は、また、そのような装置を含む集積回路に関する。本発明はまた、複数の送信機及び受信機を相互接続するスイッチ装置を組み込んでいるオートスイッチを備えた、デジタル伝送システムに関する。最後に、本発明はデジタル伝送システムのオートスイッチに関する。

【0003】

本発明は多くの用途、特に光接続を使用する伝送システムでの用途に利用できる。本発明は、特に、高速パケット交換への用途において有利である。

10

20

30

40

50

【 0 0 0 4 】

【 従来 の 技術 】

光伝送に使用される集積回路は、電気信号を高速で、例えば、約10ギガビット毎秒のオーダーで伝送することができる。このような伝送速度では、回路の入力端と出力端との間の接続には、回路性能に関して無視できない有害な影響を与える線路損が発生する。回路サイズの減少及びこれに伴う接続線の数と長さを減少させることは、線路損を減少させるため回路性能の改良に寄与する。これらの効果は高速用途ではさらに顕著である。なぜなら、高速伝送では、伝送路には高周波電流が流れ、この高周波電流により表皮効果として公知の特殊な効果が発生して、使用される材料の抵抗を増加させるからである。

【 0 0 0 5 】

最初の文節で述べたタイプの従来のスイッチ装置は、入力端及び出力端の数におけるスイッチング・マトリクスのサイズとその容積の比を最適化しようとするものである。この装置は、カスケード接続構成で配置された複数のスイッチ素子を備え、各スイッチ素子が2つの入力端と2つの出力端とを有する多段マトリクス回路を形成している。スイッチ素子は、いくつかの部位又はスイッチング段階においてカスケード接続構成で相互に接続されており、それによりスイッチ素子のすべての入力端を、マトリクスの相互接続方式に応じて、1つ又はいくつかのスイッチング段階を介して別のスイッチ素子のすべての出力端に切り換えできるようにしている（特許文献1参照。）。 10

【 0 0 0 6 】

【 特許文献 1 】

欧州特許出願公開第1014625号明細書 20

【 0 0 0 7 】

【 発明 が 解決 し よ う と す る 課 題 】

上述した多段スイッチング・マトリクスは、実現化と制御が比較的複雑である。なぜなら、マトリクスのすべての入力端とすべての出力端との間の直接固有接続路が存在しないからである。このようなマトリクスの実現、制御、及びプログラムは、例えば高速パケット交換用途で使用する場合には、使用がかなり複雑になる。さらに、いくつかのステージのカスケード接続構成におけるこのようなマトリクスの構造は、回路の性能に対し、特にジッターの点で有害である。 30

【 0 0 0 8 】

本発明の目的は、上述した従来の装置に比べて優れた性能を有し、かつ実現化及び制御が容易である、高速用途に使用する小容積のスイッチ装置を提供することである。本発明では、マトリクスの個々の構成要素の管理方法を変更することにより、既に存在している特定の構成要素を、マトリクス上でそれらの構成要素を繰返し利用することにより、個々の構成要素に適合させて再使用し、マトリクスで占有される全体スペースの大幅な低減を図るようにしている。 30

【 0 0 0 9 】

【 課 題 を 解 決 す る た め の 手 段 】

この目的のため、最初の文節で述べたタイプの装置が提供される。この装置は、前記相互接続点をマトリクスで配置することにより、2つの別個の伝送路が1つの共通電圧基準経路を持つようにしていることを特徴とする。この構成により、1つの電圧基準経路により占有されるスペースを、少なくとも、マトリクス上に存在する出力端対の数倍にまで節減できる。 40

【 0 0 1 0 】

特定の実施形態によれば、相互接続点は相互接続点の対で配置され、それにより2つの隣接する相互接続点の対が1つの共通電圧基準経路を持つようになっている。

【 0 0 1 1 】

本発明の別の実施形態によれば、スイッチング方式に従って所定の制御信号を用いてマトリクスの動作を制御する制御部材を備え、その制御部材の制御によって、所定の時点では、1つの出力端だけが、アクティブ状態と呼ばれる第1のスイッチング状態に設定された 50

特定の相互接続点により前記入力端の1つに接続できる。前記出力端に他の入力端を接続することが可能なその他の相互接続点のすべては、イナクティブ状態と呼ばれる第2のスイッチング状態に設定される。前記制御信号を復号して、前記相互接続点のスイッチング状態を導き出すための復号化手段を備えている。この実施形態によれば、復号化手段は相互接続点に組み合わせられた複数のデコーダを備え、このデコーダにより、前記相互接続点の近傍で前記制御信号を局部的に復号する。制御信号の局部的な復号化により、制御部材と相互接続点との間に必要な制御接続点数の低減が可能になり、したがって、それら制御接続点により占有されるスペースが減少する。

【0012】

本発明の別の実施形態によれば、2つの出力端を有する単一の局部デコーダが使用され、このデコーダは、1つで同一の複合素子の相互接続点によって反転手段に組み合わせられている。前記単一デコーダは、従来の構成により使用されるデコーダ全体に比べて、単純かつ小型である。前記対を構成する2つの相互接続点は、マトリクスの1つで同一出力端に接続できる。この結果、4個のデコーダ(各相互接続点につき1つ)の代わりに、4つの相互接続点の各複合素子につき、1個のデコーダ対を使用できる。したがって、不要になった2個のデコーダにより占有されていたスペースが節減できる。

【0013】

本発明のこれら及びその他の態様は、以下に述べる実施形態に関連する非限定的な事例により、明らかになり、解明されるであろう。

【0014】

【発明の実施の形態】

図1は、本発明に係るスイッチ装置の構成例を示す。この装置は $n \times m$ 型の長方形マトリクス10で構成されており、ここでの n は I_0 から I_n で示される入力端の数を表わし、 m は O_0 から O_m で示される出力端の数を表わす。各入力端及び各出力端は別個の伝送路に接続されている。伝送路は、 C_{00} から C_{nm} で(第1の添え字は入力端 I_0 から I_n の添え字を示し、第2の添え字は対応する出力端 O_0 から O_m の添え字を示す)示される、マトリクスのスイッチ素子を構成する相互接続点の近傍で相互に接続されている。マトリクスの入力端の添え字 i を持つ各伝送路は、 SI_i で示される信号経路で構成されており、前記信号経路の各々は電気信号をマトリクスの入力端 I_i から伝送する。また、マトリクスの出力端の添え字 j を持つ各伝送路は、 SO_j で示される信号経路で構成されており、前記信号経路の各々は電気信号をマトリクスの出力端 O_j に伝送する。 V_{cc} で示される基準経路は、例えば2.5Vの電源電圧 V_{cc} の基準電圧が供給されている。電圧基準経路 V_{cc} は、例えば対応する信号経路 S_j 上に伝送される信号の帰還経路としての役割を果たすこともできる。またこの電圧基準経路 V_{cc} を別の目的、特に電磁遮蔽及び/又は電源供給経路として利用することができる。相互接続点又はスイッチ素子 $C_{i,j}$ は、入力端 I_i に対応する信号経路 SI_i を出力端 O_j に対応する信号経路 SO_j に移す機能を有する。単純化のために、図1では、相互接続点は単純な2方向スイッチで示している。しかし、相互接続点の機能を実行するために使用されるスイッチの型は、図1に示すスイッチ $C_{i,j}$ に限定されない。図を単純化する同一目的のため、信号経路は単一ラインで示される。光伝送に対しては、各信号経路は2つの別個の並列の差動経路で構成される。すべての図に関して述べる本発明の原理は、差動伝送路にも適用される。

【0015】

本発明の原理によれば、相互接続点 $C_{i,j}$ はマトリクスで配置され、それにより2つの別個の伝送路が1つの共通電圧基準経路 V_{cc} を持つようになっている。図1では、1つで同一の出力伝送路 SO_0 に接続可能な、一方ではスイッチ素子 $C_{0,0}$ 及び $C_{1,0}$ 、他方では $C_{2,0}$ 及び $C_{3,0}$ は、対にグループ化され、それにより連続の添え字 I_1 及び I_2 を持つマトリクスの2つの入力端に対応する伝送路が並んで配置されるようになる。1つで同一の電圧基準経路 V_{cc} は、対応する信号経路 SI_1 と SI_2 との間に設けられる。この電圧基準経路は特に、2つの信号経路 SI_1 及び SI_2 の共通帰還経路として役立つ。これにより、相互接続点の2つの対がこのように組み合わせられている場合の、基

10

20

30

40

50

準経路に必要な場所の節減と、ライン間の空き場所の節減とが可能になる。同一構成は、例えば、入力端 I_3 と I_4 、次に I_5 と I_6 等に対応する伝送路に対して共通電圧基準経路を使用することにより、連続入力端に対応する伝送路の部位で再現できる。また同一原理はマトリクスの別の局面にも適用できる。この適用は、一方ではタイプ $C_{i,j}$ 及び $C_{i,j+1}$ 、他方では $C_{i,j+2}$ 及び $C_{i,j+3}$ の相互接続点、タイプ $S I_i$ の同一入力伝送路と、一方では連続添え字 $S O_j$ 及び $S O_{j+1}$ 、他方では字 $S O_{j+2}$ 及び $S O_{j+3}$ と持つ出力端と接続可能な相互接続点を対にグループ化することによりなされる。

【0016】

図2に概略的に示す本発明による好ましい実施形態によれば、相互接続点は、4つの相互接続点の複合素子22にグループ化され、それにより2つの隣接素子22が1つの共通電圧基準経路を持つようになっている。図2は、4つの隣接複合素子を含むスイッチング・マトリクス的一部分だけを示す。本発明の有利な実施形態によれば、本発明の原理は、入力端と出力端の伝送路の部位で、2次元のマトリクスで適用される。同一素子は図1に示すものと同一参照符号である。基準経路 V_{cc} はこの場合には、マトリクスの2つの連続出力端に接続された2つの伝送路間、及びマトリクスの2つの連続入力端に接続された2つの伝送路間に設けられる。4つの相互接続点の複合素子の構成により、2次元マトリクスの各複合素子に対するライン間の、基準経路の場所及びスペースに関しての利点が得られる。

【0017】

図3(a)は、スイッチング・マトリクスで使用できる伝送路の対を概略的に示す断面である。前述のように、光伝送で伝送される信号は、位相が逆の差動信号である。これは、伝送路の1つの信号経路が実際に、差動信号を伝送する2つの並列差動経路で構成されていることを意味する。先の図に関して述べたマトリクスの原理は、1つの信号経路が実際に2つの並列差動経路で構成されていることを除き、そのまま当てはまる。したがって各伝送路は、信号を伝送する2つの差動経路 S 及び S_q と、電圧基準経路又はリターン経路 V_{cc} とを含む。差動信号経路の構成要素で占有されるスペースを A 、電圧基準経路 V_{cc} で占有されるスペースを B 、2つの信号経路間のスペースを A 、信号経路と電圧基準経路の間のスペースを B 、さらに2つの電圧基準経路間のスペースを C で示すことにより、図3(a)により管理される連続の個別の差動伝送路の対に対して生じる全体スペースは、 $4(A + B + B) + 2A + C$ となる。

【0018】

図3(b)は、例えば図1及び2に示したものと同様に、本発明により配置された差動伝送路の対を示す。同一素子は同一参照符号を使用して示している。電圧基準経路 V_{cc} は、2つの連続差動伝送路で共通であり、それにより2つの伝送路で占有される全体スペースを節減できる。実際、図3(a)と同一記号を使用して、全体スペース $4A + 2A + 3B + 4B$ が得られる。すなわち $B + C$ に等しい節減が得られる。伝送路の対当り1つの電圧基準回路を削除することにより得られる場所の節約は、マトリクスの各局面に応じて使用されるスペースの少なくとも10%と推定される。

【0019】

図4は、本発明の特定の実施形態による装置の対を示す。図4は、図2に示す複合素子22の半分を示す。この半分は、1つで同一出力伝送路に組み合わせられた2つの相互接続点又は基本素子 $C_{i,j}$ 及び $C_{i+1,j}$ に相当する。制御部材 $CTRL$ は、予め定められたスイッチング方式に従って、所定の制御信号を用いてマトリクスの動作を制御するために設けられている。所定の時点では、1つの出力端は、制御部材 $CTRL$ の制御によって、アクティブ状態と呼ばれる第1のスイッチング状態に設定された特定の相互接続点により単一入力端だけに接続できる。一方、同一出力端に他の入力端を接続可能なその他の相互接続点のすべては、イナクティブ状態と呼ばれる第2のスイッチング状態に設定される。制御信号を復号し、相互接続点のスイッチング状態を導き出すための復号化手段43を備えている。復号化手段43は、相互接続点に組み合わせられた局部デコーダを備え、相互接続

10

20

30

40

50

点の近傍で、制御部材より送られる制御信号を局部的に復号する。図示した例では、制御信号は2進信号であり、デコーダ43は2進デコーダである。2進デコーダ43は、2進制御信号を制御部材CTRLから2進デコーダ43に送る伝送路の個別の2進接続路により、制御部材に接続される。図4に示す例では、制御部材からの個別の2進接続路の数Nは、最大で 2^N に等しい数の相互接続点を制御するために設けられる。この例では、 $N = 3$ である。

【0020】

図5に示す本発明の特定の有利な実施形態によれば、2進デコーダDECの対は、相互接続点の2つの対に組み合わせられている。相互接続点の第1の対は、接続点 $C_{i,j}$ 及び $C_{i+1,j}$ を備える。第2の対は、接続点 $C_{i,j+1}$ 及び $C_{i+1,j+1}$ を備える。各デコーダDECは常に、N個の入力端(図示せず)を備えるが、この場合、2進デコーダは2つの出力端を備えて、各対応する対の2つの相互接続点に対し、N個の2進接続路で受け取った制御信号を復号する。各デコーダは、それぞれが各対の第1の相互接続点を制御するための第1の結果 R_{1j} 又は R_{1j+1} を導き出す。デコーダはまた反転手段(図示せず)を備えており、その反転手段は、第1の結果を導き出すのに使用された制御信号に関するN個の2進接続路の少なくとも1つの制御信号を反転する。したがって、各デコーダは、それぞれが各対の第2の相互接続点を制御する第2の結果 R_{2j} 又は R_{2j+1} を得る。図を明瞭にするため、図5には、制御接続点及び制御部材CTRLの両方共が示されていない。しかしこれらの接続は、図4に示した相互接続点の1つの対に組み合わせられた各デコーダDECと制御部材CTRLとの間の相互接続点の各対に対して存在する。

【0021】

図6には、図5に示すデコーダDECの1つの実施形態を示すが、これは説明の目的で示すものであり、非限定的例である。デコーダは、 b_0 、 b_1 、 b_2 で示す3つの入力端を S_0 、 S_1 で示す2つの出力端に接続する、61から63で示す2入力ANDゲートで構成される。3つの入力端 b_0 、 b_1 、 b_2 は、図4に示すN個の制御接続点を介して、制御部材(図示せず)に接続される。2つの出力端 S_0 と S_1 とは、一方では2つの2進制御結果 R_{1j} 又は R_{1j+1} を得、他方では R_{2j} 又は R_{2j+1} を得ようとするものであり、前記制御結果を制御に利用し、伝送路を介して図5に示す例に従うスイッチング・マトリクス O_j 又は O_{j+1} の1つ又は同一出力端に接続可能な、相互接続点 $C_{i,j}$ 及び $C_{i+1,j}$ の対、又は $C_{i,j+1}$ 及び $C_{i+1,j+1}$ の対を制御する。2つの入力端 b_0 と b_1 とは第1のANDゲート61の入力端に接続され、このANDゲートの出力端は、第2及び第3のANDゲート62及び63のそれぞれの入力端に接続されている。第3の入力端 b_2 は第2のANDゲート62の入力端に接続され、このANDゲート62は、第1のANDゲート61の出力端と入力端 b_2 で受け取られた信号との論理積演算をして、第1の相互接続点 $C_{i,j}$ に供給する第1の制御結果R1を出力する。反転手段65は、第3の入力端 b_2 で受け取られた信号を反転し、その反転信号を第3のANDゲート63の入力端に供給する。入力端 b_2 で受け取られた信号は、第2のANDゲート62の入力端に供給される信号に対して反転され、第1のANDゲート61の出力との論理積演算をして、第2の相互接続点 $C_{i+1,j}$ に供給する第2の制御結果R2を得る。これは、縮尺通りに表示されていない図4、5、6からは明らかでないが、図5と6に示す2つの出力端を有するこのようなデコーダDECは、図4に示す2つのデコーダ43の総和に比べて容積が小さくなる。

【0022】

図1から6に示す装置は、集積回路に組み込み、特に図7に示す遠隔通信ネットワークのオートスイッチでの用途に利用できる。図7は本発明によるデジタル遠隔通信システムの例を示す。このシステムは送信機71、受信機72、図1から5に示す型のスイッチ装置を含むオートスイッチ73、並びにオートスイッチ73を介して送信機71と受信機72を接続する光ファイバ75を備えている。

【図面の簡単な説明】

10

20

30

40

50

【図1】本発明の第1の実施形態による装置の構成例を示す機能図。

【図2】本発明の第2の実施形態による装置の例を示す機能図。

【図3】本発明による装置で使用される伝送路を示す回路図。

【図4】本発明による装置の複合素子の実施形態を示す機能図。

【図5】本発明による装置の好ましい実施形態を示す機能図。

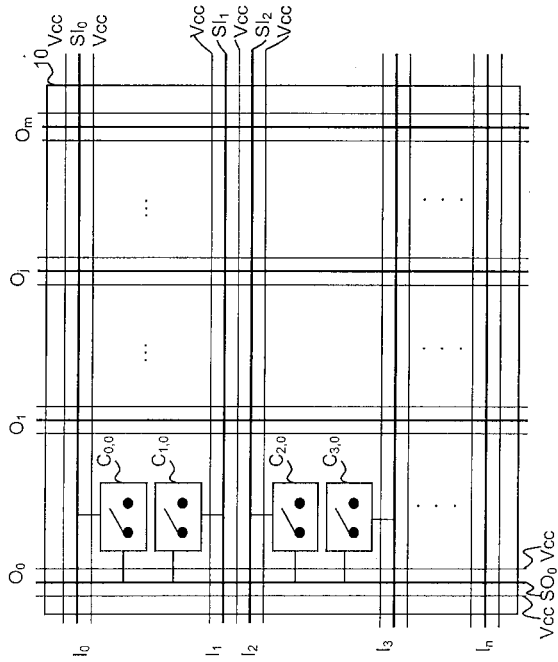
【図6】本発明による装置の局部デコーダの実施形態を示す機能図。

【図7】本発明の使用事例を示す機能図。

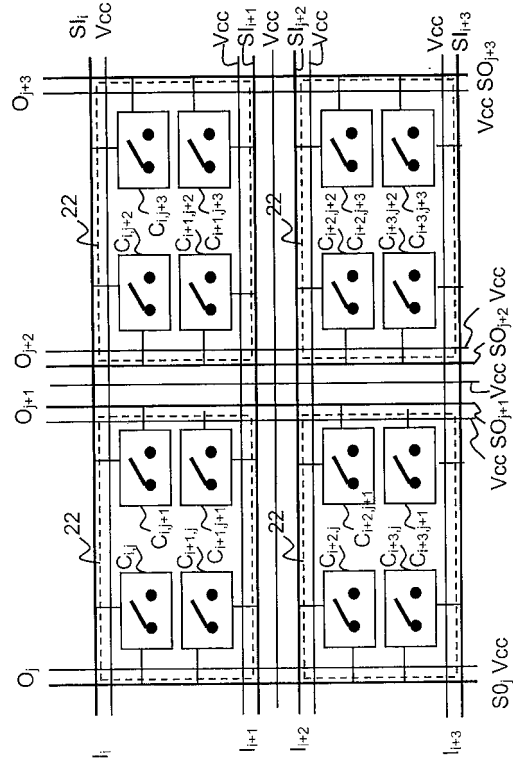
【符号の説明】

10	長方形マトリクス	
22	複合素子	10
43	復号化手段	
61 ~ 63	ANDゲート	
65	反転手段	
71	送信機	
72	受信機	
73	オートスイッチ	
75	光ファイバ	
$C_{00} \sim C_{nm}$	伝送路	
$I_0 \sim I_n, I_i$	入力端	
$O_0 \sim O_m, O_j$	出力端	20
SI_i, SO_j	信号経路	
V_{cc}	基準経路	
SO_0	同一出力伝送路	
SI_1, SI_2	信号経路	
I_3, I_4, I_5, I_6	入力端	
CTRL	制御部材	
b_0, b_1, b_2	入力端	
S_0, S_1	出力端	
O_j, O_{j+1}	スイッチング・マトリクス	

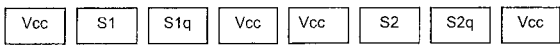
【 図 1 】



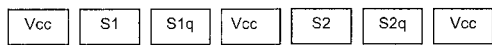
【 図 2 】



【 図 3 】

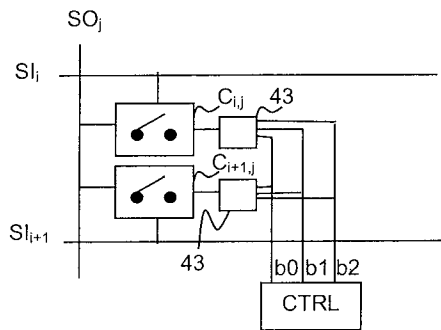


(a)

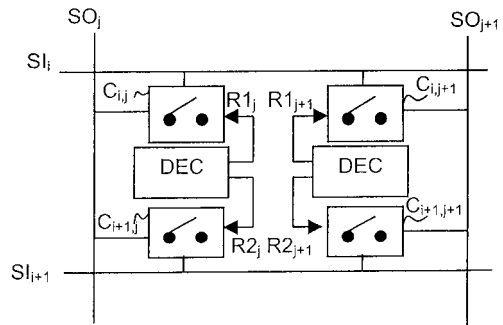


(b)

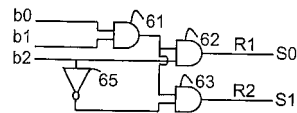
【 図 4 】



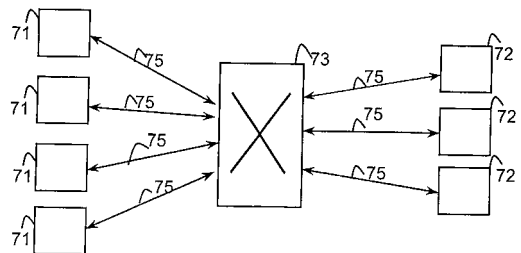
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(74)代理人 100103263

弁理士 川崎 康

(72)発明者 フィリップ、パール

フランス国ル、フレン、カミリ、レジダンス、ル、ロンデル、7

(72)発明者 セバスチャン、クラマジラン

フランス国ドゥーブル、ラ、ドリブランド、リュ、ド、ラ、コルドリ、6

(72)発明者 ニコラ、ルカシャル

フランス国カーン、リュ、デュ、アール、30

審査官 清水 稔

(56)参考文献 特開2000-40701(JP,A)

特開昭53-33510(JP,A)

特開平08-065719(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04L 12/56

H04Q 3/52