

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3880836号
(P3880836)

(45) 発行日 平成19年2月14日(2007.2.14)

(24) 登録日 平成18年11月17日(2006.11.17)

(51) Int.C1.

F 1

HO4L 12/56

(2006.01)

HO4L 12/56

300B

請求項の数 8 外国語出願 (全 19 頁)

(21) 出願番号 特願2001-337986 (P2001-337986)
 (22) 出願日 平成13年11月2日 (2001.11.2)
 (65) 公開番号 特開2002-232479 (P2002-232479A)
 (43) 公開日 平成14年8月16日 (2002.8.16)
 審査請求日 平成15年11月7日 (2003.11.7)
 (31) 優先権主張番号 60/245416
 (32) 優先日 平成12年11月2日 (2000.11.2)
 (33) 優先権主張国 米国(US)
 (31) 優先権主張番号 10/001654
 (32) 優先日 平成13年10月31日 (2001.10.31)
 (33) 優先権主張国 米国(US)

(73) 特許権者 500587067
 アギア システムズ インコーポレーテッド
 アメリカ合衆国, 18109 ペンシルヴァニア, アレンタウン, アメリカン パークウェイ エヌイー 1110
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100106703
 弁理士 産形 和央
 (74) 代理人 100096943
 弁理士 白井 伸一

最終頁に続く

(54) 【発明の名称】音声パケットプロセッサおよびその処理方法

(57) 【特許請求の範囲】

【請求項 1】

プロトコルデータユニット(PDU)を送受する高速パターンプロセッサおよびルーティングスイッチプロセッサを採用する音声アプリケーションと共に用いる音声パケットプロセッサであって：

前記高速パターンプロセッサから前記 PDU を受信し、前記 PDU を処理のためにキューイングするように構成された音声パケットコントローラであって、前記 PDU が音声データを含まない場合は、処理をバイパスし、前記 PDU を前記 RSP に再送信するよう動作する音声パケットコントローラ；

前記音声パケットコントローラから音声データを含む非同期転送モード(ATM)アダプテーション層2(AAL2)セルから成る前記 PDU を受信し、前記 AAL2 セルを少なくとも一つの共通部サブ層(CPS)パケットにパーシングし、この少なくとも一つの CPS パケットを前記ルーティングスイッチプロセッサに送信するように構成された音声パケットパーサ；および

前記音声パケットコントローラから CPS パケットから成る前記 PDU を受信し、前記 CPS パケットを少なくとも一つの AAL2 セルに組み立て、前記少なくとも一つの AAL2 セルを前記ルーティングスイッチプロセッサに送信するように構成された音声パケットアセンブラーを備えることを特徴とする音声パケットプロセッサ。

【請求項 2】

キャリアクラス音声ゲートウェイであって：このキャリアクラス音声ゲートウェイが：

10

20

ファブリック網とインタフェースし、非同期転送モード（A T M）アダプテーション層2（A A L 2）セルおよびプロトコルデータユニット（P D U）を送受するファブリックインタフェースコントローラ；

受信された音声通信をデジタル化し、共通部サブ層（C P S）パケット内に格納し、これらC P Sパケットを送信音声通信に変換するデジタル信号処理（D S P）モジュール；および

前記D S Pモジュールおよび前記ファブリックインタフェースコントローラとインタフェースし、前記C P Sパケット、前記A A L 2セルあるいは前記P D Uを送受するパケット処理システムを備え、前記パケット処理システムが：

前記C P Sパケット、前記A A L 2セルあるいは前記P D Uを受信し、前記C P Sパケット、前記A A L 2セルあるいは前記P D Uに関してパターン認識および分類を遂行する高速パターンプロセッサ（F P P）、および

音声パケットプロセッサを備え；この音声パケットプロセッサが：

前記F P Pから前記C P Sパケット、前記A A L 2セルあるいは前記P D Uを受信し、前記C P Sパケット、前記A A L 2セルあるいは前記P D Uを処理のためにキューイングし、および前記P D Uが音声データを含まない場合は、処理をバイパスし、前記P D Uを前記R S Pに再送信するよう動作する音声パケットコントローラ、

前記音声パケットコントローラから音声データを含む前記A A L 2セルを受信し、前記A A L 2セルを少なくとも一つのC P Sパケットにパーシングし、前記少なくとも一つのC P Sパケットを送信する音声パケットパーサ；および

前記音声パケットコントローラからC P Sパケットを受信し、前記C P Sパケットを少なくとも一つのA A L 2セルに組み立て、前記少なくとも一つのA A L 2セルを送信する音声パケットアセンブラーを備え、前記パケット処理システムがさらに

前記音声パケットプロセッサから前記少なくとも一つのC P Sパケット、前記少なくとも一つのA A L 2セルあるいは前記P D Uを受信し、ルーティング機能および／あるいはトラヒック管理を遂行し、前記少なくとも一つのC P Sパケットを前記D S Pモジュールに送信し、前記少なくとも一つのA A L 2セルあるいは前記P D Uを前記ファブリックインタフェースコントローラに送信するルーティングスイッチプロセッサ（R S P）を備えることを特徴とするキャリアクラス音声ゲートウェイ。

【請求項3】

前記音声パケットコントローラ、前記音声パケットパーサおよび前記音声パケットアセンブラーが、前記C P Sパケット、前記A A L 2セルあるいは前記P D Uの少なくとも一部を処理することを特徴とする請求項2記載のキャリアクラス音声ゲートウェイ。

【請求項4】

前記音声パケットパーサが、前記少なくとも一つのC P Sパケットを、A A L 2送信流内に組み込まれるように、前記ルーティングスイッチプロセッサから前記音声パケットアセンブラーに向けて再ルーティングすることによって、さらに、C P Sパケットのスイッチングを遂行するように構成されることを特徴とする請求項2記載のキャリアクラス音声ゲートウェイ。

【請求項5】

プロトコルデータユニット（P D U）を採用する音声アプリケーションに用いるための音声パケットプロセッサであって、この音声パケットプロセッサが：

前記P D Uを受信し、前記P D Uを処理のためにキューイングし、前記P D UがA A L 2タイプのセルでも、C P Sパケットでもない場合、処理をバイパスし、前記P D Uを再送信するように構成された音声パケットコントローラ；

前記音声パケットコントローラから音声データを含む非同期転送モード（A T M）アダプテーション層2（A A L 2）セルから成る前記P D Uを受信し、前記A A L 2セルを少なくとも一つの共通部サブ層（C P S）パケットにパーシングし、前記少なくとも一つのC P Sパケットを送信するように構成された音声パケットパーサ；および

前記音声パケットコントローラからC P Sパケットから成る前記P D Uを受信し、前記

10

20

30

40

50

C P S パケットを少なくとも一つの A A L 2 セルに組み立て、前記少なくとも一つの A A L 2 セルを送信するように構成された音声パケットアセンブラーを備えることを特徴とする音声パケットプロセッサ。

【請求項 6】

前記音声パケットパーサが、前記少なくとも一つの C P S パケットを、 A A L 2 送信流内に組み込まれるように、前記音声パケットアセンブラーに向けて再ルーティングすることによって、さらに、 C P S パケットのスイッチングを遂行するように構成されることを特徴とする請求項 5 記載の音声パケットプロセッサ。

【請求項 7】

前記音声パケットパーサが、 C P S パケットのチャンネル識別子を、チャンネル識別子のマッピングのために修正することにより、 C P S パケット交換をさらに行うこととする請求項 4 に記載のキャリアクラス音声ゲートウェイ。

10

【請求項 8】

前記音声パケットパーサが、前記少なくとも 1 つの C P S パケットのチャンネル識別子を、チャンネル識別子のマッピングのために修正するよう、さらに構成されていることを特徴する請求項 6 記載の音声パケットプロセッサ。

【発明の詳細な説明】

【0001】

【関連する仮特許出願】

本出願は、本発明と譲受人を同一とする、 2 0 0 0 年 1 1 月 2 日付で Leslie Zsohar を譲受人として出願された “ VOICE PAYLOAD PROCESSOR (音声ペイロードプロセッサ) ” なる名称の米国仮特許出願 N o . 6 0 / 2 4 5 , 4 1 6 の利益を請求するため、この全文についても参照されたい。

20

【0002】

【関連する特許出願】

本出願は、 2 0 0 1 年 3 月 2 日付で出願された “ A VIRTUAL SEGMENTATION SYSTEM AND METHOD OF OPERATION THEREOF (仮想セグメント化システムおよびこれを動作する方法) ” なる名称の米国特許出願 Serial N o : 9 / 7 9 8 , 4 7 2 、および 2 0 0 1 年 3 月 3 0 日付で出願された “ A VIRTUAL SEGMENTATION SYSTEM AND METHOD OF OPERATION THEREOF (仮想セグメント化システムおよびこれを動作する方法) ” なる名称の米国特許出願 Serial N o : 0 9 / 8 2 2 , 6 5 5 と関連する。上に掲載の特許出願は、本発明と譲受人を同一とする係属中の出願であるため、これらの全文についても参照されたい。

30

【0003】

【発明の属する技術分野】

本発明は、一般的には、ネットワークプロセッサ、より詳細には、音声パケットプロセッサおよびこれを動作する方法に関する。

【0004】

【従来の技術】

電気通信は、現在、インターネットトラヒックの爆発的成長によってもたらされた革命の渦中にいる。この成長の背後には、数百万もの新たなユーザ、マルチメディアのようなより豊富な内容に対する需要、および音声とデータトラヒックのインターネットおよび関連するバックボーン網上への統合がある。ますます多くの音声トラヒックが、新たなインターネットプロトコル (I P) 網および非同期転送モード (A T M) 網上を運ばれることが見込まれる。

40

【0005】

事実、公衆交換電話網 (“ S P T N ”) は、クローズドシステムから、電気通信キャリアがオープンソフトウェアプラットホームによって提供される新たなサービス商品にて自身を差別化することが許されるオープンネットワークアーキテクチャへと急速な進化を遂げつつある。ユーザは、一層のサービスの多様性と同時に、現在の P S T N と同等な信頼性も要求する。加えて、電気通信キャリアは、数 1 0 億ドルもの従来の設備を放棄すること

50

には消極的である。ただし、電気通信キャリアは、PSTNが今日のユーザの需要を扱うことができるよう進化する必要性については認識している。

【0006】

デジタル網の能力の長所を活かすために、電気通信キャリアは、現在、PSTNを、増加するデータトラヒックを収容することが可能なより柔軟で拡張性のあるソリューションに変換するために、キャリアクラス音声ゲートウェイを採用している。キャリアクラス音声ゲートウェイ製品は、典型的には、Class 5 中央局スイッチとトラヒックを運ぶパケットあるいはセルベースのデジタル網の中間に位置する。キャリアクラス音声ゲートウェイの2つの主要な機能は、用いられているシグナリングプロトコルに基づいて呼を設定する機能と、時分割多元(TDM)音声サンプルをデジタルパケットあるいはセルに変換する機能である。

【0007】

【発明が解決しようとする課題】

現在、キャリアクラス音声ゲートウェイを採用するデジタル網上で音声を運ぶための優勢なフォーマットには、Voice of IP(VoIP)、ATMアダプテーション層2(AAL2)を用いるVoice over ATM(VoATM)およびAAL1を用いるVoATMが含まれる。現在利用可能なシステムは、VoIP処理のために必要とされる要求されるヘッダを附加することや、AAL1を用いるVoATMに対して必要とされるセグメント化・再組み立て(SAR)機能を遂行することはできる。ただし、AAL2を用いるVoATMに対して必要とされるSARの実現するためには、AAL2のプロトコルおよびフォーマットのために、追加の複雑化およびより大きな処理要件が要求される。ATM網自身も、セルの送信と関連する速度要件に起因して追加のタイミング制約を課す。残念なことに、現在のキャリアクラス音声ゲートウェイは、AAL2の複雑さおよびタイミング要件を克服し、AAL2に対するセグメント化・再組み立て機能(SAR)を実現するには至っていない。

従って、当分野においては、従来の技術のこれら欠点を克服するシステムに対する必要性が存在する。

【0008】

【課題を解決するための手段】

従来の技術の上述の欠点を解決するために、本発明は、プロトコルデータユニット(PDU)を送受する高速パターンプロセッサおよびルーティングスイッチプロセッサを採用する音声アプリケーションと共に用いるための音声パケットプロセッサ、およびこれを動作する方法を開示する。一つの実施例においては、この音声パケットプロセッサは、高速パターンプロセッサからPDUを受信し、これらPDUを処理のためにキューイングするよう構成された音声パケットコントローラを備える。この音声パケットプロセッサは、さらに、音声パケットコントローラから音声データを含む非同期転送モード(ATM)アダプテーション層2(AAL2)セルから成るPDUを受信し、これらAAL2セルを少なくとも一つの共通部サブ層(CPS)パケットにパーシングし、この少なくとも一つのCPSパケットをルーティングスイッチプロセッサに送信するよう構成された音声パケットパーサを備える。加えて、この音声パケットプロセッサは、音声パケットコントローラからCPSパケットから成るPDUを受信し、これらCPSパケットを少なくとも一つのAAL2セルに組み立て、この少なくとも一つのAAL2セルをルーティングスイッチプロセッサに送信するよう構成された音声パケットアセンブラーを備える。

【0009】

もう一つの実施例によると、本発明は、プロトコルデータユニット(PDU)を送受する高速パターンプロセッサおよびルーティングスイッチプロセッサを採用する音声アプリケーションと共に用いるための音声パケットプロセッサを動作する方法を開示する。この方法は：(1)音声パケットコントローラ内で、高速パターンプロセッサからのPDUを受信し、これらPDUを処理のためにキューイングするステップ、(2)音声パケットパーサ内で、音声パケットコントローラからの音声データを含む非同期転送モード(ATM)アダプテーション層2(AAL2)セルから成るPDUを受信し、これらAAL2セルを

10

20

30

40

50

少なくとも一つの共通部サブ層（CPS）パケットにパーシングし、この少なくとも一つのCPSパケットをルーティングスイッチプロセッサに送信するステップ、および（3）音声パケットアセンブラー内で、音声パケットコントローラからのCPSパケットから成るPDUを受信し、これらCPSパケットを少なくとも一つのAAL2セルに組み立て、この少なくとも一つのAAL2セルをルーティングスイッチプロセッサに送信するステップを含む。

【0010】

本発明は、さらに、一つの実施例においては、キャリアクラス音声ゲートウェイを提供する。このキャリアクラス音声ゲートウェイは、ファブリック網とインタフェースし、非同期転送モード（ATM）アダプテーション層2（AAL2）セルおよびプロトコルデータユニット（PDU）を送受するためにファブリックインタフェースコントローラ、および受信される音声通信をデジタル化し、共通部サブ層（CPS）パケット内に格納し、これらCPSパケットを送信音声通信に変換するデジタル信号処理（DSP）モジュールを備える。このキャリアクラス音声ゲートウェイは、さらに、DSPモジュールおよびファブリックインタフェースコントローラとインタフェースし、CPSパケット、AAL2セルあるいはPDUを送受するパケット処理システムを備える。

【0011】

このパケット処理システムは、CPSパケット、AAL2セルあるいはPDUを受信し、これらCPSパケット、AAL2セルあるいはPDUに関してパターン認識および分類を遂行する高速パターンプロセッサ（FPP）を備える。このパケット処理システムは、さらに：（1）FPPからCPSパケット、AAL2セルあるいはPDUを受信し、これらCPSパケット、AAL2セルあるいはPDUを処理のためにキューリングする音声パケットコントローラ、（2）音声パケットコントローラから音声データを含むAAL2セルを受信し、これらAAL2セルを少なくとも一つのCPSパケットにパーシングし、この少なくとも一つのCPSパケットを送信する音声パケットパーサ、および（3）音声パケットコントローラからCPSパケットを受信し、これらCPSパケットを少なくとも一つのAAL2セルに組み立て、この少なくとも一つのAAL2セルを送信する音声パケットアセンブラーを備える、音声パケットプロセッサを含む。

【0012】

加えて、このパケット処理システムは、さらに、音声パケットプロセッサから少なくとも一つのCPSパケット、少なくとも一つのAAL2セルあるいはPDUを受信し、ルーティング機能および／あるいはトラヒック管理を遂行し、前記少なくとも一つのCPSパケットをDSPモジュールに送信し、前記少なくとも一つのAAL2セルあるいはPDUをファブリックインタフェースコントローラに送信するルーティングスイッチプロセッサ（RSP）を備える。本発明の目的に対しては、“あるいは”なる用語の使用は、一方あるいは他方あるいはこれらの組合せを意味する。

【0013】

上では、本発明の好ましい実施例（特徴）および代替実施例の概要が、当業者が以下の本発明の詳細な説明をより良く理解できる説明された。以下では、本発明のクレームの主題を形成する本発明の追加の実施例（特徴）も説明される。当業者においては、ここに開示された概念および具体例を基礎として、本発明の同一の目的を遂行する他の構造を容易に設計あるいは上述の構造に修正を加えることができ、当業者においては容易に理解できるよう、これら同等な構造も本発明の精神および範囲から広義の意味において逸脱するものではない。

本発明のより完全な理解が以下の説明を付属の図面を参照しながら読むことで得られるものである。

【0014】

【発明の実施の形態】

図1は、本発明の原理に従って構成されたキャリアクラス音声ゲートウェイ130の一つの実施例を採用する電気通信網100のブロック図を示す。この電気通信網100は一般

10

20

30

40

50

的には網 100 を通じて音声通信を送受するように設計される。

【0015】

図示されるように、電気通信網 100 は電話デバイス 110、中央局スイッチ 120、キャリアクラス音声ゲートウェイ 130、およびファブリック網 170 を備える。中央局スイッチ 120 は従来の中央局スイッチから成り、電話デバイス 110 に結合可能である。もう一つの実施例においては、中央局スイッチ 120 は従来のクラス 5 中央局スイッチから成る。電話デバイス 110 は従来の旧式の簡易電話機 (POTS) から成り、中央局スイッチ 120 は任意の数の電話デバイス 110 に接続することができる。

【0016】

キャリアクラス音声ゲートウェイ 130 はシグナリングプロトコルを採用する中央局スイッチ 120 とインタフェースし、音声通信、例えば、時分割多重 (TDM) 音声サンプルを送受するように構成される。シグナリングプロトコルは、例えば、中央局スイッチ 120 とキャリアクラス音声ゲートウェイ 130 によって呼を設定および切断するために用いられる。一つの実施例によると、このシグナリングプロトコルは、Signaling System No. 7 (SS7) から成る。本発明の目的に対しては、“構成される”なる語句は、あるデバイス、システムもしくはサブシステムが、ある記述されるタスクを達成するために必要とされるソフトウェア、ハードウェア、ファームウェアもしくはこれらの組合せを含むことを意味する。

【0017】

キャリアクラス音声ゲートウェイ 130 は、さらに、音声通信をデータパケットあるいはセルあるいはこの逆に変換し、データパケットあるいはセルをファブリック網 170 に送信あるいはこれから受信するように構成される。ファブリック網 170 は、任意のタイプのデジタル網、例えば、非同期転送モード (ATM) 網であり得る。ファブリック網 170 は、さらに、同一のタイプの複数のデジタル網から成ることも、あるいは異なるタイプのデジタル網の組合せから成ることもあり得る。

【0018】

説明の実施例においては、キャリアクラス音声ゲートウェイ 130 は、デジタル信号処理 (DSP) モジュール 140、パケット処理システム 150 およびファブリックインタフェースコントローラ 160 を備える。DSP モジュール 140 は、受信された音声通信をデジタル化し、共通部サブ層 (CPS) パケット内に格納するように構成される。CPS パケットの説明については図 2 を参照されたい。ファブリックインタフェースコントローラ 160 は、ファブリック網 170 とインタフェースし、ATM アダプテーション層 2 (AAL2) セルおよびプロトコルデータユニット (PDU) を送受するように構成される。本発明の目的に対しては、“プロトコルデータユニット”なる用語は、ある特定のプロトコルと関連するデータのユニットを構成するパケットあるいはセルを意味する。パケット処理システム 150 は、DSP モジュール 140 およびファブリックインタフェースコントローラ 160 とインタフェースし、CPS パケット、AAL2 セルおよび PDU を送受するように構成される。パケット処理システム 150 は、さらに、CPS パケット、AAL2 セルおよび PDU に関して分類、セグメント化と再組立およびルーティング機能を遂行するように構成される。パケット処理システム 150 の実施例のより詳細な説明については図 4 を参照されたい。

【0019】

図 2 は音声通信において用いられる CPS パケット構造を示す。CPS パケット構造は 2 つの基本セクション、すなわち：ヘッダとペイロードから成る。第一のセクションはヘッダであり、チャネル識別子、長さ指標、ユーザ・ソウ・ユーザ指標およびヘッダ誤り制御を含む。テーブル 2.1 は図 2 の CPS パケットヘッダの内容について説明する。

欄	ビット数	説明
C I D	8	チャネル識別子—零は許されない（P A D識別に対して予約）
L I	6	長さ指標—C P Sパケットペイロード内のオクテット数より1だけ少ない値にセット。
U U I	5	ユーザ・ツウ・ユーザ指標—24と31は管理（タップ3）パケットを表す。
H E C	5	ヘッダ誤り制御

10

テーブル2. 1-C P Sパケットのヘッダ

【0020】

第二のセクションはC P Sパケットのペイロードを含む。ペイロードは1～64バイトのデータ、例えば、デジタル化された音声通信を含む。C P Sパケットに関する背景情報については、“ATM Theory and Applications”, by David E. McDysan and Darren L. Spohn, McGraw-Hill (Signature ed.1998)および“ATM Volume 1, Foundation for Broadband Networks”, by Uyless D. Black, Prentice-Hall (2nd ed.1999)において説明されているため、これらを参照されたい。

20

【0021】

図3 AはATM網において用いられるA A L 2タイプのセルに対するA T Mセルの構造を示す。A A L 2タイプのセルは、典型的には、通常、ボイスオーバA T M（V o A T M）と呼ばれるA T M網を通じての音声トラヒックに対して用いられる。ただし、勿論、本発明は音声トラヒックに対するA T Mセルに制限されるものではない。さらに、本発明は音声トラヒックのみを含むA A L 2タイプのセルに制限されるものでもない。他の実施例においては、本発明は、音声データ、マルチメディアデータあるいはこれらの組合せを含むA A L 2タイプのセルも処理する。

30

【0022】

A A L 2タイプのセルに対するA T Mセルの構造は、3つの基本セクション、すなわち：A T Mヘッダ、A A L 2ヘッダおよびペイロードから成る。第一のセクションはA T Mヘッダであり、これは標準のA T Mセルヘッダであり、5バイトから成る。テーブル3.1は、図3 AのA T Mヘッダの内容を説明する。

欄	ビット数	説明
G F C	4	一般フロー制御
V P I	8	仮想経路識別子
V C I	16	仮想チャネル識別子
P T	3	ペイロードタイプ
C L P	1	セル損失優先
H E C	8	ヘッダ誤り検査

10

テーブル3. 1 ATMヘッダ

【0023】

ATMヘッダ識別子は、宛先、セルのタイプおよび優先を識別する。宛先は仮想経路識別子(VPI)と仮想チャネル識別子(VCI)の組合せによって識別される。一般フロー制御(GFC)欄は、マルチプレクサによってATM端末の速度を制御するために用いられる。もう一つの実施例においては、GFC欄の全体あるいはGFC欄の一部が、可能なVPI値の数を増加するためにVPI欄の一部として用いられる。ペイロードタイプ(Payload Type, PT)は、そのATMセルがユーザデータ、シグナリングデータ、あるいは保守情報のいずれを含むかを示す。セル損失優先(CLP)ビットは、セルの優先を示す。低い優先のセルは輻湊期間において高い優先のセルより先に放棄される。さらに、ヘッダ誤り検査(HEC)は、ATMヘッダ内の誤りを検出および訂正するために用いられる。

20

【0024】

AAL2セルの第二のセクションはAAL2ヘッダであり、図3Bにおいて説明されている。AAL2セルの最後のセクションはペイロードである。このペイロードは47-バイトから成り、データ、例えば、図2のCPSパケットあるいはCPSパケットの一部を含む。標準のATMセルにおいては、各ATMセルは53-バイトの固定サイズを持ち、この内の5-バイトはATMヘッダに当てられ、48-バイトはペイロードに当てられる。ただし、AAL2セルは、ペイロードの1バイトをAAL2ヘッダ用に用い、このためペイロードは47-バイトに低減される。ATMセルおよびAAL2タイプのセルに関する背景情報については、“ATM Theory and Applications”, by David E. McDysan and Darren L. Spohn, McGraw-Hill (Signature ed.1998)および“ATM Volume 1, Foundation for Broadband Networks”, by Ulysses D. Black, Prentice-Hall (2nd ed.1999)において説明されているため、これらを参照されたい。

30

【0025】

図3Bは図3AのAAL2タイプのセルのAAL2ヘッダの構造を示す。AAL2ヘッダは、オフセット、通し番号(SN)および奇数パリティビット(P)を含む。テーブル3.2は図3BのAAL2ヘッダの内容を説明する。

40

欄	ビット数	説明
オフセット	6	C P S パケットヘッダのヘッドとC P S パケットの開始あるいはペイロード内のP A D 欄の開始のいずれかとの間のバイトの数。
S N	1	通し番号—交互する0と1
P	1	奇数パリティ

テーブル3. 2 AAL 2 ヘッダ

【0026】

音声トラヒックに対して用いられるA A L 2 タイプのセルは、典型的には、4 7 - バイトのA A L 2 ペイロード内に格納されたC P S パケットを持つ。ただし、C P S パケットは1 - バイト～6 4 - バイトの間で変動するデータを含み、A A L 2 タイプのセルはデータに対しては最大で4 7 - バイトを持つため、1つのC P S パケットを伝送するために、複数のA A L 2 タイプのセルが用いられることがある。例えば、ある1つのC P S パケットが6 4 - バイトのデジタル化された音声データを含む場合、第一のA A L 2 タイプのセルが、そのC P S ヘッダの3 - バイトと、そのC P S ペイロードの最初の4 4 - バイトを含み；第二のA A L 2 タイプのセルが、そのC P S ペイロードの残りの2 0 - バイトを含むことが考えられる。この場合、この第二のA A L 2 タイプのセルはのペイロードは、まだ、2 7 バイトが空いた状態となる。この第二のA A L 2 タイプのセルを、ペイロードが部分的に使用されている状態にて送信する代わりに、この第二のA A L 2 タイプのセルの残りのペイロードには、第二のC P E パケットが満たされる。本発明の目的に対しては、この第二のA A L 2 タイプのセルは、マルチパックドA A L 2 セル (Multi-packed AAL2 cell) と呼ばれる。マルチパックドA A L 2 セルは、C P S ペイロードのサイズによっては複数のC P S パケットを含こともある。加えて、あるA A L 2 タイプのセルのA A L 2 ペイロードが完全には使用されないが（満たされないが）、それでもそのA A L 2 タイプのセルを送信する必要がある場合は、そのA A L 2 ペイロードの残りの部分に零を付加（パディング）することで所定のA T M セルサイズが維持される。

【0027】

図4は、本発明の原理に従って構成されたパケット処理システムアーキテクチャ4 0 0 の一つの実施例のブロック図を示す。このパケット処理システムアーキテクチャ4 0 0 は、一つの実施例においては、図1に示すキャリアクラス音声ゲートウェイ内に採用される。パケット処理システムアーキテクチャ4 0 0 は、複数の通信プロトコルに対する高速処理を、完全なプログラマビリティにて、達成するユニークなハードウェアとソフトウェアの組合せを提供する。このユニークな組合せは、今まで特定用途向け集積回路（A S C I ）プロセッサ回路によってしか実現できなかった速度と、従来の縮小命令セット計算（R I S C ）プロセッサに匹敵するプログラマビリティを提供する。

【0028】

図4に示す実施例においては、パケット処理システムアーキテクチャ4 0 0 は、物理インターフェース4 1 0 、高速パターンプロセッサ（F P P ）4 2 0 、音声パケットプロセッサ（V P P ）4 2 5 、ルーティングスイッチプロセッサ（R S P ）4 3 0 、およびシステムインタフェースプロセッサ（S I P ）4 4 0 を備える。このパケット処理システムアーキテクチャ4 0 0 は、さらに、R S P 4 3 0 とファブリック網4 6 0 に結合されたファブリック

ックインターフェースコントローラ 450 を備える。図には示されない他の要素も、本発明の範囲から逸脱することなく、このパケット処理システムアーキテクチャ 400 内に含めることができることに注意する。

【0029】

物理インターフェース 410 は、外部網あるいはデバイスへの結合を提供する。一つの実施例においては、物理インターフェース 410 は POS-PHY / UTOPIA レベル 3 インタフェースから成る。FPP420 は、一つの実施例においては、物理インターフェース 410 に結合され、物理インターフェース 410 から PDU、CPS パケット、AAL2 セルあるいはこれらの組合せを含むデータ流を受信する。FPP420 は、PDU、CPS パケットおよび AAL2 セルを分析および分類し、その後これらパケットを VPP425 10 に出力することで処理を終える。

【0030】

FPP420 は、強力な高水準関数プログラミング言語 (FPL) と協力して、複雑なパターンあるいはシグニチャ (署名) 認識を実現し、これらシグニチャを含む処理ブロックに関して動作する能力を持つ。FPP420 は、データ流のペイロードおよびヘッダの全てのバイトに関してパターン分析を遂行する能力を有する。パターン分析の結論は、その後、システム論理、すなわち VPP425 および RSP430 に供給され、処理ブロックの操作およびキューイング機能のために用いられる。FPP420、VPP425 および RSP430 は、スイッチング、ルーティング、セグメント化および再組立に対する解決を与える。FPP420 は、さらに、VPP425、RSP430 および SIP440 へのグルーレスインターフェースを提供し、次世代テラビットスイッチおよびパケット処理システムにおけるワイヤスピード処理に対する完全な解決を提供する。20

【0031】

図 4 に示すように、FPP420 は、第一の通信リンク 470 を用いて、物理インターフェース 410 からのデータ流を受信する。この第一の通信リンク 470 は、例えば、産業標準の UTOPIA レベル 3 / UTOPIA レベル 2 / POS-PHY レベル 3 インタフェースから成る。加えて、FPP420 は、第二の通信リンク 472 を用いて、パケットおよび結論を VPP425 に送信する。この第二の通信リンク 472 は、例えば、POS-PHY レベル 3 インタフェースから成る。

【0032】

FPP420 はさらに管理経路インターフェース (MPI) 475、機能バスインターフェース (FBI) 480 および構成バスインターフェース (CBI) 485 を備える。MPI475 は、FPP420 によってローカルマイクロプロセッサから管理フレームを受信するために用いられる。一つの実施例においては、これは SIP440 を通じて扱われる。FBI480 は、FPP420 と SIP440 を、あるいは幾つかの状況においては、FPP420 とカスタム論理とを、機能呼の外部処理のために接続するために用いられる。CBI485 は、FPP420 および他のデバイス (例えば、物理インターフェース 410、VPP425 および RSP430) を SIP440 に接続するために用いられる。本発明の範囲から逸脱することなく、他のインターフェース (図示せず)、例えば、メモリインターフェースを設けることもできる。40

【0033】

FPP420 は、プログラマブルであり、多様なアプリケーションおよびプロトコルに対して性能を柔軟に最適化できるという点で追加の利点を持つ。FPP420 は固定機能 ASIC ではなく、プログラマブルプロセッサであるため、開発される新たなプロトコルあるいはアプリケーション、並びに要求される新たな網機能に対応することができる。FPP420 は、さらに、多様な探索アルゴリズムを収容し、これら探索アルゴリズムを大きなリストに効果的に適用することもできる。

【0034】

VPP452 は、FPP420 および RSP430 と協力して機能し、FPP420 によって分類された PDU、CPS パケットおよび AAL2 セルを処理する。VPP425 は 50

、一つの実施例においては、A A L 2 セルを生成および終端する能力、C P S パケットとA A L 2 セルの間で変換する能力、およびC P S パケットをスイッチングする能力を有する。A A L 2 セルおよび／あるいはC P S パケットは、次に、要求される追加の処理を行なうためにR S P 4 3 0 に送られる。V P P 4 2 5 は、さらに、P D U に関する処理を行なうためにR S P 4 3 0 に送られる。V P P 4 2 5 は、第三の通信リンク4 7 4 を用いて、パケット、セルおよび結論をR S P 4 3 0 に送信する。この第三の通信リンク4 7 4 は、例えば、P O S - P H Y レベル3 インタフェースから成る。

【0 0 3 5】

R S P 4 3 0 もプログラマブルであり、F P P 4 2 0 およびV P P 4 2 5 と協力して、F P P 4 2 0 によって分類されたP D U 、およびV P P 4 2 5 によって処理されたC P S パケットおよびA A L 2 セルを処理する。R S P 4 3 0 は、一つの実施例においては、F P P 4 2 0 およびV P P 4 2 5 から受信される分類情報を用いて、P D U のペイロードの開始オフセットおよび長さを決定するが、これによって、そのP D U に対する分類の結論が得られる。この分類情報は、そのP D U に対して選択されたポートおよび関連するR S P 4 3 0 を決定するためにも用いられる。R S P 4 3 0 は、さらに、さらなる処理のためにフラグの形式にて送られる追加のP D U 情報も受信する。

【0 0 3 6】

R S P 4 3 0 は、さらに、ランダム早期放棄（R E D ）、重み付けランダム早期放棄（R E D ）、早期パケット放棄（R P D ）および部分パケット放棄（P P D ）などの方針を含むプログラマブルトラヒック管理を提供する。R S P 4 3 0 は、さらに、待ち行列毎にプログラマブルなサービス品質（Q o S ）およびサービスクラス（C o S ）パラメータを含むプログラマブルトラヒックシェーピング（整形）を提供する。これらQ o S パラメータには、固定ビットレート（C B R ）、未指定ビットレート（U B R ）、および可変ビットレート（V B R ）が含まれる。同様に、C o S パラメータには、固定優先、ラウンドロビン、重み付けラウンドロビン（W R R ）、重み付けフェアキューリング（W F Q ）および保障フレームレート（G F R ）が含まれる。

【0 0 3 7】

代替として、R S P 4 3 0 は、ヘッダあるいはテールの追加あるいは削除、内容の書き替えあるいは修正、タグの追加、検査合計およびC R C の更新を含むプログラマブルパケット修正を提供することもできる。R S P 4 3 0 は、C 言語に類似するセマンティクス（意味）を持つスクリプティング（記述）言語を用いてプログラムすることができる。このようなスクリプト（記述）言語は当分野において周知である。R S P 4 3 0 には、ファブリックインターフェースコントローラ4 5 0 およびファブリック網4 6 0 も接続される。ファブリックインターフェースコントローラ4 5 0 は、典型的には通信網から成るファブリック網4 6 0 への物理インターフェースを提供する。

【0 0 3 8】

もう一つの実施例においては、R S P 4 3 0 は、ファブリックインターフェースコントローラ4 5 0 に加えて、物理インターフェース4 1 0 あるいはデバイス（図示せず）に接続される。この実施例においては、R S P 4 3 0 は、物理インターフェース4 1 0 および／あるいはファブリックインターフェースコントローラ4 5 0 の両方を用いて、P D U 、C P S パケット、A A L 2 セルあるいはこれらの組合せを送受する。一つの関連する実施例においては、物理インターフェース4 1 0 とファブリックインターフェースコントローラ4 5 0 は、同一のデバイスから成る。さらにもう一つの実施例においては、物理インターフェース4 1 0 とファブリックインターフェースコントローラ4 5 0 は同一のデバイスあるいは網に結合される。

【0 0 3 9】

S I P 4 4 0 は、F P P 4 2 0 、V P P 4 2 5 、R S P 4 3 0 、物理インターフェース4 1 0 、およびファブリックインターフェース4 5 0 の初期化および構成の集中化を可能にする。S I P 4 4 0 は、一つの実施例においては、方針（policing）を提供し、状態情報を管

10

20

30

40

50

理し、ホストコンピュータへの周辺コンポーネント相互接続（P C I）接続を提供する。S I P 4 4 0は、例えば、Agere Systems, Inc.から市販されるPayloadPlus（登録商標）Agere System Interfaceから成る。

【0040】

図5は本発明の原理に従って構成された音声パケットプロセッサ（V P P）5 0 0の一つの実施例のブロック図を示す。V P P 5 0 0は、P D Uを送受する高速パターンプロセッサ（F P P）およびルーティングスイッチプロセッサ（R S P）、例えば、図4のF P P 4 2 0およびR S P 4 3 0と共に用いられる。もう一つの実施例においては、V P P 5 0 0は、P D Uを送受することができる任意のデバイスと共に用いられる。本発明の目的に對しては、P D U（プロトコルデータユニット）は、C P Sパケット、A A L 2セル、他のA T Mセル、あるいはある特定のプロトコルと関連するデータのユニットを構成する任意の他のパケットあるいはセルを包含する。

【0041】

説明の実施例においては、V P P 5 0 0は、F P PからP D Uを受信し、これらP D Uを処理のためにキューイングするように構成された音声パケットコントローラ5 1 0を備える。F P Pは、これらP D Uに関して初期処理を遂行し、これらP D Uの少なくとも一部分を、音声パケットコントローラ5 1 0に送信する。例えば、F P Pは、A A L 2セルのA T Mヘッダを除去し、A A L 2ヘッダおよびA A L 2ペイロードを音声パケットコントローラ5 1 0に送る。F P Pは、さらに、宛先識別（I D）をV P P 5 0 0に送る。この宛先識別（I D）は、V P P 5 0 0からR S Pへと送られるP D Uの追跡およびルーティングのために用いられる。この宛先I Dは、例えばP D Uの仮想接続と関連付けられる。もう一つの実施例においては、音声パケットコントローラ5 1 0は、P D UをV P P 5 0 0に送信することができる任意のデバイスからA A L 2セルおよび／あるいはC P Sパケットから成るP D Uを受信する。

【0042】

音声パケットコントローラ5 1 0は、さらに、P D UがA A L 2タイプのセルあるいはC P Sパケットでない場合は、それらP D Uの処理をバイパスし、それらP D Uをバイパス待ち行列5 2 0に送るようにも構成される。もう一つの実施例においては、音声パケットコントローラ5 1 0は、P D Uが音声データを含まない場合は、それらP D Uの処理をバイパスし、それらP D Uをバイパス待ち行列5 6 0に送信するようにも構成される。このバイパス待ち行列5 6 0は、R S Pに送信されるべきP D Uを保持するために用いられるバーストマッチング（整合）メモリ待ち行列から成る。一つの関連する実施例においては、V P P 5 0 0は、バイパス待ち行列5 6 0に送られるP D Uの追跡およびルーティングのためにバイパス宛先I Dを採用する。

【0043】

F P Pは、さらに、音声パケットコントローラ5 1 0に送られる各P D Uと共にバイパス指標を送る。このバイパス指標は、音声パケットコントローラ5 1 0が、そのP D Uを処理すべきか、あるいは、そのP D Uの処理をバイパスし、そのP D UをR S Pに送信するためにバイパス待ち行列5 6 0に送るべきかを示す。音声パケットコントローラ5 1 0は、もう一つの実施例においては、各P D Uに対して処理タイプを決定し、その処理タイプに基づいて、そのP D Uを処理に対してキューイングするか、あるいは、処理をバイパスし、そのP D UをそのままR S Pに再送信するかを決定する。もう一つの実施例においては、これらP D UはそれらP D Uを受信する能力を持つ任意のデバイスにそのまま送信される。

【0044】

説明の実施例においては、V P P 5 0 0は、さらに、音声パケットコントローラ5 1 0からP D Uを処理のために受信するように構成された再組み立てバッファ5 2 0を備える。この再組み立てバッファ5 2 0は、さらに、P D Uを送信のために保持するように、P D Uを後続の関連するP D Uのために保持するように、およびP D Uが正しい順番で処理されることを確保するために並べ換え機構を提供するように、構成される。例えば、この再

組み立てバッファ520は、あるカプセル化されたCPSパケットの一部を含む一つのAAL2セルを受信し、このAAL2セルをそのカプセル化されたCPSパケットの残りの部分を含む関連する一つあるいは複数のAAL2が到着するまで保持し、その後、これらセルを処理のために送信する。この再組み立てバッファ520は、順番を、関連するセル、セルのタイプ、セルあるいはパケットのペイロード内に含まれる情報、あるいはチャネル番号に基づいて維持する。ただし、勿論、本発明は、順番を上述の態様にて維持することに制限されるものではなく、本発明の広義の範囲から逸脱することなく、他のタイプの方法も可能である。

【0045】

VPP500は、さらに、音声パケットパーサ530および音声パケットアセンブラー540を備える。音声パケットパーサ530は、音声パケットコントローラ510から音声データを含むAAL2セルから成るPDUを受信するように構成される。説明の実施例においては、この音声パケットパーサ530は、音声データを含むAAL2セルから成るPDUを再組み立てバッファ520から受信する。音声パケットパーサ530は、さらに、AAL2セルを少なくとも一つのCPSパケットにパーシングし、この少なくとも一つのCPSパケットをRSPに送信するように構成される。一つの関連する実施例においては、音声パケットパーサ530は、AAL2セルから成るPDUの少なくとも一部分を受信し、これをパーシングする。もう一つの実施例においては、音声パケットパーサ540は、この少なくとも一つのCPSパケットを、CPSパケットを受信する能力を持つデバイスに送信する。AAL2セルおよびCPSパケットの構造のより詳細な説明については図2、3Aおよび3Bを参照されたい。

【0046】

AAL2セルを少なくとも一つのCPSパケットにパーシングする過程には、一つあるいは複数のAAL2セルから情報を抽出し、CPSパケットを作成する過程が含まれる。音声パケットパーサ530は、一つの実施例においては、マルチパックドAAL2セルのパーシングも行なう。前述のように、マルチパックドAAL2セルは、一つのAAL2セル内にカプセル化された複数のCPSパケットあるいは複数のCPSパケットの一部を含むAAL2セルから成る。いったん音声パケットパーサ530がある完全なCPSパケットをパーシングすると、音声パケットパーサ530は、さらに、そのCPSパケットに関して誤り検査を遂行する。さらに、VPP500は、音声パケットパーサ530内のPDUの追跡およびルーティングのためにパーサ宛先IDを採用する。

【0047】

音声パケットアセンブラー540は、音声パケットコントローラ510からCPSパケットから成るPDUを受信するように構成される。説明の実施例においては、音声パケットアセンブラー540は、CPSパケットから成るPDUを再組み立てバッファ520から受信する。音声パケットアセンブラー540は、さらに、これらCPSパケットを少なくとも一つのAAL2セルに組み立て、この少なくとも一つのAAL2セルをRSPに送るように構成される。一つの関連する実施例においては、音声パケットアセンブラー540は、CPSパケットの少なくとも一部を受信し、これを組み立てる。もう一つの実施例においては、音声パケットアセンブラー540は、この少なくとも一つのAAL2セルをAAL2セルを受信する能力を持つデバイスに送信する。CPSパケットおよびAAL2セルの構造のより詳細な説明については図2、3Aおよび3Bを参照されたい。

【0048】

あるCPSパケットを少なくとも一つのAAL2セルに組み立てる過程には、CPSパケットを用いて、AAL2セルに対するAAL2ヘッダおよびAAL2ペイロードを作成する過程が含まれる。そのCPSパケットのサイズがAAL2セルのペイロード容量を超える場合は、もう一つのAAL2セルに対するもう一つのAAL2ヘッダおよびAAL2ペイロードが作成される。追加のAAL2セルがそのCPSパケット全体がこれらAAL2セルに格納されるまで作成される。この組み立て過程には、これにAAL2セルの各々に対してATMヘッダを作成する過程も含まれる。もう一つの実施例においては、音声パケ

10

20

20

30

30

40

40

50

ットアセンブラー 540 は、さらに、マルチパックド AAL2 セルを組み立てるように構成される。さらに、VPP500 は、音声パケットアセンブラー 540 内で PDU を追跡およびルーティングするためにアセンブラー宛先 ID を採用する。

【0049】

音声パケットアセンブラー 540 は、さらに、組み立てられた AAL2 セルを送信するためには仮想接続タイマを採用するように構成される。音声パケットアセンブラー 540 が ALL2 セルのペイロードの一部を一つの CPS パケットにて満たし、音声パケットアセンブラー 540 がその CPS パケットと関連する仮想接続に対するセット時間内にもう一つの CPS パケットを受信しなかった場合、音声パケットアセンブラー 540 はその AAL2 セルを送信する。一つの関連する実施例においては、音声パケットアセンブラー 540 は、その AAL2 セルの残りのペイロードに零を詰めた後にその AAL2 セルを送信する。

【0050】

VPP500 は、一つの好ましい実施例においては、CPS パケットのスイッチングを遂行するために音声パケットパーサ 530 を採用する。CPS パケットのスイッチングは、音声パケットパーサ 530 が、最初に、一つあるいは複数の AAL2 セルを少なくとも一つの CPS パケットにパーシングする過程を伴う。音声パケットパーサ 530 は、次に、RSP に向けられていたこの少なくとも一つの CPS パケットを、音声パケットアセンブラー 540 に向けて再ルーティングする。音声パケットパーサ 530 は、一つの実施例においては、その少なくとも一つの CPS パケットのチャネル識別子を、チャネル識別子マッピングのために修正する。こうすることで、この少なくとも一つの CPS パケットは、新たなチャネル識別子にスイッチされる。音声パケットアセンブラー 540 は、次に、この少なくとも一つの CPS パケットを、一つあるいは複数の AAL2 セルに組み立て、AAL2 送信流に組み込む。受信デバイスは、次に、この一つあるいは複数の AAL2 セルからのこの少なくとも一つの CPS パケットをパーシングし、この CPS パケットを新たなエンコードデバイスあるいはチャネルに送信する。ただし、勿論、本発明はチャネル識別子を変更することにのみ制限されるものではなく、他の実施例として、CPS パケットあるいは AAL2 セル内の他のあるいは追加の情報を CPS パケットのスイッチングのために修正することもできる。

【0051】

VPP500 は、さらに、音声パケットパーサ 530 からの CPS パケット、音声パケットアセンブラー 540 からの AAL2 セルおよびバイパス待ち行列 560 からの PDU を受信する出力待ち行列 550 を備える。出力待ち行列 550 は、CPS パケット、AAL2 セルおよび PDU を受信するために用いられるマルチプレクサ (mux)、および RSP への送信および速度整合 (rate-matching) のための待ち行列構造を含む。出力待ち行列 550 は、次に、これら CPS パケット、AAL2 セルおよび PDU を RSP に送信する。もう一つの実施例においては、出力待ち行列 550 は、これら CPS パケット、AAL2 セルおよび PDU を、CPS パケット、AAL2 セルおよび PDU を受信する能力を持つデバイスに送信する。加えて、出力待ち行列 550 は、宛先 ID を、これら CPS パケット、AAL2 セルおよび PDU と共に RSP に送信する。一つの関連する実施例においては、この宛先 ID は、パーサ宛先 ID、アセンブラー宛先 ID、バイパス宛先 ID、これらの組合せ、あるいは数学的結合から成る。RSP は、この宛先 ID を遂行されるべき正しい処理および / あるいはルーティングを決定するために採用する。

【0052】

図 6 は、本発明の原理に従って構成された音声パケットプロセッサを動作する方法の一つの実施例 600 の流れ図を示す。図 6 に示すように、方法 600 は、最初、ステップ 602 において初期化を遂行する。

【0053】

(ステップ 602 において) 初期化した後、この方法 600 は、ステップ 604 において、音声パケットコントローラ内で、高速パターンプロセッサ (FPP)、例えば図 4 の FPP から PDU を受信し、この PDU を処理のためにキューリングする。この方法 600

10

20

30

40

50

は、次に、判定ステップ 606において、処理をバイパスすべきか否かを決定する。一つの実施例においては、FPPはバイパス指標を送信し、音声パケットコントローラは、このバイパス指標からそのPDUが処理をバイパスされるべきであることを判断する。もう一つの実施例においては、処理のバイパスは、そのPDUが、AAL2タイプのセルでも、CPSパケットでもないとき遂行される。さらにもう一つの実施例においては、処理のバイパスは、そのPDUが音声データを含まない場合に遂行される。次に、この方法600は、ステップ610において、こうしてバイパスされたPDUをルーティングスイッチプロセッサ(RSP)、例えば、図4のRSPに送信する。方法600は、次に、ステップ604に戻り、別のPDUを受信する。

【0054】

PDUが、判定ステップ606において、バイパスされるべきでないと決定された場合は、方法600は、次に、ステップ620において、そのPDUが、AAL2セルから成るか否かを決定する。そのPDUがAAL2セルから成る場合は、音声パケットパーサが、ステップ630において、音声パケットコントローラからAAL2セルから成るそのPDUを受信する。音声パケットパーサは、このAAL2セルを少なくとも1つのCPSパケットにパーシングする。一つの関連する実施例においては、音声パケットパーサは、マルチパックドAAL2セルを複数のCPSパケットにパーサングする。次に、方法600は、判定ステップ640において、その少なくとも一つのCPSパケットが、完全なものであるか否かを決定する。これには、ある単一のCPSパケットのペイロードがAAL2セルのペイロードより大きな場合があるため、1つの完全なCPSパケットを作成するために複数のAAL2セルをバージングする過程が含まれる。この少なくとも一つのCPSパケットが完全なものでない場合は、方法600は、ステップ604に戻り、もう一つのAAL2セルを受信する。

【0055】

この少なくとも一つのCPSパケットが完全なものである場合は、方法600は、次に、ステップ650において、CPSパケットのスイッチングが遂行されるべきであるか否かを決定する。CPSパケットのスイッチングを遂行することを必要とされない場合は、音声パケットパーサは、次に、ステップ660において、この少なくとも一つのCPSパケットをRSPに送信する。次に、方法600は、ステップ604に戻り、別のPDUを受信する。CPSパケットのスイッチングを遂行することが必要とされる場合は、音声パケットパーサは、ステップ670において、その少なくとも一つのCPSパケットのチャネル識別子を、チャネル識別子のマッピングのために修正する。もう一つの実施例においては、音声パケットパーサは、CPSパケットヘッダの他の情報を、CPSパケットのスイッチングのための新たな情報にマッピングする。次に、音声パケットパーサはこの少なくとも一つのCPSパケットを再ルーティングし、この少なくとも一つのCPSパケットは、ステップ680において、少なくとも一つのAAL2セルに組み立てられる。

【0056】

ステップ620においてそのPDUがAAL2セルではないことが決定された場合、あるいは音声パケットパーサがCPSパケットのスイッチングを遂行しなかった場合は、ステップ680において、音声パケットアセンブラーが、CPSパケットから成るこれらPDUを受信し、これらCPSパケットを少なくとも一つのAAL2セルに組み立てる。次に、方法600は、判定ステップ690において、音声パケットアセンブラーが、マルチパックドAAL2セルを作成すべきか否かを決定する。上述のように、マルチパックドAAL2セルは、部分的に満たされたペイロードを持つAAL2セルから成り、そのAAL2セルのペイロードの残りの部分はもう一つのCPSパケットにて満たされる。その少なくとも一つのAAL2セルがマルチパックドセルである場合は、方法600は、ステップ604に戻り、もう一つのCPSパケットを受信する。その少なくとも一つのAAL2セルがマルチパックドAAL2セルでない場合は、音声パケットアセンブラーは、次に、ステップ692において、その少なくとも一つのAAL2セルを送信する。次に、方法600はステップ604に戻り、処理すべき別のPDUを受信する。

10

20

30

40

50

【0057】

当業者においては理解できるように、本発明は、PDUを1タイプ毎に処理することに制限されるものではない。本発明は、AAL2セル、CPSパケットの処理およびバイパスを並列に遂行することもできる。さらに、説明の実施例より多くのあるいは少数のステップを持つ本発明の他の実現も可能である。

【0058】

本発明が詳細に説明されたが、当業者においては理解できるように、本発明の精神および範囲から広義な意味において逸脱することなく、様々な変更、置換および代替が可能である。

【図面の簡単な説明】

10

【図1】本発明の原理に従って構成されたキャリアクラス音声ゲートウェイの一つの実施例を採用する電気通信網のブロック図を示す。

【図2】音声通信に用いられるCPSパケットの構造を図解する。

【図3A】ATM網において用いられるAAL2タイプのセルに対するATMセルの構造を図解する。

【図3B】図3AのAAL2タイプのセルのAAL2ヘッダの構造を図解する。

【図4】本発明の原理に従って構成されたパケット処理システムアーキテクチャの一つの実施例のブロック図を示す。

【図5】本発明の原理に従って構成された音声パケットプロセッサの一つの実施例のブロック図を示す。

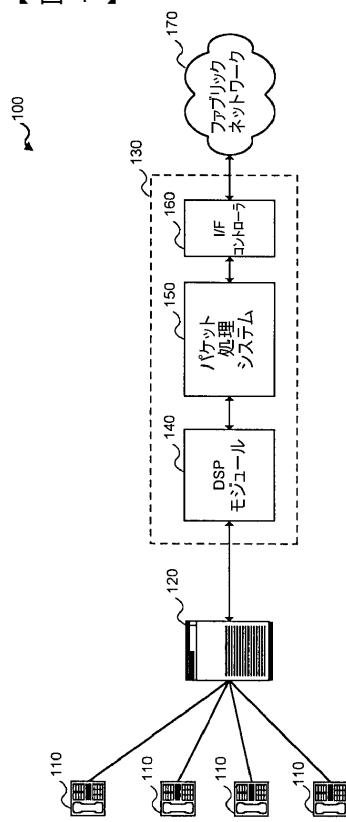
20

【図6】本発明の原理に従って構成された音声パケットプロセッサを動作する方法の一つの実施例の流れ図を示す。

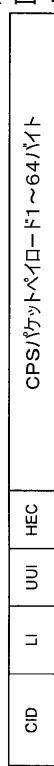
【符号の説明】

100	電気通信網	
110	電話デバイス	
120	中央局スイッチ	
130	キャリアクラス音声ゲートウェイ	
140	デジタル信号処理(DSP)モジュール	
150	パケット処理システム	
160	ファブリックインターフェースコントローラ	30
170	ファブリック網	
400	パケット処理システムアーキテクチャ	
410	物理インターフェース	
420	高速パターンプロセッサ(FPP)	
425	音声パケットプロセッサ(VPP)	
430	ルーティングスイッチプロセッサ(RSP)	
440	システムインターフェースプロセッサ(SIP)	
450	ファブリックインターフェースコントローラ	
460	ファブリック網	

【図1】



【図2】



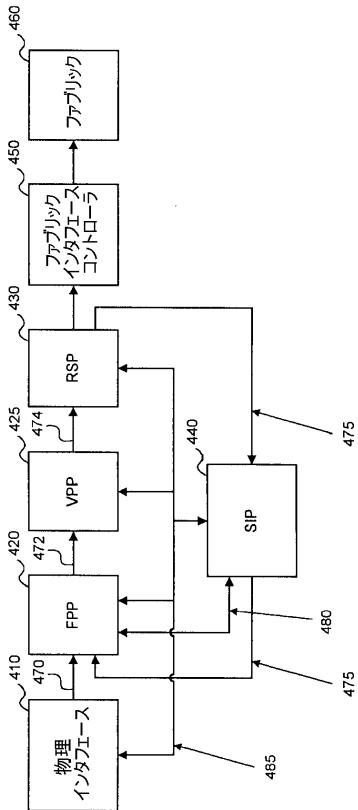
【図3 A】



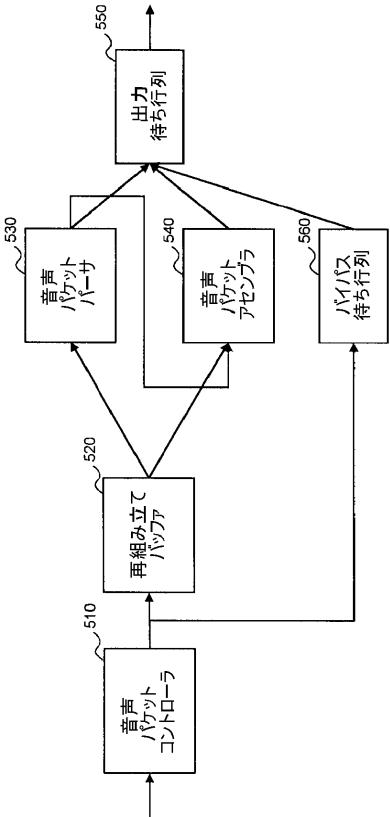
【図3 B】



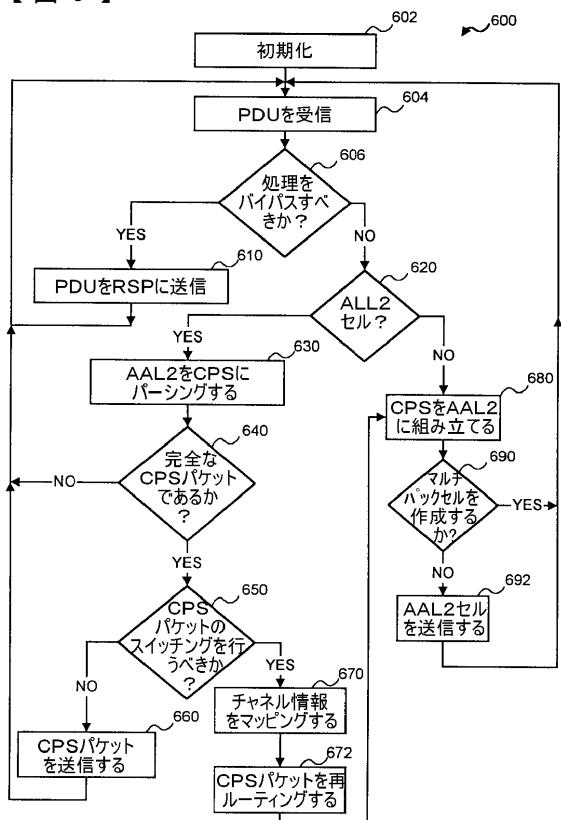
【図4】



【図5】



【図6】



フロントページの続き

(74)代理人 100091889
弁理士 藤野 育男

(74)代理人 100101498
弁理士 越智 隆夫

(74)代理人 100096688
弁理士 本宮 照久

(74)代理人 100102808
弁理士 高梨 憲通

(74)代理人 100104352
弁理士 朝日 伸光

(74)代理人 100107401
弁理士 高橋 誠一郎

(74)代理人 100106183
弁理士 吉澤 弘司

(72)発明者 マイケル ダブリュ.ハザウェイ
アメリカ合衆国 78746 テキサス, オースチン, ペレグリン ファルコン 3613

(72)発明者 ディヴィッド ピー.ソニー
アメリカ合衆国 78750 テキサス, オースチン, フォックスツリー コーヴ 7103

(72)発明者 レスリー ゾーハー
アメリカ合衆国 78681 テキサス, ラウンド ロック, クラウド ピーク レーン 241

1

審査官 清水 稔

(56)参考文献 國際公開第00/030304 (WO, A1)
特開2000-151644 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04L 12/56