

1. 一种信息处理装置,所述信息处理装置包括:
电源部,其被构造为向第一电子设备和第二电子设备供给电力;以及
电压补偿电路,其被构造为在所述第一电子设备连接到所述信息处理装置的情况下,增大从所述电源部输出的电压,并且将用于向所述第二电子设备供给所述输出电压的供电路径,从第一供电路径切换到包括降压元件的第二供电路径,使得减小所增大的输出电压并且将所减小的输出电压供给到所述第二电子设备。
2. 根据权利要求1所述的信息处理装置,其中,在所述第一电子设备连接到所述信息处理装置之前,所述电压补偿电路通过所述第一供电路径,将从所述电源部输出的电压供给到所述第二电子设备,并且在所述第一电子设备连接到所述信息处理装置之后,所述电压补偿电路通过所述第二供电路径,将所述电源部的增大了的输出电压供给到所述第二电子设备。
3. 根据权利要求2所述的信息处理装置,其中,所述第一供电路径包括在所述第一电子设备连接到所述信息处理装置的情况下断开的开关。
4. 根据权利要求3所述的信息处理装置,其中,所述开关包括P型沟道场效应晶体管。
5. 根据权利要求1所述的信息处理装置,其中,所述降压元件包括肖特基二极管。
6. 根据权利要求1所述的信息处理装置,其中,所述降压元件包括低压降稳压器。
7. 根据权利要求1所述的信息处理装置,其中,所述第一电子设备通过电缆,连接到包括所述电源部和所述电压补偿电路的基板。
8. 根据权利要求7所述的信息处理装置,其中,所述第二电子设备被安装在所述基板上。
9. 根据权利要求1所述的信息处理装置,其中,所述电压补偿电路包括电流检测电路,所述电流检测电路被构造为检测所述第一电子设备连接到所述信息处理装置。
10. 根据权利要求9所述的信息处理装置,
其中,所述电流检测电路包括:
电阻器,其布置在所述电源部与所述第一电子设备之间;
比较器,其包括连接到所述电阻器的一端的输入端子和连接到所述电阻器的另一端的输入端子;以及
高侧开关。
11. 根据权利要求10所述的信息处理装置,其中,所述电压补偿电路基于来自所述比较器的输出,将所述供电路径从所述第一供电路径切换到所述第二供电路径。
12. 根据权利要求10所述的信息处理装置,其中,所述电阻器包括所述高侧开关中的电阻器。
13. 根据权利要求1所述的信息处理装置,其中,所述第一电子设备和所述第二电子设备中的至少一者包括接口电路。
14. 根据权利要求13所述的信息处理装置,其中,所述接口电路包括通用串行总线接口电路。
15. 根据权利要求1所述的信息处理装置,所述信息处理装置还包括被构造为在片材上形成图像的打印机。

信息处理装置

技术领域

[0001] 本实用新型涉及能够从电源部向多个电子设备供给电力的信息处理装置。

背景技术

[0002] 为了将由电源部生成的电力供给到电子设备,电源部需要考虑连接电源部与电子设备的电缆中的电压降。例如,要供给到通用串行总线(USB)接口电路(电子设备)的电压被标准化为 $5V \pm 5\%$ (4.75V至5.25V)内。因此,考虑到电源部与USB接口电路之间的电缆中的电压降,从电源部输出的电压需要高于5V。

[0003] 日本特开2003-274641号公报公开了一种电源单元,其考虑到连接DC至DC转换器(电源部)与电子设备的电缆中的电压降,调整从DC至DC转换器输出的电压。日本特开2003-274641号公报中公开的电源单元,配设有检测流过电缆的电流的电流传感器。在电流传感器检测到电流的情况下,输出电源控制单元调整从DC至DC转换器输出的电压。

[0004] 虽然日本特开2003-274641号公报公开了从电源部输出的电压被供给到单个电子设备的示例,但是在某些情况下,从电源部输出的电压被供给到多个电子设备。然而,如果如日本特开2003-274641号公报所示考虑到电缆中的电压降,而针对特定电子设备增大从电源部输出的电压,则要供给到其他电子设备的电压也将增大。

实用新型内容

[0005] 本实用新型提供一种包括电源部和电压补偿电路的信息处理装置。所述电源部被构造为向第一电子设备和第二电子设备供给电力。所述电压补偿电路被构造为,在所述第一电子设备连接到所述信息处理装置的情况下,增大从所述电源部输出的电压,并且将用于向所述第二电子设备供给所述输出电压的供电路径,从第一供电路径切换到包括降压元件的第二供电路径,以减小所增大的输出电压并且将所减小的输出电压供给到所述第二电子设备。

[0006] 通过以下参照附图对示例性实施例的描述,本实用新型的其他特征将变得清楚。

附图说明

[0007] 图1是根据本实用新型的实施例的图像形成装置的侧视图。

[0008] 图2是图像形成装置的框图。

[0009] 图3是例示图像形成装置的电源单元的框图。

[0010] 图4是例示根据本实用新型的第一实施例的电压补偿电路的电路图。

[0011] 图5是例示根据本实用新型的第二实施例的电压补偿电路的电路图。

具体实施方式

[0012] 下文中,将参照附图描述本实用新型的实施例。

[0013] 第一实施例

[0014] 图1是图像形成装置1的侧视图。

[0015] 如图1中所示,图像形成装置1包括用于连接多个USB设备的多个USB接口。背面USB接口17a配设在图像形成装置1的背面。正面USB接口21配设在图像形成装置1的正面。频繁拆装的USB设备通常连接到正面USB接口21以供使用。不频繁拆装的USB设备(诸如备份存储器)通常连接到背面USB接口17a以供使用。

[0016] 用于控制图像形成装置1的控制器单元10,布置在图像形成装置1的背面。控制器单元10包括背面USB接口17a,在背面USB接口17a中,USB设备的连接端从图像形成装置1的壳体露出。控制器单元10还包括内部USB接口17b。内部USB接口17b连接到USB电缆60的一端,并且正面USB接口21连接到USB电缆60的另一端。

[0017] 虽然该实施例的USB电缆60在图像形成装置1的壳体内布线,但是USB电缆60可以在图像形成装置1的壳体外。

[0018] 图2是图像形成装置1的框图。如图2中所示,图像形成装置1包括控制器单元10、操作单元20、打印机单元30以及扫描器单元40。

[0019] 控制器单元10控制操作单元20、打印机单元30以及连接到控制器单元10的扫描器单元40。打印机单元30将数字图像输出到片材。扫描器单元40从原稿光学地读取图像,并且将图像转换为数字图像。

[0020] 操作单元20包括由用户操作的各种按钮以及显示单元。在该实施例中,操作单元20包括USB设备要连接到的正面USB接口(下文中被称为“正面USB I/F”)21。

[0021] 接下来,将描述控制器单元10的详情。

[0022] 控制器单元10包括CPU 11、RAM 12、ROM 13以及硬盘驱动器(HDD)14。控制器单元10还包括操作单元接口(操作单元I/F)15和网络接口(下文中被称为“NIC”)16。控制器单元10还包括内部USB接口(下文中被称为“内部USB I/F”)17b和背面USB接口(下文中被称为“背面USB I/F”)17a。控制器单元10还包括打印机单元接口(下文中被称为“打印机单元I/F”)18和扫描器单元接口(下文中被称为“扫描器单元I/F”)19。控制器单元10的组件被安装在一个或多个基板上。

[0023] CPU 11在程序的基础上执行各种数据处理操作。CPU 11以集成的方式控制连接到系统总线10a的各种设备。RAM 12是用于使CPU 11运行的主存储器(诸如DRAM等)。ROM 13存储系统引导程序等。HDD 14是二次存储器,其中存储经由NIC 16接收到的操作系统和打印作业。

[0024] 该实施例的CPU 11具有USB控制器的功能。CPU 11控制经由背面USB I/F 17a和正面USB I/F 21对数据的发送和接收,以及向背面USB I/F 17a和正面USB I/F 21供给总线电力。虽然该实施例已被描述为应用到CPU 11具有USB控制器的功能的示例,但是与CPU 11不同的芯片,可以控制经由USB I/F 17a和21发送和接收数据,以及向USB I/F 17a和21供给总线电力。

[0025] NIC 16是用于经由局域网(LAN)等与外部设备进行通信的接口。打印机单元I/F 18是用于与打印机单元30进行通信的接口。扫描器单元I/F 19是用于与扫描器单元40进行通信的接口。操作单元I/F 15是用于与操作单元20进行通信的接口。

[0026] 内部USB I/F 17b是用于与正面USB I/F 21进行通信的接口,并且连接到USB电缆60的一端。背面USB I/F 17a是用于与连接的USB设备进行通信的接口。背面USB I/F 17a连

接到用于存储备份数据的硬盘或USB存储器。

[0027] 电源单元

[0028] 图3是例示图像形成装置1的电源单元50的框图。

[0029] 电源单元50是用于向图像形成装置1的组件供给电力的单元。电源单元50包括AC至DC转换器51、AC至DC转换器52、DC至DC转换器(电源部)53以及电压补偿电路54。

[0030] AC至DC转换器51由交流电压生成直流电压(例如,5.0V),并且将电力供给到CPU 11、ROM 13、RAM 12、HDD 14、操作单元I/F 15、NIC 16、打印机单元I/F 18以及扫描器单元I/F 19。

[0031] AC至DC转换器52由交流电压生成直流电压(例如,12.0V和24.0V),并且将电力供给到打印机单元30和扫描器单元40。

[0032] DC至DC转换器53是切换DC至DC的转换器。DC至DC转换器53减小由AC至DC转换器52生成的直流电压,以生成直流电压(例如,5.0V)。由DC至DC转换器53生成的直流电压被供给到背面USB I/F17a、内部USB I/F 17b以及正面USB I/F 21。DC至DC转换器53被构造为被反馈预定电压(例如,0.8V)。当反馈的电压高于预定电压(例如,0.8V)时,DC至DC转换器53控制输出电压减小。当反馈的电压低于预定电压时,DC至DC转换器53控制输出电压增大。

[0033] 电压补偿电路54调整输出电压,使得连接到背面USB I/F 17a的USB设备和连接到正面USB I/F 21的USB设备,被供给预定范围内的电压。电压补偿电路

[0034] 图4是例示电压补偿电路54的电路图。

[0035] 如图4中所示,电压补偿电路54包括电流检测电路70、电压控制电路80以及切换电路90。由电压补偿电路54调整的电压通过USB电缆60被供给到正面USB I/F 21。USB电缆60包括两条数据线和两条电源线(V-BUS和GND)。因为两条电源线各自具有电阻器R0,在两条电源线的电阻器R0中的电压降,必须被考虑到供给到正面USB I/F 21的电压中。USB电缆60连接到基板,控制器单元10的组件被安装在基板上。

[0036] 电流检测电路70是用于检测具有预定值或更高的电流流过正面USB I/F 21的电路。电流检测电路70包括高侧(high-side)开关71、电阻器R1至R5以及比较器72。高侧开关71根据来自CPU 11的指令,控制V-BUS的接通/断开(ON/OFF)。除了V-BUS的接通/断开,高侧开关71还具有用于当具有预定值或更高的电流流过时,强制断开V-BUS的过流保护的功能。

[0037] 比较器72对输入到正端子(输入端子)的电压和输入到负端子(输入端子)的电压进行比较,并且如果正端子的输入电压高于负端子的输入电压,则比较器72输出高(High),并且如果正端子的输入电压低于负端子的输入电压,则比较器72输出低(Low)。当USB设备连接到正面USB I/F 21,并且电流流过电阻器R1时,由于在电阻器R1处的电压降,比较器72的正端子的电压变得高于负端子的电压。因此,比较器72输出高。电阻器R1布置在DC至DC转换器53与正面USB I/F 21之间。比较器72的正端子连接到电阻器R1的一端,并且负端子连接到电阻器R1的另一端。

[0038] 电阻器R2和R3是分压电阻器,该分压电阻器被布置为使得当预定电流不流过电阻器R1时,比较器72的正端子的电压变得低于负端子的电压。电阻器R4和R5是去噪电阻器,用于防止比较器72由于从DC至DC转换器53输出的电压中产生的波纹(ripple)而导致故障。

[0039] 电压控制电路80是用于控制从DC至DC转换器53输出的电压的电路。电压控制电路80的输出被输入到DC至DC转换器53的反馈端子53a。电压控制电路80包括n型沟道场效应晶

晶体管(FET)81以及电阻器R6至R8。

[0040] 电阻器R6和R7是用于将输入到DC至DC转换器53的反馈端子53a的电压减小到基准电压(0.8V)的分压电阻器。当输入到反馈端子53a的电压高于基准电压时,DC至DC转换器53控制输出电压减小,并且当该电压低于基准电压时,DC至DC转换器53控制输出电压增大。

[0041] 当比较器72的输出变为高时,n型沟道FET 81被接通。当n型沟道FET 81被接通时,分压电阻器R7和R8的电阻(电阻器R7和电阻器R8的组合电阻)减小,并且输入到反馈端子53a的电压减小。因此,DC至DC转换器53控制输出电压增大。

[0042] 当预定电流I流过USB电缆60时,从DC至DC转换器53输出的电压下降 $\Delta V(=I \times (R_0 + R_1 + R_{sw}))$,其中, R_0 是USB电缆60的电阻,并且 R_{sw} 是高侧开关71中的电阻器的电阻。因此,调整电阻器R8的电阻,使得DC至DC转换器53的输出电压上升 ΔV 。虽然考虑到由于基板的布线图案的电阻和USB设备连接到的连接器的接触电阻而导致的电压降,但是很明显要考虑到上述电阻。

[0043] 切换电路90包括p型沟道FET(半导体开关)91、肖特基(Schottky)二极管(降压元件,下文中被称为“二极管”)92以及高侧开关93。切换电路90被构造为接收比较器72的输出。当比较器72的输出变为高时,用于向背面USB I/F 17a供给电力的供电路径,从p型沟道FET 91侧的供电路径,切换到二极管92侧的供电路径。

[0044] 根据比较器72的输出,接通或断开p型沟道FET 91。当比较器72的输出为高时,断开p型沟道FET 91,并且当比较器72的输出为低时,接通p型沟道FET 91。肖特基二极管92是仅在一个方向上通过电流的二极管元件。肖特基二极管92具有比一般二极管更低的正向电压降。高侧开关93根据来自CPU 11的指令,控制V-BUS的接通/断开,除了V-BUS的接通/断开控制,高侧开关93还具有当大于预设电流的电流流过时,强制断开V-BUS的过流保护的功能。

[0045] 当比较器72的输出为低时,p型沟道FET 91被接通,使得背面USB I/F 17a经由p型沟道FET 91被供给电力。当比较器72的输出为高时,p型沟道FET 91被断开,使得背面USB I/F 17a经由肖特基二极管92被供给电力。此时,肖特基二极管92具有正向电压降,所以背面USB接口17a的电压减小了与来自DC至DC转换器53的输出电压的正向压降相对应的量。

[0046] 肖特基二极管92的正向压降根据电流而改变。特别地,当无电流流过时,肖特基二极管92基本上无电压降。因此,可以使用虚拟负载电阻,有意地使电流通过。

[0047] 接下来,将描述图4中所示的电压补偿电路54的操作。当诸如外部HDD 14等的需要低电流的USB设备连接到正面USB I/F 21时,在电缆60的电阻器R0处发生电压降。此时,电阻器R0处的电压降使比较器72输出高。当比较器72的输出变为高时,电压控制电路80控制DC至DC转换器53的输出电压增大。

[0048] 因此,即使在USB电缆60处发生电压降,DC至DC转换器53的输出电压也上升与电压降相对应的量,并且正面USB I/F 21被供给预定电压($5V \pm 5\%$)。

[0049] 此外,当比较器72的输出变为高时,切换电路90经由肖特基二极管92向背面USB I/F 17a供给电力。肖特基二极管92处的正向压降使升高的DC至DC转换器53的输出电压减小。

[0050] 因此,即使DC至DC转换器53的输出电压上升,肖特基二极管92中的电压降使得背面USB I/F 17a能够被供给($5V \pm 5\%$)的预定电压。

[0051] 因此,正面USB I/F 21和背面USB I/F 17a被各自供给预定电压。

[0052] 第二实施例

[0053] 图5是例示根据本实用新型的第二实施例的电压补偿电路154的电路图。

[0054] 参照图5,将描述根据本实用新型的第二实施例的电压补偿电路154。

[0055] 第二实施例使用低压降(low drop-out,LDO)稳压器(降压元件),代替肖特基二极管。其他部件与第一实施例的相同,并且将省略其描述。

[0056] 当比较器72的输出变为高时,第二实施例的切换电路190切换输出到背面USB I/F 17a的电压。切换电路190包括p型沟道FET 91、LDO稳压器192以及高侧开关93。LDO稳压器192是能够仅减小电压的恒压DC电源元件,是输入电压与输出电压之间的差非常小的稳压器。

[0057] 其他实施例

[0058] 虽然上面的实施例已被描述为应用到包括用于检测电流的电流检测电路70的示例,但是可以配设电压监视IC以检测电压。

[0059] 虽然第一实施例包括与高侧开关71分离的电阻器R1,但是可以使用高侧开关71中的电阻器,来代替电阻R1。虽然第一实施例通过使用电阻器R1,允许高精度的电流检测,但是电阻器R1的存在导致无用的电压降和增加的成本。因此,可以使用高侧开关71中的电阻器来检测电流,而不使用电阻器R1。高侧开关71通常容纳FET来控制V-BUS的接通/断开,并且包括大约100m Ω 的内阻。因此,被构造为当例如从500mA至1A的电流流过时使比较器72接通的电路,允许电流检测,而无需电阻器R1。

[0060] 虽然上述实施例已被描述为应用到使用具有预定电阻的电阻器R8的示例,但是因为电压降的量根据USB电缆60的长度以及USB电缆60的线材的厚度而改变,所以电阻器R8可以是可变电阻器。

[0061] 虽然上述实施例采用USB标准的接口作为安装在控制器单元10上的接口,但是安装在控制器单元10上的接口不限于USB标准的接口。例如,可以采用IEEE 1394标准的接口。

[0062] 虽然上述实施例采用USB标准的接口作为通过电缆连接到控制器单元10的接口,但是通过电缆连接的接口不限于USB标准的接口。例如,可以采用IEEE 1394标准的接口。

[0063] 虽然上述实施例已被描述为应用到将本实用新型应用于图像形成装置1的示例,但是本实用新型可以应用于信息处理装置(诸如个人计算机)。

[0064] 根据本实用新型的方面的电源单元,能够将指定范围内的电压,供给到接收由电源部生成的电力的多个电子设备中的各个中。

[0065] 还可以通过读出并执行记录在存储介质(例如,“非暂时性计算机可读存储介质”)上的计算机可执行指令以执行本实用新型的上述实施例中的一个或更多的功能的系统或装置的计算机,来实现本实用新型的实施例,并且,可以利用通过由系统或装置的计算机例如读出并执行来自存储介质的计算机可执行指令以执行上述实施例中的一个或更多的功能的方法,来实现本实用新型的实施例。计算机可以包括中央处理单元(CPU)、微处理单元(MPU)或其他电路中的一个或更多个,并且可以包括分开的计算机或分开的处理器的网络。计算机可执行指令可以例如从网络或存储介质被提供给计算机。存储介质可以包括例如硬盘、随机存取存储器(RAM)、只读存储器(ROM)、分布式计算系统的存储器、光盘(诸如压缩光盘(CD)、数字通用光盘(DVD)或蓝光光盘(BD)TM)、闪存设备以及存储卡等中的一个

或更多个。

[0066] 本实用新型的实施例还可以通过如下的方法来实现,即,通过网络或者各种存储介质将执行上述实施例的功能的软件(程序)提供给系统或装置,该系统或装置的计算机或是中央处理单元(CPU)、微处理单元(MPU)读出并执行程序的方法。

[0067] 虽然参照示例性实施例对本实用新型进行了描述,但是应当理解,本实用新型不限于所公开的示例性实施例。应当对所附权利要求的范围给予最宽的解释,以使其涵盖所有这些变型例以及等同的结构和功能。

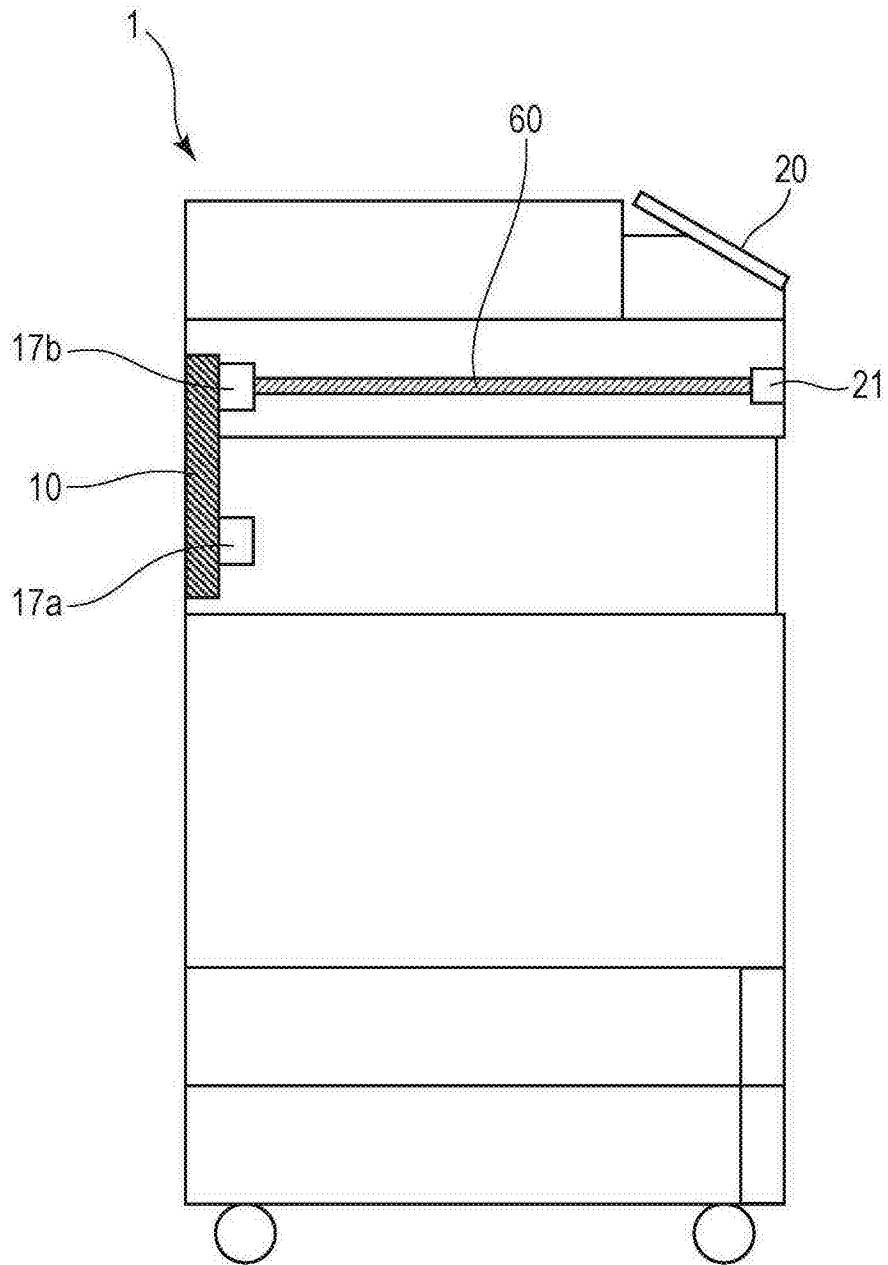


图1

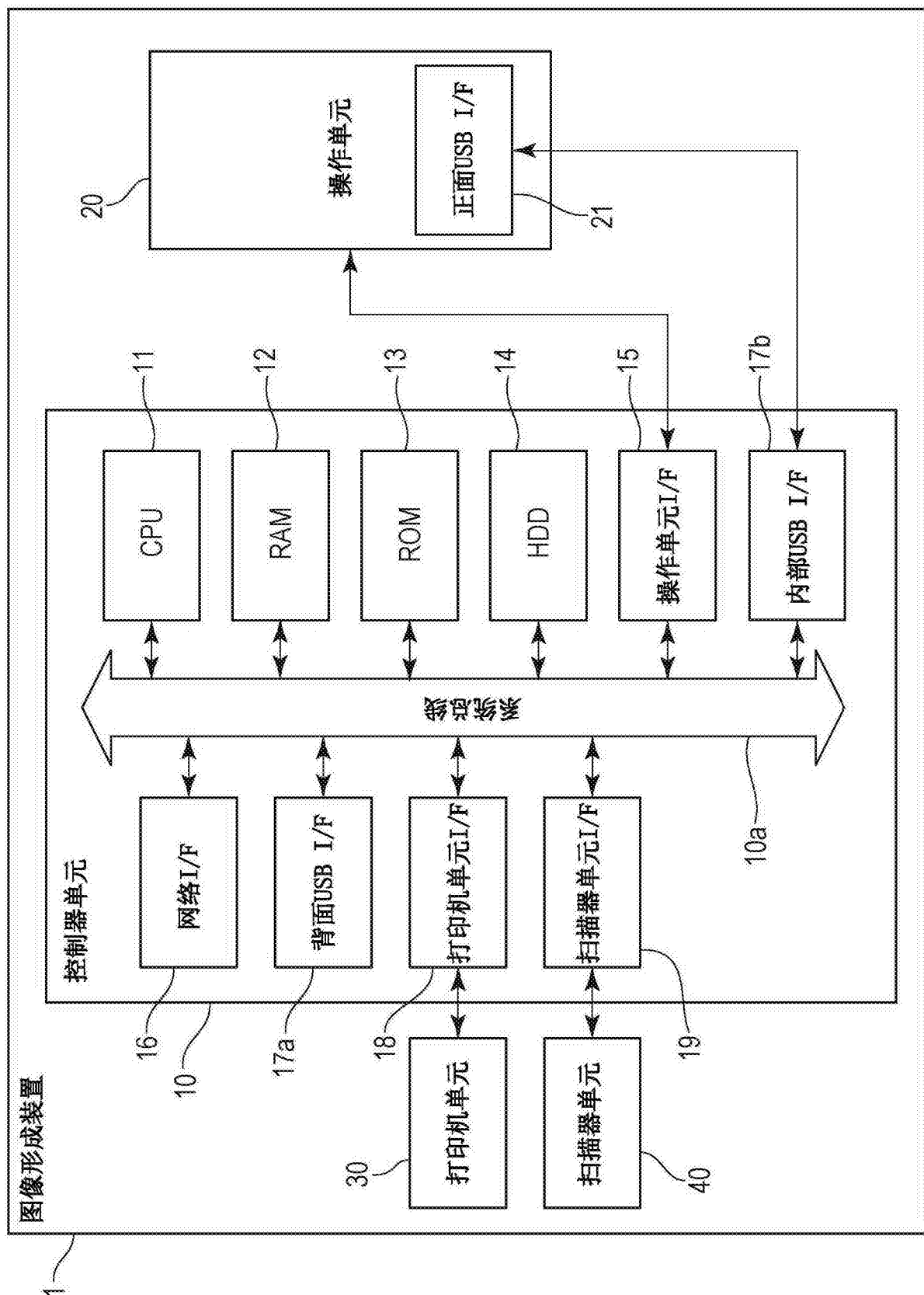
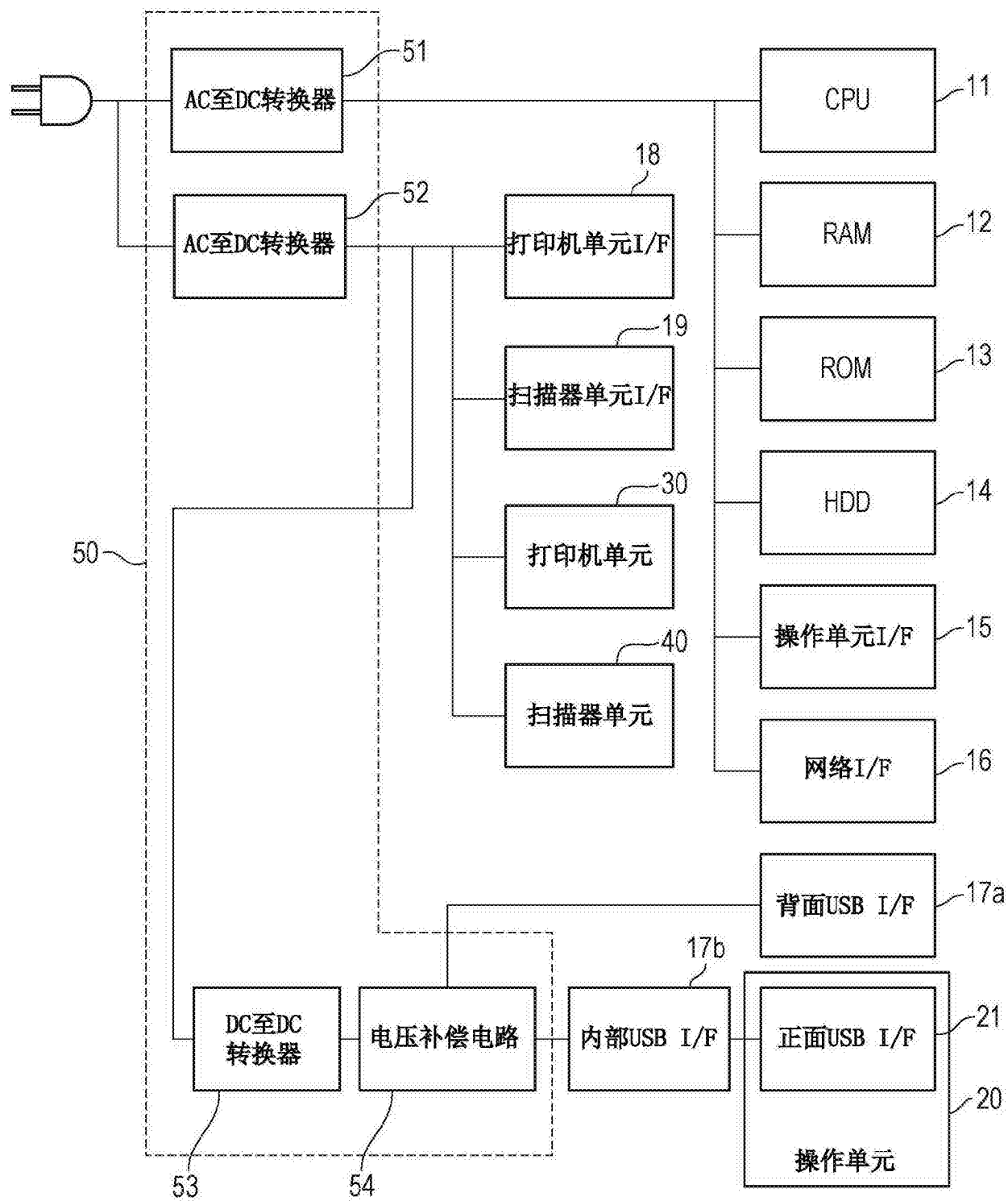


图2



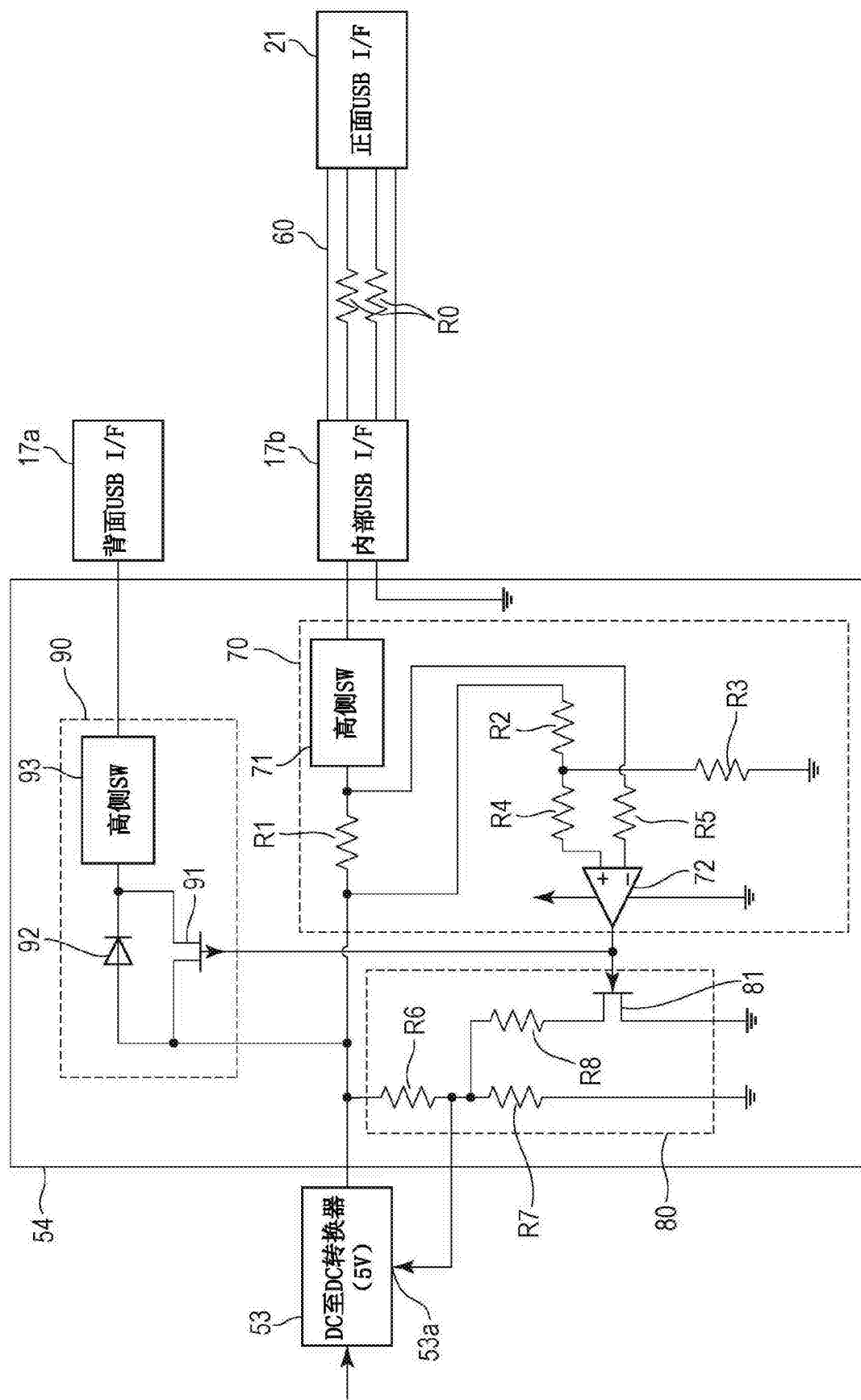


图4

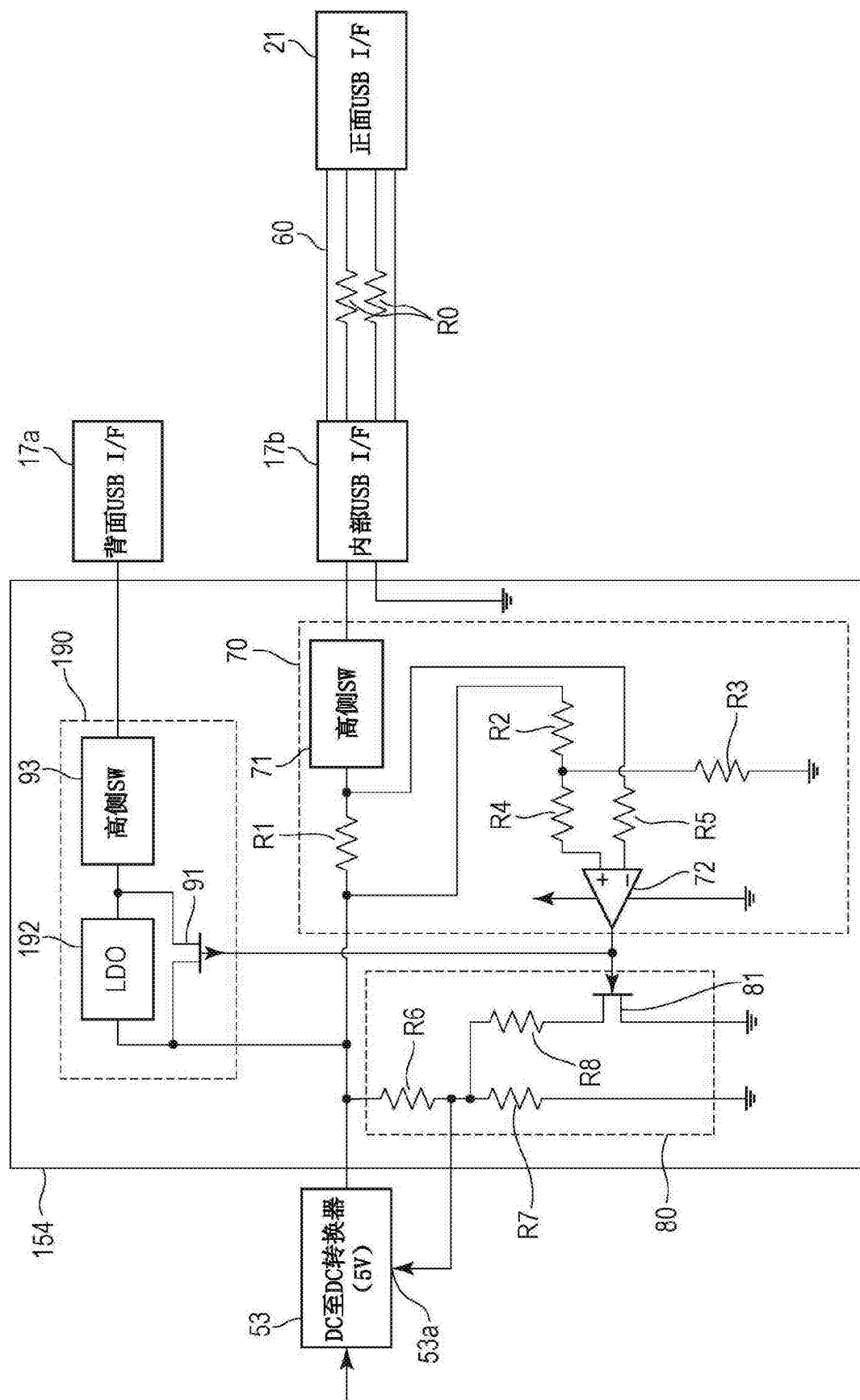


图5