

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2022 年 2 月 17 日 (17.02.2022)



(10) 国际公布号  
**WO 2022/033100 A1**

(51) 国际专利分类号:  
**H01L 23/528** (2006.01)

(21) 国际申请号: PCT/CN2021/094441

(22) 国际申请日: 2021 年 5 月 18 日 (18.05.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:  
202010811914.1 2020 年 8 月 13 日 (13.08.2020) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(72) 发明人: 汪雷 (WANG, Lei); 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(74) 代理人: 北京律智知识产权代理有限公司 (BEIJING INTELLEGAL INTELLECTUAL PROPERTY AGENT LTD.); 中国北京市朝阳区慧忠路 5 号 B1605、B1606、B1607, Beijing 100101 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) Title: SEMICONDUCTOR STRUCTURE, AND MANUFACTURING METHOD FOR SEMICONDUCTOR STRUCTURE

(54) 发明名称: 半导体结构及半导体结构的制造方法

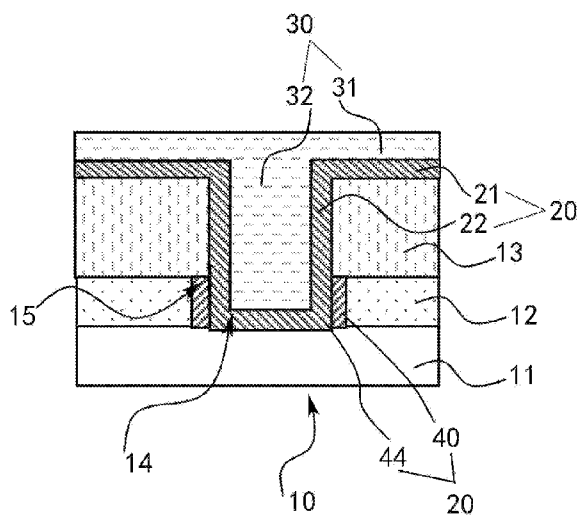


图1

(57) Abstract: A semiconductor structure and a manufacturing method for a semiconductor structure. The semiconductor structure comprises a semiconductor substrate (10), a diffusion barrier layer (20) and a conductive plug (30), wherein the semiconductor substrate (10) is provided with a plug contact hole (14), and a side wall of the bottom of the plug contact hole (14) is provided with a recess (15); the diffusion barrier layer (20) is arranged on the wall of the plug contact hole (14) and fills the recess (15); and the conductive plug (30) is arranged in the diffusion barrier layer (20). The diffusion barrier layer is embedded in the semiconductor substrate, such that the contact area between the diffusion barrier layer and the semiconductor substrate is enlarged, thereby alleviating leakage current and improving the stability of the semiconductor structure.

(57) 摘要: 一种半导体结构及半导体结构的制造方法, 所述半导体结构包括半导体基体 (10)、扩散阻挡层 (20) 以及导电栓塞 (30), 半导体基体 (10) 上设置有栓塞接触孔 (14), 栓塞接触孔 (14) 底部的侧壁上设置有凹槽 (15); 扩散阻挡层 (20) 设置在栓塞接触孔 (14) 的孔壁上, 且填充凹槽 (15); 导电栓塞 (30) 设置在扩散阻挡层 (20) 内。通过在半导体基体内镶嵌扩散阻挡层, 从而增加了扩散阻挡层与半导体基体的接触面积, 以此改善漏电流, 提升半导体结构的稳定性。

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

## 半导体结构及半导体结构的制造方法

### 交叉引用

本公开要求于 2020 年 08 月 13 日提交的申请号为 202010811914.1、名称为“半导体结构及半导体结构的制造方法”的中国专利申请的优先权，该中国专利申请的全部内容通过引用全部并入本文。

### 技术领域

本公开涉及半导体技术领域，尤其涉及一种半导体结构及半导体结构的制造方法。

### 背景技术

随着半导体的集成度越来越高，电路尺寸逐渐变小，导电栓塞接触结构达到的深度增加且电流密度增大，导电栓塞接触结构在经受高密度电流之后容易产生严重的漏电流问题，影响器件性能。

### 发明内容

本公开提供一种半导体结构及半导体结构的制造方法，以改善半导体结构的性能。

根据本公开的第一个方面，提供了一种半导体结构，包括：

半导体基体，半导体基体上设置有栓塞接触孔，栓塞接触孔底部的侧壁上设置有凹槽；

扩散阻挡层，扩散阻挡层设置在栓塞接触孔的孔壁上，且填充凹槽；

导电栓塞，导电栓塞设置在扩散阻挡层内。

在本公开的一个实施例中，半导体基体包括：

衬底；

介质层，介质层设置在衬底上，介质层具有第一通孔；

保护层，保护层设置在介质层上方，保护层具有第二通孔，第一通孔和第二通孔相连通，第二通孔朝向衬底的垂直投影位于第一通孔朝向衬底的垂直投影内；

其中，衬底与保护层之间形成凹槽。

在本公开的一个实施例中，凹槽在第一方向上的深度为 5nm~20nm，第一方向垂直第一通孔的延伸方向。

在本公开的一个实施例中，介质层在第二方向上的厚度为 20nm~200nm，保护层在第

二方向上的厚度为 50nm~500nm，第二方向垂直衬底。

在本公开的一个实施例中，半导体基体与导电栓塞之间均设置扩散阻挡层。

在本公开的一个实施例中，扩散阻挡层包括第一主体部和第一凸起部，第一凸起部设置在栓塞接触孔的孔壁上，且填充凹槽，第一主体部设置在半导体基体上，且位于栓塞接

5 触孔的外侧；

导电栓塞包括第二主体部和第二凸起部，第二凸起部设置在第一主体部和第一凸起部内，第二主体部设置在第一主体部上。

在本公开的一个实施例中，第一主体部在第二方向上的厚度为 10nm~50nm，第二主体部在第二方向上的厚度为 100 nm~800nm，第二方向垂直衬底。

10 在本公开的一个实施例中，扩散阻挡层包括第一扩散阻挡材料和第二扩散阻挡材料，第一扩散阻挡材料填充于凹槽内，第二扩散阻挡材料覆盖第一扩散阻挡材料的内壁和保护层的内壁。

根据本公开的第二个方面，提供了一种半导体结构的制造方法，包括：

形成具有栓塞接触孔的半导体基体，在栓塞接触孔底部的侧壁上设置有填充了第一扩

15 散阻挡材料的凹槽；

在半导体基体上形成第二扩散阻挡材料，第二扩散阻挡材料覆盖第一扩散阻挡材料的内壁和覆盖栓塞接触孔的孔壁，第一扩散阻挡材料和第二扩散阻挡材料形成扩散阻挡层；

在扩散阻挡层内填充形成导电栓塞。

在本公开的一个实施例中，形成具有栓塞接触孔的半导体基体，包括：

20 提供衬底；

在衬底上形成具有第一通孔的介质层；

使第一扩散阻挡材料填满第一通孔，并覆盖介质层；

去除介质层上的第一扩散阻挡材料，以露出介质层，且保留的第一扩散阻挡材料的上表面与介质层的上表面齐平；

25 部分蚀刻第一通孔内的第一扩散阻挡材料，以在第一扩散阻挡材料内形成开口，并露出衬底；

在介质层上形成具有第二通孔的保护层，第二通孔与开口相连通，且第二通孔的孔口与开口的孔口相重合。

在本公开的一个实施例中，形成保护层，包括：

30 使保护材料填满开口，并覆盖介质层和第一扩散阻挡材料；

蚀刻保护材料，以在保护材料上形成具有第二通孔的保护层，并蚀刻出开口。

在本公开的一个实施例中，在形成保护层后，半导体结构的制造方法还包括：  
使第二扩散阻挡材料覆盖开口的孔壁、第二通孔的孔壁以及保护层。

根据本公开的第三个方面，提供了一种半导体结构的制造方法，包括：

- 5 形成具有栓塞接触孔的半导体基体，在栓塞接触孔底部的侧壁上设置有凹槽；  
在半导体基体上形成扩散阻挡层，扩散阻挡层设置在栓塞接触孔的孔壁上，且填充凹  
槽；

在扩散阻挡层内填充形成导电栓塞。

在本公开的一个实施例中，形成半导体基体，包括：

- 10 提供衬底；  
在衬底上形成具有第一通孔的介质层；  
在介质层上形成具有第二通孔的保护层，第一通孔和第二通孔相连通，第二通孔朝向  
衬底的垂直投影位于第一通孔朝向衬底的垂直投影内；  
其中，衬底与保护层之间形成凹槽。

- 15 本公开的半导体结构通过在半导体基体内镶嵌扩散阻挡层，从而增加了扩散阻挡层与  
半导体基体的接触面积，以此改善漏电流，提升半导体结构的稳定性。

## 附图说明

- 20 通过结合附图考虑以下对本公开的优选实施方式的详细说明，本公开的各种目标，特  
征和优点将变得更加显而易见。附图仅为本公开的示范性图解，并非一定是按比例绘制。  
在附图中，同样的附图标记始终表示相同或类似的部件。其中：

图 1 是根据一示例性实施方式示出的一种半导体结构的结构示意图；

图 2 是根据一示例性实施方式示出的一种半导体结构的制造方法的流程示意图；

- 25 图 3 是根据一示例性实施方式示出的一种半导体结构的制造方法在衬底上形成介质  
材料的结构示意图；

图 4 是根据一示例性实施方式示出的一种半导体结构的制造方法在衬底上形成介质  
层的结构示意图；

图 5 是根据一示例性实施方式示出的一种半导体结构的制造方法形成第一扩散阻挡  
材料的结构示意图；

- 30 图 6 是根据一示例性实施方式示出的一种半导体结构的制造方法去除部分第一扩散

阻挡材料的结构示意图；

图 7 是根据一示例性实施方式示出的一种半导体结构的制造方法形成开口的结构示意图；

图 8 是根据一示例性实施方式示出的一种半导体结构的制造方法形成保护材料的结构示意图；

图 9 是根据一示例性实施方式示出的一种半导体结构的制造方法形成保护层的结构示意图；

图 10 是根据一示例性实施方式示出的一种半导体结构的制造方法形成扩散阻挡层的结构示意图；

图 11 是根据另一示例性实施方式示出的一种半导体结构的制造方法的流程示意图。

附图标记说明如下：

10、半导体基体；11、衬底；12、介质层；121、第一通孔；13、保护层；131、第二通孔；14、栓塞接触孔；15、凹槽；20、扩散阻挡层；21、第一主体部；22、第一凸起部；30、导电栓塞；31、第二主体部；32、第二凸起部；40、第一扩散阻挡材料；41、开口；42、介质材料；43、保护材料；44、第二扩散阻挡材料。

## 具体实施方式

体现本公开特征与优点的典型实施例将在以下的说明中详细叙述。应理解的是本公开能够在不同的实施例上具有各种的变化，其皆不脱离本公开的范围，且其中的说明及附图在本质上是作说明之用，而非用以限制本公开。

在对本公开的不同示例性实施方式的下面描述中，参照附图进行，附图形成本公开的一部分，并且其中以示例方式显示了可实现本公开的多个方面的不同示例性结构，系统和步骤。应理解的是，可以使用部件，结构，示例性装置，系统和步骤的其他特定方案，并且可在不偏离本公开范围的情况下进行结构和功能性修改。而且，虽然本说明书中可使用术语“之上”，“之间”，“之内”等来描述本公开的不同示例性特征和元件，但是这些术语用于本文中仅出于方便，例如根据附图中的示例的方向。本说明书中的任何内容都不应理解为需要结构的特定三维方向才落入本公开的范围。

本公开的一个实施例提供了一种半导体结构，请参考图 1，半导体结构包括：半导体基体 10，半导体基体 10 上设置有栓塞接触孔 14，栓塞接触孔 14 底部的侧壁上设置有凹槽 15，扩散阻挡层 20 设置在栓塞接触孔 14 的孔壁上，且填充凹槽 15；导电栓塞 30，导

电栓塞 30 设置在扩散阻挡层 20 内。

本公开一个实施例的半导体结构通过在半导体基体 10 内镶嵌扩散阻挡层 20，从而增加了扩散阻挡层 20 与半导体基体 10 的接触面积，以此改善漏电流，提升半导体结构的稳定性。

5 具体的，半导体基体 10 上设置有栓塞接触孔 14，可以理解为半导体基体 10 具有容纳槽孔，栓塞接触孔 14 具有一个开口，而凹槽 15 沿栓塞接触孔 14 的周向方向环绕栓塞接触孔 14 的孔壁设置，即在栓塞接触孔 14 的孔壁形成了一个环形凹槽，相对于栓塞接触孔 14 为内嵌凹槽。

10 扩散阻挡层 20 设置在栓塞接触孔 14 的孔壁上，即与凹槽 15 的开口相对的外侧也设置有扩散阻挡层 20，而不是单纯的仅凹槽 15 内设置有扩散阻挡层 20，即导电栓塞 30 的底端侧壁与半导体基体 10 之间的扩散阻挡层 20 相对较厚。

在一个实施例中，导电栓塞 30 可以是金属材料，例如，Cu、Al、W 或其合金。

在一个实施例中，扩散阻挡层 20 可以包括 Ta、Ti、Ru、TaN、TiN、RuTa、RuTa<sub>2</sub>N、W 或 Ir 等。扩散阻挡层 20 可以是防止导电材料扩散通过的任何其它材料。

15 在一个实施例中，半导体基体 10 包括：衬底 11；介质层 12，介质层 12 设置在衬底 11 上，介质层 12 具有第一通孔 121；保护层 13，保护层 13 设置在介质层 12 上方，保护层 13 具有第二通孔 131，第一通孔 121 和第二通孔 131 相连通，第二通孔 131 朝向衬底 11 的垂直投影位于第一通孔 121 朝向衬底 11 的垂直投影内；其中，衬底 11 与保护层 13 之间形成凹槽 15。

20 具体的，结合图 4 和图 9 进行说明，衬底 11 上设置有介质层 12，介质层 12 的中部开设有第一通孔 121，即露出衬底 11 的上表面，而介质层 12 的上方设置有保护层 13，保护层 13 的中部开设有第二通孔 131，即可以露出第一通孔 121 的部分孔段，由于第二通孔 131 的孔径小于第一通孔 121 的孔径，故保护层 13 会覆盖一部分的第一通孔 121，而此覆盖部分正是夹设于衬底 11 与保护层 13 之间的空间，即形成了凹槽 15（结合图 9，凹  
25 槽 15 内填充有第一扩散阻挡材料 40）。

在一个实施例中，衬底 11 可以包括半导体衬底。半导体衬底可以由含硅材料形成。半导体衬底可以由任何合适的材料形成，例如，包括硅、单晶硅、多晶硅、非晶硅、硅锗、单晶硅锗、多晶硅锗以及碳掺杂硅中的至少一种。

在一个实施例中，介质层 12 可以包括 SiN、SiCN 等材料。

30 在一个实施例中，保护层 13 可以包括 SiO<sub>2</sub>、SiOC 等材料。

在一个实施例中，凹槽 15 在第一方向上的深度为 5nm~20nm，第一方向垂直第一通孔 121 的延伸方向。在覆盖于栓塞接触孔 14 孔壁上的扩散阻挡层 20 的厚度基础上，增加 5nm~20nm 厚度的扩散阻挡层 20，以此提高导电栓塞 30 底部侧壁扩散阻挡层 20 的厚度，从而避免形成导电栓塞 30 的金属材料的扩散。

5 需要说明的是，第一通孔 121 的延伸方向即为垂直于衬底 11 的方向，故，第一方向可以理解为平行衬底 11。相应地，第二方向垂直衬底 11，因此，第一方向垂直于第二方向。垂直于衬底 11 可以理解为是垂直于衬底 11 的上表面。

需要注意的是，凹槽 15 内可均填充有扩散阻挡层 20。

在一个实施例中，介质层 12 在第二方向上的厚度为 20nm~200nm。

10 在一个实施例中，保护层 13 在第二方向上的厚度为 50nm~500nm。

在一个实施例中，如图 1 所示，半导体基体 10 与导电栓塞 30 之间均设置扩散阻挡层 20，即半导体基体 10 与导电栓塞 30 之间完全通过扩散阻挡层 20 进行隔离。

15 在一个实施例中，扩散阻挡层 20 包括第一主体部 21 和第一凸起部 22，第一凸起部 22 设置在栓塞接触孔 14 的孔壁上，且填充凹槽 15，第一主体部 21 设置在半导体基体 10 上，且位于栓塞接触孔 14 的外侧；导电栓塞 30 包括第二主体部 31 和第二凸起部 32，第二凸起部 32 设置在第一主体部 21 和第一凸起部 22 内，第二主体部 31 设置在第一主体部 21 上。

20 具体的，结合图 1 进行说明，扩散阻挡层 20 的第一凸起部 22 设置在半导体基体 10 的内部，即位于栓塞接触孔 14 的孔壁上以及凹槽 15 内，而扩散阻挡层 20 的第一主体部 21 覆盖半导体基体 10 的上表面，相应地，导电栓塞 30 的第二凸起部 32 填充在第一主体部 21 和第一凸起部 22 形成的容纳空间内，而导电栓塞 30 的第二主体部 31 覆盖在扩散阻挡层 20 的上表面，即半导体基体 10 与导电栓塞 30 之间完全通过扩散阻挡层 20 进行分隔。

在一个实施例中，第一主体部 21 在第二方向上的厚度为 10nm~50nm。

在一个实施例中，第二主体部 31 在第二方向上的厚度为 100nm~800nm。

25 在一个实施例中，如图 1 所示，扩散阻挡层 20 包括第一扩散阻挡材料 40 和第二扩散阻挡材料 44，第一扩散阻挡材料 40 填充于凹槽 15 内，第二扩散阻挡材料 44 覆盖第一扩散阻挡材料 40 的内壁和保护层 13 的内壁。

30 具体的，第一扩散阻挡材料 40 和第二扩散阻挡材料 44 可以是一体成型的，即一次成型于凹槽 15 和栓塞接触孔 14 内。或者，第一扩散阻挡材料 40 和第二扩散阻挡材料 44 是独立成型的，即在将第一扩散阻挡材料 40 填充于凹槽 15 后，在经过其他步骤之后，在将

第二扩散阻挡材料 44 成型于栓塞接触孔 14 内。

结合图 1 进行说明，扩散阻挡层 20 包括第一扩散阻挡材料 40 和第二扩散阻挡材料 44，扩散阻挡层 20 的第一主体部 21 包括部分的第二扩散阻挡材料 44，即覆盖半导体基体 10 上表面的部分，而扩散阻挡层 20 的第一凸起部 22 包括其他的第二扩散阻挡材料 44 和全部的第一扩散阻挡材料 40。

本公开的半导体结构通过将扩散阻挡层 20 的部分内嵌入半导体基体 10 中，以此平衡导电栓塞 30 形成的金属应力以应对高密度的电流冲刷，从而提升半导体结构的稳定性。

本公开的一个实施例还提供了一种半导体结构的制造方法，请参考图 2，包括：

S101，形成具有栓塞接触孔 14 的半导体基体 10，在栓塞接触孔 14 底部的侧壁上设置有填充了第一扩散阻挡材料 40 的凹槽 15；

S103，在半导体基体 10 上形成第二扩散阻挡材料 44，第二扩散阻挡材料 44 覆盖第一扩散阻挡材料 40 的内壁和栓塞接触孔 14 的孔壁，第一扩散阻挡材料 40 和第二扩散阻挡材料 44 形成扩散阻挡层 20；

S105，在扩散阻挡层 20 内填充形成导电栓塞 30。

本公开一个实施例的半导体结构的制造方法通过在半导体基体 10 的凹槽 15 内填充扩散阻挡层 20，即形成了内嵌式扩散阻挡层 20，从而可以增加扩散阻挡层 20 与半导体基体 10 的接触面积，以此改善漏电流，提升半导体结构的稳定性。

需要说明的是，凹槽 15 内填充第一扩散阻挡材料 40，而栓塞接触孔 14 内填充第二扩散阻挡材料 44，即第一扩散阻挡材料 40 和第二扩散阻挡材料 44 形成了扩散阻挡层 20。

在一个实施例中，形成具有栓塞接触孔 14 的半导体基体 10，包括：提供衬底 11；在衬底 11 上形成具有第一通孔 121 的介质层 12；使第一扩散阻挡材料 40 填满第一通孔 121，并覆盖介质层 12；去除介质层 12 上的第一扩散阻挡材料 40，以露出介质层 12，且保留的第一扩散阻挡材料 40 的上表面与介质层 12 的上表面齐平；部分蚀刻第一通孔 121 内的第一扩散阻挡材料 40，以在第一扩散阻挡材料 40 内形成开口 41，并露出衬底 11；在介质层 12 上形成具有第二通孔 131 的保护层 13，第二通孔 131 与开口 41 相连通，且第二通孔 131 的孔口与开口 41 的孔口相重合。

在一个实施例中，形成半导体基体 10，包括：提供衬底 11；在衬底 11 上形成具有第一通孔 121 的介质层 12；在介质层 12 上形成具有第二通孔 131 的保护层 13，第一通孔 121 和第二通孔 131 相连通；其中，衬底 11 与保护层 13 之间形成凹槽 15。

半导体基体 10 可包括衬底 11、介质层 12 以及保护层 13，且介质层 12 以及保护层

13 依次形成于衬底 11 上，即在衬底 11 上形成介质层 12 后，在介质层 12 上形成保护层 13。

需要说明的是，衬底 11 可以选择含硅材料的半导体衬底。半导体衬底可以由任何合适的材料形成，例如，包括硅、单晶硅、多晶硅、非晶硅、硅锗、单晶硅锗、多晶硅锗以及碳掺杂硅中的至少一种。

在一个实施例中，如图 3 所示，使介质材料 42 覆盖衬底 11 后，蚀刻介质材料 42，从而在介质材料 42 上蚀刻出第一通孔 121，并露出衬底 11 的上表面，如图 4 所示，此时在衬底 11 上形成具有第一通孔 121 的介质层 12。

具体的，介质材料 42 可以包括 SiN、SiCN 等材料。介质材料 42 可以采用物理气相沉积 (Physical Vapor Deposition, PVD) 工艺、化学气相沉积 (Chemical Vapor Deposition, CVD) 工艺或原子层沉积 (Atomic Layer Deposition, ALD) 工艺形成于衬底 11 上。然后可以采用干法蚀刻或者湿法蚀刻介质材料 42，以此形成第一通孔 121。其中，介质层 12 的厚度为 20nm~200nm。

在一个实施例中，在形成保护层 13 之前，使第一扩散阻挡材料 40 填满第一通孔 121，并覆盖介质层 12。在形成第一通孔 121 后先采用第一扩散阻挡材料 40 进行填充，然后去除大部分的第一扩散阻挡材料 40，但保留少量的第一扩散阻挡材料 40 填充第一通孔 121，即填充于凹槽 15 内，以此形成扩散阻挡层 20 内嵌于半导体基体 10 内的部分。

具体的，第一扩散阻挡材料 40 可以包括 Ta、Ti、Ru、TaN、TiN、RuTa、RuTa<sub>2</sub>N、W 或 Ir 等。第一扩散阻挡材料 40 可以是防止导电材料扩散通过的任何其它材料。

在图 4 的基础上，第一扩散阻挡材料 40 可以采用物理气相沉积工艺、化学气相沉积工艺或原子层沉积工艺形成于介质层 12 上，第一扩散阻挡材料 40 填满第一通孔 121，并覆盖介质层 12，如图 5 所示。

采用干法蚀刻或者化学机械研磨 (Chemical Mechanical Polishing, CMP) 去除覆盖在介质层 12 上的第一扩散阻挡材料 40，以此露出介质层 12，且介质层 12 与位于第一通孔 121 内的第一扩散阻挡材料 40 平齐，如图 6 所示。

然后采用干法蚀刻第一通孔 121 内的第一扩散阻挡材料 40，在第一扩散阻挡材料 40 内形成开口 41，并露出衬底 11，如图 7 所示。其中，最终剩余的第一扩散阻挡材料 40 的厚度为 5nm~20nm，即凹槽 15 在第一方向上的深度为 5nm~20nm。

在一个实施例中，形成保护层 13，包括：使保护材料 43 填满开口 41，并覆盖介质层 12 和第一扩散阻挡材料 40；蚀刻保护材料 43，以在保护材料 43 上形成具有第二通孔 131

的保护层 13，并蚀刻出开口 41。

具体的，保护材料 43 可以包括 SiO<sub>2</sub>、SiOC 等材料。

在图 7 的基础上，保护材料 43 可以采用物理气相沉积工艺、化学气相沉积工艺或原子层沉积工艺形成于介质层 12 以及第一扩散阻挡材料 40 上，且保护材料 43 填满开口 41，  
5 如图 8 所示。

采用干法蚀刻保护材料 43，且蚀刻方向为开口 41 所在方向，从而将开口 41 所在方向的保护材料 43 完全除去，即露出完整的开口 41，此时，形成具有第二通孔 131 的保护层 13，第二通孔 131 与开口 41 的孔径相等，即第二通孔 131 与开口 41 的横截面积相等，如图 9 所示。其中，位于介质层 12 以及第一扩散阻挡材料 40 上的保护材料 43 的厚度为  
10 50nm~500nm，即保护层 13 的厚度为 50nm~500nm。

具体的，介质层 12 在第二方向上的厚度与保护层 13 在第二方向上的厚度的比例可以为 5%~30%，比如 8%，10%，15%，20%等。相应的，在最终形成的半导体结构中，凹槽 15 在第二方向上的高度与栓塞接触孔在第二方向上的高度的比例可以为 5%~30%。

在一个实施例中，在形成保护层 13 后，半导体结构的制造方法还包括：使第二扩散  
15 阻挡材料 44 覆盖开口 41 的孔壁、第二通孔 131 的孔壁以及保护层 13，第一扩散阻挡材料 40 和第二扩散阻挡材料 44 形成扩散阻挡层 20。

具体的，第二扩散阻挡材料 44 可以包括 Ta、Ti、Ru、TaN、TiN、RuTa、RuTa<sub>2</sub>N、W 或 Ir 等。第二扩散阻挡材料 44 可以是防止导电材料扩散通过的任何其它材料。其中，第一扩散阻挡材料 40 和第二扩散阻挡材料 44 可以选择相同的材料，当然也不排除选择不同  
20 的材料。

在图 9 的基础上，第二扩散阻挡材料 44 可以采用物理气相沉积工艺、化学气相沉积工艺或原子层沉积工艺形成于开口 41 的孔壁、第二通孔 131 的孔壁以及保护层 13 的上表面，如图 10 所示。其中，第二扩散阻挡材料 44 覆盖保护层 13 的厚度为 10nm~50nm，此时位于凹槽 15 内的第一扩散阻挡材料 40 和第二扩散阻挡材料 44 组成了扩散阻挡层 20，  
25 即扩散阻挡层 20 由两个步骤制备而成。

最后将 Cu、Al、W 或其合金可以采用物理气相沉积工艺、化学气相沉积工艺或原子层沉积工艺填充于第二扩散阻挡材料 44 内，以及覆盖第二扩散阻挡材料 44 的上表面以形成导电栓塞 30，从而完成图 1 所示的半导体结构的制造。其中，导电栓塞 30 覆盖第二扩散阻挡材料 44 的上表面的厚度为 100nm~800nm。

30 在一个实施例中，半导体结构的制造方法用于制造上述的半导体结构。

本公开的半导体结构的制造方法，先后采用第一扩散阻挡材料 40 和第二扩散阻挡材料 44 填充半导体基体 10，并使得第一扩散阻挡材料 40 内嵌于半导体基体 10 内，以此平衡导电栓塞 30 形成的金属应力以应对高密度的电流冲刷，从而提升半导体结构的稳定性。

本公开的一个实施例还提供了一种半导体结构的制造方法，请参考图 11，包括：

5 S201，形成具有栓塞接触孔 14 的半导体基体 10，在栓塞接触孔 14 底部的侧壁上设置有凹槽 15；

S203，在半导体基体 10 上形成扩散阻挡层 20，扩散阻挡层 20 设置在栓塞接触孔 14 的孔壁上，且填充凹槽 15；

S205，在扩散阻挡层 20 内填充形成导电栓塞 30。

10 本公开一个实施例的半导体结构的制造方法通过在半导体基体 10 的凹槽 15 内填充扩散阻挡层 20，即形成了内嵌式扩散阻挡层 20，从而可以增加扩散阻挡层 20 与半导体基体 10 的接触面积，以此改善漏电流，提升半导体结构的稳定性。

需要说明的是，本实施例中的扩散阻挡层 20 一次性填充入凹槽 15 以及栓塞接触孔 14 内。

15 在一个实施例中，形成半导体基体 10，包括：提供衬底 11；在衬底 11 上形成具有第一通孔 121 的介质层 12；在介质层 12 上形成具有第二通孔 131 的保护层 13，第一通孔 121 和第二通孔 131 相连通，第二通孔 131 朝向衬底 11 的垂直投影位于第一通孔 121 朝向衬底 11 的垂直投影内；其中，衬底 11 与保护层 13 之间形成凹槽 15。

20 具体的，凹槽 15 以及栓塞接触孔 14 是通过两个过程获得，即依次形成了第一通孔 121 和第二通孔 131，并在形成第一通孔 121 和第二通孔 131 后，一次性填充扩散阻挡层 20。

在一个实施例中，采用侧蚀刻或者调整蚀刻选择比的方式，在半导体基体 10 内蚀刻出凹槽 15 以及栓塞接触孔 14，然后在凹槽 15 和栓塞接触孔 14 内形成扩散阻挡层 20。

25 具体的，在衬底 11 上依次形成介质层 12 和保护层 13，然后蚀刻保护层 13 和介质层 12，通过侧蚀刻或者调整蚀刻选择比的方式，在介质层 12 内蚀刻出更宽的通孔，从而在介质层 12 和保护层 13 内形成了凹槽 15 和栓塞接触孔 14。

在一个实施例中，半导体结构的制造方法用于制造上述的半导体结构。

30 本公开的半导体结构的制造方法，扩散阻挡层 20 一次性填充半导体基体 10，并使得扩散阻挡层 20 内嵌于半导体基体 10 内，以此平衡导电栓塞 30 形成的金属应力以应对高密度的电流冲刷，从而提升半导体结构的稳定性。

本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本公开的其它实施方案。本公开旨在涵盖本发明的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和示例实施方式仅被视为示例性的，本公开的真正范围和精神由前面的权利要求指出。

应当理解的是，本公开并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本公开的范围仅由所附的权利要求来限制。

## 权 利 要 求

1.一种半导体结构，其特征在于，包括：

5 半导体基体（10），所述半导体基体（10）上设置有栓塞接触孔（14），所述栓塞接触孔（14）底部的侧壁上设置有凹槽（15）；

扩散阻挡层（20），所述扩散阻挡层（20）设置在所述栓塞接触孔（14）的孔壁上，且填充所述凹槽（15）；

导电栓塞（30），所述导电栓塞（30）设置在所述扩散阻挡层（20）内。

2.根据权利要求1所述的半导体结构，其特征在于，所述半导体基体（10）包括：

10 衬底（11）；

介质层（12），所述介质层（12）设置在所述衬底（11）上，所述介质层（12）具有第一通孔（121）；

15 保护层（13），所述保护层（13）设置在所述介质层（12）上方，所述保护层（13）具有第二通孔（131），所述第一通孔（121）和所述第二通孔（131）相连通，所述第二通孔（131）朝向所述衬底（11）的垂直投影位于所述第一通孔（121）朝向所述衬底（11）的垂直投影内；

其中，所述衬底（11）与所述保护层（13）之间形成所述凹槽（15）。

3.根据权利要求2所述的半导体结构，其特征在于，所述凹槽（15）在第一方向上的深度为5nm~20nm，所述第一方向垂直所述第一通孔（121）的延伸方向。

20 4.根据权利要求3所述的半导体结构，其特征在于，所述介质层（12）在第二方向上的厚度为20nm~200nm，所述保护层（13）在所述第二方向上的厚度为50nm~500nm，所述第二方向垂直所述衬底（11）。

5.根据权利要求2所述的半导体结构，其特征在于，所述半导体基体（10）与所述导电栓塞（30）之间均设置所述扩散阻挡层（20）。

25 6.根据权利要求5所述的半导体结构，其特征在于，所述扩散阻挡层（20）包括第一主体部（21）和第一凸起部（22），所述第一凸起部（22）设置在所述栓塞接触孔（14）的孔壁上，且填充所述凹槽（15），所述第一主体部（21）设置在所述半导体基体（10）上，且位于所述栓塞接触孔（14）的外侧；

30 所述导电栓塞（30）包括第二主体部（31）和第二凸起部（32），所述第二凸起部（32）设置在所述第一主体部（21）和所述第一凸起部（22）内，所述第二主体部（31）设置在

所述第一主体部（21）上。

7.根据权利要求6所述的半导体结构，其特征在于，所述第一主体部（21）在第二方向上的厚度为10nm~50nm，所述第二主体部（31）在所述第二方向上的厚度为100nm~800nm，所述第二方向垂直所述衬底（11）。

5 8.根据权利要求2所述的半导体结构，其特征在于，所述扩散阻挡层（20）包括第一扩散阻挡材料（40）和第二扩散阻挡材料（44），所述第一扩散阻挡材料（40）填充于所述凹槽（15）内，所述第二扩散阻挡材料（44）覆盖所述第一扩散阻挡材料（40）的内壁和所述保护层（13）的内壁。

9.一种半导体结构的制造方法，其特征在于，包括：

10 形成具有栓塞接触孔（14）的半导体基体（10），在所述栓塞接触孔（14）底部的侧壁上设置有填充了第一扩散阻挡材料（40）的凹槽（15）；

在所述半导体基体（10）上形成第二扩散阻挡材料（44），所述第二扩散阻挡材料（44）覆盖所述第一扩散阻挡材料（40）的内壁和覆盖所述栓塞接触孔（14）的孔壁，所述第一扩散阻挡材料（40）和所述第二扩散阻挡材料（44）形成扩散阻挡层（20）；

15 在所述扩散阻挡层（20）内填充形成导电栓塞（30）。

10.根据权利要求9所述的半导体结构的制造方法，其特征在于，形成具有栓塞接触孔（14）的半导体基体（10），包括：

提供衬底（11）；

在所述衬底（11）上形成具有第一通孔（121）的介质层（12）；

20 使所述第一扩散阻挡材料（40）填满所述第一通孔（121），并覆盖所述介质层（12）；  
去除所述介质层（12）上的第一扩散阻挡材料（40），以露出所述介质层（12），且保留的第一扩散阻挡材料（40）的上表面与所述介质层（12）的上表面齐平；

部分蚀刻所述第一通孔（121）内的所述第一扩散阻挡材料（40），以在所述第一扩散阻挡材料（40）内形成开口（41），并露出所述衬底（11）；

25 在所述介质层（12）上形成具有第二通孔（131）的保护层（13），所述第二通孔（131）与所述开口（41）相连通，且所述第二通孔（131）的孔口与所述开口（41）的孔口相重合。

11.根据权利要求10所述的半导体结构的制造方法，其特征在于，形成所述保护层（13），包括：

30 使保护材料（43）填满所述开口（41），并覆盖所述介质层（12）和所述第一扩散阻

挡材料（40）；

蚀刻所述保护材料（43），以在所述保护材料（43）上形成具有所述第二通孔（131）的所述保护层（13），并蚀刻出所述开口（41）。

12.根据权利要求10所述的半导体结构的制造方法，其特征在于，在形成所述保护层（13）后，所述半导体结构的制造方法还包括：

使所述第二扩散阻挡材料（44）覆盖所述开口（41）的孔壁、所述第二通孔（131）的孔壁以及所述保护层（13）。

13.一种半导体结构的制造方法，其特征在于，包括：

10 形成具有栓塞接触孔（14）的半导体基体（10），在所述栓塞接触孔（14）底部的侧壁上设置有凹槽（15）；

在所述半导体基体（10）上形成扩散阻挡层（20），所述扩散阻挡层（20）设置在所述栓塞接触孔（14）的孔壁上，且填充所述凹槽（15）；

在所述扩散阻挡层（20）内填充形成导电栓塞（30）。

14.根据权利要求13所述的半导体结构的制造方法，其特征在于，形成所述半导体基体（10），包括：

提供衬底（11）；

在所述衬底（11）上形成具有第一通孔（121）的介质层（12）；

20 在所述介质层（12）上形成具有第二通孔（131）的保护层（13），所述第一通孔（121）和所述第二通孔（131）相连通，所述第二通孔（131）朝向所述衬底（11）的垂直投影位于所述第一通孔（121）朝向所述衬底（11）的垂直投影内；

其中，所述衬底（11）与所述保护层（13）之间形成所述凹槽（15）。

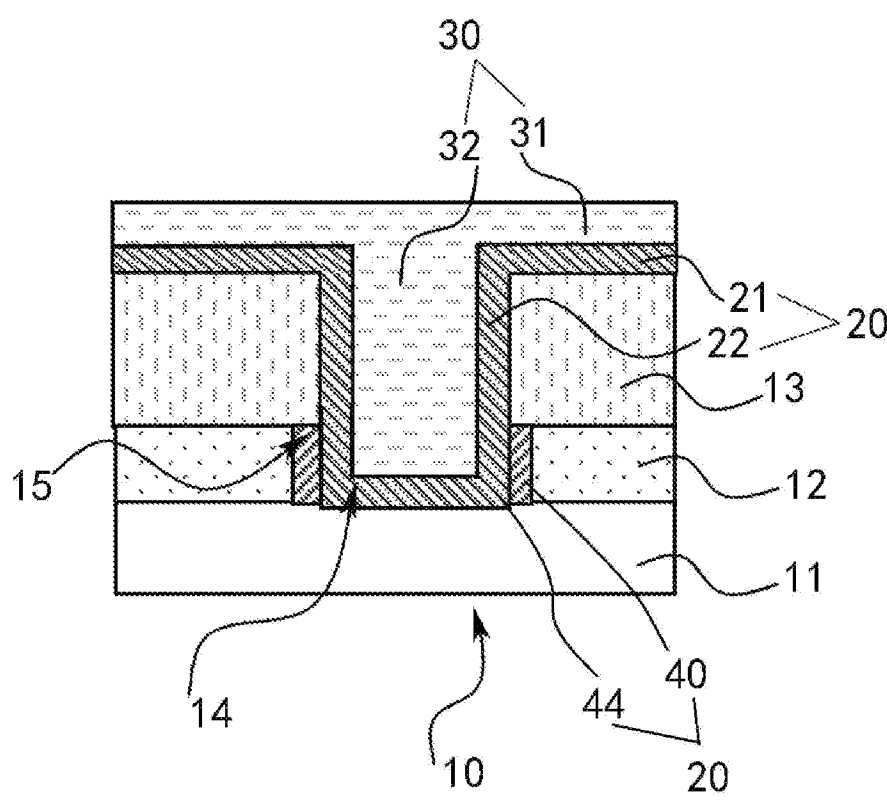


图1

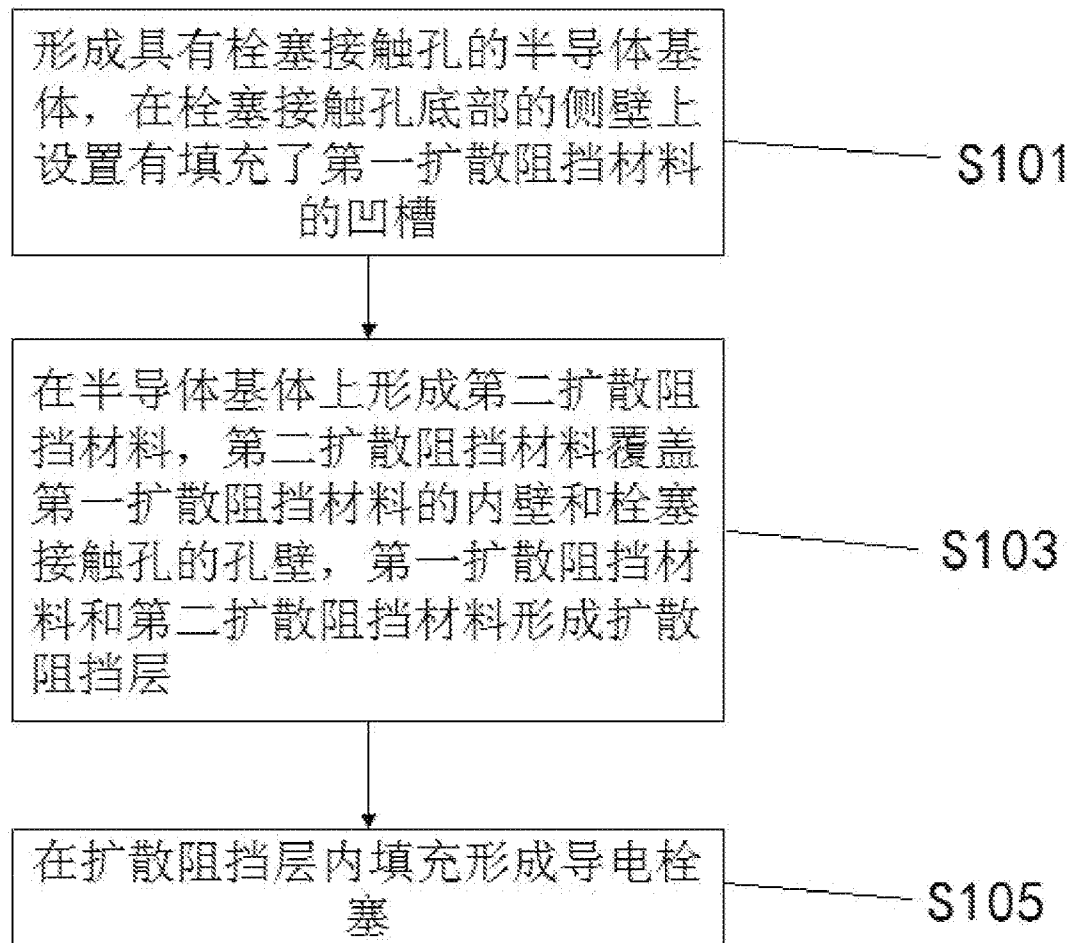


图2

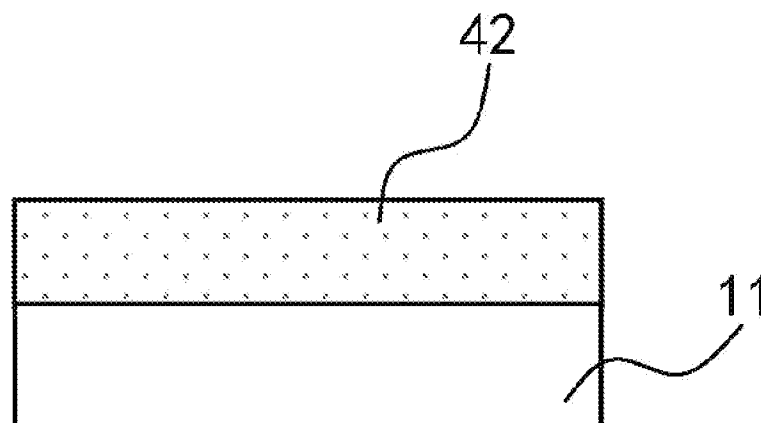


图3

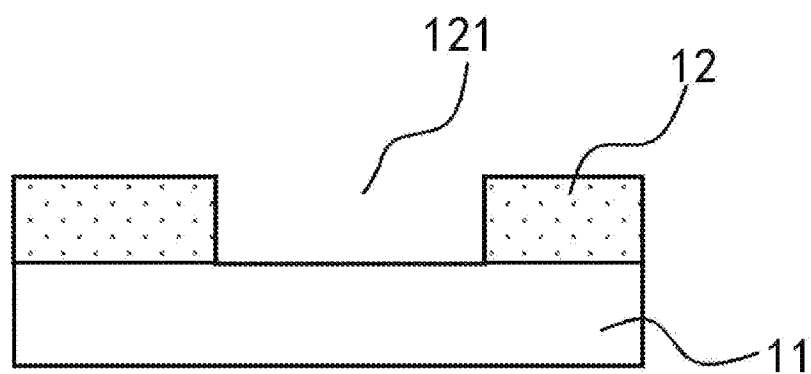


图4

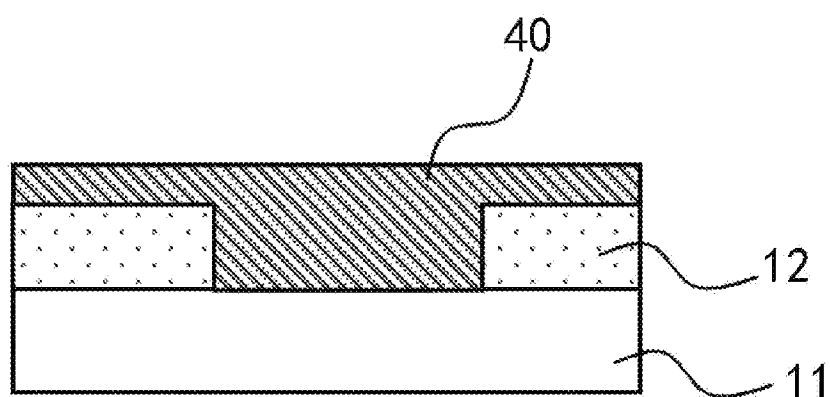


图5

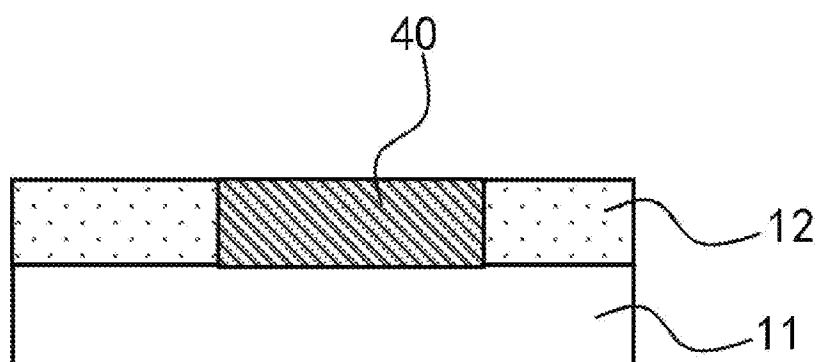


图6

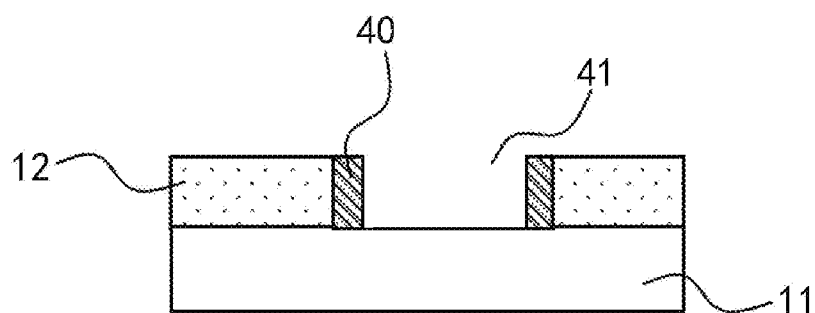


图7

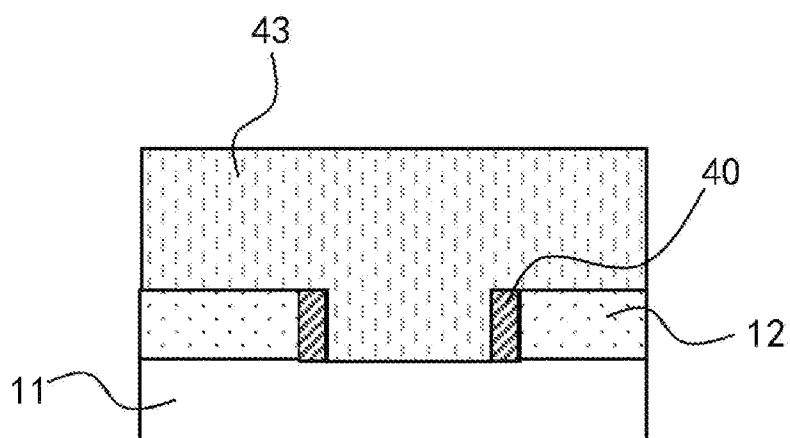


图8

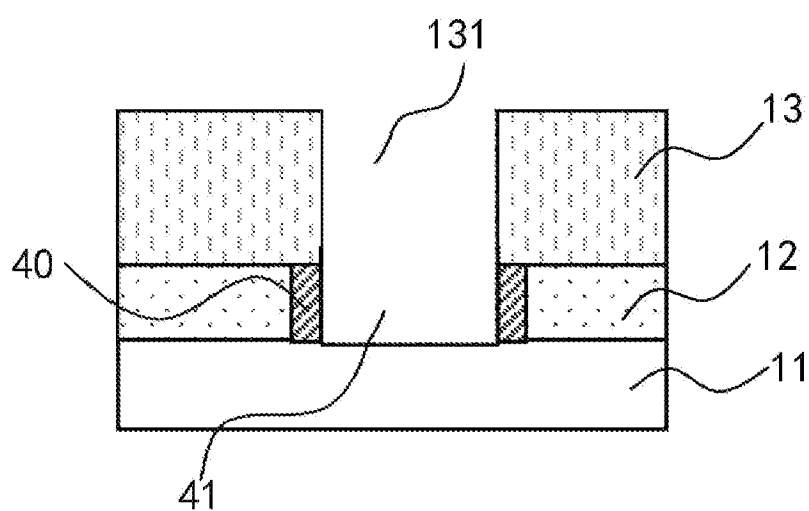


图9

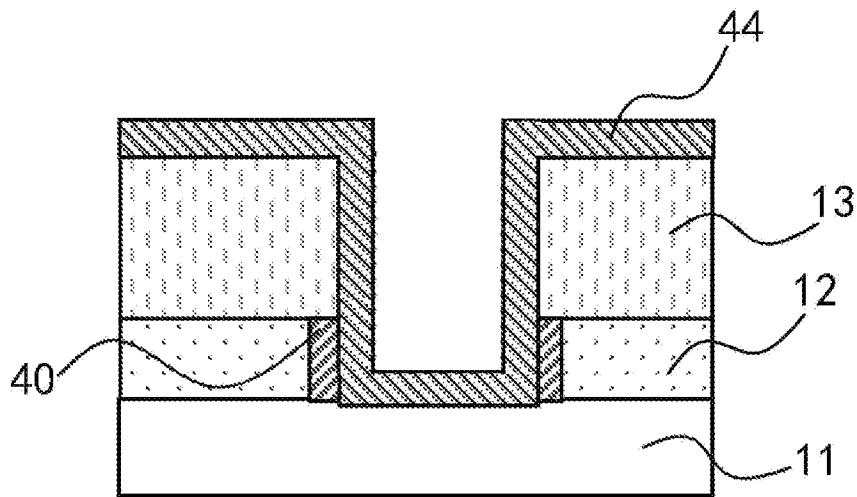


图10

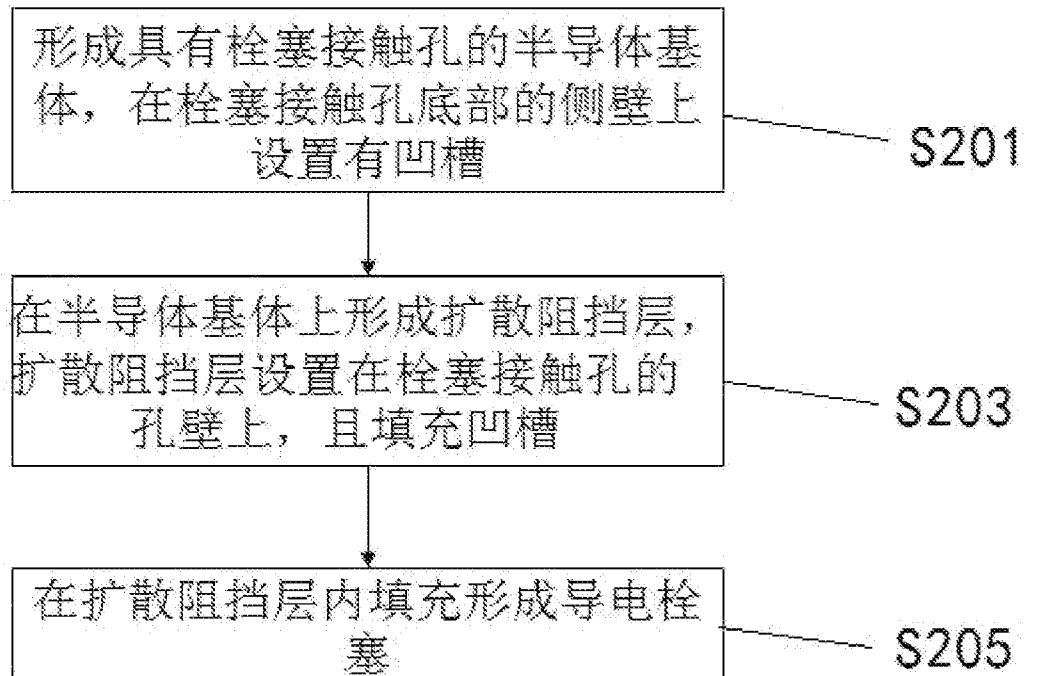


图11

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/094441

**A. CLASSIFICATION OF SUBJECT MATTER**

H01L 23/528(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, CNPAT, CNKI, IEEE: 栓塞, 接触, 孔, 互连, 凹槽, 阻挡, 侧壁, plug, contact, hole, via, interconnect, recess, barrier, sidewall

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                               | Relevant to claim No. |
|-----------|------------------------------------------------------------------------------------------------------------------|-----------------------|
| X         | US 2017047375 A1 (TOSHIBA K. K.) 16 February 2017 (2017-02-16)<br>description paragraphs 0057-0066, figures 8-12 | 1-14                  |
| A         | US 2018233444 A1 (IBM) 16 August 2018 (2018-08-16)<br>entire document                                            | 1-14                  |
| A         | US 2008003866 A1 (SAMSUNG ELECTRONICS CO., LTD.) 03 January 2008 (2008-01-03)<br>entire document                 | 1-14                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

06 August 2021

Date of mailing of the international search report

16 August 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/  
CN)  
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing  
100088  
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2021/094441**

| Patent document<br>cited in search report |            |    | Publication date<br>(day/month/year) | Patent family member(s) |               | Publication date<br>(day/month/year) |
|-------------------------------------------|------------|----|--------------------------------------|-------------------------|---------------|--------------------------------------|
| US                                        | 2017047375 | A1 | 16 February 2017                     | US                      | 10043852 B2   | 07 August 2018                       |
| US                                        | 2018233444 | A1 | 16 August 2018                       | US                      | 10049980 B1   | 14 August 2018                       |
|                                           |            |    |                                      | US                      | 2018233445 A1 | 16 August 2018                       |
|                                           |            |    |                                      | US                      | 10431542 B2   | 01 October 2019                      |
| US                                        | 2008003866 | A1 | 03 January 2008                      | US                      | 2013113113 A1 | 09 May 2013                          |
|                                           |            |    |                                      | US                      | 7956386 B2    | 07 June 2011                         |
|                                           |            |    |                                      | US                      | 8710673 B2    | 29 April 2014                        |
|                                           |            |    |                                      | KR                      | 100750943 B1  | 22 August 2007                       |
|                                           |            |    |                                      | US                      | 2011207271 A1 | 25 August 2011                       |

## 国际检索报告

国际申请号

PCT/CN2021/094441

| <b>A. 主题的分类</b><br>H01L 23/528(2006.01) i<br><br>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类                                                                                                                                                                                                                                                                                                                                                                                                                                                  |                                                                                        |                                     |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------|-------------------------------------|------|-------------------|---------|---|----------------------------------------------------------------------------------------|------|---|------------------------------------------------------------|------|---|-------------------------------------------------------------------------------------|------|
| <b>B. 检索领域</b><br>检索的最低限度文献(标明分类系统和分类号)<br>H01L<br><br>包含在检索领域中的除最低限度文献以外的检索文献<br><br>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))<br>WPI, CNPAT, CNKI, IEEE: 栓塞, 接触, 孔, 互连, 凹槽, 阻挡, 侧壁, plug, contact, hole, via, interconnect, recess, barrier, sidewall                                                                                                                                                                                                                                                                                |                                                                                        |                                     |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| <b>C. 相关文件</b> <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>US 2017047375 A1 (TOSHIBA K.K.) 2017年 2月 16日 (2017 - 02 - 16)<br/>说明书第0057-0066段, 图8-12</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>US 2018233444 A1 (IBM) 2018年 8月 16日 (2018 - 08 - 16)<br/>全文</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>US 2008003866 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2008年 1月 3日 (2008 - 01 - 03)<br/>全文</td> <td>1-14</td> </tr> </tbody> </table> |                                                                                        |                                     | 类 型* | 引用文件, 必要时, 指明相关段落 | 相关的权利要求 | X | US 2017047375 A1 (TOSHIBA K.K.) 2017年 2月 16日 (2017 - 02 - 16)<br>说明书第0057-0066段, 图8-12 | 1-14 | A | US 2018233444 A1 (IBM) 2018年 8月 16日 (2018 - 08 - 16)<br>全文 | 1-14 | A | US 2008003866 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2008年 1月 3日 (2008 - 01 - 03)<br>全文 | 1-14 |
| 类 型*                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              | 引用文件, 必要时, 指明相关段落                                                                      | 相关的权利要求                             |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| X                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 | US 2017047375 A1 (TOSHIBA K.K.) 2017年 2月 16日 (2017 - 02 - 16)<br>说明书第0057-0066段, 图8-12 | 1-14                                |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 | US 2018233444 A1 (IBM) 2018年 8月 16日 (2018 - 08 - 16)<br>全文                             | 1-14                                |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 | US 2008003866 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2008年 1月 3日 (2008 - 01 - 03)<br>全文    | 1-14                                |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| <input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。                                                                                                                                                                                                                                                                                                                                                                                                                                              |                                                                                        |                                     |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| * 引用文件的具体类型:<br>“A” 认为不特别相关的表示了现有技术一般状态的文件<br>“E” 在国际申请日的当天或之后公布的在先申请或专利<br>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)<br>“O” 涉及口头公开、使用、展览或其他方式公开的文件<br>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件<br>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件<br>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性<br>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性<br>“&” 同族专利的文件                                                                                                                                  |                                                                                        |                                     |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| 国际检索实际完成的日期<br>2021年 8月 6日                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |                                                                                        | 国际检索报告邮寄日期<br>2021年 8月 16日          |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |
| ISA/CN的名称和邮寄地址<br>中国国家知识产权局(ISA/CN)<br>中国 北京市海淀区蓟门桥西土城路6号 100088<br>传真号 (86-10)62019451                                                                                                                                                                                                                                                                                                                                                                                                                                           |                                                                                        | 授权官员<br>陈龙<br>电话号码 86-(10)-53961219 |      |                   |         |   |                                                                                        |      |   |                                                            |      |   |                                                                                     |      |

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2021/094441

| 检索报告引用的专利文件 |            |    | 公布日<br>(年/月/日) | 同族专利 |            |    | 公布日<br>(年/月/日) |
|-------------|------------|----|----------------|------|------------|----|----------------|
| US          | 2017047375 | A1 | 2017年 2月 16日   | US   | 10043852   | B2 | 2018年 8月 7日    |
| US          | 2018233444 | A1 | 2018年 8月 16日   | US   | 10049980   | B1 | 2018年 8月 14日   |
|             |            |    |                | US   | 2018233445 | A1 | 2018年 8月 16日   |
|             |            |    |                | US   | 10431542   | B2 | 2019年 10月 1日   |
| US          | 2008003866 | A1 | 2008年 1月 3日    | US   | 2013113113 | A1 | 2013年 5月 9日    |
|             |            |    |                | US   | 7956386    | B2 | 2011年 6月 7日    |
|             |            |    |                | US   | 8710673    | B2 | 2014年 4月 29日   |
|             |            |    |                | KR   | 100750943  | B1 | 2007年 8月 22日   |
|             |            |    |                | US   | 2011207271 | A1 | 2011年 8月 25日   |