

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 26 年 10 月 30 日 (2014.10.30)

【公開番号】特開 2012-84868 (P2012-84868A)

【公開日】平成 24 年 4 月 26 日 (2012.4.26)

【年通号数】公開・登録公報 2012-017

【出願番号】特願 2011-199046 (P2011-199046)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

G 0 2 F 1/1368 (2006.01)

【F I】

H 0 1 L 29/78 6 2 7 C

H 0 1 L 29/78 6 2 1

H 0 1 L 29/78 6 1 7 N

G 0 2 F 1/1368

【手続補正書】

【提出日】平成 26 年 9 月 11 日 (2014.9.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ゲート電極を形成し、

前記ゲート電極を覆うゲート絶縁膜と、半導体膜と、不純物半導体膜と、導電膜と、をこの順に積層して形成し、

前記導電膜を加工してソース電極及びドレイン電極を形成し、

前記不純物半導体膜を離間させつつ前記半導体膜の上部を加工して、ソース領域及びドレイン領域と、前記ソース領域及び前記ドレイン領域と重畳しない部分の上部が除去された半導体層と、を形成し、

前記ゲート絶縁膜、前記半導体層、前記ソース領域及び前記ドレイン領域、前記ソース電極及び前記ドレイン電極上にパッシベーション膜を形成し、

前記パッシベーション膜上にエッチングマスクを形成し、

前記エッチングマスクにより、前記ソース電極または前記ドレイン電極に達する開口部を形成しつつ、前記パッシベーション膜、前記半導体層及び前記ゲート絶縁膜を島状に加工し、

前記エッチングマスクを除去し、

前記ゲート絶縁膜及び前記パッシベーション膜上に電極を形成することを特徴とする半導体装置の作製方法。

【請求項 2】

ゲート電極を形成し、

前記ゲート電極を覆うゲート絶縁膜と、半導体膜と、不純物半導体膜と、導電膜と、をこの順に積層して形成し、

前記導電膜を加工してソース電極及びドレイン電極を形成し、

前記不純物半導体膜を離間させつつ前記半導体膜の上部を加工して、ソース領域及びドレイン領域と、前記ソース領域及び前記ドレイン領域と重畳しない部分の上部が除去され

た半導体層と、を形成し、

前記ゲート絶縁膜、前記半導体層、前記ソース領域及び前記ドレイン領域、前記ソース電極及び前記ドレイン電極上にパッシベーション膜を形成し、

前記パッシベーション膜上にエッチングマスクを形成し、

前記エッチングマスクにより、前記ソース電極または前記ドレイン電極に達する開口部を形成しつつ、前記パッシベーション膜と前記半導体層を島状に加工し、

前記エッチングマスクを除去し、

前記ゲート絶縁膜及び前記パッシベーション膜上に電極を形成することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 1 又は請求項 2 において、

前記電極の形成後に前記基板の端部の一部が少なくとも前記ゲート絶縁膜及び前記パッシベーション膜を除去するエッチャントに浸漬されて前記ゲート電極、前記ソース電極、前記ドレイン電極または前記電極のいずれかと同一の層により形成された端子電極を露出させることを特徴とする半導体装置の作製方法。