

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-179556
(P2006-179556A)

(43) 公開日 平成18年7月6日(2006.7.6)

(51) Int. Cl. F I テーマコード (参考)
H05K 3/34 (2006.01) H05K 3/34 510 5E319

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号	特願2004-368981 (P2004-368981)	(71) 出願人	000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(22) 出願日	平成16年12月21日(2004.12.21)	(74) 代理人	100068504 弁理士 小川 勝男
		(74) 代理人	100086656 弁理士 田中 恭助
		(74) 代理人	100094352 弁理士 佐々木 孝
		(72) 発明者	中村 真人 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

最終頁に続く

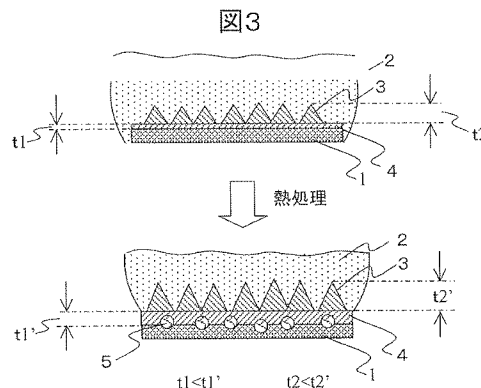
(54) 【発明の名称】 電子部品のリペア方法

(57) 【要約】

【課題】 接続信頼性に優れた電子部品のリペア方法を実現する。

【解決手段】 リペア工程の電子部品の取り外し工程において、実装基板のランドと、はんだの接続界面の強度を著しく低下させる熱処理条件を含む熱処理工程を経てから、機械的に残留はんだを除去してから代替電子部品の再搭載、接続を行う。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

実装基板のランドに、はんだ接続された電子部品を前記ランドから取り外す工程と、代替電子部品を前記実装基板のランドに、はんだ接続して取り付ける工程とを有する電子部品のリペア方法であって、

前記電子部品をランドから取り外す工程においては、前記電子部品とランドとの、はんだ接続部を一定時間加熱し、はんだと実装基板のランドとを反応させることにより、はんだ接続時に形成された金属間化合物層と実装基板ランド間の接続強度を、ランドとランド下地の基板間の接続強度よりも小さくする熱処理工程と、

前記熱処理工程の後に、前記はんだ接続部を、はんだの熔融温度よりも低い温度に保持し、はんだ接続部が固化している状態で、前記電子部品と前記実装基板との間に外力を加えて前記電子部品を前記実装基板から引き離すことにより、はんだ接続部の金属間化合物層とランドとの間に破断を生じさせ、実装基板上に残った、はんだを金属間化合物層と共にランドから除去し、実装基板上に、はんだ残渣を残さずに電子部品をランドから取り外す工程とを含むことを特徴とする電子部品のリペア方法。

10

【請求項 2】

前記電子部品をランドから取り外す工程の前記電子部品とランドとの、はんだ接続部を一定時間加熱する熱処理工程においては、はんだ接続部の加熱温度を、はんだの融点以上で行うことを特徴とする請求項 1 記載の電子部品のリペア方法。

【請求項 3】

前記電子部品をランドから取り外す工程の前記電子部品とランドとの、はんだ接続部を一定時間加熱する熱処理工程においては、はんだ接続部の加熱温度を、はんだの融点より低い温度で行うことを特徴とする請求項 1 記載の電子部品のリペア方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プリント基板に搭載した電子部品または、はんだ接続部に不良、欠陥があった場合、代替の電子部品と交換する、電子部品のリペア方法に関する。

【背景技術】

【0002】

一般に、プリント基板等の実装基板に、はんだ接続により実装された電子部品や、はんだ接続部に欠陥があった場合、代替の電子部品に交換するリペア作業が行われる。リペア作業は、実装基板と電子部品とを接続している、はんだを加熱・熔融して実装基板から電子部品を取り外す工程と、代替の電子部品を実装基板に、はんだ接続して取り付ける工程とからなる。

30

【0003】

上記リペア作業の電子部品の取り外し工程で、電子部品と実装基板を分離する際、熔融した接続部の、はんだは電子部品及び実装基板の双方に付着した状態で分離される。電子部品を取り外した後に実装基板のランド上に残った、はんだは、はんだ残渣と呼ばれる。この、はんだ残渣の量は、作業温度、取り外し方法等の様々な因子で決まり、一定量に制御する事は非常に困難である。特に、接続点数の多い多端子の半導体装置を実装基板から取り外す場合、はんだ残渣の量は接続点毎に大きくばらついてしまう。

40

【0004】

代替の電子部品を実装基板に、はんだ接続して取り付ける工程は、通常、電子部品を取り外した実装基板上にスクリーン印刷等の方法で、はんだペーストを供給し、次いで代替部品を搭載し、次いで加熱により、はんだを熔融し、実装基板と代替の部品とを接続する工程からなる。

【0005】

実装基板上に、はんだ残渣が有る場合、スクリーン印刷で、はんだペーストを塗布すると、はんだペーストの塗布量が不均一になってしまう。その結果、代替部品を、はんだ接

50

続した後の各接続部の、はんだ量が不均一となり、オープンやブリッジといった接続不良の原因となったり、異常な形状の接続部が形成され、接続信頼性に悪影響を与える可能性が有る。そこで、通常、代替の電子部品を取り付ける前に、実装基板上の、はんだ残渣をほぼ完全に除去する作業が行われる。

【0006】

実装基板上の、はんだ残渣を除去する方法としては、従来から様々なものが知られているが、いずれの方法も凝固した、はんだ残渣を加熱・溶融した状態で除去するものである。

【0007】

周知の、はんだ残渣の除去方法としては、例えば、細いCuワイヤーを編み込んで、フラックスをしみこませた、はんだ吸い取り線と、はんだゴテとを使用するものがある。この方法は、はんだ吸い取り線を、はんだ残渣上に置きながら、はんだの溶融に必要な温度に保持した、はんだゴテを、はんだ吸い取り線の上から押し付けて、はんだ吸い取り線とはんだ残渣を接触させる事より、溶融した、はんだ残渣がフラックスの作用により、Cuワイヤーに濡れ上がり、編み目の毛細管現象で吸い上げられる事で、はんだ残渣を除去する方法である。

10

【0008】

他の、はんだ残渣の除去方法としては、はんだを加熱・溶融する機構と、溶融した、はんだを吸引する、はんだ吸引機構とを有する、はんだ吸い取り装置を使用するものがある。

20

【0009】

さらに他の、はんだ残渣の除去方法として、加熱した気体で、はんだを溶融する機構と、溶融した、はんだを加熱した気体で吹き飛ばす機構と、吹き飛ばした溶融はんだを回収する機構を有するリペア装置を用いる方法が有る。このような、はんだリペアの関連する技術として下記の特許文献1及び2が挙げられる。

【0010】

【特許文献1】特開平11-147172号公報

【特許文献2】特開2002-353610号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0011】

はんだと実装基板のランドの接続界面には、実装基板のランドの成分と、はんだの成分が反応して形成する金属間化合物や、反応に付随して形成する相が存在する。

【0012】

例えば、Cuランドを有する実装基板とSn37Pb共晶はんだボールを有する15mm角のBGA(Ball Grid Arrayの略称)型半導体装置を、Sn37Pb共晶はんだペーストでリフロー接続した接続界面は、図1Aの写真及びその模式図である図1Bに示す様に、実装基板のCuランド1とSn37Pb共晶はんだ2の界面にCu6Sn5化合物3とCu3Sn化合物4と言う2種類の金属間化合物が形成する。さらに、CuとSnの拡散速度の差により、カーケンダルポイド5が発生する場合も有る。

40

【0013】

また、フラッシュAuめっきを施した無電解Ni-Pめっきランド6を有する実装基板とSn3Ag0.5Cuはんだボールを有する15mm角のBGA型半導体装置を、Sn3Ag0.5Cuはんだペーストでリフロー接続した、接続界面は、図2Aの写真及びその模式図である図2Bに示す様に、実装基板の無電解Ni-Pめっき6とSn3Ag0.5Cuはんだ7の界面にSnNiCu化合物8等の化合物が形成する。さらに、前記化合物と実装基板の無電解Ni-Pめっきの間には、Ni-Pめっきから、Ni成分がはんだと反応した結果、Ni成分が減少し、はんだと反応しないP成分の濃度が高くなった、いわゆるP濃縮層9が形成する。

【0014】

50

上記金属間化合物 4、8 は固い物質であるため、金属間化合物 4、8 が厚く成長すると衝撃信頼性を低下する要因となる。また、カーケンダルポイド 5 が形成する場合、接続面積が減少することで、接続信頼性は低下する。また、P 濃縮層 9 は脆い物質であるため、P 濃縮層が厚く成長すると、接続信頼性が低下する要因となる。

【0015】

前記従来技術により、はんだの残渣は、比較的容易に除去する事が可能である。しかし、金属間化合物は高融点の物質であるため、前記従来技術では、実装基板に劣化が発生する様な高温にしなければ、除去することが出来ない。また、カーケンダルポイド 5、P 濃縮層 9 等は、金属間化合物と実装基板ランドの間に形成するため、はんだ残渣だけではなく、金属間化合物も除去しない限り、残存してしまう。

10

【0016】

これら、金属間化合物やポイドや低強度層は、電子部品の取り外し工程、はんだ残渣除去工程、代替部品の、はんだ接続工程で加熱処理が施される度に、逐次形成され、成長していく。したがって、従来技術による、はんだ残渣のみを除去し、代替部品を接続するリペア方法では、代替部品のはんだ接続部は、リペアしない場合に比べ、信頼性の低下した接続状態となる。

【0017】

また、はんだ残渣を除去した後に、金属間化合物が表面に露出する場合は有る。一般に、金属間化合物の、はんだに対する濡れ性は非常に低い。そのため、代替部品を接続する際に、はんだ濡れ不良が発生し、十分な接続信頼性が得られない場合や、はんだ接続自体が達成されない場合も有る。

20

【0018】

したがって、本発明の目的は、電子部品と実装基板とを分離する際に、はんだに加えて、実装基板のランド上に形成した、金属間化合物、ポイド及び低強度層等を除去する方法を提供し、代替電子部品の、はんだ接続信頼性を向上させることが可能な電子部品のリペア方法を提供することにある。

【課題を解決するための手段】

【0019】

本発明の特徴は、実装基板に、はんだを介して接続される電子部品のリペア方法において、リペアを必要とする電子部品のはんだ接続部に、金属間化合物層と実装基板ランド間の接続強度が著しく低下するまで、はんだと実装基板のランドとを反応させる熱処理工程と、前記熱処理工程の後に、実装基板から電子部品を取り外す工程において、はんだ接続部が固化している状態で実装基板のランドから、はんだを金属間化合物層と共に機械的に除去する工程とを含む点にある。

30

【0020】

上記はんだと実装基板のランドとを反応させる熱処理工程における熱処理条件として、加熱温度は、はんだを融点以上でも融点以下でもよい。加熱処理によって、はんだ成分と実装基板上のランドとの反応を進行させ、はんだ接続時に形成された反応生成物である金属間化合物層の厚さを増加させればよい。加熱温度が、はんだ融点以上であれば加熱時間が短くて済み、融点以下であれば加熱時間を延ばせばよい。金属間化合物層の厚さが増加することにより、後工程であるランドから電子部品を除去する工程において、はんだ接続部をランドから容易に剥離することができる。

40

【0021】

また、実装基板から電子部品を取り外す工程において重要なのは、上記熱処理後に、はんだ接続部が固化している状態（はんだを溶融させないこと）で、実装基板のランドから、金属間化合物層と共に、はんだを機械的に除去することである。はんだ接続部に電子部品と実装基板とを引き離すような外力を加えることにより、はんだ接続部とランド間に破断を生じさせ、はんだ残渣を残すことなく、ランドから、はんだ接続部を剥離することにより、電子部品を実装基板から容易に取り外すことができる。

【発明の効果】

50

【0022】

本発明によれば、実装基板から電子部品を取り外した後の実装基板上のランド表面は、接続信頼性を低下させる要因である、金属間化合物、ポイド、低強度層が存在しない新生面となる。そのため代替部品の、はんだ接続部は、従来技術によるリペアを行った接続部よりも、高信頼性の接続にすることができる。

【発明を実施するための最良の形態】

【0023】

実装基板上のランドから、はんだ接続部を剥離する際の熱処理工程について、本発明の代表的な実施形態を図面にしたがって説明する。図3及び図4は、それぞれ実装基板のランドに接続された、はんだ接続部の熱処理前と熱処理後の拡大断面模式図を示している。 10

【0024】

図3(a)は、熱処理前の、はんだ接続部の断面を示しており、実装基板のランド1(Cuランド)上には、金属間化合物層のCu₆Sn₅化合物3及びCu₃Sn化合物4を介して、Sn₃7Pbはんだ層2が存在する。電子部品は、はんだ層2と接続しているがこの図では省略されている。

【0025】

図3(b)は、熱処理後の、はんだ接続部の断面を示している。これらの図を比較してみると、熱処理後の図3(b)の場合、金属間化合物層のCu₆Sn₅化合物3及びCu₃Sn化合物4の厚さが共に、熱処理前の図3(a)の場合よりも増加していることがわかる。さらに図3(b)の場合、Cuランド1とCu₃Sn化合物4との間に多数のポイド(カーケンダルポイド)5が発生している。これら金属間化合物層の膜厚増加及びカーケンダルポイド5の発生が、はんだ接続部がランド1から剥離するのを容易にしている。 20

【0026】

図4(a)は、熱処理前の、はんだ接続部の断面を示しており、実装基板のランド(めっきランド6で、無電解Ni-Pめっき+フラッシュAuめっきの2重めっき)上には、金属間化合物層のSnNiCu化合物8及びP濃縮層9を介して、Sn₃Ag_{0.5}Cuはんだ層7が存在する。電子部品は、はんだ層2と接続しているがこの図では省略されている。

【0027】

図4(b)は、熱処理後の、はんだ接続部の断面を示している。これらの図を比較してみると、熱処理後の図4(b)の場合、金属間化合物層のSnNiCu化合物8及びP濃縮層9の厚さが共に、熱処理前の図4(a)の場合よりも増加していることがわかる。これら金属間化合物層及びP濃縮層9の膜厚増加が、はんだ接続部が、めっきランド6から剥離するのを容易にしている。 30

【実施例】

【0028】

以下、本発明の好適な実施例について図面を参照しながら具体的に説明する。

【0029】

<実施例1>

図5及び図6に示した、はんだ接続部の断面拡大図を用いて説明する。先の図1A、図1Bの場合と同様に、Sn₃7Pb共晶はんだボールを有する15mm角のBGA型半導体装置を、Cuランド1を有する実装基板上に搭載し、Sn₃7Pb共晶はんだペースト2でリフローすることにより、はんだ接続した。 40

【0030】

次いで局所加熱装置で、はんだ接続部を230 x 120s(sは時間表示の秒)の熱処理条件で加熱した後、室温まで冷却した。この試料の、はんだ接続部(接続界面)の断面拡大写真を図5Aに、その模式図を図5Bに示す。なお、本実施例の熱処理温度は、はんだの融点(183)を超えている。

【0031】

この図5A及び図5Bを、図1A及び図1Bと比較すれば明らかなように、Cu₆Sn 50

5 化合物 3 と Cu_3Sn 化合物 4 の厚さは、図 5 A、図 5 B の方が厚く成長している。

【0032】

この状態で、BGA 型半導体装置と実装基板との間に、スパチュラを差し込んだところ、Cuランド 1 と、はんだとの間で破断が発生し、それによりランドから、はんだ接続部を剥離し、BGA 型半導体装置を容易に取り外すことができた。

【0033】

なお、図 6 は上記の破断部の断面を観察した拡大写真であり、符号 10 は断面観察のために、破断部に埋め込んだ樹脂層であり、1 はランド、3 及び 4 は、はんだと Cuランド 1 との反応生成物（金属間化合物）である Cu_6Sn_5 化合物及び Cu_3Sn 化合物をそれぞれ示している。

10

【0034】

はんだ接続部の破断は、Cuランド 1 と Cu_3Sn 化合物 4 との間で発生しており、図示の通り Cuランド 1 上には、 Cu_3Sn 等の金属間化合物は一切存在せず、Cuランドの新生面が出現している。一方、はんだ側には、 Cu_3Sn 化合物 4 と Cu_6Sn_5 化合物 3 が付着している。

【0035】

この、BGA 型半導体装置を取り外した後の実装基板の Cuランド 1 上に、Sn37Pb 共晶はんだペーストを印刷し、次いで BGA 型半導体装置を搭載し、次いで局所リフローを行い、はんだ接続したところ、良好な信頼性を有する、はんだ接続が得られた。

【0036】

本実施例においては、はんだ接続部を 230 × 120 s の熱処理条件で局所加熱することにより、本発明の目的は達成された。しかし、はんだとランドの反応速度は、ランドを形成する材料の製法や来歴に大きく依存する。したがって、熱処理条件は本実施例の条件に限定されず、使用する実装基板によって、最適な条件（はんだの金属化合物層が生成する条件）を選択する必要がある。以降の実施例においても、同様である。

20

【0037】

<実施例 2>

Cuランドを有する実装基板に、Sn3Ag0.5Cu はんだボールを有する 15mm 角の BGA 型半導体装置を搭載し、Sn3Ag0.5Cu はんだペーストでリフロー接続した。次いで、はんだ接続部を局所加熱装置で、250 × 120 s の条件で熱処理した後、室温まで冷却し、次いで、BGA 型半導体装置と実装基板の間にスパチュラを差し込んだところ、Cuランド 1 と、はんだとの間で破断が発生し、BGA 型半導体装置を容易に取り外すことが出来た。

30

【0038】

この場合も、実施例 1 と同様に Cuランド 1 と Cu_3Sn 化合物 4 との間に明瞭な破断が発生していた。そして、Cuランド 1 上には、はんだの残留物はなく Cu の新生面が出現していた。

【0039】

この BGA 型半導体装置を取り外した後の実装基板の Cuランド 1 上に、Sn37Pb 共晶はんだペーストを印刷し、次いで新たな BGA 型半導体装置を搭載し、次いで局所リフローを行い、はんだ接続したところ、良好な信頼性を有する、はんだ接続が得られた。

40

【0040】

<実施例 3>

図 7 及び図 8 に示した、はんだ接続部の断面拡大図を用いて説明する。

先の図 2 の場合と同様に、Cuランド表面に無電解 Ni-P めっき+フラッシュ Au めっきしたランド 6 を有する実装基板上に、Sn3Ag0.5Cu はんだボールを有する 15mm 角の BGA 型半導体装置を搭載し、Sn3Ag0.5Cu はんだペースト 7 でリフロー接続した。

【0041】

次いで、局所加熱装置で、はんだ接続部を 250 × 120 s の熱処理条件で加熱した

50

後、室温まで冷却した。その時の、はんだ接続部（接続界面）の断面拡大写真を図7Aに、その模式図を図7Bに示す。なお、本実施例の熱処理温度は、はんだの融点（217）を超えている。

【0042】

SnNiCu化合物8は、はんだ7中に遊離していったため、SnNiCu化合物8の厚さは、図2と変わらないものの、無電解Ni-Pめっきランド6の界面のP濃縮層9（脆い材質）は分厚く成長している。この状態で、BGA型半導体装置と実装基板との間にスパチュラを差し込んだところ、めっきランド6と、はんだとの間で破断が発生し、BGA型半導体装置を容易に取り外すことが出来た。

【0043】

図8は上記の破断部の断面を観察した拡大写真である。破断はNi-Pめっきランド6とSnNiCu化合物8の間で発生しており、Ni-Pめっき6上には、SnNiCu化合物8は一切存在せず、また、P濃縮層9も存在しなかった。P濃縮層9は破断させた時に、砕けて、飛散したものと推定する。なお、図8の10は、断面観察のために、破断部に埋め込んだ樹脂層であり、7はSn3Ag0.5Cuはんだをそれぞれ示している。

10

【0044】

この、BGA型半導体装置を取り外した後の実装基板に、Sn3Ag0.5Cuはんだペーストを印刷し、次いで新たにBGA型半導体装置を搭載し、次いで局所リフローを行い、はんだ接続したところ、良好な信頼性を有する、はんだ接続が得られた。

【0045】

<実施例4>

実施例1と同様に、Cuランドを有する実装基板とSn37Pb共晶はんだボールを有する15mm角のBGA型半導体装置とを、Sn37Pb共晶はんだペーストでリフロー接続した。次いで、はんだ接続部を局所加熱装置で、230 × 120sの熱処理条件で加熱した後、室温まで冷却した。

20

【0046】

次いで、BGA型半導体装置と実装基板との間にスパチュラを差し込んだところ、Cuランド1と、はんだとの間で破断したパンプとBGA型半導体装置側の接続界面で破断したパンプとが混在する破断が発生した。

【0047】

実施例1のBGA型半導体装置は、電気Niめっきに、はんだパンプを形成したものであるのに対し、本実施例のBGA型半導体装置は、無電解Ni-Pめっきに、はんだパンプを形成したものであったため、BGA側と実装基板側の両者のはんだ接続界面が、同様に接続強度が劣化したため、ランダムに破断が発生したためである。

30

【0048】

そこで、実装基板側に残った、はんだパンプを、パンプせん断試験機を用い、5mm/secの速度で、せん断応力を与えたところ、はんだパンプが除去され、実装基板側にはCuランドの新生面が出現した。このBGA型半導体装置及び基板に残存した、はんだパンプを取り外した後の実装基板に、Sn37Pb共晶はんだペーストを印刷し、次いでBGA型半導体装置を搭載し、次いで局所リフローを行い、はんだ接続したところ、良好な信頼性を有する、はんだ接続が得られた。

40

【0049】

本実施例では、実装基板側に残った、はんだパンプに、せん断応力を与えるために、パンプせん断試験機を使用した。同様の応力を与える事が可能な如何なる手法を用いて、はんだパンプ及び、金属間化合物層を除去しても良い。

【0050】

<実施例5>

実施例1に記載の、BGA型半導体装置を搭載した実装基板を、230 × 60sの熱処理条件で加熱し、はんだが溶融した状態で、BGA型半導体装置を取り外した。さらに、120s加熱を続けた後、室温まで冷却した。

50

【0051】

この時、実装基板のCuランド上には、ランドと、はんだとの反応生成物である金属間化合物と、はんだ残渣とが存在した。次いで、実施例4と同様に、パンプせん断試験機を用い、5mm/secの速度で、せん断応力を与えたところ、はんだ残渣と金属間化合物が除去され、Cuランド上には、Cuの新生面が出現した。

【0052】

次いで、Sn37Pb共晶はんだペーストを印刷し、次いでBGA型半導体装置を新たに搭載し、次いで局所リフローを行い、はんだ接続したところ、良好な信頼性を有する、はんだ接続が得られた。

【0053】

本発明は、製造工程内、市場を問わず、不良が発生した電子部品のリペアに利用可能である。

【0054】

<実施例6>

実施例1に記載の、BGA型半導体装置を搭載した実装基板を、Sn37Pb共晶はんだの融点(183)以下の温度である170で、5分間加熱した後、室温まで冷却し、次いで、BGA型半導体装置と実装基板の間にスパチュラを差し込んだところ、Cuランド1と、はんだの間で破断が発生し、BGA型半導体装置を取り外すことができた。

【0055】

この時の破断は、実施例1と同様に、Cuランド1とCu3Sn化合物4との間で発生していた。そして、Cuランド1上には、Cuの新生面が出現していた。

【0056】

この、BGA型半導体装置を取り外した後のCuランド1上に、Sn37Pb共晶はんだペーストを印刷し、次いで、BGA型半導体装置を搭載し、次いで局所リフローを行い、はんだ接続したところ、良好な信頼性を有する、はんだ接続が得られた。

【0057】

本実施例では、熱処理時間を170、5分間としたが、本発明はこれに限定されるものではない。

【0058】

処理温度が高いほど、はんだとランドの反応によるCuSn化合物の生成速度は速いので、必要な処理時間は短い。作業上、熱処理時間は短いことが望ましい。実施例1、4、5記載のSn37Pb共晶はんだや、実施例2、3記載のSn3Ag0.5Cuに代表される、中温鉛フリーはんだでは、はんだの融点-20以上の温度が望ましい。本実施例において、Sn37Pb共晶はんだの融点(183)より、23低い160で処理した場合、Cuランド1とCu3Sn化合物4との間で破断を発生させるのに約10分の処理時間が必要で、リペア効率が著しく低下し、好ましくなかった。

【0059】

実施例1~5記載の条件で、リペアを行う場合、リペアを実施するBGA型半導体装置近傍に、はんだ接続された他の電子部品の、はんだ接続部も溶融し、リペアの必要のない電子部品の、はんだ接続強度も著しく低下させる可能性がある。そこで、はんだの融点以下の温度で、BGA型半導体装置の熱処理を行わなければならない場合がある。本実施例では、BGA型半導体装置近傍の電子部品の、はんだ接続部が溶融する可能性は無いため上記した課題を回避できる。

【図面の簡単な説明】

【0060】

【図1A】CuランドとSn37Pb共晶はんだの接続界面を示した拡大断面写真。

【図1B】図1Aの模式図。

【図2A】無電解Ni-PめっきランドとSn3Ag0.5Cuはんだの接続界面を示した拡大断面写真。

【図2B】図2Aの模式図。

10

20

30

40

50

【図3】本発明の概要を示す断面拡大模式図で、実装基板のランドがCuである場合。

【図4】本発明の概要を示す断面拡大模式図で、実装基板のランドが無電解Ni-Pめっき+フラッシュAuである場合。

【図5A】本発明の実施例1を説明するCuランドとSn37Pb共晶はんだの接続部に熱処理を施した後の断面拡大写真。

【図5B】図5Aの模式図。

【図6】本発明の実施例1を説明するCuランドとSn37Pb共晶はんだの接続部に熱処理を施した後に破断させた界面の断面拡大写真で、観察のため破断部に樹脂10を充填している。

【図7A】本発明の実施例3を説明する無電解Ni-PめっきランドとSn3Ag0.5Cuはんだの接続部に熱処理を施した後の断面拡大写真。 10

【図7B】図7Aの模式図。

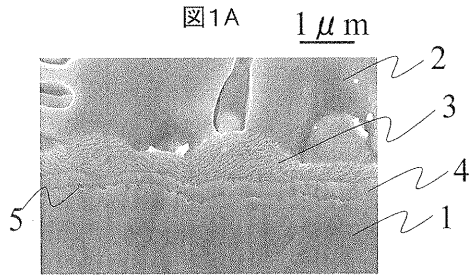
【図8】本発明の実施例3を説明する無電解Ni-PめっきランドとSn3Ag0.5Cuはんだの接続部に熱処理を施した後に破断させた断面拡大写真で、観察のため破断部に樹脂10を充填している。

【符号の説明】

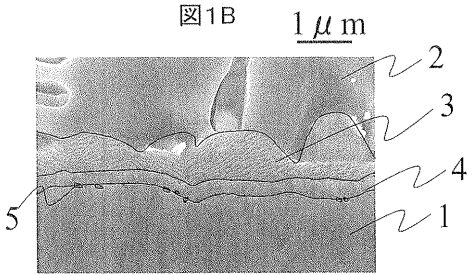
【0061】

- 1 ... Cuランド、
- 2 ... Sn37Pbはんだ、
- 3 ... Cu₆Sn₅化合物、
- 4 ... Cu₃Sn化合物、
- 5 ... カーケンダルポイド、
- 6 ... 無電解Ni-Pめっき+フラッシュAuめっきランド、
- 7 ... Sn3Ag0.5Cuはんだ、
- 8 ... SnNiCu化合物、
- 9 ... P濃縮層、
- 10 ... 断面観察のために用いた埋め込み樹脂。

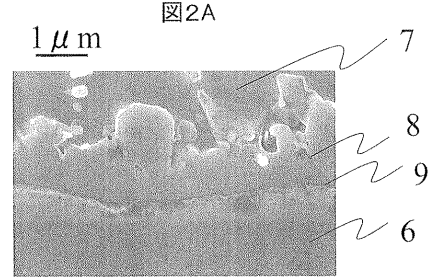
【 図 1 A 】



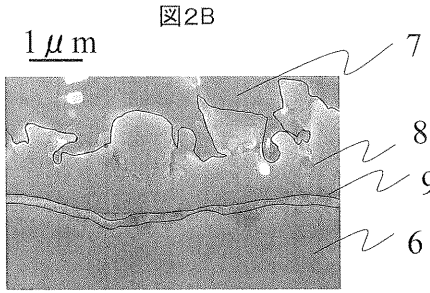
【 図 1 B 】



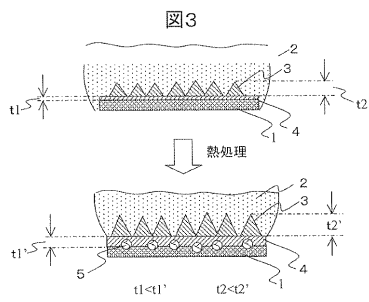
【 図 2 A 】



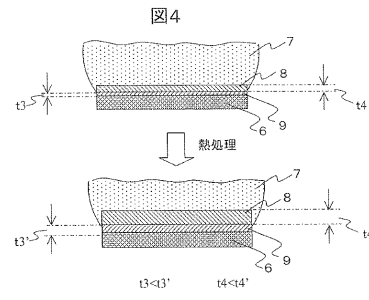
【 図 2 B 】



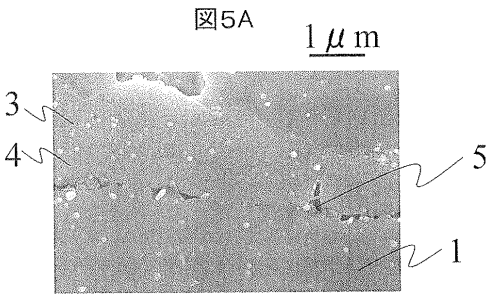
【 図 3 】



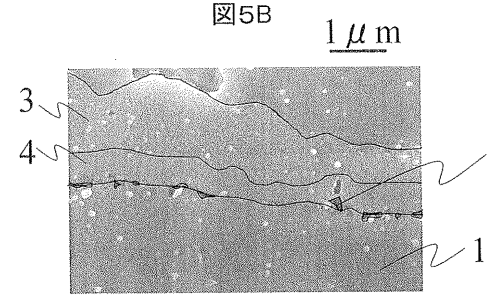
【 図 4 】



【 図 5 A 】

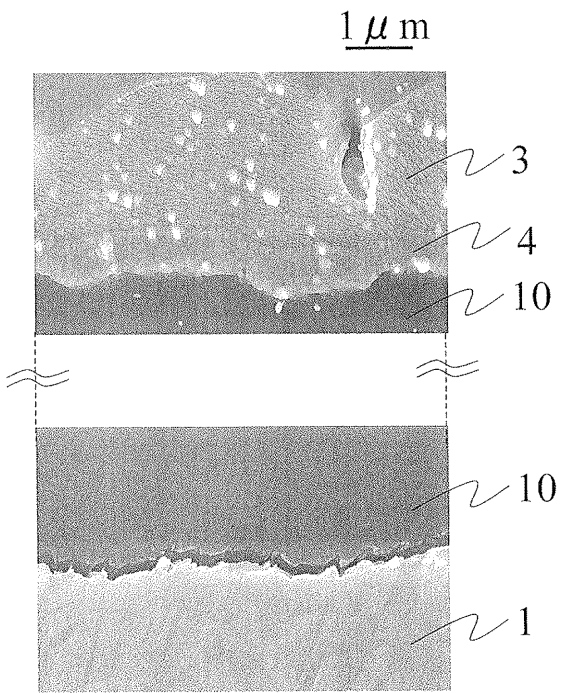


【 図 5 B 】



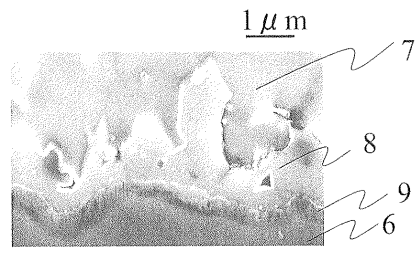
【 図 6 】

図6



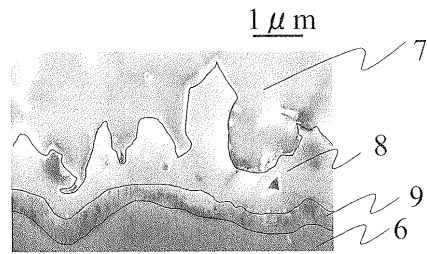
【 図 7 A 】

図7A



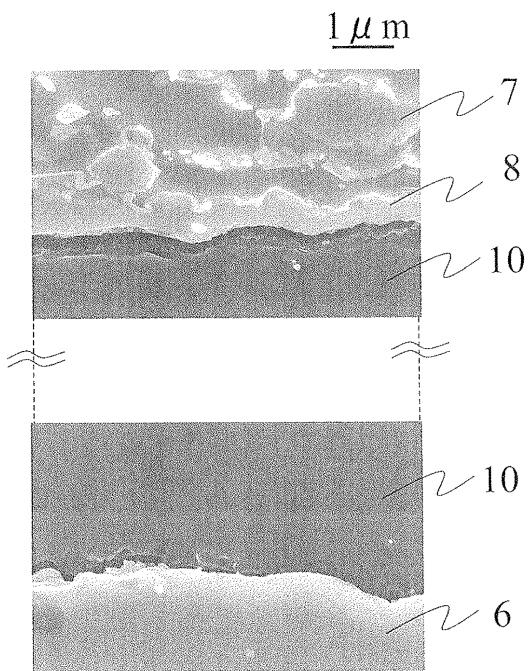
【 図 7 B 】

図7B



【 図 8 】

【 図 8 】



フロントページの続き

- (72)発明者 八矢 登志広
神奈川県横浜市戸塚区吉田町2-9-2番地 株式会社日立製作所デジタルメディア事業部内
- (72)発明者 石田 喜勝
神奈川県横浜市戸塚区吉田町2-9-2番地 株式会社日立製作所デジタルメディア事業部内
- (72)発明者 鈴木 和年
神奈川県横浜市戸塚区吉田町2-9-2番地 株式会社日立製作所デジタルメディア事業部内
- Fターム(参考) 5E319 AA03 AB05 BB04 BB05 CC33 CC58 CD26 CD57 GG03