

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
G11C 11/15

(45) 공고일자 2001년09월22일

(11) 등록번호 10-0302174

(24) 등록일자 2001년07월02일

(21) 출원번호	10-1997-0705516	(65) 공개번호	특1998-0702121
(22) 출원일자	1997년08월11일	(43) 공개일자	1998년07월15일
번역문제출일자	1997년08월11일		
(86) 국제출원번호	PCT/US1996/01653	(87) 국제공개번호	WO 1996/25740
(86) 국제출원일자	1996년02월08일	(87) 국제공개일자	1996년08월22일
(81) 지정국	국내특허 : 아일랜드 캐나다 일본 EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스 영국 그리스 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈		

(30) 우선권주장 08/388,035 1995년02월13일 미국(US)

(73) 특허권자 인티그레이티드 메그니토일렉트로닉스 스피처 리차드

미국, 캘리포니아 84709, 버클리, 1214 옥스포드 스트리트

(72) 발명자 토로크 제임스

미국, 미네소타 55417, 미니아폴리스, 31번지 애비뉴 사우스 5100
스프티저 리차드

(74) 대리인 미국, 캘리포니아 94709, 버클리, 옥스포드 스트리트 1214

강영구

심사관 : 곽준영

(54) 완전폐쇄자속동작의비휘발성자기저항메모리

명세서

기술분야

- <1> 본 발명은 자기저항 원리를 사용한 비휘발성, 자기(magnetic) 고체 상체 메모리에 대한 것이다. 전기적, 자기적, 광학적 분자, 화학적 및 생물학적 고체 상태 메모리 기술은 1994년 5월 23-25일 캘리포니아 파사데나, "고체상태 메모리 기술에 대한 학술회"의 회의에서 Ashton에 의해 제공되며, 1994년 2월 National Media Lab, 기술보고서 RE-0013의 "고체상태 메모리 연구"에서 Ashton 등에 의해 제공된다. 이들 두 연구 발표가 본원에서 참고된다. 본 발명은 각 셀이 저장, 판독 및 기록 요소들을 포함하는 메모리 셀 배열에 관련된 것이기도 하다. 특히, 본 발명의 자기 저장 요소는 폐쇄-자속 구조를 사용하여 자속 흐름 방향과는 다른 방향으로 회전되는 자화가 없이 동작된다.

배경기술

- <2> 디스크 또는 테이프가 움직이는 자기 테이프형 초대용량 기억장치는 컴퓨터 산업분야에서 일반적인 기술이다. 이와 같은 자기 기억장치, 운영상의 문제점 그리고 한계 등에 대한 설명이 미국특허 제 5,237,525 호 명세서 및 청구범위에서 설명된다. 비록 이같은 자기 테이프형 초대용량 기억장치가 정보의 영구적인 저장을 제공하는데는 하나, 비교적 접근 시간이 길고, 충격과 진동에 민감하며, 마모 및 마찰과 같은 마찰학적인 제한을 갖는다.
- <3> 얇은 강자성 필름의 임의접근 메모리는 비휘발성이며 고속임의 접근이 가능하다. 1960년대의 강자성 필름 메모리는 유도성 판독을 사용하였다. 그러나 이같은 유도성 판독은 엘리먼트가 크소형으로 되는 때 신호가 너무 작아지기 때문에 포기되었다. 현대의 자기 필름 메모리는 이방성의 자기저항 판독을 사용한다. 이방성 자기저항(AMR)은 전류와 자화 벡터사이의 각에 대한 사인 값의 제공에 비례한다. 판독하기 위해서는 자화 벡터가 회전되어 컴포넌트가 휴지위치에 직각이도록 되어야 한다. 폐쇄 자속 동작은 절연된 워드(word)와 디지털 컨덕터 주위에서 두 직교방향으로 자속을 폐쇄할 것을 요구하는데 이같은 문제는 이제까지 해결되지 못했다. 결과적으로 이같은 메모리는 한 방향으로만 자속이 폐쇄되도록 동작되고, 자화를 폐쇄되지 않은 구조로 회전시킨다. 이는 자화 크립(creep), 높은 전류 구동 요구 및 낮은 신호등에 따른 정보 손실과 같은 많은 곤란함을 가져다준다.
- <4> 이에 대해서는 Daughton 과 Pohm에게 특허된 미국특허 제 5,251,170 호에서 설명된다. 필름 엘리먼트가 작을수록 소자장(자기를 없애는 장)이 커지며, 더욱더 곤란해지게 된다.
- <5> 거대한 자기저항(GMR)은 AMR과는 매우 다르다. GMR은 AMR보다는 훨씬 큰 값을 가지며, 비균질재, 특히 층 구조에서만 나타난다. GMR의 경우, 저항의 변화는 한 영역에서의 자화와 다른 한 영역에서의 자화사이의 각에 대한 코사인 값에 비례한다. 이는 전류와 자화사이의 각의 두배에 대한 AMR 사인값과는 다르다. 결과적으로 GMR에서 최대 신호차는 한 층의 자화가 180도 변경되는 때 일어난다. AMR의 경우 이는 어떠한 변경도 발생시키지 않는다. 따라서 GMR 메모리 요소의 경우, 한 축으로 제한된 자

화로 동작되는 것이 가능하며, 이같은 축을 따라서만 있게되는 자속 폐쇄가 필요하다.

<6> GMR (때로는 스핀 밸브 효과라고도 함)은 주로 디스크 또는 자장 센서에 대한 판독 헤드의 응용에 대한 다수의 특허에서 설명된다. Dieny 등(미국특허 제 5,159,513 호 및 미국특허 제 5,206,590 호)은 Cu, Au, 또는 Ag 와 같은 얇은 필름에 의해 분리되는 두 개 자기층으로 이루어진다. 이들 자기층중에 하나가 고-보자력 Co 이다. 두 자석층에서 자화는 민감도를 최대를 하기 위해 서로 직교한다. Sakakima 등(미국특허 제 5,243,316 호)은 자기 감지를 위해 그리고 얇은 헤드를 위해 개선된 GMR 엘리먼트를 위한 재료를 논의한다. 이 특허에서, 고-보자력재는 Co 가 풍부한 FeCo 이고 저-보자력재는 Ni 가 풍부한 NiFeCo 이다. Cain 등(미국특허 제 5,301,079 호)은 용이한 축들이 정렬되어있는 두 저-이방성 자기 필름이 전류를 지닌 비자기 전도 필름에 의해 분리된다. 비자기 필름내 전류는 두 층에서 반대 방향으로 자화를 회전시키어 디스크내 도메인들로 부터 장(field)에 대한 최대의 민감도를 달성하도록 한다. Saito 등 (미국특허 제 5,304,975 호)을 여러 주기의 교대로 쌓인 자석과 비자석층으로 이루어진 자기저항 센서에 대하여 논의한다. 리버설(reversal)을 돕기 위해 한 자기 바이러스를 적용하기 위한 한층이 포함되기도 한다.

<7> A.V. Pohm 과 C.S. Comstock 은 "소프트 멀티층내에서 스핀-밸브 효과의 메모리 응용"(J. Appl. Phys 69,5760,1991)이라는 논문을 공표하였다. 이들의 설명은 워드라인에 직교하는 센스-디지털 라인을 갖는 GMR 메모리 엘리먼트에 대한 것이다. 이 엘리먼트는 한 축에서만 폐쇄된 구조를 가지며, 워드라인내 전류에 의해 자속 폐쇄의 축으로부터 벗어나 자화가 회전된다. 이는 결국 더욱더 높은 전류를 필요로 하게 하며 자화 크립중에서 정보를 상실할 위험이 있다.

<8> Kung 등 (미국특허 제 5,343,422 호)은 GMR 메모리 소자를 가리킨다. 이는 비자기 금속 전도재 층에 의해 분리된 두 강자성재 층을 포함하는 한 기질과 그 기질위에 용착된 장방향 다중층 구조로 이루어진다. 두 자석필름의 자화 용이 축들은 서로 평행하다. 자화층중 한 층의 자화는 고정되며, 다른 한 층의 자화는 한 상태와 "제로"상태 사이에서 자유롭게 방향을 변경시킨다. 이는 워드라인과 센스-디지털 라인의 두 스트립라인으로 실시된다. 이들 두 스트립라인은 서로 직교한다. 본 발명은 폐쇄된 자속 구조에는 어떠한 준비도하지 않는다. 대신 본 발명은 엘리먼트의 너비에 달려있으며, 이것이 너무 작아서 한 도메인 영역을 지지할 수 없고, 따라서 각 개별 필름이 소자(자기가 제거됨)될 수 없다. 또한, 각 개별 메모리 엘리먼트는 두 개의 반도체 게이트를 가지며, 따라서 상기 엘리먼트들이 절반 선택 펄스들로 인해 손해를 보게 되지는 않게 된다. 엘리먼트마다 두 개의 게이트를 갖는 데 있어서의 한가지 단점은 엘리먼트가 차지하는 비용에 있다. 칩의 총 용량이 줄어든다.

<9> 반도체 임의 접근 메모리(RAM)는 당해 분야에서 숙련된 자에게 잘 알려져 있다. RAM 은 다수의 주변 회로를 가지는 칩상에서 집적된 한 세트의 메모리 셀로 이루어진다. RAM은 디지털 기술에 대한 소개, John Wiley, 1999의 Porat 등에 의해 설명된다. 일반적으로 RAM 회로는 어드레싱(접근을 위한 특정 위치를 선택), 전원제공, 편아웃(여러 부하들로 신호의 전송), 그리고 사용 가능한 출력신호를 발생시키기 위해 요구되는 컨디셔닝을 포함하는 여러 기능을 수행한다. RAM 메모리에서, 어드레싱 기법은 요구된 셀로의 임의 접근을 허용하며 접근 시간이 셀 위치와는 무관하게 된다. 다음에 선택된 부분이 사용하기 위해 발체된다. RAM은 CPU와 함께 사용할 수 있을 정도로 충분히 빠르다. 대용량의 저장을 위해 사용하기에는 너무 비싸다. 또한 정적 RAM(SRAM)과 동적 RAM(DRAM)은 메모리로의 전원이 차단되는 때 이들의 내용이 상실되게 때문에 소멸성이 있다. DRAM은 또한 주기적인 갱신을 필요로 한다. 따라서 장기간 자료 저장을 위해 DRAM 또는 SRAM 어느 하나를 사용하는 것은 실용적이지 못하다.

<10> 이피롬(EPROM)과 롬(ROM)은 램(RAM)과 대응되는 선택된 비휘발성 엘리먼트이다. 그러나, 이같은 메모리는 갱신 주기를 필요로 하지는 않지만 단지 한 번 프로그램 될 수 밖에 없는 분명한 단점을 가진다. 이에이롬(EAROM) 또는 이에이롬(EEROM) 또는 플래쉬(FLASH, 응용-최적 EPROM)와 같은 반복적으로 기록될 수 있는 다른 비휘발성 반도체 메모리는 장기간 저장을 위한 자기 메모리 신뢰도를 거의 제공하지 않는다.

<11> 상기 설명으로부터 RAM의 임의접근, 속도 및 견고함을 제공하며, 준비 또는 주기적인-갱신 전원 어느 것도 필요로 하지 않는 개선된 메모리가 영구저장 응용을 위해 바람직하다.

발명의 상세한 설명

<12> 본 발명에 따라, 자이언트(매우 큰) 자기저항을 가지는 다중층 기억장치 소자를 사용하는 메모리 셀이 설명된다. 이 기억장치 소자의 구조는 기록 작업과 비파괴 판독을 포함하는 메모리 셀의 전 동작중에 폐쇄된 한 자속경로가 효과적으로 유지되도록 한다.

<13> 이방성 자기저항(AMR)은 전류가 재료의 자화 방향과 수직이 아닌 평행방향으로 흐르는 때 저항의 차에 해당한다. 이방성 자기저항은 다양한 강자성 박막-필름 메모리에서 사용되었다. 최근에 발견된 자기저항 효과는 자이언트 자기저항(GMR)으로 알려져 있다. GMR 는 AMR 가 균질인 벌크 샘플에서 일어날 수 있다는 점에서 AMR 에서와는 다른 효과를 갖는데, GMR는 층 구조 또는 비균질 구조에서만 일어난다. GMR는 자화방향이 층마다 다른 구조에서 일어난다. GMR 의 효과는 AMR 효과의 20배 또는 그 이상이다. 또한 AMR 판독에 가장 적합한 메모리-셀 디자인은 GMR 에서는 적합하지 않으며, GMR 에 적합한 디자인은 AMR 신호를 전혀 발생시키지 못한다.

<14> 자이언트 자기저항은 본 발명의 다양한 실시예 구조 및 방법에서 사용된다. 자이언트 자기저항 효과는 판독센서, 기억장치 소자, 그리고 금속 스핀 트랜지스터와 같은 메모리 응용에서 사용된다. 여러 장점이 다중층 박막 필름에서의 자이언트 자기저항 효과는 벌크재와 단일층의 필름에 의해 나타나는 종래의 이방성 자기저항 효과보다 20배이상 큰 것으로 발견된 사실로 인해 부분적으로 기인되는 자이언트 자기저항을 사용하는 본 발명의 실시예에서 의해 실시된다.

<15> 본 발명의 한 실시예에 따라, 메모리 셀은 자이언트 자기저항을 가지는 다중층 기억장치 소자를 포함한다. 이 기억장치 소자는 적어도 일차원의 폐쇄된 자속 구조를 가지며, 다양한 층 내에서의 자화 벡터가 상기 기억장치 소자의 모든 동작 단계중에 상기의 적어도 일차원으로 제한되었다. 메모리 셀은

기록 정보로부터 기억장치 소자로 정보를 판독하기 위한 수단, 그리고 한 선택 신호를 기억장치 소자로 적용하여 기록으로부터 기억장치 소자로의 판독을 가능하게 하기 위한 선택 컨덕터를 포함한다. 더욱 특정한 실시예에서, 판독 및 기록 수단은 상기 첫 번째 구조에 전기적으로 연결된 판독 컨덕터와 판독 컨덕터와 상기 첫 번째 구조로부터 전기적으로 분리된 기록 컨덕터를 포함한다. 두 번째의 특정 실시예에서, 판독 및 기록 수단은 상기 첫 번째 구조에 전기적으로 연결된 단일 컨덕터이다.

<16> 본 발명의 또다른 실시예에서, 각각이 역시 기억장치로도 작용하는 다중층 자이언트 자기저항 소자로 이루어진 서브밀리미터 변환기(센서/액추에이터) 배열이 칩상의 주변 전자 부품들과 함께 형성되거나, 한 하이브리드로서 형성된다. 이같은 영구적인 임의 접근 기억장치(PRAM)는 서브밀리미터 정보 셀들의 주소 가능한 한 배열로 이루어지며, 상기 정보 셀 각각은 단일 기질상에서의 자기 기억장치 소자, 기록소자, 그리고 판독 소자로 이루어지고, 상기 기억장치로 소자 각각은 폐쇄된 한 자속 구조를 가진다. 한 어드레싱 방법이 배열내 셀의 위치와는 관계없는 접근시간으로 어떠한 개별 셀로도 임의 접근을 제공한다. PRAM은 이에 의해서 자기 메모리의 영구 기억장치 능력을 반도체 메모리의 견고함과 속도를 결합시킨다. 상기 개별적인 변화기들은 기억장치 소자로부터 판독하거나 기억장치 소자로 기록하기 위해 종래의 행/열 어드레싱을 사용하여 회로를 스위칭하므로써 특별히 관련된 위치와 시간에 작동된다.

<17> 본 발명의 한 실시예 장치는 "GMR 변환기"로 알려져 있는 자이언트 자기저항 판독 소자로 이루어진다. 본 발명의 특정 실시예에 따라 자이언트 자기저항 기억장치 소자의 상태를 감지할 수 있는 적절히 상호 연결된 서브 밀리미터 GMR 변환기, 그리고 ii) 선택된 GMR 변환기를 작동시키기 위한 전기적 스위칭의 조합에 의해 자료 판독이 수행된다. 변환기가 작동되는 공간 위치는 판독되어질 메모리 위치에 상응하는 것들이다. 선택된 GMR 변환기가 작동되는 시간은 전체 자료 블록이 같은 시간에 접근될 수 있도록 같은 시간이도록 선택될 수 있다.

<18> 상기 언급한 바와 같이, 자이언트 자기저항을 나타내는 재료(즉, 다중층의 박막 필름)의 사용은 각 개별 메모리 소자의 판독 신호의 크기를 증가시키며, 결국 이로 인해 여러 가지 장점이 발생되게 된다. 첫 번째로, 더욱 큰 판독 신호가 더욱 큰 배열의 구성을 허용하도록 한다. 이들은 또한 더욱 많은 수의 비트가 단일 센스 라인을 사용하여 판독되도록 한다. 또한 증가된 신호대 잡음비 때문에, 더욱더 빠른 판독이 달성된다. 이같은 장점외에도, 광범위한 작업 온도 범위에서 자이언트 자기저항이 이용될 수 있다.

<19> 자이언트 자기저항의 가장 중요한 장점은 항상 그리고 모든 메모리 셀 동작중에 완전한 자속 폐쇄를 허용한다. 다시 말해서, 기록 또는 판독 작업중에는 어떠한 소자(자속을 감소시키는) 장도 없게 된다. 이같은 상황은 AMR을 사용하는 메모리의 경우에는 가능하지 않다. GMR 엘리먼트의 경우, 한층의 자화가 180도 변하는 때 최대 저항 변화 또는 신호가 발생된다. 따라서 두축이 아닌 한 축물레에서 자속을 폐쇄시키기만 하면 되는 것이다. 그 결과 (i) 어떠한 소자 장(demagnetizing field)도 일어나지 않으며, (ii) 자화 크립(magnetization creep)에 기인한 방해문제가 일어나지 않고, (iii) 낮은 구동 전원이 필요한 것이며, 그리고 (iv) 큰 신호가 발생된다.

<20> 본 발명은 접근시간이 짧고, 충격 및 진동에 대하여 상당히 큰 내성을 가지며 높은 신뢰도와 유지관리가 불필요한 작업이고 헤드의 충돌이 없으며 자동 조정되기 때문에 디스크 및 테이프 보다 월등한 것이다. 또는 본 발명은 영구 저장을 제공하기 때문에 DRAM이다. SRAM 보다는 월등하다. 본 발명은 또한 완전히 비트가 변경가능하고, 더욱더 빠르며, 완전히 제한되지 않은 삭제 주기수를 가지므로 FLASH 보다는 월등하고 또한 마지막으로 MRAM 보다는 장점을 가진다.

<21> 하기에서는 첨부도면을 참조하여 본 발명을 상세히 설명한다.

도면의 간단한 설명

<22> 도 1a는 상부층과 저부층이 자기층이고 중간층은 비자기 층인 간단한 GMR 3층 필름을 도시한 것으로서, 여러 전자의 경로가 상부와 저부층의 자화가 평행한 경우에 대하여 도시된 도면.

<23> 도 1b는 도 1a의 3층 필름을 도시한 것으로서, 상부와 하부층의 자화가 평행하지 못함을 도시한 도면.

<24> 도 2는 두 자기 층이 다른 보자력을 가지는 GMR 3층 필름에 대한 주요 히스테리시스 루프를 도시한 도면.

<25> 도 3a는 "제로" 상태에 해당되는 GMR 3층 필름에 대한 마이너 히스테리시스 루우프를 도시한 도면.

<26> 도 3b는 "1" 상태에 해당하는 GMR 3층 필름에 대한 마이너 히스테리시스 루우프를 도시한 도면.

<27> 도 4a는 GMR 메모리 셀의 "1" 상태에서부터 비파괴성 판독 신호를 도시한 도면.

<28> 도 4b는 GMR 메모리 셀의 "제로" 상태에서부터 비파괴성 판독 신호를 도시한 도면.

<29> 도 5는 폐쇄된-자속 저장요소를 가지는 GMR PRAM 메모리 셀의 한 실시예에 대한 단면도.

<30> 도 6은 도 5의 GMR PRAM 기억장치 소자의 6개를 도시한 도면으로서 이들의 관련된 단어와 숫자 라인들(센스 라인들은 숫자 라인들 아래에 있기 때문에 도시되지 않았다)에 대한 도면.

<31> 도 7은 GMR 엘리먼트들이 판독과 기억저장을 위해 기능하게 되는 GMR PRAM 메모리 셀들의 개념을 도시한 도면.

<32> 도 8은 GMR PRAM 엘리먼트들이 판독과 기억저장의 이중 역할을 하기 위해 어떻게 단어, 숫자 및 감지 라인들에 연결되는 가를 개념적으로 도시한 도면.

<33> 도 9은 이중-역할의 GMR 엘리먼트들을 가지는 16개의 GMR PRAM 메모리 셀의 배열에 대한 실제

하지 않는 임의 접근 메모리(램)이다. PRAM 은 얼마동안 필름 메모리에서 알려지고 사용되어온바 있던 이방성 자기저항(AMR)을 대체하여 사용하도록 구성될 수 있다. AMR 은 다중층이 아닌 한가지 필름만을 필요로 하며 저항의 차이는 전류 방향에 평행한 자화와 전류 방향에 수직인 자화 사이에서 발생된다.

<65> 일차원만의 폐쇄-자속 구조를 가지는 메모리 소자를 만드는 것은 이차원의 폐쇄-자속 구조를 가지는 메모리 소자를 만드는 것보다 훨씬 쉽다. 만약 메모리 소자의 자화 벡터가 일차원(가령 평행하거나 평행하지 않은)으로 제한되면, 일차원의 폐쇄-구조이면 충분하다. 불행하게도 이방성 자기 저항신호는 자화를 90° 회전시켜서, 폐쇄 자속 구조가 필요한때에 이차원의 폐쇄-자속 구조를 필요로 한다.

<66> 개방된 구조는 필름 메모리내에 불완전한 스위치와 나쁜 방해 문제를 일으킨다. AMR 메모리가 100,000 주기 이후에 장애를 일으키게 하는 이같은 방해 문제의 설명에 대해서는 "고체상태 메모리 기술"에 대한 1994년 캘리포니아, 필라델피아에서 봄에 있는 Gerald Grahley, Proc. 회의 P97 을 참조하기 바란다. 이같은 점진적인 방해 장애는 자화 크립(creep)으로 알려져 있다. 이는 고유의 자화 회전 또는 벽-이동 스위칭 보다 낮은 한계값을 갖는 스위칭의 매우 느린 모드이다. 어느 자화 크립에 의해 필름이 스위치되기 위해 필스가 여러번 반복될 것을 필요로 한다. 특히, 하드-축 필드가 변경되는 때 온(on) 상태인 이지(easy)-축과 조합하여 하드-축 컴포넌트를 갖는 다수의 필스가 반복될 것을 필요로 한다. 하드 축 필스는 자화가 앞뒤로 회전하게 되며, 이지-축 필드는 한 방향의 벽 이동을 다른 한 방향의 벽이동 보다 유리하게 하는 에너지 차이를 제공한다. 높은 밀도에서 어떠한 폐쇄되지 않은 자속 구조로부터의 소자장도 거대하고 다른 파라미터를 지배한다. 자속 구조가 폐쇄되지 않는다면 인접 비트들 역시 크립에 기여할 것이다.

<67> 자속 폐쇄 영향으로부터 90도로 자화가 스위치될 필요가 있는 메모리 디자인에는 심각한 문제점들이 있다. 폐쇄되지 않은 에지의 이방성 형상을 극복하기 위해서는 거대한 구동 필드(drive field)가 필요하다. Daughton 과 Pohm 에 특허된 미국특허 제 5,251,170 호에서 설명된 것처럼 자화 컬링(curling)이 일어나며 신호가 분실되게 된다. 대비에 의해 만약 자속 폐쇄 축으로부터 벗어나기 위해 자화가 요구되지 않으면, 메모리 엘리먼트는 이론적으로 디스크 구동을 갖는 아철산염 코어 메모리 또는 종래의 자기 메모리와 같은 오류가 없는 판독/기록 주기를 가져야 한다. 종래의 자기 메모리는 10¹⁵ 주기까지 오류가 없이 동작되는 것으로 알려져 있다.

<68> AMR 을 이용한 메모리 디자인은 GMR 다중층 필름들이 단일층 AMR 필름을 대신해서 사용되는 경우 작동하나 이같은 디자인은 최고 적합한 것은 아니다. GMR 의 장점을 최대한도로 이용하기 위해 GMR 메모리 디자인은 자속 폐쇄 축으로부터 멀리 떨어진 자화 벡터의 회전을 피해야 하며, 이에 의해서 구동 전류를 줄이고 자화 크립에 의해 발생된 방해 문제를 피해야 한다.

<69> III. 자이언트 자기 저항을 가지는 재료 (GMR)

<70> 자이언트 자기저항(GMI)에 대한 최근의 연구 발표는 전자 공학사에서 혁명적인 변화를 가져다주었다. GMR 효과가 일정 다중층에서 일어나며, 초-박막 필름구조가 자기 금속과 비자기 금속의 교대층으로 이루어진다. 이때의 필름 두께는 수백 나노미터에 이른다. 각 주기가 동일하게 순서(L1/L2/.../Ln) 대로 이같은 멀티플 주기, 다중층 GMR 필름들은 주기적으로 시변정수를 이용한 것으로 알려져 있다. GMR 는 주기수에 따라 증가하는 경향이 있다. 야마모토 등 [H. Yamamoto, T. Okuyama, H. Dohnoae and T. Shinjo, J. Magn. & Magn. Mat. 99 (1991) 243] 은 4층, 15-주기 구조(NiFe/Cu/Co/Cu) × 15 가 10% GMR 임을 밝혀냈으며, 페트로판 등[F. Petroff, A. Barthelemy, A. Hamzic, A. Fert, P. Etienne, S. Lequien and G. Creuzet, J. Magn. & Magn. Mat. 93 (1991) 95]은 (Fe/Cr) × 18이 16%의 GMR 임을 밝혀냈다. 상기 사실들은 모두 실온에서의 결과이다.

<71> GMR 은 주로 벌크재에서 나타나는 이방성 자기저항(AMR)과는 다른 효과를 가져다준다. AMR는 오랫동안 알려져 왔으며 GMR 보다 훨씬 작은 영향을 갖는다. AMR 의 오리진은 강자성재 원자내에서 스핀-오비트 결합을 한다. 이때 평행한 것과 평행하지 않은 것은 구분되지 않는다. GMR 에서 저항의 변화는 인접한 자기 층내 자화 벡터 사이의 각에 대한 코사인 값에 비례한다. 상기 구조의 저항은 상부와 저부 필름이 평행하지 않게 자화되는때 평행하게 자화되는때 보다 더욱 크다. 이는 전류 흐름이 기판에 평행하거나 수직이거나에 관계없이 적용된다.

<72> 다중층 구조에서 GMR 값은 전류가 기판에 평행으로 흐르는지 아니면 수직으로 흐르는지에 달려있다. 자기저항은 저항값의 작은 변화로 표시된다. GMR는 전자가 필름 평면에 평행하게 이동하는때 보다 필름 평면에 수직으로 이동하는때 훨씬 크다. 그렇지만 대부분의 연구는 필름 평면에 평행한 전류를 사용하므로써 수행되었다. 그 이유는 필름 평면에 수직인 저항은 메모리 소자의 폭과 두께의 비(형태 인자)가 매우 크면 매우 작기 때문이다. 그러나, 매우 미세한 석판인쇄를 사용하여 폭이 두께와 거의 같은 메모리 소자를 만들 수 있으며 평면내 저항에서 보다 GMR 에서 훨씬 큰 퍼센트 변화와 상당한 평면내 수직인 저항을 가지는 메모리 소자를 실현하는 것이 가능하다. AMR 은 재료에 따라 대략 1 퍼센트의 영향이 있다. 평면내 GMR는 판독신호에 AMR 보다 큰 크기를 제공한다. 이는 판독신호를 훨씬 크게 만들며, AMR 식 디자인에서 보다 신호대 잡음비가 높고 판독이 빠르기 때문에 하드웨어가 덜 비싸도록 한다. 평면내 수직인 GMR 는 평면내 GMR 보다도 훨씬 크다.

<73> GMR 는 메모리 응용시 매우 유용한 특징을 가진다. 층 필름은 이들이 독립적으로 스위치되도록 하므로써 기억 저장 소자로 기능하도록 만들어진다. 본 발명의 특정 실시예에서, 여러층 필름은 각기 다른 조성물, 보자력 및 이방성 필드(장)를 갖는 연속적인 자기 층을 가지며, 각 층의 독립된 스위칭을 허용하기 위해 충분히 약한 교환 결합에 결합된 연속된 층 교환기를 가지며, 그리고 워드 라인내 전류가 차단되는 때 더욱더 낮은 보자력 필름을 리세팅하기 위해 자기층들 사이에서 충분히 강한 교환 결합을 보장하기 위해 올바른 두께를 조정하기 위해 매우 가까이 위치하는 비자기 전도층을 갖는다. 따라서, 낮은 보자력 층의 보자력은 높은 보자력 층의 보자력보다 충분히 낮도록 선택되어 이에 의해서 낮은 보자력 층이 더욱 낮은 장에서 스위치될 수 있도록 한다.

<74> 가장 간단한 GMR 다중층 필름은 3층이다. 도 1a 및 1b 는 GMR를 설명하는 간단한 3층 필름내 전자경로(96)를 도시한 것이다. 중심층은 비자기 전도층(102)이다. 상부 필름(100)과 저부 필름(104)은

강자성재이다. 도 1a 에서 상부와 저부 필름내의 자화는 평행하며, 도 1b에서는 평행하지 않다. 일반적으로, GMR 필름은 N개의 자기층과 적어도 N-1개의 비자기 전도층을 가지며, 이들은 설명을 위한 간단한 실시예들이다.

- <75> 도 2 는 GMR 교환-결합 3층 필름의 중요한 히스테리 루프를 도시한 것이다. 두 개의 자기 층 (130)(134)이 비자기 층(132)에 의해 분리된다. 두 개의 자기층은 층(130)이 높은 보자력을 갖고 층 (134)은 낮은 보자력을 갖도록 이들 사이의 교환 결합 이상에 의해 달라진 보자력들을 가진다. 필름 크로스 섹션(136)은 루우프 각 부분에서의 자화를 도시한다. 우측 상단에서 시작해서, 상부와 저부층(130) (134)은 같은 방향으로 포화된다. 만약 가해진 장(H)이 제로로 떨어지고 방향이 바뀌면, 좌측 상단에서 단면으로 도시된 바와 같이 낮은 보자력을 갖는 층이 먼저 스위치된다. 상기 장이 낮은 보자력 필름의 보자력과 결합 필드(장)를 합한 값과 같을 때 스위칭이 일어난다.
- <76> 도 2 에서 가해진 장(H)이 네가티브 방향으로 증가되는 때, 좌측상단에서 도시된 바와 같이 더욱 더 높은 보자력을 가지는 필름층이 방향을 스위치한다. 이같은 스위칭은 장의 크기가 교환 결합의 값만큼 적은 높은 보자력 필름의 보자력과 같은 때 일어난다. 따라서, 스위칭은 이같은 필름에서 두단계 처리로 수행된다.
- <77> 교환 결합 GMR 필름을 사용하는 실시예에서 한가지 중요한 특징은 마이너 히스테리시스 루우프와 관련 있으며 비파괴 판독에 대한 영향과 관계가 있다. 도 3a 는 높은 보자력(136)이 "1" 상태로 알려지기 위해 우측으로 자화되는 때 마이너 루우프를 도시한 것이다. 이와 대비하여, 도 3b 는 높은 보자력 필름(136)이 "제로"상태로 알려지기 위해 좌측으로 자화되는 때 마이너 루우프를 도시한 것이다.
- <78> 교환-결합 GMR 필름을 사용한 실시예에 따라 디자인된 메모리 셀들의 판독은 종래기술에서 자화 된 박판 필름에서 사용된 판독과는 구분된다. 이같은 실시예에서, 감지 라인을 따라 선택된 한 비트의 값은 한 워드 라인으로부터 장을 적용함으로써 얻어진 자화의 변화에 응답해서 저항 변화를 측정함으로써 비파괴 방식으로 결정된다. 장을 일시적으로 적용함으로써 낮은 보자력 필름을 스위치하며, 이같은 이유 때문에 교환 마이너스가 낮은 보자력 층의 보자력을 초과하고, 이같은 필름이 워드 라인내의 전류가 차단 되는 때 리셋되거나 다시 스위치된다. 용량성 및 유도성 잡음은 판독 주기중에 일어난다. 이들은 가상 선들과 자동 감지 증폭기를 사용해서 최소화될 수 있다. 또한 감지 신호의 파형내 차이를 찾아내므로써 또다른 잡음 거절도 달성될 수 있다. 유도 잡음은 워드 전류와 같은 파형을 가진다. 도 4a 와 4b 는 삼각 워드 전류(182)가 적용되는 때 저항 신호(180)를 나타낸다. 도 4a 는 "제로"상태에 해당하는 신호를 그리고 도 4b 는 "1" 상태에 해당하는 신호를 도시한다.
- <79> 비록 신호파형이 교환 바이어스대 보자력의 비에 따라 다소 다르기도 하지만 신호 파형은 용량성 및 유도성 잡음과는 다르며, 따라서 전기적으로 구분이 가능하다.
- <80> 비록 GMR가 일반적으로 다중층 구조에서 관찰되나, 약한 혹은 비자기 매트릭스내 단일 영역 입자들로 이루어진 적절한 이질 합금 시스템에서도 발견된다. 한가지 그와 같은 합금으로 Cu-Co이 "이질 Cu-Co 합금내 자이언트 자기저항" Physical Review Letters, Vol. 68, no. 25, 1992년 6월 22일에서 버코워츠(Berkowitz) 등에 의해, 그리고 "비다중층 자기 시스템내 자이언트 자기저항" Physical Review Letters, Vol. 68, no. 25, 1992년 6월 22일에서 지아오(Xiao) 등에 의해 설명된다.
- <81> **IV. 소프트 직각-루우프 아철산염을 포함하는 GMR PRAM**
- <82> 상기에서 설명한 바와 같이, 본 발명의 특정 실시예는 자이언트 자기저항을 사용한다. 도 5 는 멀티엘리먼트 필름을 감지하는 자이언트 자기저항을 사용하는 셀의 한 실시예를 도시한다. 도 5로 부터 메모리 셀(198)은 기하학적 구조가 장방형인 것으로 알려져 있으며, 두 레그가 소프트 페라이트(soft ferrite)(206)로 구성되고, 한 레그가 자속 폐쇄를 위해 퍼멀로이(202)로 만들어지며, 그리고 네 번째 레그가 자이언트 자기저항 다중층(214)으로 이루어진다. 기억저항을 위해 소프트 직각-루우프 페라이트의 사용이 밀리암페어 이하의 낮은 구동 전류를 허용하며 경사 페라이트로 부터 보다 더욱더 빠른 판독을 허용한다. 본 발명에 따라, 메모리 셀의 네 다리는 종래의 코어 메모리 엘리먼트와 유사한 폐쇄-자속 디자인을 갖는다. 필름은 코어둘레에서 시계방향으로 또는 반시계 방향으로 자화될 수 있다. 워드 라인(206)과 숫자 라인(210)으로 구성된 필름상에서의 스트립 라인들은 코어들을 횡단한다. 층 (204)(208)(212)은 절연층들이다. 한 감지라인(도시되지 않음)이 전기 저항 다중층(214)으로 연결되며 워드 라인(206)과 숫자라인(210) 모두로부터 고립된다.
- <83> 도 6 은 한 배열내 6개의 GMR 메모리 셀을 도시한다. 이들 셀들은 소프트 페라이트 엘리먼트 (230)와 퍼멀로이 층(232)으로 도시된다. 워드 라인(236)과 숫자 라인(234)이 도시되나, 감지 라인들은 숫자 라인(234)에 의해 가려지기 때문에 도시되지 않는다. 이 실시예에서 숫자라인과 감지 라인에 명백히 구분되는 것이다.
- <84> 본 발명의 이같은 실시예에서, 두층내의 자화가 평행한 것으로부터 평행하지 않는 것으로 변경되는 때 구조의 자기저항이 바뀔이 명백하다. 이같은 실시예의 메모리 셀을 판독하는 때 판독되어질 셀과 교차하는 워드 라인상의 절반-선택 전류가 적용된다. 이같은 전류는 이때의 전류는 셀을 스위치하기에 충분한 정도로 강하지 않아야 하며, 그러나 펄스로 부터의 필드가 셀내에 존재하는 자화와 반대이도록 되면 다중층 자이언트 자기저항의 낮은 보자력 필름을 리버스시키기에는 충분히 효과적이어야 한다.
- <85> 본 발명의 이같은 실시예에 따라, 저항에서의 변경이 포지티브 또는 네가티브 워드 펄스로 발생 되는지를 결정함으로써 한 비트가 "1" 또는 "0" 어느 하나로 비트가 판독된다. 도 4a 와 도 4b 는 이같은 동작을 도식적으로 도시한다. 각 워드 라인은 단 한 번만 특정 감지 라인을 지나친다. 따라서, 워드 단어중에 감지 라인에서 단하나의 비트만이 관련된 저항 변화를 가진다. 따라서, 주어진 한 감지라인상에서 많은 비트를 가지며 언제든지 선택된 한 비트를 판독할 수 있음이 가능하다. 또한 판독이 비파괴적 이므로, 신호대 잡음의 문제가 있으면, 여러 펄스가 잘 알려진 신호처리 방법을 사용하여 정보를 추출하기 위해 사용될 수 있다. 또한, 감지 라인상에서 신호의 파형은 워드 펄스의 파형과는 다르다. 따라서 신호가 워드 라인에서의 용량성 잡음으로부터 구분될 수 있다. 더미 감지 라인들이 사용되는 것이 바람직하며 관심있는 신호는 필요한 감지 라인으로부터의 신호와 더미라인으로 부터의 신호사이의 차이가 될

것이다.

<86> **V. 기판에 수직인 축을 갖는 토로이드 PRAM 엘리먼트.**

<87> 본 발명의 또다른 실시예가 도 7 에서 개념적으로 도시된다. 이 실시예는 기판에 수직인 축을 갖는 납작한 토로이드이다. 기본적인 자기 구조는 코어의 구조로서 링 둘레에서 어떠한 자기 갭도 가지지 않는 자속 폐쇄를 갖는다. 도 7 은 4개의 PRAM 셀들을 도시하며, 각각이 이들과 관련된 GMR 코어(248), 워드 라인(250), 숫자라인(252), 그리고 감지 라인들을 갖는다. 소자(자기 제거)장은 자화 방향 둘레 방향으로부터 크게 이탈하는 것을 막는다. 종래의 2차 코어 메모리에서와 같은 구동 라인들은 코어의 중심을 통과한다. 종래의 코어 메모리와는 달리, 감지 라인(254)들이 자이언트 자기저항을 가지는 재료로 이루어진 코어(248)에 전기적으로 연결된다. 이같은 구성은 보통의 이방성 자기저항 효과를 나타내는 재료에 대해서는 동작하지 않는다. 이 실시예에서, GMR 필름은 기억장치 소자로서 뿐만 아니라 판독 엘리먼트로도 작용한다. GMR 필름내에 하나는 높은 보자력을 갖고 다른 하나는 낮은 보자력을 갖는 두 자기재가 존재하므로써 그와 같은 이중 사용을 허용한다.

<88> 도 7 의 설명은 자기 필름이 에칭된 구동 라인의 계단식 표면이 아닌 납작한 꺼지지 않은 표면에 용착되는 것이 바람직하다. 따라서 자기 코어 저부상의 구동 라인들의 부분들은 코어 자신들보다 큰 것이 바람직하다. 또한 이 실시예에서, 구동 라인의 상측부가 코어의 중심을 통과하여 저부에 연결된다. 이것이 도 8 에 도시된다.

<89> 도 8 에서 도시된 바와 같은 메모리 셀들의 한 배열은 워드라인(270)들의 저부부분들 먼저 아래로 내려놓으므로써 만들어진다. 다음에 한 절연층(272)(워드 라인(282)아래)이 내려 놓고 다음에 에칭된다. 다음에 숫자라인(274)의 저부부분이 용착되며 에칭된다. 다음에 절연층(272)중 한 층이 용착된다. 코어(276)가 내려 놓이며 각 코어는 두 저부 도체 층(270)(274)의 교차에 의해 만들어진 넓직한 테이블 위에 있게 된다. 다음에 저부 층들의 구멍(구멍(278)은 워드라인(276)의 저부를 향하고 구멍(280)은 숫자 라인(274)의 저부로 가게된다)은 에칭된다. 워드라인(282)의 상측부와 숫자라인(284)의 상측부는 구멍(278)(280)을 통해 각각 하측부로 연결시키므로써 만들어진다. 마지막으로, 감지라인(286)이 용착된다. 모두해서 7개의 용착 단계가 있는데 4개는 금속 층이고 세 개는 절연층이다. 도 8 의 A-A 도는 A-A선 단면도를 도시한 것이다. 제조에 대하여서는 하기에 더욱 상세히 설명된다.

<90> 본 발명의 한 실시예에 따른 메모리 셀 배열의 실제 기하학 구조가 도 9 에서 도시된다. 16개의 GMR 메모리 셀들은 코어(306), 워드라인(300), 숫자라인(302), 그리고 감지라인(304)을 갖는 것으로 도시된다. 이들이 직사각으로 만들어진다면 상당히 밀집되게 팩될 수 있다. 사진석판 기술처리로 달성될 수 있는 최소 특징 크기는 $2\mu\text{m} \times 8\mu\text{m}$ 중심상에 있다. 사진 석판 해상도가 10배 정밀해진다면 메모리 셀들의 중심간 거리와 전류 요구도 10배로 줄며, 그리고 메모리 밀도는 100배가 증가한다. 사진 석판 기술의 현재의 진보는 비교적 짧은 시간내에 약 250nm(또는 120nm조차)의 최소 크기가 가능하게 될 것이다. 따라서, 이같은 메모리의 밀도는 사진석판 기술의 제한에 의해서만 제한된다. 추가로 완전한 자속 폐쇄 때문에 이같은 메모리 배열이 자기 필름 메모리와 관련된 종래의 문제를 갖지는 않게 된다.

<91> **VI. 기판에 평행한 폐쇄 축을 갖는 PRAM 엘리먼트**

<92> 더욱 적은 제조단계를 필요로 하는 그리고 도 7 에서보다 더욱 밀집된 GMR PRAM 셀(400)이 도 10 에서 도시된다. 얇은 절연 갭(404)을 통해 저부 자기 필름(412)으로부터 상부 필름(402)으로 그리고 다시 저부 자기필름으로 자속 결합이 통과된다. 기하학적 구조는 측면에서 볼 때 납작해진 토로이드(환상면)와 같다. 이같이 얇은 절연 갭 때문에, 자속 폐쇄는 도 7 의 실시예에서처럼 완전하지 못하다. 자기 필름사이의 결합 종류는 강자성체 결합, 비 강자성 결합, 또는 스트레이-필드 결합의 어떠한 조합이 될 수도 있다.

<93> PRAM 셀(400)은 퍼멀로이 유지 층(402), 절연 필름(404), 숫자 라인(406), 워드 라인(408), 절연 층(410), 그리고 GMR 을 나타내는 다중층 기억장치 필름(412)을 포함한다. 퍼멀로이 유지 층(402)으로부터 GMR 필름(412)을 분리시키는 절연 층(404)은 두 금속층을 단락시키지 않고 가능한 한 얇은 필요가 있다. 50 Å의 두께가 적합하다. 퍼멀로이 유지층(402)은 스트립 라인둘레에 있는 기억장치 필름(412) 한 단부로부터 기억장치 필름(412)의 다른 한 부호의 자속 경로를 완성하기에 충분할 정도로 두꺼워야 한다. 스트라이프(줄무늬 영역)를 피하고 낮은 보자력을 갖기 위해 약한 포지티브의 자기변형을 갖도록 다소 철이 풍부하다. GMR 다중층 필름(412)은 (NiFe/Cu/Co/Cu) × 15이다. 용착의 순서는 다음과 같다. 기판상의 첫 번째 용착은 다중층 GMR 필름(412)이다. 그후에 절연층(410)과 또다른 절연층(410)에 의해 분리된 두 개의 구동 라인(406)(408)이 용착되며 모양이 정해진다. 구동 라인(406)(408)의 구성이 도 11 에 도시되며, 이는 6개의 PRAM 셀(400) 배열(420)을 도시한다. 다음 단계는 퍼멀로이 유지층(402)으로부터 GMR 필름(412)을 분리시키기 위해 어셈블리상에 용착된 매우 얇은 절연 필름(404)(대략 50 Å)이다. 퍼멀로이 유지층(402)은 마지막으로 용착된 층이다. 도 10 과 11에 도시된 디자인은 생산비가 낮으며 적은 전류를 필요로 하고, 일정한 마스크 크기에 대비하여 높은 밀도를 가지며, AMR을 사용하는 메모리 셀보다 10배나 큰 판독 전압(10)을 갖는다. 이같은 디자인의 수정은 퍼멀로이 유지층(402)을 기억장치 소자(412)와 동일한 GMR 다중층 필름으로 대체시키기 위한 것이다. 다음에 절연 갭(404)이 제거될 수 있다.

<94> 도 11 로부터 두 구동 라인들이 본 발명에서 평행하며 직교하지 않음을 알 수 있다. 이는 직교 구동 라인들이 자속 폐쇄 방향으로부터 멀어지도록 자화시키기 때문에 매우 중요하다. 본 발명에서는 자속이 항상 폐쇄된다.

<95> **VII. 버티칼 GMR를 갖는 극소 PRAM 엘리먼트**

<96> 현재 이용될 수 있는 고-해상도 장비와 완전 금속 스핀 트랜지스터를 통하여 최고 PRAM 밀도가 달성될 수 있다. 이같은 고-해상도 장비의 특징에, 팁으로 구성된 마이크로스코프가 하기에 설명된다. 이같은 실시예의 사용은 설명의 목적을 위한 것이다.

<97> A. 주사 탐침 마이크로스코프는 나노미터 스케일로 표면을 변경시킬 수 있기 때문에 극히 높은

밀도로 자료를 저장할 수 있다. 디지털 메모리로 두가지 새로운 접근방법[John Mamin, Proc. 1994 Spring Conference on Solid-State Memory Technologies, May 23-25, Pasadena CA, pp 121-33] 은 주사 터널링 마이크로스코프(STM)와 원자력 마이크로스코프(AFM)를 포함한다. 이들 장치에서, 접촉하고 있는 한 표면이 판독/기록 작업중에 표면을 상영/변경시키기 위해 사용된다. 도 12-14에서 도시된 PRAM 디자인은 상기 마이크로스코프의 능력을 고체 상태 메모리의 동작 및 생산비 장점을 가지는 몇 개의 원자 구조 특징과 결합시킨다. 이같은 고-해상도 장비에 의해 가능해지는 매우 미세한 석판 인쇄는 매우 커다란 PRAM 칩을 만들도록 사용될 수 있다. STM 탐침들은 한 배열로 만들어질 수 있으며, 상기에서 언급한 미국특허 제 5,237,529 호에서 설명될 바와 같은 메모리 응용에서 변환기로 사용될 수도 있다.

<98> 플레인(plane)내 GMR PRAM 특징의 제한은 두 가지이다. 첫 번째는 석판인쇄의 부적합에 의해 발생하는 그리고 종래 제어 전자장치에 의해 차지되는 비교적 큰 면적에 의해 발생하는 밀도 제한이 있다. 두 번째로는 제어 전자장치로 인한 속도 제한이 있다. PRAM의 생산을 위해 주사 탐침 마이크로스코프(SPM)와 같은 고-해상도 기술의 사용은 적어도 종래의 석판 인쇄로 달성될 수 있는 크기에 필적하는 크기만큼 PRAM 셀의 최소 특징 크기에 대한 제한을 줄인다. SPM의 사용은 또한 출력을 크게 증가시키고 구동 전류를 크게 줄이는 형성 인수를 갖는 메모리 소자를 제조할 수 있도록 한다.

<99> 제어 전자장치의 속도와 같은 두 번째 제한은 완전 금속 스핀 트랜지스터를 GMR 배열로 적용함으로써 어드레스된다. 본 발명에 따라, 완전한 금속 스핀 트랜지스터를 가지는 수직형 GMR PRAM 엘리먼트들은 AMR 디자인이나 플레인내 GMR 디자인보다 훨씬 높은 밀도와 보다 빠른 판독을 제공한다.

<100> GMR 메모리는 다양한 보조 주변 전자 장치를 필요로 한다. 이들로는 기록 및 판독 작업중에 필요한 워드라인으로 워드 전류 펄스를 보내기 위한 워드-선택 매트릭스, 기록 주기중에 필요한 숫자 라인으로 숫자 전류 펄스를 보내기 위한 숫자-선택 매트릭스, 그리고 필요한 감지라인으로 부터 감지 증폭기로 신호를 보내기 위한 감지 선택 매트릭스등이 있다. 이와 같은 전자적 배열들은 종래의 실리콘 소자들로 이루어진다. 이 경우, PRAM 엘리먼트들은 이미 선택 트랜지스터가 내장된 실리콘 칩상에서 만들어진다. 그러나, 선택 전자장치들은 GMR 재료로부터 만들어질 수 있기도 하다. 결과적으로, 선택 전자장치가 GMR 메모리 엘리먼트와 동시에 침착될 수 있으며, 따라서 많은 수의 마스크와 제조단계를 절약시킨다. 한가지 이와 같은 GMR 장치로는 스핀 트랜지스터가 있다.

<101> B. 완전-금속(GMR) 스핀 트랜지스터

<102> 완전-금속 스핀 트랜지스터는 새로운 종류의 스위칭 소자이다[M. Johnson, IEEE Spectrum 31 No. 5 (1994) 47] 이는 두 개의 상이한 캐리어에 의존하는 점에서 종래의 쌍극형 트랜지스터와는 다른 예이다. 그러나 실리콘 쌍극형 트랜지스터의 캐리어는 전자와 전공이며, 따라서 캐리어는 각기 다른 전기 전하를 띄며, 금속 트랜지스터의 두 캐리어 수는 모두 전자로서 이들의 스핀 정렬에 의해 구분된다. 일반적으로, 자이언트 자기저항 엘리먼트의 에미터와 콜렉터층 강자성체 필름이며 베이스층은 비금속층이다. 그 출력은 두 자화사이의 각을 변경시키므로써, 즉 두 필름중 한 필름을 스위칭하여 이들의 상대적인 방향이 평행한 정렬과 평행하지 않은 정렬 사이에서 변경될 수 있도록 한다. 크기가 줄어드는때 이같은 특징들은 개선되지 않으며, 서브 마이크로의 석판 인쇄술은 이같은 제조기술에 용이하게 이용될 수 있으므로 밀도로 볼 때 100배까지 반도체 쌍극형 트랜지스터보다 질적으로 작게 만들어질 수 있다. 스위칭 시간은 1-10ns 범위이고 GMR PRAM 기억장치 소자에서와 같다. 따라서, 완전-금속 트랜지스터로 종래의 제어 전자장치를 대체시키므로써 PRAM 셀의 크기와 스위칭 속도를 속도와 밀도의 특징이 기억장치 소자 자신의 특징에 의해 제한되는 점까지 줄일 수 있도록 한다. 추가로 PRAM 생산 공정을 하기에서 설명하는 바와 같이 크게 간단하게 할 수 있다.

<103> 본 발명의 PRAM을 완전-금속 스핀 트랜지스터를 사용하는 때는 큰 장점이 있는데 이는 이들이 다른 기능 PRAM 엘리먼트와 같은 칩에서 동시에 만들어질 수 있기 때문이다. 높은 온도에서의 어떠한 추가의 자화, 도핑 또는 추가의 처리단계가 필요하지 않다. 어떠한 추가의 용착 단계나 처리 없이 동시에 같은 기판상에 전 메모리, 선택 전자장치 그리고 모두가 용착된다. 가령 도 5-11에서 도시된 PRAM 디자인들은 스태드 박판 필름 플래저 처리, 마이크로머신닝, 석판인쇄, 집적 회로 그리고 자기저항재를 사용하여 제조될 수 있다. 반도체 트랜지스터를 스핀 트랜지스터로 대체시키므로써 적어도 두 가지에서 PRAM 제조를 단순하게 한다. 한가지는 제조시에 같은 기판상의 반도체와 자기재를 결합시키는데서 일어날 수 있는 복잡성을 제거시킨다. 또한 반도체 제조에는 기여하지 않는 소위 "웨빙(webbing)" 처리에 의해 PRAM의 대량생산을 가능하게도 한다.

<104> PRAM내 GMR 스핀 트랜지스터는 기억장치/판독 소자와 같은 재료로 만들어지나, 같은 구조를 가져야 할 필요는 없다. 자기층의 보자력은 기억장치/판독 소자의 보자력과 유사한 것이 바람직하다. 설명된 바와 같이 GMR 스핀 트랜지스터의 사용은 PRAM의 지원 전자장치들을 실시하기 위한 한가지 방법만을 설명하고 있으나, 본 발명이 이같은 실시예로 제한되는 것은 아니다.

<105> C. 극초 밀도 테라비트 PRAM

<106> 기판상에 직접 라인들과 기억장치/판독 소자들을 용착시키고 패턴을 만들기 위해 이용될 수 있는 최고 해상도 기술로 종래의 석판인쇄 및 마이크로 제작 기술을 대체시키고, 완전-금속 스핀 트랜지스터로 실리콘으로된 트랜지스터를 대체시키므로써 더욱더 높은 밀도(10 Gbit/cm²-1Tbit/cm²)와 더욱더 빠른(<10 ns) PRAM을 만들 수 있게 된다.

<107> 극초 밀도 테라비트 메모리에 대한 PRAM 셀(500)의 개념적인 디자인이 도 12(a)와 도 12(b)에서 도시된다. 도 12(a)는 워드 라인(502)이 절연된 필러 섹션(506)을 경유하여 GMR 기억장치 필름(504)을 통해 어떻게 결합되는가를 명백히 보여주는 PRAM 셀(500)의 준 분해사시 도면을 도시한 것이다. 도 12(b)는 절연부분(508)을 갖는 분해하지 않은 도면을 도시한 것이다. 폐쇄된-자속 GMR 결합 기억장치/판독 필름(504)은 워드라인(502)내 전류와 감지/디지털 라인(510)내 전류의 일치에 의해 스위칭된다. 상기 감지/디지털 라인내 전류는 GMR 필름을 통과하며, 워드 라인내 전류는 GMR 필름으로 절연된다. 도시된 메모리는 일치하는 전류와 비트로 조직된 2D이다. 이같은 실시예에서 도 5와 6의 실시예와는 대비되듯이 디지털 라인과 감지라인은 단일의 감지/디지털 라인내로 결합된다.

<108> 16개의 메모리 셀(500)의 배열(520)이 도 13에 도시된다. 물론, 테라비트 메모리는 각 모듈내에 훨씬 많은 라인들을 갖는다. 워드-전류 구동기와 워드-선택 매트릭스(도시되지 않음)는 워드-라인(502)의 끝에 있으며, 한 감지 증폭기가 감지/디지털 라인(510)의 끝에 있고, 한 감지-선택 매트릭스(저-수준 게이트; 도시되지 않음)가 한 단부에 그리고 한 디지털-선택 매트릭스는 다른 한 단부에 있다(역시 도시되지 않음) 워드라인(502), 감지/디지털 라인(510) 그리고 선택 매트릭스(552) (554)(556)를 도시하는 GMR PRAM 모듈(550)은 도 14에서 도시된다. 종래의 AMR 메모리는 각 감지 라인상에서 32개의 메모리 엘리먼트들을 갖는다. GMR 엘리먼트들이 훨씬 큰 출력을 가지기 때문에 감지/디지털 라인마다의 엘리먼트 수는 적어도 10배 이상 많다. 더미 라인들은 잡음을 취소하기 위해 사용된다.

<109> 판독은 플레인 GMR PRAM 에서와 같이 수행된다. 워드 전류는 선택된 워드 라인을 따라 보내지며, 워드라인을 따라 각 비트의 퍼멀로이의 층의 자화 벡터 변경을 발생시킨다. 더욱더 높은 자화 코발트 층은 방해받지 않는다. 단일 센스/디지털 라인이 선택되며 이같은 라인에서만 신호가 낮은 수준의 게이트를 통해 그같은 모듈을 위한 감지 증폭기로 보내진다. 따라서 감지 증폭기는 선택된 워드 라인과 선택된 감지/디지털 라인이 교차하는 곳에 있는 1비트로부터의 신호만을 감지한다.

<110> 도 12-14에서 도시된 GMR PRAM 엘리먼트들은 매우 긴밀하고, 집적되며, 빠르고, 한때 모든 컴퓨터의 일부분이었던 자기 코어 메모리만큼, 용이하게 수행할 것으로 기대된다. 종래 코어와는 달리, 이들 PRAM 엘리먼트들은 완전한 자속 폐쇄를 가지며 더욱더 양호하고 빠르며 이들이 더욱 작아지기 때문에 적은 전류를 필요로 한다. 그러나 종래의 코어 메모리와는 달리

<111> (i) 석판 인쇄술에 의한 것과는 달리 PRAM 배열에는 어떠한 밀도 제한도 없으며,

<112> (ii) 출력이 자속에 종속하지 않기 때문에 크기에 따라 줄어들지 않고, 그리고

<113> (iii) 판독이 파괴적이지 않다. PRAM의 출력은 전류가 메모리 엘리먼트를 통과하는 때 자이언트 자기저항 덕택이다. 이같은 출력은 전체 저항의 부분적 변화이며 형태 인자가 동일한 동안에는 메모리 엘리먼트의 크기와 무관하다. 도 12-14에서의 디자인의 컨덕터와 메모리는 금속이고 종래 반도체의 캐리어 제한을 갖지 않는다. 따라서 이들 PRAM 엘리먼트는 종래 코어의 양호한 특징을 유지하며 이들의 바람직하지 않은 단점들은 제거시킨다. 이들 PRAM 엘리먼트들은 말 그대로 "슈퍼코어"이다. 간단히 말해서 이같은 PRAM 디자인은 빠르고, 비싸지 않으며, 임의 접근이고 신속하게 변경될 수 있으며, 견고하고, 비휘발성이며 테라비트 메모리에 적합하다.

<114> VIII. 제조

<115> 일반적으로, 자이언트 자기저항 필름은 PRAM 정보 셀의 일부로서 동작하기 위해 주의 깊은 디자인 및 제조기술을 필요로 한다. 큰 보자력을 갖는 층은 워드와 디지털 라인내 전류의 조합으로부터 장에 의해 스위치되기에 충분하도록 낮은 보자력을 가져야 하고, 워드 또는 디지털 펄스만에 의해서는 스위치되지 않을 정도로 충분히 높아야 한다. 최대 신호를 위해, 높은 보자력층은 스위치 되어질 모든 낮은 보자력 층에 필요한 수준 이하에서는 스위치되지 않아야 한다. 이같은 목적을 위해 높은 보자력 비전도 자기 산화물 층은 코발트의 최소 보자력을 높이기 위해 첫 번째 코발트 층 이전에 기판상에 용착된다. 마찬가지로, 기판의 마지막 코발트 층상에 또다른 그와 같은 층이 열마가 용착된다. 비자기 금속층은 두가지 층들이 상호 무관하게 스위치될 수 있도록 교환 결합이 충분히 약하도록 두꺼워야 하며 전체 구조의 저항을 낮추므로써 필름 신호를 차단시킬 정도로 두껍지는 않아야 한다.

<116> A. 제조공정

<117> 자이언트 자기저항 필름으로 이루어진 메모리 셀들의 제조공정이 하기에서 설명된다. 필름들은 둘다 잘 알려진 기술인 스퍼터링 또는 증발에 의해 만들어진다. 자이언트 자기저항 필름을 에칭된 구동라인의 계단 표면 위가 아닌 납작하고 깨지지 않은 기질 표면상에 용착시키는 것이 바람직하다. 이같은 이유 때문에 도 8에 관련하여 설명한 바와 같이 자기 코어 엘리먼트의 저부에서 구동 라인들의 부분들이 코어 엘리먼트 자체보다 더욱 큰 것이 바람직하다. 또한, 이같은 실시예에서, 구동 라인들의 상측부가 코어 엘리먼트의 중심을 통해서 하측 부분으로 연결된다.

<118> 제조공정에서, 워드 라인들의 하측 부분들이 먼저 아래에 놓인다. 그런 다음, 절연층이 적용된다. 다음 이들 두층의 에칭이 수행된다. 다음에, 디지털 라인의 하측부가 용착되고 다음에 에칭된다. 디지털 라인의 하측부에 이어서 또다른 절연층이 용착된다.

<119> 이때에는 코어를 아래로 내려놓는 것이 바람직하다. 코어 엘리먼트 각각은 앞서 아래로 놓인 두 하측 컨덕터 층이 교차하는 곳에서 만들어진 넓은 테이블 상에 위치하게 된다. 다음에, 구동라인들의 상측부가 만들어지며 코어 엘리먼트들내 에칭된 구멍들을 통해 하측부로 연결하도록 한다. 이와 같은 바람직한 제조공정에서는 네 개의 금속층과 세 개의 절연층을 기질 표면상에 용착시키는 7개의 용착단계가 있다.

<120> B. 비자화 장을 피한다.

<121> 상기에서 언급한 바와 같이, 본 발명의 메모리 셀 디자인에서는 메모리 동작의 모든 단계중에 자속 구조가 닫혀져 있다. 개방된 구조는 불완전한 스위칭을 만들게 되며, 자화 크립을 통해 정보의 상실을 발생시키고 기본적으로 느린 스위칭 처리를 일으킨다. 이웃하는 비트들은 자속 구조가 닫혀져 있지 않다면 자화 크립에 영향을 미치도록 할 것이다. 종래의 필름 메모리가 일차원의 폐쇄된 자속으로 디자인되었으나(구동 라인들의 폭 때문에), 이들은 다른 방향으로 개방되어 있다. 자화 필드가 이차원으로 회전되는 때 자화 필드가 메모리 파괴를 시작한다. 본 발명의 디자인에 따라, 메모리 셀의 자화는 이차원으로 회전되지 않으며, 따라서 본 발명에 따라 만들어진 메모리 셀들은 자화 크립 및 그와 관련된 문제들을 만들어내지 않는다.

<122> 본 발명의 메모리 셀에서, 전류는 필름에 수직으로 또는 필름 평면내에서 흐를 수 있다. 일반적으로, 저항의 변화, 즉 GMR 영향은 평면내에 있을 때보다 수직인때에 훨씬 크며, 따라서 원칙적으로는 수직 흐름의 경우가 판독 엘리먼트를 위한 바람직한 구성이다. 그러나 메모리 엘리먼트의 폭은 그 두께보

다 몇배가 더 두꺼우며 평면 내 수직인 저항은 불편할 정도로 작고, 양호한 판독 신호를 얻기가 곤란하다. 이같은 곤란함은 더욱더 바람직한 형태 인자를 갖는 엘리먼트, 즉 폭이 두께에 필적하는 엘리먼트의 제조를 허용하는 충분히 미세한 석판 인쇄술로 극복될 수 있다. 따라서 양호한 판독 신호와 저항의 더욱 큰 변화를 달성할 수 있어서, 이에 의해 "1"과 "0"로부터의 신호가 명백하게 구분될 수 있도록 하는 충분히 큰 저항을 가지는 기억저장/판독 엘리먼트를 실현하는 것이 가능하다.

<123> 본 발명에서 자이언트 자기저항을 나타내는 재료의 사용은 메모리 셀 디자인에서 여러 가지 중요한 선택을 필요로 한다. 첫 번째로, 비자기 컨덕터는 전자의 평균 자유 경로 이하의 두께를 가져야 한다. 평면 내 동작이 선택된다면, 중간층의 분포 효과가 중요하다. 그러나 다른 기회가 있을 수도 있다. 두 층내에서 스핀을 연결시키는 두 자기층 사이에는 슈퍼교환이 있게 된다. 결합의 세기는 분리층의 두께에 달려있으며, 두께가 두꺼워짐에 따라 더욱더 작아지게 된다. 그러나, 결합의 사인 값은 분리거리의 함수이며, 따라서 결합은 어떤 분리에서는 강자성체이고 다른 분리에서는 비강자성체이다. 이에 대하여서는 층들사이에서 다양한 분리를 갖는 필름을 만들고 리버스된 커플링이 분리거리의 4배임을 발견한 Parkin 등에 의해 실험적으로 밝혀졌다.

<124> 또한 강자성체 커플링 또는 비강자성체 커플링 조합의 선택이 있게 된다. 비파괴 판독은 다른 자기층과 평행하게 자화되는 것과 평행하지 않게 자화되는 것 사이에서 진동하도록 한 층에서의 자화를 반복적으로 변경시키므로써 실시될 수 있다. 이같은 반복적인 비파괴 판독이 신호 대 잡음 비를 개선시킨다.

<125> 자기 층의 조성물 또한 중요하다. 자기 층의 조성물은 다운 스핀 전자까지의 큰 비율을 가진다. 예를 들어, 순수 니켈은 좋은 선택이 아니다. 이 조성물은 제로 자기변형, 큰 그레인 크기, 낮은 이방성에 적합한 것이다. 반복적인 비파괴 판독을 위해 상층 자기층의 보자력은 하층층의 보자력과 달라야 하며, 두 자기층 사이의 교환 결합은 충분히 커서 스위치된 층이 판독 전류가 제거된 때 본래의 상태로 되돌아가게 하고, 따라서 판독층에는 한 층의 방향이 그대로 유지되며 다른 층의 방향은 반복해서 진동한다.

<126> 자기 층들은 판독에 가장 유용하도록 하기 위해 상이해야 한다. 한 층이 기억저장 소자이고 다른 한층은 판독 소자이다. 적용된 판독 전류는 판독 층을 스위치하며, 그러나 기억저장 층을 스위치하지는 않는다. 또한 둘다 스위칭중 절반-선택 장을 지원하는 디지털 라인, 그리고 판독중 신호를 탐지하기 위한 감지 라인으로서 자기저항 감지를 위해 전류를 공급하는 라인을 사용할 수도 있다.

<127> IX. 대표적인 응용

<128> 상기에서 설명된 비휘발성 메모리 배열의 특별한 특징이 다양한 고속 자료 기억저장 및 회수 시스템에 이바지하고 이에 직접적인 가치를 부여하였다. 일반적으로, PRAM은 컴퓨터, 레코더, 제어기와 같은 디지털 시스템 그리고 이들 장치가 관계하는 모든 산업분야에서 주 메모리 그리고 대용량 기억장치로 응용된다. 특수한 응용의 부분적인 목록으로는 다음을 포함한다.

<129> 가장 중요한 용도는 많은 자료 기억저장과 최대 접근 속도를 필요로 하는 컴퓨터 응용에서이다. 상기의 한 예가 가이던스 시스템과 같은 결정을 하는 요구조건을 갖는 인공 지능 처리가 될 것이다. 또 다른 중요한 예는 감지 입력과 신속한 응답 작용을 필요로 하는 로봇 시스템이다. 비휘발성 메모리로부터 고속이며 병렬인 접근으로부터 이익을 보는 어떠한 컴퓨터 응용도 이와 같은 컴포넌트로부터 이익을 볼 것이다. 그 한 예가 갑작스런 임의 전력 손실을 경험하는 필드 통신 시스템과 제어기가 될 것이다. 대개, 디지털 통신 제어기는 최대의 대역폭을 필요로 한다.

<130> 대개 즉각적인 피이드백을 필요로 하는 자(수술대에서 수술하는 외과의사)에 의해 필요한 그리고 그와 같은 최대의 실시간 접근속도가 필수적인 상당한 양의 저장된 자료에 접근하는 실시간 시스템으로의 응용이 있을 수 있다. 비휘발성과 RAM과 같은 속도의 PRAM 조합은 이같은 응용에 중요하다.

<131> 어떠한 데이터베이스 조사, 그래픽 그리고 대부분의 비즈니스 컴퓨터 응용과 같은 디스크-집약 응용에서, 시간 배치는 1/0의 중요한 부분을 나타낸다. 모든 이와 같은 응용에서, GMR PRAM을 기본으로 한 기억저장은 전체 계산 속도에서 상당한 개선을 갖는 여러 크기 정도로 1/0에 필요한 시간을 줄인다. 특히 GMR PRAM은 5가지 점에서 디스크 및 테이프보다 크게 우월하다. 여러 크기 정도로 빠른 자료-접근 시간, 충격과 진동에 상당히 큰 내성, 높은 신뢰도, 관리를 필요로 하지 않는 동작, 그리고 헤드 충돌이 없음.

<132> 임의 접근과 영구 기억저장을 위한 높은 속도와 관련된 메모리 시스템의 비교적 작은 크기와 무게는 본 발명이 PC에 아주 적합하도록 만들며, PRAM의 비휘발성은 백업 배터리를 필요로 하지 않도록 한다.

<133> 본 발명의 PRAM은 반도체 메모리의 견고함과 접근 속도에 있어서 자기 기억장치의 제한이 없는 삭제 주기수와 비휘발성을 결합시키는 능력에 있어서 특별하다. PRAM의 상기 특징이 4가지의 상업적으로 이용될 수 있는 반도체 메모리의 특징과 함께 테이블 1 에서 비교된다. 정적 RAM(SRAM), 동적 RAM(DRAM), 그리고 FLASH(플래쉬), 응용이 최고로 적합하게 된 EPROM(지울 수 있는 프로그램 가능한 판독 전용 기억장치)으로 적용된 제품 이름, PRAM은 SRAM과 낮은 전원 분산에 접근하는 기록 및 판독 속도를 제공하였다. 높은 속도의 동적 기술과는 달리, PRAM은 비휘발성이고 따라서 준비 전원을 필요로 하지 않는다. 비휘발성으로 간주되는 다른 메모리중 유일한 메모리인 FLASH와 달리, PRAM은 제한되지 않은 수의 기록 주기를 가진다. FLASH는 낮은 전원에서 높은 밀도를 제공한다. 매우 오랜 기록 시간을 가지며 비트가 완전히 변경가능하지는 않다. 즉 이는 임의 접근을 지원하지 않는다.

[표 1]

<134>

Comparison of some properties of semiconductor memories and PRAMs								
Type	Speed (ns)		Density (Mb/cm ²)	Power (W/Mb)	Stdby Power (mW/Mb)	Number of write cycles	Nonvo- latile	Fully bit alterable
	Write	Read						
SRAM	12	12	1.00	0.70	250	unlimited	no	yes
DRAM	60	60	3.34	0.35	10	unlimited	no	yes
FLASH ¹	16,000	120	6.67	0.15	0	100,000	yes	no
PRAM ²	20	20	52.0	0.10	0	unlimited	yes	yes

<135>

플래쉬(FLASH)의 파라미터는 여러 아키텍처중 하나에 해당한다. 기록 엔트리에서 16 μ s는 수십 밀리세컨드로 연장될 수 있는 시간범위 가운데 아래쪽 끝이 된다. GMR를 사용한 디자인의 PRAM 속도는 종래 제어 전자장치의 10ns에 10ns의 예측된 기억저장-필름 스위칭 속도를 더한 것이다. PRAM 밀도는 사진식판 인쇄를 사용하고 0.2 μ m에 1.2 μ m × 1.6 μ m 셀 크기의 최소 크기를 갖는 도 9 에 도시된 디자인을 사용한다.

<136>

표 2 는 다른 메모리 시스템에서 공개된 PRAM(영구 임의 접근 메모리)를 비교한 것이다.

[표 2a]

<137>

Property	Device				
	Disk ¹	EAROM ² EEROM ³	CCD ⁴	MBM ⁵	PRAM ⁶
Mechanical motion	Yes	No	No	No	No
Reliability of long-term data-retention	High	Low	Low	High	High
Access	Serial	Random	Serial	Serial	Random
Sensitivity to shock and vibration	High	Low	Low	Moderate	Low to Moderate
Maintenance-free operation	No	Yes	Yes	Yes	Yes
Access time per bit	Long	Short	Long	Long	Short
(Kbits)	Moderate	Short	Moderate	Moderate	Short
(Mbits)	Short	Short	Short	Short	Short
(Gbits)					

[표 2b]

<138>

1. Mechanical Disk-Drive System
2. Electrically Alterable Read-Only Memory (EAROM)
3. Electrically Erasable Read-Only Memory (EEROM)
4. Charge-Coupled Device (CCD)
5. Magnetic Bubble Memory (MBM)
6. Permanent Random-Access Memory (PRAM)

<139>

X. 결론

<140>

상기 설명은 설명 목적인 것이다. 본 발명에 대한 많은 변경이 가능하다. 예를 들면, 각기 다른 종류의 변환기가 사용될 수 있다. 따라서 본 발명은 청구범위와 그의 균등 발명에 의해 제한될 것이다.

(57) 청구의 범위

청구항 1

다수의 층을 가지는 첫 번째 구조로 이루어진 메모리로서, 선택된 층들이 이들 층에 관련된 자화

벡터를 가지며, 상기 첫 번째 구조가 자이언트 자기저항(GMR)을 갖고 있고, 상기 기억장치 소자가 적어도 일차원의 폐쇄 자속 구조를 가지며, 상기 첫 번째 구조와 관련된 상기 자화벡터가 메모리의 모든 동작 단계중에 적어도 일차원으로 제한되는 메모리 셀.

청구항 2

제 1 항에 있어서, 상기 다수의 층들이 첫 번째 수의 강자성체 층들과 이들과 교대되는 두 번째 수의 비자기 전도층들로 구성되며, 두 번째 수의 층들이 첫 번째 수의 층들보다 적어도 하나가 적으며, 상기 자화 벡터들이 강자성체 층들과 관련하게 뒀을 특징으로 하는 메모리 셀.

청구항 3

제 2 항에 있어서, 상기 첫 번째 수의 강자성체 층들이 첫 번째의 보자력을 갖는 적어도 첫 번째 층과 두 번째의 보자력을 갖는 적어도 두 번째 층으로 이루어지고, 상기 두 번째 보자력이 첫 번째 보자력보다 크을 특징으로 하는 메모리 셀.

청구항 4

제 3 항에 있어서, 적어도 하나의 두 번째 층이 한 산화물 층과 접촉하여 있고, 이에 의해서 적어도 하나의 두 번째 층의 스위칭 임계값을 상승시키게 됨을 특징으로 하는 메모리 셀.

청구항 5

제 1 항에 있어서, 상기 기억장치 첫 번째 층이 정보의 저장을 위한 층이고 상기 기억장치 두 번째 층이 정보의 판독을 위한 층임을 특징으로 하는 메모리 셀.

청구항 6

제 1 항에 있어서, 상기 첫 번째 구조가 다수의 레그(legs)로 이루어지며, 이들 레그중 하나가 자이언트 자기저항을 가지는 다중층 구조이고, 상기 다중층 구조의 자기층 각각이 직각 루우프(square-loop)구조를 가짐을 특징으로 하는 메모리 셀.

청구항 7

제 1 항에 있어서, 상기 첫 번째 구조가 자이언트 자기저항을 가지는 다중층 토로이드 구조로 이루어짐을 특징으로 하는 메모리 셀.

청구항 8

제 1 항에 있어서, 상기 첫 번째 구조로부터 정보를 판독하고 상기 첫 번째 구조로 정보를 기록하기 위한 수단, 그리고

상기 첫 번째 구조로부터의 판독과 첫 번째 구조로의 기록을 가능하게 하기 위해 상기 기억장치로 한 선택 신호를 적용하기 위한 선택 권덕터를 더욱더 포함함을 특징으로 하는 메모리 셀.

청구항 9

제 8 항에 있어서, 상기 판독 및 기록 수단이 상기 첫 번째 구조에 전기적으로 결합된 판독 권덕터, 그리고 판독 권덕터와 상기 첫 번째 구조로부터 전기적으로 격리된 기록 권덕터로 이루어짐을 특징으로 하는 메모리 셀.

청구항 10

제 8 항에 있어서, 상기 판독 및 기록 수단이 상기 첫 번째 구조에 전기적으로 결합된 단일 권덕터로 이루어짐을 특징으로 하는 메모리 셀.

청구항 11

제 8 항에 있어서, 상기 판독 및 기록 수단이 한 디지털 라인을 포함하고, 상기 선택 권덕터가 한 단어 라인(word line)을 포함하며, 정보가 상기 단어 라인이 상기 디지털 라인과 평행한 영역에서 상기 첫 번째 구조내에 저장됨을 특징으로 하는 메모리 셀.

청구항 12

제 1 항에 있어서, 두 번째 구조를 갖는 한 감지 요소를 더욱더 포함하며, 상기 두 번째 구조가 다수의 층들을 갖고, 상기 두 번째 구조의 선택된 층들이 당해 층들과 관련된 자화 벡터를 가지며, 상기 두 번째 구조가 자기저항을 갖고, 상기 두 번째 구조와 관련된 자화 벡터가 모든 기억장치의 동작 단계중에 적어도 일차원으로 제한됨을 특징으로 하는 메모리 셀.

요약

첫 번째 구조를 가지는 메모리 셀로 이루어지며, 첫 번째 구조가 다수의 층을 갖고 있고, 선택된 층들이 이들 층에 관련된 자화 벡터를 가지며, 상기 첫 번째 구조가 자이언트 자기저항을 갖고 있고, 상기 기억장치 소자가 적어도 일차원의 폐쇄 자속 구조를 가지며, 상기 자화 벡터가 메모리 셀의 모든 동작 단계중에 적어도 일차원으로 제한되는 메모리 셀.

상기 메모리 셀은 첫 번째 구조로 부터 정보를 판독하고 이리로 정보를 기록하기 위한 수단, 하나나 둘이상의 선택 신호를 저장요소(메모리 셀)로 적용하여 첫 번째 구조로부터 판독과 이리로의 기록을 가능하도록 하기 위한 선택 권덕터를 포함한다.

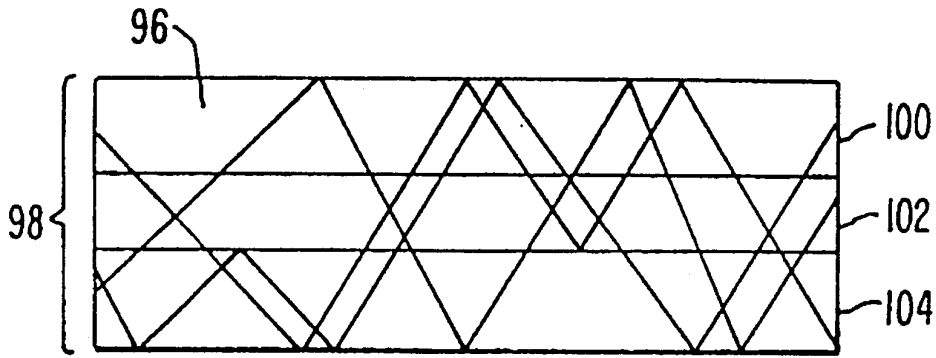
한 실시예에서, 판독과 기록 수단은 첫 번째 구조에 전기적으로 연결된 판독컨덕터와 상기 첫 번째 구조로부터 전기적으로 격리된 기록 컨덕터를 포함한다. 두 번째 실시예에서, 판독 및 기록 수단은 상기 첫 번째 구조에 전기적으로 연결된 단일 컨덕터이다.

대표도

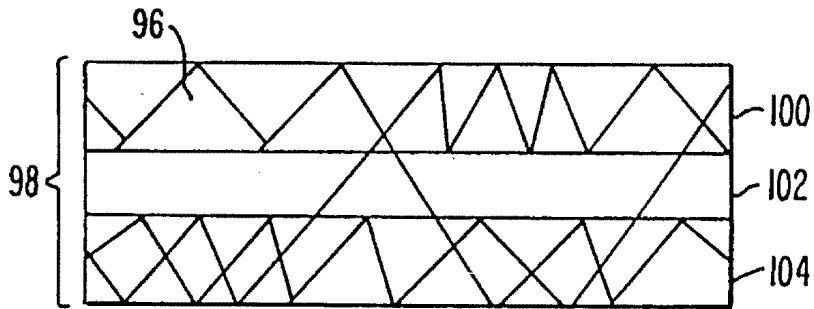
도5

도면

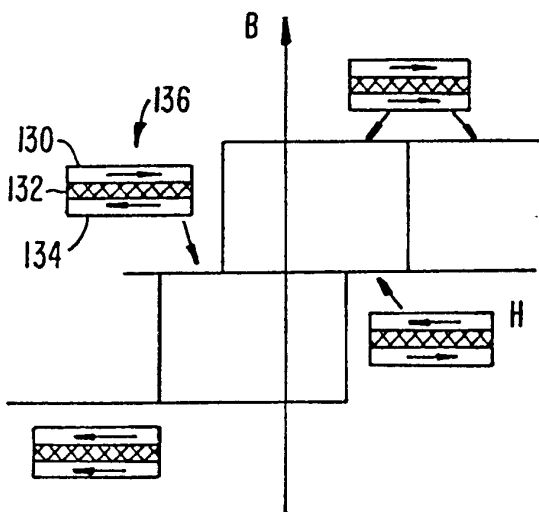
도면1a



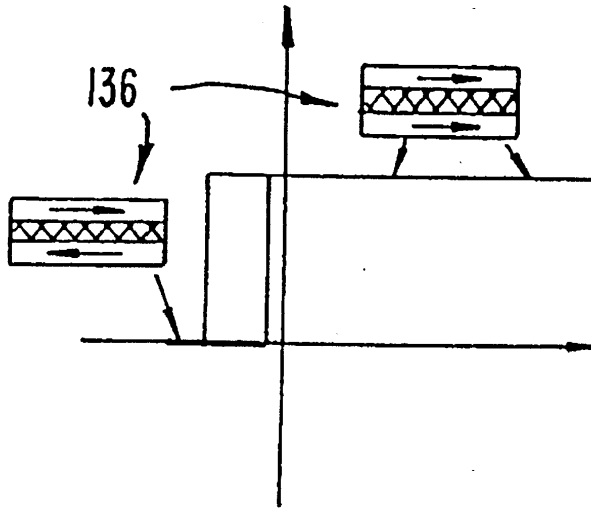
도면1b



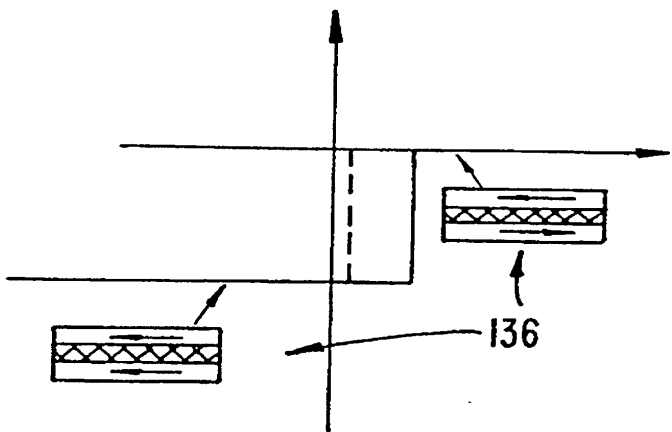
도면2



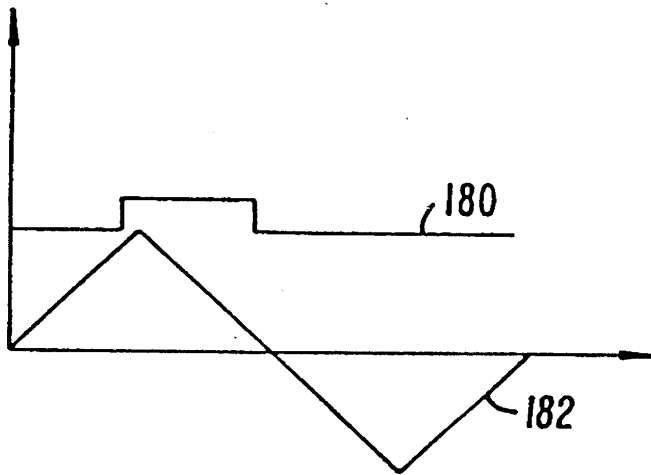
도면3a



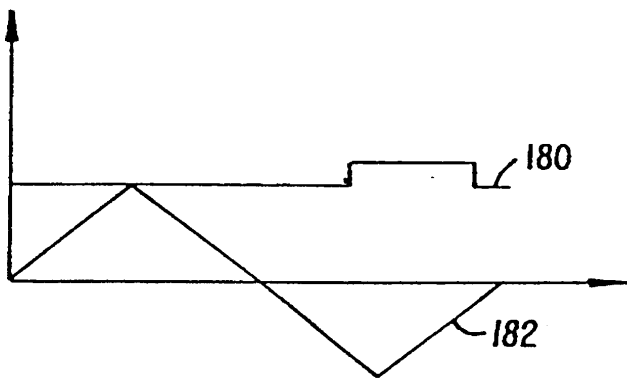
도면3b



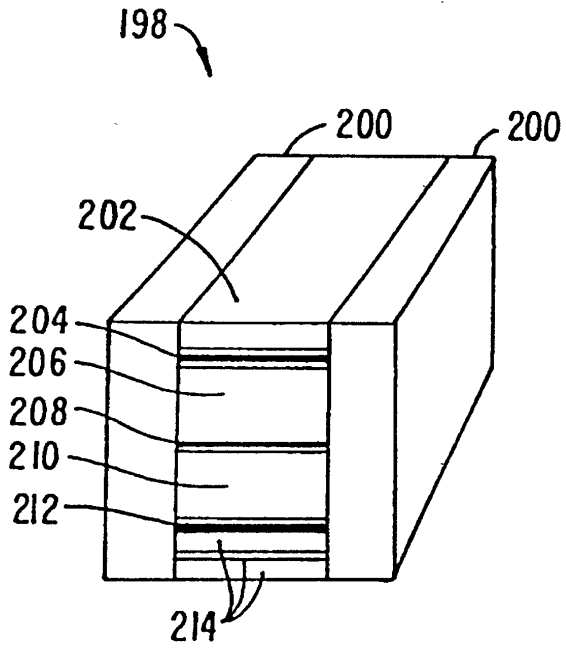
도면4a



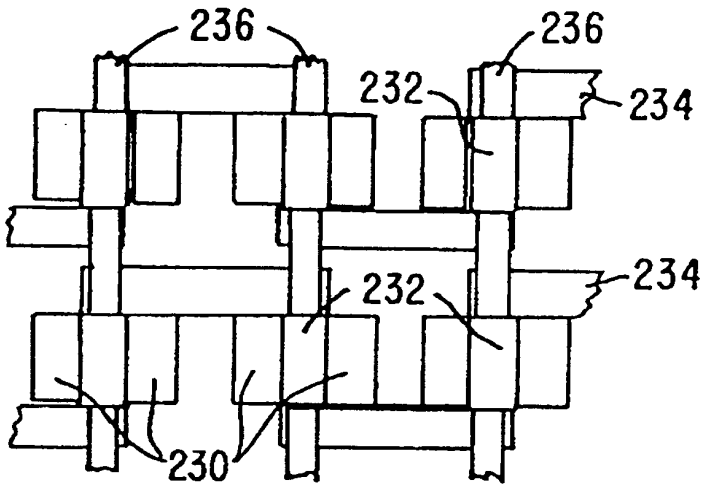
도면4b



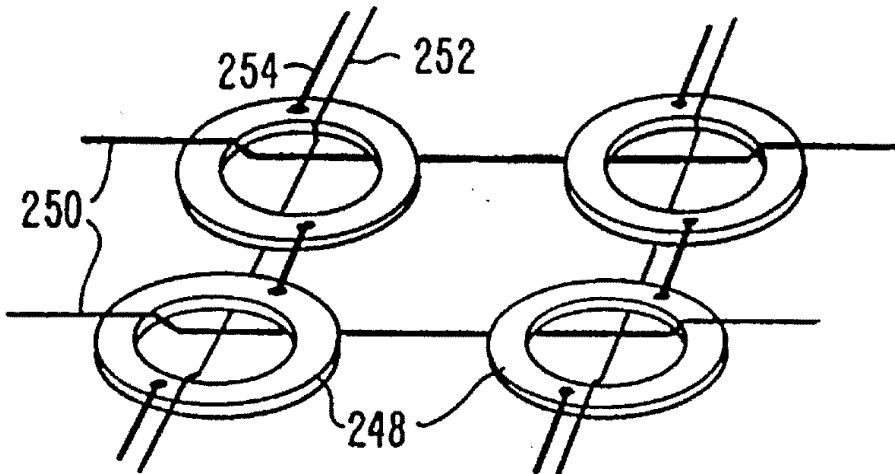
도면5



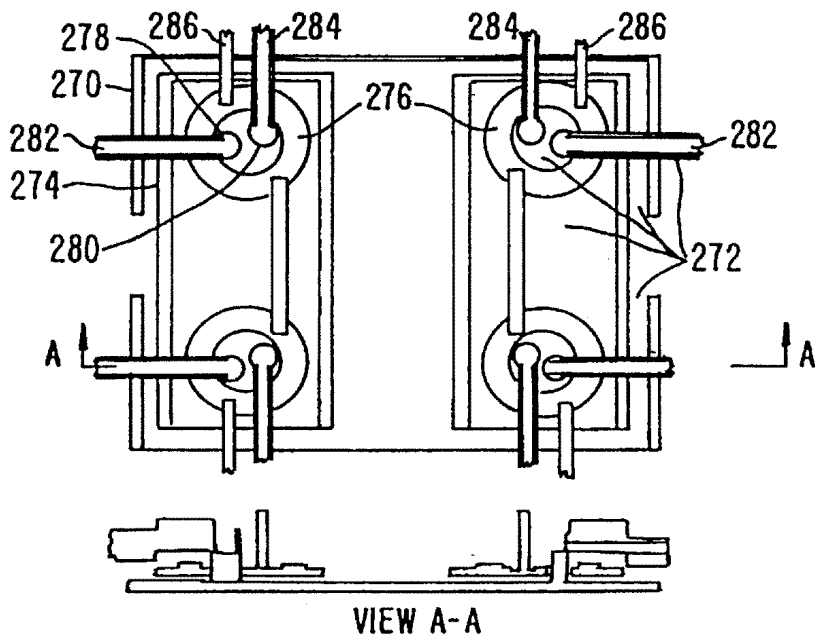
도면6



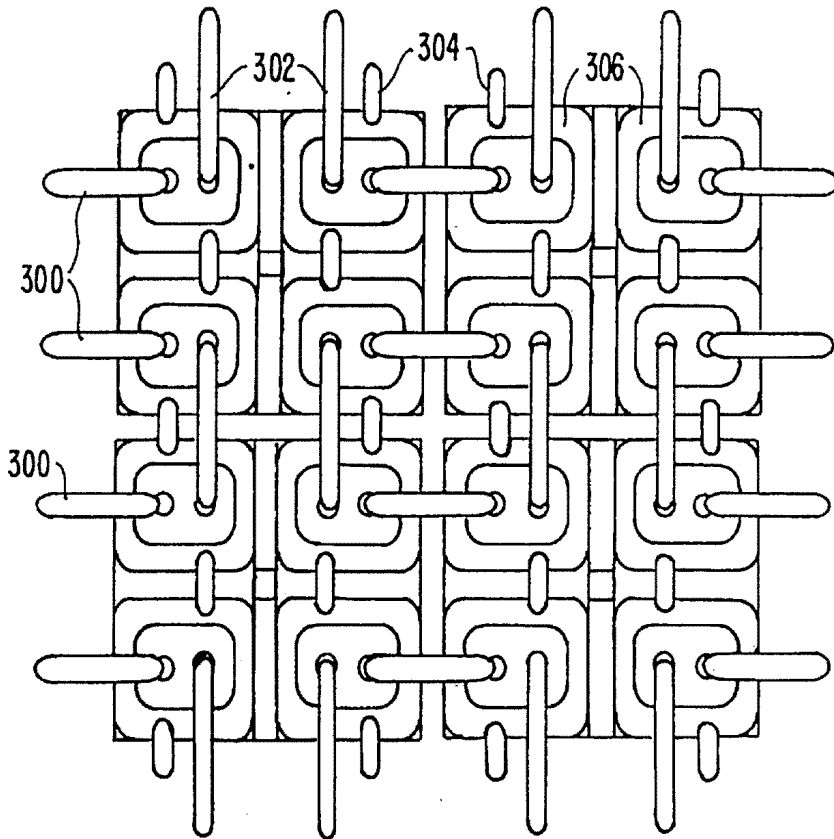
도면7



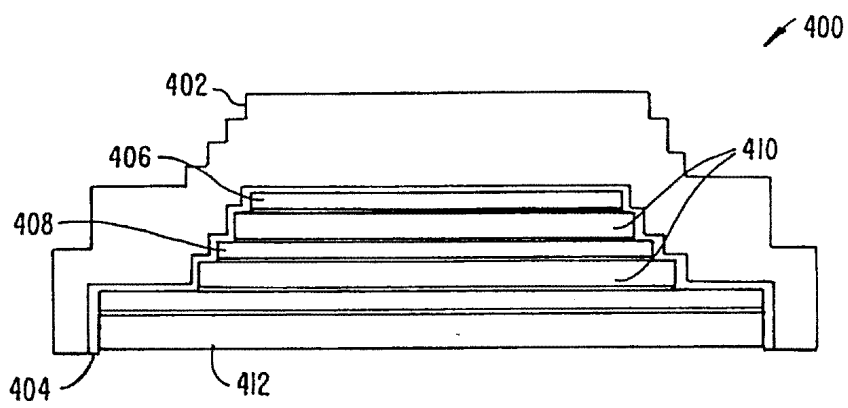
도면8



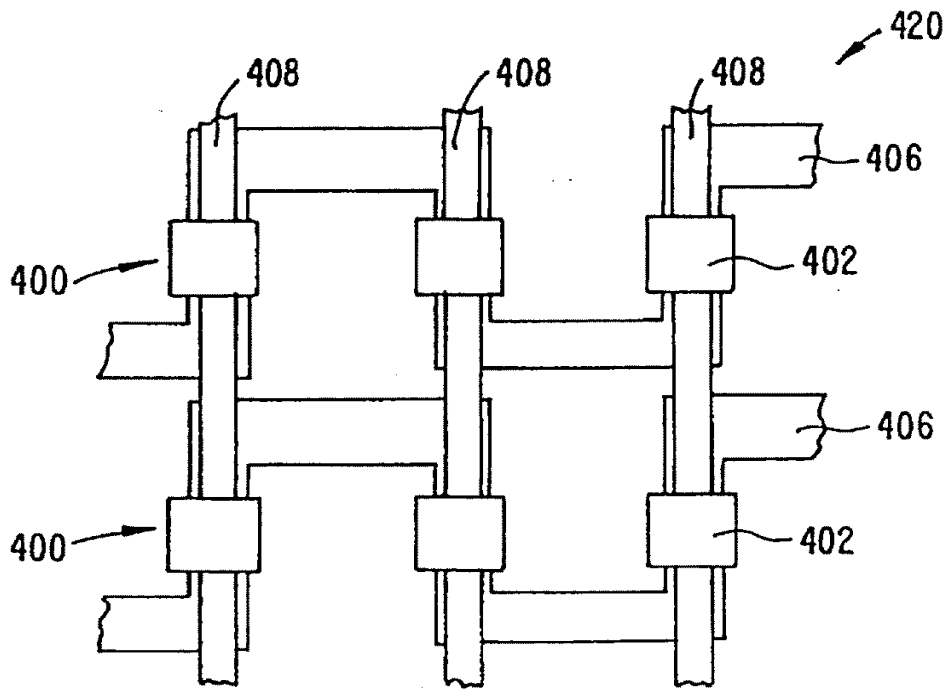
도면9



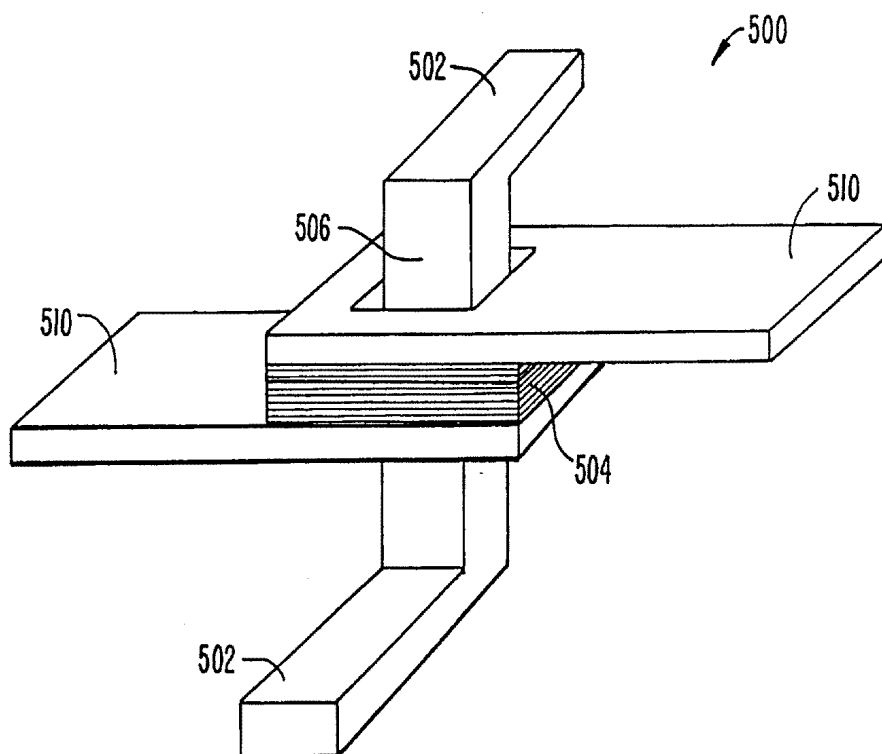
도면10



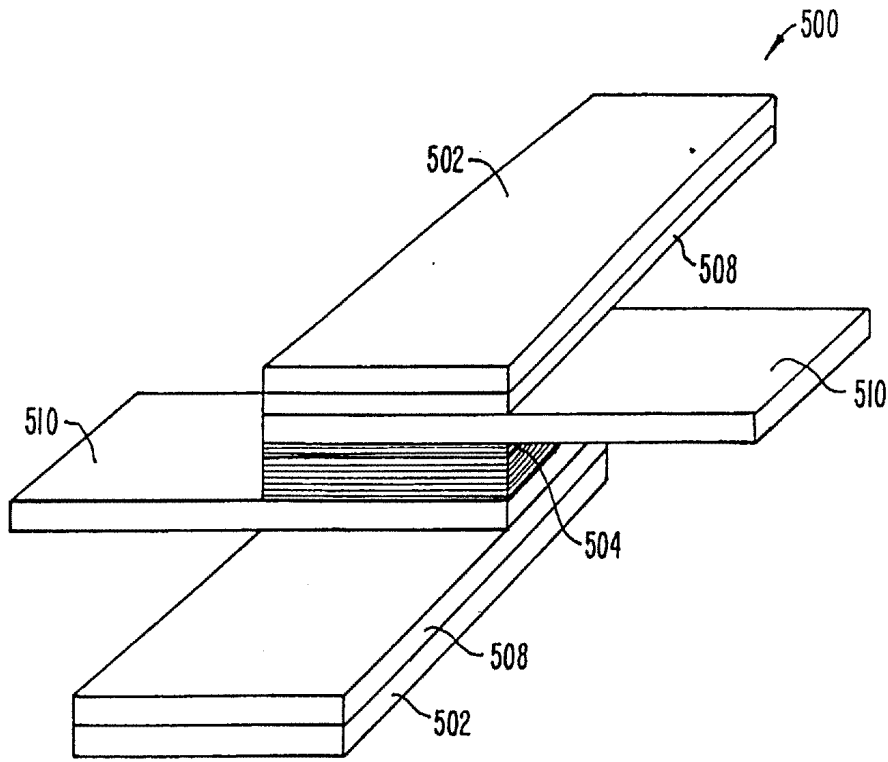
도면11



도면12a

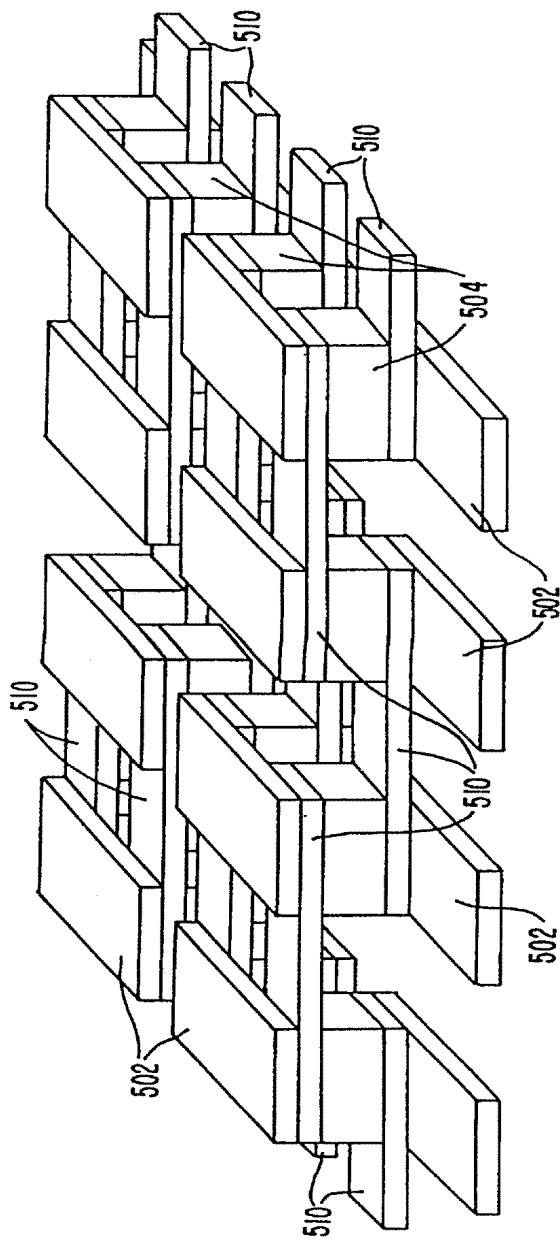


도면 12b



도면13

520



도면 14

