

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-533708
(P2004-533708A)

(43) 公表日 平成16年11月4日(2004.11.4)

(51) Int.Cl.⁷H01L 41/107
H02M 3/24

F 1

H01L 41/08
H02M 3/24

テーマコード(参考)

5H73O

Y

審査請求 未請求 予備審査請求 有 (全 66 頁)

(21) 出願番号	特願2002-531504 (P2002-531504)	(71) 出願人	501469788 ロックウェル・サイエンティフィック・ラ イセンシング・エルエルシー
(86) (22) 出願日	平成13年9月24日 (2001.9.24)		アメリカ合衆国カリフォルニア州9135 8-0085, サウザンド・オーツ, エ ムシーエイ 15, カミノ・ドス・リオス 1049, ピー・オー・ボックス 10 85
(85) 翻訳文提出日	平成15年3月25日 (2003.3.25)	(74) 代理人	100089705 弁理士 社本 一夫
(86) 國際出願番号	PCT/US2001/030023	(74) 代理人	100076691 弁理士 増井 忠式
(87) 國際公開番号	W02002/027810	(74) 代理人	100075270 弁理士 小林 泰
(87) 國際公開日	平成14年4月4日 (2002.4.4)		
(31) 優先権主張番号	09/669,241		
(32) 優先日	平成12年9月25日 (2000.9.25)		
(33) 優先権主張国	米国(US)		

最終頁に続く

(54) 【発明の名称】圧電トランスおよび動作方法

(57) 【要約】

圧電トランスは、複数対の入力電極／出力電極を有し、これらの入力電極および出力電極は、圧電体上で、前記圧電体上に重ねた、共振状態の圧電体の振動モードに対応する波形を有する定常正弦波の周期位置に対応する位置に位置する。このトランスは、その入力領域と出力領域の間の寄生結合を軽減するために、接地ガード電極も有する。

【特許請求の範囲】**【請求項 1】**

少なくとも 1 つの入力領域および少なくとも 1 つの出力領域を有する第 1 の圧電体と、各対の入力領域と出力領域の間に位置しており前記領域の間から電荷がリークするのを実質的に防止する接地要素と、
を備えていることを特徴とする圧電トランス。

【請求項 2】

請求項 1 記載の圧電トランスにおいて、前記入力領域および前記出力領域の上にそれぞれ入力電極および出力電極を更に備えていることを特徴とする圧電トランス。

【請求項 3】

請求項 2 記載の圧電トランスにおいて、前記圧電体は、上部主要面および底部主要面を有するプレートを備えていることを特徴とする圧電トランス。

【請求項 4】

請求項 3 記載の圧電トランスにおいて、前記入力電極および前記出力電極はそれぞれが圧電プレートの上部主要面および底部主要面上にそれぞれ配置された一対の電極要素を備えていることを特徴とする圧電トランス。

【請求項 5】

請求項 4 記載の圧電トランスにおいて、少なくとも 1 つの追加的な圧電プレートを更に備えており、プレート上の位置合わせされた電極が相互に結合されていることを特徴とする圧電トランス。

【請求項 6】

請求項 4 記載の圧電トランスにおいて、前記圧電体は、前記上面および前記底面と直交する一様な分極を有していることを特徴とする圧電トランス。

【請求項 7】

請求項 1 記載の圧電トランスにおいて、前記接地要素は、前記圧電体の周囲の連続バンドとして配置された接地電極を備えていることを特徴とする圧電トランス。

【請求項 8】

請求項 1 記載の圧電トランスにおいて、前記出力領域の少なくとも 1 つにおいて複数の出力電極を更に備えていることを特徴とする圧電トランス。

【請求項 9】

圧電トランスであって、
少なくとも 1 つの入力領域および少なくとも 1 つの出力領域を有する圧電体を備えており、
前記入力領域および前記出力領域は交互に配列され、前記圧電体の中心に関してそれぞれ鏡面対称を形成していることを特徴とする圧電トランス。

【請求項 10】

圧電トランスであって、
少なくとも 1 つの入力領域および少なくとも 1 つの出力領域を有する圧電体を備えており、
前記入力領域および前記出力領域は、前記圧電体に重畠されている定常正弦波の周期的位置に対応する前記圧電体上の位置に配置され、前記正弦波は、共振周波数における前記圧電体の振動モードに対応する波形を有していることを特徴とする圧電トランス。

【請求項 11】

請求項 10 記載の圧電トランスにおいて、各対の入力領域と出力領域の間に位置しており、前記領域の間から電荷がリークするのを実質的に防止する複数の電気的接地要素を更に備えていることを特徴とする圧電トランス。

【請求項 12】

請求項 10 記載の圧電トランスにおいて、前記入力領域および前記出力領域の上にそれぞれ入力電極および出力電極を更に備えていることを特徴とする圧電トランス。

【請求項 13】

10

20

30

40

50

請求項 1 2 記載の圧電トランスにおいて、前記圧電体は、上部主要面および底部主要面と前記面と直交する一様な極性とを有するプレートを備えていることを特徴とする圧電トランス。

【請求項 1 4】

請求項 1 3 記載の圧電トランスにおいて、前記入力電極および前記出力電極はそれぞれが圧電プレートの上部主要面および底部主要面上にそれぞれ配置された一対の電極要素を備えていることを特徴とする圧電トランス。

【請求項 1 5】

請求項 1 4 記載の圧電トランスにおいて、少なくとも 1 つの追加的な圧電プレートを更に備えており、プレート上の位置合わせされた電極が相互に結合されていることを特徴とする圧電トランス。

【請求項 1 6】

請求項 1 4 記載の圧電トランスにおいて、面の上に配置された隣接する入力電極要素は面電極を接続することによって電気的に接続されていることを特徴とする圧電トランス。

【請求項 1 7】

請求項 1 0 記載の圧電トランスにおいて、前記出力領域の少なくとも 1 つにおいて複数の出力電極を更に備えていることを特徴とする圧電トランス。

【請求項 1 8】

請求項 1 0 記載の圧電トランスにおいて、前記圧電体は 2 つの入力領域の間に 1 つの出力領域を有していることを特徴とする圧電トランス。

【請求項 1 9】

請求項 1 0 記載の圧電トランスにおいて、前記圧電体は 2 つの入力領域の間に 1 つの出力領域を有していることを特徴とする圧電トランス。

【請求項 2 0】

少なくとも 1 つの入力領域および 1 つの出力領域を有する圧電トランスを動作させる方法であって、

前記入力領域に電気的入力信号を印加するステップと、

前記出力領域から出力信号を得るステップと、

普通なら前記入力領域と前記出力領域の間に流れるはずのリーク電流を接地するステップとを含む方法。

【請求項 2 1】

請求項 2 0 記載の方法において、前記電流は、前記トランスの隣接する入力領域と出力領域との間で接地されていることを特徴とする方法。

【請求項 2 4】

電子システムであって、

電気で動作するデバイスと、

前記デバイスに電流を提供するように接続されており、少なくとも 1 つの入力領域および少なくとも 1 つの出力領域を有する圧電体を備えた圧電トランスと、

を備えており、前記入力領域および前記出力領域は、前記圧電体の上に重畳された定常正弦波における周期的位置に対応する前記圧電体上の位置に配置され、前記正弦波は、共振周波数において前記圧電体の振動モードに対応する波形を有することを特徴とする電子システム。

【請求項 2 5】

電子デバイスであって、

電気で動作するデバイスと、

前記デバイスに電流を提供するように前記デバイスに接続された圧電トランスと、

を備えており、前記圧電トランスは、

少なくとも 1 つの入力領域および少なくとも 1 つの出力領域を有する第 1 の圧電体と、各対の入力領域と出力領域の間に位置しており、前記領域の間から電荷がリークするのを実質的に防止する接地要素と、

10

20

30

40

50

を備えていることを特徴とする電子システム。

【発明の詳細な説明】

【0001】

【発明の背景】

本発明は、一般に圧電デバイスに関し、より詳細には、入力交流電流を供給される圧電トランスに関する。

【0002】

【従来の技術】

テレビのデフレクタや複写機の充電器など、高電圧を必要とするデバイスの内部電力回路で高電圧を発生させるために、巻線型電磁トランスが使用される。このようなトランスは、磁気コアに巻き付けた導体からなる。高い変圧比を実現するためには多くの巻き数が必要となるので、小型かつ薄型のトランスを製造することはきわめて困難である。

【0003】

この問題に対処するために、圧電効果を利用した圧電トランスが開発されている。図1は、Ohnishiの米国特許第5806159号によるRosen型圧電トランスを示す図である。圧電材料のプレート102は、上側入力電圧104および下側入力電圧106を有し、これらが圧電プレート102の駆動または入力領域108を画定する。プレート102の残りの部分は、発電器または出力領域110となり、その端部に出力電極112を有する。入力領域108は、図に矢印114で示すように電極104および106に対して直角に分極され、出力領域110は、図に矢印116で示すように電極112に対して直角に分極される。

【0004】

この圧電トランスは、以下のように動作する。外部リード線118および120から入力電極104と106の間に電圧が印加されると、分極方向に電界が強くなり、圧電横31効果と呼ばれる、分極に直角な方向に変位した圧電効果によって、電極104および106に平行な横方向の長手方向振動が励起され、トランス全体を振動させる。さらに、出力領域110では、圧電効果により分極方向に機械的歪みが生じることによって分極方向に電位差が生じることにより、入力電圧と同じ周波数を有する電圧が出力電極112から外部リード線122に発生する。このとき、電圧の入力周波数を圧電トランスの共振周波数と等しくすれば、高い出力電圧を得ることができる。

【0005】

この圧電トランスは、共振状態で使用される。通常の電磁トランスと比較すると、この圧電トランスは、例えば、1)巻線型構造が不要であり、エネルギー密度が高いために、小型かつ薄型の形状を達成できること、2)不燃性にすることができる可能性があること、3)電磁誘導ノイズがないこと、など、多くの利点を有する。さらに、Rosen型圧電トランスはモノリシックであり、このことにより、高温での接合層の軟化による効率低下など接合に関する問題が生じないという点で、多層デバイスに優る利点を有する。

【0006】

Rosen型およびその他の型の従来の圧電トランスでは、(フーリエ変換 $f_0 + 3f_0 + 5f_0 \dots + nf_0$)による連続した正弦波の高調波成分を有する)方形(矩形)波形入力で、基本周波数のみの正弦波形を有する出力が発生する。正弦波の立上り時間および立下り時間は方形波よりはるかに遅く、また、オフ状態とオン状態の間の移行中にはトランジスタ中でかなりの電力損失があるため、トランジスタスイッチをオフおよびオンに駆動する際には(DC-DCパワーコンバータなど)素早い立上り時間および立下り時間が重要であるので、これは欠点となる可能性がある。

【0007】

さらに、Rosen型およびその他の従来の圧電トランスでは、入力領域と出力領域の間に寄生容量があるため、入力領域と出力領域が電気的に完全には分離されていない。

【0008】

【発明の概要】

10

20

30

40

50

本発明は、方形波入力の基本周波数および第3次高調波周波数を通すことができ、寄生容量を低下させた、圧電トランスおよび動作方法を提供する。

【0009】

この新しい圧電トランスは、その主要表面に対して直交する一様な極性を有する方形の薄い圧電プレートの形をした、モノリシックで平坦な構造を有する。入力電極および出力電極の対を、圧電プレートの上面および底面に形成する。このデバイスはモノリシックであるので、多層デバイスについて回る接合の問題（例えば接合の弾性など）は生じない。ただし、より大きな出力電流が望ましい場合には、トランス層を積み重ねることもできる。

【0010】

3電極対の実施形態では、このデバイスは、方形波入力の基本周波数および第3次高調波周波数を通過させ、疑似方形波出力を生成することができる。疑似方形波は、真の方形波よりは若干遅いものの、正弦波よりははるかに速い立上り時間および立下り時間有する。

【0011】

本発明による圧電トランスは、さらに、いずれかの極性を有する分離した出力を複数発生させることができる。これは、MOSFETパワートランジスタの入力ゲートなどの容量性負荷を駆動するのにも、抵抗性または抵抗性／容量性回路などの他の負荷を駆動するのも適している。

【0012】

寄生容量は、入力領域と出力領域の間のリーク電流を接地することによって最小化される。これは、接地ガード電極などの接地要素を、入力領域と出力領域の間に配置することによって達成することができる。モノリシックトランスでは、接地要素は、入力領域と出力領域の間で、圧電体の表面の周りの連続バンドとして配置された、薄い電極にすることができる。これにより、圧電材料の誘電率に左右されるのであるが、漂遊容量を10分の1ないし20分の1に低下させることができ、有効入出力結合容量を入力容量の1～5%まで低下させることができる。

【0013】

さらに、電磁トランスと比較すると、この新しい圧電トランスは、小型であり、製作が容易であり、低コストであり、磁気による干渉の影響を受けない。

【0014】

【発明の実施の態様】

図2～4は、本発明の様々な実施形態を示すために本明細書で構築ブロックとして使用される基本圧電トランス200を示す図である。圧電トランスの様々な実施形態を示すこれらの及び他の図面は、一定の比率で描かれたものではないことに留意されたい。

【0015】

この圧電トランスは、セラミックまたは単結晶にすることができる圧電材料体202を含み、長さ226、厚さ228（通常は1mm以下）、および幅230を有する薄いプレートの形をしている。圧電プレート202の分極は、図2および図3に矢印204で示すように厚さ方向に配向されている。面積の等しい一対の入力電極206および208、ならびにやはり面積の等しい一対の出力電極212および214は、スパッタ堆積およびフォトリソグラフィなどの技術を使用して、プレート202の上部主要面および底部主要面に配置される。入力電極および出力電極は、プレートの上面および底面で同様の電極形状を有し、入力領域210および出力領域216をそれぞれ画定する。外部リード線218、220、222および224は、入力電極206および208ならびに出力電極212および214にそれぞれ接続される。

【0016】

圧電プレートは、高電圧（厚さ1mmの材料に対して約1000から3000ボルト）を印加されることによって一様な分極方向に分極される。これについては、B.Jaffee、W.R.CookおよびH.Jaffeeによる「Piezoelectric Ceramics」（Academic Press、N.Y.、1971年）の16ページを

10

20

30

40

50

参照されたい。

【0017】

入力電極 206、208 を介して入力領域の両端間に電圧 232 を印加することで、横方向の電気機械的結合定数 k_{31} によってデバイス内で横方向の内部応力が発生する。この応力は、デバイスの長さ 226 および圧電材料中の音速によって決まるデバイスの共振周波数で最大値に達する (Jaffee, Cook, Jaffee の 30、31 ページ参照)。したがって、例えば、基本共振周波数での内部応力は、デバイスの長さの 2 倍に等しい波長を有する音響定常波からなる。その後、この内部応力が、出力電極において横方向結合定数 k_{31} で変換されて電荷に戻され、出力電極 212 と 214 の間に電圧 234 を生じる。(さらなる参考のためには、Encyclopedia of Electronics and Computers, S. Parker, McGraw-Hill, 1984 年、625~630 ページを参照のこと。)

開路の電圧利得は、次の式に従って、入力電極と出力電極の面積比、および圧電材料定数に応じて変化する。

【0018】

【数1】

$$|V_{out}| = \beta V_{in} k_{31}^2 Q / 2$$

ここで、 V_{out} および V_{in} はそれぞれ出力電圧および入力電圧であり、 β は電極の幾何形状および入力電圧と出力電圧の面積比によって決まる比例定数であり、 Q は共振時の材料の Q 値であり、 k_{31} は材料の横方向圧電結合定数である。通常は、 β は、接点の面積が等しい場合には 1 に近い値となる。 Q 値は 1000 に到達することもあり、ほとんどの圧電材料では $k_{31} = 0.4$ である。開路デバイスには内部出力容量が装荷されているので、外部負荷容量を追加することにより、それに比例した量だけ負荷インピーダンスが低下し、したがってデバイスの電圧利得が低下する。容量性負荷を追加することにより、共振周波数が非常にわずかな量（通常は 1~2%）だけ変化するが、デバイスの Q はそれほど変化しない。

【0019】

さらに、基本共振周波数は、圧電プレートの長さによって決まるが、その幅は任意の所望値にすることができる。幅は、通常は長さより長く、入力電極および出力電極の面積を最大にすることによって、デバイスの出力インピーダンスが最低になる。

【0020】

図 2~4 に示す基本圧電トランス、および図 1 に示す Rosen 型などの従来の圧電トランスは、正弦波の基本周波数のみを通すことができる。しかし、このデバイスは、圧電プレートの中心に関して対称な形状となる複数の入力および / または出力領域を有することにより、基本周波数の複数の高調波を通過させることができる。理論的には、単一の圧電プレート上に任意数の入力領域および出力領域を有することができる。図 2~4 に示すように、これらの領域はそれぞれ、上側電極と下側電極の対によって画定される。

【0021】

図 5~7 は、3 電極対幾何形状を有する圧電トランス 500 を示す図である。これは、電極対が追加されていることを除けば、図 2~4 に示す圧電トランスと同様である。図 5~7 では、図 2~4 の圧電材料体 202 と同様の圧電材料体 502 は、長さ 526、厚さ 528（通常は 1mm 以下）、および幅 530 を有する。圧電プレート 502 の分極は、図 5 および図 6 に矢印 504 で示すように厚さ方向に配向されている。面積のほぼ等しい 2 対の入力電極 506 および 508 と 513 および 515 は、プレート 502 の両端部で上面および底面に配置され、入力領域 510 および 511 を画定している。面積のほぼ等しい 1 対の出力電極 512 および 514 は、入力領域 510 と 511 の間でプレート 502 の上面および底面に配置され、出力領域 516 を画定する。プレートの上面および底面の電極の幾何形状は同様である。外部リード線 518、520、522、524、523 および 525 は、入力電極 506、508、513 および 515 ならびに出力電極 512 および 514 にそれぞれ接続される。入力領域は、その領域を画定している入力電極対の両

10

20

30

40

50

端間に電圧 532 を印加することによって駆動される。各領域の両端間の電圧は、出力が最大となるように圧電プレート 502 の基本共振周波数に対応する同じ周波数を有し、したがって、2 対の入力電極 506 および 508 と 513 および 515 とに共通の電源を設けることが好ましい。このような 3 電極対幾何形状であることにより、このデバイスは、方形波形を有する入力電圧 532 の基本周波数および第 3 次高調波を通過させて、疑似方形波形を有する出力電圧 534 を形成することができる。

【0022】

また、中央の領域を入力とし、外側の 2 つの領域を 2 つの個別の出力として、疑似方形出力を得ることもできる。このデバイスを図 26 に示す。同図において、512 および 514 は、入力領域 516 を画定する入力電極であり、506 および 508 ならびに 513 および 515 は、出力領域 510 および 511 を画定する 2 つの出力電極対である。外部入力リード線 2602 および 2604 は、このデバイスを駆動するための電源 2606 に接続される。さらに、外部出力リード線 2608 および 2610 と 2612 および 2614 とはそれぞれ、出力領域 510 および 511 のそれぞれの両端間で、2 つの別個の出力 2616 および 2618 をもたらす。これらの出力領域を互いに接続して、有効出力電流を 2 倍にすることもできる。

【0023】

図 8 は、基本周波数および第 3 次高調波周波数で構成された疑似方形出力波形 800 のプロットであり、図 9 は、この疑似方形波形を、対応する正弦波形 900 および純粋な方形波形 902 と比較した図である。発生した疑似方形波形は、純粋な方形波よりは遅いものの、正弦波よりははるかに速い立上り時間および立下り時間有する。

【0024】

したがって、疑似方形出力を発生するこの新しいデバイスは、より敏速にトランジスタスイッチをオフおよびオンに駆動することができ、またオフ状態とオン状態の間の移行中にはかなりの電力損失が発生するので、より効率的にトランジスタスイッチを駆動することができる。さらに、3 電極対デバイスは、金属酸化物半導体電界効果トランジスタ (MOSFET) の入力ゲートなどの容量性負荷を駆動するのに理想的に適している。MOSFET がオフ出力導通状態からオン出力導通状態に移行する際に、MOSFET の入力容量は劇的に減少し、その後再度上昇する。最終的な結果として、この圧電トランスによって MOSFET ゲートが駆動されると、オフとオンの間の移行域において MOSFET の負荷容量が低下することにより、このトランスの疑似方形波出力の電圧遷移は加速される。MOSFET トランジスタだけでなく、3 電極対デバイスは、抵抗性または抵抗性 / 容量性負荷など、その他の負荷を駆動することもできる。

【0025】

出力波形は圧電体上の入力領域が対称であることの影響を受けるので、この 3 電極対デバイスでは、第 3 次高調波周波数および基本周波数を通過させる。図 10 は、入力領域 1002、1004 および出力領域 1006 を有する 3 電極対圧電プレート 1000 と、このプレートの長さ 1008 に沿って重ねた、圧電プレートの振動モードに対応する半周期の定常正弦波 1010 とを示す図である。図 11 は、同じ圧電プレート 1000 を、その長さに沿って重ねた 3 / 2 周期の第 3 次高調波の正弦波 1100 とともに示す図である。これらの図面から分かるように、入力領域および出力領域の対称性は、第 3 次高調波および基本波の対称性に対応する。したがって、所望の出力の波形を重ね合わせて、それに対応する対称点で圧電体に入力電圧を印加することにより、他の所望の波状出力を生成することも可能である。

【0026】

図 12 は、図 5 ~ 7 の圧電トランスと同様であるが、n 個の電極対を有する、圧電トランス 1200 を示す図である。ここで、n は 2 より大きい任意の数である。3 電極対の実施形態の場合と同様に、入力領域と出力領域は交互になっている。したがって、第 1 の電極 1202 は、入力領域を画定することも、出力領域を画定することもある。また、同じ周波数の電圧が各入力電極に印加され、出力は、結合することも、分離しておくこともでき

10

20

30

40

50

る。

【0027】

原理的には、本発明は任意数の高調波に拡張することができるが、セラミックP L Z T圧電体（米国特許第5595677号参照）上に5つの電極対を設けて行った実験では、測定可能ではあるが微弱な第5次高調波しか示さず、ニオブ酸ストロンチウムバリウム（SBN）結晶圧電体を用いた実験では、ほとんど検出不可能な第5次高調波しか示さなかった。

【0028】

この新しい圧電トランスの別の特徴は、ガード電極を用いて入力領域と出力領域の間の寄生容量結合を低下させることである。図13は、図2～4に示す2電極対デバイス200を用いて、寄生結合の問題について説明する図である。使用する材料が誘電体であるので、入力領域210と出力領域216の間には、コンデンサ回路分岐1300および1302を表す破線で示す容量性結合が存在する。この容量性結合により、図中に矢印1304で示すように入力電極と出力電極の間にリーク電流が生じ、入力と出力の間の完全な電気的分離が失われることになる。

【0029】

寄生結合を軽減するために、2つの領域の間に位置する接地要素によって入力領域210と出力領域216の間の電流のリークを接地する。この接地要素は、入力領域と出力領域の間に位置する接地ガード電極であることが好ましい。図14～16は、このような接地電極1400を備えた図2～4の圧電トランスの例を示す図である。電極1400は、入力電極および出力電極と同じ材料にすることができ、圧電プレートの表面の周りの好ましくは1mm以下程度の幅を有する薄いバンドとして配置される。このバンドは、入力電極および出力電極に使用したプロセスと同じ堆積プロセスで堆積させることができ、入力領域210と出力領域216との間を分離する。電極1400は、電気的接地（0ボルト）回路に接続することによって接地される。この接地電極は、通常は、漂遊容量の影響を10分の1ないし20分の1に低下させ、有効結合容量を入力容量の1～5%（使用する材料の誘電率によって決まる）にまで低下させる。

【0030】

ガード電極を備えることにより、MOSFETの入力間の寄生容量結合経路について考慮する必要がなくなるため、電子設計を大幅に簡略化することができる。MOSFETトランジスタなどの能動デバイスを駆動する場合には、ガード電極は、MOSFETとトランスへの入力源との間の、場合によっては望ましくない相互作用を最小限に抑えることができる。同様に、複数の圧電トランス出力によって駆動されるMOSFET間の結合相互作用も軽減することができる。

【0031】

さらに、接地電極により、トランスの利得およびQ値も改善されることが分かっている。任意数の入力／出力領域を有する圧電トランスは、各領域の間にガード電極を有することができる。したがって、n個の電極対を有する圧電トランスの場合には、n-1個のガード電極が存在する。

【0032】

図17～19は、入力領域510および511と出力領域516との間で、圧電プレートの周りの薄いバンドとして配置された接地ガード電極1700および1702を備えた、3電極対デバイスを示す図である。

【0033】

単一の出力領域を、各出力領域で複数の電極対で画定され、互いに分離された複数の出力領域に分割することもできる。これは、任意数の入力／出力領域で行うことができる。図20～22は、出力領域216の上面および底面に配置され、外部リード線2010および2012と2014および2016とを介して出力2000および2001に接続された2つの電極対2002および2006と2004および2008とによって画定された、2つの分離した出力2000および2001を備えた、図14～16のデバイスを示す

10

20

30

40

50

図である。ガード電極 1400 から延びるガード電極 2018 は、分離した出力領域の間に位置する。上述のように、このデバイスは 1 つの入力領域 210 と 1 つの出力領域 216 を有するので、このデバイスでは疑似方形出力を実現することはできず、出力は正弦波形を有することになる。

【0034】

図 23 から 25 は、出力領域 516 の上面および底面に配置され、外部リード線 2310 および 2312 と 2314 および 2316 を介して出力 2300 および 2301 に接続された 2 つの電極対 2302 および 2306 と 2304 および 2308 とによって画定された、2 つの分離した出力 2300 および 2301 を備えた、図 17 ~ 19 のデバイスを示す図である。ガード電極 1700、1702 から延びるガード電極 2318、2320 は、分離した出力領域の間に位置する。このデバイスは 2 つの入力領域と 1 つの出力領域を有するので、分離された出力 2300、2301 はそれぞれ疑似方形出力を有することになる。

【0035】

別の複数出力構成を、図 26 に示す。この図では、上述のように、中央領域が入力であり、2 つの出力領域は分離出力である。

出力の極性は、入力の極性によって決まり、無負荷状態または容量性装荷状態では 90° 位相シフトされている。このような分離出力は、同じ周波数で動作し、電子回路の様々な部分に接続することができる。これらの出力は、互いに 180° 位相をずらして接続することによって、反対の極性を持たせることができる。これは、2 つの出力を反対極性にすることができるので、DC / DC パワーコンバータなど 2 出力デバイスの場合に特に有利である。このような複数の分離出力はまた、AC / DC 変換回路または DC / DC 変換回路において MOSFET スイッチングトランジスタを駆動するのに有用である。これらのデバイスは、AC 入力の半周期ごとに一方のトランジスタをオフにし、他方のトランジスタをオンにして、ブリッジ構成で使用される。出力を複数に分離することができる圧電トランスは、両方の出力を全く同じ周波数で動作させながら、一方の出力の位相を他方の出力の位相から 180° ずらして接続することができるので、この目的に非常に適している。さらに、疑似方形波形を出力することができるガード電極を有するトランスは、さらに上述のような利点をもたらす。

【0036】

理論的には、図 20 ~ 25 に示すように各出力領域をさらに分割する、かつ / または図 12 および図 26 に示すように入力領域および出力領域の数を増やすことによって、任意数の分離出力を得ることができる。複数出力構成は数多く考えられるが、出力数が 2 つまたは 3 つを超えてそれほど興味深いものとなるかどうかは疑わしい。図 20 ~ 25 では、幅に沿って出力領域を分割するものとして示したが、この領域を長さに沿って分割することも可能である。また、出力数を増やすと、個々の出力電極の面積は減少するので、各出力における有効電流もそれに比例した量だけ減少する。特定の構成を決定するその他の考慮事項としては、出力における望ましい電圧利得、与えられた出力負荷、デバイスの寸法、および入力電圧などがある。

【0037】

電極の幾何形状は、多くの変形が可能である。図 27 から 29 は、このような変形の 1 つを示す。図 5 ~ 7 の 2 つの入力領域 510 および 516 を表面を横切って接続し、2 つの入力領域 510 および 511 を画定する連続した入力電極 2700 および 2702 と、出力電極 2704 および 2706 とを上面および底面に形成している。したがって、入力領域 510、511 を駆動するための入力電圧 2712 に接続するために、2 本の外部リード線 2708、2710 しか必要でない。

【0038】

図 30 ~ 32 は、入力電極と出力電極の間に位置する U 字形の薄い電極の形状をした接地ガード電極が追加された、図 27 ~ 29 の圧電トランスを示す図である。この実施形態のガード電極 3000 は、圧電プレートの周りに連続的なバンドを形成するのではなく、該

10

20

30

40

50

プレートの3つの側面を覆う、出力電極の周囲を囲むループを形成する。

【0039】

図27～29による3電極対デバイスの実際のモデルの一例は以下の通りである。

材料：PLZT-9（Rockwell、米国特許第5595677号）

長さ：12mm

幅：40mm

厚さ：0.5mm

電極：金（スパッタ堆積）

共振周波数 f_0 : 155.0 kHz *

出力電圧利得（無負荷）: 9.27

入力抵抗: 18.9オーム*（共振周波数 f_0 ）

共振時Q: 64.6

最大出力電圧: 120ボルト（ピークピーク値）*

全ての電気的パラメータは使用する材料によって決まる。アステリスク（*）付きのパラメータは、デバイスの寸法にもよる。

【0040】

単層方形デバイスは好ましい実施形態であるが、本発明は、同心円状の電極リングを備えた円形デバイスなど、その他の構成も含む。ただし、この場合、デバイスの直径が基本動作周波数 f_0 に反比例するので、有効な出力電流の量（入力電極および出力電極の面積に比例する）は制限される。方形デバイスでは、デバイスの長さだけは f_0 に反比例するが、幅を長さの何倍にも大きくすることによって、出力電流を大きくすることができます。方形デバイスのもう1つの利点は、一般的な半導体加工機器を用いて高い精度で切断することが非常に容易であることである。したがって、加工を高速かつ安価にすることができます。

【0041】

薄く長いデバイスの代わりに、複数の層、好ましくは互いに接合された薄い方形プレートでトランスを実施し、有効出力電流を大きくすることができます。図33は、このような多層デバイス3300を示す図である。この図では図5～7のデバイスの圧電層を示しているが、本発明によるその他の単層デバイスはいずれも、複数層で実施することができる。望ましい出力によって決まるが、任意数の層を使用することができます。最上層の上部電極および最下層の底部電極を除いて、連続した隣接する層の上部電極と底部電極とは、電気的に接続することが望ましい。この図では、第1の圧電層3302の3つの底部電極が第2の圧電層3304の3つの上部電極と接合され、第2の層3304の3つの底部電極が第3の層3306の3つの上部電極と接合され、これが第nの層3310まで続き、第nの層の3つの上部電極は第n-1の層3308の3つの底部電極と接合されている。さらに、これらの層は、矢印3322、3324、3326、3328、3330で示すように、極性が交互になる形で整列され、接合された電極どうしが同じ極性を有するようになっている。

【0042】

これらの層は、導電性エポキシ層で接合することも、あるいは非導電性エポキシで接合し、その後導電性材料で電気的に接続することもできる。これは、きわめて薄い相互接続線を用いて電極を圧電層の縁部まで引き出すことによって実施することができる。電極に使用したものと同じ金属をこれに使用することもできる。

【0043】

このデバイスは、入力領域510、511のそれぞれに、各層の上部入力電極および底部入力電極を介して電圧3312を印加することによって駆動される。これらの入力および出力は全て、互いに並列に接続することができる。さらに、これらの層は、ガード電極を有することができる。

【0044】

多層デバイスは、長さが1～2mmしかない1MHzまでの範囲で動作する高周波デバイ

10

20

30

40

50

スに好ましい実施形態となるであろう。

本発明の特定の例について図示および説明したが、多数の変形形態および代替実施形態を当業者なら思いつくであろう。したがって、本発明は、添付の特許請求の範囲によってのみ制限されるものとする。

【図面の簡単な説明】

【図 1】

従来の Rosen 型圧電トランスの斜視図である。

【図 2】

本発明による基本圧電トランスの斜視図である。

【図 3】

図 2 の圧電トランスの断面図である。

【図 4】

図 2 の圧電トランスの上面図である。

【図 5】

3 電極対幾何形状を有する、本発明による圧電トランスの斜視図である。

【図 6】

図 5 の圧電トランスの断面図である。

【図 7】

図 5 の圧電トランスの上面図である。

【図 8】

本発明で実現することができる、基本周波数および第 3 次高調波周波数で構成された疑似方形出力波形のプロットである。

【図 9】

図 8 の疑似方形波形を、正弦波形および純粋な方形波形の両方と比較するプロットである。

【図 10】

3 つの電極対を有する圧電プレートに、正弦定常波を重ねて示す図である。

【図 11】

図 10 の圧電プレートに、第 3 次高調波の正弦定常波を重ねて示す図である。

【図 12】

n 個の電極対を有する、本発明による圧電トランスの断面図である。

【図 13】

寄生結合を示す、図 12 の圧電トランスの断面図である。

【図 14】

ガード電極が追加された、図 2 の圧電トランスの斜視図である。

【図 15】

図 14 の圧電トランスの断面図である。

【図 16】

図 14 の圧電トランスの上面図である。

【図 17】

ガード電圧が追加された、図 5 の圧電トランスの斜視図である。

【図 18】

図 17 の圧電トランスの断面図である。

【図 19】

図 17 の圧電トランスの上面図である。

【図 20】

複数の分離された出力を有する、図 14 の圧電トランスの斜視図である、

【図 21】

図 20 の圧電トランスの上面図である。

【図 22】

10

20

30

40

50

図20の圧電トランスの底面図である。

【図23】

複数の分離された出力を有する、図17の圧電トランスの斜視図である、

【図24】

図23の圧電トランスの上面図である。

【図25】

図23の圧電トランスの底面図である。

【図26】

3電極対幾何形状を有し、かつ中央入力領域を有する、本発明による圧電トランスの断面図である。

10

【図27】

外側入力領域を接続する連続電極を備えた、3つの領域を有する圧電トランスの斜視図である。

【図28】

図27の圧電トランスの上面図である。

【図29】

図27の圧電トランスの底面図である。

【図30】

ガード電極が追加された、図27の圧電トランスの斜視図である。

20

【図31】

図30の圧電トランスの上面図である。

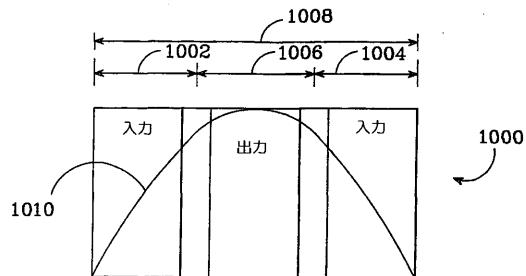
【図32】

図30の圧電トランスの底面図である。

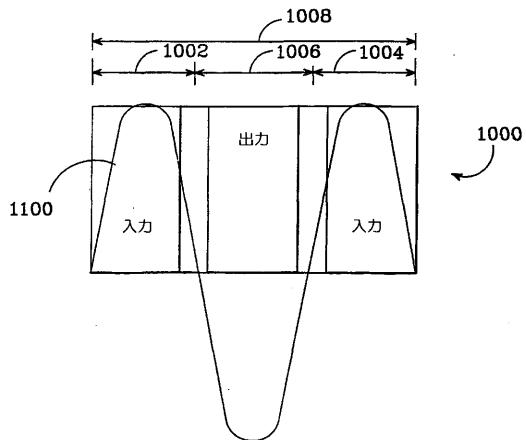
【図33】

本発明による多層圧電トランスの断面図である。

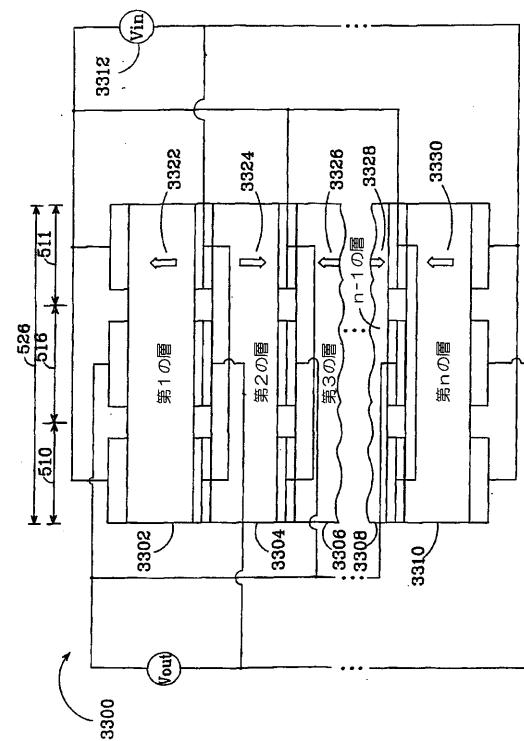
【図10】



【図11】



【図33】



【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
4 April 2002 (04.04.2002)

PCT

(10) International Publication Number
WO 02/27810 A2

- (51) International Patent Classification: H01L 41/107 (81) Designated States (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW.
- (21) International Application Number: PCT/US01/30023
- (22) International Filing Date:
24 September 2001 (24.09.2001)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data:
09/669,241 25 September 2000 (25.09.2000) US
- (71) Applicant: INNOVATIVE TECHNOLOGY LICENSING, LLC [US/US]; 1049 Camino Dos Rios, P.O. Box 1085, MC A15, Thousand Oaks, CA 91358-0085 (US).
- (72) Inventors: OLIVER, John; 3925 Camphor Avenue, Newbury Park, CA 91320 (US). MEHROTRA, Vivek; 1800 West Hillcrest Drive #344, Newbury Park, CA 91320 (US). NEURGAONKAR, R., R.; 3325 Rainbow Creek Circle, Thousand Oaks, CA 91360 (US).
- (74) Agents: MOK, Luis, A. et al.; Koppel & Jacobs, 555 St. Charles Drive, Suite 107, Thousand Oaks, CA 91360 (US).

(84) Designated States (regional): ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TI, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Published:
— without international search report and to be republished upon receipt of that report

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.



A2

WO 02/27810

(54) Title: PIEZOELECTRIC TRANSFORMER AND OPERATING METHOD

(57) Abstract: A piezoelectric transformer has pairs of input/output electrodes located on a piezoelectric body corresponding to period locations on a standing sine wave superimposed on said body, and having a waveform corresponding to vibrational modes of the piezoelectric body at resonance. The transformer also has a grounded guard electrodes to reduce parasitic coupling between its input and output regions.

PIEZOELECTRIC TRANSFORMER AND OPERATING METHOD

BACKGROUND OF THE INVENTIONField of the Invention

5 The present invention relates generally to piezoelectric devices, and more particularly to a piezoelectric transformer supplied with an input a.c. current.

Description of the Related Art

10 Wound-type electromagnetic transformers have been used for generating high voltage in the internal power circuits of devices such as television deflectors or chargers for copiers which require high voltage. Such transformers consist of a conductor wound onto a magnetic core. Because a large number of turns are required to realize a high transformation ratio, transformers that are compact and slim in shape are extremely difficult to produce.

15 To remedy this problem, piezoelectric transformers utilizing the piezoelectric effect have been developed. FIG. 1 illustrates a Rosen-type piezoelectric transformer, according to Ohnishi, U.S. Patent 5,806,159. A plate of a piezoelectric material 102 has upper and lower input electrodes 104 and 106 which define a driving or input region 108 of the piezoelectric plate 102. The remainder of the plate 102 constitutes a generator or

output region 110 with an output electrode 112 at its end. The input region 108 is polarized orthogonal to the electrodes 104 and 106, as indicated by arrow 114 in the figure, while the output region 110 is polarized orthogonal to electrode 112, as indicated by arrow 116.

5 This piezoelectric transformer operates as follows: When a voltage is impressed across input electrodes 104 and 106 from external leads 118 and 120, an electric field increases in the direction of polarization, and a 10 longitudinal vibration in the transverse direction parallel to electrodes 104 and 106 is excited by the piezoelectric effect, displaced in a direction perpendicular to polarization, known as the piezoelectric transverse 31 effect, causing the entire transformer to 15 vibrate. Moreover, in the output region 110, due to the piezoelectric effect generating a potential difference in the polarization direction due to a mechanical strain in the polarization direction, a voltage is produced which has the same frequency as the input voltage from output 20 electrode 112 to external lead 122. At this time, if the voltage input frequency is made equal to the resonant frequency of the piezoelectric transformer, a high output voltage can be obtained.

25 This piezoelectric transformer is used in a resonant state. Compared with ordinary electromagnetic transformers it has numerous advantages, including: 1) a compact and slim shape that can be achieved because a wound-type construction is not required and energy density is high; 2) the potential for non-combustibility; 30 and 3) a lack of electromagnetic induction noise.

Furthermore, the Rosen piezoelectric transformer is

monolithic, which gives it an advantage over multi-layer devices in that it does not suffer from bonding problems such as a reduction in efficiency due to softening of the bonding layer at high temperatures.

5 In Rosen and other types of conventional piezoelectric transformers, a rectangular waveform input, (having a harmonic content of a series of sine waves according to the Fourier transform $f_0 + 3f_0 + 5f_0 \dots + nf_0$), produces an output having a sine waveform of only the 10 fundamental frequency. This can be a disadvantage because the rise and fall time of a sine wave is much slower than that of a rectangular wave, and fast rise and fall times are important for driving transistor switches OFF and ON (such as in DC-DC power converters), since significant 15 power losses occur in the transistors during the transition between the OFF and ON states.

Moreover, in Rosen and other conventional piezoelectric transformers the input and output regions are not entirely electrically separated, due to a 20 parasitic capacitance between the input and output regions.

SUMMARY OF THE INVENTION

This invention provides a piezoelectric transformer 25 and operating method capable of passing the fundamental and third harmonic frequencies of a rectangular wave input and with a reduced parasitic capacitance.

The new piezoelectric transformer has a monolithic planar structure in the form of a thin rectangular 30 piezoelectric plate having a uniform polarity orthogonal to its major surfaces. Pairs of input and output

electrodes are formed on the top and bottom surfaces of the piezoelectric plate. Since the device is monolithic, it does not suffer from bonding problems (e.g. bond elasticity) inherent with multi-layer devices. However, 5 it is also possible to stack transformer layers if a higher output current is desired.

A three electrode pair embodiment enables the device to pass the fundamental and third harmonic frequencies of a rectangular wave input, producing a pseudo-rectangular 10 wave output. A pseudo-rectangular wave has a much faster rise and fall time than a sine wave, although somewhat slower than a true rectangular wave.

A piezoelectric transformer according to the present 15 invention is further capable of producing multiple isolated outputs of either polarity. It is well suited for driving both capacitive loads such as the input gate of a MOSFET power transistor, and other loads such as resistive or resistive/capacitive circuits.

Parasitic capacitance is minimized by grounding 20 leakage current between the input and output regions. This is accomplished by placing a grounding element such as a grounded guard electrode between the input and output regions. In a monolithic transformer the grounding element can be a thin electrode disposed in a continuous 25 band around the surface of the piezoelectric body, between the input and output regions. This can reduce the stray capacitance by a factor of 10 to 20, and the effective input-output coupling capacitance can be reduced to 1-5% of the input capacitance, depending upon 30 the dielectric constant of the piezoelectric material.

WO 02/27810

PCT/US01/30023

5

Moreover, in comparison to electromagnetic transformers, the new piezoelectric transformer is compact, simple to fabricate, low cost, and immune to magnetic interference.

5

BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1 is a perspective view of a prior Rosen-type piezoelectric transformer.

10

FIG. 2 is a perspective view of a basic piezoelectric transformer in accordance with the present invention.

FIG. 3 is a sectional view of the piezoelectric transformer of FIG. 2.

15

FIG. 4 is a top plan view of the piezoelectric transformer of FIG. 2.

20

FIG. 5 is a perspective view of a piezoelectric transformer in accordance with the present invention, with a three electrode pair geometry.

FIG. 6 is a sectional view of the piezoelectric transformer of FIG. 5.

25

FIG. 7 is a top plan view of the piezoelectric transformer of FIG. 5.

30

FIG. 8 is a plot of a pseudo-rectangular output waveform achievable with the invention, composed of the fundamental and third harmonic frequencies.

FIG. 9 is a plot comparing the pseudo-rectangular waveform of FIG. 8 to both a sine waveform and a pure rectangular waveform.

5

FIG. 10 is an illustration of a piezoelectric plate having three electrode pairs, with a superimposed sinusoidal standing wave.

10 FIG. 11 is an illustration of the piezoelectric plate of FIG. 10, with a superimposed third harmonic sinusoidal standing wave.

15 FIG. 12 is a sectional view of a piezoelectric transformer in accordance with the present invention, with n electrode pairs.

FIG. 13 is a sectional view of the piezoelectric transformer of FIG. 2, illustrating parasitic coupling.

20

FIG. 14 is a perspective view of the piezoelectric transformer of FIG. 2, with a guard electrode added.

25 FIG. 15 is a sectional view of the piezoelectric transformer of FIG. 14.

FIG. 16 is a top plan view of the piezoelectric transformer of FIG. 14.

30 FIG. 17 is a perspective view of the piezoelectric transformer of FIG. 5, with guard electrodes added.

FIG. 18 is a sectional view of the piezoelectric transformer of FIG. 17.

5 FIG. 19 is a top plan view of the piezoelectric transformer of FIG. 17.

10 FIG. 20 is a perspective view of the piezoelectric transformer of FIG. 14, with multiple isolated outputs.

15 FIG. 21 is a top plan view of the piezoelectric transformer of FIG. 20.

20 FIG. 22 is a bottom plan view of the piezoelectric transformer of FIG. 20.

25 FIG. 23 is a perspective view of the piezoelectric transformer of FIG. 17, with multiple isolated outputs.

30 FIG. 24 is a top plan view of the piezoelectric transformer of FIG. 23.

FIG. 25 is a bottom plan view of the piezoelectric transformer of FIG. 23.

25 FIG. 26 is a sectional view of a piezoelectric transformer in accordance with the present invention, with a three electrode pair geometry, and with a center input region.

30

FIG. 27 is a perspective view of the piezoelectric transformer having three regions with a continuous electrode connecting the outer input regions.

5 FIG. 28 is a top plan view of the piezoelectric transformer of FIG. 27.

10 FIG. 29 is a bottom plan view of the piezoelectric transformer of FIG. 27.

15 FIG. 30 is a perspective view of the piezoelectric transformer of FIG. 27 with a ground electrode added.

FIG. 31 is a top plan view of the piezoelectric transformer of FIG. 30.

FIG. 32 is a bottom plan view of the piezoelectric transformer of FIG. 30.

20 FIG. 33 is a sectional view of a multi-layer piezoelectric transformer, in accordance with the present invention.

DETAILED DESCRIPTION OF THE INVENTION

25 FIGS. 2-4 illustrate a basic piezoelectric transformer 200 which is used here as a building block to illustrate various embodiments of the invention. It is noted that these and other figures illustrating various 30 embodiments of a piezoelectric transformer are not to scale.

The piezoelectric transformer includes a body of piezoelectric material 202 which can be either a ceramic or a single crystal, and is in the form of a thin plate having a length 226, a thickness 228 (typically 1mm or less), and a width 230. The polarization of the piezoelectric plate 202 is oriented in the thickness direction, as indicated by the arrow 204 in FIGS. 2 and 3. A pair of input electrodes 206 and 208, of equal areas, and a pair of output electrodes 212 and 214, also of equal areas, are disposed on the top and bottom major surfaces of the plate 202, using a technique such as sputtered deposition and photolithography. The input and output electrodes define input and output regions 210 and 216, respectively, with similar electrode geometries on the plate's top and bottom surfaces. External leads 218, 220, 222 and 224, are connected to the input and output electrodes 206, 208, 212, and 214, respectively.

The piezoelectric plate is poled to a uniform polarization direction by the application of a high voltage (approximately 1000 to 3000 Volts for a 1mm thick material). See B. Jaffe, W.R. Cook, and H. Jaffe, "Piezoelectric Ceramics," (Academic Press, N.Y., 1971) Pg. 16.

The application of a voltage 232 across the input region through the input electrodes 206, 208, creates a transverse internal stress in the device by means of the transverse electromechanical coupling constant, k_{31} . This stress attains a maximum value at the resonant frequency of the device, determined by its length 226 and the velocity of sound in the piezoelectric material (See Jaffe, Cook, Jaffe, Pg. 30, 31). Hence, for example, the

WO 02/27810

PCT/US01/30023

10

internal stress at the fundamental resonance frequency consists of an acoustic standing wave with a wavelength equal to twice the length of the device. This internal stress is then converted back to an electrical charge at the output electrodes, via the transverse coupling constant, k_{31} , resulting in an output voltage V_{out} across the output electrodes 212, 214. (For an additional reference, see Encyclopedia of Electronics and Computers, S. Parker, McGraw-Hill 1984 p.625-630).

10 The open circuit voltage gain varies with the input/output electrode area ratio and the piezoelectric material constants according to:

$$|V_{out}| = \beta V_{in} k_{31}^2 Q / 2$$

15

where V_{out} and V_{in} are the output and input voltages; β is a proportionality constant which depends upon the electrode geometry and the ratio of the input/output electrode areas, Q is the material's quality factor at resonance, and k_{31} is the transverse piezoelectric coupling constant for the material. Typically, β has a value close to one for equal area contacts. Q values can reach up to 1000, and $k_{31} \leq 0.4$ for most piezoelectric materials. Since the open circuit device is loaded by an internal output capacitance, the addition of an external load capacitance reduces the load impedance by a proportional amount, and therefore reduces the voltage gain of the device. The addition of a capacitive load alters the resonant frequencies by a very small amount

WO 02/27810

PCT/US01/30023

11

(typically 1-2%), but it does not significantly alter the device's Q.

5 Additionally, although the fundamental resonant frequency is determined by the length of the piezoelectric plate, its width can be any desired value. The width is typically greater than the length so as to minimize the output impedance of the device by maximizing the input and output electrode areas.

10 The basic piezoelectric transformer shown in FIGS. 2-4 and conventional piezoelectric transformers, such as the Rosen-type shown in FIG. 1, can pass only the fundamental frequency of a sine wave. However, harmonics of the fundamental frequency can be passed through the device by having multiple input and/or output regions forming a symmetry about the center of the piezoelectric plate. In theory, it is possible to have any number of input and output regions on a single piezoelectric plate. Each of these regions is defined by a pair of top and bottom electrodes, as in FIGS. 2-4.

15 20 FIGS. 5-7 illustrate a piezoelectric transformer 500 with a three-electrode pair geometry. This is similar to the piezoelectric transformer of FIGS. 2-4, except for the additional electrode pair. In FIGS. 5-7, a body of piezoelectric material 502, similar to body 202 in FIGS. 2-4 has a length 526, a thickness 528 (typically 1mm or less), and a width 530. The polarization of the piezoelectric plate 502 is oriented in the thickness direction, as indicated by the arrow 504 in FIGS. 5 and 6. Two pairs of input electrodes 506, 508 and 513, 515, of approximately equal areas, are disposed on the top and bottom surfaces at opposite ends of the plate 502 and

define input regions 510 and 511. A pair of output electrodes 512 and 514, of approximately equal areas, are disposed on the top and bottom surfaces of the plate 502 between the input regions 510 and 511, and define an output region 516. The electrode geometries on the plate's top and bottom surfaces are similar. External leads 518, 520, 522, 524, 523 and 525 are connected to the input and output electrodes 506, 508, 513, 515, 512, and 514, respectively. The input regions are driven by impressing a voltage 532, across the pair of input electrodes defining that region. The voltage across each of the regions has the same frequency, corresponding to the fundamental resonant frequency of the piezoelectric plate 502 to maximize the output, therefore a common voltage source for the two pairs of input electrodes 506, 508 and 513, 515 is preferable. This three electrode pair geometry enables the device to pass the fundamental frequency and the third harmonic of an input voltage 532 having a rectangular waveform to form an output voltage 534 having a pseudo-rectangular waveform.

It is also possible to have the center region be the input, and the two outer regions be two individual outputs, and obtain a pseudo-rectangular output. This device is illustrated in FIG. 26, where 512 and 514 are the input electrodes defining the input region 516, and 506, 508, and 513, 515 are the two output electrode pairs defining output regions 510 and 511. External input leads 2602 and 2604 are connected to a voltage source 2606 for driving the device. Additionally, external output leads 2608, 2610, and 2612, 2614 yield two separate outputs 2616 and 2618, across each of the output

regions 510, 511, respectively. These output regions can be connected together to enable a doubling of the available output current.

FIG. 8 is a plot of a pseudo-rectangular waveform 800, composed of the fundamental and third harmonic frequencies, and FIG. 9 is a comparison of the pseudo-rectangular waveform with a corresponding sine waveform 900 and pure rectangular waveform 902. The pseudo-rectangular waveform produced has a much faster rise and fall time than a sine wave, although slower than the pure rectangular wave.

Thus, the new device which produces the pseudo-rectangular output can drive transistor switches off and on more rapidly and efficiently, since significant power losses occur in the transistors during the transitions between the off and on states. Additionally, the three-electrode pair device is ideally suited for driving a capacitive load, such as the input gate of a Metal-Oxide-Semiconductor Field Effect Transistor (MOSFET). The input capacitance of MOSFETs decreases dramatically, and then rises again, as they transition from an OFF to an ON output conducting state. The net result is that, when a MOSFET gate is driven by the piezoelectric transformer, the voltage transition in the pseudo-rectangular wave output of the transformer is accelerated due to the decreased load capacitance of the MOSFET in the transition region between OFF and ON. Besides MOSFET transistors, the three electrode pair device can also drive other loads such as resistive or resistive/capacitive loads.

The third harmonic and fundamental frequencies are passed with the three-electrode pair device because the output waveform is affected by the symmetry of the input regions over the piezoelectric body. FIGS. 10
5 illustrates a three electrode pair piezoelectric plate 1000 with input regions 1002, 1004, an output region 1006, and a standing sine wave of half a period 1010 that corresponds to the vibrational mode of the piezoelectric plate at its fundamental resonant frequency, superimposed
10 along the plate's length 1008. FIG. 11 illustrates the same piezoelectric plate 1000 with a third harmonic sine wave of one-and-a-half periods, 1100 superimposed along its length. As can be seen from the figures, the symmetry of the input and output regions corresponds to
15 the symmetry of the third harmonic and fundamental waves. Accordingly, it may be possible to produce other desired wave outputs by applying an input voltage to a piezoelectric body at symmetrical points corresponding to a superimposed waveform of the desired output.

20 FIG. 12 illustrates a piezoelectric transformer 1200, similar to the piezoelectric transformer of FIGS.
5-7, but with n electrode pairs, where n is any number greater than 2. As in the three electrode pair embodiment, the input and output regions alternate. Additionally, the first electrode 1202 may define either an input or output region. Also, a voltage of the same frequency is applied to each of the input electrodes, and the outputs may either be combined or isolated.

25 Although in principle, the invention can be extended to any number of high order harmonics, experiments conducted with five electrode pairs on a ceramic PLZT

piezoelectric (see U.S. Pat. No. 5,595,677) showed only faint but measurable fifth harmonics, and nearly undetectable fifth harmonics with a Strontium Barium Niobate (SBN) crystal piezoelectric.

5 Another feature of the new piezoelectric transformer is a reduction of the parasitic capacitive coupling between the input and output regions using a guard electrode. FIG. 13 illustrates the problem of parasitic coupling using the two electrode pair device 200
10 illustrated in FIGS. 2-4. Since the material used is a dielectric, there is capacitive coupling between the input and output regions 210 and 216, illustrated by the dashed lines representing capacitor circuit branches 1300 and 1302. This capacitive coupling causes current to leak
15 between the input and output electrodes, as illustrated by the arrows 1304 in the figure, resulting in a lack of full electrical separation between the input and output.

To alleviate the parasitic coupling, the current leaking between the input and output regions 210 and 216
20 is grounded by a grounding element located between the two regions. This grounding element is preferably a grounded guard electrode located between the input and output regions. FIGS. 14-16 illustrate an example of the piezoelectric transformer of FIGS. 2-4, with such a
25 grounding electrode 1400. The electrode 1400 can be of the same material as the input and output electrodes, and is disposed in a thin band preferably on the order of 1mm or less in width around the surface of the piezoelectric plate. The band can be deposited in the same deposition
30 process used for the input and output electrodes, creating a division between the input and output regions

210 and 216. The electrode 1400 is grounded by connecting to an electrical ground (0 Volts) circuit. This grounding electrode typically lowers the effect of stray capacitance by a factor of 10 to 20, and reduces 5 the effective coupling capacitance to 1-5% of the input capacitance as determined by the dielectric constant of the material used.

Having a guard electrode can greatly simplify electronic designs, because the parasitic capacitance 10 coupling paths between the MOSFET inputs do not have to be worried about. In the case of driving active devices such as MOSFET transistors, the guard electrode can minimize potentially undesired interactions between the MOSFET and the input source to the transformer. 15 Similarly, it can reduce coupling interaction between MOSFETs which are driven by multiple piezoelectric transformer outputs.

Additionally, it has been found that the grounding electrode improves the transformer gain and quality 20 factor "Q".

A piezoelectric transformer having any number of input/output regions can have a guard electrode between 25 each of the regions. Thus for a piezoelectric transformer having n electrode pairs, there are n-1 guard electrodes.

FIGS. 17-19 illustrate the three electrode pair device of FIGS. 5-7, with grounded guard electrodes 1700 and 1702 disposed in thin bands around the piezoelectric plate, between the input regions 510 and 511 and the 30 output region 516.

WO 02/27810

PCT/US01/30023

17

It is also possible to divide a single output region into multiple output regions, defined by multiple electrode pairs in each output region and isolated from each other. This can be done with any number of 5 input/output regions. FIGS. 20-22 illustrate the device of FIGS. 14-16, with two isolated outputs 2000, 2001 defined by two electrode pairs 2002, 2006 and 2004 and 2008, disposed on the top and bottom surfaces of output region 216, and connected to the outputs 2000, 2001 10 through external leads 2010, 2012 and 2014, 2016. A guard electrode 2018, extending from guard electrode 1400, is located between the isolated output regions. Since this 15 device has one input and one output region 210, 216, as discussed above, a pseudo-rectangular output is not attainable with this device, and the outputs will have a sine waveform.

FIGS. 23-25 illustrate the device in FIGS. 17-19, with two isolated outputs 2300, 2301 defined by two electrode pairs 2302, 2306 and 2304, 2308, disposed on 20 the top and bottom surfaces of the output region 516, and connected to the outputs 2300, 2301 through external leads 2310, 2312 and 2314, 2316. Guard electrodes 2318, 2320 extending from guard electrodes 1700, 1702 are located between the isolated output regions. Since this 25 device has two input and one output regions, each of the isolated outputs 2300, 2301 will have a pseudo-rectangular waveform.

Another multiple output configuration is illustrated in FIG. 26, where the center region is the input and the 30 two outer regions are isolated outputs, as discussed above.

The output polarity is determined by the input polarity, phase shifted by 90° for a non loaded or capacitive loading condition. Such isolated outputs operate at the same frequency and can be connected to various parts of an electronic circuit. The outputs can be made to have opposite polarity by connecting them 180° out of phase from one another. This has a particular advantage for a two-output device, such as a DC-DC power converter, since the two outputs can be of opposite polarity. Such multiple isolated outputs are also useful for driving MOSFET switching transistors in an AC-to-DC or DC-DC conversion circuit. These devices are used in a bridge configuration, with one transistor off and the other on during each half of the AC input cycle. The piezoelectric transformer capable of multiple isolated outputs is well suited for this, since one output can be connected 180° out of phase from the other one, with both outputs operating at the exact same frequency.

Additionally, a transformer capable of a pseudo-rectangular waveform output, and having the guard electrode, yields additional benefits as discussed above.

In theory, any number of isolated outputs can be obtained by further dividing each output region, as illustrated in FIGS. 20-25, and/or by increasing the number of input/output regions as illustrated in FIGS. 12 and 26. Many multiple output configurations are possible, although it is doubtful that more than two or three outputs would be of much interest. Although in FIGS. 20-25 the output regions are illustrated as being divided along the width, it may also be possible to divide the region along the length. Also, increasing the number of

WO 02/27810

PCT/US01/30023

19

outputs decreases the individual output electrode areas, and hence the available current at each output, by a proportional amount. Other considerations for determining the specific set up include the desired voltage gain at the output, the given output load, the device dimensions, and voltage input.

Many variations in the electrode geometry are possible. FIGS. 27-29 illustrates one such variation, in which the two input regions 510 and 511 of FIGS. 5-7 are connected across the surface, forming continuous input electrodes 2700, 2702 and output electrodes 2704, 2706 on the top and bottom surfaces, which define the two input regions 510 and 511. Hence only two external leads 2708, 2710 are needed to connect to the input voltage 2712 for driving the input regions 510, 511.

FIGS. 30-32 illustrate the piezoelectric transformer of FIG. 27-29, with an added grounded guard electrode in the form of a "U" shaped thin electrode, located between the input and output electrodes. The guard electrode 3000 in this embodiment forms a loop that saddles around the output electrodes covering three sides of the plate, instead of forming a continuos band around the piezoelectric plate.

One example of a working model for a three electrode pair device, according to FIGS. 27-29, is as follows:

Material:	PLZT-9 (Rockwell, U.S. Pat. No. 5,595,677)
Length:	12 mm
Width:	40 mm
Thickness:	0.5 mm

WO 02/27810

PCT/US01/30023

20

Electrodes: Gold (sputter deposited)
Resonant f_r : 155.0 kHz *
Output voltage
gain (no load): 9.27
5 Input resistance: 18.9 ohms * (at resonant f_r)
Resonant Q: 64.6
Max output voltage: 120 volts (peak-to-peak) *

10 All electrical parameters depend upon the material used. Parameters marked with an asterisk are also determined by device dimensions

15 Although a single layer rectangular device is the preferred embodiment, the invention also includes other configurations such as a circular device with concentric electrode rings. However, this limits the amount of output current available (which is proportional to the input and output electrode areas), since the device diameter scales inversely with the fundamental operating 20 frequency, f_r . With a rectangular device, only the device length scales inversely with f_r , while the width can be many times greater than the length, thus increasing the amount of output current. Another advantage of a rectangular device is that it is very easy to cut with 25 great precision using common semiconductor processing equipment. Hence, processing can be fast and inexpensive.

The transformer can be implemented with multiple layers, preferably thin rectangular plates bonded together, instead of a long thin device, to increase the 30 available output current. FIG. 33 shows such multi-layer device 3300. Although the figure illustrates the

piezoelectric layers of the device in FIGS. 5-7, any of the other single layer devices according to this invention may be implemented in multiple layers. Any number of layers may be used, depending upon the desired output. An electrical connection is desired between the top and bottom electrodes of successive, adjacent layers, with the exception of the top electrode of the top layer and the bottom electrode of the bottom layer. This is illustrated in the figure where three bottom electrodes 5 of the first piezoelectric layer 3302 are bonded to the three top electrodes of the second piezoelectric layer 3304, and the bottom three electrodes of the second layer 3304 are bonded to the three top electrodes of the third layer 3306, and so on, to the n^{th} layer 3310, whose three top electrodes are bonded to the three bottom electrodes 10 of the $n^{\text{th}}-1$ layer 3308. Additionally, the layers are aligned with their polarizations in alternating directions, as illustrated by the arrows, 3322, 3324, 3326, 3328, 3330, so that electrodes bonded to one 15 another will have the same polarity.

The layers may be bonded together with a conducting epoxy layer, or a non conducting epoxy and then 20 electrically connected by a conducting material. This can be done by bringing out electrodes to the edges of the piezoelectric layers, using very thin interconnection traces. The same metal used for the electrodes can be used for this.

The device is driven by applying a voltage 3312 to 25 each of the input regions 510, 511 through the top input electrodes and bottom input electrodes of each layer. All 30 of the inputs and outputs may be connected in parallel to

each other. Additionally, the layers may have guard electrodes.

5 The multi-layer device would be the preferred embodiment for high frequency devices operating in the range of 1 MHz, in which the length is only 1-2 mm.

While specific examples of the invention have been shown and described, numerous variations and alternate embodiments will occur to those skilled in the art. Accordingly, it is intended that the invention be limited 10 only in terms of the appended claims.

I CLAIM:

1. A piezoelectric transformer, comprising:
 - a first piezoelectric body having at least one input region and at least one output region; and
 - a grounding element located between each pair of input and output regions and substantially preventing electrical charge from leaking between said regions.
2. The piezoelectric transformer of claim 1, further comprising input and output electrodes on said input and output regions, respectively.
3. The piezoelectric transformer of claim 2, wherein said piezoelectric body comprises a plate having major top and bottom surfaces.
4. The piezoelectric transformer of claim 3, wherein each of said input and output electrodes comprises a pair of electrode elements disposed respectively on the top and bottom major surfaces of the piezoelectric plate.
5. The piezoelectric transformer of claim 4, further comprising at least one additional piezoelectric plate, with aligned electrodes on plates bonded to each other.

6. The piezoelectric transformer of claim 4, wherein said piezoelectric body has a uniform polarization orthogonal to said top and bottom surfaces.

7. The piezoelectric transformer of claim 1, wherein said grounding element comprises a grounded electrode disposed in a continuous band around said piezoelectric body.

8. The piezoelectric transformer of claim 1, further comprising a plurality of output electrodes on at least one of said output regions.

9. A piezoelectric transformer, comprising a piezoelectric body having at least one input region and at least one output region;
said input and output regions alternating with
5 each other and forming respective mirror symmetries about the center of said body.

10. A piezoelectric transformer, comprising a piezoelectric body having at least one input region and at least one output region;
said input and output regions are disposed at
5 locations on said body corresponding to periodic locations on a standing sine wave superimposed on said body, said sine wave having a waveform corresponding to a

vibrational mode of the piezoelectric body at a resonant frequency.

11. The piezoelectric transformer of claim 10,
further comprising a plurality of electrical grounding
elements located between respective pairs of input and
output regions and substantially preventing electrical
charge from leaking between said regions.
5

12. The piezoelectric transformer of claim 10,
further comprising input and output electrodes on said
input and output regions, respectively.

13. The piezoelectric transformer of claim 12,
wherein said piezoelectric body comprises a plate having
top and bottom major surfaces and a uniform polarity
orthogonal to said surfaces.

14. The piezoelectric transformer of claim 13,
wherein each of said input and output electrodes
comprises a pair of electrode elements disposed
respectively on the top and bottom major surfaces of the
5 piezoelectric plate.

15. The piezoelectric transformer of claim 14,
further comprising at least one additional piezoelectric

plate, with aligned electrodes on plates bonded to each other.

16. The piezoelectric transformer of claim 14, wherein adjacent input electrode elements disposed on a surface are electrically connected by a connecting surface electrode.

17. The piezoelectric transformer of claim 10, further comprising a plurality of output electrodes on at least one of said output regions.

18. The piezoelectric transformer of claim 10, said body having one output region between two input regions.

19. The piezoelectric transformer of claim 10, wherein said piezoelectric body having one input region between two output regions.

20. A method of operating a piezoelectric transformer having at least one input region and one output region, comprising:

5 applying an electrical input signal to said input region;
obtaining an output signal from said output region; and

grounding leakage current that would otherwise flow between said input and output regions.

21. The method of claim 20, wherein said current is grounded between adjacent input and output regions of said transformer.

24. An electronic system, comprising
an electrically operated device, and
a piezoelectric transformer connected to
provide current to the device, said piezoelectric
5 transformer comprising a piezoelectric body having at
least one input region and at least one output region;
said input and output regions are
disposed at locations on said body
corresponding to periodic locations on a
10 standing sine wave superimposed on said body,
said sine wave having a waveform corresponding
to a vibrational mode of the piezoelectric body
at a resonant frequency.

25. An electronic system comprising:
an electrically operated device, and
a piezoelectric transformer connecting to said
device for providing current to the device, said
5 piezoelectric transformer comprising:

WO 02/27810

PCT/US01/30023

28

a first piezoelectric body having at least one input region and at least one output region; and

10 a grounding element located between each pair of input and output regions and substantially preventing electrical charge from leaking between said regions.

WO 02/27810

PCT/US01/30023

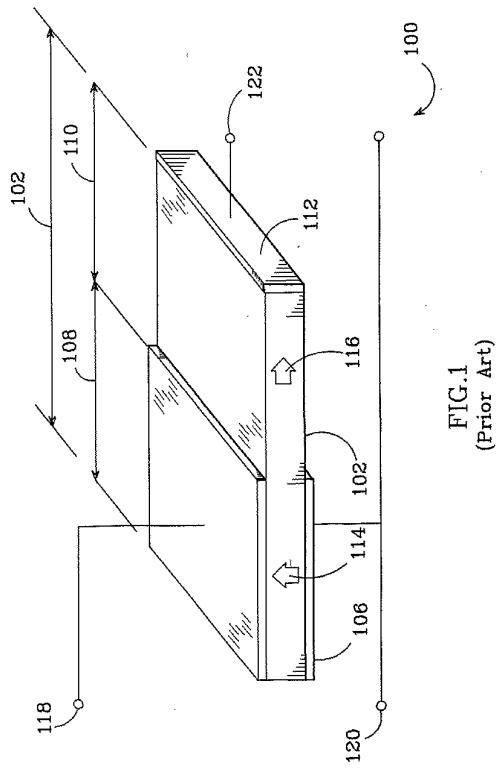
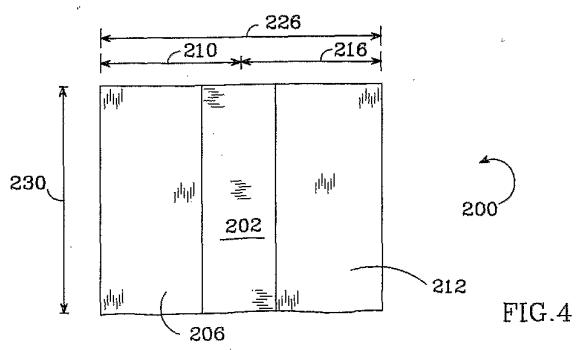
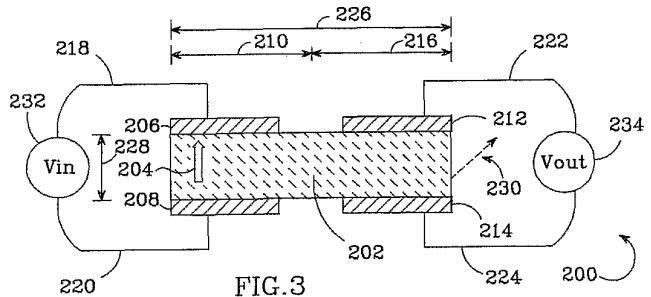
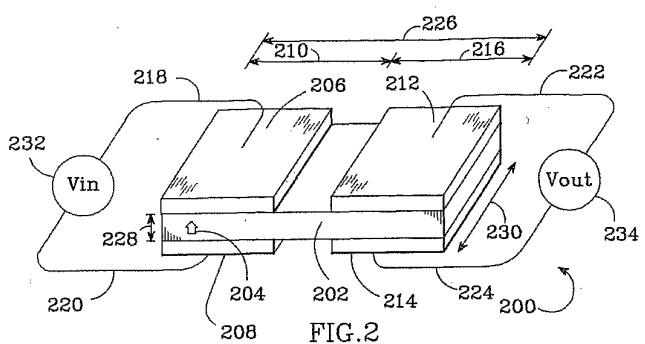


FIG. 1
(Prior Art)

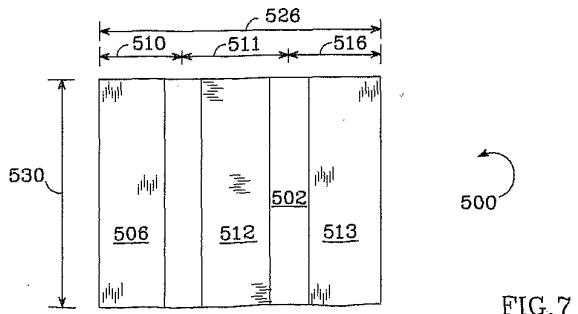
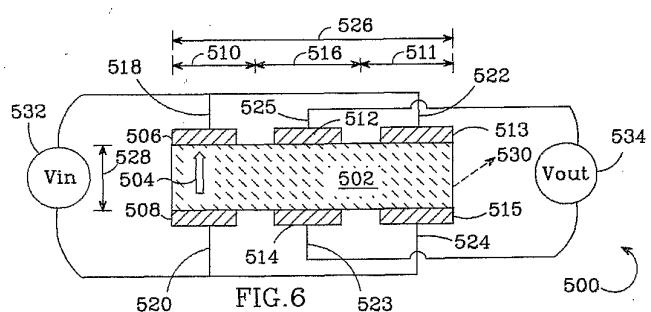
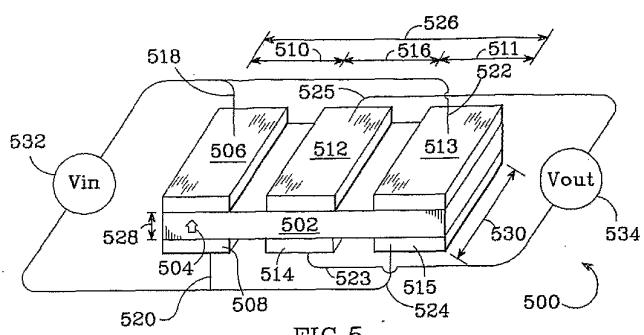
WO 02/27810

PCT/US01/30023



WO 02/27810

PCT/US01/30023



WO 02/27810

PCT/US01/30023

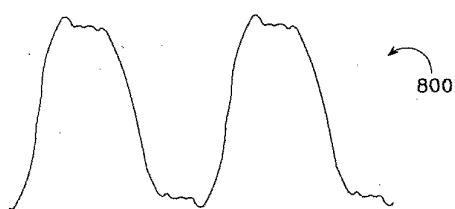


FIG.8

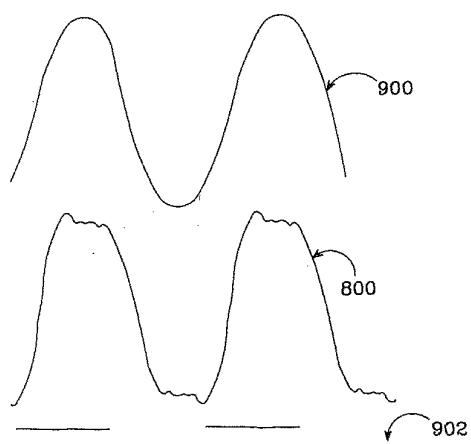


FIG.9

WO 02/27810

PCT/US01/30023

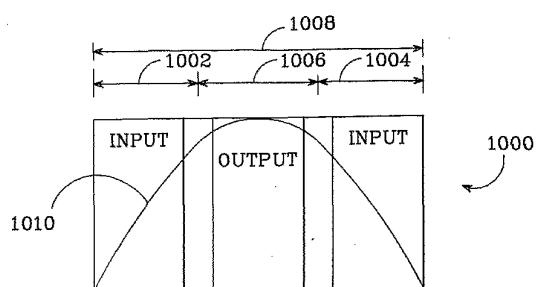


FIG.10

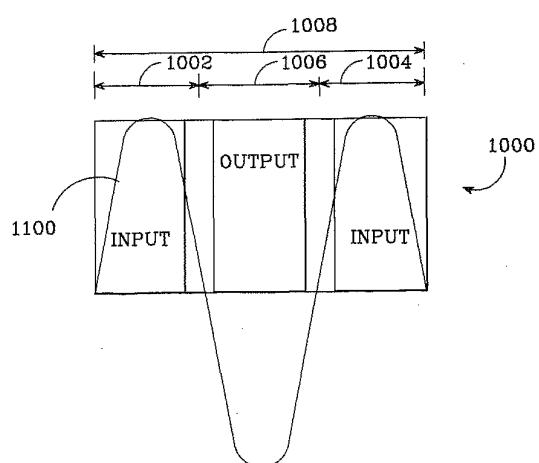


FIG.11

5/14

WO 02/27810

PCT/US01/30023

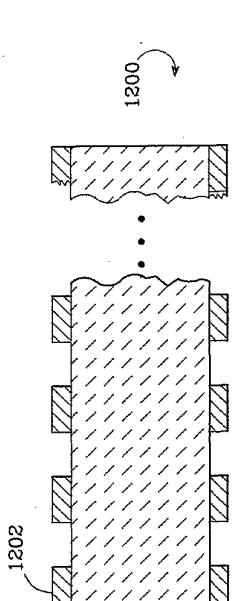


FIG. 12

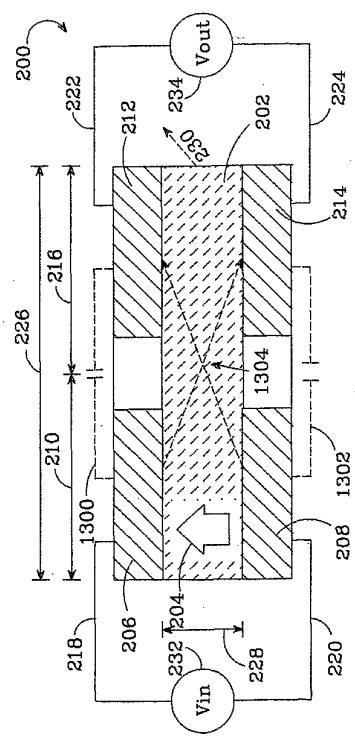


FIG. 13

WO 02/27810

PCT/US01/30023

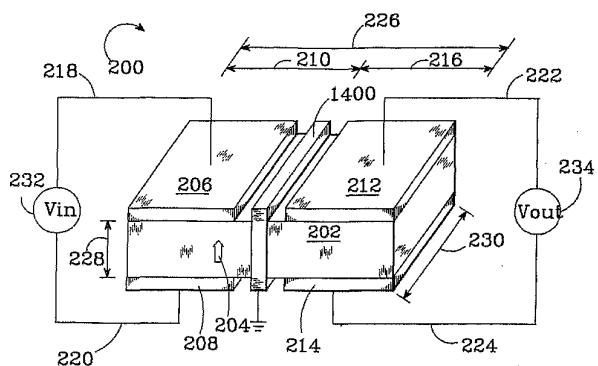


FIG.14

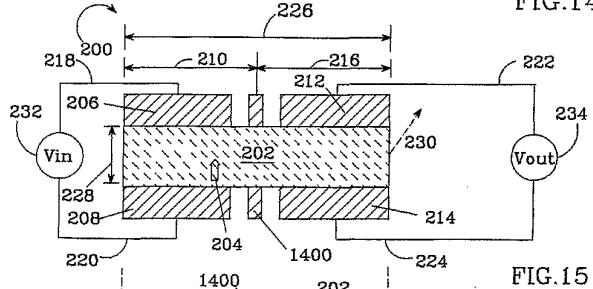


FIG.15

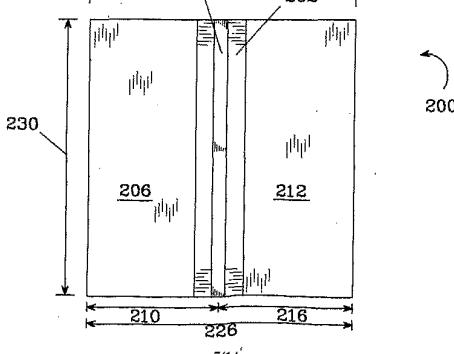


FIG.16

7/14'

WO 02/27810

PCT/US01/30023

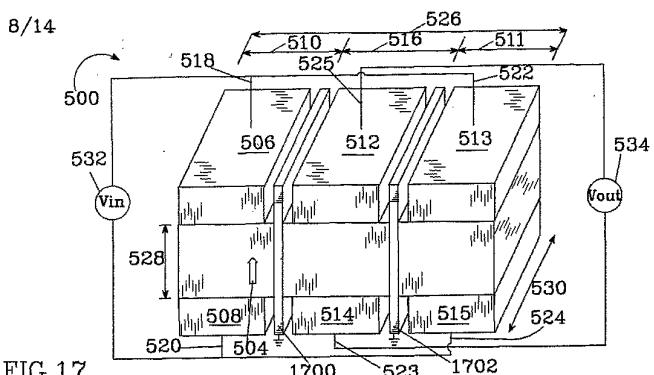


FIG.17

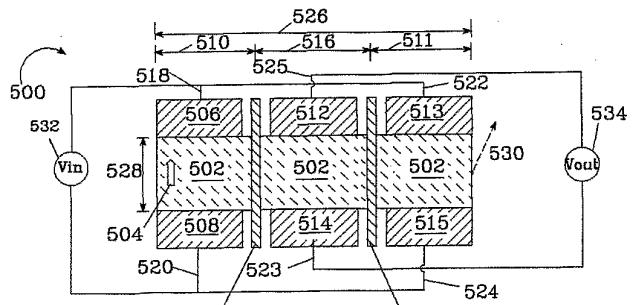


FIG.18

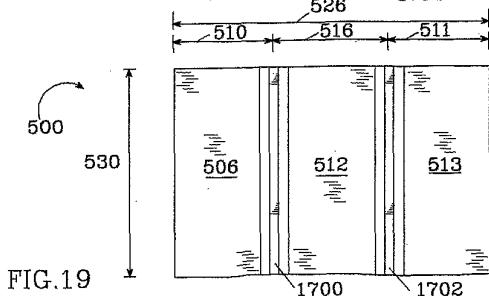


FIG.19

WO 02/27810

PCT/US01/30023

FIG.20

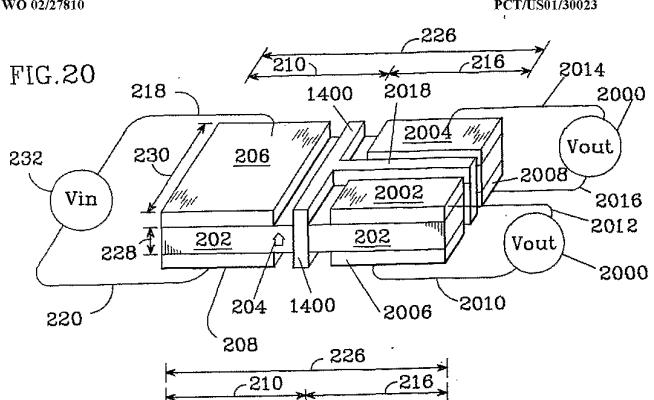


FIG.21

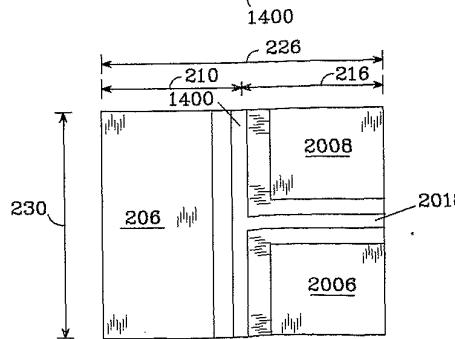


FIG.22

WO 02/27810

PCT/US01/30023

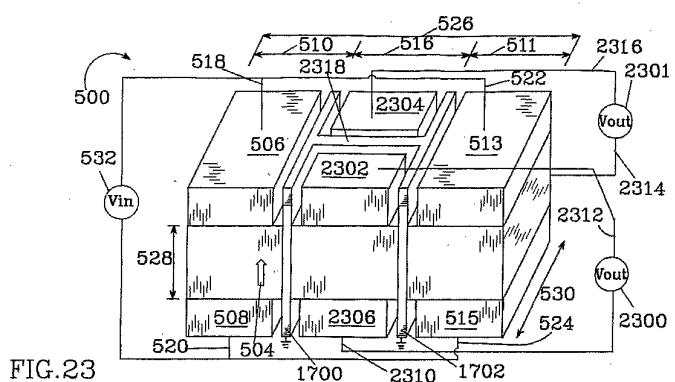


FIG.23

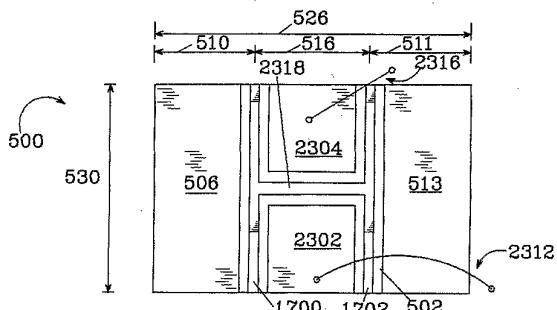


FIG.24

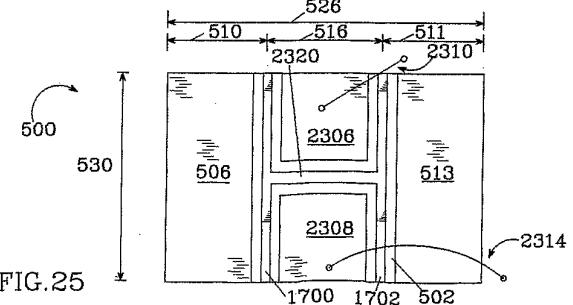


FIG.25

WO 02/27810

PCT/US01/30023

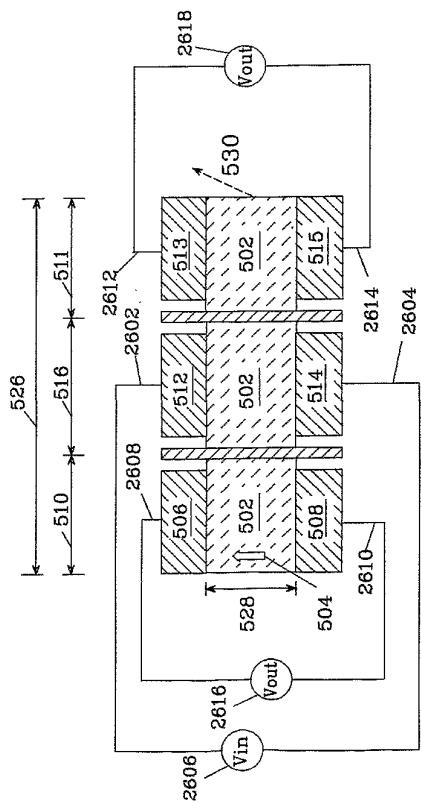


FIG.26

WO 02/27810

PCT/US01/30023

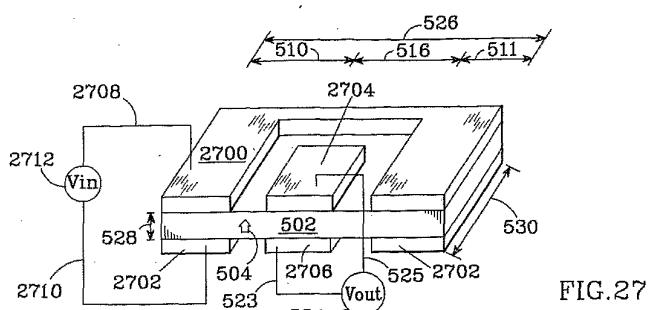


FIG.27

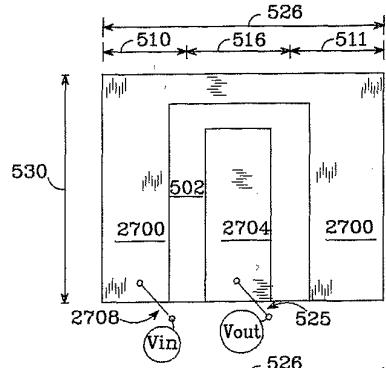


FIG.28

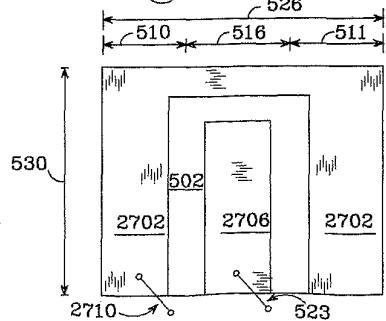
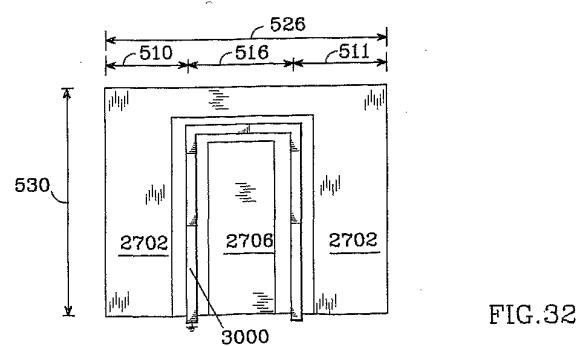
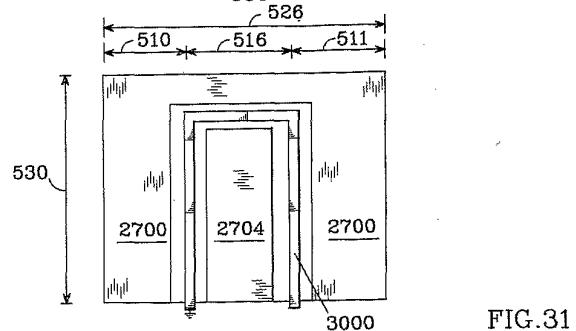
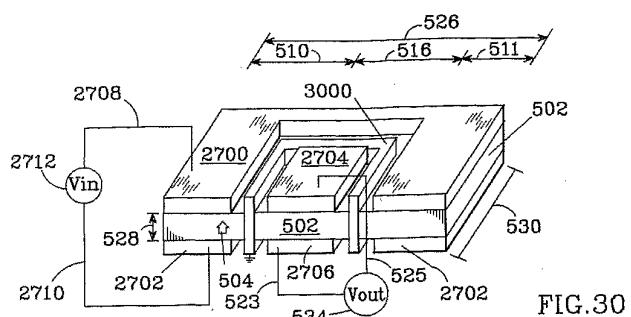


FIG.29

WO 02/27810

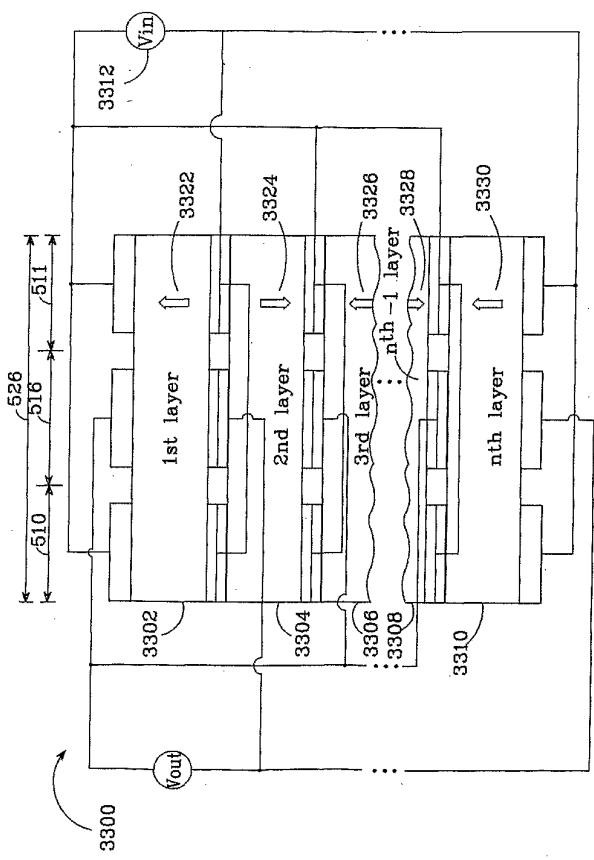
PCT/US01/30023



WO 02/27810

PCT/US01/30023

FIG.33



【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
4 April 2002 (04.04.2002)

PCT

(10) International Publication Number
WO 02/027810 A3

(51) International Patent Classification: H01L 41/107

(21) International Application Number: PCT/US01/30023

(22) International Filing Date:
24 September 2001 (24.09.2001)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
09/669,241 25 September 2000 (25.09.2000) US

(71) Applicant: INNOVATIVE TECHNOLOGY LICENSING, LLC [US/US]; 1049 Camino Dos Rios, P.O. Box 1085, MC A15, Thousand Oaks, CA 91358-0085 (US).

(72) Inventors: OLIVER, John; 3925 Camphor Avenue, Newbury Park, CA 91320 (US). MEHROTRA, Vivek; 1800 West Hillcrest Drive #344, Newbury Park, CA 91320 (US). NEURGAONKAR, R. R.; 3325 Rainbow Creek Circle, Thousand Oaks, CA 91360 (US).

(74) Agents: MOK, Louis, A. et al.; Koppel & Jacobs, 555 St. Charles Drive, Suite 107, Thousand Oaks, CA 91360 (US).

(81) Designated States (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CI, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EH, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW.

(84) Designated States (regional): ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SI, SZ, TZ, UG, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CII, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BF, BJ, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NH, SN, TD, TG).

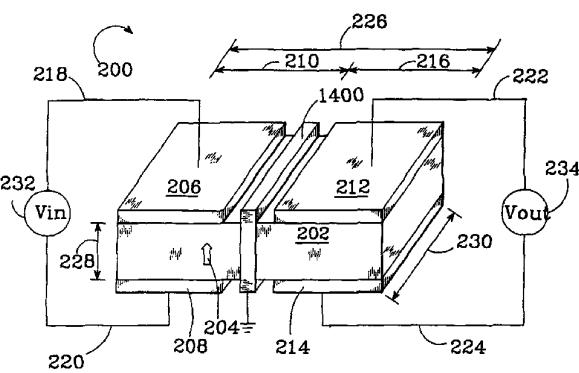
Published:
— with international search report

{Continued on next page}

(54) Title: PIEZOELECTRIC TRANSFORMER AND OPERATING METHOD



WO 02/027810 A3



(57) Abstract: A piezoelectric transformer has pairs of input/output electrodes located on a piezoelectric body corresponding to period locations on a standing sine wave superimposed on said body, and having a waveform corresponding to vibrational modes of the piezoelectric body at resonance. The transformer also has a grounded guard electrodes to reduce parasitic coupling between its input and output regions.

WO 02/027810 A3*with amended claims and statement***(88) Date of publication of the international search report:**
24 April 2003*For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.*

【手続補正書】

【提出日】平成14年7月16日(2002.7.16)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

圧電トランスであって、

対向し平行な第1及び第2の主要面と長さとを有し、交互に配列された入力領域と出力領域とを含み前記長さに沿って離間した3つの領域に分割され、前記長さ全体に沿って前記主要面と垂直な方向に分極している圧電体と、

前記3つの領域のそれぞれの前記第1及び第2の主要面をそれぞれ被覆する第1及び第2の電極と、

を備えていることを特徴とする圧電トランス。

【請求項2】

請求項1記載の圧電トランスにおいて、

前記対向し平行な主要面と接している電気的ガード要素であって、隣接する領域の間に配置されており、電荷が前記隣接する領域の間でリークすることを実質的に防止する電気的ガード要素を含んでいることを特徴とする圧電トランス。

【請求項3】

請求項2記載の圧電トランスにおいて、

前記電気的ガード要素は前記圧電体の周囲の連続的なバンドの形状を有しており、前記連続的なバンドは前記圧電体の長さを横断する方向を向いていることを特徴とする圧電トランス。

【請求項4】

請求項1記載の圧電トランスにおいて、

前記圧電体は矩形の圧電プレートを備え、前記圧電プレートは当該圧電プレート自体の長さに対して横断方向であって対向し平行な端部を含み、前記矩形プレートは前記対向し横断方向の端部の中間に横断方向の中心線を有し、前記3つの領域は前記横断方向の中心線の周囲に対称的に配置され、前記3つの領域は1対の端部領域の間に対称的に位置決めされた中心領域を含み、前記1対の端部領域の一方の主要面を被覆する前記第1及び第2の電極は、相互に等しい面積を有しており、また、前記1対の端部領域の他方の主要面を被覆する前記第1及び第2の電極の面積と等しい面積を有していることを特徴とする圧電トランス。

【請求項5】

請求項4記載の圧電トランスにおいて、

前記中心領域は入力領域を含み、前記1対の端部領域は出力領域を含むことを特徴とする圧電トランス。

【請求項6】

請求項4記載の圧電トランスにおいて、

前記中心領域は出力領域を含み、前記1対の端部領域は入力領域を含むことを特徴とする圧電トランス。

【請求項7】

請求項4記載の圧電トランスにおいて、

前記第1の矩形圧電プレートと関連する電極とに幾何学的に同一である矩形圧電プレートと関連する電極という形態を有する第2の圧電体を含んでおり、前記第2の矩形圧電プレートは前記第1の矩形圧電プレートの上に重畠されており、前記第1の矩形圧電プレートの主要面の1つの上の前記電極は前記第2の矩形圧電プレートの主要面の1つの上の対応

する電極に結合されていることを特徴とする圧電トランス。

【請求項 8】

請求項 1 記載の圧電トランスにおいて、

少なくとも 1 つの出力領域を含んでおり、前記少なくとも 1 つの出力領域とその関連する第 1 及び第 2 の電極とは、複数の再分割され離間した出力領域と関連する電極とに更に分割されることを特徴とする圧電トランス。

【請求項 9】

請求項 8 記載の圧電トランスにおいて、

前記圧電体の前記対向し平行な主要面と接する電気的ガード要素であって、隣接する領域と隣接する再分割された領域との間のそれぞれのスペースに配置されており、前記隣接する領域と前記隣接する再分割された領域との間で電荷がリークすることを実質的に防止する電気的ガード要素を含むことを特徴とする圧電トランス。

【請求項 10】

請求項 1 記載の圧電トランスにおいて、

前記入力領域電極は前記出力領域電極から電気的に分離されていることを特徴とする圧電トランス。

【請求項 11】

請求項 1 記載の圧電トランスにおいて、

矩形電圧波形を有する入力信号をこの圧電トランスに印加することにより、前記入力信号の基本周波数と 3 次高調波周波数とを少なくとも含む擬似矩形電圧波形を有する出力信号が発生することを特徴とする圧電トランス。

【請求項 12】

圧電トランスであって、

第 1 及び第 2 の対向し平行な主要面と長さと前記長さに対して横断方向であり対向し平行な端部と前記対向し横断方向の端部の中間にある横断方向の中心線とを有する矩形圧電プレートであって、前記長さに沿って離間した 3 つの領域に分割されており、前記 3 つの領域は前記横断方向の中心線の周囲に対称的に配置され、前記 3 つの領域は 1 対の端部領域の間に対称的に位置決めされた中心領域を含み、このプレートの全体の長さに沿っており前記主要面に垂直な方向に一様に分極している矩形圧電プレートと、

前記 3 つの領域のそれぞれの前記第 1 及び第 2 の主要面をそれぞれ被覆する第 1 及び第 2 の平坦な電極であって、前記 1 対の端部領域の一方の前記主要面を被覆する前記第 1 及び第 2 の平坦な電極は、相互に等しい面積を有し、また、前記 1 対の端部領域の他方の前記主要面を被覆する前記第 1 及び第 2 の平坦な電極の面積と等しい面積を有しており、矩形電圧波形を有する入力信号をこの圧電トランスに印加することにより、前記入力信号の基本周波数と 3 次高調波周波数とを少なくとも含む擬似矩形電圧波形を有する出力信号が発生する、第 1 及び第 2 の平坦な電極と、

隣接する領域の間のそれぞれのスペースにおいて前記矩形圧電プレートと接しており、前記隣接する領域の間で電荷がリークすることを実質的に防止する電気的ガード要素であって、前記矩形圧電プレートの周囲にあり横断方向を向いている連続バンドの形態を有する電気的ガード要素と、

を備えていることを特徴とする圧電トランス。

【請求項 13】

請求項 12 記載の圧電トランスにおいて、

前記入力領域電極は前記出力領域電極から電気的に分離されていることを特徴とする圧電トランス。

【請求項 14】

請求項 12 記載の圧電トランスにおいて、

前記中心領域は入力領域を含み、前記 1 対の端部領域は出力領域を含むことを特徴とする圧電トランス。

【請求項 15】

請求項 1 2 記載の圧電トランスにおいて、

前記中心領域は出力領域を含み、前記 1 対の端部領域は入力領域を含むことを特徴とする圧電トランス。

【請求項 1 6】

請求項 1 2 記載の圧電トランスにおいて、

少なくとも 1 つの出力領域を含んでおり、前記少なくとも 1 つの出力領域とその関連する第 1 及び第 2 の平坦な電極とは、複数の再分割され離間した出力領域と関連する電極とに更に分割されることを特徴とする圧電トランス。

【請求項 1 7】

請求項 1 6 記載の圧電トランスにおいて、

前記矩形圧電プレートの前記対向し平行な主要面と接する電気的ガード要素であって、隣接する領域と隣接する再分割された領域との間のそれぞれのスペースに配置されており、前記隣接する領域と前記隣接する再分割された領域との間で電荷がリークすることを実質的に防止する電気的ガード要素を含むことを特徴とする圧電トランス。

【請求項 1 8】

請求項 1 2 記載の圧電トランスにおいて、

前記第 1 の矩形圧電プレートと関連する平坦な電極とに幾何学的に同一である第 2 の矩形圧電プレートと関連する平坦な電極とを含んでおり、前記第 2 の矩形圧電プレートは前記第 1 の矩形圧電プレートの上に重畠されており、前記第 1 の矩形圧電プレートの主要面の 1 つの上の前記電極は前記第 2 の矩形圧電プレートの主要面の 1 つの上の対応する電極に結合されていることを特徴とする圧電トランス。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International Application No PCT/US 01/30023
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L41/107		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, INSPEC		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 727 831 A (NEC CORP) 21 August 1996 (1996-08-21)	1-3,7, 10-12, 18-21, 24,25 4,13
A	column 7, line 43 -column 10, line 53; figures 1-3 ---	
X	US 5 763 983 A (HUANG JIN) 9 June 1998 (1998-06-09)	9,10,12, 24 1-4,6-8, 13, 17-21,25
A	column 3, line 66 -column 4, line 10; figure 3 column 5, line 6 - line 40; figure 5 column 6, line 46 -column 7, line 2; figures 9,10 ---	-/-
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance		
E earlier document but published on or after the international filing date		
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special document		
O document concerning to an oral disclosure, use, exhibition or other means		
P document published prior to the international filing date but later than the priority date claimed		
T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention		
X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone		
Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other specific documents, such combination being obvious to a person skilled in the art.		
Z document member of the same patent family		
Date of the actual completion of the international search	Date of mailing of the international search report	
7 May 2002	08.07.2002	
Name and mailing address of the ISA European Patent Office, P.B. 5018 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl Fax: (+31-70) 340-3616	Authorized officer Köpf, C	

INTERNATIONAL SEARCH REPORT		International Application No PCT/US 01/30023
C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	GB 2 113 459 A (STANDARD TELEPHONES AND CABLES PLC) 3 August 1983 (1983-08-03) page 1, line 42 -page 2, line 15; figure 1 -----	1-4,6, 20,25

1

Form PCT/ISA210 (continuation of second sheet) (July 1992)

page 2 of 2

INTERNATIONAL SEARCH REPORT	International application No. PCT/US 01/30023
Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)	
<p>This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:</p> <ol style="list-style-type: none"> 1. <input type="checkbox"/> Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely: 2. <input type="checkbox"/> Claims Nos.: because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically: 3. <input type="checkbox"/> Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a). 	
Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)	
<p>This International Searching Authority found multiple inventions in this international application, as follows:</p> <p style="text-align: center;">see additional sheet</p> <ol style="list-style-type: none"> 1. <input type="checkbox"/> As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims. 2. <input type="checkbox"/> As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee. 3. <input type="checkbox"/> As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.: 4. <input checked="" type="checkbox"/> No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 	
<p>Remark on Protest</p> <div style="display: flex; justify-content: space-around;"> <input type="checkbox"/> The additional search fees were accompanied by the applicant's protest. <input type="checkbox"/> No protest accompanied the payment of additional search fees. </div>	

Form PCT/ISA/210 (continuation of first sheet (1)) (July 1998)

International Application No. PCT/US 01/30023

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. Claims: 1-8, 20-21, 25

Grounding element and method of grounding leakage current in piezoelectric transformers

2. Claim : 9

Piezoelectric transformer having alternating input and output regions in mirror-symmetric arrangement

3. Claims: 10-19, 24

Piezoelectric transformer with input and output regions at periodic locations of resonant standing wave vibration

INTERNATIONAL SEARCH REPORT
information on patent family membersInternational Application No
PCT/US 01/30023

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0727831	A 21-08-1996	JP 3039307 B JP 8222778 A DE 69605830 D DE 69605830 T KR 219336 B US 5939818 A	08-05-2000 30-08-1996 03-02-2000 03-08-2000 01-09-1999 17-08-1999
US 5763983	A 09-06-1998	NONE	
GB 2113459	A 03-08-1983	NONE	

Form PCT/ISA/210 (patent family annex) (July 1992)

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,PH,PL,PT,R0,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TR,TT,TZ,UA,UG,UZ,VN,YU,ZA,ZW

(74)代理人 100080137

弁理士 千葉 昭男

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100087424

弁理士 大塚 就彦

(72)発明者 オリバー, ジョン

アメリカ合衆国カリフォルニア州 91320, ニューベリー・パーク, カンファー・アベニュー
3925

(72)発明者 メーロトラ, ピベック

アメリカ合衆国カリフォルニア州 91320, ニューベリー・パーク, ウエスト・ヒルクレスト・
ドライブ・ナンバー 344 1800

(72)発明者 ニュアガオンカー, アール・アール

アメリカ合衆国カリフォルニア州 91360, サウザンド・オークス, レインボー・クリーク・サ
ークル 3325

F ターム(参考) 5H730 BB61 DD35 ZZ05 ZZ12 ZZ19