

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5890608号  
(P5890608)

(45) 発行日 平成28年3月22日 (2016. 3. 22)

(24) 登録日 平成28年2月26日 (2016. 2. 26)

(51) Int. Cl.	F I
<b>G06F 3/041 (2006.01)</b>	G06F 3/041 320B
<b>G06F 3/042 (2006.01)</b>	G06F 3/042 C
<b>H01L 27/146 (2006.01)</b>	H01L 27/14 C
<b>H04N 5/232 (2006.01)</b>	H04N 5/232 Z

請求項の数 3 (全 33 頁)

(21) 出願番号	特願2011-49287 (P2011-49287)	(73) 特許権者	000153878
(22) 出願日	平成23年3月7日 (2011. 3. 7)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2011-210248 (P2011-210248A)		神奈川県厚木市長谷398番地
(43) 公開日	平成23年10月20日 (2011. 10. 20)	(72) 発明者	黒川 義元
審査請求日	平成25年12月20日 (2013. 12. 20)		神奈川県厚木市長谷398番地 株式会社
審判番号	不服2015-2814 (P2015-2814/J1)		半導体エネルギー研究所内
審判請求日	平成27年2月13日 (2015. 2. 13)	(72) 発明者	池田 隆之
(31) 優先権主張番号	特願2010-54006 (P2010-54006)		神奈川県厚木市長谷398番地 株式会社
(32) 優先日	平成22年3月11日 (2010. 3. 11)		半導体エネルギー研究所内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	田村 輝
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

第1の基板と、  
 前記第1の基板と対向して配置された、第2の基板と、  
 前記第1の基板上の、第1のフォトセンサと、  
 前記第1の基板上の、第2のフォトセンサと、  
 前記第1の基板側の、第1の遮光膜と、  
 前記第2の基板側の、第2の遮光膜と、を有し、  
 前記第1のフォトセンサは、画素にあり、  
 前記第2のフォトセンサは、前記画素の周辺にあり、  
 前記第1の基板側に、バックライトを有し、  
 前記第2の基板側に、被検出物があるとき、  
 前記第2の遮光膜は、開口部を有し、  
 前記第1のフォトセンサは、  
 前記被検出物の影を検出する機能と、  
 前記バックライトからの光が、前記被検出物によって反射された光を検出する機能と、  
 を有し、

前記第2のフォトセンサは、外光強度を取得する機能を有し、

輝度値に対する画素数のヒストグラムにおける、検出位置を示す第1のピークと、検出位置以外を示す第2のピークとが分離するように、前記取得された外光強度に基づいて、

前記第 1 のフォトセンサが有するフォトダイオードに印加される電圧を変更して、前記第 1 のフォトセンサの感度を変更させることを特徴とする半導体装置。

【請求項 2】

請求項 1 において、  
前記第 1 のフォトセンサと電氣的に接続された、トランジスタを有し、  
前記トランジスタは、酸化物半導体を有することを特徴とする半導体装置。

【請求項 3】

請求項 1 において、  
前記第 1 のフォトセンサと電氣的に接続された、第 1 のトランジスタを有し、  
画素電極と電氣的に接続された、第 2 のトランジスタを有し、  
前記第 2 のトランジスタと電氣的に接続された、容量素子を有し、  
前記第 1 のトランジスタ及び前記第 2 のトランジスタは、酸化物半導体を有することを  
特徴とする半導体装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

半導体装置および半導体装置の駆動方法に関する。特に、フォトセンサを有する半導体装置とその駆動方法に関する。

【背景技術】

【0002】

従来、画像の撮像にイメージセンサなどの固体撮像素子を用いることが知られている。また、近年では、表示装置に撮像機能を持たせることで、入力機能を持たせたタッチパネルが注目されている。タッチパネルは、パネルを直接指などで触れて操作できる表示装置であり、タッチスクリーンなどとも呼ばれている。

20

【0003】

表示装置に撮像機能を持たせるため、表示領域にフォトセンサを設ける。このようにすることで、表示領域が入力領域を兼ねることができる。一例として、特許文献 1 に画像取り込み機能を備えた半導体装置が開示されている。

【先行技術文献】

【特許文献】

30

【0004】

【特許文献 1】特開 2001 - 292276 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

フォトセンサを利用して撮像を行う半導体装置には、使用環境等によって入射光の強度が強すぎる又は弱すぎる場合に、入射光が半導体装置の撮像の精度に影響を及ぼすという問題がある。撮像の精度が低下すると、検出位置の誤認識や、取り込み画像（撮像データ）が不鮮明になるなどの撮像不良が起きやすい。特に、外部からの光（外光）の影響を受けることにより、上記のような問題が生じやすい。

40

【0006】

上記の問題に鑑み、使用環境による撮像不良を防いだ半導体装置を提供することを目的の一とする。または、使用環境による撮像不良を防ぐ半導体装置の駆動方法を提供することを目的の一とする。

【0007】

または、入射光の強度によらず、高精度な撮像データを取得することができる半導体装置を提供することを目的の一とする。または、入射光の強度によらず、高精度な撮像データを取得することができる半導体装置の駆動方法を提供することを目的の一とする。

【課題を解決するための手段】

【0008】

50

本発明の一態様は、画素に設けられた第1のフォトセンサと、画素の周辺に設けられた第2のフォトセンサと、第2のフォトセンサで取得された外光強度に応じて、第1のフォトセンサの駆動条件を設定するコントローラと、を有し、コントローラで設定された駆動条件に応じて、第1のフォトセンサの感度を変更した上で撮像を行う半導体装置である。これにより、半導体装置は、入射光の強度に応じて感度を最適化した第1のフォトセンサを用いて、撮像を行うことができる。

【0009】

上記構成において、第1のフォトセンサの駆動条件として、駆動タイミング信号及び駆動電圧を設定することができる。

【0010】

本発明の一態様は、画素に設けられた第1のフォトセンサと、画素の周辺に設けられた第2のフォトセンサと、第2のフォトセンサで取得された外光強度に応じて、第1のフォトセンサの駆動条件を設定するコントローラと、を有し、コントローラは、第1のレジスタ、変換テーブル、CPU、第1のメモリ、タイミングコントローラ、及び電源回路を含み、タイミングコントローラは、第2のレジスタを含み、電源回路は、第3のレジスタを含み、第1のレジスタには、第2のフォトセンサで取得された外光強度のデータが格納され、変換テーブルには、外光強度に応じて第1のフォトセンサの駆動条件を規定するデータが格納され、CPUは、第1のメモリに格納されたプログラムの命令に従い、第1のレジスタに格納されたデータ及び変換テーブルに格納されたデータを用いて、第2のレジスタ及び第3のレジスタにそれぞれ格納するデータを生成し、タイミングコントローラは、第2のレジスタに格納されたデータを用いて、第1のフォトセンサの駆動タイミング信号を生成し、電源回路は、第3のレジスタに格納されたデータを用いて、第1のフォトセンサの駆動電圧を生成し、コントローラで設定された駆動タイミング信号及び駆動電圧に応じて、第1のフォトセンサの感度を変更した後に撮像を行う半導体装置である。

【0011】

本発明の一態様は、画素に設けられた第1のフォトセンサと、画素の周辺に設けられた第2のフォトセンサと、第2のフォトセンサで取得された外光強度に応じて、第1のフォトセンサの駆動条件を設定するコントローラと、を有し、コントローラは、第1のレジスタ、変換テーブル、CPU、第1のメモリ、第2のメモリ、タイミングコントローラ、及び電源回路を含み、タイミングコントローラは、第2のレジスタを含み、電源回路は、第3のレジスタを含み、第1のレジスタには、第2のフォトセンサで取得された外光強度のデータが格納され、変換テーブルには、外光強度に応じて第1のフォトセンサの駆動条件を規定するデータが格納され、CPUは、第1のメモリに格納されたプログラムの命令に従い、第1のレジスタに格納されたデータ及び変換テーブルに格納されたデータを用いて、第2のメモリを用いてプログラムを実行して、第2のレジスタ及び第3のレジスタにそれぞれ格納するデータを生成し、タイミングコントローラは、第2のレジスタに格納されたデータを用いて、第1のフォトセンサの駆動タイミング信号を生成し、電源回路は、第3のレジスタに格納されたデータを用いて、第1のフォトセンサの駆動電圧を生成し、コントローラで設定された駆動タイミング信号及び駆動電圧に応じて、第1のフォトセンサの感度を変更した後に撮像を行う半導体装置である。

【0012】

上記構成において、電源回路は、第3のレジスタの他に、D/A変換回路及び増幅回路を含み、第3のレジスタに格納されたデータを、D/A変換回路で電圧出力に変換し、増幅回路で増幅することにより、第1のフォトセンサの駆動電圧として生成することができる。

【0013】

上記構成において、画素は表示素子を有し、撮像機能と表示機能とを備える半導体装置とすることができる。

【0014】

なお、本明細書において、ハイレベルのときの電位を単に「H」又は「ハイ」ともいう

10

20

30

40

50

。また、ローレベルのときの電位を単に「L」又は「ロー」ともいう。

【0015】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」または複数の「配線」が一体となって形成されている場合なども含む。

【0016】

また、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合には、「ソース」や「ドレイン」の機能は入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

10

【0017】

なお、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象に対して電氣信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

【発明の効果】

【0018】

20

使用環境による撮像不良を防ぐことができる。特に、入射光（外光）の強度の影響を受けにくくすることができ、入射光の強度によらず、高精度な撮像データを取得することが可能となる。

【図面の簡単な説明】

【0019】

【図1】コントローラの一例を説明するブロック図。

【図2】コントローラの一例を説明するブロック図。

【図3】半導体装置の構成を説明する図。

【図4】半導体装置の画素の回路構成を説明する図。

【図5】半導体装置の構成を説明する図。

30

【図6】半導体装置の動作を説明するタイミングチャート。

【図7】撮像データにおける輝度のヒストグラム。

【図8】半導体装置の構成を説明する図。

【図9】半導体装置の画素の回路構成を説明する図。

【図10】半導体装置の断面の模式図。

【図11】半導体装置の断面の模式図。

【図12】半導体装置の画素の回路構成を説明する図。

【図13】半導体装置の画素の回路構成を説明する図。

【図14】半導体装置の画素の回路構成を説明する図。

【図15】半導体装置を適用した電子機器の例を示す図。

40

【図16】半導体装置を適用した電子機器の例を示す図。

【図17】半導体装置を適用した電子機器の例を示す図。

【発明を実施するための形態】

【0020】

以下に、実施の形態について、図面を用いて詳細に説明する。但し、以下の実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付す場合があり、繰り返しの説明は省略する。

50

## 【 0 0 2 1 】

## ( 実施の形態 1 )

本実施の形態に係る半導体装置は撮像機能を備えており、画素に設けられたフォトセンサと、画素の周辺に設けられたフォトセンサと、コントローラと、を少なくとも有する。コントローラは、画素の周辺に設けられたフォトセンサで取得された外光強度に応じて、画素に設けられたフォトセンサの駆動条件を設定する。本形態に係る半導体装置は、コントローラで設定された駆動条件に応じて、画素に設けられたフォトセンサの感度を変更した上で撮像を行うことができる。

## 【 0 0 2 2 】

なお、以下の説明では、画素（画素内）に設けられたフォトセンサを「第 1 のフォトセンサ」とし、画素の周辺（画素外）に設けられたフォトセンサを「第 2 のフォトセンサ」ともいう。

10

## 【 0 0 2 3 】

第 2 のフォトセンサは、第 2 のフォトセンサに入射された光（外光）から外光強度を取得する。コントローラは、第 2 のフォトセンサで取得された外光強度に応じて、第 1 のフォトセンサの駆動条件を変更する。第 1 のフォトセンサは、前記コントローラで設定された駆動条件に応じて感度を変更する。

## 【 0 0 2 4 】

第 1 のフォトセンサは、蓄積期間、読み出し期間、又は駆動電圧などの駆動条件を変更することで、感度を変更することができる。蓄積期間、又は読み出し期間などの駆動条件の変更は、スタートパルス間隔の変更、クロック周波数の変更、又はパルス幅制御信号の変更など駆動用のタイミング信号（駆動用タイミング信号）を制御することにより行うことができる。

20

## 【 0 0 2 5 】

外光強度に応じ、第 1 のフォトセンサの感度を変更した上で撮像を行うことで、外光の影響を抑え、高精度な撮像データを取得することが可能となる。

## 【 0 0 2 6 】

次に、本実施の形態に係る半導体装置について、図 1 を用いて具体的に説明する。

## 【 0 0 2 7 】

画素の周辺に設けられたフォトセンサ（第 2 のフォトセンサ 1 2 0 0 ）で取得した外光強度から、画素に設けられたフォトセンサ（第 1 のフォトセンサ 1 0 0 0 ）の感度を変更するために、図 1 に示すコントローラ 1 1 0 0 の構成を用いることができる。図 1 において、コントローラ 1 1 0 0 は、CPU 1 1 1 0、プログラムメモリ 1 1 2 0、外光強度データ用レジスタ 1 1 3 0、変換テーブル 1 1 4 0、作業用メモリ 1 1 5 0、タイミングコントローラ 1 1 6 0、及び電源回路 1 1 7 0 から構成される。タイミングコントローラ 1 1 6 0 は、制御データ用レジスタ 1 1 6 2 を有する。電源回路 1 1 7 0 は、制御データ用レジスタ 1 1 7 2、D/A 変換回路 1 1 7 4、及び増幅回路 1 1 7 6 を有する。

30

## 【 0 0 2 8 】

なお、図 1 及びその説明では構成要素を区別させるために機能を表した名称を用いているが、名称は機能の表現に限定されず、序数詞が付された名称とすることができる。本形態では、「プログラムメモリ」を「第 1 のメモリ」、「作業用メモリ」を「第 2 のメモリ」、「変換テーブル」を「第 3 のメモリ」とすることができる。また、「外光強度データ用レジスタ」を「第 1 のレジスタ」、タイミングコントローラが有する「制御データ用レジスタ」を「第 2 のレジスタ」、電源回路が有する「制御データ用レジスタ」を「第 3 のレジスタ」とすることができる。

40

## 【 0 0 2 9 】

CPU 1 1 1 0 は、プログラムメモリ 1 1 2 0 に格納されたプログラムの命令に従い、外光強度データ用レジスタ 1 1 3 0 に格納されたデータ及び変換テーブル 1 1 4 0 に格納されたデータを用いて、タイミングコントローラ 1 1 6 0 の制御データ用レジスタ 1 1 6 2 に格納するデータ及び電源回路 1 1 7 0 の制御データ用レジスタ 1 1 7 2 に格納するデ

50

ータを生成する。なお、作業用メモリ 1150 は、プログラムの命令を実行するために必要なメモリ空間として用いることができる。

#### 【0030】

CPU 1110 を、ノイマン型アーキテクチャの CPU とする場合、プログラムメモリ 1120、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、及び作業用メモリ 1150 は、ソフトウェア上は CPU 1110 と同一のアドレス空間に存在する構成とすることができる。すなわち、プログラムメモリ 1120、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、及び作業用メモリ 1150 は、ソフトウェア上は、特定の番地に割り振られたデータ領域とみなすことができる。したがって、CPU 1110 が、プログラムメモリ 1120、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、又は作業用メモリ 1150 に、データの読み出しを行うとは、ソフトウェア上は、特定の番地へのデータ読み出しを意味する。CPU 1110 が、プログラムメモリ 1120、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、又は作業用メモリ 1150 に、データの格納を行うとは、ソフトウェア上は、特定の番地へのデータの格納を意味する。

10

#### 【0031】

CPU 1110 を、ハーバード型アーキテクチャの CPU とする場合、プログラムメモリ 1120 は、プログラムアドレス空間に存在し、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、及び作業用メモリ 1150 は、プログラムアドレス空間とは異なるデータアドレス空間に存在する構成とすることができる。プログラムアドレス空間とデータアドレス空間とをソフトウェア上で区別することで、両アドレス空間へのアクセスが効率的に行え、CPU 1110 の処理能力を高め易くなる。

20

#### 【0032】

なお、この場合も、プログラムメモリ 1120 は、ソフトウェア上は、プログラムアドレス空間上の特定の番地に割り振られたデータ領域とみなすことができる。また、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、及び作業用メモリ 1150 は、ソフトウェア上は、データアドレス空間上の特定の番地に割り振られたデータ領域とみなすことができる。

30

#### 【0033】

さらに、CPU 1110 が、プログラムメモリ 1120 から、データの読み出しを行うとは、ソフトウェア上は、プログラムアドレス空間の特定の番地からのデータ読み出しを意味する。また、外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、又は作業用メモリ 1150 に、データの読み出しを行うとは、ソフトウェア上は、データアドレス空間の特定の番地へのデータ読み出しを意味する。外光強度データ用レジスタ 1130、変換テーブル 1140、制御データ用レジスタ 1162、制御データ用レジスタ 1172、又は作業用メモリ 1150 に、データの格納を行うとは、ソフトウェア上は、データアドレス空間の特定の番地へのデータ格納を意味する。

40

#### 【0034】

外光強度データ用レジスタ 1130 は、第 2 のフォトセンサ 1200 で取得した外光強度のデータを格納する。例えば、外光強度データ用レジスタ 1130 は、第 2 のフォトセンサ 1200 で取得した外光強度を示すデジタルデータを格納する。

#### 【0035】

変換テーブル 1140 は、外光強度に応じて第 1 のフォトセンサ 1000 の駆動条件を規定するデータを格納している。

#### 【0036】

50

タイミングコントローラ 1160 は、制御データ用レジスタ 1162 に格納されたデータに従って、第 1 のフォトセンサ 1000 の駆動タイミング信号を生成する。制御データ用レジスタ 1162 には、第 2 のフォトセンサ 1200 で取得した外光強度に対応して CPU 1110 で生成されたデータが格納されている。したがって、タイミングコントローラ 1160 は、第 2 のフォトセンサ 1200 で取得した外光強度に応じた第 1 のフォトセンサ 1000 の駆動タイミング信号を生成することとなる。

#### 【0037】

なお、駆動タイミング信号の変更は、クロック信号のタイミング、パルス幅（ハイの期間）若しくは周期、スタート信号のタイミング、パルス幅（ハイの期間）若しくは周期、又はパルス幅制御信号のタイミング、パルス幅（ハイの期間）若しくは周期を変更することで行うことができる。

10

#### 【0038】

電源回路 1170 は、制御データ用レジスタ 1172 に格納されたデータに従って、第 1 のフォトセンサ 1000 の駆動電圧を生成する。制御データ用レジスタ 1172 には、第 2 のフォトセンサ 1200 で取得した外光強度に対応して CPU 1110 で生成されたデータが格納されている。したがって、電源回路 1170 は、第 2 のフォトセンサ 1200 で取得した外光強度に応じた第 1 のフォトセンサ 1000 の駆動電圧を生成することとなる。

#### 【0039】

ここでは、D/A変換回路 1174 が、制御データ用レジスタ 1172 に格納されたデータを、アナログ値である電圧出力に変換する。D/A変換回路 1174 には、抵抗方式、又は容量方式などの公知の回路を用いることができる。また、増幅回路 1176 は、D/A変換回路 1174 から出力された電圧出力の電力を増幅する。増幅された電圧出力は、第 1 のフォトセンサ 1000 の駆動電圧となる。駆動電圧には、第 1 のフォトセンサ 1000 の基準電位、第 1 のフォトセンサ 1000 を駆動するための駆動回路への駆動電圧などが含まれる。

20

#### 【0040】

本実施の形態に係る半導体装置は、駆動タイミング信号及び駆動電圧に応じて第 1 のフォトセンサ 1000 の感度を変更した上で、撮像を行う。このようにすることで、最適化されたフォトセンサ（第 1 のフォトセンサ 1000）を用いた撮像を行うことができ、高精度な撮像データの取得が可能となる。

30

#### 【0041】

なお、各種使用環境による外光強度にて、各種外光強度での最適なフォトセンサ（第 1 のフォトセンサ 1000）の感度を実現し得る駆動条件をあらかじめ取得しておき、当該駆動条件を定義するデータを変換テーブル 1140 に格納しておくことが望ましい。変換テーブル 1140 へのデータの格納は、CPU 1110 で行うことができる。

#### 【0042】

変換テーブル 1140 へのデータの格納形式は、第 1 の形式として、外光強度データ用レジスタ 1130 に格納されたデータに対応して制御データ用レジスタ 1162 に格納するデータ及び制御データ用レジスタ 1172 に格納するデータを直接格納する形式がある。また、第 2 の形式として、外光強度データ用レジスタ 1130 に格納されたデータを独立変数とし、制御データ用レジスタ 1162 に格納するデータ及び制御データ用レジスタ 1172 に格納するデータを従属変数とする関数を定義するパラメータ・データを格納する形式がある。

40

#### 【0043】

上記第 1 の形式については、以下のようにして実現できる。例えば、変換テーブル 1140 をメモリで構成する。外光強度データ用レジスタ 1130 に格納されているデータ X でメモリ（変換テーブル 1140）のアドレスを指定する。当該アドレスに該当するデータ領域に、制御データ用レジスタ 1162 及び制御データ用レジスタ 1172 に格納すべきデータ Y を格納しておけばよい。なお、上記アドレスは、外光強度データ用レジスタ 1

50

130に格納されているデータXを下位ビット、アドレス空間上で制御データ用レジスタ1162及び制御データ用レジスタ1172に割り振られているアドレスZを上位ビット、として形成することができる。なお、データ「X」、データ「Y」は、説明のため便宜的に「X」、「Y」を付記して区別したものである。

#### 【0044】

このような構成とすることで、外光強度データ用レジスタ1130に格納されたデータから制御データ用レジスタ1162及び制御データ用レジスタ1172に格納するデータの生成が、ソフトウェア上で、CPU1110が変換テーブル1140からデータの読み出しを1回行うだけで実現できる。そのため、CPU1110の負荷が少なく、容易に行える。

10

#### 【0045】

上記第2の形式については、以下のようにして実現できる。例えば、変換テーブル1140をメモリで構成する。外光強度データ用レジスタ1130に格納されたデータを独立変数X、制御データ用レジスタ1162及び制御データ用レジスタ1172に格納するデータを従属変数Yとし、この関係が $Y(X) = A \cdot X + B$ で表せる時、パラメータ・データ(A, B)を上記メモリ(変換テーブル1140)に格納しておく。CPU1110は、外光強度データ用レジスタ1130に格納されたデータXを読み出し、 $A \cdot X + B$ の演算を行い、演算結果を制御データ用レジスタ1162及び制御データ用レジスタ1172に格納するデータYとし、制御データ用レジスタ1162及び制御データ用レジスタ1172それぞれに格納する。なお、ここでは一例として、XとYの関係を一次関数で表したが、より複雑な関数形で表すことも可能である。

20

#### 【0046】

このような構成とすることで、外光強度データ用レジスタ1130に格納されたデータから、制御データ用レジスタ1162及び制御データ用レジスタ1172に格納するデータの生成を、より細かい精度で行うことができる。特に、広範の外光強度に対して、精度良くフォトセンサ(第1のフォトセンサ1000)の駆動条件を定義する場合、第2の形式は、第1の形式よりも変換テーブル1140に用いるメモリの容量が少なく済む。

#### 【0047】

なお、上記第1の形式および第2の形式において、変換テーブル1140を構成する上記メモリは、フラッシュメモリなどの不揮発性記憶装置で構成することが望ましい。不揮発性記憶装置で構成することで、例えば、半導体装置の出荷時に一度メモリにデータを格納しておけば、利用者が半導体装置の電源を切る度に、再度メモリにデータを格納しなくてもいいという効果を得ることができる。

30

#### 【0048】

また、変換テーブル1140を構成する上記メモリをSRAMまたはDRAMなどの揮発性記憶装置とフラッシュメモリなどの不揮発性記憶装置とで構成し、半導体装置の起動時にフラッシュメモリに格納したデータをSRAMまたはDRAMに格納し、半導体装置の動作時はSRAMまたはDRAMからデータの読み出しを行う構成としてもよい。

#### 【0049】

以上のように、本形態に係る半導体装置では、画素の周辺に設けられた第2のフォトセンサ1200により外光強度を取得し、コントローラ1100が第2のフォトセンサ1200により取得された外光強度に応じて画素に設けられた第1のフォトセンサ1000の駆動条件を変更し、コントローラ1100から与えられる駆動条件により第1のフォトセンサ1000の感度を変更した上で撮像を行う。外光強度に応じて画素に設けられたフォトセンサの駆動条件を調整することにより、画素に設けられたフォトセンサの感度を最適化した上で、撮像を行うことができる。したがって、室内や屋外など、使用環境等による入射光の強度の強弱によらず、撮像の際における入射光の強度の影響を抑えることができ、高精度な撮像データを取得することができる。

40

#### 【0050】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み

50



合わせることができる。

【 0 0 5 1 】

( 実施の形態 2 )

本形態では、実施の形態 1 と異なるコントローラの構成について説明する。なお、図 1 と同じ構成については同じ符号を付し、詳細な説明は省略する。

【 0 0 5 2 】

本形態では、図 2 に示すコントローラ 2 1 0 0 の構成を用いることができる。図 2 において、コントローラ 2 1 0 0 は、専用処理回路 2 1 1 0、外光強度データ用レジスタ 1 1 3 0、タイミングコントローラ 1 1 6 0、及び電源回路 1 1 7 0 から構成される。専用処理回路 2 1 1 0 は、変換テーブル 2 1 1 2 を有する。タイミングコントローラ 1 1 6 0 は、制御データ用レジスタ 1 1 6 2 を有する。電源回路 1 1 7 0 は、制御データ用レジスタ 1 1 7 2、D / A 変換回路 1 1 7 4、及び増幅回路 1 1 7 6 を有する。

10

【 0 0 5 3 】

図 1 に示す構成と図 2 に示す構成との相違は、CPU 1 1 1 0、プログラムメモリ 1 1 2 0、変換テーブル 1 1 4 0、及び作業用メモリ 1 1 5 0 の代わりに、変換テーブル 2 1 1 2 を含む専用処理回路 2 1 1 0 を有する点にある。

【 0 0 5 4 】

なお、図 2 及びその説明では構成要素を区別させるために機能を表した名称を用いているが、図 1 及びその説明と同様に名称は機能の表現に限定されず、序数詞が付された名称とすることができる。本形態では、「外光強度データ用レジスタ」を「第 1 のレジスタ」、タイミングコントローラが有する「制御データ用レジスタ」を「第 2 のレジスタ」、電源回路が有する「制御データ用レジスタ」を「第 3 のレジスタ」とすることができる。

20

【 0 0 5 5 】

専用処理回路 2 1 1 0 は、外光強度データ用レジスタ 1 1 3 0 に格納されたデータ及び変換テーブル 2 1 1 2 に格納されたデータを用いて、タイミングコントローラ 1 1 6 0 の制御データ用レジスタ 1 1 6 2 に格納するデータ及び電源回路 1 1 7 0 の制御データ用レジスタ 1 1 7 2 に格納するデータを生成するための専用回路である。

【 0 0 5 6 】

変換テーブル 2 1 1 2 は、外光強度に応じて第 1 のフォトセンサ 1 0 0 0 の駆動条件を規定するデータを格納している。変換テーブル 2 1 1 2 としては、上記実施の形態 1 で示した変換テーブル 1 1 4 0 を適用することができる。データの格納形式などについても、上記実施の形態 1 に準じる。

30

【 0 0 5 7 】

上記実施の形態 1 と同様に、タイミングコントローラ 1 1 6 0 が、制御データ用レジスタ 1 1 6 2 に格納された制御データに従って、第 1 のフォトセンサ 1 0 0 0 の駆動タイミング信号を生成する。また、電源回路 1 1 7 0 が、制御データ用レジスタ 1 1 7 2 に格納されたデータに従って、第 1 のフォトセンサ 1 0 0 0 の駆動電圧を生成する。

【 0 0 5 8 】

本実施の形態に係る半導体装置は、駆動タイミング信号及び駆動電圧に応じて第 1 のフォトセンサ 1 0 0 0 の感度を変更した上で、撮像を行う。このようにすることで、最適化されたフォトセンサ ( 第 1 のフォトセンサ 1 0 0 0 ) を用いた撮像を行うことができ、高精度な撮像データを取得できる。

40

【 0 0 5 9 】

以上のように、本形態に係る半導体装置は、画素の周辺に設けられた第 2 のフォトセンサ 1 2 0 0 により外光強度を取得し、コントローラ 2 1 0 0 が第 2 のフォトセンサ 1 2 0 0 により取得された外光強度に応じて画素に設けられた第 1 のフォトセンサ 1 0 0 0 の駆動条件を変更し、コントローラ 2 1 0 0 から与えられる駆動条件により第 1 のフォトセンサ 1 0 0 0 の感度を変更した上で撮像を行う。外光強度に応じて画素に設けられたフォトセンサの駆動条件を調整することにより、画素に設けられたフォトセンサの感度を最適化した上で、撮像を行うことができる。したがって、撮像の際における外光強度の影響を抑

50

えることができ、高精度な撮像データを取得できる。

【0060】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【0061】

(実施の形態3)

本形態では、上記実施の形態1又は2で示すコントローラを備えた半導体装置について説明する。ここでは、半導体装置として、固体撮像素子(イメージセンサともいわれる)の例について、図3～図7を用いて説明する。

【0062】

固体撮像素子の構成について、図3を用いて説明する。固体撮像素子300は、画素部301、制御回路部331、コントローラ311、及びセンサ部371を有する。

【0063】

コントローラ311としては、上記実施の形態1の図1で示したコントローラ1100又は上記実施の形態2で示したコントローラ2100の構成を適用する。画素部301は、少なくとも上記実施の形態1又は2の第1のフォトセンサ1000を備える。センサ部371は、少なくとも上記実施の形態1又は2の第2のフォトセンサ1200を備える。

【0064】

画素部301は、行方向及び列方向にマトリクス状に配置された複数の画素333を有する。各々の画素333は、第1のフォトセンサ335(上記実施の形態1又は2の第1のフォトセンサ1000に相当する)を有する。第1のフォトセンサ335は、画素部301に接触又は接近した被検出物を検出し撮像することができる。

【0065】

第1のフォトセンサ335は、受光することで電気信号を発する機能を有する素子と、トランジスタとを有する。受光することで電気信号を発する機能として、具体的にフォトダイオードが挙げられる。

【0066】

第1のフォトセンサ335は、外光が被検出物で遮蔽されて画素部301に影ができていないのか、又は外光が画素部301に入射されているか、を、判別することで、被検出物を検出する。

【0067】

制御回路部331は、第1のフォトセンサ335を制御するための回路であり、信号線側のフォトセンサ読み出し回路351と、走査線側のフォトセンサ駆動回路355を有する。走査線側のフォトセンサ駆動回路355は、特定の行に配置された画素が有する第1のフォトセンサ335に対して、後述するリセット動作と選択動作とを行う機能を有する。また、信号線側のフォトセンサ読み出し回路351は、選択された行の画素が有する第1のフォトセンサ335の出力信号を取り出す機能を有する。なお、信号線側のフォトセンサ読み出し回路351は、アナログ信号であるフォトセンサの出力を、OPアンプを用いてアナログ信号のまま固体撮像素子外部に取り出す構成や、A/D変換回路を用いてデジタル信号に変換してから固体撮像素子外部に取り出す構成が考え得る。

【0068】

センサ部371は、少なくとも第2のフォトセンサ(上記実施の形態1又は2の第2のフォトセンサ1200に相当する)を備える。センサ部371は、第2のフォトセンサにより外光強度のデータを取得する。また、センサ部371は、コントローラ311に外光強度のデータを転送するため、出力処理回路等の各種処理回路を備えることが好ましい。センサ部371としては、フォトICを適用することができる。

【0069】

なお、センサ部371が備える第2のフォトセンサについても、第1のフォトセンサ335と同様に、受光することで電気信号を発する機能を有する素子と、トランジスタとを有する構成とすることができる。受光することで電気信号を発する機能として、

10

20

30

40

50

ては、具体的にフォトダイオードが挙げられる。

【 0 0 7 0 】

次に、画素部 3 0 1 における画素 3 3 3 の回路図について、図 4 を用いて説明する。画素 3 3 3 は、フォトダイオード 3 4 4、トランジスタ 3 4 1 及びトランジスタ 3 4 2 を含む第 1 のフォトセンサ 3 3 5 を有する。また、各画素は、信号線側のフォトセンサ読み出し回路 3 5 1 に接続された第 1 の配線 3 3 6 及び第 2 の配線 3 3 7 と、走査線側のフォトセンサ駆動回路 3 5 5 に接続された第 3 の配線 3 3 8 及び第 4 の配線 3 3 9 を有する。

【 0 0 7 1 】

フォトダイオード 3 4 4 は、一方の電極が第 3 の配線 3 3 8 に、他方の電極がトランジスタ 3 4 1 のゲートに電氣的に接続されている。ここでは、フォトダイオード 3 4 4 とトランジスタ 3 4 1 のゲートとを電氣的に接続する配線をゲート信号線 3 4 3 としている。トランジスタ 3 4 1 は、ソース又はドレインの一方が第 1 の配線 3 3 6 に、ソース又はドレインの他方がトランジスタ 3 4 2 のソース又はドレインの一方に電氣的に接続されている。トランジスタ 3 4 2 は、ゲートが第 4 の配線 3 3 9 に、ソース又はドレインの他方が第 2 の配線 3 3 7 に電氣的に接続されている。

【 0 0 7 2 】

次に、フォトセンサ読み出し回路 3 5 1 の構成について、図 5 を用いて説明する。図 5 において、画素 1 列分のフォトセンサ読み出し回路 3 5 1 は、p 型トランジスタ 3 5 2、及び保持容量 3 5 3 を有する。また、当該画素列の第 2 の配線 3 3 7、第 5 の配線 3 5 4 を有する。第 5 の配線 3 5 4 は、フォトセンサの動作に先立って、第 2 の配線 3 3 7 のプリチャージを行うための配線である。

【 0 0 7 3 】

フォトセンサ読み出し回路 3 5 1 では、画素 3 3 3 内における第 1 のフォトセンサ 3 3 5 の動作に先立ち、第 2 の配線 3 3 7 の電位を基準電位に設定する。図 5 では、第 5 の配線 3 5 4 の電位を " L " とすることで、第 2 の配線 3 3 7 を基準電位である高電位に設定することができる。保持容量 3 5 3 は、第 2 の配線 3 3 7 の寄生容量が大きい場合には設けなくてもよい。なお、基準電位は、低電位とする構成も可能である。この場合、p 型トランジスタ 3 5 2 の代わりに n 型トランジスタを用い、第 5 の配線 3 5 4 の電位を " H " とすることで、第 2 の配線 3 3 7 を基準電位である低電位に設定することができる。

【 0 0 7 4 】

次に、画素部 3 0 1 における第 1 のフォトセンサ 3 3 5 の読み出し動作について、図 6 のタイミングチャートを用いて説明する。図 6 の信号 4 0 1 は、図 4 における第 3 の配線 3 3 8 の電位に相当する。図 6 の信号 4 0 2 は、図 4 における第 4 の配線 3 3 9 の電位に相当する。図 6 の信号 4 0 3 は、図 4 におけるトランジスタ 3 4 1 のゲートが接続されたゲート信号線 3 4 3 の電位に相当する。図 6 の信号 4 0 4 は、図 4、図 5 における第 2 の配線 3 3 7 の電位に相当する。また、図 6 の信号 4 0 5 は、図 5 における第 5 の配線 3 5 4 の電位に相当する。

【 0 0 7 5 】

時刻 A において、第 3 の配線 3 3 8 の電位 ( 信号 4 0 1 ) を " H " とする ( リセット動作 ) と、フォトダイオード 3 4 4 が導通し、トランジスタ 3 4 1 のゲートが接続されたゲート信号線 3 4 3 の電位 ( 信号 4 0 3 ) が " H " となる。また、第 5 の配線 3 5 4 の電位 ( 信号 4 0 5 ) を " L " とすると、第 2 の配線 3 3 7 の電位 ( 信号 4 0 4 ) は " H " にプリチャージされる。

【 0 0 7 6 】

時刻 B において、第 3 の配線 3 3 8 の電位 ( 信号 4 0 1 ) を " L " にする ( 累積動作 ) と、フォトダイオード 3 4 4 のオフ電流により、トランジスタ 3 4 1 のゲートが接続されたゲート信号線 3 4 3 の電位 ( 信号 4 0 3 ) が低下し始める。フォトダイオード 3 4 4 は、光が照射されるとオフ電流が増大するので、照射される光の量に応じてトランジスタ 3 4 1 のゲートが接続されたゲート信号線 3 4 3 の電位 ( 信号 4 0 3 ) は変化する。すなわち、トランジスタ 3 4 1 のソースとドレイン間の電流が変化する。

## 【 0 0 7 7 】

時刻 C において、第 4 の配線 3 3 9 の電位（信号 4 0 2）を " H " にする（選択動作）と、トランジスタ 3 4 2 が導通し、第 1 の配線 3 3 6 と第 2 の配線 3 3 7 とが、トランジスタ 3 4 1 とトランジスタ 3 4 2 とを介して導通する。すると、第 2 の配線 3 3 7 の電位（信号 4 0 4）は、低下していく。なお、時刻 C 以前に、第 5 の配線 3 5 4 の電位（信号 4 0 5）の電位は " H " とし、第 2 の配線 3 3 7 のプリチャージを終了しておく。ここで、第 2 の配線 3 3 7 の電位（信号 4 0 4）が低下する速さは、トランジスタ 3 4 1 のソースとドレイン間の電流に依存する。すなわち、フォトダイオード 3 4 4 に照射されている光の量に応じて変化する。

## 【 0 0 7 8 】

10

時刻 D において、第 4 の配線 3 3 9 の電位（信号 4 0 2）を " L " にすると、トランジスタ 3 4 2 が遮断され、第 2 の配線 3 3 7 の電位（信号 4 0 4）は、時刻 D 以後、一定値となる。ここで、一定値となる値は、フォトダイオード 3 4 4 に照射されている光の量に応じて変化する。したがって、第 2 の配線 3 3 7 の電位を取得することで、フォトダイオード 3 4 4 に照射されている光の量を知ることができる。

## 【 0 0 7 9 】

上記のように、各画素 3 3 3 の第 1 のフォトセンサ 3 3 5 の動作は、リセット動作、累積動作、及び選択動作を繰り返すことで実現される。固体撮像素子において、全画素におけるフォトセンサのリセット動作、累積動作、及び選択動作を実行することで、画素部 3 0 1 に接触又は接近した被検出物を撮像することができる。

20

## 【 0 0 8 0 】

画素部 3 0 1 への入射光の強度が強すぎる場合又は弱すぎる場合、撮像の精度が低下し、撮像データが不鮮明になる可能性がある。したがって、使用環境等による外光強度の影響を受けて、撮像の精度が低下し、撮像データが不鮮明になる可能性がある。ここで、入射光の強度が適正である場合、入射光の強度が強い場合、入射光の強度が弱い場合について、被検出物の撮像データにおける輝度のヒストグラムを用いて説明する。

## 【 0 0 8 1 】

図 7 は、被検出物の撮像データにおける輝度ヒストグラムを示している。縦軸は画素数、横軸は輝度値である。輝度値は最小を 0、最大を 2 5 5 とした。

## 【 0 0 8 2 】

30

図 7 の実線 1 3 0 1 で示すヒストグラムは、入射光の強度が適正である場合を示している。実線 1 3 0 1 は、被検出物の検出位置を示すピーク 1 3 0 2 と検出位置以外を示すピーク 1 3 0 3 との 2 つのピークの輝度値が分離しているため、撮像データにおいて明暗の区別が明確である。

## 【 0 0 8 3 】

破線 1 3 1 1 で示すヒストグラムは、入射光の強度が弱い場合を示している。破線 1 3 1 1 は、検出位置を示すピーク 1 3 0 2 と検出位置以外を示すピーク 1 3 1 2 との 2 つのピークの輝度値が接近している。2 つのピークは、さらに接近するとピークが 1 つしか確認できなくなり、撮像データにおいて明暗の区別が困難になる。そのため、被検出物を正確に認識することが難しくなり、検出位置の判断も困難になる可能性がある。

40

## 【 0 0 8 4 】

破線 1 3 2 1 で示すヒストグラムは、入射光の強度が強い場合を示している。破線 1 3 2 1 は、検出位置以外を示すピーク 1 3 2 2 の 1 つしかピークが確認できないため、撮像データにおいて明暗の区別が困難になる。そのため、被検出物を正確に認識することが難しくなり、検出位置の判断も困難になる可能性がある。

## 【 0 0 8 5 】

図 7 に示すように、入射光の強度が弱すぎる場合又は強すぎる場合は、ヒストグラムの 2 つのピークを確認することが難しくなり、撮像データの明暗の区別が難しくなってしまう。そのため、被検出物を正確に認識することが難しくなり、検出位置の判断が困難になってしまう。

50

## 【0086】

したがって、本形態に係る固体撮像素子300は、図7の実線1301で示すヒストグラムのように2つのピークの輝度値が分離して得られるようにするため、画素部301の周辺（画素部301の外）に設けられたセンサ部371を用いて外光強度を取得し、外光強度に応じてコントローラ311により第1のフォトセンサ335の感度を変更する。センサ部371を用いて外光強度を取得し、外光強度に応じてコントローラ311により第1のフォトセンサ335の感度を変更することで最適化を行い、最適化された第1のフォトセンサ335を用いて撮像を行う。このようにすることで、使用環境等による外光強度の強弱により受ける影響を最小限にしつつ、高精度な撮像データを取得することができる固体撮像素子300を実現できる。

10

## 【0087】

フォトセンサの感度の変更の具体的な手法としては、図4の構成において、（1）第3の配線338の電位（信号401）を変更して、フォトダイオード344に印加される電圧、すなわちトランジスタ341のゲートに印加される電圧（信号403）を変更する、（2）第1の配線336の電位と第6の配線356との電位差を変更して、トランジスタ341のソースとドレインとの間に印加される電圧を変更する、（3）第1のフォトセンサ335の累積動作に要する時間（累積時間：時刻Bから時刻Cまでの時間）を変更することが挙げられる。また、これらの手法を組み合わせることで感度を変更することも効果的である。（1）～（3）のような各配線の電位の変更やフォトセンサの累積動作に要する時間の変更は、コントローラ311により行う。コントローラ311は、具体的には上記実施の形態1又は実施の形態2に示すような構成を適用する。

20

## 【0088】

（1）の手法では、フォトダイオード344に印加する電圧を大きくすることで、電荷を蓄積することができる量が増えるため第1のフォトセンサ335の感度が向上する。（2）の手法では、トランジスタ341のソースとドレインとの間の電圧を大きくすることで、電荷を蓄積することができる量が増えるため、第1のフォトセンサ335の感度が向上する。そして（3）の手法では、累積時間を長くすることで電荷を蓄積する時間が長くなるため、第1のフォトセンサ335の感度が向上する。（1）～（3）の手法を用いることで、入射光の強度が弱い使用環境においても、フォトセンサの感度を向上させ、撮像の精度を高めることができる。また、入射光の強度が強い使用環境の場合は、逆の処理の動作を行い第1のフォトセンサ335の感度を下げることで撮像の精度を高めることができる。

30

## 【0089】

また、画素に設けられたフォトセンサを有する固体撮像素子は、被検出物が画素部に接触している場合だけでなく、非接触の場合にも検出を行うことができる。しかし、非接触の被検出物は、画素部から被検出物が離れるに伴い被検出物の影が淡くなり明暗の区別が困難になるため、接触している被検出物よりも検出が困難である。したがって、（1）～（3）の手法を用いて画素に設けられたフォトセンサの感度を向上させることで、非接触の被検出物に対しても高精度な撮像データを取得することができる。

40

## 【0090】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

## 【0091】

（実施の形態4）

本形態では、上記実施の形態3と異なる半導体装置について説明する。ここでは、半導体装置として表示装置の例を、図8、図9を用いて説明する。なお、図3の固体撮像素子と同じ構成については同じ符号を付し、詳細な説明は省略する。

## 【0092】

表示装置の構成について、図8を用いて説明する。表示装置500は、画素部501、制御回路部331（以下、「第1の制御回路部331」ともいう）、第2の制御回路部5

50

63、コントローラ311、及びセンサ部371を有する。

【0093】

コントローラ311としては、上記実施の形態1の図1で示したコントローラ1100又は上記実施の形態2で示したコントローラ2100の構成を適用する。画素部501は、少なくとも上記実施の形態1又は2の第1のフォトセンサ1000を備える。センサ部371は、少なくとも上記実施の形態1又は2の第2のフォトセンサ1200を備える。

【0094】

画素部501は、行方向及び列方向にマトリクス状に配置された複数の画素533を有する。各々の画素533は、第1のフォトセンサ335（上記実施の形態1又は2の第1のフォトセンサ1000に相当する）及び表示素子537を有する。第1のフォトセンサ335は、画素部501に接触又は接近した被検出物を検出し撮像することができる。

【0095】

図8に示す構成と、図3に示す構成との大きな相違は、表示素子537及び第2の制御回路部563の有無にある。図3に示す構成の固体撮像素子は撮像の機能を有する。一方、図8に示す構成の表示装置は、撮像の機能に加え、画像を表示する機能を有している。そのため、図8に示す表示装置は、入力と表示の2つの機能を併せ持つことができる。このような表示装置としては、タッチパネルなどが挙げられる。

【0096】

表示素子537は、トランジスタ、保持容量、及び液晶素子などを有する。液晶素子は、液晶層を有する。

【0097】

表示素子537におけるトランジスタは、保持容量への電荷の注入又は保持容量からの電荷の排出を制御する機能を有する。保持容量は、液晶層に印加する電圧に相当する電荷を保持する機能を有する。液晶層に電圧を印加することで偏光方向が変化することを利用して、液晶層を透過する光の明暗（階調）を作ることによって、画像を表示できる。液晶層を透過する光には、光源（例えばバックライト）によって液晶表示装置の裏面から照射される光を用いる。

【0098】

なお、表示素子537に液晶素子を有する場合について説明したが、液晶素子の代わりに発光素子などの他の素子を有していてもよい。発光素子は、電流又は電圧によって輝度が制御される素子であり、具体的には発光ダイオード、OLED（Organic Light Emitting Diode）等が挙げられる。

【0099】

第1のフォトセンサ335は、受光することで電気信号を発する機能を有する素子と、トランジスタとを有する。受光することで電気信号を発する機能を持つ素子としては、具体的にフォトダイオードが挙げられる。

【0100】

第1のフォトセンサ335は、被検出物により外光が遮蔽されて画素部501に影ができていないのか、又は外光が画素部501に入射されているかを、判別することで、被検出物を検出する。つまり、第1のフォトセンサ335は、外光を利用して被検出物を検出することができる。また、第1のフォトセンサ335は、バックライトなどの光源から照射され、被検出物により反射された反射光を利用して、被検出物を検出することができる。さらに、第1のフォトセンサ335は、外光と反射光との両方を利用して、被検出物の検出を行うこともできる。

【0101】

第2の制御回路部563は、表示素子537を制御するための回路である。第2の制御回路部563は、ビデオデータ信号線などの信号線（「ソース信号線」ともいう。）を介して表示素子537に信号を入力する表示素子駆動回路555と、走査線（「ゲート信号線」ともいう。）を介して表示素子537に信号を入力する表示素子駆動回路551を有する。例えば、表示素子駆動回路551は、特定の行に配置された画素が有する表示素子

10

20

30

40

50

を選択する機能を有する。また、表示素子駆動回路 5 5 5 は、選択された行の画素が有する表示素子に任意の電位を与える機能を有する。なお、表示素子駆動回路 5 5 1 により高電位（「ハイレベル」の電位）を印加された表示素子では、トランジスタが導通状態となり、表示素子駆動回路 5 5 5 により与えられる電荷が供給される。

【 0 1 0 2 】

第 1 の制御回路部 3 3 1 についての説明は、上記実施の形態 3 に準じるため、省略する。

【 0 1 0 3 】

次に、画素 5 3 3 の回路図について、図 9 を用いて説明する。画素 5 3 3 は、トランジスタ 5 4 1、保持容量 5 4 2 及び液晶素子 5 4 3 を有する表示素子 5 3 7 と、フォトダイオード 3 4 4、トランジスタ 3 4 1 及びトランジスタ 3 4 2 を有する第 1 のフォトセンサ 3 3 5 とを有する。

10

【 0 1 0 4 】

トランジスタ 5 4 1 は、ゲートがゲート信号線 5 6 1 に、ソース又はドレインの一方が第 7 の配線 5 6 2 に、ソース又はドレインの他方が保持容量 5 4 2 の一方の電極及び液晶素子 5 4 3 の一方の電極に電氣的に接続されている。保持容量 5 4 2 の他方の電極は一定の電位に保たれている。液晶素子 5 4 3 の他方の電極は一定の電位に保たれている。液晶素子 5 4 3 は、一对の電極と、一对の電極の間に挟まれた液晶層と、を含む素子である。

【 0 1 0 5 】

トランジスタ 5 4 1 は、ゲート信号線 5 6 1 に「H」が印加されると、第 7 の配線 5 6 2 の電位を保持容量 5 4 2 と液晶素子 5 4 3 に印加する。保持容量 5 4 2 は、印加された電位を保持する。液晶素子 5 4 3 は、印加された電位により、光の透過率を変更する。

20

【 0 1 0 6 】

フォトダイオード 3 4 4 は、一方の電極が第 3 の配線 3 3 8 に、他方の電極がトランジスタ 3 4 1 のゲートに電氣的に接続されている。トランジスタ 3 4 1 は、ソース又はドレインの一方が第 1 の配線 3 3 6 に、ソース又はドレインの他方がトランジスタ 3 4 2 のソース又はドレインの一方に電氣的に接続されている。トランジスタ 3 4 2 は、ゲートが第 4 の配線 3 3 9 に、ソース又はドレインの他方が第 2 の配線 3 3 7 に電氣的に接続されている。

【 0 1 0 7 】

30

フォトセンサ読み出し回路 3 5 1 の構成及び第 1 のフォトセンサ 3 3 5 の読み出し動作については、上記実施の形態 3 の説明に準じる。具体的には、フォトセンサ読み出し回路 3 5 1 の構成として上述した図 5 の構成を適用することができる。また、第 1 のフォトセンサ 3 3 5 の読み出し動作については、図 6 のタイミングチャートを用いた説明を適用することができる。

【 0 1 0 8 】

本形態においても、上述した図 3 の固体撮像素子 3 0 0 と同様に、画素部 5 0 1 への入射光の強度が強すぎる場合又は弱すぎる場合、撮像の精度が低下し、撮像データが不鮮明になる可能性がある。

【 0 1 0 9 】

40

したがって、本形態に係る表示装置 5 0 0 においても、図 7 の実線 1 3 0 1 で示すヒストグラムのように 2 つのピークの輝度値が分離して得られるようにするため、画素部 5 0 1 の周辺（画素部 5 0 1 の外部）に設けられたセンサ部 3 7 1 を用いて外光強度を取得し、外光強度に応じてコントローラ 3 1 1 により第 1 のフォトセンサ 3 3 5 の感度を変更する。センサ部 3 7 1 を用いて外光強度を取得し、外光強度に応じてコントローラ 3 1 1 により第 1 のフォトセンサ 3 3 5 の感度を変更することで最適化を行い、最適化された第 1 のフォトセンサ 3 3 5 を用いて撮像を行う。このようにすることで、使用環境等による外光強度の強弱により受ける影響を最小限にしつつ、高精度な撮像データを取得することができる表示装置 5 0 0 を実現できる。

【 0 1 1 0 】

50

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【0111】

(実施の形態5)

本形態では、フォトセンサに適用できる回路図の例について、図12～図14を用いて説明する。本形態に示すフォトセンサは、図4、図9に示す第1のフォトセンサ335に代えて、適用することができる。

【0112】

図12(A)は、図4に示すフォトセンサにおいて、トランジスタ231、及び第8の配線232をさらに有する構成としたものである。トランジスタ231は、ゲートが第8の配線232に電氣的に接続され、ソース又はドレインの一方がフォトダイオード344の他方の電極に電氣的に接続され、ソース又はドレインの他方がトランジスタ341のゲートに電氣的に接続される。トランジスタ231は、トランジスタ341のゲートに蓄積された電荷を保持する機能を有している。

10

【0113】

図12(B)は、図4に示すフォトセンサにおいて、保持容量233、第9の配線234をさらに有し、トランジスタ342及び第4の配線339を有さない構成としたものである。保持容量233は、一方の電極がフォトダイオード344の他方の電極に電氣的に接続され、他方の電極が第9の配線234に電氣的に接続される。また、トランジスタ341のソース又はドレインの一方が第2の配線337に電氣的に接続される。

20

【0114】

図13(A)は、図12(A)に示すフォトセンサにおいて、トランジスタ241及び第10の配線242をさらに有する構成としたものである。トランジスタ241は、ゲートが第10の配線242に電氣的に接続され、ソース又はドレインの一方がトランジスタ231のソース又はドレインの他方及びトランジスタ341のゲートに電氣的に接続され、ソース又はドレインの他方が第1の配線336及びトランジスタ341のソース又はドレインの一方に電氣的に接続される。トランジスタ241は、トランジスタ341のゲートにリセット信号を供給する機能を有している。

【0115】

図13(B)は、図13(A)に示すフォトセンサにおいて、トランジスタ341とトランジスタ342との接続関係が異なる構成を有している。トランジスタ341は、ゲートがトランジスタ231のソース又はドレインの他方及びトランジスタ241のソース又はドレインの一方に電氣的に接続され、ソース又はドレインの一方がトランジスタ342のソース又はドレインの一方に電氣的に接続され、ソース又はドレインの他方が第2の配線337に電氣的に接続される。トランジスタ342のソース又はドレインの他方は、第1の配線336及びトランジスタ241のソース又はドレインの他方に電氣的に接続される。

30

【0116】

図14(A)は、図13(A)に示すフォトセンサにおいて、トランジスタ342及び第4の配線339を有さない構成としたものである。トランジスタ341は、ソース又はドレインの他方が第2の配線337に電氣的に接続される。

40

【0117】

図14(B)は、図14(A)に示すフォトセンサにおいて、トランジスタ241とトランジスタ341との接続関係が異なる構成を有している。トランジスタ241は、ソース又はドレインの他方が第11の配線244に電氣的に接続される。トランジスタ341は、ソース又はドレインの一方が第1の配線336に電氣的に接続され、ソース又はドレインの他方が第2の配線337に電氣的に接続される。

【0118】

図14(C)は、図14(A)に示すフォトセンサにおいて、トランジスタ241とトランジスタ341との接続関係が異なる構成を有している。トランジスタ241は、ソー

50



ス又はドレインの他方がトランジスタ 2 3 1 のソース又はドレインの他方及びトランジスタ 3 4 1 のゲートに電氣的に接続され、ソース又はドレインの一方がトランジスタ 3 4 1 のソース又はドレインの他方及び第 2 の配線 3 3 7 に電氣的に接続される。

【 0 1 1 9 】

以上のように、フォトセンサは、求める性能に応じて、様々な回路構成を適用することができる。上記実施の形態 1 又は 2 で示したコントローラによって、外光強度に応じてフォトセンサの駆動条件を変更することで、フォトセンサの感度を最適化した上での撮像が可能となり、高精度な撮像データを取得することができる。

【 0 1 2 0 】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【 0 1 2 1 】

( 実施の形態 6 )

本形態では、上記実施の形態に示した表示装置の一例について、図 1 0 を用いて説明する。

【 0 1 2 2 】

図 1 0 に、本形態に係る表示装置の断面図を示す。図 1 0 に示す表示装置では、絶縁表面を有する基板 1 0 0 1 上に、フォトダイオード 1 0 0 2、トランジスタ 1 0 0 3、保持容量 1 0 0 4、及び液晶素子 1 0 0 5 が設けられている。

【 0 1 2 3 】

図 1 0 の縦に伸びる一点鎖線から左側に画素部のフォトセンサの一部、右側に表示素子の一部を示している。これらの構成は、実施の形態 4 で説明した画素 5 3 3 の構成 ( 第 1 のフォトセンサ 3 3 5 及び表示素子 5 3 7 ) と同等である ( 図 9 参照 ) 。

【 0 1 2 4 】

図 1 0 では、フォトダイオード 1 0 0 2 が図示していないトランジスタとともに、画素部のフォトセンサを構成する。また、トランジスタ 1 0 0 3、保持容量 1 0 0 4 及び液晶素子 1 0 0 5 が表示素子を構成する。

【 0 1 2 5 】

フォトダイオード 1 0 0 2 と、保持容量 1 0 0 4 とは、トランジスタ 1 0 0 3 を作製するプロセスにおいて、トランジスタ 1 0 0 3 とともに形成することが可能である。

【 0 1 2 6 】

フォトダイオード 1 0 0 2 は横方向の p i n ダイオードである。フォトダイオード 1 0 0 2 が有する半導体膜 1 0 0 6 は、p 型の導電型を付与する不純物元素を含む領域 ( p 型半導体層ともいう ) と、真性半導体の特性を有する領域 ( i 型半導体層ともいう ) と、n 型の導電型を付与する不純物元素を含む領域 ( n 型半導体層ともいう ) とを有している。

【 0 1 2 7 】

なお、本実施の形態では、フォトダイオード 1 0 0 2 が横方向の p i n ダイオード ( p i n 接合 ) である場合を例示しているが、フォトダイオード 1 0 0 2 は p n ダイオード ( p n 接合 ) であってもよい。p i n ダイオードまたは p n ダイオードは、p 型の導電型を付与する不純物元素と、n 型を付与する不純物元素と、を、それぞれ半導体膜 1 0 0 6 の特定の領域に添加することで、形成することができる。

【 0 1 2 8 】

また、フォトダイオード 1 0 0 2 は、横方向のダイオードに代えて、縦方向のダイオードを適用することができる。この場合、p 型半導体層、i 型半導体層及び n 型半導体層を積層して p i n ダイオードとする、又は p 型半導体層及び n 型半導体層を順に積層して p n ダイオードとすることができる。

【 0 1 2 9 】

トランジスタ 1 0 0 3 は、求める性能に応じて、構造、構成材料など、適宜選択する。例えば、非晶質シリコン、微結晶シリコン、又は多結晶シリコンなどの半導体膜を用いて形成したトランジスタを適用することができる。また、酸化物半導体を用いて形成したト

10

20

30

40

50

ランジスタを適用することができる。また、半導体膜上にゲート電極が配置されるトップゲート型、半導体膜下にゲート電極が配置されるボトムゲート型のいずれの構造を適用してもよい。さらに、半導体膜上にソース電極及びドレイン電極が形成されるトップコンタクト型、半導体膜下にソース電極及びドレイン電極が形成されるボトムコンタクト型のいずれの構造を適用してもよい。

#### 【0130】

図10では、トップゲート型のトランジスタ1003を有する例を示している。図10の構成においては、基板1001上に半導体膜を成膜し、該半導体膜をエッチングなどにより所望の形状に加工（パターンニング）することで、フォトダイオード1002の島状の半導体膜と、トランジスタ1003の島状の半導体膜とを一緒に形成することができる。そのため、通常のパネル作製プロセスに加え、別途フォトダイオード作製プロセスを追加する必要がなく、作製コストを低減できる。

10

#### 【0131】

液晶素子1005は、画素電極1007と、液晶1008と、対向電極1009とを有する。画素電極1007は、平坦化膜として機能する絶縁膜1032上に形成されている。

#### 【0132】

また、画素電極1007は、導電膜1010を介して、トランジスタ1003及び保持容量1004と電気的に接続されている。また、対向電極1009は、基板（対向基板）1013に形成されており、画素電極1007と対向電極1009との間に、液晶1008が挟まれている。

20

#### 【0133】

なお、図10においては、画素部に設けられたフォトセンサに用いられているトランジスタについては図示していない。画素部に設けられたフォトセンサに用いられているトランジスタも、トランジスタ1003を作製するプロセスにおいて、トランジスタ1003とともに基板1001上に形成することが可能である。

#### 【0134】

画素電極1007と、対向電極1009と、の間のセルギャップは、スペーサー1016を用いて制御することができる。図10では、フォトリソグラフィ法を利用して選択的に形成された柱状のスペーサー1016を用いてセルギャップを制御している例を示す。なお、図10におけるスペーサー1016の位置は一例であり、スペーサーの位置、個数、及び密度などは、実施者が任意に決定することができる。また、柱状スペーサー1016に代えて、画素電極1007と対向電極1009の間に球状のスペーサーを分散させることで、セルギャップを制御することもできる。

30

#### 【0135】

また、液晶1008は、基板1001と基板1013の間において、封止材により囲まれている。液晶1008は、ディスプレイ式（滴下式）又はディップ式（汲み上げ式）を用いて形成することができる。

#### 【0136】

画素電極1007は、透光性を有する導電性材料、例えばインジウム錫酸化物、酸化珪素を含むインジウム錫酸化物、有機インジウム、有機スズ、酸化亜鉛を含むインジウム亜鉛酸化物（IZO；Indium Zinc Oxide）、酸化亜鉛、ガリウムを含む酸化亜鉛、酸化スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、又は酸化チタンを含むインジウム錫酸化物などを用いて形成することができる。

40

#### 【0137】

また、液晶素子1005が透過型の場合、画素電極1007と同様に、対向電極1009にも上述した透光性を有する導電性材料を用いることができる。

#### 【0138】

画素電極1007と液晶1008の間には配向膜1011が、対向電極1009と液晶

50

１００８の間には配向膜１０１２が、それぞれ設けられている。配向膜１０１１、配向膜１０１２はポリイミド、ポリビニルアルコールなどの有機樹脂を用いて形成することができる。配向膜１０１１、配向膜１０１２の表面には、ラビングなどの、液晶分子を一定方向に配列させるための配向処理が施されている。ラビングは、配向膜に圧力をかけながら、ナイロンなどの布を巻いたローラーを回転させて、上記配向膜の表面を一定方向に擦ることで、行うことができる。なお、配向処理を施すことなく、酸化珪素などの無機材料を用いて配向特性を有する配向膜１０１１、配向膜１０１２を蒸着法により直接形成することも可能である。

#### 【０１３９】

また、液晶素子１００５と重なるように、特定の波長領域の光を通すことができるカラーフィルタ１０１４が、基板１０１３に形成されている。カラーフィルタ１０１４は、顔料を分散させたアクリル系樹脂などの有機樹脂を基板１０１３上に塗布した後、所望の形状に有機樹脂を加工して選択的に形成することができる。また、顔料を分散させたポリイミド系樹脂を基板１０１３上に塗布した後、所望の形状にポリイミド系樹脂を加工して選択的に形成することもできる。また、インクジェットなどの液滴吐出法を用いることで、フォトリソグラフィー法を利用することなく、選択的にカラーフィルタ１０１４を形成することもできる。

#### 【０１４０】

また、光を遮蔽することができる遮蔽膜１０１５が、基板１０１３のフォトダイオード１００２と重なる位置に形成されている。遮蔽膜１０１５を設けることで、基板１０１３を透過して画素部内に入射したバックライトからの光が、直接フォトダイオード１００２に当たるのを防ぐことができる。さらに、画素間における液晶１００８の配向の乱れに起因するディスクリネーションが視認されるのを防ぐことができる。遮蔽膜１０１５には、カーボンブラック、低次酸化チタンなどの黒色顔料を含む有機樹脂を用いることができる。または、クロムを用いた膜で、遮蔽膜１０１５を形成することも可能である。

#### 【０１４１】

また、基板１００１の画素電極１００７が形成されている面とは反対の面に、偏光板１０１７を設ける。また、基板１０１３の対向電極１００９が形成されている面とは反対の面に、偏光板１０１８を設ける。

#### 【０１４２】

液晶素子１００５は、ＴＮ（Ｔｗｉｓｔｅｄ Ｎｅｍａｔｉｃ）型の他、ＶＡ（Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）型、ＯＣＢ（ｏｐｔｉｃａｌｌｙ ｃｏｍｐｅｎｓａｔｅｄ Ｂｉｒｅｆｒｉｎｇｅｎｃｅ）型、又はＩＰＳ（Ｉｎ－Ｐｌａｎｅ Ｓｗｉｔｃｈｉｎｇ）型等を適用することができる。なお、本実施の形態では、画素電極１００７と対向電極１００９の間に液晶１００８が挟まれている構造の液晶素子１００５を例に挙げて説明したが、本発明の一態様に係る表示装置はこの構成に限定されない。ＩＰＳ型のよう、一対の電極が、ともに基板１００１側に形成されている液晶素子であってもよい。

#### 【０１４３】

また、本実施の形態では、フォトダイオード１００２、トランジスタ１００３、保持容量１００４は、絶縁表面を有する基板上に薄膜の半導体膜を形成し、該半導体膜を用いて形成する例を挙げているが、単結晶半導体基板、ＳＯＩ基板などを用いて形成されていてもよい。

#### 【０１４４】

本形態では、矢印１０２５のように基板１００１側から光が照射されるものとし、被検出物１０２１が基板１００１側に位置するものとする。この場合、矢印１０２５の方向に照射される光は、被検出物１０２１によって遮られるため、フォトダイオード１００２への入射が遮られる。そのため、フォトダイオード１００２は、被検出物の影を検出することになる。

#### 【０１４５】

一方、バックライトからの光は、基板１０１３側から照射される。光は、液晶素子１０

10

20

30

40

50

05を通過して基板1001側にある被検出物1021に照射され、被検出物1021によって反射された光がフォトダイオード1002に入射する。フォトダイオード1002は、被検出物1021の反射光を検出することになる。

【0146】

また、図10の構成において、基板1013側から光が照射され、被検出物が基板1013側に位置する構成とする。この場合、遮蔽膜1015に開口を設けるなどして、フォトダイオード1002に基板1013側から光が入射するようにする。また、基板1001側のフォトダイオード1002と重なる位置に遮蔽膜を設けるなどして、基板1001側からフォトダイオード1002に光が入射されないようにする。被検出物がある場合、基板1013側から照射される光は、被検出物によって遮られるため、フォトダイオード1002への入射が遮られる。そのため、フォトダイオード1002は、被検出物の影を検出することになる。

10

【0147】

また、上記図10の構成の基板1013側から光が照射され、被検出物が基板1013側にある場合、バックライトからの光は基板1001側から照射される。光は、液晶素子1005を通過して基板1013側にある被検出物に照射され、被検出物によって反射された光がフォトダイオード1002に入射する。フォトダイオード1002は、被検出物の反射光を検出することになる。

【0148】

また、図11に、図10と異なる表示装置の断面図の例を示す。図11に示す表示装置では、絶縁表面を有する基板1001上に、フォトダイオード1052、トランジスタ1053a、トランジスタ1053b、トランジスタ1053c、保持容量1054、及び液晶素子1005が設けられている。

20

【0149】

図11の中央の一点鎖線から左側に画素部に設けられたフォトセンサの一部、右側に表示素子の一部を示している。これらの構成は、実施の形態4で説明した画素533の構成（第1のフォトセンサ335及び表示素子537）と同等である（図9参照）。

【0150】

図11では、フォトダイオード1052、トランジスタ1053a及びトランジスタ1053bが画素部のフォトセンサを構成する。また、トランジスタ1053c、保持容量1054及び液晶素子1005が表示素子を構成する。

30

【0151】

図11では、トップゲート型のトランジスタ1053a、トランジスタ1053b、トランジスタ1053cを有する例を示している。なお、上記実施の形態と同様、トランジスタの構造、構成材料などは、適宜選択することができ、図示した構造に限定されない。

【0152】

ここで、画素部のフォトセンサを構成するトランジスタについては、酸化物半導体を用いて形成したトランジスタを適用することが好ましい。酸化物半導体を用いたトランジスタは、極めてオフ電流の低い特性を有するため、電荷保持機能を高めることができる。

【0153】

トランジスタ1053aのゲート電極には配線1030が接続され、該配線1030はフォトダイオード1052のカソードと電気的に接続されている。配線1030は、図9に示すゲート信号線343に相当する。なお、配線1030は、絶縁膜1031上ではなく、絶縁膜1033上に形成されていてもよい。

40

【0154】

トランジスタ1053aのソース電極又はドレイン電極の一方は、トランジスタ1053bのソース電極又はドレイン電極の一方と電気的に接続されている。トランジスタ1053aのソース電極又はドレイン電極の他方は配線（図9に示す第1の配線336に相当）と電気的に接続されている。また、トランジスタ1053bのソース電極又はドレイン電極の他方は配線（図9に示す第2の配線337に相当）と電気的に接続されている。

50

## 【0155】

図11では、フォトダイオード1052が縦方向のpinダイオードである場合を例示している。具体的には、フォトダイオード1052は、p型半導体層1041、i型半導体層1042及びn型半導体層1043が順に積層されている。フォトダイオード1052は、pin接合を積層型で形成している。

## 【0156】

フォトダイオード1052の代表例としては、i型半導体層1042に非晶質シリコンを用いたフォトダイオードが挙げられる。この場合、p型半導体層1041、及びn型半導体層1043にも非晶質シリコンを用いることはできるが、電気伝導度が高い微結晶シリコンを用いることが好ましい。i型半導体層1042に非晶質シリコンを用いたフォトダイオードは、光感度が可視光線領域にあり、赤外線による誤動作を防ぐことができる。

10

## 【0157】

本形態では、フォトダイオード1052がpinダイオードである場合を例示しているが、フォトダイオード1052はpnダイオードであってもよい。フォトダイオード1052がpnダイオードの場合は、p型半導体層及びn型半導体層として高品質の結晶シリコンを用いることが好ましい。また、本形態ではフォトダイオード1052が縦方向のダイオードである場合を例示しているが、図10のように横方向のダイオードを適用してもよい。

## 【0158】

フォトダイオード1052のアノードとなるp型半導体層1041は、信号配線1035と電氣的に接続される。フォトダイオード1052のカソードとなるn型半導体層1043は、トランジスタ1053aのゲート電極と電氣的に接続されている。なお、信号配線1035は、図9に示す第3の配線338に相当する。

20

## 【0159】

なお、フォトダイオード1052のp型半導体層1041の光入射面側には、透光性を有する導電層が設けられていてもよい。また、n型半導体層1043の絶縁膜1033の界面側には導電層が設けられていてもよい。例えば、配線1030が延在し、n型半導体層1043を覆う様な形であってもよい。p型半導体層1041の光入射面側やn型半導体層1043の絶縁膜1033の界面側に導電層を設けることで、p型半導体層1041の抵抗又はn型半導体層1043の抵抗による電荷の損失を低減することができる。

30

## 【0160】

トランジスタ1053cは、液晶素子の駆動を行うために設けられている。トランジスタ1053cのソース電極またはドレイン電極の一方は画素電極1007と電氣的に接続され、ソース電極またはドレイン電極の他方は信号配線（図示せず）に接続されている。

## 【0161】

保持容量1054は、トランジスタ1053a、1053b、1053cと共に形成することが可能である。保持容量1054を構成する容量配線及び容量電極は、トランジスタ1053a、1053b、1053cのゲート電極、又はソース電極及びドレイン電極を作製する工程において形成される。誘電体膜となる絶縁膜は、ゲート絶縁膜を作製する工程において形成される。保持容量1054は、液晶素子1005と並列にトランジスタ1053cのソース電極またはドレイン電極の一方と接続されている。

40

## 【0162】

トランジスタ1053c及び保持容量1054と電氣的に接続される画素電極1007が、平坦化膜として機能する絶縁膜1032上に形成されている。なお、画素電極1007から上方の基板（対向基板）1013までの構成は、図10の説明に準じるため省略する。

## 【0163】

以上のような表示装置として、上記実施の形態に示した画素部にフォトセンサを有する表示装置を適用する。なお、図10、図11は上記実施の形態4に示した半導体装置の断面に相当し、さらに画素部の周辺にセンサ部（フォトセンサ）と、コントローラと、を有

50

する。図 10、図 11 に示す表示装置は、画素部の周辺に設けられたフォトセンサで外光強度を取得し、コントローラが外光強度に応じて画素部に設けられたフォトセンサの駆動条件を変更し、コントローラから与えられる駆動条件により画素部に設けられたフォトセンサの感度を変更した上で撮像を行う。表示装置は、外光強度に応じて画素部に設けられたフォトセンサの駆動条件を変更することで最適化し、最適化したフォトセンサを用いて撮像を行う。したがって、高精度な撮像データを取得することができる。

【0164】

なお、画素部の周辺に設けられたセンサ部の構成は、図 10、図 11 に示した画素部の構成を適用することができる。

【0165】

10

図 10、図 11 に示す表示装置は、撮像機能に加え、表示機能を有する。したがって、入力と表示の 2 つの機能を合わせ持つことができ、高機能な表示装置を提供することができる。特に、高精度な撮像データを取得できるため、入力機能を高精度化することができる。

【0166】

なお、本実施の形態で示した構成は、本明細書の他の実施の形態で示す構成と適宜組み合わせることができる。

【0167】

(実施の形態 7)

本形態では、上記実施の形態に示した画素に設けられたフォトセンサと、画素の周辺に設けられたフォトセンサと、を有する半導体装置の応用例について説明する。

20

【0168】

まず、画素部にフォトセンサを有する表示装置を用いて、タッチパネルを構成する例について説明する。図 15 は、表示装置の構造を示す斜視図の一例である。図 15 に示す表示装置は、パネル 1601 と、第 1 の拡散板 1602 と、プリズムシート 1603 と、第 2 の拡散板 1604 と、導光板 1605 と、反射板 1606 と、バックライト 1608 と、回路基板 1609 とを有している。パネル 1601 は、一对の基板間に液晶素子、フォトダイオード、及び薄膜トランジスタなどを含む画素部が形成された構成を有する。バックライト 1608 は、複数の光源 1607 を有する。

【0169】

30

パネル 1601 と、第 1 の拡散板 1602 と、プリズムシート 1603 と、第 2 の拡散板 1604 と、導光板 1605 と、反射板 1606 とは、順に積層されている。光源 1607 は導光板 1605 の端部に設けられている。導光板 1605 内部に拡散された光源 1607 からの光は、第 1 の拡散板 1602、プリズムシート 1603 及び第 2 の拡散板 1604 によって、対向基板側から均一にパネル 1601 に照射される。

【0170】

なお、本形態では第 1 の拡散板 1602 と第 2 の拡散板 1604 との 2 枚の拡散板を用いているが、拡散板の数はこれに限定されず、単数であっても 3 以上であってもよい。また、拡散板は、導光板 1605 とパネル 1601 との間に設けられていけばよい。よって、図 15 に示す構成の場合、プリズムシート 1603 よりもパネル 1601 に近い側にのみ拡散板が設けられていてもよいし、プリズムシート 1603 よりも導光板 1605 に近い側にのみ拡散板が設けられていてもよい。

40

【0171】

また、プリズムシート 1603 は、図 15 に示した断面が鋸歯状の形状に限定されず、導光板 1605 からの光をパネル 1601 側に集光できる形状を有していればよい。

【0172】

回路基板 1609 には、パネル 1601 に入力される各種信号を生成もしくは処理する回路、パネル 1601 から出力される各種信号を処理する回路などが設けられている。そして図 15 では、回路基板 1609 とパネル 1601 とが、FPC1611 (Flexible Printed Circuit; フレキシブルプリントサーキット) を介して

50

接続されている。なお、上記回路基板 1609 に設けられた回路は、COG (Chip On Glass) 法を用いてパネル 1601 に接続されていてもよいし、上記回路の一部が FPC 1611 に COF (Chip On Film) 法を用いて接続されていてもよい。

#### 【0173】

また、図 15 では、光源 1607 の駆動を制御する制御系の回路が回路基板 1609 に設けられ、制御系の回路と光源 1607 とが FPC 1610 を介して接続されている例を示している。ただし、制御系の回路はパネル 1601 に設けられていてもよい。この場合は、パネル 1601 と光源 1607 とを FPC などにより接続させる。

#### 【0174】

なお、図 15 では、パネル 1601 の端に光源 1607 を配置する、エッジライト型を例示しているが、これに限らず、パネル 1601 の直下に光源 1607 を配置する直下型としてもよい。

#### 【0175】

例えば、被検出物である指 1612 をパネル 1601 の上面側から近づける。バックライト 1608 からの光は、パネル 1601 を通過し、その一部が指 1612 において反射し、再びパネル 1601 に入射する。各色に対応する光源 1607 を順に点灯させ、色ごとに撮像を行うことで、被検出物である指 1612 のカラーの撮像データを得ることができる。また撮像データから位置を認識することができ、表示画像の情報と組み合わせでタッチパネルとして機能させることができる。

#### 【0176】

上記実施の形態で示した表示装置を適用することで、暗い場所又は明るい場所など使用環境を問わず、高精度な撮像を行うことができる。また、さまざまな明るさの場所でも、臨機応変に画素部のフォトセンサの感度を変更した上で撮像を行うため、利便性を高めることができる。

#### 【0177】

次に、上記実施の形態に示した半導体装置（固体撮像素子、表示装置等）を組み込んだライティングボード（黒板、ホワイトボードとも言われる）の一例を、図 16 に示す。例えば、ライティングボード 9600 のパネル部 9696 に、上記実施の形態に示した半導体装置を組み込むことができる。

#### 【0178】

パネル部 9696 の表面には、マーカー等を用いて自由に書き込みを行うことができる。パネル部 9696 表面には、ガラス基板や透明な合成樹脂シートを用いることができる。

#### 【0179】

パネル部 9696 に組み込まれた半導体装置は、画素部にフォトセンサを有しており、撮像を行うことができる。そのため、ライティングボード 9600 をプリンター等と接続しておくことで、パネル部 9696 に書き込まれた文字や図などを読み取って印刷することが可能である。もちろん、ライティングボード 9600 本体にプリンターを備えさせた構成としてもよい。

#### 【0180】

また、パネル部 9696 に、フォトセンサと表示素子とを画素部に有する表示装置を組み込めば、画像を表示するとともに、パネル部 9696 表面にマーカー等で書き込みを行うことができる。さらに、パネル部 9696 に、画像を表示させた状態で文字や図を書き込むことにより、撮像を行って読み取ったマーカーの軌跡と画像とを合成して映し出すことも可能となる。パネル部 9696 の表示画像や書き込んだ文字などは、プリンター等により印刷することが可能である。

#### 【0181】

上記実施の形態で示した半導体装置を適用することで、室内が暗い場合でも画素部に設けられたフォトセンサの感度を最適化した上で撮像を行うことができるため、高精度な撮

10

20

30

40

50

像ができ、所望の印刷物を得ることができる。なお、室内が明るすぎる場合、又は室内でなく屋外の場合でも、画素部に設けられたフォトセンサの感度を最適化した上での撮像ができるため、高精度な撮像ができ、所望の印刷物を得ることができる。

#### 【 0 1 8 2 】

次に、上記実施の形態に示した半導体装置を組み込んだその他の電子機器の例について説明する。

#### 【 0 1 8 3 】

例えば、ディスプレイなどの表示装置、ノート型パーソナルコンピュータ、記録媒体を備えた画像再生装置（代表的にはDVD: Digital Versatile Disc等の記録媒体を再生し、その画像を表示しうるディスプレイを有する装置）が挙げられる。その他、携帯電話、携帯型ゲーム機、携帯情報端末、電子書籍、ビデオカメラ、デジタルスチルカメラなどのカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、デジタルオーディオプレイヤー等）、複写機、ファクシミリ、プリンター、プリンター複合機、現金自動預け入れ払い機（ATM）、自動販売機などが挙げられる。これら電子機器の具体例を図17に示す。

#### 【 0 1 8 4 】

図17（A）はディスプレイ5000であり、筐体5001、表示部5002、支持台5003等を有する。表示部5002に、上記実施の形態に示した表示装置を組み込むことができる。これにより、使用環境による外光強度に関係なく、最適化されたフォトセンサの感度で撮像を行うことができ、高精度な撮像を行うことができる。したがって、高精度な撮像機能という高機能なアプリケーションを搭載したディスプレイ5000を提供することができる。なお、表示装置には、パーソナルコンピュータ用、TV放送受信用、広告表示用などの全ての情報表示用のディスプレイが含まれる。

#### 【 0 1 8 5 】

図17（B）は携帯情報端末5100であり、筐体5101、表示部5102、スイッチ5103、操作キー5104、赤外線ポート5105等を有する。表示部5102に、上記実施の形態に示した表示装置を組み込むことができる。これにより、使用環境による外光強度に関係なく、最適化されたフォトセンサの感度で撮像を行うことができ、高精度な撮像を行うことができる。したがって、高精度な撮像機能という高機能なアプリケーションを搭載した携帯情報端末5100を提供することができる。特に、携帯情報端末5100の場合は、さまざまな場所に持ち運ぶことが想定されているため、使用環境による外光強度の影響によらず、高精度な撮像が可能であることは効果的である。

#### 【 0 1 8 6 】

図17（C）は現金自動預け入れ払い機5200であり、筐体5201、表示部5202、硬貨投入口5203、紙幣投入口5204、カード投入口5205、通帳投入口5206等を有する。表示部5202に、上記実施の形態に示した表示装置を組み込むことができる。これにより、使用環境による外光強度に関係なく、最適化されたフォトセンサの感度で撮像を行うことができ、高精度な撮像を行うことができる。さらに、現金自動預け入れ払い機5200に適用するため、高精度な撮像を行えることで、指紋、顔、手形、掌紋及び手の静脈の形状、虹彩等の、生体認証に用いられる生体情報の読み取り精度を高めることができる。したがって、生体認証における、本人であるにもかかわらず本人ではないと誤認識してしまう本人拒否率と、他人であるにもかかわらず本人と誤認識してしまう他人受入率とを、低く抑えることができる。

#### 【 0 1 8 7 】

図17（D）は携帯型ゲーム機5300であり、筐体5301、筐体5302、表示部5303、表示部5304、マイクロホン5305、スピーカー5306、操作キー5307、スタイラス5308等を有する。表示部5304に、上記実施の形態に示した表示装置を組み込むことができる。これにより、使用環境による外光強度に関係なく、最適化されたフォトセンサの感度で撮像を行うことができ、高精度な撮像を行うことができる。



したがって、高精度な撮像機能という高機能なアプリケーションを搭載した携帯型ゲーム機 5300 を提供することができる。携帯型ゲーム機 5300 も、携帯情報端末 5100 と同様にさまざまな場所に持ち運ぶことが想定されているため、使用環境による外光強度の影響によらず、高精度な撮像が可能であることは効果的である。なお、図 17 (D) に示した携帯型ゲーム機は、2つの表示部 5303 と表示部 5304 とを有しているが、携帯型ゲーム機が有する表示部の数は、これに限定されない。

【0188】

本形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【符号の説明】

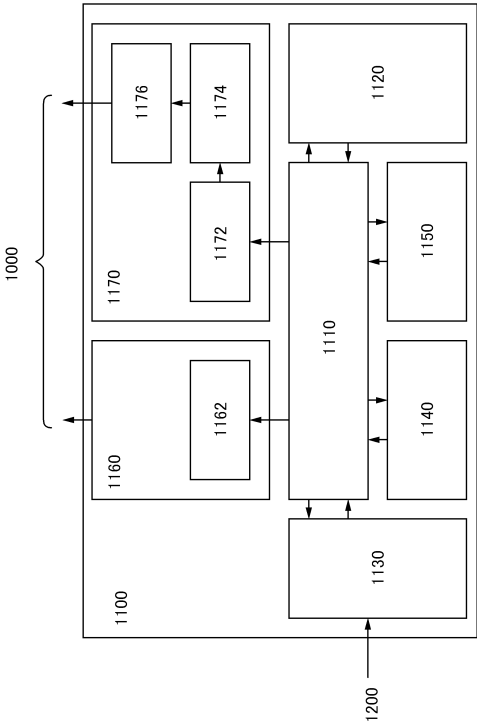
【0189】

231	トランジスタ	10
232	第8の配線	
233	保持容量	
234	第9の配線	
241	トランジスタ	
242	第10の配線	
244	第11の配線	
300	固体撮像素子	
301	画素部	
311	コントローラ	20
331	第1の制御回路部	
333	画素	
335	第1のフォトセンサ	
336	第1の配線	
337	第2の配線	
338	第3の配線	
339	第4の配線	
341	トランジスタ	
342	トランジスタ	
343	ゲート信号線	30
344	フォトダイオード	
351	フォトセンサ読み出し回路	
352	p型トランジスタ	
353	保持容量	
354	第5の配線	
355	フォトセンサ駆動回路	
356	第6の配線	
371	センサ部	
401	信号	
402	信号	40
403	信号	
404	信号	
405	信号	
500	表示装置	
501	画素部	
533	画素	
537	表示素子	
541	トランジスタ	
542	保持容量	
543	液晶素子	50

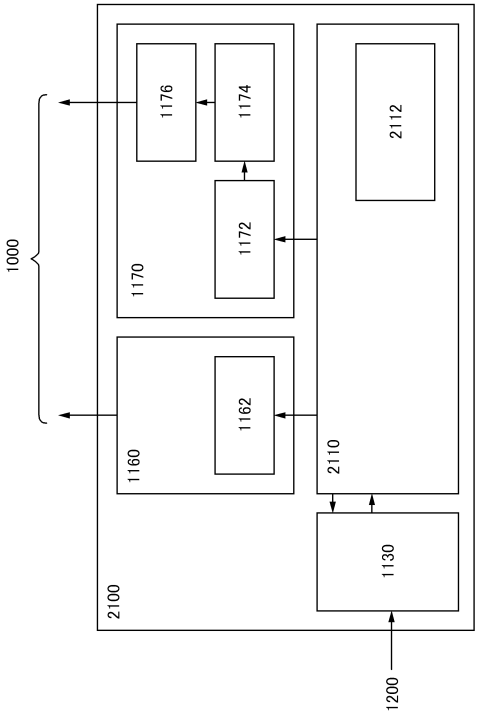
5 5 1	表示素子駆動回路	
5 5 5	表示素子駆動回路	
5 6 1	ゲート信号線	
5 6 2	第7の配線	
1 0 0 0	第1のフォトセンサ	
1 0 0 1	基板	
1 0 0 2	フォトダイオード	
1 0 0 3	トランジスタ	
1 0 0 4	保持容量	
1 0 0 5	液晶素子	10
1 0 0 6	半導体膜	
1 0 0 7	画素電極	
1 0 0 8	液晶	
1 0 0 9	対向電極	
1 0 1 0	導電膜	
1 0 1 1	配向膜	
1 0 1 2	配向膜	
1 0 1 3	基板	
1 0 1 4	カラーフィルタ	
1 0 1 5	遮蔽膜	20
1 0 1 6	スペーサー	
1 0 1 7	偏光板	
1 0 1 8	偏光板	
1 0 2 1	被検出物	
1 0 2 5	矢印	
1 0 3 0	配線	
1 0 3 1	絶縁膜	
1 0 3 2	絶縁膜	
1 0 3 3	絶縁膜	
1 0 3 5	信号配線	30
1 0 4 1	p型半導体層	
1 0 4 2	i型半導体層	
1 0 4 3	n型半導体層	
1 0 5 2	フォトダイオード	
1 0 5 3 a	トランジスタ	
1 0 5 3 b	トランジスタ	
1 0 5 3 c	トランジスタ	
1 0 5 4	保持容量	
1 1 0 0	コントローラ	
1 1 1 0	C P U	40
1 1 2 0	プログラムメモリ	
1 1 3 0	外光強度データ用レジスタ	
1 1 4 0	変換テーブル	
1 1 5 0	作業用メモリ	
1 1 6 0	タイミングコントローラ	
1 1 6 2	制御データ用レジスタ	
1 1 7 0	電源回路	
1 1 7 2	制御データ用レジスタ	
1 1 7 4	D / A 変換回路	
1 1 7 6	増幅回路	50

1 2 0 0	第 2 のフォトセンサ	
1 3 0 1	実線	
1 3 0 2	ピーク	
1 3 0 3	ピーク	
1 3 1 1	破線	
1 3 1 2	ピーク	
1 3 2 1	破線	
1 3 2 2	ピーク	
1 6 0 1	パネル	
1 6 0 2	第 1 の拡散板	10
1 6 0 3	プリズムシート	
1 6 0 4	第 2 の拡散板	
1 6 0 5	導光板	
1 6 0 6	反射板	
1 6 0 7	光源	
1 6 0 8	バックライト	
1 6 0 9	回路基板	
1 6 1 0	F P C	
1 6 1 1	F P C	
1 6 1 2	指	20
2 1 0 0	コントローラ	
2 1 1 0	専用処理回路	
2 1 1 2	変換テーブル	
5 0 0 0	ディスプレイ	
5 0 0 1	筐体	
5 0 0 2	表示部	
5 0 0 3	支持台	
5 1 0 0	携帯情報端末	
5 1 0 1	筐体	
5 1 0 2	表示部	30
5 1 0 3	スイッチ	
5 1 0 4	操作キー	
5 1 0 5	赤外線ポート	
5 2 0 0	現金自動預け入れ払い機	
5 2 0 1	筐体	
5 2 0 2	表示部	
5 2 0 3	硬貨投入口	
5 2 0 4	紙幣投入口	
5 2 0 5	カード投入口	
5 2 0 6	通帳投入口	40
5 3 0 0	携帯型ゲーム機	
5 3 0 1	筐体	
5 3 0 2	筐体	
5 3 0 3	表示部	
5 3 0 4	表示部	
5 3 0 5	マイクロホン	
5 3 0 6	スピーカー	
5 3 0 7	操作キー	
5 3 0 8	スタイラス	
9 6 0 0	ライティングボード	50

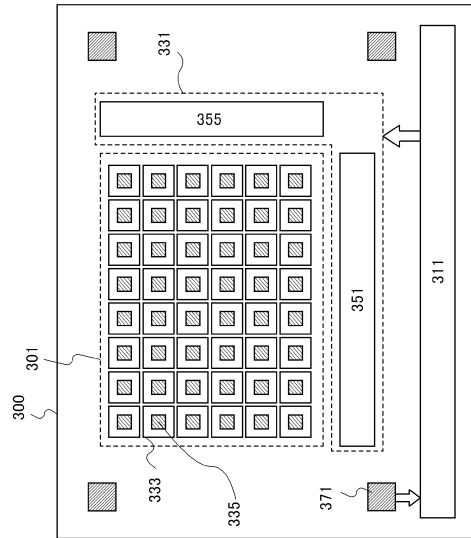
【図 1】



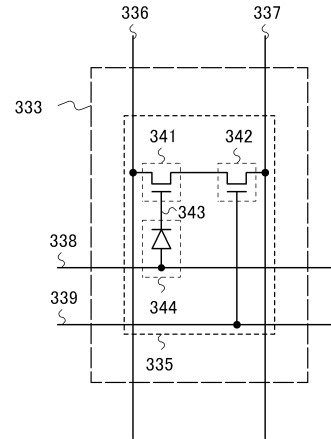
【図 2】



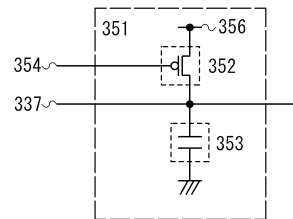
【図 3】



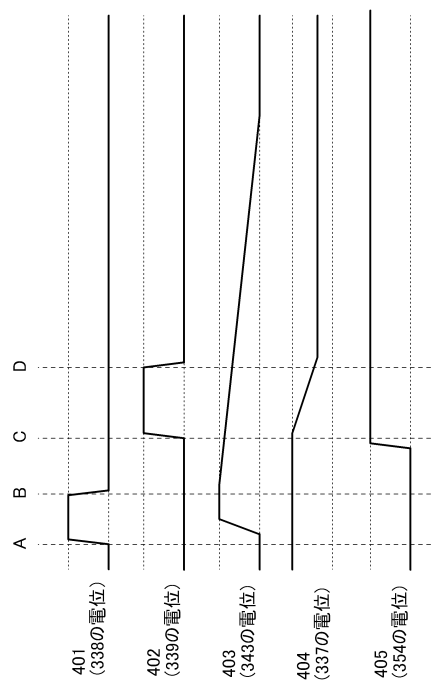
【図 4】



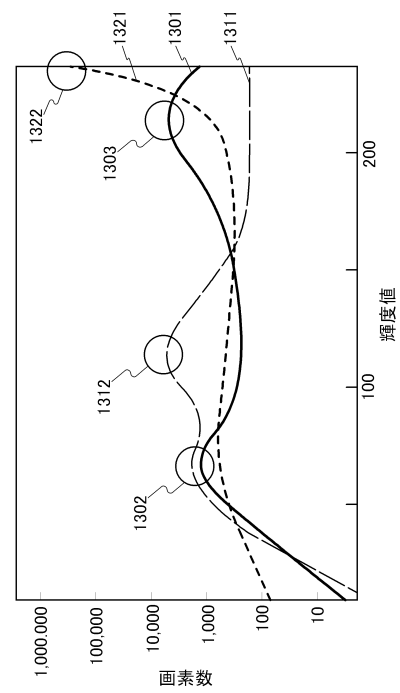
【図 5】



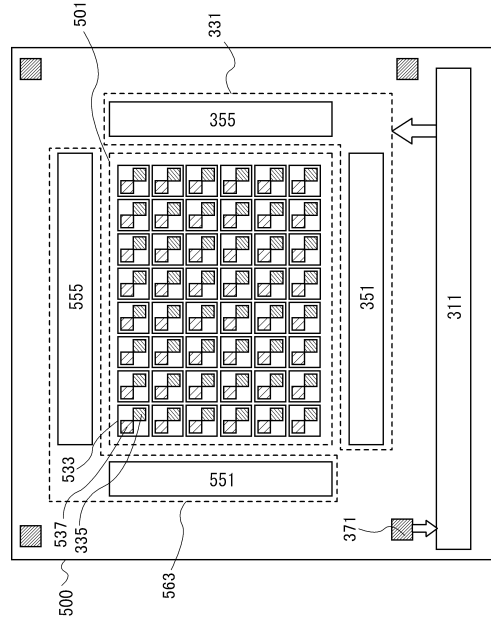
【図 6】



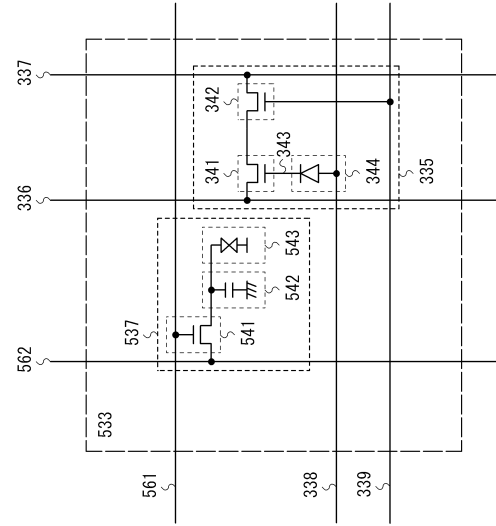
【図 7】



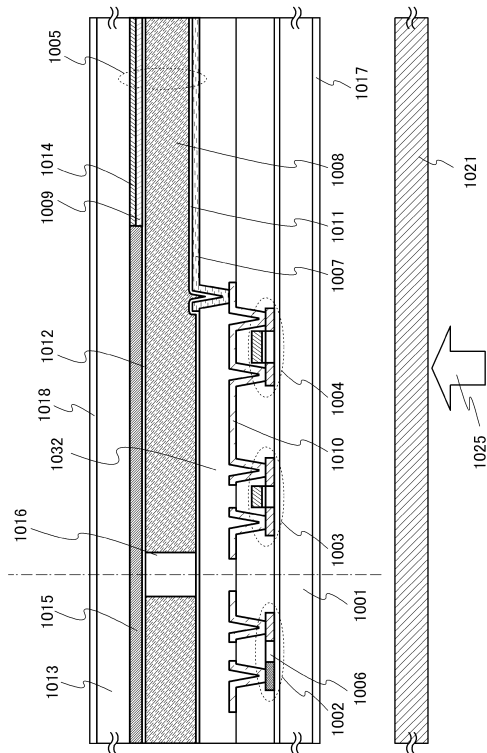
【図 8】



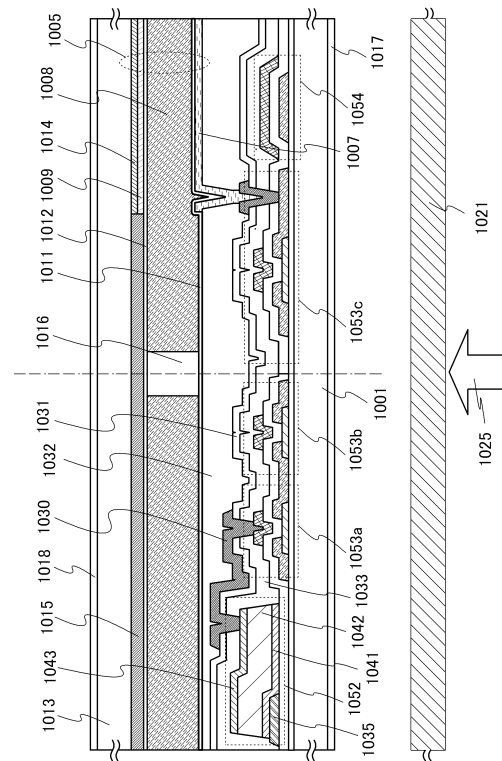
【図 9】



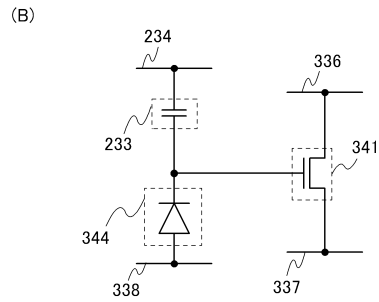
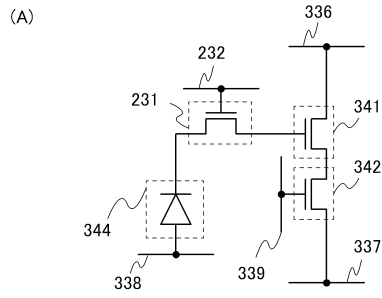
【図 10】



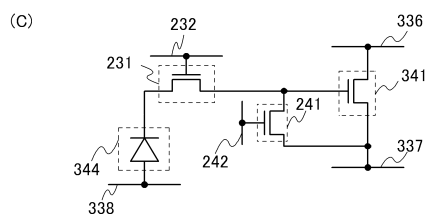
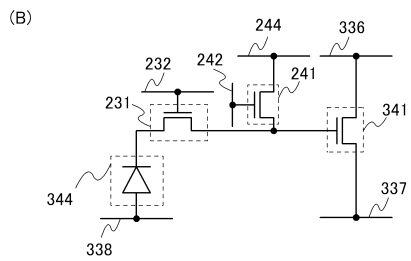
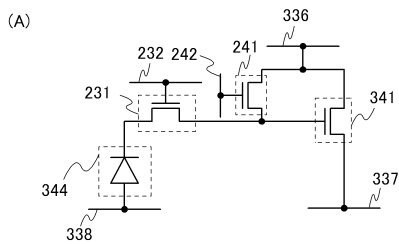
【図 11】



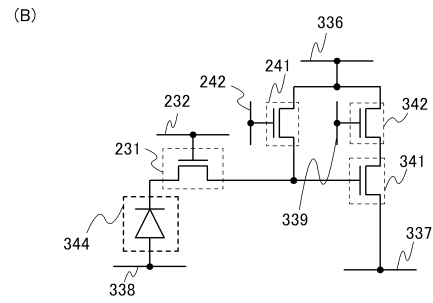
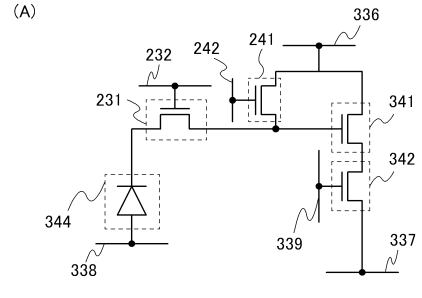
【図 1 2】



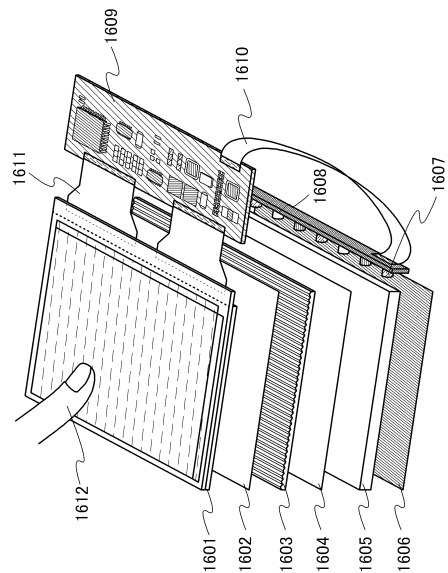
【図 1 4】



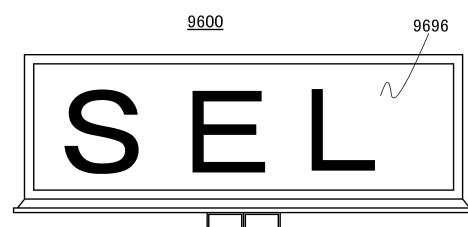
【図 1 3】



【図 1 5】

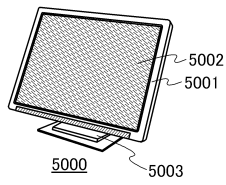


【図 1 6】

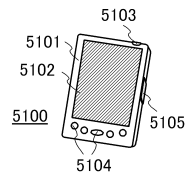


## 【図 17】

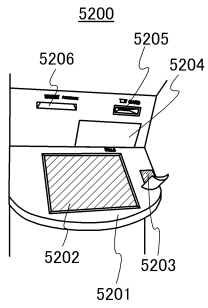
(A)



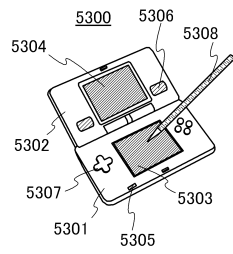
(B)



(C)



(D)





---

フロントページの続き

合議体

審判長 小曳 満昭

審判官 桜井 茂行

審判官 山田 正文

(56)参考文献 国際公開第2009/081810(WO, A1)

特開2008-224935(JP, A)

特開2008-117214(JP, A)

特開2009-146173(JP, A)

特開2008-102418(JP, A)

特開2010-40981(JP, A)

特開2009-93154(JP, A)

特開2006-243927(JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F 3/042