

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成18年7月6日(2006.7.6)

【公開番号】特開2002-14870(P2002-14870A)

【公開日】平成14年1月18日(2002.1.18)

【出願番号】特願2000-199256(P2000-199256)

【国際特許分類】

G 06 F 12/14 (2006.01)
B 41 J 2/175 (2006.01)

【F I】

G 06 F 12/14 310D
 B 41 J 3/04 102Z

【手続補正書】

【提出日】平成18年5月17日(2006.5.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】クロック信号線、データ信号線およびリセット信号線を有する印刷装置に装着される印刷記録材容器であって、

印刷記録材を収容する収容部と、

前記印刷装置のクロック信号線からのクロック信号が入力されるクロック端子と、

前記印刷装置のデータ信号線とデータ信号を受け渡しするデータ端子と、

前記印刷装置のリセット信号線からのリセット信号が入力されるリセット端子と、

前記クロック信号線、データ信号線およびリセット信号線とバス接続され、シーケンシャルにアクセスされる複数の不揮発性の記憶領域を有する記憶素子と、

前記入力されたリセット信号が、第1のレベルの時に初期化され、前記リセット信号が第2のレベルに切り替えられると、前記入力されたクロック信号に同期して、前記データ信号に基づき前記記憶素子に対してデータの読み出し／書き込みを実行する記憶素子制御装置とを備える印刷記録材容器。

【請求項2】請求項1に記載の印刷記録材容器において、

前記記憶素子には1ビット単位にてデータが書き込みされることを特徴とする印刷記録材容器。

【請求項3】請求項1に記載の印刷記録材容器において、

前記記憶素子には、識別情報が格納されており、

前記記憶素子制御装置は、

前記データ端子と前記記憶素子とを接続するデータバスと、

前記クロック端子を介して入力されたクロック信号に同期してカウンタ値をカウントアップすると共に、前記リセット信号端子を介して入力されたリセット信号によりカウンタ値を初期値にリセットするアドレスカウンタと、

前記記憶素子および前記データバスと電気的に接続され、前記記憶素子に対するデータ転送方向および前記データバスのデータ転送方向を制御する入出力制御装置と、

前記データバスを介して入力された印刷記録材容器を識別するための印刷記録材容器識別情報と前記記憶素子に格納されている識別情報とが一致するか否かを判定する比較装置と、

前記両識別情報が一致すると判定された場合には前記記憶素子に対するデータ信号の読

み書きを許容する読み書き許容装置とを備える
印刷記録材容器。

【請求項 4】 請求項 3 に記載の印刷記録材容器において、

前記入出力制御装置は、リセット信号が入力されると、前記記憶素子に対するデータ転送方向をデータ読み出し方向に設定し且つ前記データバスとの接続を遮断する印刷記録材容器。

【請求項 5】 請求項 4 に記載の印刷記録材容器において、

前記データバスおよび前記比較装置と接続されていると共に、前記比較装置から前記印刷記録材容器識別情報と前記記憶素子に格納されている識別情報とが一致するとの判定結果を受け取った場合には、前記データバスを介して入力された書き込み／読み出し命令を解析し、解析結果に基づいて前記入出力制御装置に対して前記データバスのデータ伝送方向の切り換えを要求する命令デコーダを備え、

前記入出力制御装置は、前記命令デコーダによる書き込み／読み出し命令の解析が終了するまで、前記初期化時における前記記憶素子に対するデータ転送方向および前記データバスとの接続遮断状態を維持する印刷記録材容器。

【請求項 6】 請求項 4 に記載の印刷記録材容器はさらに、

テストモード信号線と接続されるテスト端子と、

前記テスト端子と接続されていると共に、テストモード信号の入力の有無を判定するテストモード制御装置とを備え、

前記所定条件時はテストモード信号の入力検出時であることを特徴とする印刷記録材容器。

【請求項 7】 請求項 6 に記載の印刷記録材容器において、

前記テストモード制御装置は、前記テストモード信号の入力を検出した際には、前記命令デコーダに対してテストモード命令を出力すると共に、前記命令デコーダによって前記テストモード命令の解析が終了するまで前記アドレスカウンタのカウントアップを禁止し、

前記命令デコーダは、前記テストモード命令の解析後、前記入出力制御装置に対して前記記憶素子に対する書き込みおよび前記データバスの解放を要求し、

前記入出力制御装置は前記命令デコーダからの要求に基づいて前記記憶素子に対する書き込みおよび前記データバスの解放を実行することを特徴とする印刷記録材容器。

【請求項 8】 請求項 7 に記載の印刷記録材容器において、

前記テストモード制御装置は、前記テストモード信号の入力を検出した際には、前記命令デコーダに対してテストモード命令を出力すると共に、前記命令デコーダによって前記テストモード命令の解析が終了するまで前記アドレスカウンタのカウントアップを禁止し、

前記命令デコーダは、前記テストモード命令の解析後、前記入出力制御装置に対して前記記憶素子に対する読み出しおよび前記データバスの解放を要求し、

前記入出力制御装置は前記命令デコーダからの要求に基づいて前記記憶素子に対する読み出しおよび前記データバスの解放を実行することを特徴とする印刷記録材容器。

【請求項 9】 請求項 1 に記載の印刷記録材容器において、

前記記憶素子は、前記識別情報を格納可能な記憶領域より後ろに書き込みデータを書き込むための書き込み可能領域を有することを特徴とする印刷記録材容器。

【請求項 10】 請求項 9 に記載の印刷記録材容器において、

前記書き込み可能領域には、少なくとも印刷記録材量データが書き込まれることを特徴とする印刷記録材容器。

【請求項 11】 請求項 9 に記載の印刷記録材容器において、

前記記憶素子は、前記記憶領域の先頭位置から所定位置までに、所定条件時には書き込みが可能であり所定条件時以外の時には、識別情報が書き換え不能に格納される領域を有することを特徴とする印刷記録材容器。

【請求項 12】 印刷記録材容器に装着可能であると共に、クロック信号線、データ

信号線およびリセット信号線と接続されている不揮発性の記憶装置であって、

シーケンシャルにアクセスされる複数の不揮発性の記憶領域を有する記憶素子と、

前記入力されたリセット信号が、第1のレベルの時に初期化され、前記リセット信号が第2のレベルに切り替えられると、前記入力されたクロック信号に同期して、前記データ信号に基づき前記記憶素子に対してデータの読み出し／書き込みを実行する記憶素子制御装置とを備える記憶装置。

【請求項13】 請求項12に記載の記憶装置において、

前記記憶素子には1ビット単位にてデータが書き込みされることを特徴とする記憶装置。

【請求項14】 請求項12に記載の記憶装置において、

前記記憶素子には、識別情報が格納されており、

前記記憶素子制御装置は、

前記データ端子と前記記憶素子とを接続するデータバスと、

前記クロック端子を介して入力されたクロック信号に同期してカウンタ値をカウントアップすると共に、前記リセット信号端子を介して入力されたリセット信号によりカウンタ値を初期値にリセットするアドレスカウンタと、

前記記憶素子と前記データバスとの間に配置され、前記記憶素子に対するデータ転送方向および前記データバスのデータ転送方向を制御する入出力制御装置と、

前記データバスを介して入力された印刷記録材容器を識別するための印刷記録材容器識別情報と前記記憶素子に格納されている識別情報とが一致するか否かを判定する比較装置と、

前記両識別情報が一致すると判定された場合には前記記憶素子に対するデータ信号の読み書きを許容する読み書き許容装置とを備える記憶装置。

【請求項15】 請求項14に記載の記憶装置において、

前記入出力制御装置は、リセット信号が入力されると、前記記憶素子に対するデータ転送方向をデータ読み出し方向に設定し且つ前記データバスとの接続を遮断する記憶装置。

【請求項16】 請求項15に記載の記憶装置において、

前記データバスおよび前記比較装置と接続されていると共に、前記比較装置から前記印刷記録材容器識別情報と前記記憶素子に格納されている識別情報とが一致するとの判定結果を受け取った場合には、前記データバスを介して入力された書き込み／読み出し命令を解析し、解析結果に基づいて前記入出力制御装置に対して前記データバスのデータ伝送方向の切り換えを要求する命令デコーダを備え、

前記入出力制御装置は、前記命令デコーダによる書き込み／読み出し命令の解析が終了するまで、前記初期化時における前記記憶素子に対するデータ転送方向および前記データバスとの接続遮断状態を維持する記憶装置。

【請求項17】 請求項12に記載の記憶装置において、

前記記憶素子は、前記識別情報を格納可能な記憶領域の後ろに書き込みデータを書き込むための書き込み可能領域を有する記憶装置。

【請求項18】 請求項17に記載の記憶装置において、

前記記憶素子は、前記記憶領域の先頭位置から所定位置までに、所定条件時には書き込みが可能であり所定条件時以外の時には、識別情報が書き換え不能に格納される領域を有することを特徴とする記憶装置。

【請求項19】 クロック信号生成回路と、リセット信号生成回路と、所望の印刷記録材容器を識別するための識別情報を発行する識別情報発行回路と、生成されたクロック信号に同期させて、発行された識別情報、読み書きコマンドを含むデータ列をデータ信号線に送出するデータ送出回路とを備える制御装置に対して、クロック端子、データ端子およびリセット端子を介してバス接続されている不揮発性の記憶装置を有する複数の印刷記録材容器であって、前記複数の印刷記録材容器は各々異なる識別情報を有しており、

前記データ端子と接続されているデータバスと、

シーケンシャルにアクセスされる記憶領域を有する記憶素子と、

前記データバスに接続されていると共に、前記制御装置から送出された識別情報と前記記憶素子に格納されている識別情報とが一致するか否かを判定する比較装置と、

前記データバスおよび前記データバス間に配置されていると共に、前記データバスおよび前記記憶素子に対するデータ転送を制御する入出力制御装置と、

前記データバスおよび前記比較装置と接続され、前記比較装置によって前記制御装置から送出された識別情報と前記記憶素子に格納されている識別情報とが一致すると判定された場合には、前記データバスを介して入力された書き込み／読み出し命令を解析し、解析結果に基づいて前記入出力制御装置に対して前記データバスのデータ伝送方向の切り換えを要求する命令デコーダとを備える印刷記録材容器。

【請求項 20】 請求項 19 に記載の印刷記録材容器はさらに、

前記クロック端子を介して入力されたクロック信号に同期してカウンタ値 をカウントアップし、前記記憶素子の記憶領域のアクセスすべき位置を指定すると共に、初期化時にはカウンタ値を初期値にリセットするアドレスカウンタを備え、

前記入出力制御装置は、初期化時には前記記憶素子に対するデータ転送方向 を読み出し方向に設定し且つ前記データバスに対するデータ転送を遮断し、前記命令デコーダによる書き込み／読み出し命令の解析が終了するまで、前記初期化時の状態を維持する印刷記録材容器。

【請求項 21】 請求項 19 に記載の印刷記録材容器において、

前記記憶装置の比較装置は、全ての記憶装置に共通する共通識別情報を保有している印刷記録材容器。

【請求項 22】 請求項 19 に記載の印刷記録材容器において、

前記印刷記録材容器には、電源遮断後、前記制御回路に備えられている電源補償回路から所定期間電源が供給され、

前記リセット信号は、前記制御回路の電源投入時、電源遮断時の少なくともいずれか一方において生成され、

書き込みデータ転送中に前記リセット信号の発生が検出された場合には、前記データ端子に対する現在書き込み中のデータの送出が終了され、前記電源補償回路によって電源供給が補償される期間に書き込み完了可能な書き込み優先データが前記データ端子に対して送出されることを特徴とする印刷記録材容器。

【請求項 23】 請求項 19 に記載の印刷記録材容器において、

書き込みコマンドが入力される時には、読み出しコマンドを送出する時よりも生成間隔の長いクロック信号が前記クロック端子に対して入力される印刷記録材容器。

【請求項 24】 請求項 19 に記載の印刷記録材容器において、

前記複数の印刷記録材容器は、

前記各印刷記録材容器をカスケードに接続すると共に一端が接地され且つ他端が前記制御回路に接続されている印刷記録材容器検出信号線が配置されているモジュール基板に収容され、

前記全ての印刷記録材容器が前記モジュール基板上に配置されているか否かが、前記印刷記録材容器検出信号線の値に基づいて判定される印刷記録材容器。

【請求項 25】 請求項 24 に記載の印刷記録材容器において、

前記印刷記録材容器検出信号線が接地電圧を示す場合には、全ての印刷記録材容器が前記モジュール基板上に配置されていると判定される印刷記録材容器。

【請求項 26】 請求項 24 に記載の印刷記録材容器において、

前記印刷記録材容器検出信号線が接地電圧以外の電圧を示す場合には、少なくとも 1 つの印刷記録材容器が前記モジュール基板上に配置されていないと判定される印刷記録材容器。

【請求項 27】 請求項 19 に記載の印刷記録材容器において、

前記記憶素子は、前記印刷記録材容器に収容されている印刷記録材種に関連する種々のデータを格納している印刷記録材容器。

【請求項 28】 請求項 19 に記載の印刷記録材容器において、前記印刷記録材容器には、前記制御回路によってデータが読み出しされたは書き込みされる場合にだけ電源が供給される印刷記録材容器。

【請求項 29】 クロック信号生成回路と、リセット信号生成回路と、所望の印刷記録材容器を識別するための識別情報を発行する識別情報発行回路と、生成されたクロック信号に同期させて、発行された識別情報、読み書きコマンドを含むデータ列をデータ信号線に送出するデータ送出回路とを備える制御装置に対して、クロック端子、データ端子およびリセット端子を介してバス接続されている不揮発性の記憶装置であって、

前記データ端子と接続されているデータバスと、

シーケンシャルにアクセスされる記憶領域を有する記憶素子と、

前記データバスに接続されていると共に、前記制御装置の識別情報発行回路およびデータ送出回路を介して送出された識別情報と前記記憶素子に格納されている識別情報とが一致するか否かを判定する比較装置と、

前記データバスおよび前記データバス間に配置されていると共に、前記データバスおよび前記記憶素子に対するデータ転送を制御する入出力制御装置と、

前記データバスおよび前記比較装置と接続され、前記比較装置によって前記制御装置から送出された識別情報と前記記憶素子に格納されている識別情報とが一致すると判定された場合には、前記データバスを介して入力された書き込み／読み出し命令を解析し、解析結果に基づいて前記入出力制御装置に対して前記データバスのデータ伝送方向の切り換えを要求する命令デコーダとを備える記憶装置。

【請求項 30】 請求項 29 に記載の記憶装置はさらに、

前記クロック端子を介して入力されたクロック信号に同期してカウンタ値をカウントアップし、前記記憶素子の記憶領域のアクセスすべき位置を指定すると共に、初期化時にはカウンタ値を初期値にリセットするアドレスカウンタを備え、

前記入出力制御装置は、初期化時には前記記憶素子に対するデータ転送方向を読み出し方向に設定し且つ前記データバスに対するデータ転送を遮断し、前記命令デコーダによる書き込み／読み出し命令の解析が終了するまで、前記初期化時の状態を維持する記憶装置。

【請求項 31】 請求項 29 または請求項 30 に記載の記憶装置において、

前記比較装置は、全ての記憶装置に共通する共通識別情報を保有している記憶装置。

【請求項 32】 請求項 29 ないし請求項 31 のいずれかに記載の記憶装置において、

前記記憶装置には、電源遮断後、前記制御回路に備えられている電源補償回路から所定期間電源が供給され、

前記リセット信号は、前記制御回路の電源投入時、電源遮断時の少なくともいずれか一方において生成され、

書き込みデータ転送中に前記リセット信号の発生が検出された場合には、前記データ端子に対する現在書き込み中のデータの送出が終了され、前記電源補償回路によって電源供給が補償される期間に書き込み完了可能な書き込み優先データが前記データ端子に対して送出されることを特徴とする記憶装置。

【請求項 33】 請求項 29 ないし請求項 32 のいずれかに記載の記憶装置において、

書き込みコマンドが入力される時には、読み出しこmandoを送出する時よりも生成間隔の長いクロック信号が前記クロック端子に対して入力される記憶装置。

【請求項 34】 請求項 29 ないし請求項 33 のいずれかに記載の記憶装置において、

前記複数の記憶装置は、

前記各記憶装置をカスケードに接続すると共に一端が接地され且つ他端が前記制御回路に接続されている記憶装置検出信号線が配置されているモジュール基板に収容され、

前記全ての記憶装置が前記モジュール基板上に配置されているか否かが、前記記憶装置

検出信号線の値に基づいて判定される記憶装置。

【請求項 3 5】 請求項 3 4 に記載の記憶装置において、

前記記憶装置検出信号線が接地電圧を示す場合には、全ての記憶装置が前記モジュール基板上に配置されていると判定される記憶装置。

【請求項 3 6】 請求項 3 4 に記載の記憶装置において、

前記記憶装置検出信号線が接地電圧以外の電圧を示す場合には、少なくとも 1 つの記憶装置が前記モジュール基板上に配置されていないと判定される記憶装置。

【請求項 3 7】 請求項 2 9 ないし請求項 3 6 のいずれかの請求項に記載の記憶装置において、

前記記憶装置には、前記制御回路によってデータが読み出しされた書込みされる場合にだけ電源が供給される記憶装置。

【請求項 3 8】 クロック信号線、データ信号線およびリセット信号線を有する印刷装置に装着される印刷記録材容器であって、

印刷記録材を収容する収容部と、

前記印刷装置のクロック信号線にバス接続されるクロック端子と、

前記印刷装置のデータ信号線にバス接続されるデータ端子と、

前記印刷装置のリセット信号線にバス接続されるリセット端子と、

不揮発性の記憶領域を有すると共に、前記クロック端子を介して入力されるクロック信号および前記データ端子を介して入出力されるデータ信号に基づいて、読み書きされる記憶素子と、

前記データ信号に含まれる前記印刷記録材容器を識別するための印刷記録材容器識別情報と、前記記憶素子に予め格納されている識別情報とが一致するか否かを判定する比較装置と、

前記比較装置によって前記両識別情報が一致すると判定された場合には、前記記憶素子に対する読み書きを許容する入出力制御部とを備える印刷記録材容器。

【請求項 3 9】 請求項 3 8 に記載の印刷記録材容器において、

前記識別情報は、前記記憶素子内に格納されている印刷記録材容器。

【請求項 4 0】 請求項 3 8 に記載の印刷記録材容器において、

前記入出力制御部は、前記リセット信号端子を介して入力されるリセット信号が所定状態の場合に限り、前記記憶素子に対する読み書きを許容する印刷記録材容器。

【請求項 4 1】 請求項 4 0 に記載の印刷記録材容器において、

前記記憶素子は、前記クロック信号に同期してシーケンシャルにアクセスされる印刷記録材容器。

【請求項 4 2】 請求項 4 1 に記載の印刷記録材容器において、

前記記憶素子は、収容されている印刷記録材の量に関する情報を有し、前記識別情報は、前記印刷記録材の量に関する情報よりも先にアクセスされる位置に格納されている印刷記録材容器。

【請求項 4 3】 請求項 3 8 ないし請求項 4 2 のいずれかに記載の印刷記録材容器において、

前記所定状態は、前記リセット端子に入力されたりセット信号が、第 1 のレベルから第 2 のレベルに切り替えられた状態である印刷記録材容器。

【請求項 4 4】 クロック信号線、データ信号線およびリセット信号線と接続されている不揮発性の記憶装置であって、

不揮発性の記憶領域を有すると共に、前記クロック信号線を介して入力されるクロック信号および前記データ信号線を介して入出力されるデータ信号に基づいて、読み書きされる記憶素子と、

前記データ信号に含まれる前記印刷記録材容器を識別するための印刷記録材容器識別情報と、前記記憶素子に予め格納されている識別情報とが一致するか否かを判定する比較装置と、

前記比較装置によって前記両識別情報が一致すると判定された場合には、前記記憶素子

に対する読み書きを許容する入出力制御部とを備える記憶装置。

【請求項 4 5】 請求項 4 4 に記載の記憶装置において、

前記識別情報は、前記記憶素子内に格納されている記憶装置。

【請求項 4 6】 請求項 4 4 に記載の記憶装置において、

前記入出力制御部は、前記リセット信号線を介して入力されるリセット信号が所定状態の場合に限り、前記記憶素子に対する読み書きを許容する記憶装置。

【請求項 4 7】 請求項 4 6 に記載の記憶装置において、

前記記憶素子は、前記クロック信号に同期してシーケンシャルにアクセスされる記憶装置。

【請求項 4 8】 請求項 4 7 に記載の記憶装置において、

前記記憶素子は、収容されている印刷記録材の量に関する情報を有し、前記識別情報は、前記印刷記録材の量に関する情報よりも先にアクセスされる位置に格納されている記憶装置。

【請求項 4 9】 請求項 4 4 ないし請求項 4 8 のいずれかに記載の記憶装置において、

前記所定状態は、前記リセット端子に入力されたリセット信号が、第 1 のレベルから第 2 のレベルに切り替えられた状態である記憶装置。

【請求項 5 0】 クロック信号線、データ信号線およびリセット信号線とバス接続されている不揮発性の記憶装置と印刷記録材を収容する収容部とをそれぞれ備える複数の印刷記録材容器と、クロック信号線、データ信号線およびリセット信号線を介して印刷記録材容器に備えられている記憶装置と接続されている制御装置とを備える記憶システムにおいて、

前記制御装置は、

クロック信号生成回路と、

前記記憶装置を初期化するリセット信号を生成するリセット信号生成回路と、

前記複数の記憶装置のうち所望の記憶装置の識別情報を対応する識別情報を発行する識別情報発行回路と、

前記生成されたクロック信号に同期させて、前記発行された識別情報、読み書きコマンドを含むデータ列を前記データ信号線に送出するデータ送出回路とを備え、

前記各印刷記録材容器の記憶装置は、

前記データ信号線と接続されているデータバスと、

シーケンシャルにアクセスされる記憶領域を有する記憶素子と、

前記データバスに接続されると共に、前記制御装置から送出された識別情報を前記記憶素子に格納されている識別情報とが一致するか否かを判定する比較装置と、

前記データバスおよび前記データバス間に配置されていると共に、前記データバスおよび前記記憶素子に対するデータ転送を制御する入出力制御装置と、

前記データバスおよび前記比較装置と接続され、前記比較装置によって前記制御装置から送出された識別情報と前記記憶素子に格納されている識別情報とが一致すると判定された場合には、前記データバスを介して入力された書き込み／読み出し命令を解析し、解析結果に基づいて前記入出力制御装置に対して前記データバスのデータ伝送方向の切り換えを要求する命令デコーダとを備える

記憶システム。

【請求項 5 1】 請求項 5 0 に記載の記憶システムにおいて、

前記印刷記録材容器の記憶装置はさらに

前記クロック信号線を介して入力されたクロック信号に同期してカウンタ値をカウントアップし、前記記憶素子の記憶領域のアクセスすべき位置を指定すると共に、初期化時にはカウンタ値を初期値にリセットするアドレスカウンタを備え、

前記入出力制御装置は、初期化時には前記記憶素子に対するデータ転送方向を読み出し方向に設定し且つ前記データバスに対するデータ転送を遮断し、前記命令デコーダによる書き込み／読み出し命令の解析が終了するまで、前記初期化時の状態を維持する

ことを特徴とする記憶システム。

【請求項 5 2】 請求項 5 0 に記載の記憶システムにおいて、

前記制御装置は、前記リセット信号生成回路によって前記リセット信号線に対してリセット信号を出力し、

前記データ送出回路によってアクセスを所望する前記印刷記録材容器の記憶装置の識別情報と、読み書き命令とを含むデータ列をクロック信号に同期させてデータ信号線に送出して、前記印刷記録材容器の記憶装置に対してアクセスする記憶システム。

【請求項 5 3】 請求項 5 2 に記載の記憶システムにおいて、

前記印刷記録材容器の記憶装置は、リセットバスにリセット信号を検出すると、前記アドレスカウンタによってアドレスカウンタのカウンタ値を初期値にリセットし、

前記比較装置によって、データバスに送出された識別情報と前記記憶素子に格納されている識別情報が一致するか否かを判定し、

前記比較装置によって、データバスに送出された識別情報と前記記憶素子に格納されている識別情報が一致すると判定された場合には、前記命令デコーダによってデータバスに送出された読み書き命令を解析し、前記解析結果に基づいて前記データバスのデータ転送および前記記憶素子に対するデータ転送を制御して、

前記記憶素子の所望の位置に対してデータを書き込み、あるいは、前記記憶素子からデータを読み出す記憶システム。

【請求項 5 4】 請求項 5 3 に記載の記憶システムにおいて、

前記制御回路の識別情報発行回路は、全ての記憶装置に共通する共通識別情報を発行し、

前記記憶装置の比較装置は、前記共通識別情報を保有していることを特徴とする記憶システム。

【請求項 5 5】 請求項 5 0 ないし請求項 5 4 のいずれかに記載の記憶システムにおいて、

前記制御回路は電源遮断後、所定期間電源を供給する電源補償回路を備え、

前記制御回路のリセット信号生成回路は、前記制御回路の電源投入時、電源遮断時の少なくともいずれか一方においてリセット信号を生成し、

前記制御回路のデータ送出回路は、書き込みデータ転送中に前記リセット信号の発生を検出した場合には、現在書き込み中のデータの送出を終了し、前記電源補償回路によって電源供給が補償される期間に書き込み完了可能な書き込み優先データを送出することを特徴とする記憶システム。

【請求項 5 6】 請求項 5 0 ないし請求項 5 5 のいずれかに記載の記憶システムにおいて、

前記制御回路における前記クロック信号生成回路は、前記データ送出回路を介して書き込みコマンドを送出する時には、読み出しコマンドを送出する時よりもクロック信号の生成間隔を長くすることを特徴とする記憶システム。

【請求項 5 7】 請求項 5 0 ないし請求項 5 6 のいずれかに記載の記憶システムにおいて、

さらに、前記複数の記憶装置を収容し、前記各記憶装置をカスケードに接続すると共に一端が接地され且つ他端が前記制御回路に接続されている記憶装置検出信号線が配置されているモジュール基板を備え、

前記制御回路は前記記憶装置検出信号線の値に基づいて全ての記憶装置がモジュール基板上に配置されているか否かを判定する記憶装置検出回路を備えることを特徴とする記憶システム。

【請求項 5 8】 請求項 5 7 に記載の記憶システムにおいて、

前記制御回路の記憶装置検出回路は、前記記憶装置検出信号線が接地電圧を示す場合には全ての記憶装置が前記モジュール基板上に配置されていると判定することを特徴とする記憶システム。

【請求項 5 9】 請求項 5 7 に記載の記憶システムにおいて、

前記制御回路の記憶装置検出回路は、前記記憶装置検出信号線が接地電圧以外の電圧を示す場合には少なくとも1つの記憶装置が前記モジュール基板上に配置されていないと判定することを特徴とする記憶システム。

【請求項60】 請求項50ないし請求項59のいずれかの請求項に記載の記憶システムにおいて、前記記憶装置は、前記印刷記録材容器に収容されている印刷記録材種に関連する種々のデータを格納することを特徴とする記憶システム。

【請求項61】 請求項50ないし請求項59のいずれかの請求項に記載の記憶システムにおいて、前記制御回路は前記記憶装置に対してデータを読み出したり書き込みする場合にだけ前記記憶装置に対して電源を供給することを特徴とする記憶システム。

【請求項62】 請求項50に記載の記憶システムにおいて、

前記記憶装置の記憶素子は、前記記憶領域の先頭位置から所定位置までに、所定条件時には書き込みが可能であり所定条件時以外の時には、識別情報が書き換え不能に格納される領域を有することを特徴とする記憶システム。

【請求項63】 クロック信号線、データ信号線、およびリセット信号線とバス接続されていると共に固有の識別情報を保有する不揮発性の記憶装置をそれぞれ備える複数の印刷記録材容器の中から所望する印刷記録材容器の記憶装置に対してアクセスする方法であって、

前記リセット信号線に対してリセット信号を出力し、

アクセスを所望する前記印刷記録材容器の記憶装置の識別情報と、読み書き命令とを含むデータ列をクロック信号に同期させてデータ信号線に送出する方法。

【請求項64】 シーケンシャルにアクセスされる記憶領域を有し、その記憶領域の先頭位置から所定位置までに識別情報が格納されている領域を有する記憶素子を有する記憶装置を備える印刷記録材容器であって、クロック信号線と接続されているクロックバス、データ信号線と接続されているデータバス、およびリセット信号線と接続されているリセットバスを他の印刷記録材容器の記憶装置と共有する、印刷記録材容器に備えられている記憶装置におけるアクセス要求処理方法であって、

リセットバスにリセット信号を検出するとアドレスカウンタのカウンタ値を初期値にリセットし、

データバスに送出された識別情報と前記記憶素子に格納されている識別情報が一致するか否かを判定し、

データバスに送出された識別情報と前記記憶素子に格納されている識別情報が一致するか否かを判定した場合には、データバスに送出された読み書き命令を解析し、

前記解析結果に基づいて前記データバスのデータ転送および前記記憶素子に対するデータ転送を制御し、

アドレスカウンタのカウンタ値にしたがって前記記憶素子の所望の位置に対してデータを書き込み、あるいは、前記記憶素子からデータを読み出す方法。

【請求項65】 シーケンシャルにアクセスされる記憶素子を有する不揮発性の記憶装置を備える印刷記録材容器において記憶素子の記憶領域の先頭位置から所定位置までに識別情報を格納する方法であって、

リセット信号を検出したらアドレスカウンタのカウンタ値を初期値にリセットすると共にクロック信号に同期したカウンタ値のカウントアップを禁止し、

データバスに送出された書き込み命令に基づいて前記データバスのデータ転送方向を書き込み方向に設定すると共に前記記憶素子に対するデータ転送方向を書き込み方向に設定し、

前記データ転送方向の設定終了後に、前記アドレスカウンタにおけるクロック信号に同期したカウンタ値のカウントアップを許容し、

前記アドレスカウンタのカウント値にしたがって前記記憶素子の記憶領域の先頭位置から所定位置までに識別情報を書き込み、続いてデータを書き込む方法。

【請求項66】 シーケンシャルにアクセスされる記憶素子を有する不揮発性の記憶装置を備える印刷記録材容器において記憶素子の記憶領域に格納されているデータを先頭

位置から読み出す方法であって、

リセット信号を検出したらアドレスカウンタのカウンタ値を初期値にリセットすると共にクロック信号に同期したカウンタ値のカウントアップを禁止し、

データバスに送出された読み出し命令に基づいて前記データバスのデータ転送方向を読み出し方向に設定すると共に前記記憶素子に対するデータ転送方向を読み出し方向に設定し、

前記データ転送方向の設定終了後に、前記アドレスカウンタにおけるクロック信号に同期したカウンタ値のカウントアップを許容し、

前記アドレスカウンタのカウント値にしたがって前記記憶素子の記憶領域に格納されているデータを先頭位置から読み出す方法。

【請求項 6 7】 シーケンシャルにアクセスされる記憶素子を有する不揮発性の記憶装置を備える印刷記録材容器において記憶素子の記憶領域の先頭位置から所定位置までに識別情報を格納する方法であって、

前記記憶装置の記憶素子に格納されている前記識別情報を一致する識別情報を検索し、

前記記憶素子に格納されている前記識別情報を一致する識別情報を検索した場合には、前記検索した識別情報を書き込み命令を前記記憶装置に対して送出し、

前記記憶装置における記憶素子の記憶領域の末尾位置に対応する書き込みデータの次に前記識別情報を有するデータ列を前記記憶装置に対して送出し、

アドレスカウンタのカウント値にしたがって、前記記憶素子の記憶領域の末尾位置までデータを書き込み、続いて前記記憶素子の記憶領域の先頭位置から所定位置までに前記識別情報を書き込む方法。

【請求項 6 8】 請求項 6 3 ないし請求項 6 7 のいずれかに記載の方法において、

前記印刷記録材容器は、それぞれが異なる識別情報を有する記憶装置を備える 2 つ以上の印刷記録材容器から成る印刷記録材容器セットを構成する方法。

【請求項 6 9】 クロック信号線、データ信号線、およびリセット信号線とバス接続されていると共に各々が固有の識別情報を保有する複数の不揮発性の記憶装置の中から所望する記憶装置に対してアクセスする方法であって、

前記リセット信号線に対してリセット信号を出力し、

アクセスを所望する前記記憶装置の識別情報と、読み書き命令とを含むデータ列をクロック信号に同期させてデータ信号線に送出する方法。

【請求項 7 0】 シーケンシャルにアクセスされる記憶領域を有し、その記憶領域の先頭位置から所定位置までに識別情報が格納されている領域を有する記憶素子を有する記憶装置であって、クロック信号線と接続されているクロックバス、データ信号線と接続されているデータバス、およびリセット信号線と接続されているリセットバスを他の記憶装置と共有する記憶装置におけるアクセス要求処理方法であって、

リセットバスにリセット信号を検出するとアドレスカウンタのカウンタ値を初期値にリセットし、

データバスに送出された識別情報と前記記憶素子に格納されている識別情報が一致するか否かを判定し、

データバスに送出された識別情報と前記記憶素子に格納されている識別情報が一致すると判定した場合には、データバスに送出された読み書き命令を解析し、

前記解析結果に基づいて前記データバスのデータ転送および前記記憶素子に対するデータ転送を制御し、

アドレスカウンタのカウンタ値にしたがって前記記憶素子の所望の位置に対してデータを書き込み、あるいは、前記記憶素子からデータを読み出す方法。

【請求項 7 1】 シーケンシャルにアクセスされる記憶素子を有する不揮発性の記憶装置において記憶素子の記憶領域の先頭位置から所定位置までに識別情報を格納する方法であって、

リセット信号を検出したらアドレスカウンタのカウンタ値を初期値にリセットすると共にクロック信号に同期したカウンタ値のカウントアップを禁止し、

データバスに送出された書き込み命令に基づいて前記データバスのデータ転送方向を書き込み方向に設定すると共に前記記憶素子に対するデータ転送方向を書き込み方向に設定し、

前記データ転送方向の設定終了後に、前記アドレスカウンタにおけるクロック信号に同期したカウンタ値のカウントアップを許容し、

前記アドレスカウンタのカウント値にしたがって前記記憶素子の記憶領域の先頭位置から所定位置までに識別情報を書き込み、続いてデータを書き込む方法。

【請求項 7 2】 シーケンシャルにアクセスされる記憶素子を有する不揮発性の記憶装置において記憶素子の記憶領域に格納されているデータを先頭位置から読み出す方法であって、

リセット信号を検出したらアドレスカウンタのカウンタ値を初期値にリセットすると共にクロック信号に同期したカウンタ値のカウントアップを禁止し、

データバスに送出された読み出し命令に基づいて前記データバスのデータ転送方向を読み出し方向に設定すると共に前記記憶素子に対するデータ転送方向を読み出し方向に設定し、

前記データ転送方向の設定終了後に、前記アドレスカウンタにおけるクロック信号に同期したカウンタ値のカウントアップを許容し、

前記アドレスカウンタのカウント値にしたがって前記記憶素子の記憶領域に格納されているデータを先頭位置から読み出す方法。

【請求項 7 3】 シーケンシャルにアクセスされる記憶素子を有する不揮発性の記憶装置において記憶素子の記憶領域の先頭位置から所定位置までに識別情報を格納する方法であって、

前記記憶装置の記憶素子に格納されている前記識別情報と一致する識別情報を検索し、

前記記憶素子に格納されている前記識別情報と一致する識別情報を検索した場合には、前記検索した識別情報および書き込み命令を前記記憶装置に対して送出し、

前記記憶装置における記憶素子の記憶領域の末尾位置に対応する書き込みデータの次に前記識別情報を有するデータ列を前記記憶装置に対して送出し、

アドレスカウンタのカウント値にしたがって、前記記憶素子の記憶領域の末尾位置までデータを書き込み、続いて前記記憶素子の記憶領域の先頭位置から所定位置まで前記識別情報を書き込む方法。

【請求項 7 4】 クロック信号線、データ信号線、およびリセット信号線とバス接続されていると共にリセット信号線を介して入力されるリセット信号によって初期化される不揮発性の記憶装置であって、

シーケンシャルにアクセスされる記憶領域を有し、その記憶領域の先頭位置から所定位置までに、所定条件時には書き込みが可能であり所定条件時以外の時には識別情報が書き換え不能に格納される領域を有する記憶素子を備える記憶装置。

【請求項 7 5】 印刷記録材容器に備えられ、クロック信号線、データ信号線およびリセット信号線とバス接続され、シーケンシャルにアクセスされる複数の不揮発性の記憶領域を有する記憶素子に対するデータの書き込み方法であって、

前記リセット信号線を介して第1のレベルのリセット信号が入力されると、前記記憶素子が備える記憶素子制御装置の初期化を実行し、

前記リセット信号線を介して入力されるリセット信号のレベルが前記第1のレベルから第2のレベルへ切り替わると、前記記憶素子制御装置を通じて、前記クロック信号線を介して入力されたクロック信号に同期して、前記データ信号線を介して入力されたデータ信号に基づき前記記憶素子に対するデータの書き込みを実行する方法。

【請求項 7 6】 印刷記録材を収容する印刷記録材容器に備えられ、クロック信号線、データ信号線およびリセット信号線とバス接続されている不揮発性の記憶装置に対して、クロック信号線、データ信号線およびリセット信号線を介して接続される制御装置であって、

クロック信号生成回路と、

前記記憶装置を初期化するリセット信号を生成するリセット信号生成回路と、所望の記憶装置の識別情報に対応する識別情報を発行する識別情報発行回路と、

前記生成されたクロック信号に同期させて、前記発行された識別情報、読み書き命令を含むデータ列を前記データ信号線に送出するデータ送出回路とを備える制御装置。