



(12) 发明专利申请

(10) 申请公布号 CN 105992463 A

(43) 申请公布日 2016. 10. 05

(21) 申请号 201510100645. 7

(22) 申请日 2015. 03. 06

(71) 申请人 深南电路股份有限公司

地址 518053 广东省深圳市南山区侨城东路 99 号

(72) 发明人 张博威 丁鲲鹏 盛燕

(74) 专利代理机构 深圳市深佳知识产权代理事  
务所(普通合伙) 44285

代理人 徐翀

(51) Int. Cl.

H05K 3/18(2006. 01)

H05K 1/02(2006. 01)

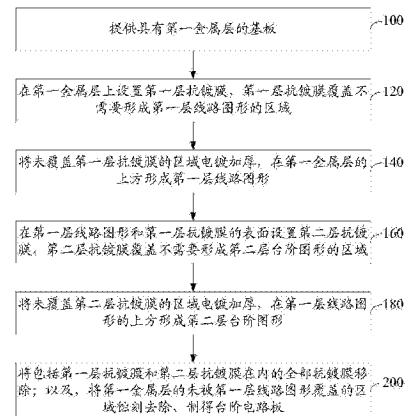
权利要求书2页 说明书7页 附图4页

(54) 发明名称

一种台阶电路板的制作方法和台阶电路板

(57) 摘要

一种台阶电路板及其制作方法,以解决现有技术存在的难以管控板件形貌,图形精细程度较差的问题。方法可以包括:提供具有第一金属层的基板;在第一金属层上设置第一层抗镀膜,第一层抗镀膜覆盖不需要形成第一层线路图形的区域;将未覆盖第一层抗镀膜的区域电镀加厚,在第一金属层的上方形成第一层线路图形;在第一层线路图形和第一层抗镀膜的表面设置第二层抗镀膜,第二层抗镀膜覆盖不需要形成第二层台阶图形的区域;将未覆盖第二层抗镀膜的区域电镀加厚,在第一层线路图形的上方形成第二层台阶图形;将包括第一层抗镀膜和第二层抗镀膜在内的全部抗镀膜移除;以及,将第一金属层的未被第一层线路图形覆盖的区域蚀刻去除,制得台阶电路板。



1. 一种台阶电路板的制作方法,其特征在于,包括:

提供具有第一金属层的基板;

在所述第一金属层上设置第一层抗镀膜,所述第一层抗镀膜覆盖不需要形成第一层线路图形的区域;

将未覆盖所述第一层抗镀膜的区域电镀加厚,在所述第一金属层的上方形成第一层线路图形;

在所述第一层线路图形和所述第一层抗镀膜的表面设置第二层抗镀膜,所述第二层抗镀膜覆盖不需要形成第二层台阶图形的区域;

将未覆盖所述第二层抗镀膜的区域电镀加厚,在所述第一层线路图形的上方形成第二层台阶图形;

将包括所述第一层抗镀膜和所述第二层抗镀膜在内的全部抗镀膜移除;

以及,将所述第一金属层的未被所述第一层线路图形覆盖的区域蚀刻去除,制得台阶电路板。

2. 根据权利要求 1 所述的方法,其特征在于,所述将包括所述第一层抗镀膜和所述第二层抗镀膜在内的全部抗镀膜移除之前,还包括:

在所述第二层线路图形和所述第二层抗镀膜的表面设置第三层抗镀膜,所述第三层抗镀膜覆盖不需要形成第三层台阶图形的区域;

将未覆盖所述第三层抗镀膜的区域电镀加厚,在所述第二层线路图形的上方形成第三层台阶图形。

3. 根据权利要求 2 所述的方法,其特征在于,所述在所述第二层线路图形的上方形成第三层台阶图形之后,将包括所述第一层抗镀膜和所述第二层抗镀膜在内的全部抗镀膜移除之前,还包括:

在第  $n$  层线路图形和第  $n$  层抗镀膜的表面设置第  $n+1$  层抗镀膜,所述第  $n+1$  层抗镀膜覆盖不需要形成第  $n+1$  层台阶图形的区域;

将未覆盖所述第  $n+1$  层抗镀膜的区域电镀加厚,形成位于所述第  $n$  层线路图形上方的第  $n+1$  层台阶图形, $n$  为大于或等于三的整数。

4. 根据权利要求 1-3 中任一项所述的方法,其特征在于,所述提供具有第一金属层的基板包括:

提供双面覆铜板作为基板,所述双面覆铜板包括绝缘层和分别附着在所述绝缘层两面的第一金属层和第二金属层。

5. 根据权利要求 4 所述的方法,其特征在于,还包括:

对所述双面覆铜板进行一次单面蚀刻,将所述第一金属层蚀刻减薄至厚度小于 10 微米;

或者,对所述双面覆铜板进行一次双面蚀刻,将所述第一金属层和所述第二金属层都蚀刻减薄至厚度小于 10 微米;

或者,对所述双面覆铜板进行两次单面蚀刻,通过一次单面蚀刻将所述第一金属层蚀刻减薄至厚度小于 10 微米,通过另一次单面蚀刻将所述第二金属层蚀刻减薄至与所述第一金属层不同的另一厚度。

6. 根据权利要求 1-3 中任一项所述的方法,其特征在于,

所述第二层台阶图形大于所述第一层线路图形。

7. 根据权利要求 1-3 中任一项所述的方法,其特征在於,  
所述第一层线路图形与所述第一层抗镀膜的表面平齐。

8. 一种台阶电路板,其特征在於,

所述台阶电路板表面的第一层线路图形的上方,形成有第二层台阶图形。

9. 根据权利要求 8 所述的台阶电路板,其特征在於,  
所述第二层台阶图形大于所述第一层线路图形。

10. 根据权利要求 8 所述的台阶电路板,其特征在於,  
所述第二层台阶图形的上方,还形成一层或多层台阶图形。

## 一种台阶电路板的制作方法和台阶电路板

### 技术领域

[0001] 本发明涉及电路板技术领域,具体涉及一种台阶电路板的制作方法和台阶电路板。

### 背景技术

[0002] 一些特别的领域中,例如传声器 (ECM),引线框架和铜柱互联等领域,应用到一种台阶电路板。如图 1 所示,台阶电路板 900 的特点是,其至少一面的线路图形 901 具有厚度落差,形成台阶。

[0003] 现有技术中一般采用减成法加工台阶电路板,一种常规的制作方法包括:

[0004] 第一步,将烘烤过后的电路板 (PCB) 进行钻孔—沉铜—全板电镀;

[0005] 第二步,进行贴膜—曝光—显影,在 PCB 板上定义出凸面一次线路,露出 PCB 板成品时凸面有金属的部分;

[0006] 第三步,进行电锡,然后第一次褪膜、第一次蚀刻、第一次退锡;

[0007] 第四步,将经过第一次退锡后的 PCB 基板,进行贴膜—曝光—显影,定义出凸面二次线路,露出的部分为 PCB 板成品时高出的部分;

[0008] 第五步,将定义出凸面二次线路的 PCB 基板进行电锡,然后第二次褪膜、第二次蚀刻、第二次退锡,此步蚀刻最为重要,要确保凸起部分的落差在允许的范围之内;

[0009] 第六步,进行化学镍金处理。

[0010] 由上可见,现有技术中是利用两次蚀刻工艺,第一次蚀刻形成粗略的表面图形,第二次蚀刻将表面图形上的局部区域蚀刻减厚,从而,得到具有厚度落差的线路图形。实践发现,现有技术存在以下问题:

[0011] 1、蚀刻过程中存在侧蚀现象,使图形不能得到良好的形貌尺寸,因此板件形貌难以管控;

[0012] 2、蚀刻工艺中,干膜的解析度和蚀刻药水限制了加工精细图形的能力,因此蚀刻法加工的图形精细程度较差,尤其是当台阶图形的落差较大时,难以制作尺寸精细的图形。

### 发明内容

[0013] 本发明实施例提供一种台阶电路板的制作方法和台阶电路板,以解决现有技术存在的难以管控板件形貌,图形精细程度较差的问题。

[0014] 本发明第一方面提供一种台阶电路板的制作方法,包括:

[0015] 提供具有第一金属层的基板;

[0016] 在所述第一金属层上设置第一层抗镀膜,所述第一层抗镀膜覆盖不需要形成第一层线路图形的区域;将未覆盖所述第一层抗镀膜的区域电镀加厚,在所述第一金属层的上方形成第一层线路图形;

[0017] 在所述第一层线路图形和所述第一层抗镀膜的表面设置第二层抗镀膜,所述第二层抗镀膜覆盖不需要形成第二层台阶图形的区域;将未覆盖所述第二层抗镀膜的区域电镀

加厚,在所述第一层线路图形的上方形成第二层台阶图形;

[0018] 将包括所述第一层抗镀膜和所述第二层抗镀膜在内的全部抗镀膜移除;以及,将所述第一金属层的未被所述第一层线路图形覆盖的区域蚀刻去除,制得台阶电路板。

[0019] 本发明第二方面提供一种台阶电路板,所述台阶电路板表面的第一层线路图形的上方,形成有第二层台阶图形。

[0020] 由上可见,本发明实施例采用如下技术方案:在基板的第一金属层上设置第一层抗镀膜后,电镀形成第一层线路图形;随后在第一层线路图形和第一层抗镀膜上设置第二层抗镀膜后,电镀形成第二层台阶图形;最后去除所有层的抗镀膜并蚀刻去除底铜(即第一金属层),制得台阶电路板;

[0021] 从而取得了以下技术效果:

[0022] 1、采用多次电镀形成台阶图形,不存在严重的侧蚀现象,形成的图形具有良好的形貌尺寸;

[0023] 2、采用多次电镀形成台阶图形,而电镀法比蚀刻法具有更高的加工精度,可用于加工图形精细程度更高,图形更密集,线路厚度更大的台阶图形;

[0024] 3、采用多次电镀形成台阶图形,可以制得上面大下面小的台阶图形;

[0025] 4、由于有第一金属层作为电镀导电层,设置的各层抗镀膜填充了线路间隙,因此,在第二层台阶图形之上还可以继续用电镀法加工出更多层台阶图形。

## 附图说明

[0026] 为了更清楚地说明本发明实施例技术方案,下面将对实施例和现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图。

[0027] 图 1 是现有技术中一种台阶电路板的示意图;

[0028] 图 2 是本发明实施例提供的一种台阶电路板的制作方法的示意图;

[0029] 图 3a-3h 是本发明实施例台阶电路板的各个加工阶段的示意图;其中:

[0030] 图 3a 是本发明实施例中基板的示意图;

[0031] 图 3b 是本发明实施例中将基板的第一金属层蚀刻减薄后的示意图;

[0032] 图 3c 是本发明实施例中在基板上设置第一层抗镀膜的示意图;

[0033] 图 3d 是本发明实施例中在基板上电镀形成第一层线路图形的示意图;

[0034] 图 3e 是本发明实施例中在基板上设置第二层抗镀膜的示意图;

[0035] 图 3f 是本发明实施例中在基板上电镀形成第二层台阶图形的示意图;

[0036] 图 3g 是本发明实施例得到的两层的台阶电路板的示意图;

[0037] 图 3h 是本发明实施例得到的三层的台阶电路板的示意图。

## 具体实施方式

[0038] 本发明实施例提供一种台阶电路板的制作方法和台阶电路板,以解决现有技术存在的难以管控板件形貌,图形精细程度较差的问题。

[0039] 为了使本技术领域的人员更好地理解本发明方案,下面将结合本发明实施例中的

附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分的实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都应当属于本发明保护的范围。

[0040] 下面通过具体实施例,分别进行详细的说明。

[0041] 实施例一、

[0042] 请参考图 2,本发明实施例提供一种台阶电路板的制作方法,可包括:

[0043] 100、提供具有第一金属层的基板。

[0044] 本发明实施例方法,用于在基板的一面或两面加工出台阶图形。基板可以是单面覆铜板或双面覆铜板或者基于双面覆铜板压合而成的多层板。基板的一侧表面具有第一金属层。可选的,基板的与第一金属层相对的另一侧表面还可以具有第二金属层。可选的,基板的内部还可以包括或不包括内层线路层。本实施例方法,以在基板的第一金属层上制作台阶图形为例进行说明。容易理解,本实施例方法,同样可以在基板的第二金属层上制作台阶图形。

[0045] 本实施例方法,将以电镀法在第一金属层上形成一层或多层台阶图形,第一金属层用于在后续电镀过程中充当电镀引线,最后还要被蚀刻去除。因此,要求第一金属层的厚度不宜太厚,以方便蚀刻去除;优选的,要求第一金属层的厚度不大于 10 微米。

[0046] 请参考图 3a,以基板 300 是双面覆铜板为例。基板 300 或者说双面覆铜板 300,包括:中间的绝缘层 330 以及分别附着在绝缘层 330 两面的第一金属层 310 和第二金属层 320。由于通常的双面覆铜板表面的金属层(即铜箔层)的厚度远大于 10 微米,可选的,本发明实施例中,在提供双面覆铜板作为基板 300 之后,还可以包括一个对双面覆铜板 300 进行蚀刻,将第一金属层 310 蚀刻减薄至所需厚度例如不大于 10 微米的步骤,如图 3b 所示。

[0047] 具体的,如果只需要在第一金属层 310 一面制作台阶图形,则,可以只对双面覆铜板 300 的第一金属层 310 进行一次单面蚀刻,将第一金属层蚀刻减薄至厚度小于 10 微米。

[0048] 如果需要在两面都制作台阶图形,则可以对双面覆铜板 300 进行一次双面蚀刻,将第一金属层 310 和第二金属层 320 都蚀刻减薄至厚度小于 10 微米。

[0049] 或者,如果对第二金属层 320 的厚度有特别要求,也可以对双面覆铜板进行两次单面蚀刻,通过一次单面蚀刻将第一金属层蚀刻减薄至厚度小于 10 微米,通过另一次单面蚀刻将第二金属层蚀刻减薄至与第一金属层不同的另一厚度,例如 30 微米。

[0050] 120、在第一金属层上设置第一层抗镀膜,第一层抗镀膜覆盖不需要形成第一层线路图形的区域。

[0051] 本步骤中,如图 3c 所示,在第一金属层 310 上设置第一层抗镀膜 410,用第一层抗镀膜 410 在第一金属层 310 上定义出第一层线路图形。所设置的第一层抗镀膜 410 覆盖第一金属层 310 表面不需要形成第一层线路图形的区域,显露出需要形成第一层线路图形的区域。可选的,第一层抗镀膜 410 主要由光致抗蚀剂构成,且该光致抗蚀剂表面附有聚酯薄膜及聚乙烯保护膜。例如,第一层抗镀膜 410 可以是抗镀的干膜。

[0052] 设置第一层抗镀膜 410 的步骤可以包括常规的贴膜,光刻(具体包括曝光和显影)。光刻可蚀刻出不同形状的图形或者直接整板光刻形成一层起保护作用的抗镀膜,即可形成双面或者单面图形。贴膜和光刻都是常规技术,本文不再详细赘述。

[0053] 需要说明的是,本步骤中仅以在第一金属层 310 上设置抗镀膜,定义线路图形为例做了说明,但需要理解,也可以同时在第二金属层 320 上设置抗镀膜,根据需要的不同,第二金属层 320 上设置的抗镀膜可以覆盖第二金属层 320 的全部区域,也可以仅覆盖第二金属层 320 的部分区域。

[0054] 140、将未覆盖第一层抗镀膜的区域电镀加厚,在第一金属层的上方形成第一层线路图形。

[0055] 本步骤中,如图 3d 所示,对基板 300 执行第一次电镀操作。在第一层抗镀膜 410 的保护下,电镀材料仅沉积在第一金属层 310 的未被第一层抗镀膜 410 覆盖的区域,在第一金属层 310 上形成所需要的第一层线路图形 3101。可以通过控制电镀时间,使得第一层线路图形 3101 达到所需要的厚度。

[0056] 优选的,所设置的第一层抗镀膜 410 的厚度可以等于第一层线路图形 3101 的设计厚度,于是,得到的第一层线路图形 3101 可以和第一层抗镀膜 410 表面平齐,而不会有厚度落差,这种平整的表面有利于后续其它操作的实现。可选的,第一层抗镀膜 410 的厚度可以在 40 微米左右。

[0057] 需要说明的是,本步骤电镀形成第一层线路图形 3101 的过程中,可以利用第一金属层 310 充当电镀引线。

[0058] 另外,如果前一步骤中同时在第二金属层 320 上用抗镀膜定义了图形,本步骤中,也可以同时在第二金属层 320 上电镀形成所需要的线路图形。

[0059] 160、在第一层线路图形和第一层抗镀膜的表面设置第二层抗镀膜,第二层抗镀膜覆盖不需要形成第二层台阶图形的区域。

[0060] 本步骤中,如图 3e 所示,在基板 300 表面设置第二层抗镀膜 420,用第二层抗镀膜 420 在第一层线路图形 3101 和第一层抗镀膜 410 的表面定义出第二层台阶图形。所设置的第二层抗镀膜 420 覆盖不需要形成第二层台阶图形的区域,显露出需要形成第二层台阶图形的区域。

[0061] 第二层抗镀膜 420 和第一层抗镀膜 410 的材料可以相同,并且,本文中涉及的所有抗镀膜的材料都可以相同,例如都可以是抗镀的干膜。设置第二层抗镀膜 420 的步骤可以包括常规的贴膜,光刻(具体包括曝光和显影),本文不再详细赘述。

[0062] 特别需要说明的是,本步骤中设置第二层抗镀膜 420 之前,并不把第一层抗镀膜 410 从基板 300 上去除,这是与常规电路板加工技术不同的技术特征。其目的在于,用第一层抗镀膜 410 填充第一层线路图形 3101 之间的间隙,保证整个基板 300 的表面是平整的,是没有空腔的,从而可以方便后续继续在基板表面制作更多层台阶图形。

[0063] 需要说明的是,本步骤中,根据需要,也可以同时在第二金属层 320 上同时再设置一层抗镀膜,以实现第二金属层 320 上形成的线路图形的保护。

[0064] 180、将未覆盖第二层抗镀膜的区域电镀加厚,在第一层线路图形的上方形成第二层台阶图形。

[0065] 本步骤中,如图 3f 所示,对基板 300 执行第二次电镀操作。在第二层抗镀膜 420 的保护下,电镀材料仅沉积在未被第二层抗镀膜 420 覆盖的区域,在第一层线路图形 3101 的上方形成所需要的第二层台阶图形 3102。可以通过控制电镀时间,使得第二层台阶图形 3102 达到所需要的厚度。

[0066] 优选的,所设置的第二层抗镀膜 420 的厚度可以等于第二层台阶图形 3102 的设计厚度,于是,得到的第二层台阶图形 3102 可以和第二层抗镀膜 420 表面平齐,而不会有厚度落差,这种平整的表面有利于后续其它操作的实现。

[0067] 需要说明的是,本步骤电镀形成第二层台阶图形 3102 的过程中,可以利用第一金属层 310 充当电镀引线。

[0068] 200、将包括第一层抗镀膜和第二层抗镀膜在内的全部抗镀膜移除;以及,将第一金属层的未被第一层线路图形覆盖的区域蚀刻去除,制得台阶电路板。

[0069] 如图 3g 所示,本步骤中可以将基板表面的全部抗镀膜,包括第一层抗镀膜 410 和第二层抗镀膜 420,用褪膜液移除,或者用其它方式移除,显露出包括第一层线路图形 3101 和第二层台阶图形 3102 在内的金属台阶线路。其中,褪膜液可以为有机褪膜液,也可为无机褪膜液。随后,可以采用蚀刻药水将金属台阶线路下方的底铜,即,第一金属层 310 的未被第一层线路图形 3101 覆盖的区域,蚀刻去除。其中,蚀刻药水可为酸蚀或者碱蚀药水。

[0070] 底铜被蚀刻去除之后,金属台阶线路即完全成型,从而制得所需要的台阶电路板 500。该台阶电路板 500 的一面具有第一层线路图形 3101,以及位于第一层线路图形 3101 上方的第二层台阶图形 3102。

[0071] 一般的,为了对台阶电路板 500 表面的图形进行防氧化等保护,还可以对台阶电路板 500 表面的金属台阶图形,包括第一层线路图形 3101 以及第二层台阶图形 3102,进行表面涂覆或喷锡或镀锡等处理。

[0072] 在常规加工中,第二层台阶图形 3102 一般小于第一层线路图形 3101。但是,本发明实施例中,由于第一层线路图形 3101 之间的线路间隙被第一层抗镀膜 410 填充,设置第二层抗镀膜 420 的时候不会形成空腔,因此,可以通过设置,使得第一层抗镀膜 410 可以部分的从第二层抗镀膜 420 的开口中显露出来,这样,第二次电镀时,电镀材料不仅可以向上方生长,也可以向周围生长,以至于部分沉积在第一层抗镀膜 410 的上方。从而,使得第二层台阶图形 3102 大于第一层线路图形 3101,得到上面大下面小的金属台阶线路。而在现有技术中,由于线路图形采用蚀刻法加工,不可能制得上面大下面小的金属台阶线路。

[0073] 以上,通过步骤 100-200,可以制得两层的台阶电路板,而本发明实施例方法,还支持制作更多层的台阶电路板。

[0074] 一种实施方式中,在步骤 180 之后,步骤 200 之前,还可以包括:

[0075] 191、在第二层线路图形和第二层抗镀膜的表面设置第三层抗镀膜,第三层抗镀膜覆盖不需要形成第三层台阶图形的区域。

[0076] 本步骤中,在基板 300 表面设置第三层抗镀膜,用第三层抗镀膜在第二层线路图形 3102 和第二层抗镀膜 420 的表面定义出第三层台阶图形。关于本步骤的详细描述,请参考引用步骤 160,此处不再详细赘述。

[0077] 192、将未覆盖第三层抗镀膜的区域电镀加厚,在第二层线路图形的上方形成第三层台阶图形。

[0078] 本步骤中,对基板 300 执行第三次电镀操作。在第三层抗镀膜的保护下,电镀材料仅沉积在未被第三层抗镀膜覆盖的区域,在第二层线路图形 3102 的上方形成所需要的第三层台阶图形。关于本步骤的详细描述,请参考引用步骤 180,此处不再详细赘述。需要说明的是,本步骤电镀形成第三层台阶图形的过程中,可以利用第一金属层 310 充当电镀引



线。

[0079] 从而,可以制得三层的台阶电路板,如图 3h 所示,在第二层台阶图形 3102 的上方,还形成有第三层台阶图形 3103。

[0080] 其它一种实施方式中,还可以在步骤 192 之后,步骤 200 之前,通过不断的重复设置抗镀膜和电镀的步骤,制得四层或更多层的台阶电路板。例如,步骤 192 之后,步骤 200 之前,还可以包括:

[0081] 193、在第  $n$  层线路图形和第  $n$  层抗镀膜的表面设置第  $n+1$  层抗镀膜,第  $n+1$  层抗镀膜覆盖不需要形成第  $n+1$  层台阶图形的区域。

[0082] 关于本步骤的详细描述,请参考引用步骤 160,此处不再详细赘述。

[0083] 194、将未覆盖第  $n+1$  层抗镀膜的区域电镀加厚,形成位于第  $n$  层线路图形上方的第  $n+1$  层台阶图形, $n$  为大于或等于三的整数。

[0084] 关于本步骤的详细描述,请参考引用步骤 180,此处不再详细赘述。

[0085] 可以首先令  $n$  等于三,执行一轮步骤 193 和 194,形成第四层台阶图形;然后,可以令  $n$  等于  $n+1$ ,即, $n$  等于四,再执行一轮步骤 193 和 194,形成第五层台阶图形;通过不断的重复步骤 193 和 194,直到  $n$  达到预设值;从而,可以制得任意层台阶图形。

[0086] 常用的现有技术中,主要是通过将第一次蚀刻形成的图形的部分区域蚀刻减薄,得到台阶图形;由于第一次蚀刻形成的图形的厚度有限,以及,当已经形成一层台阶图形之后,表面不再平整,如果再次贴膜蚀刻,所贴的抗蚀膜不能实现很好的保护;因此,几乎不可能制得三层或更多层的台阶电路。并且,不可能制得上面大下面小的台阶图形。另外,蚀刻技术制得台阶电路板,形貌尺寸较差,图形精细程度较差。

[0087] 另外,一些技术文献中,公开了通过加成法,在已有的线路图形上方,设置干膜对不需要台阶图形的区域进行保护,对显露的区域电镀加厚,形成台阶图形。但是,由于已有的线路图形存在线路间隙,干膜需要对线路间隙进行覆盖保护,而线路间隙处干膜容易起皱破裂,导致后续化学药水进入线路间隙,破坏线路。尤其是,如果想要采用这种方法制作多层台阶图形的话,线路间隙的深度就会非常大,这时候,线路间隙上方覆盖干膜的话,起皱破裂几乎是不可避免的。因此,这种在已有的线路图形上方,设置干膜保护线路间隙及部分线路,对显露区域电镀形成台阶图形的方法,只能制作一层最多两层的台阶电路板,不可能用于制作更多层的台阶电路板。并且,由于线路间隙必然需要贴干膜保护,则上层的台阶图形就不可能比下层的线路图形大。

[0088] 而本发明通过上述步骤制作多层台阶图形的过程中,设置的每一层抗镀膜均保留在基板 300 上,位于所在层的台阶图形的线路间隙中,保持本层次表面平齐。通过上述的多次贴膜(不立即去膜)加多次电镀,可以制得任意多层的台阶电路板。而且,支持形成上面大下面小的台阶图形。

[0089] 综上,本发明实施例公开了一种台阶电路板的制作方法,该方法采用如下技术方案:在基板的第一金属层上设置第一层抗镀膜后,电镀形成第一层线路图形;随后在第一层线路图形和第一层抗镀膜上设置第二层抗镀膜后,电镀形成第二层台阶图形;最后去除所有层的抗镀膜并蚀刻去除底铜(即第一金属层),制得台阶电路板;从而取得了以下技术效果:

[0090] 1、采用多次电镀形成台阶图形,不存在侧蚀现象,形成的图形具有良好的形貌尺

寸；

[0091] 2、采用多次电镀形成台阶图形，电镀法比蚀刻法具有更高的加工精度，可用于加工图形精细程度更高，图形更密集，线路厚度更大的台阶图形；

[0092] 3、采用多次电镀形成台阶图形，可以制得上面大下面小的台阶图形；

[0093] 4、由于有第一金属层作为电镀导电层，设置的各层抗镀膜填充了线路间隙，因此，在第二层台阶图形之上还可以继续用电镀法加工出更多层台阶图形。

[0094] 5、总的来说，本发明实施例方法支持在基板上制作任意形状、高度和层次的台阶图形。

[0095] 实施例二、

[0096] 请参考图 3g，本发明实施例提供一种台阶电路板 500，台阶电路板 500 表面的第一层线路图形 3101 的上方，形成有第二层台阶图形 3102。

[0097] 可选的，第二层台阶图形 3102 大于第一层线路图形 3101。

[0098] 可选的，第二层台阶图形 3102 的上方，还形成一层或多层台阶图形 3103。

[0099] 综上，本发明实施例公开了一种台阶电路板，取得了以下技术效果：该台阶电路板的台阶图形可以上面大下面小，可以具有两层或更多层，可以是任意形状、高度的。

[0100] 在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中并没有详细描述的部分，可以参见其它实施例的相关描述。

[0101] 需要说明的是，对于前述的各方法实施例，为了简单描述，故将其都表述为一系列的动作组合，但是本领域技术人员应该知悉，本发明并不受所描述动作顺序的限制，因为依据本发明，某些步骤可以采用其它顺序或者同时进行。其次，本领域技术人员也应该知悉，说明书中所描述的实施例均属于优选实施例，所涉及的动作和模块并不一定是本发明所必须的。

[0102] 以上对本发明实施例所提供的台阶电路板的制作方法和台阶电路板进行了详细介绍，但以上实施例的说明只是用于帮助理解本发明的方法及其核心思想，不应理解为对本发明的限制。本技术领域的技术人员，依据本发明的思想，在本发明揭露的技术范围内，可轻易想到的变化或替换，都应涵盖在本发明的保护范围之内。

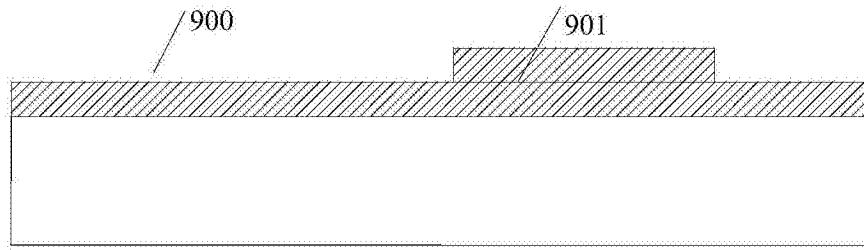


图 1

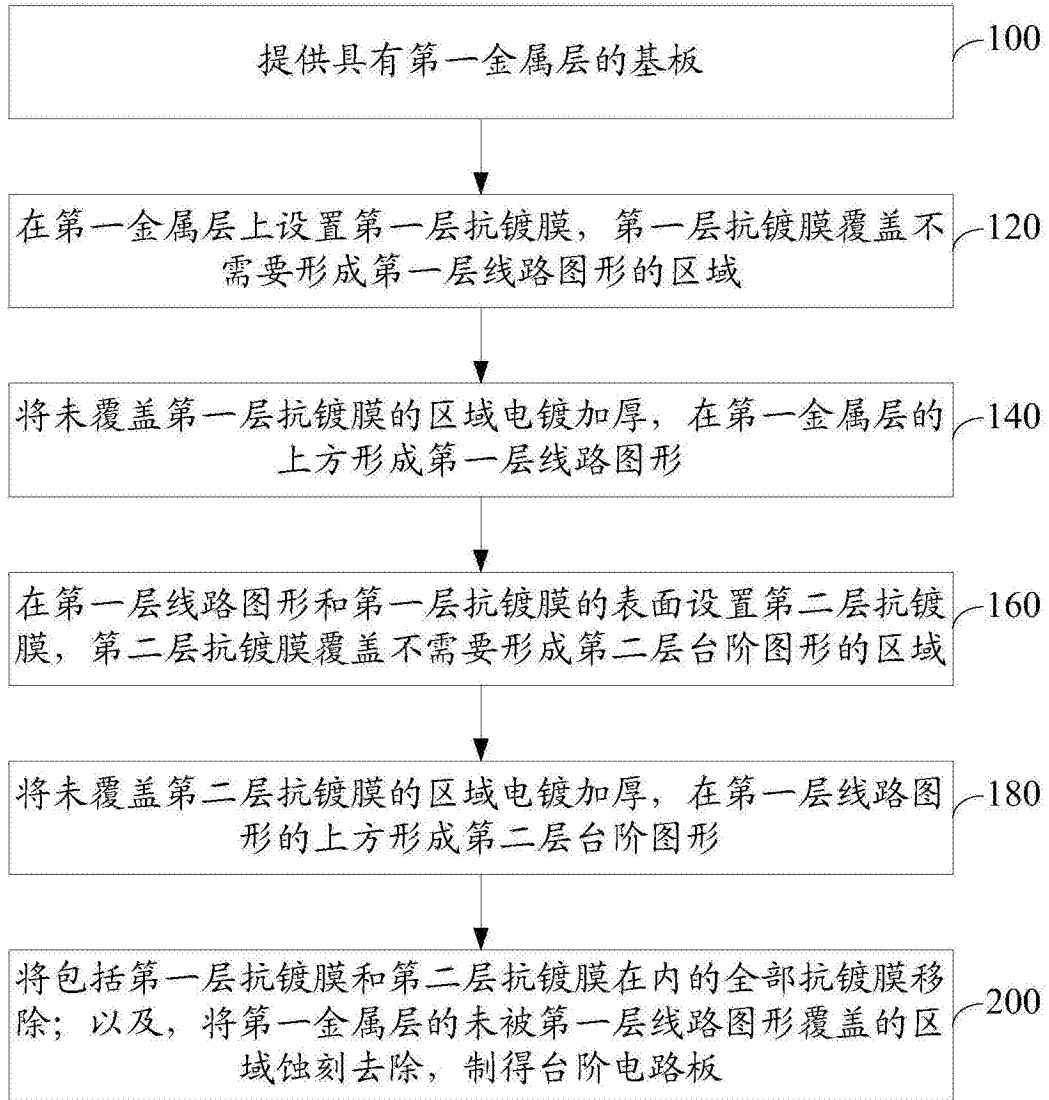


图 2

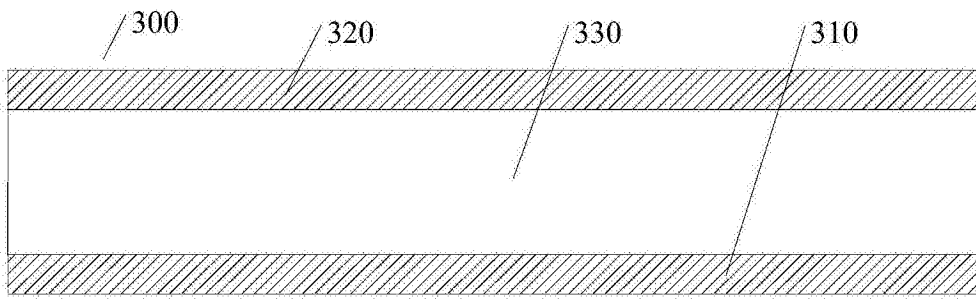


图 3a

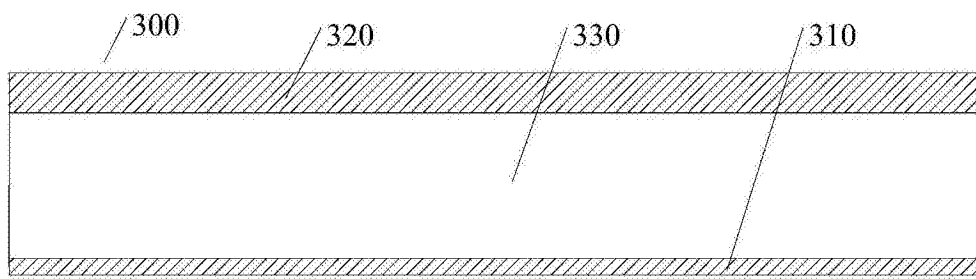


图 3b

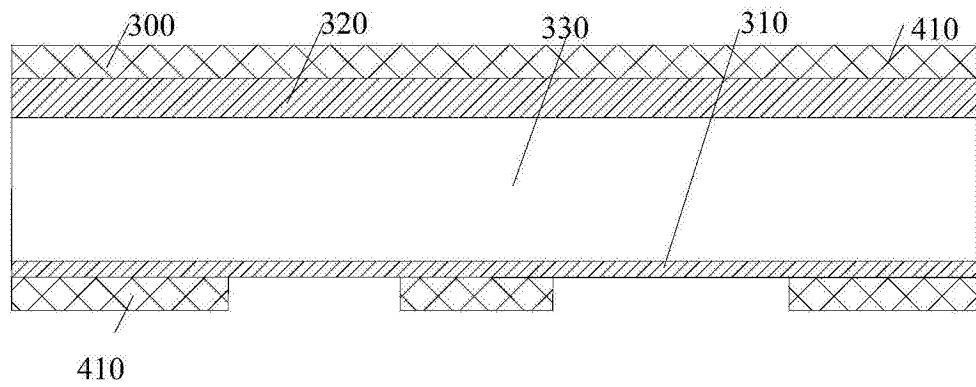


图 3c

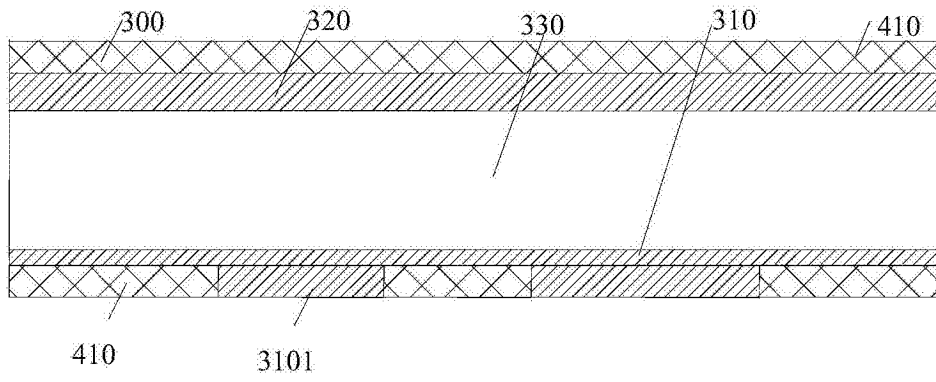


图 3d

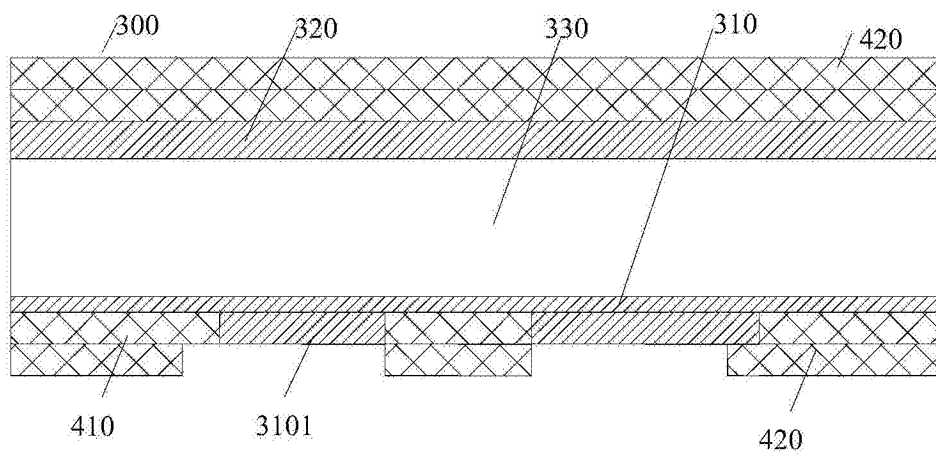


图 3e

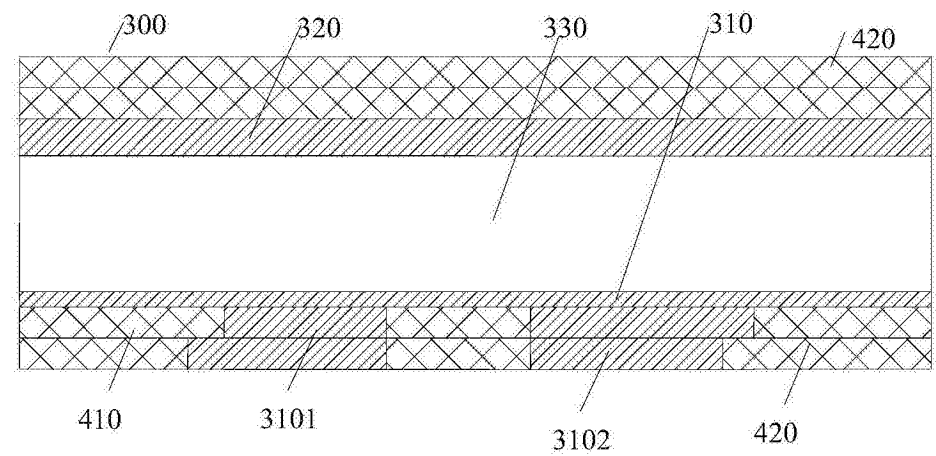


图 3f

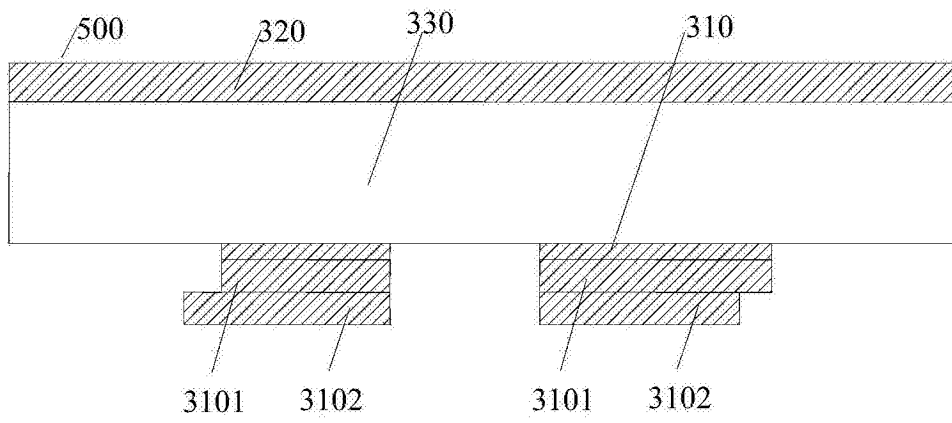


图 3g

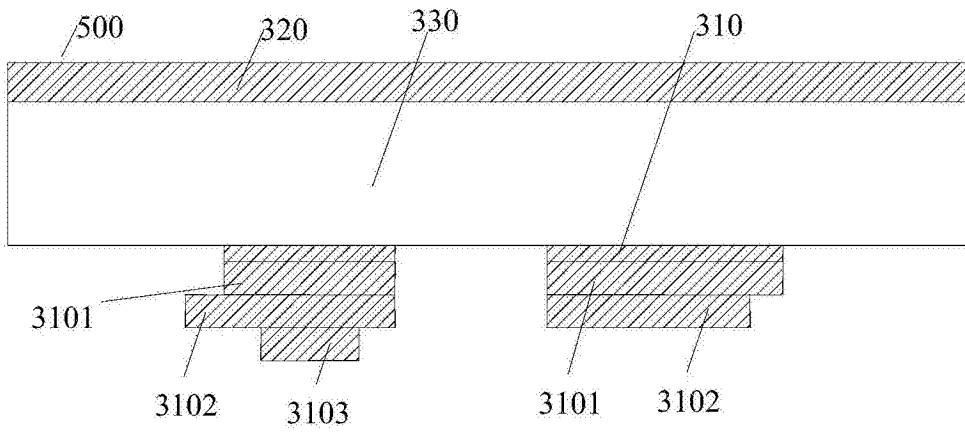


图 3h