

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-349676  
(P2004-349676A)

(43) 公開日 平成16年12月9日(2004.12.9)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO 1 L 21/28	HO 1 L 21/28	4 M 1 0 4
HO 1 L 21/768	HO 1 L 21/90	5 F 0 3 3

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号	特願2003-383104 (P2003-383104)	(71) 出願人	591024111 株式会社ハイニックスセミコンダクター 大韓民国京畿道利川市夫鉢邑牙美里山136-1
(22) 出願日	平成15年11月12日 (2003.11.12)	(74) 代理人	110000051 特許業務法人共生国際特許事務所
(31) 優先権主張番号	2003-032210	(72) 発明者	李 錫 奎 大韓民国 京畿道 城南市 盆唐區 亭子3洞 ジョンドン-マウル ウソンアパート 611-803
(32) 優先日	平成15年5月21日 (2003.5.21)	(72) 発明者	金 一 旭 大韓民国 ソウル市 松坡區 可樂2洞 140 サンヨンアパート 303-1305
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

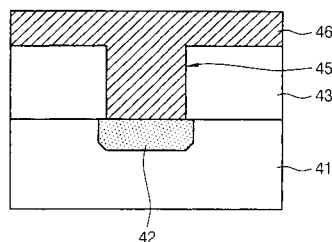
(54) 【発明の名称】 半導体素子の製造方法

(57) 【要約】

【課題】 自然酸化膜によるコンタクト抵抗増加を防止できる半導体素子の製造方法を提供する。

【解決手段】 接合領域42を含んだ所定の下部構造物が形成された半導体基板41を用意する段階と、前記半導体基板の上面全面に層間絶縁膜43を形成する段階と、前記層間絶縁膜をエッチングして接合領域を露出させるコンタクトホール45を形成する段階と、前記コンタクトホールにより露出された半導体基板の表面に対し順次に乾式及び湿式洗浄する段階と、前記洗浄された半導体基板のコンタクト表面を還元性ガス雰囲気の前処理してコンタクト表面に形成された自然酸化膜を除去する段階と、前記前処理されたコンタクト表面での不純物損失が補償されるようにイン-シトウ(in-situ)で接合領域の表面に不純物を追加ドーピングする段階と、前記コンタクトホール及び層間絶縁膜上にイン-シトウで導電膜46を蒸着する段階とを含む。

【選択図】 図9



**【特許請求の範囲】****【請求項 1】**

接合領域を含んだ所定の下部構造物が形成された半導体基板を用意する段階と、  
前記半導体基板の上面全面に層間絶縁膜を形成する段階と、  
前記層間絶縁膜をエッチングして接合領域を露出させるコンタクトホールを形成する段階と、

前記コンタクトホールにより露出された半導体基板の表面に対し順次に乾式及び湿式洗浄する段階と、

前記洗浄された半導体基板のコンタクト表面を還元性ガス雰囲気の前処理してコンタクト表面に形成された自然酸化膜を除去する段階と、

10

前記前処理されたコンタクト表面での不純物損失が補償されるようにイン・シトウ (in-situ) で接合領域の表面に不純物を追加ドーピングする段階と、

前記コンタクトホール及び層間絶縁膜上にイン・シトウで導電膜を蒸着する段階とを含むこと特徴とする半導体素子の製造方法。

**【請求項 2】**

前記還元性ガスは、水素ガスまたはアンモニアガスを含むことを特徴とする請求項 1 に記載の半導体素子の製造方法。

**【請求項 3】**

前記還元性ガス雰囲気での前処理は、低温プラズマ処理または高温熱処理で遂行することを特徴とする請求項 1 に記載の半導体素子の製造方法。

20

**【請求項 4】**

前記低温プラズマ処理は、水素ガスを 1 ~ 1000 sccm (standard cc/min) の流量で流しながら、1 ~ 300 Torr の圧力、及び常温 ~ 600 の温度下で遂行することを特徴とする請求項 3 に記載の半導体素子の製造方法。

**【請求項 5】**

前記高温熱処理は、水素ガスを 1 ~ 5 slm (standard liter/min) の流量で流しながら、1 ~ 300 Torr の圧力、及び 700 ~ 1000 の温度下で遂行することを特徴とする請求項 3 に記載の半導体素子の製造方法。

**【請求項 6】**

前記コンタクト表面に不純物を追加ドーピングする段階は、損失された不純物を内包する物質を装置内に供給した後、低温プラズマ処理または高温熱処理することにより遂行されることを特徴とする請求項 1 に記載の半導体素子の製造方法。

30

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は半導体素子の製造方法に関するものであり、特に、自然酸化膜によるコンタクト抵抗の増加を防止することができる半導体素子の製造方法に関するものである。

**【背景技術】****【0002】**

半導体素子の高集積化が進行するに伴い、集積回路パターンの大きさが益々減少してきており、このような傾向に符合して優秀な素子特性を得るための多様な工程技術が適用及び開発されている。

40

**【0003】**

特に、素子の動作効率を高めるためにコンタクト工程に対する新しい工程技術が開発されてきている。このようなコンタクト工程に対し新しい技術が要求されるのは、パターンの大きさの微細化が達成されても、上下部パターン間のコンタクトが不安定であったり、またはコンタクト抵抗が増加する場合、素子の信頼性が確保されないだけでなく、高速動作が実行困難なためである。

**【0004】**

以下に、従来のコンタクト工程の一例を簡略に説明する。

50

図1乃至図3は従来技術による半導体素子の製造方法を説明するための工程別断面図である。

【0005】

図1を参照すると、接合領域2を含んだ所定の下部構造物が形成されたシリコン基板1を用意する。その次に、前記下部構造物を覆うようにシリコン基板1の上面全面に層間絶縁膜3を蒸着する。続いて、層間絶縁膜3上に公知の工程によってコンタクトの形成領域を限定するエッチングマスク、例えば、感光膜パターン4を形成する。

【0006】

図2を参照すると、感光膜パターンを利用して層間絶縁膜3をエッチングし、それにより、接合領域2を露出させるコンタクトホール5を形成する。以後、エッチングマスクとして利用された感光膜パターン4を除去する。

10

【0007】

図3を参照すると、コンタクトホール5を埋め立てるように層間絶縁膜4上に導電膜、例えば、金属膜を蒸着して、その次に、金属膜をパターニングしてシリコン基板1の接合領域2とコンタクトされる金属配線6を形成する。

【0008】

ここで、金属配線6を形成するとき、金属配線6と接合領域2との間のコンタクトは、図4に示すように、中間プラグ物質、すなわち、多結晶シリコン膜7を介して行うこともできる。図4で、未説明の図面符号8は酸化膜を示す。

【0009】

従来では、半導体素子の製造時に、コンタクトエッチング時に生成されたエッチング残留物及び基板表面の自然酸化膜を除去しなければならない。そして、エッチングダメージを回復させるために、コンタクトホールを形成した後に、 $\text{NF}_3/\text{O}_2$ 、 $\text{SF}_6/\text{O}_2$ 、 $\text{CF}_4/\text{O}_2$ または $\text{Ar}/\text{O}_2$ などを利用したプラズマ乾式洗浄と湿式洗浄を順次行なうと、その後、金属膜が蒸着される(例えば、特許文献1参照)。

20

【0010】

しかしながら、コンタクト導電膜の形成時、すなわち、スパッタ装置での金属膜蒸着、または、化学気相蒸着(Chemical Vapor Deposition)装置での多結晶シリコン膜の蒸着は、洗浄がなされた基板の表面が空気中に晒された後になされるために、図5に示すように、コンタクト表面での自然酸化膜10の形成を避けられない。これにより、金属配線6とシリコン基板1の接合領域2との間に完全なオーミックコンタクト(ohmic contact)をなすことができないために、コンタクト抵抗が増加し、これにより、半導体素子の品質低下が引き起こされる。

30

【0011】

また、上記問題を解決するために、従来では金属膜を蒸着する前にイン-シトウ(in-situ)の前処理としてArプラズマで物理的スパッタリングを行なうか、または、多結晶シリコン膜の蒸着装置においては自然酸化膜の形成を最小化するために、基板装入部で基板を装入した後、基板装入部を別途に密閉して高純度窒素を流して酸素濃度を100ppm以下に落とした状態で基板装入部と高温蒸着チューブとの間のドアをあけて高温蒸着チューブに基板を装入するなどの措置を行なっている。

40

【0012】

しかし、これらの措置は自然酸化膜の影響を最小化するだけで、完全にクリーンなコンタクト界面を提供することはできないために、結局、界面の不良によるコンタクト抵抗の増加を避けられない。

【0013】

【特許文献1】特開2001-036031号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

そこで、本発明は上記従来半導体素子の製造方法における問題点を鑑みてなされたも

50

のであって、本発明の目的は、自然酸化膜によるコンタクト抵抗増加を防止できる半導体素子の製造方法を提供することにある。

【0015】

また、本発明の他の目的は、クリーンなコンタクト界面を提供することによって素子特性及び製造収率を向上させることができる半導体素子の製造方法を提供することにある。

【課題を解決するための手段】

【0016】

上記目的を達成するためになされた本発明による半導体素子の製造方法は、接合領域を含んだ所定の下部構造物が形成された半導体基板を用意する段階と、前記半導体基板の上面全面に層間絶縁膜を形成する段階と、前記層間絶縁膜をエッチングして接合領域を露出させるコンタクトホールを形成する段階と、前記コンタクトホールにより露出された半導体基板の表面に対し順次に乾式及び湿式洗浄する段階と、前記洗浄された半導体基板のコンタクト表面を還元性ガス雰囲気の前処理してコンタクト表面に形成された自然酸化膜を除去する段階と、前記前処理されたコンタクト表面での不純物損失が補償されるようにイン・シトウ(in-situ)で接合領域の表面に不純物を追加ドーピングする段階と、前記コンタクトホール及び層間絶縁膜上にイン・シトウで導電膜を蒸着する段階とを含むこと特徴とする。

10

【0017】

ここで、前記還元性ガスは、水素またはアンモニアガスを含むことが好ましく、前記還元性ガス雰囲気での前処理は、低温プラズマ処理または高温熱処理で行うことが好ましく、前記低温プラズマ処理は水素ガスを1~1000sccmの流量で流しながら1~300Torrの圧力及び常温~600の温度下で行うことが好ましく、前記高温熱処理は水素ガスを1~5slmの流量で流しながら1~300Torrの圧力及び700~1000の温度下で行うことが好ましい。

20

【0018】

また、前記コンタクト表面に不純物を追加ドーピングする段階は、損失された不純物を内包する物質を装置内に供給した後、低温プラズマ処理または高温熱処理することにより行われるのが好ましい。

【発明の効果】

【0019】

本発明によれば、コンタクトホールの洗浄後にコンタクト導電膜を形成する装置で水素ガスまたはその他の還元性ガスを流してコンタクトの表面に形成された自然酸化膜を除去し、イン・シトウでコンタクト導電膜を蒸着することによって、自然酸化膜が除去されたクリーンなコンタクト界面を提供することができ、これにより、自然酸化膜によるコンタクト抵抗の増加を効果的に防止することができる効果がある。

30

【0020】

また、本発明はイン・シトウ前処理過程で損失された不純物を補充した後、コンタクト導電膜を蒸着するために素子特性の低下も防止することができる。したがって、本発明は理想的なオーミックコンタクトを形成することができるために、素子特性及び製造収率を向上させることができる効果がある。

40

【発明を実施するための最良の形態】

【0021】

次に、本発明に係る半導体素子の製造方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

【実施例】

【0022】

図6乃至図9は、本発明の実施例による半導体素子の製造方法を説明するための工程別断面図である。

【0023】

図6を参照すると、接合領域42を含んだ所定の下部構造物が形成されたシリコン基板

50

4 1 を用意する。接合領域 4 2 での不純物の種類、濃度及び深さによって半導体の伝導度が調節される。

【0024】

図 7 を参照すると、接合領域 4 2 を含んだ下部構造物を覆うようにシリコン基板 4 1 の上面全面に層間絶縁膜 4 3 を蒸着する。その次に、公知の工程によって層間絶縁膜 4 3 をエッチングして接合領域 4 2 を露出させるコンタクトホール 4 5 を形成する。

【0025】

次に、基板コンタクト表面に対するエッチング残留物及びシリコン格子欠陥などによるエッチングダメージを回復させるために、 $\text{NF}_3 / \text{O}_2$ 、 $\text{SF}_6 / \text{O}_2$ 、 $\text{CF}_4 / \text{O}_2$  または  $\text{Ar} / \text{O}_2$  などを利用したプラズマ乾式洗浄を行なって、ひきつづきシリコン酸化膜のエッチング溶液で湿式洗浄を行なう。

10

【0026】

ここで、シリコンコンタクトの場合、プラズマ乾式洗浄によって主にコンタクトホール乾式エッチングにより蓄積された物理的ダメージが除去される。カーボン系のエッチング残留物が酸化され除去された後、残った酸化膜はフッ酸系の化学溶液を用いた湿式洗浄により除去されて、この結果、クリーンなコンタクト表面が得られる。

【0027】

図 8 を参照すると、前記基板結果物を時間の遅延なしにコンタクト導電膜、すなわち、金属膜を蒸着するスパッタ装置、または多結晶シリコン膜を蒸着する化学気相蒸着 (Chemical Vapor Deposition) 装置に装入 (loading) させる。この時、基板結果物を装置内に装入させる過程でコンタクト表面には自然酸化膜が生成される。

20

したがって、このような自然酸化膜を除去するために本発明では、基板の結果物を装置内に装入させた後、まず、水素またはアンモニアガスのような還元性ガス、望ましくは、水素ガス雰囲気で行なう。

【0028】

ここで、水素ガス雰囲気の前処理は水素ガスを  $1 \sim 1000 \text{ sccm}$  (standard  $\text{cc} / \text{min}$ ) 程度の流量で流しながら、 $1 \sim 300 \text{ Torr}$  圧力下で常温  $\sim 600$  の温度下で低温プラズマ処理で行なうか、または、水素ガスを  $1 \sim 5 \text{ slm}$  (standard liter / min) 程度の流量で流しながら、 $1 \sim 300 \text{ Torr}$  圧力下で  $600$  以上、望ましくは  $700 \sim 1000$  の温度下で高温熱処理で行なう。

30

【0029】

この水素ガス雰囲気の前処理時に、水素の強い還元特性により基板の表面、すなわち、接合領域 4 2 の不純物が水素と結合して水素化合物を形成しガスの形態で放出するようになる。このような還元反応によりコンタクト界面に形成された自然酸化膜は除去され、従って、クリーンなコンタクト表面を得ることができるようになる。しかし、リン (P) ドーピング接合領域の場合、このような還元反応によりコンタクト界面に形成された自然酸化膜だけでなくリン (P) 不純物も水素と結合することができ  $\text{PH}_3$  のガス形態で放出する。

【0030】

一方、このように接合領域 4 2 の不純物と水素が結合して抜け出るようになると、接合領域 4 2 の伝導度は低下し、よって接触抵抗の上昇が誘発される。したがって、本発明では水素ガス雰囲気の前処理後にイン - シトウで該当不純物を内包する物質を装置内に供給した後、低温プラズマ処理を行なうか、または高温熱処理を行なって接合領域 4 2 での不純物損失を補償する。例えば、リン (P) ドーピング接合領域の場合、 $\text{PH}_3$  ガスを  $10 \sim 1000 \text{ sccm}$  程度の流量で流して  $1 \sim 300 \text{ Torr}$  圧力及び常温  $\sim 600$  の温度下でプラズマを発生させるか、または、 $\text{PH}_3$  ガスを  $1 \sim 5 \text{ slm}$  程度の流量で流して  $1 \sim 300 \text{ Torr}$  圧力及び  $700 \sim 1000$  温度下で熱分解させてコンタクト表面に追加でリン (P) がドーピングされるようにする。

40

【0031】

50

図9を参照すると、コンタクト界面に対する前処理を行なった基板の結果物上にイン-シトウでコンタクトホール45を埋め立てるように金属膜を蒸着する。その次に、金属膜をパターニングして接合領域42とコンタクトされる金属配線46を形成する。

【0032】

以後、公知の後続工程を順次遂行して本発明による半導体素子を完成する。

【0033】

一方、金属配線46と接合領域42との間のコンタクトは直接でない、多結晶シリコン膜のような中間プラグ物質を介してなすこともできる。この場合、多結晶シリコン膜の蒸着後にエッチバック(etch back)またはCMP(Chemical Mechanical Polishing)工程を通じてプラグを形成し、その次に、酸化膜の蒸着及びエッチングを通じてコンタクトホールを形成し、その後、中間プラグ物質とコンタクトされる金属配線46を形成する。

10

【0034】

上述したように本発明の方法によれば、金属配線は水素等の還元性ガスを利用した前処理、損失された不純物を補償するための追加ドーピング及びコンタクト導電膜の蒸着を同一装置で連続してイン-シトウで遂行することにより形成されるために、理想的なオーミック(ohmic)コンタクト界面を有した状態で形成することができる。

【0035】

したがって、本発明の半導体素子はコンタクト界面での自然酸化膜を完全に除去することができ、コンタクト抵抗を低く維持することができる。

20

【0036】

尚、本発明は、上述の実施例に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【0037】

【図1】従来技術による半導体素子の製造方法を説明するための工程別断面図である。

【図2】従来技術による半導体素子の製造方法を説明するための工程別断面図である。

【図3】従来技術による半導体素子の製造方法を説明するための工程別断面図である。

【図4】従来の技術による他の半導体素子の製造方法を説明するための断面図である。

【図5】従来技術による半導体素子の製造方法での問題点を説明するための断面図である

30

。【図6】本発明の実施例による半導体素子の製造方法を説明するための工程別断面図である。

【図7】本発明の実施例による半導体素子の製造方法を説明するための工程別断面図である。

【図8】本発明の実施例による半導体素子の製造方法を説明するための工程別断面図である。

【図9】本発明の実施例による半導体素子の製造方法を説明するための工程別断面図である。

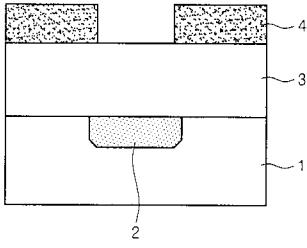
【符号の説明】

40

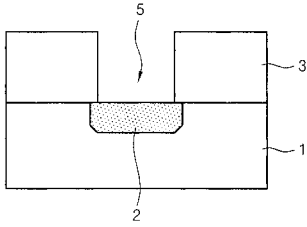
【0038】

- 41 シリコン基板
- 42 接合領域
- 43 層間絶縁膜
- 45 コンタクトホール
- 46 金属配線

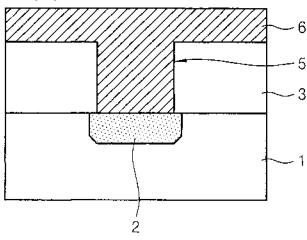
【図 1】



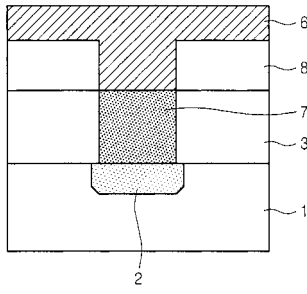
【図 2】



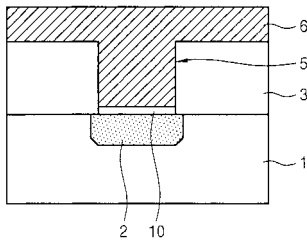
【図 3】



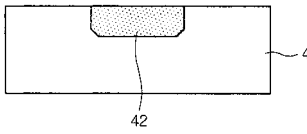
【図 4】



【図 5】

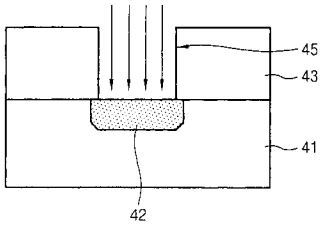


【図 6】

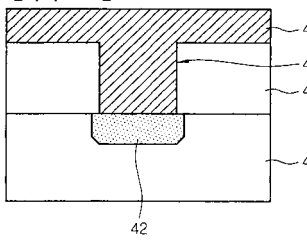


【図 7】

プラズマ乾式洗浄  
+  
湿式洗浄

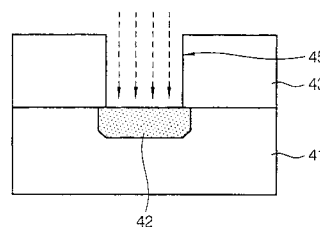


【図 9】



【図 8】

還元雰囲気でのコンタクト表面の前処理  
+  
インーシトウでの追加不純物ドーピング



---

フロントページの続き

Fターム(参考) 4M104 AA01 BB01 CC01 DD06 DD22 DD23 DD26 HH15  
5F033 JJ04 KK01 PP06 PP15 QQ09 QQ37 QQ58 QQ65 QQ93 QQ94  
WW03 WW05 WW06 XX07