



(12)发明专利

(10)授权公告号 CN 104583880 B

(45)授权公告日 2018.07.13

(21)申请号 201380036217.1

(22)申请日 2013.07.08

(65)同一申请的已公布的文献号
申请公布号 CN 104583880 A

(43)申请公布日 2015.04.29

(30)优先权数据
12175240.6 2012.07.06 EP

(85)PCT国际申请进入国家阶段日
2015.01.06

(86)PCT国际申请的申请数据
PCT/EP2013/064413 2013.07.08

(87)PCT国际申请的公布数据
W02014/006229 FR 2014.01.09

(73)专利权人 劳力士有限公司
地址 瑞士日内瓦

(72)发明人 苏珊娜·德尔卡门·图贝纳斯·博洛恩

(74)专利代理机构 北京银龙知识产权代理有限公司 11243
代理人 钟晶 李家浩

(51)Int.Cl.
G04B 17/06(2006.01)

(56)对比文件
CH 702353 A2,2011.06.15,
CH 702353 A2,2011.06.15,
CN 1268682 A,2000.10.04,
EP 2371993 A1,2011.10.05,
CN 102483607 A,2012.05.30,
W0 2011/103317 A1,2011.08.25,
审查员 刘子菡

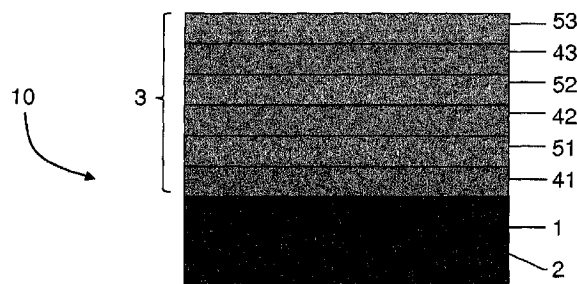
权利要求书4页 说明书8页 附图5页

(54)发明名称

处理钟表组件表面的方法和由这种方法得到的钟表组件

(57)摘要

本发明涉及一种处理钟表组件(10)的基底(1)的表面(2)的方法,特别为摆轮游丝,例如由顺磁性NbZr合金制成的摆轮游丝,所述方法包括:沉积第一氧化物或第一氮化物或第一碳化物的第一层(41)的第一步骤;和沉积第二氧化物或第二氮化物或第二碳化物的第二层(51)的第二步骤。



1. 一种处理钟表组件(10)的基底(1)的表面(2)的方法,所述方法包括:
 - 沉积第一氧化物或第一氮化物或第一碳化物的第一层(41)的第一步骤;和
 - 沉积第二氧化物或第二氮化物或第二碳化物的第二层(51)的第二步骤,并且其中所述方法包括多个阶段,2个或3个或4个或更多个阶段,各阶段包括第一步骤和第二步骤,从而获得包括多个双层的被覆层。
2. 根据权利要求1所述的方法,其中,所述钟表组件为游丝。
3. 根据权利要求1所述的方法,所述方法包括沉积第一氧化物的第一层(41)的第一步骤和沉积第二氧化物的第二层(51)的第二步骤。
4. 根据权利要求1所述的方法,其中:
 - 第一氧化物,和/或
 - 第二氧化物,和/或
 - 以第一层和第二层形式的第一氧化物和第二氧化物,具有负热弹性系数。
5. 根据权利要求3或4所述的方法,其中,一方面所述基底以及另一方面所述第一层和所述第二层中的至少一层具有相反符号的热弹性系数。
6. 根据权利要求3或4所述的方法,其中,所述第一氧化物为 ZrO_2 或 TiO_2 或 HfO_2 或 ZnO 或 Al_2O_3 。
7. 根据权利要求3或4所述的方法,其中,所述第一氧化物为 Al_2O_3 。
8. 根据权利要求3或4所述的方法,其中,所述第二氧化物不同于所述第一氧化物且为 Al_2O_3 或 ZrO_2 或 HfO_2 或 ZnO 或 TiO_2 。
9. 根据权利要求3或4所述的方法,其中,所述第二氧化物不同于所述第一氧化物且为 TiO_2 。
10. 根据权利要求3或4所述的方法,其中,所述钟表组件的基底由NbZr型合金或硅或覆盖有 SiO_2 的硅或FeNiCr型合金制成。
11. 根据权利要求1或2所述的方法,其中:
 - 所述第一层的厚度在2nm和60nm之间,或
 - 对于由NbZr型合金或FeNiCr型合金制成的钟表组件的基底,所述第一层的厚度在2nm和15nm之间,或
 - 对于由硅或被覆有 SiO_2 的硅制成的钟表组件的基底,所述第一层的厚度在3nm和60nm之间。
12. 根据权利要求1或2所述的方法,其中:
 - 所述第一层的厚度在2nm和15nm之间,或
 - 对于由NbZr型合金或FeNiCr型合金制成的钟表组件的基底,所述第一层的厚度在3nm和12nm之间,或
 - 对于由硅或被覆有 SiO_2 的硅制成的钟表组件的基底,所述第一层的厚度在20nm和60nm之间。
13. 根据权利要求1或2所述的方法,其中:
 - 所述第一层的厚度在3nm和12nm之间,或
 - 对于由硅或被覆有 SiO_2 的硅制成的钟表组件的基底,所述第一层的厚度在40nm和

60nm之间。

14. 根据权利要求1或2所述的方法, 其中:

-所述第二层的厚度在2nm和60nm之间, 或

-对于由NbZr型合金或FeNiCr型合金制成的钟表组件的基底, 所述第二层的厚度在2nm和15nm之间, 或

-对于由硅或被覆有SiO₂的硅的钟表组件的基底, 所述第二层的厚度在3nm和60nm之间。

15. 根据权利要求1或2所述的方法, 其中:

-所述第二层的厚度在2nm和15nm之间, 或

-对于由NbZr型合金或FeNiCr型合金制成的钟表组件的基底, 所述第二层的厚度在3nm和12nm之间, 或

-对于由硅或被覆有SiO₂的硅的钟表组件的基底, 所述第二层的厚度在20nm和60nm之间。

16. 根据权利要求1或2所述的方法, 其中:

-所述第二层的厚度在3nm和12nm之间, 或

-对于由硅或被覆有SiO₂的硅的钟表组件的基底, 所述第二层的厚度在40nm和60nm之间。

17. 根据权利要求1所述的方法, 其中, 所述第一氮化物为AlTiCN或AlN或TiN。

18. 根据权利要求1或17所述的方法, 其中, 所述第二氮化物不同于第一氮化物且为AlTiCN或AlN或TiN。

19. 根据权利要求1或2所述的方法, 其中, 所述第一层和/或所述第二层具有纳米级厚度。

20. 根据权利要求1或2所述的方法, 其中, 通过ALD沉积型工艺沉积所述第一层和/或所述第二层。

21. 根据权利要求1或2所述的方法, 其中, 所述第一步骤和/或所述第二步骤在100℃和280℃之间的温度实施。

22. 根据权利要求1或2所述的方法, 其中, 所述第一步骤和/或所述第二步骤在100℃和200℃之间的温度实施。

23. 根据权利要求1或2所述的方法, 其中, 所述第一层和所述第二层各自完全覆盖所述钟表组件的基底。

24. 一种钟表组件(10), 通过实施根据权利要求1~23中任一项所述的方法获得。

25. 一种机件, 包含根据权利要求24所述的钟表组件。

26. 一种钟表物品, 包含根据权利要求25所述的机件或根据权利要求24所述的钟表组件。

27. 根据权利要求26所述的钟表物品, 其中, 所述钟表物品为手表。

28. 一种钟表组件, 其中, 所述组件包括基底(1)和被覆层(3), 所述被覆层(3)包含:

-第一氧化物或第一氮化物或第一碳化物的第一层(41); 和

-第二氧化物或第二氮化物或第二碳化物的第二层(51),

并且其中, 所述被覆层包含多个重叠层, 2个或3个或4个或n个重叠层, 各重叠层包含第一氧化物的第一层和第二氧化物的第二层。

29. 根据权利要求28所述的钟表组件, 其中, 所述钟表组件为游丝。

30. 根据权利要求28所述的钟表组件, 其中, 所述被覆层(3)包含第一氧化物的第一层(41)和第二氧化物的第二层(51)。

31. 根据权利要求28所述的钟表组件, 其中:

-第一氧化物, 和/或

-第二氧化物, 和/或

-以第一层和第二层形式的第一氧化物和第二氧化物, 具有负热弹性系数。

32. 根据权利要求30或31所述的钟表组件, 其中, 一方面所述基底以及另一方面所述第一层和所述第二层中的至少一层具有相反符号的热弹性系数。

33. 根据权利要求30或31所述的钟表组件, 其中, 所述第一氧化物为 ZrO_2 或 TiO_2 或 HfO_2 或 ZnO 或 Al_2O_3 。

34. 根据权利要求30或31所述的钟表组件, 其中, 所述第一氧化物为 Al_2O_3 。

35. 根据权利要求30或31所述的钟表组件, 其中, 所述第二氧化物不同于第一氧化物且为 Al_2O_3 或 ZrO_2 或 HfO_2 或 ZnO 或 TiO_2 。

36. 根据权利要求30或31所述的钟表组件, 其中, 所述第二氧化物不同于所述第一氧化物且为 TiO_2 。

37. 根据权利要求30或31所述的钟表组件, 其中, 所述钟表组件的基底由NbZr型合金或硅或覆盖有 SiO_2 的硅或FeNiCr型合金制成。

38. 根据权利要求30或31所述的钟表组件, 其中:

-所述第一层的厚度在2nm和60nm之间, 或

-如果钟表组件的基底由NbZr型合金或FeNiCr型合金制成, 则所述第一层的厚度在2nm和15nm之间, 或

-如果钟表组件的基底由硅或被覆有 SiO_2 的硅制成, 则所述第一层的厚度在3nm和60nm之间。

39. 根据权利要求30或31所述的钟表组件, 其中:

-所述第一层的厚度在2nm和15nm之间, 或

-如果钟表组件的基底由NbZr型合金或FeNiCr型合金制成, 则所述第一层的厚度在3nm和12nm之间, 或

-如果钟表组件的基底由硅或被覆有 SiO_2 的硅制成, 则所述第一层的厚度在20nm和60nm之间。

40. 根据权利要求30或31所述的钟表组件, 其中:

-所述第一层的厚度在3nm和12nm之间, 或

-如果钟表组件的基底由硅或被覆有 SiO_2 的硅制成, 则所述第一层的厚度在40nm和60nm之间。

41. 根据权利要求30或31所述的钟表组件, 其中:

-所述第二层的厚度在2nm和60nm之间, 或

-如果钟表组件的基底由NbZr型合金或FeNiCr型合金制成, 则所述第二层的厚度在2nm和15nm之间, 或

-如果钟表组件的基底由硅或被覆有SiO₂的硅制成,则所述第二层的厚度在3nm和60nm之间。

42. 根据权利要求30或31所述的钟表组件,其中:

-所述第二层的厚度在2nm和15nm之间,或

-如果钟表组件的基底由NbZr型合金或FeNiCr型合金制成,则所述第二层的厚度在3nm和12nm之间,或

-如果钟表组件的基底由硅或被覆有SiO₂的硅制成,则所述第二层的厚度在20nm和60nm之间。

43. 根据权利要求30或31所述的钟表组件,其中:

-所述第二层的厚度在3nm和12nm之间,或

-如果钟表组件的基底由硅或被覆有SiO₂的硅制成,则所述第二层的厚度在40nm和60nm之间。

44. 根据权利要求28所述的钟表组件,其中,所述第一氮化物为AlTiCN或AlN或TiN。

45. 根据权利要求28和44中任一项所述的钟表组件,其中,所述第二氮化物不同于第一氮化物且为AlTiCN或AlN或TiN。

46. 根据权利要求28或29所述的钟表组件,其中,所述第一层和/或所述第二层具有纳米级厚度。

47. 根据权利要求28或29所述的钟表组件,其中,通过ALD沉积型工艺沉积所述第一层和/或所述第二层。

48. 根据权利要求28或29所述的钟表组件,其中,所述第一层和所述第二层各自完全覆盖所述钟表组件的基底。

49. 一种机件,包含根据权利要求28~48中任一项所述的钟表组件。

50. 一种钟表物品,包含根据权利要求49所述的机件或根据权利要求28~48中任一项所述的钟表组件。

51. 根据权利要求50所述的钟表物品,其中,所述钟表物品为手表。

处理钟表组件表面的方法和由这种方法得到的钟表组件

技术领域

[0001] 本发明涉及一种处理钟表组件表面的方法,所述组件尤其为游丝,特别为自补偿游丝。本发明还涉及一种钟表组件,尤其为通过上述方法获得的游丝。本发明尤其涉及上述钟表组件本身。最终,本发明涉及钟表机件或钟表物品,尤其为包含上述钟表组件的手表。

背景技术

[0002] 钟表制造商已熟知摆轮游丝振荡器存在随时间变化的频率漂移。因此,安装有由工业粗铁磁性合金制成的游丝的振荡器的频率可能会逐渐增加,从而在一年后达到约为10s/天的快慢差率变化。为了减小该漂移,通常实施热处理,即众所周知的炉处理,其能够将第一年期间的快慢差率漂移减小至小于1s/天,考虑到由于手表佩带而造成的其他扰动例如碰撞,这是可以接受的。

[0003] 在由顺磁性合金、尤其是NbZr合金制成的游丝的情况下,发现了相同的漂移现象,这公开在专利EP1039352中。与由铁磁性合金制成的游丝的情况所发生的相反,在由顺磁性合金制成的游丝的情况下,相同类型的炉处理不能够在一年后将快慢差率漂移减小至小于约5s/天。专利EP1039352提供的解决方法为在游丝表面上生长合金氧化物层,尤其通过阳极氧化方法。该方法所具有如下优点:在低温形成氧化层,不改变游丝的晶体结构,极佳的可再生厚度(颜色等)。然而,阳极氧化方法具有一些缺点。特别为:该方法在液相中发生,这需要在电极和游丝之间建立电接触;不能够与其他类型的游丝诸如由泥瓦洛克斯合金(Nivarox alloy)或硅制成的游丝调换位置;及,难以用于带有组装的内桩(collet)和/或外桩(stud)的游丝。

[0004] 在文献CH702353中,设想被覆游丝来解决与本发明所解决的问题完全不同的问题,即在温度变化时摆轮游丝振荡器或谐振器的频率稳定性,其包括能够精确控制游丝的热弹性系数。尤其提供一种在硅芯上的被覆层,其由二氧化硅层和二氧化锗层构成。这样做,硅芯和被覆层具有相反符号的热弹性系数。被覆层具有正热弹性系数。此外,在所述文献中,没有揭示出有关用于获得这种被覆层的方法或技术。

发明内容

[0005] 本发明的目的在于提供一种用于处理钟表组件表面的方法,其能够克服前面所提及的缺点且能够改善现有技术的已知方法。具体而言,本发明提供一种用于改善钟表组件的性的表面处理方法,尤其用于提高游丝的性能,特别用于提高安装有这种游丝的摆轮游丝振荡器的随时间变化的频率稳定性。

[0006] 权利要求1定义根据本发明的处理方法。

[0007] 权利要求2~16定义不同的实施方式。

[0008] 权利要求17定义根据本发明的钟表组件。

[0009] 权利要求18定义根据本发明的钟表机件。

[0010] 权利要求19定义根据本发明的钟表物品。

- [0011] 权利要求20定义根据本发明的钟表组件。
- [0012] 权利要求21~34定义组件的不同实施方式。
- [0013] 权利要求35定义根据本发明的钟表机件。
- [0014] 权利要求36定义根据本发明的钟表物品。

附图说明

- [0015] 附图以举例的方式表示出根据本发明的方法的不同实施方式和根据本发明的钟表组件的不同实施方式。
- [0016] 图1为使用本发明第一实施方式得到的钟表组件的局部剖面视图。
- [0017] 图2为图示随时间变化的钟表机件的平均快慢差率变化的图,其有关两组机件,分别为根据本发明的课题方法处理的游丝和根据现有技术方法处理的游丝。
- [0018] 图3为图示颜色范围的图,可通过在由NbZr合金制成的衬底上沉积多个氧化层而得到。
- [0019] 图4为图示颜色范围的图,可通过在由NbZr合金制成的衬底上沉积多个相同厚度的氧化层而得到。
- [0020] 图5为图示颜色范围的图,可通过在由NbZr合金制成的衬底上沉积多个氧化层而得到。
- [0021] 图6为图示颜色范围的图,可通过在由FeNiCr合金制成的衬底上沉积多个氧化层而得到。
- [0022] 图7为图示颜色范围的图,可通过在被覆有氧化硅层的硅衬底上沉积多个氧化层而得到。

具体实施方式

- [0023] 在表面处理方法的第一实施方式中,对钟表组件10的基底(或衬底)1的表面2(表示于图1)进行处理,具体而言,对游丝的基底表面进行处理。钟表组件的基底可由NbZr合金制成。
- [0024] 在第一步骤中,沉积第一氧化物的第一层41,例如氧化物 Al_2O_3 ,然后,在第二步骤中,沉积第二氧化物的第二层51,例如氧化物 TiO_2 。
- [0025] 优选地,连续重复多个阶段,尤其是2个或3个或4个阶段,各阶段包含第一步骤和第二步骤。在第一实施方式中,连续实施3个阶段。
- [0026] 使用该实施方式制备多层被覆层3或由氧化物 Al_2O_3 和 TiO_2 的多个交替层41、51、42、52、43、53构成的被覆层。该被覆层表示于图1中。优选地,该被覆层覆盖钟表组件的整个表面。应用于游丝的该被覆层,例如各层具有11nm的厚度,会在振荡器的快慢差率稳定性方面带来优异的结果,该游丝成为振荡器的零件。该被覆层还具有渲染深蓝色的特性。
- [0027] 为了制备这种被覆层,优选地使用ALD(Atomic Layer Deposition,原子层沉积)沉积技术。待处理的一个或多个游丝1被置于金属支承件(例如由不锈钢或铝制成)或塑料支承件上,所述金属支承件或塑料支承件能够抵抗沉积所需的温度(最大200℃)并适合在真空中操作。这种塑料支承件由例如PEEK(polyether ether ketone,聚醚醚酮)或PPS(Polyphenylene sulfide,聚苯硫醚)制成。保持一个或多个游丝的支承件接下来被放置在

ALD反应器内部。

[0028] 一旦装入的反应器的内部达到沉积温度,将一个或多个游丝交替暴露于化学前体。优选地在氮分子 N_2 连续流下进行沉积,例如大约20sccm(standard cubic centimeters per minute,每分钟标准立方厘米)和/或例如在大约20Pa的压力下。在第一步骤中,将衬底即尤其为游丝依次或交替地暴露于三甲基铝(TMA)蒸气和水(H_2O)蒸气,以形成(连续的部分层)氧化物 Al_2O_3 层,例如每个暴露周期的厚度为0.11nm。接着,在第二步骤中,将游丝依次或交替地暴露于四(二甲氨基)钛(TDMAT)蒸气和水(H_2O)蒸气,以形成(连续的部分层)氧化物 TiO_2 层,沉积速率为每个暴露周期0.045nm。

[0029] 在不存在前体或气流时,腔室的本底压力取决于空腔室的特征和泵,可以达到例如小于或等于0.1托($<20Pa$),优选地小于0.01托($<2Pa$)。

[0030] 例如,在氮分子流下腔室所达到的压力典型地为20Pa,带有在10Pa和50Pa之间的工作窗口。该压力取决于沉积腔室和待被覆的组件的性质和表面。

[0031] 在100℃、120℃、140℃、200℃和280℃实施如图1所表示的沉积。从快慢差率稳定性的角度考虑,在100℃和280℃之间实施的沉积是令人满意的,因为它们能够实现充分的快慢差率稳定。280℃的温度较高:其存在降解所使用化学前体的风险。因此在100℃和200℃之间的沉积温度似乎成为良好的折衷。

[0032] 因此,将ALD(Atomic Layer Deposition)沉积技术用于沉积第一和第二层,即一种特殊的薄层沉积技术,其能够在各种衬底上得到纳米级厚度的层和多层。与气相沉积(PVD)或化学气相沉积(CVD)相比,其通过(至少)两种化学前体之间的反应而直接在衬底表面上形成层,所述化学前体被依次和分别地导入沉积室。该沉积室或ALD反应器能够达到小于20Pa的本底压力,更优选地小于2Pa(具有本领域的专业人员通常所使用的单位,该压力优选地小于或等于0.01托)。

[0033] 因此,沉积“周期”包括在给定的时间、给定的流速(通常由导入气体的持续时间或“冲量”持续时间、以及气体的蒸气压力来控制,气体的蒸气压力本身由温度控制)下以气体形式将第一前体导入腔室。为了形成氧化铝 Al_2O_3 ,该第一前体为例如由载体气体运载的TMA(trimethylaluminium,三甲基铝),所述载体气体通常为氮分子。一小部分第一前体沉积在衬底的表面(以及腔室壁的表面)并与存在于待被覆表面的-OH端基进行化学反应,而余下部分由真空泵去除。接下来导入第二前体,例如水蒸气形式的水,其会与吸附在表面的第一前体反应以形成氧化铝。在沉积周期形成的层的厚度取决于沉积的材料,对于 Al_2O_3 典型地为0.11nm。接下来对给定的材料重复该周期,直至得到期望的层厚度。

[0034] 多层是通过改变前体的性质、特别为第一前体的性质来制备的。将作为第一前体的TDMAT(Tetrakis(dimethylamido)titanium,四(二甲基酰胺)钛)与作为第二前体的水结合,能够以每周期典型地为0.044nm的速率得到 TiO_2 。使用其它前体,可以得到其它氧化物,例如 ZrO_2 、 HfO_2 或 ZnO 。

[0035] 氧化层,例如天然氧化物层,通常在表面具有有利于沉积的-OH端基。可选地,在沉积之前,该表面可被氧化或颠倒导入前体的顺序。导入腔室的前体的剂量取决于沉积腔的特征、待被覆的零件的性质和表面。在氮分子流下达到的压力典型地为20Pa,具有通常处于10和50Pa之间的工作窗口,也取决于沉积腔室,所述氮分子流可以连续或不连续。

[0036] ALD沉积方法还能够沉积薄厚度的陶瓷层(氧化物、氮化物和碳化物),其极其均

匀且以亚纳米级尺寸极佳地控制。这能够被覆几何形状不规则且非常复杂的三维表面,这种三维表面难以通过其它薄层沉积技术进行被覆。

[0037] 令人惊讶地,在游丝与支承件接触的部分,也观察到游丝的被覆层的存在,所述被覆层是通过根据ALD技术沉积而制备的层得到的。此外,这些部分的品质(厚度和颜色均匀性)与直接暴露的游丝部分没有差别。其结果,极其便于支承件的制备和处理方法的实施,并减少对待处理或被覆的组件进行操作。如果不是这种情况,则需要避免待被覆的表面与支承件之间的任何接触。因此,方法的实施局限性显得尤其重要。

[0038] 注意到在执行处理方法之后实施的热处理没有降低游丝的快慢差率稳定性,所述热处理:在组合气体或者氮分子下,例如在150℃或200℃。

[0039] 图2图示了对于两组机件,钟表机件的平均快慢差率随时间的变化。该两组机件均安装有由NbZr合金制成的游丝。第一组包含阳极氧化的游丝,例如根据文献EP1039352的方法处理的游丝。参考曲线“ANOD”表示这些机件的快慢差率的变化。第二组包含根据第一实施方式的处理方法处理的游丝。参考曲线“ALD”表示这些机件的快慢差率的变化。在第一天的运行中观察到轻微漂移,小于每天1秒。在接下来的试验期间,快慢差率变化随时间变化完全稳定。由根据本发明处理的游丝得到的结果与由通过根据文献EP1039352的阳极氧化处理的游丝得到的结果完全具有可比性。

[0040] 在该方法的不同实施方式中,第一层和/或第二层可具有纳米级厚度,即几纳米的厚度,例如小于100nm,特别为小于60nm,更特别为小于20nm。例如,第一层的厚度在2nm和15nm之间,优选地在3nm和12nm之间和/或第二层的厚度在2nm和15nm之间,优选地在3nm和12nm之间。

[0041] 在该方法的不同实施方式中,被覆层3的总厚度优选地选自10和300nm之间,更优选地选自10nm和150nm之间,甚至更优选地在10nm和80nm之间,以便能够保证沉积的效果且不降低组件和/或沉积物的性能。

[0042] 设定最大厚度以便减小因在沉淀过程中产生于衬底/被覆层界面的残余约束应力而导致的被覆层龟裂的风险。这点对于如钟表游丝的组件是重要的,所述钟表游丝以拉伸/压缩或以弯曲而机械地受力。而且,沉积的被覆层越薄,游线被改变的机械性能越少。

[0043] 对根据本发明方法将不同多层被覆层沉积于由NbZr合金制成的衬底以不同层厚进行各项试验,结果示于下表:

[0044]

结构	颜色	总厚度	快慢差率稳定度
2个双层 (3nm Al ₂ O ₃ /3nm TiO ₂)	灰色	12nm	良好
3个双层 (5nm Al ₂ O ₃ /5nm TiO ₂)	赭石色	30nm	很好
3个双层 (9nm Al ₂ O ₃ /9nm TiO ₂)	蓝色	54nm	很好
3个双层 (11nm Al ₂ O ₃ /11nm TiO ₂)	蓝色	66nm	极好

[0045] 由此可见,氧化层的厚度对于实现良好的快慢差率稳定性相对不重要,该厚度可以根据期望的颜色来选择。因此,通过所使用的层结构,可容易地得到蓝色、淡紫色、紫红色、橙色、赭石色和灰绿色(见图3和4)。下文将会看到,通过改变所使用的材料,可实现其它颜色。

[0046] 图3图示了颜色范围,在实施将被覆层制备于钟表组件的本发明的方法的情况下,

通过选择第一氧化物 Al_2O_3 层的第一厚度和第二氧化物 TiO_2 层的第二厚度可以得到所述颜色范围,所述被覆层包含6个重叠的氧化物交替层,所述钟表组件包括由NbZr合金制成的基底或衬底。所有 Al_2O_3 层具有相同厚度 θ (Al_2O_3)。所有 TiO_2 层具有相同厚度 θ (TiO_2)。该附图以及后续附图是通过对光功率的光谱分布的数值计算得到的,所述光功率为通过光源垂直照射样品而反射的光功率,所述光源的光谱分布由色度标准D65给定。然后将该光谱分解为指定的色度空间,例如 $L^*a^*b^*$,以表示样品的外观。

[0047] 图4图示了颜色范围,在实施将被覆层制备于钟表组件的本发明的方法的情况下,通过对第一氧化物 Al_2O_3 层和第二氧化物 TiO_2 层选择相同的厚度可以得到所述颜色范围,所述被覆层包含6个重叠的氧化物交替层,所述钟表组件包含由NbZr合金制成的基底或衬底。所有 Al_2O_3 层与所有 TiO_2 层具有相同厚度 θ 。

[0048] 不同层的厚度可以随层的变化和材料的变化而不同,原则上,没有任何可识别的技术效果(除了被覆层显现的颜色)。如果希望得到包括 n 个双被覆层($\text{Al}_2\text{O}_3/\text{TiO}_2$)类型的蓝色被覆层, n 在3和5之间,则接近上面揭示的优化的解决方案为 $n=3$ 且各层的厚度为11nm。也可将各层的厚度减小至8.5nm或9nm,其仍然接近于图4所见的颜色。尽管如此,还是有必要考虑这样一个事实,通过减小游丝表观热弹性系数(对于参考图2的“ALD”的游丝减少为约5ppm/ $^{\circ}\text{C}$,这对应于大约0.2s/天/ $^{\circ}\text{C}$ 的摆轮游丝振荡器的热系数的降低)和增加扭矩,被覆层的形成改变游丝的弹性性能。因此需要在计算游丝形状时考虑这些差异和在制成游丝时实施不同的处理工艺,以在实施作为本发明课题的方法来沉积被覆层之后得到期望的热弹性系数和期望的扭矩。

[0049] 用单层、尤其为 Al_2O_3 或 TiO_2 单层进行试验。在大多情况下,所得到的快慢差率稳定性不令人满意。多层结构的使用比单层更有利,这是由于它能够以合理的层厚得到优异的快慢差率稳定性。

[0050] 为了得到钟表游丝的良好快慢差率稳定性,可考虑组合除($\text{Al}_2\text{O}_3/\text{TiO}_2$)以外的其它材料。

[0051] 因此,可使用:其它金属氧化物,特别为氧化物 ZrO_2 ;和/或组合不同氧化物层,以便优化六层或更多层的多层被覆层。还可考虑使用包含 n 个($\text{Al}_2\text{O}_3/\text{TiO}_2$)双层类型的被覆层(见图5)、包含 n 个($\text{TiO}_2/\text{ZrO}_2$)双层类型的被覆层、或 Al_2O_3 、 ZrO_2 、 TiO_2 、 HfO_2 和 ZnO 之间的其它组合,所述组合包含两种或超过两种材料。

[0052] 图5图示了颜色范围,在实施将被覆层制备于钟表组件的本发明的方法的情况下,通过选择第一氧化物 Al_2O_3 层的第一厚度和第二氧化物 ZrO_2 层的第二厚度可以得到所述颜色范围,所述被覆层包含6个重叠的氧化物交替层,所述钟表组件包括由NbZr合金制成的基底或衬底。所有 Al_2O_3 被覆层具有相同厚度 θ (Al_2O_3)。所有 ZrO_2 被覆层具有相同厚度 θ (ZrO_2)。

[0053] 在多层沉积物的情况下,注意到也能够得到接近目标蓝色的蓝色,即使在不同被覆层的厚度不同的情况下。当结合ALD技术精确控制被覆层厚度的能力与ALD技术的极好的再现能力,可以保证方法的可靠性。

[0054] 文献EP0886195、EP1039352和EP1258786提到了多种具有用于制备钟表游丝的适当性能的顺磁性合金,尤其是自补偿游丝,即具有适当的热弹性系数值的游丝。提到:顺磁性Nb-Zr合金,其包含5重量%和25重量%之间的Zr和以重量计至少500ppm的至少部分由氧形成的掺杂物;又或,可选地,基于Nb、Ta、V的顺磁性合金;又或,基于至少一种来自Nb、V、Ta

组中的元素和来自Ti、Zr、Hf组中的元素的合金,例如带有较小比例的Hf(尤其在2原子%和4原子%之间)的Nb-Hf合金。在表面处理方法的另一种实施方式中,所述方法被应用于由NbZr型合金制成的衬底;或基于Nb或Ta或V的合金的衬底;或基于至少一种来自Nb、V、Ta组中的元素和来自Ti、Zr、Hf组中的元素的合金的衬底,例如带有较小比例的Hf(尤其在2原子%和4原子%之间)的Nb-Hf合金。

[0055] 经常使用基于铁、镍或钴的铁磁性合金制造游丝(例如FeNiCr型泥瓦洛克斯合金(“Nivarox”合金))。在上述游丝上实施沉积试验:沉积和所得到的快慢差率稳定性是完全令人满意的,其带有 $[(Al_2O_3/TiO_2)_3]$ 型的六层被覆层结构,且层厚为11nm。在这种情况下所得到的层的颜色为淡蓝色,且如果希望,则可优化为图6所示的那样。图6图示了颜色范围,在实施将被覆层制备于钟表组件的本发明的方法的情况下,通过选择第一氧化物 Al_2O_3 层的第一厚度和第二氧化物 TiO_2 层的第二厚度可以得到所述颜色范围,所述被覆层包含6个重叠的氧化物交替层,所述钟表组件包括由FeNiCr合金制成的基底或衬底。所有 Al_2O_3 层具有相同厚度 $\theta(Al_2O_3)$ 。所有 TiO_2 层具有相同厚度 $\theta(TiO_2)$ 。无需说明,还可考虑沉积层与层之间厚度不同的被覆层。在表面处理方法的另一种实施方式中,所述方法应用于由FeNiCr型合金制成的衬底。

[0056] 专利EP1422436描述了钟表游丝的制备,所述钟表游丝由在外周具有氧化硅 SiO_2 沉积物的硅Si制成,从而实现热补偿。覆盖硅的氧化物 SiO_2 层可具有大约 $3\mu m$ 的厚度。使用ALD沉积技术,例如 $(Al_2O_3/TiO_2)_n$ 型沉积物,也能够得到随时间变化的良好的快慢差率稳定性。在该情况下,可以以图7所示的层的厚度和材料调节颜色。图7图示了颜色范围,在实施将被覆层制备于钟表组件的本发明的方法的情况下,通过选择第一氧化物 Al_2O_3 层的第一厚度和第二氧化物 TiO_2 层的第二厚度可以得到所述颜色范围,所述被覆层包含4个重叠的氧化物交替层,所述钟表组件包括由被覆有氧化硅层的Si制成的基底或衬底。所有 Al_2O_3 被覆层具有相同厚度 $\theta(Al_2O_3)$ 。所有 TiO_2 被覆层具有相同厚度 $\theta(TiO_2)$ 。通过交替45nm的 Al_2O_3 和50nm的 TiO_2 的层能够得到理想的层。无需说明,还可考虑沉积层与层之间厚度不同的层。在表面处理方法的另一种实施方式中,所述方法应用于由硅或被覆有氧化硅的硅制成的衬底。

[0057] 在不同的实施方式中,不同的氧化物层可具有不同的厚度,具体而言,相同性质的不同氧化物层可具有不同厚度。

[0058] 根据本发明的表面处理方法具有许多优点:

[0059] -能够稳定钟表游丝、尤其是由如Nb-Zr的顺磁性合金制成的或由如Si的抗磁性材料制成的游丝的快慢差率漂移;

[0060] -在低温下进行沉积或被覆而不影响游丝的晶体结构;

[0061] -能够将沉积的层的厚度以极其简单且非常好的重复性调节至期望值;

[0062] -被覆的各层的厚度以及游丝的颜色是非常均匀的;

[0063] -能够以完整和均匀地覆盖钟表组件的基底、甚至与支承件接触的方式制备各层;

[0064] 在全文中,术语“游丝”是指单独的游丝、或游丝及其基底和/或其内桩。

[0065] 在本发明的上下文中,为了找到阳极氧化NbZr合金的替换方法,制备了通过ALD技术沉积的多种类型的被覆层,其可减小由NbZr制成的游丝随时间变化的快慢差率漂移。通

过实施本发明课题的将氧化物被覆层沉积于钟表游丝表面的沉积方法,可得到与阳极氧化等同的结果,或者优于阳极氧化。

[0066] 本发明还涉及一种钟表组件,尤其是游丝,其通过所述方法获得。

[0067] 因此本发明涉及这种组件本身。

[0068] 所述组件包括基底10和被覆层3,被覆层3包含第一氧化物的第一层4和第二氧化物的第二层51。

[0069] 第一层和/或第二层可具有纳米级厚度,即小于100nm的厚度。

[0070] 可通过ALD沉积型工艺沉积第一层和/或第二层。

[0071] 第一氧化物可为 ZrO_2 或 TiO_2 或 HfO_2 或 ZnO 或优选地为 Al_2O_3 。还可使用其它氧化物。

[0072] 在使用第一氧化物的情况下,第二氧化物可与第一氧化物不同且可为 Al_2O_3 或 ZrO_2 或 HfO_2 或 ZnO 或优选地为 TiO_2 。

[0073] 钟表组件的基底可由NbZr型合金或硅或覆盖有 SiO_2 的硅或FeNiCr型合金制成。然而,钟表组件的基底不限于这些材料,还可由其它适合的材料制成,如金刚石或石英。

[0074] 钟表组件的基底可由基于Nb或Ta或V的合金制成。

[0075] 被覆层可包括多个重叠层,尤其是2个或3个或4个重叠层,各重叠层包含第一层和第二层。

[0076] 所述组件可为:

[0077] -第一层的厚度在2nm和60nm之间,优选地在2nm和15nm之间,优选地在3nm和12nm之间,或

[0078] -如果钟表组件的基底由NbZr型合金或FeNiCr型合金制成,则第一层的厚度在2nm和15nm之间,优选地在3nm和12nm之间,或

[0079] -如果钟表组件的基底由硅或覆盖有 SiO_2 的硅制成,则第一层的厚度在3nm和60nm之间,优选地在20nm和60nm之间,优选地在40nm和60nm之间。

[0080] 所述组件可为:

[0081] -第二层的厚度在2nm和60nm之间,优选地在2nm和15nm之间,优选地在3nm和12nm之间,或

[0082] -如果钟表组件的基底由NbZr型合金或FeNiCr型合金制成,则第二层的厚度在2nm和15nm之间,优选地在3nm和12nm之间,或

[0083] -如果钟表组件的基底由硅或覆盖有 SiO_2 的硅制成,则第二层的厚度在3nm和60nm之间,优选地在20nm和60nm之间,优选地在40nm和60nm之间。

[0084] 各层可完整地覆盖钟表组件的基底。

[0085] 第一和第二层具有不同的化学性质。

[0086] 第一氧化物和/或第二氧化物和/或第一层与第二层形式的第一氧化物和第二氧化物有利地具有负热弹性系数。

[0087] 因此,一方面基底以及另一方面至少一所述层具有相反符号的热弹性系数。

[0088] 例如,带有根据本发明的层的由NbZr制成的游丝与来自同一制造批次的无附加层的游丝相比显示更低的热弹性系数(摆轮游丝振荡器的热系数偏差为 $-0.2s/天/^{\circ}C$)。同样,带有根据本发明的层的由Si/ SiO_2 制成的游丝与来自同一制造批次的无附加层的游丝相比热弹性系数明显更低(摆轮游丝振荡器的热系数偏差为 $-0.9s/天/^{\circ}C$)。在这两种情况中,表

明第一和/或第二氧化物的热弹性系数高度为负,例如与硅的热弹性系数有相同符号。假设第一和第二氧化物具有相同的热弹性系数,可估算出该热弹性系数大约为-500ppm/°C。因此在计算游丝形状时需要考虑不同层的材料和厚度和在制造游丝时考虑不同的实施处理方法,以得到适于制备具有良好频率和热补偿性能的摆轮游丝振荡器或谐振器的游丝的热弹性系数和扭矩。

[0089] 在一个不同的实施方式中,可用第一层41由第一氮化物制成和/或第二层51由第二氮化物制成。那么,第一和第二层可为氧化物或氮化物、或分别为氧化物和氮化物、或分别为氮化物或氧化物。

[0090] 第一氮化物可为AlTiCN或AlN或TiN,但是也可以使用其它氮化物。

[0091] 在使用第一氮化物的情况下,第二氮化物与第一氮化物不同且可为AlTiCN或AlN或TiN。

[0092] 在另一不同的实施方式中,第一层41由第一碳化物制成和/或第二层51由第二碳化物制成。那么,第一和第二层可为氧化物或氮化物或碳化物。因此,第一和第二层可为:

[0093] -氧化物,或

[0094] -氮化物,或

[0095] -碳化物,或

[0096] -分别为氧化物和氮化物,或

[0097] -分别为氮化物和氧化物,或

[0098] -分别为氧化物和碳化物,或

[0099] -分别为碳化物和氧化物,或

[0100] -分别为氮化物和碳化物,或

[0101] -分别为碳化物和氮化物。

[0102] 第一或第二碳化物可为例如AlTiCN。

[0103] 除非逻辑上或技术上不相容,否则上述组件的所有特征可相组合。

[0104] 本发明还涉及的机件,其包括如前面定义的钟表组件。

[0105] 本发明还涉及钟表物品,尤其是手表,包括如前面定义的机件或如前面定义的钟表组件。

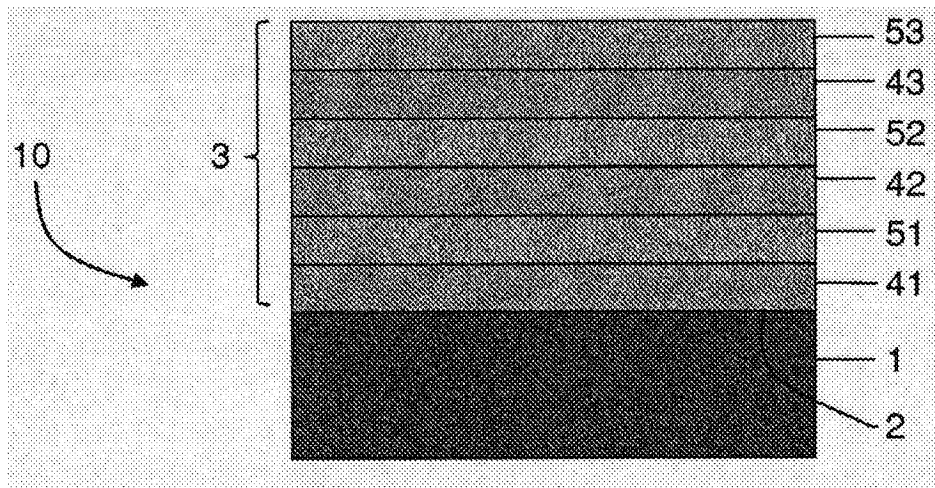


图1

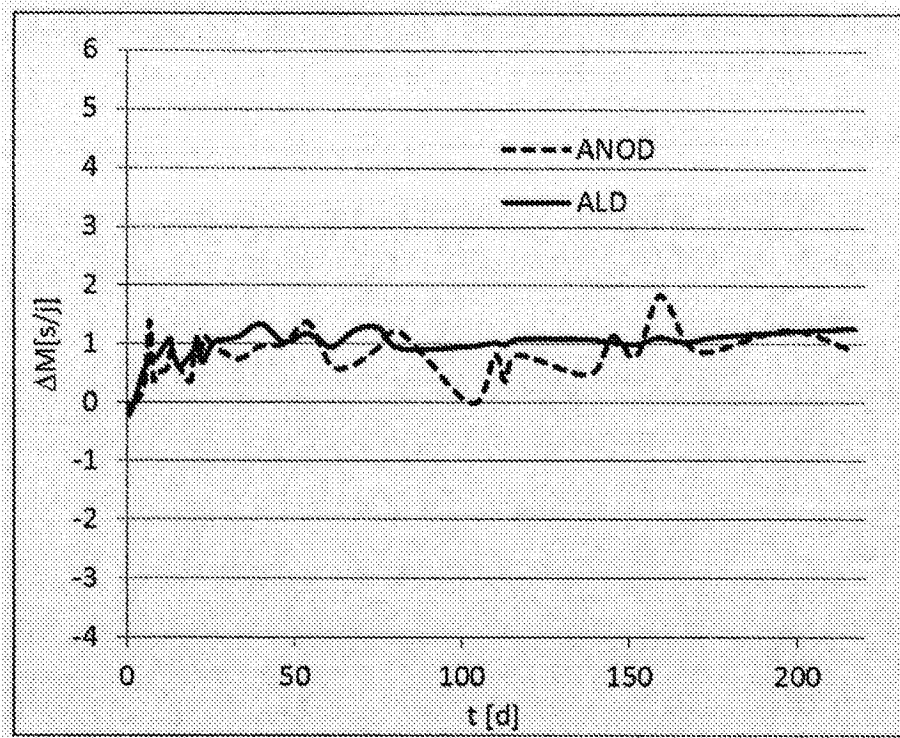


图2

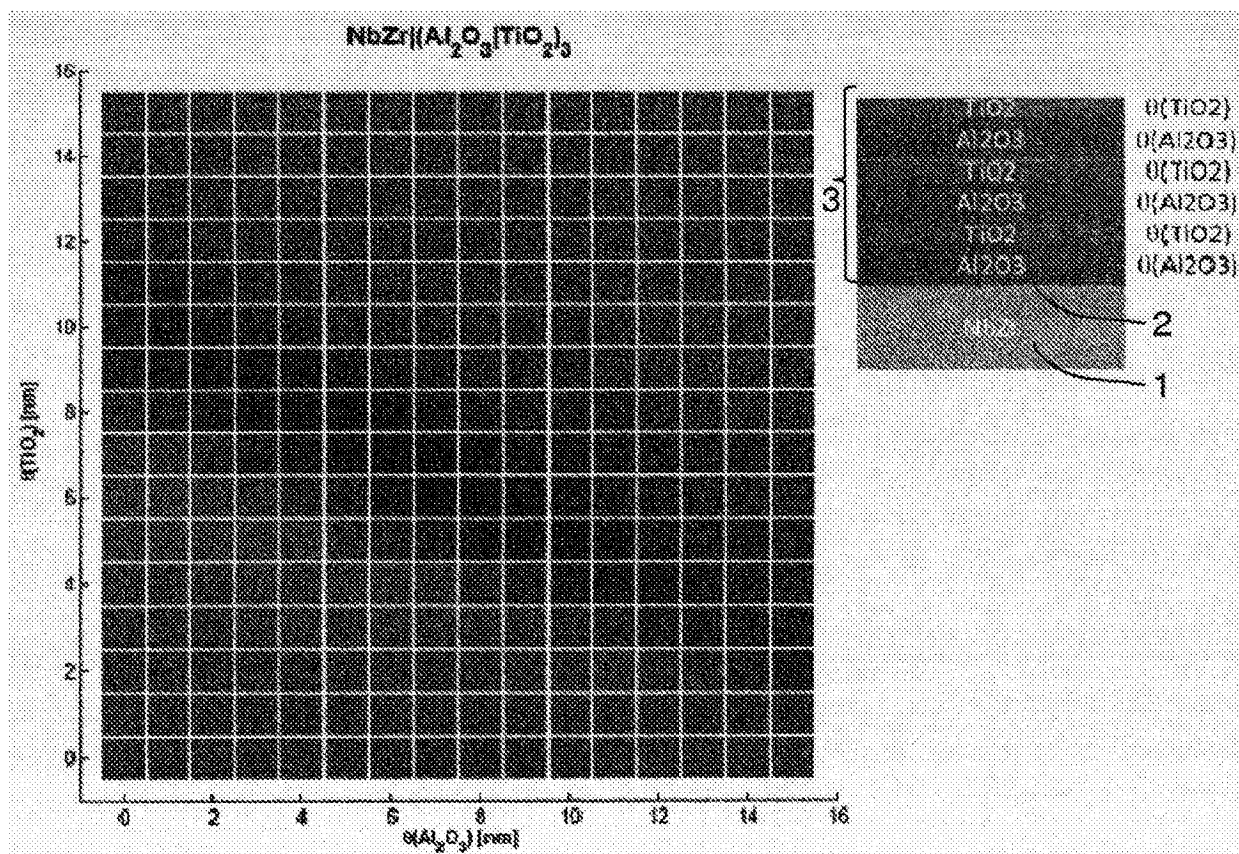


图3

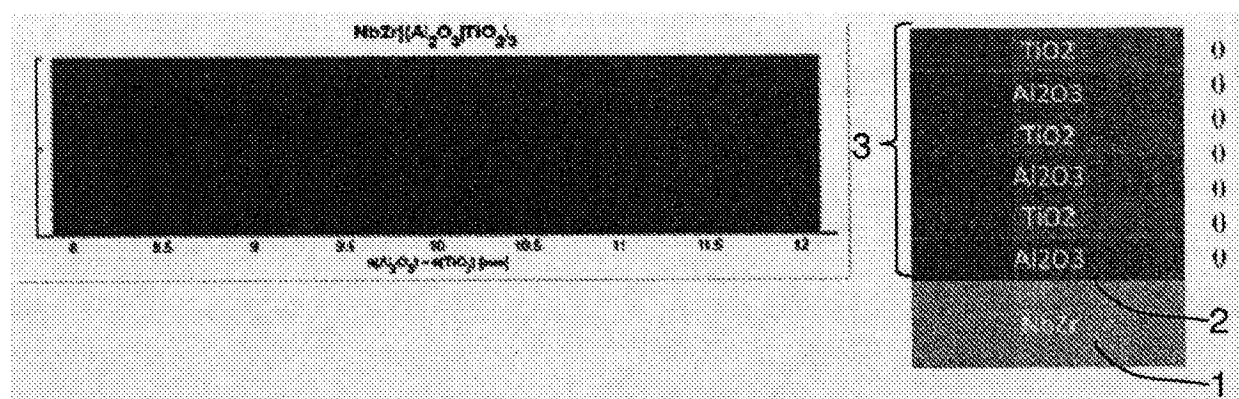


图4

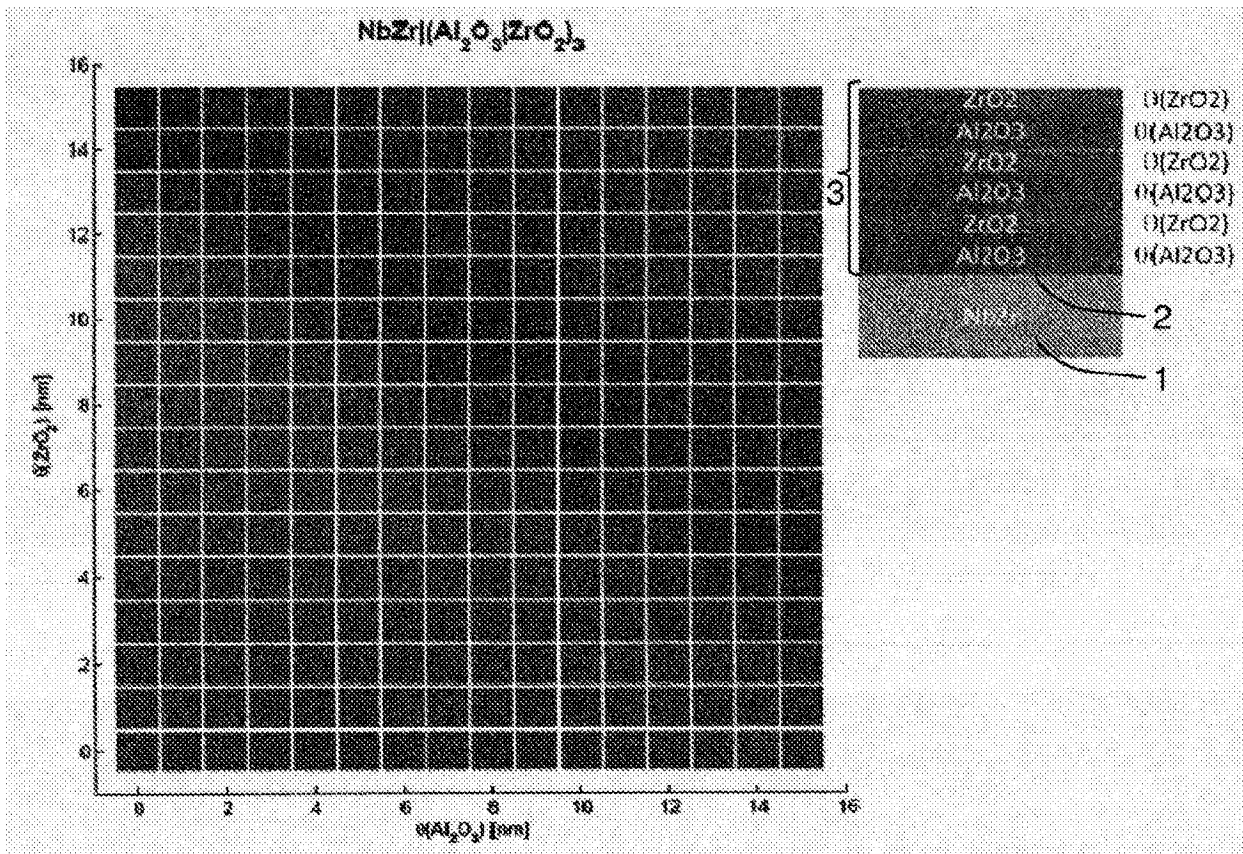


图5

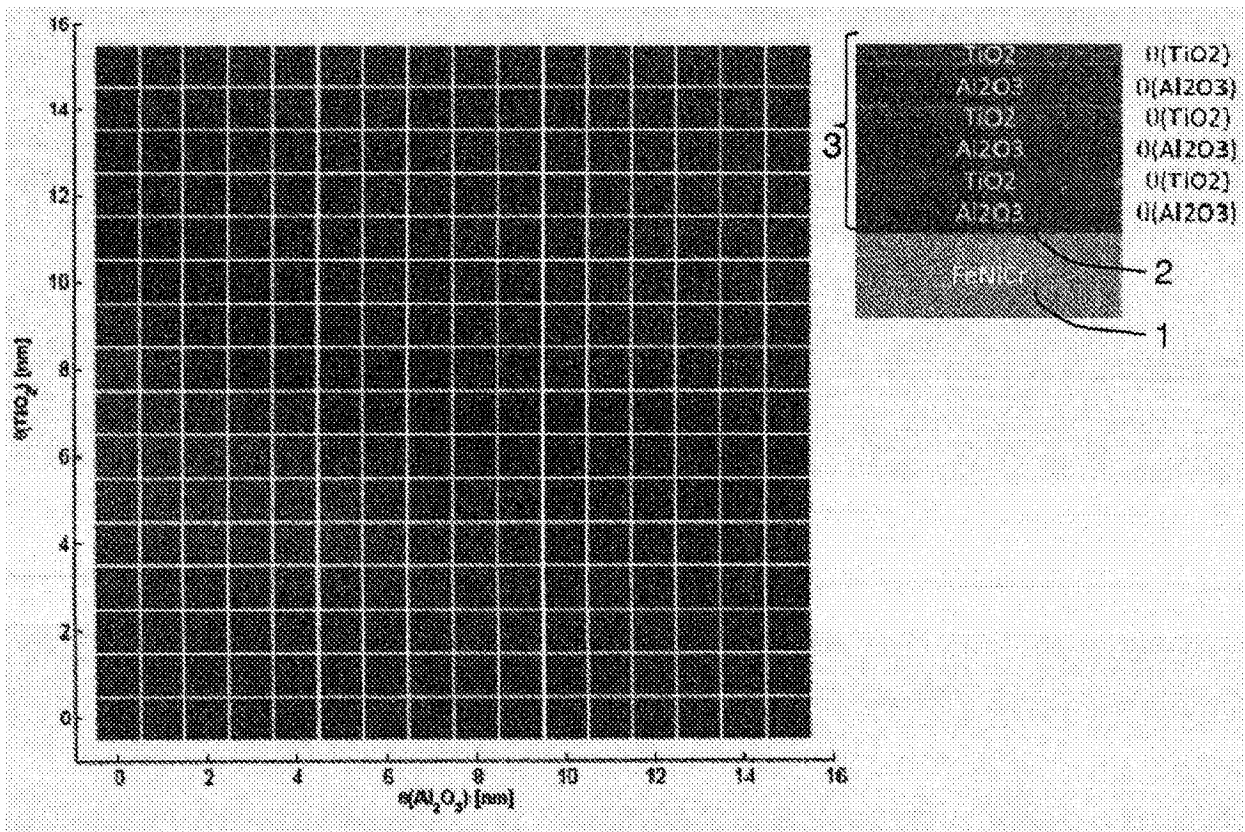


图6

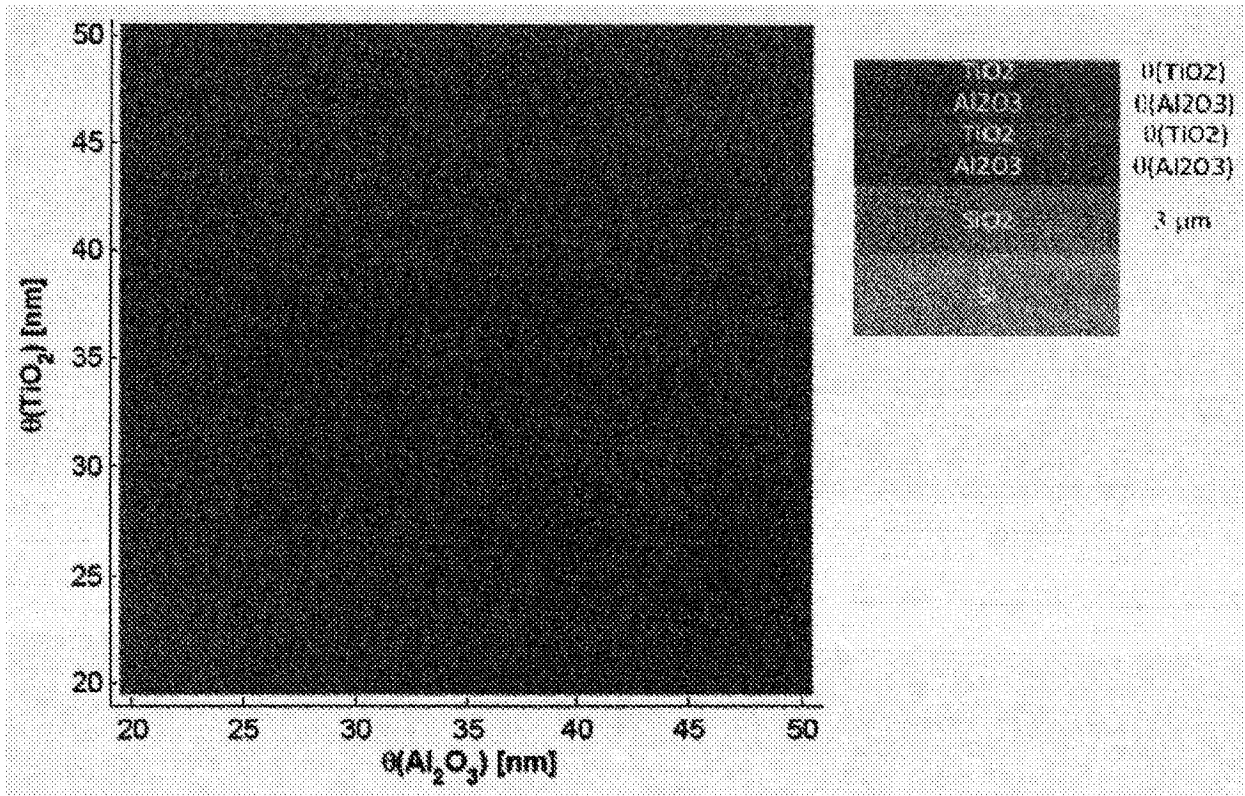


图7