

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4011557号

(P4011557)

(45) 発行日 平成19年11月21日(2007.11.21)

(24) 登録日 平成19年9月14日(2007.9.14)

(51) Int.Cl.

F I

G O 2 F 1/1345 (2006.01)

G O 2 F 1/1345

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

請求項の数 10 (全 10 頁)

(21) 出願番号	特願2004-89053 (P2004-89053)	(73) 特許権者	000006013
(22) 出願日	平成16年3月25日(2004.3.25)		三菱電機株式会社
(65) 公開番号	特開2005-275054 (P2005-275054A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成17年10月6日(2005.10.6)	(74) 代理人	100103894
審査請求日	平成18年1月19日(2006.1.19)		弁理士 冢入 健
早期審査対象出願		(72) 発明者	升谷 雄一
			熊本県菊池郡西合志町御代志997番地
			株式会社アドバンスト・ディスプレイ内
		(72) 発明者	永野 慎吾
			熊本県菊池郡西合志町御代志997番地
			株式会社アドバンスト・ディスプレイ内
		審査官	奥田 雄介
			最終頁に続く

(54) 【発明の名称】 液晶表示装置および液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

複数のゲート配線と複数のソース配線の各交差部に対応して形成された薄膜トランジスタ

、  
前記薄膜トランジスタに接続された画素電極、

前記画素電極に対向して形成された対向電極、

前記ゲート配線に電圧を印加するためのゲート端子、

前記ゲート配線と前記ゲート端子とを接続する表示領域外にある引き出し配線

を有するアレイ基板と、

前記アレイ基板に対向する対向基板とを備え、

前記引き出し配線の上層に、絶縁膜を介して導電層を配設し、

前記導電層は、透光性を有する導電膜で形成されたことを特徴とする表示装置。

【請求項2】

複数のゲート配線と複数のソース配線の各交差部に対応して形成された薄膜トランジスタ

、  
前記薄膜トランジスタに接続された画素電極、

前記画素電極に対向して形成され、共通信号線に接続された対向電極、

複数の前記共通信号線を共通に接続する接続線、

前記ゲート配線に電圧を印加するためのゲート端子、

前記ゲート配線と前記ゲート端子とを接続する表示領域外にある引き出し配線

10

20

を有するアレイ基板と、  
前記アレイ基板に対向する対向基板とを備え、  
前記接続線以外に、前記引き出し配線の上層に絶縁膜を介して導電層を配設し、  
前記導電層は、透光性を有する導電膜で形成されたことを特徴とする液晶表示装置。

【請求項 3】

複数のゲート配線と複数のソース配線の各交差部に対応して形成された薄膜トランジスタ  
、  
前記薄膜トランジスタに接続された画素電極、  
前記画素電極に対向して形成され、共通信号線に接続された対向電極、  
複数の前記共通信号線を共通に接続する接続線、  
前記ゲート配線に電圧を印加するためのゲート端子、  
前記ゲート配線と前記ゲート端子とを接続する表示領域外にある引き出し配線  
を有するアレイ基板と、  
前記アレイ基板に対向する対向基板とを備え、  
前記引き出し配線の上層に、絶縁膜を介して前記接続線を前記ゲート端子側に延在させて  
形成した導電層を配設し、  
前記導電層は、透光性を有する導電膜で形成されたことを特徴とする液晶表示装置。

10

【請求項 4】

複数のゲート配線と複数のソース配線の各交差部に対応して形成された薄膜トランジスタ  
、  
前記薄膜トランジスタに接続された画素電極、  
前記画素電極に対向して形成され、共通信号線に接続された対向電極、  
複数の前記共通信号線を変換部によって共通に接続する接続線、  
前記ゲート配線に電圧を印加するためのゲート端子、  
前記ゲート配線と前記ゲート端子とを接続する表示領域外にある引き出し配線  
を有するアレイ基板と、  
前記アレイ基板に対向する対向基板とを備え、  
前記引き出し線の上層に、絶縁膜を介して前記変換部と同一層で形成した導電層を配設し  
、  
前記導電層は、透光性を有する導電膜で形成されたことを特徴とする液晶表示装置。

20

30

【請求項 5】

導電層は、変換部をゲート端子側に延在させて形成したことを特徴とする請求項 4 記載の液晶表示装置。

【請求項 6】

導電層は、最上層であり、画素電極または対向電極と同一材且つ同一層であることを特徴とする請求項 1 乃至 5 のいずれかに記載の液晶表示装置。

【請求項 7】

導電層は、ゲート配線及びソース配線とは異なる層であることを特徴とする請求項 1 乃至 6 のいずれかに記載の液晶表示装置。

【請求項 8】

ゲート端子は、導電層と同一材且つ同一層であり、絶縁膜に設けられたコンタクトホールを介して引き出し配線と接続されたことを特徴とする請求項 1 乃至 7 のいずれかに記載の液晶表示装置。

40

【請求項 9】

絶縁膜は、ゲート配線上に形成したゲート絶縁膜と、ソース配線上に形成した保護膜とを有することを特徴とする請求項 1 乃至 8 のいずれかに記載の液晶表示装置。

【請求項 10】

導電層は、共通信号線の電位としたことを特徴とする請求項 1 乃至 9 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

50

## 【技術分野】

## 【0001】

この発明は、面内応答型液晶表示装置（以下、IPS（in plane switching）パネルと称す）に関する。さらに詳しくは、表示領域のゲート端子近傍の白抜けをなくし表示特性を向上した構造の液晶表示装置およびその製造方法に関する。

## 【背景技術】

## 【0002】

従来のIPSパネルにおいては、画素電極PXは、対向電圧信号線CLと接続された対向電極CTとの間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている（例えば、特許文献1参照）。

10

## 【0003】

【特許文献1】特開2003-295210号公報（第4-5頁、第2図）

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

従来のIPSパネルでは、透明基板SUB1上のゲート信号線GLとゲート端子とを結び引き出し配線、詳しくは、表示領域外の隣接するゲート端子間の間隔が隣接するゲート配線間の間隔より狭いためにゲート端子に近いほど配線ピッチが狭くなる引き出し配線群（以下、テーパーゲート配線部と称す）から発生する電界により、対向基板である透明基板SUB2の電位変動を誘発し、ゲート端子近傍の液晶表示部ARに白抜けが生じるという問題点があった。

20

## 【0005】

この発明は、上述のような課題を解決するためになされたもので、IPSパネルを用いた場合において、テーパーゲート配線部から発生する電界を遮蔽し、対向基板の電位変動を防止することで、ゲート端子近傍の表示領域に白抜けを生じない液晶表示装置を得るものである。

## 【課題を解決するための手段】

## 【0006】

この発明に係る液晶表示装置は、複数のゲート配線と複数のソース配線の各交差部に対応して形成された薄膜トランジスタ、前記薄膜トランジスタに接続された画素電極、前記画素電極に対向して形成された対向電極、前記ゲート配線に電圧を印加するためのゲート端子、前記ゲート配線と前記ゲート端子とを接続する表示領域外にある引き出し配線を有するアレイ基板と、前記アレイ基板に対向する対向基板とを備え、前記引き出し配線の上層に、絶縁膜を介して導電層を配設したことを特徴とする。

30

## 【発明の効果】

## 【0007】

この発明は、引き出し配線の上層に絶縁膜を介して導電層を配設したことにより、引き出し配線から発生する電界を導電層が遮蔽し、対向基板の電位変動を防止することで、ゲート端子近傍の表示領域に白抜けを生じず表示品位を向上することが可能となる。

## 【発明を実施するための最良の形態】

40

## 【0008】

実施の形態1.

図1はこの発明を実施するための実施の形態1における液晶表示装置の薄膜トランジスタ（以下、TFTと称す）近傍を拡大した平面図、図2は図1に示すTFT近傍の矢視A-A線からみた部分断面の製造工程を示した説明図、図3はこの発明を実施するための実施の形態1における液晶表示装置のゲート端子側の端部を示した平面図、図4は図3に示すテーパーゲート配線部近傍の矢視B-B線からみた部分断面の製造工程を示した説明図、図5はこの発明を実施するための実施の形態1における液晶表示装置のテーパーゲート配線部近傍を拡大した平面図、図6は図5に示すテーパーゲート配線部近傍の矢視C-C線からみた部分断面の製造工程を示した説明図である。

50

## 【 0 0 0 9 】

図 1 ~ 図 6 において、透明な絶縁性基板である第 1 の基板 1 a 上に表示領域 2 を形成する画素が配設され、各画素は T F T 3 を具備している。ゲート配線 4 はゲート絶縁膜 5 を介してソース配線 6 と交差しており、T F T 3 は複数のゲート配線 4 と複数のソース配線 6 の各交差部に対応して形成されている。T F T 3 のゲート電極 4 a はゲート配線 4 の一部であり、ソース電極 6 a はソース配線 6 の一部であり、ドレイン電極 6 b は第 1 のコンタクトホール 7 を介して画素電極 8 に接続されている。

## 【 0 0 1 0 】

T F T 3 に接続された櫛歯状の画素電極 8 と、画素電極 8 の櫛歯とほぼ並行かつ交互に対応して形成され、共通信号線 1 1 に第 2 のコンタクトホール 9 を介して接続された櫛歯状の対向電極 1 0 との間に電圧を印加することによって、第 1 の基板 1 a 面にほぼ平行な電界を発生させる。画素電極 8 は、クロム ( C r ) 等の金属や I T O ( Indium Tin Oxide ) 等の透明性導電膜により形成されている。

10

## 【 0 0 1 1 】

共通信号線 1 1 は、一般的に、表示装置全体として同一の電圧が印加されるため、表示領域 2 の外側に配設された接続線 1 2 に変換部 1 3 を介して複数の共通信号線 1 1 を共通に接続する。共通信号線 1 1 は、クロム ( C r ) 等の金属からなる。

この例では、ソース配線 6、画素電極 8、対向電極 1 0 は、中央部において 1 回屈曲している。そして、この屈曲点は、共通信号線 1 1 に対応する位置に設けられている。このように、屈曲した電極構成により、2 方向の液晶の駆動方向を得ることができ、I P S パネルで特定方向におこる視角特性の悪化を改善することができる。

20

## 【 0 0 1 2 】

各ゲート配線 4 およびソース配線 6 は、表示領域 2 からテーパーゲート配線部 1 4 およびテーパーソース配線部 1 5 によりそれぞれ引き出され、第 1 の基板 1 a の端部近傍に形成されたゲート端子 1 6 とソース端子 1 7 にそれぞれ接続されている。また、接続線 1 2 は、ゲート端子 1 6 またはソース端子 1 7 と並行に形成された共通信号線端子 2 3 に接続されている。

ゲート端子 1 6、ソース端子 1 7 および共通信号線端子 2 3 に、例えば、A C F ( Anisotropic Conductive Film : 異方性導電膜 ) などの導電性材料により、フィルム基板に実装された駆動回路などが接続されている。

30

以下、第 1 の基板 1 a 上に T F T 3 を形成した基板をアレイ基板と称す。

## 【 0 0 1 3 】

第 1 の基板 1 a に対向する第 2 の基板 1 b と第 1 の基板 1 a との間隙に複数のスペーサを配置し、二枚の基板を等間隔に保持している。また、第 1 の基板 1 a と第 2 の基板 1 b の周辺部に配置され両基板を貼り合わせるシール材と封止材により液晶を封入させる。第 2 の基板 1 b 上には、着色層、遮光層、液晶に初期配向をもたせる配向膜および光を偏光させる偏光板などが形成され、アレイ基板に対向することで対向基板と称す。

## 【 0 0 1 4 】

第 1 の基板 1 a 上のテーパーゲート配線部 1 4 の上層には絶縁膜を介して導電層 1 8 を形成するが、この実施の形態 1 においては、絶縁膜はゲート配線 4 およびソース配線 6 を絶縁するゲート絶縁膜 5 と後述する保護膜 2 1 であり、導電層 1 8 は画素電極 8 と同一の製造工程で形成された、すなわち、同一層の導電膜により形成している。

40

なお、この導電層 1 8 のパターンは、第 2 の基板 1 b 側から見てテーパーゲート配線部 1 4 をすべて覆うような領域に配設することがテーパーゲート配線部 1 4 から発生する電界を漏れなく遮蔽することができ好ましいが、ゲート端子 1 6 近傍の表示領域 2 に白抜けを生じない範囲で導電層 1 8 のパターンをゲート端子 1 6 から表示領域側に狭めてもよい。

## 【 0 0 1 5 】

つぎに、本発明の実施の形態 1 にかかる液晶表示装置の製造方法を図 2、図 4 および図 6 を用いて説明する。

まず、図 2 ( a )、図 4 ( a ) および図 6 ( a ) に示すように、絶縁性基板上に C r、A

50

1、Ti、Ta、Mo、W、Ni、Cu、Au、Ag等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法等により成膜し、写真製版・加工により、ゲート配線4、ゲート電極4a、共通信号線11およびテーパゲート配線部14を形成する。

【0016】

次に、図2(b)、図4(b)および図6(b)に示すように、窒化シリコン等よりなるゲート絶縁膜5を形成し、さらに非晶質Si、多結晶poly-Si等よりなる半導体膜19、n型のTFTの場合はP等の不純物を高濃度にドーピングしたn<sup>+</sup>非晶質Si、n<sup>+</sup>多結晶poly-Si等よりなるコンタクト膜20を、連続的に例えばプラズマCVD、常圧CVD、減圧CVD法で成膜する。

10

次いで、半導体膜19およびコンタクト膜20を島状に加工する。

【0017】

次に、図2(c)、図4(c)および図6(c)に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法で成膜後、写真製版と微細加工技術により、ソース配線6、ソース電極6a、ドレイン電極6b、テーパソース配線部15、接続線12および保持容量電極等を形成する。

さらに、ソース電極6aおよびドレイン電極6bあるいはそれらを形成したホトレジストをマスクとしてコンタクト膜20をエッチングし、チャンネル領域から取り除く。

【0018】

20

次いで、図2(d)、図4(d)および図6(d)に示すように、窒化シリコンや酸化シリコン、無機絶縁膜または有機樹脂等からなる保護膜21を成膜する。

その後、写真製版とそれに続くエッチングにより、第1のコンタクトホール7、第2のコンタクトホール9、テーパゲート配線部14とゲート端子16および共通信号線11と変換部13とを接続する第3のコンタクトホール22、ならびにテーパソース配線部15とソース端子17および接続線12と共通信号線端子23または変換部13とを接続する第4のコンタクトホール24を形成する。

【0019】

最後に、図2(e)、図4(e)および図6(e)に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等を成膜後、パターニングすることで、画素電極8、対向電極10、ゲート端子16、ソース端子17、変換部13、導電層18および共通信号線端子23を形成する。

30

【0020】

以上の工程により、本実施の形態におけるIPSパネルを構成するアレイ基板を作製することができる。さらに、このアレイ基板と対向基板の間に液晶を挟持し、シール材にて接合する。このときラビング、光配向等の方法により液晶分子を所定の角度で配向させる。なお、液晶を配向させる方法は、既知のどのような方法を用いてもよい。さらに、ゲート配線4、ソース配線6、共通信号線11にそれぞれゲート線駆動回路、ソース線駆動回路、共通信号線用電源を接続することにより液晶表示装置を作製する。

40

【0021】

以上のように、この実施の形態1においては、導電層18をゲート絶縁膜5および保護膜21を介してテーパゲート配線部14の上層に配設することで、テーパゲート配線部14から発生する電界を導電層18によって遮蔽し、対向基板の電位変動を防止することで、ゲート端子16近傍の表示領域2に白抜けを生じさせない液晶表示装置を得ることができる。

【0022】

また、導電層18を画素電極8と同一工程で形成することで、導電層18を形成するための写真製版におけるマスク数の増加による製造工程数の増加や、導電層18の材料を新たに追加することなく、液晶表示装置を得ることができる。

50

## 【 0 0 2 3 】

なお、この実施の形態 1 では、導電層 1 8 と変換部 1 3 とを離間して形成しているが、図 7 に示すように、変換部 1 3 をゲート端子 1 6 側に延在させ導電層 1 8 を兼用することで、導電層 1 8 を共通信号線 1 1 と電氣的に接続し、固定電位によってシールドさせることができるので好ましい。図 7 はこの発明を実施するための実施の形態 1 における他の液晶表示装置のテーパゲート配線部近傍を拡大した平面図である。

## 【 0 0 2 4 】

また、この実施の形態 1 では、導電層 1 8 を画素電極 8 と同一工程で形成しているが、図 8 に示すように、ソース配線 6、ソース電極 6 a、ドレイン電極 6 b、テーパソース配線部 1 5、接続線 1 2 および保持容量電極等と同一工程で形成しても、導電層 1 8 がテー

10

## 【 0 0 2 5 】

また、この実施の形態 1 では、導電層 1 8 と接続線 1 2 とを離間して形成しているが、図 9 に示すように、接続線 1 2 をゲート端子 1 6 側に延在させ導電層 1 8 を兼用することで、導電層 1 8 を共通信号線 1 1 と電氣的に接続し、固定電位によってシールドさせることができるので好ましい。図 9 はこの発明を実施するための実施の形態 1 における他の液晶表示装置のテーパゲート配線部近傍を拡大した平面図である。

## 【 0 0 2 6 】

20

また、この実施の形態 1 では、導電層 1 8 をアレイ基板上に形成しているが、対向基板上のテーパゲート配線部 1 4 に対応する領域に導電層 1 8 を形成しても、導電層 1 8 がテーパゲート配線部 1 4 から発生する電界を遮蔽することができるので、同様の効果が得られる。

## 【 図面の簡単な説明 】

## 【 0 0 2 7 】

【 図 1 】 この発明を実施するための実施の形態 1 における液晶表示装置の T F T 近傍を拡大した平面図である。

【 図 2 】 図 1 に示す T F T 近傍の矢視 A - A 線からみた部分断面の製造工程を示した説明図である。

30

【 図 3 】 この発明を実施するための実施の形態 1 における液晶表示装置のゲート端子側の端部を示した平面図である。

【 図 4 】 図 3 に示すテーパゲート配線部近傍の矢視 B - B 線からみた部分断面の製造工程を示した説明図である。

【 図 5 】 この発明を実施するための実施の形態 1 における液晶表示装置のテーパゲート配線部近傍を拡大した平面図である。

【 図 6 】 図 5 に示すテーパゲート配線部近傍の矢視 C - C 線からみた部分断面の製造工程を示した説明図である。

【 図 7 】 この発明を実施するための実施の形態 1 における他の液晶表示装置のテーパゲート配線部近傍を拡大した平面図である。

40

【 図 8 】 図 3 に示すテーパゲート配線部近傍の矢視 B - B 線からみた部分断面の他の製造工程を示した説明図である。

【 図 9 】 この発明を実施するための実施の形態 1 における他の液晶表示装置のテーパゲート配線部近傍を拡大した平面図である。

## 【 符号の説明 】

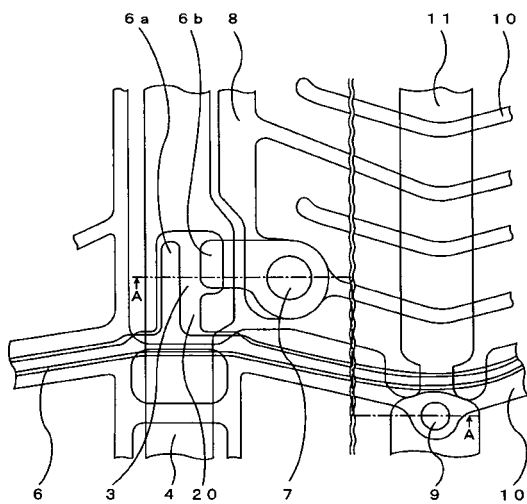
## 【 0 0 2 8 】

1 a 第 1 の基板、 1 b 第 2 の基板、 2 表示領域、 3 T F T、 4 ゲート配線、 4 a ゲート電極、 5 ゲート絶縁膜、 6 ソース配線、 6 a ソース電極、 6 b ドレイン電極、 7 第 1 のコンタクトホール、 8 画素電極、 9 第 2 のコンタクトホール、 1 0 対向電極、 1 1 共通信号線、 1 2 接続線、 1 3 変換部、 1 4 テーパゲート配

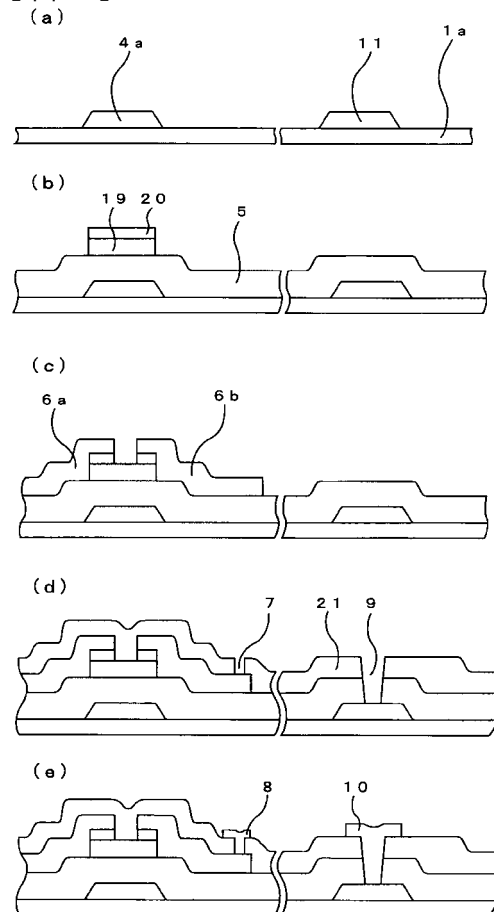
50

線部、15 テーパーソース配線部、16 ゲート端子、17 ソース端子、18 導電層、19 半導体層、20 コンタクト膜、21 保護膜、22 第3のコンタクトホール、23 共通信号線、24 第4のコンタクトホール

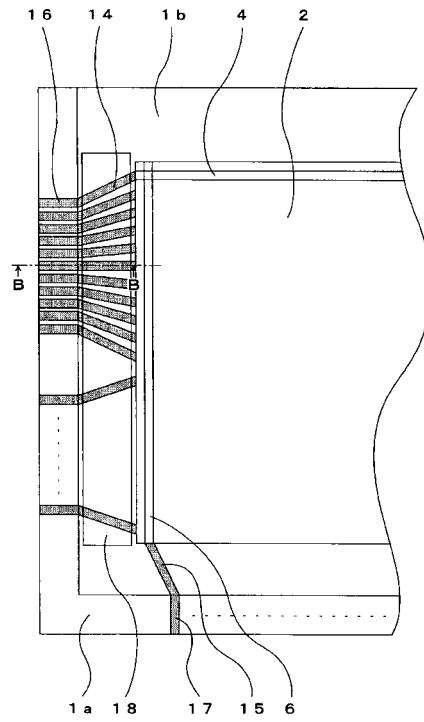
【図1】



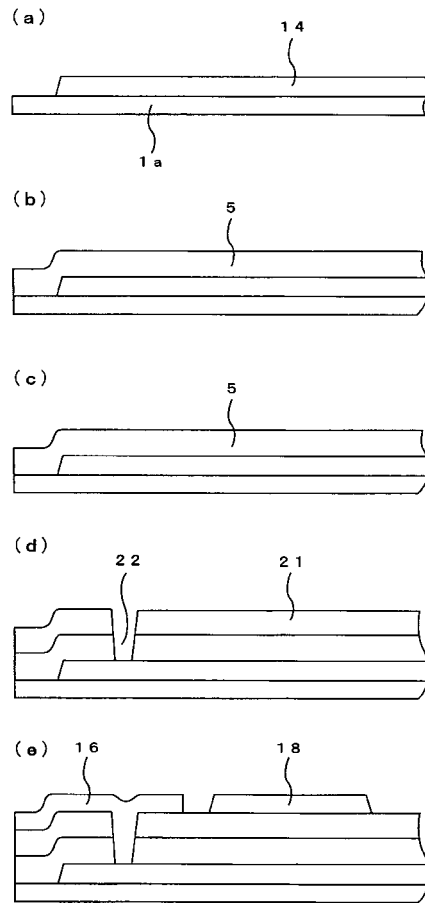
【図2】



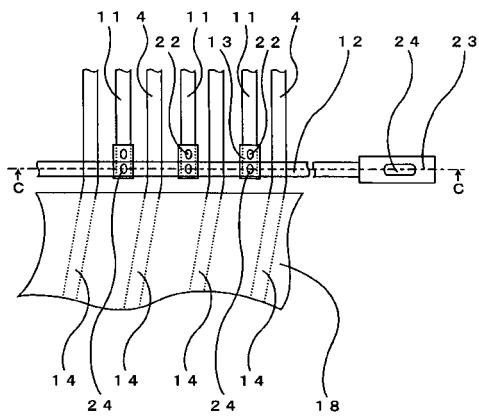
【図 3】



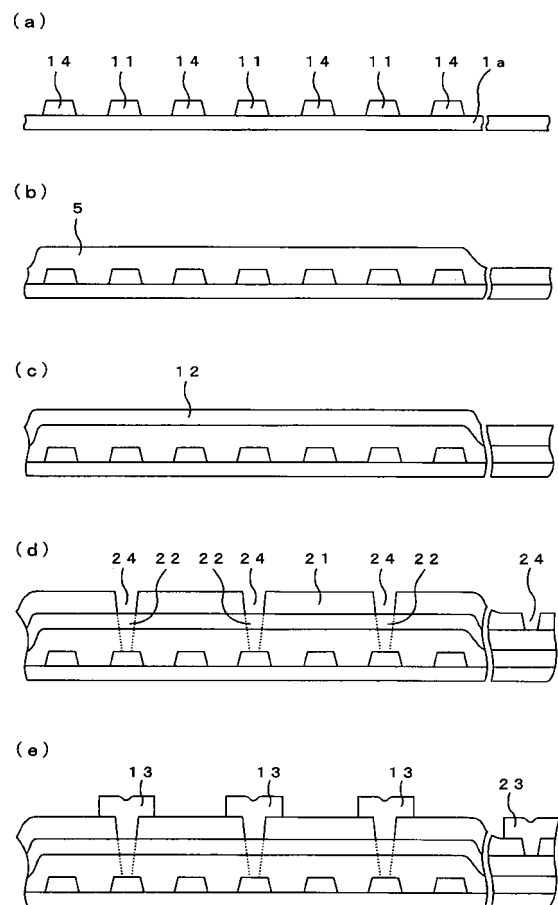
【図 4】



【図 5】

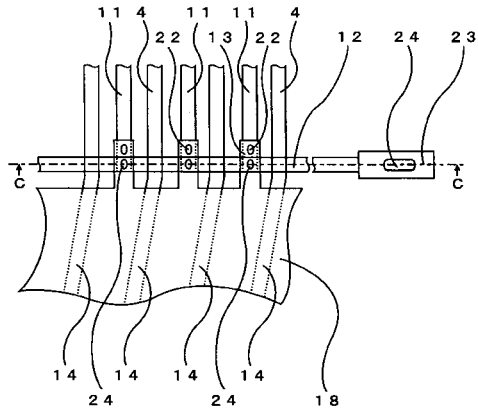


【図 6】

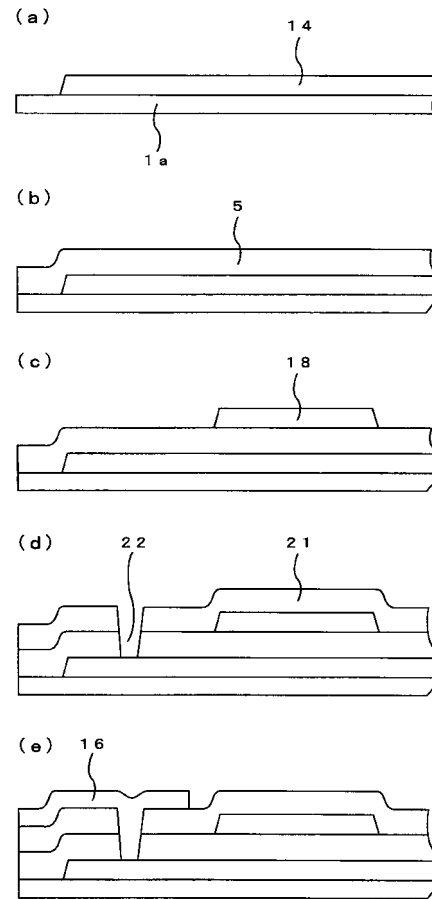




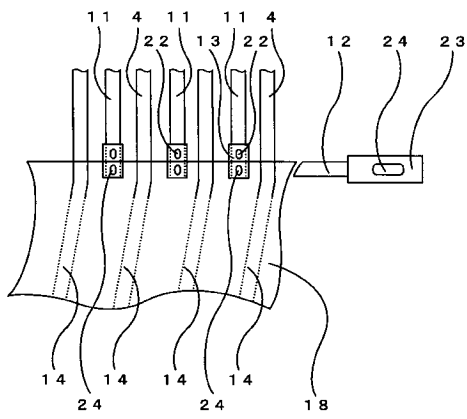
【図 7】



【図 8】



【図 9】



---

フロントページの続き

- (56)参考文献 特開平08 - 171082 (JP, A)  
特開平09 - 080480 (JP, A)  
特開平10 - 020335 (JP, A)  
特開2002 - 156653 (JP, A)  
特開2002 - 189228 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F        1 / 1 3 4 5

G 0 2 F        1 / 1 3 6 8