



URZĄD
PATENTOWY
PRL

Patent dodatkowy
do patentu nr ———

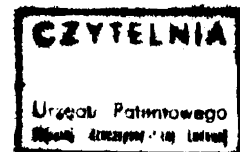
Zgłoszono: 83 04 29 (P. 241724)

Pierwszeństwo ———

Int. Cl.⁴ H03K 5/135

Zgłoszenie ogłoszono: 84 11 08

Opis patentowy opublikowano: 89 05 31



Twórcy wynalazku: Andrzej Cichy, Jerzy Harasimowicz, Tadeusz Goszczyński,
Jacek Korytkowski

Uprawniony z patentu: Przemysłowy Instytut Automatyki
i Pomiarów "Mera-Piap",
Warszawa (Polska)

Układ przetwornika napięcia na sygnał impulsowy o zmiennym wypełnieniu

Przedmiotem wynalazku jest układ przetwornika napięcia na sygnał impulsowy o zmiennym wypełnieniu, przeznaczony zwłaszcza do układów pomiarowych i układów automatyki przemysłowej.

Znane są układy przetworników synchronizowanych sygnałem zegarowym i działających w oparciu o zasadę równoważenia ładunku w elemencie całkującym, w których sygnał wyjściowy ze wzmacniacza całkującego podawany jest na komparator sterujący przerzutnikiem D typu CMOS. Przerzutnik ten przełącza klucz analogowy, który otwiera lub zamyka przepływ prądu wzorcowego do węzła sumującego.

Znane są różne sposoby realizacji klucza analogowego przełączającego prądu. Można je sprowadzić do dwóch podstawowych rozwiązań. Piersza grupa to układy, w których przełączenie prądu odbywa się na zasadzie wybieraka diodowego. Wadą tych układów jest to, że wymagają stosowania źródła prądu odniesienia o dużej rezystancji wyjściowej lub kompensowania w funkcji temperatury spadku napięcia na diodzie kluczującej, przewodzącej prąd wzorcowy. Druga grupa to układy, w których przełączanie prądu odbywa się przy pomocy elementu kluczującego, o pomijalnie małym spadku napięcia w stanie przewodzenia. Stosowanie kluczy bipolarnych, ze względu na różnice czasów włączania i wyłączania klucza, powoduje wprowadzenie nieliniowości charakterystyki przy wzroście częstotliwości pracy przetwornika. Przy stosowaniu tranzystorów polowych jako kluczy, układ sterowania kluczem, który wynosi swoje opóźnienie przy przełączaniu kluczy, znacznie rozbudowuje się. Wadą obu grup rozwiązań jest nieliniowość charakterystyki średniego wypełnienia impulsu w funkcji napięcia wejściowego wynikająca z niejednakowych czasów włączania i wyłączania prądu wzorcowego, zwłaszcza przy stosowaniu w układzie przełączającym tranzystorów bipolarnych.

W układzie według wynalazku, zastosowano przerzutnik D typu CMOS, którego wejście informacyjne połączone jest z wyjściem wzmacniacza całkującego, wprowadzenia zasilania dołą-

czony są do źródła napięcia odniesienia, wyjście dołączone jest poprzez rezystor zakresowy do inwersyjnego wejścia wzmacniacza całkującego, a wejście zegarowe połączone jest z zewnętrznym urządzeniem sygnałów zegarowych. W przypadku, gdy sygnał wyjściowy wzmacniacza całkującego ma wartość bezwzględną większą od napięcia zasilania przerzutnika, pomiędzy wyjściem wzmacniacza całkującego a wejściem informacyjne przerzutnika, włącza się układ nieliniowy.

Zaletą układu według wynalazku jest wyeliminowanie potrzeby stosowania osobnego komparatora i osobnych kluczy analogowych - niezależnych elementów układu przetwornika napięcia na sygnał impulsowy, stosowanych w dotychczasowych rozwiązaniach. Zastosowany układ pracy przetwornika spełnia zarówno rolę komparatora, jak i klucza analogowego. Spełnienie roli komparatora wynika z tego, że przerzutnik charakteryzuje się wysokim i stabilnym progiem przełączania stanowiącym około 45% wartości napięcia zasilania. Spełnienie roli klucza analogowego wynika z tego, że przerzutnik charakteryzuje się małą rezystancją wyjściową, toteż spadki napięć od przełączanych sygnałów analogowych mogą być nieznaczne. Tak więc, stosując układ według wynalazku uzyskuje się zredukowanie liczby elementów elektronicznych, gdy nie trzeba stosować ani komparatora, ani kluczy analogowych. Parametry dynamiczne układu zapewniają liniowość charakterystyki rzędu 0,01% w zakresie częstotliwości zegara synchronizującego do 100 kHz. Wysoka dokładność układu przetwornika wynika z równoważenia ładunku od sygnału wejściowego i sygnału wyjściowego we wzmacniaczu całkującym. Sygnał wyjściowy przyjmuje poziomy napięcie dokładnie ustalone na skutek zasilania przerzutnika ze źródła napięcia odniesienia oraz dzięki pomijalnie małym spadkom napięcia na układach wewnętrznych przerzutnika.

Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia ogólny schemat układu przetwornika napięcia na sygnał impulsowy o zmiennym wypełnieniu, a fig. 2 sposób włączenia układu nieliniowego w układ przetwornika napięcia.

Układ przetwornika składa się z rezystora wejściowego 1, wzmacniacza całkującego 2 zawierającego kondensator 3, przerzutnika 4, który jest przerzutnikiem D typu CMOS, źródła napięcia odniesienia 5 i rezystora zakresowego 6, przy czym wejście informacyjne D przerzutnika 4 dołączone jest do wyjścia 8 wzmacniacza całkującego 2. Wyprowadzenia zasilania U_{DD} i U_{SS} przerzutnika 4 dołączone są do źródła napięcia odniesienia 5. Wyjście Q przerzutnika 4 dołączone jest poprzez rezystor zakresowy 6 do inwersyjnego wejścia 7 wzmacniacza całkującego 2, a wejście zegarowe CL przerzutnika 4 połączone jest z zewnętrznym urządzeniem sygnałów zegarowych ZEG.

Drugi przykład wykonania układu zawiera układ nieliniowy 9 włączony między wyjście 8 wzmacniacza całkującego 2 a wejście informacyjne D przerzutnika 4.

Napięciowy lub prądowy sygnał wejściowy WE o ujemnej polaryzacji podawany jest na rezystor wejściowy 1 i sumowany z sygnałem wyjściowym WY podawanym z wyjścia Q przerzutnika 4, poprzez rezystor zakresowy 6, do inwersyjnego wejścia 7 wzmacniacza całkującego 2. W zależności od wartości dwustanowego sygnału wyjściowego WY, napięcie na wyjściu 8 wzmacniacza całkującego 2 narasta lub maleje. Przerzutnik 4 dokonuje zmiany stanu sygnału wyjściowego WY w momentach wyznaczonych przez impulsy z zewnętrznego urządzenia sygnałów zegarowych ZEG, które dołączone jest do wejścia zegarowego CL przerzutnika 4. Przy dołączonym do wspólnego punktu zasilania (zera zasilania) wyprowadzeniu zasilania U_{SS} przerzutnika 4 sygnał wejściowy WE musi mieć wartości mniejsze od zera, a przy dołączonym do wspólnego punktu zasilania (zera zasilania) wprowadzeniu zasilania U_{DD} i ujemnym napięciu na wprowadzeniu zasilania U_{SS} sygnał wejściowy WE musi mieć wartości większe od zera.

Układ nieliniowy 9 jest włączony pomiędzy wyjście 8 wzmacniacza całkującego 2 a wejście informacyjne D przerzutnika 4. Układ ten składa się z diody D1 oraz rezystorów R1 i R2. Zadaniem układu nieliniowego 9 jest ograniczenie prądu wejściowego w przerzutniku 4 w przypadku, gdy na wyjściu 8 wzmacniacza całkującego 2 wystąpią napięcia przekraczające zakres napięć na wyprowadzeniach zasilania U_{DD} i U_{SS} przerzutnika 4.

Z a s t r z e ż e n i a p a t e n t o w e

1. Układ przetwornika napięcia na sygnał impulsowy o zmiennym wypełnieniu działający w oparciu o zasadę równoważenia ładunku i synchronizowany sygnałem zegarowym oraz zawiera-

jący wzmacniacz całkujący, przerzutnika D typu CMOS i źródło napięcia odniesienia, **znamienny tym**, że wejście informacyjne (D) przerzutnika (4) dołączone jest do wyjścia (8) wzmacniacza całkującego (2), wyprowadzenia zasilania (U_{DD} i U_{SS}) przerzutnika (4) dołączone są do źródła napięcia odniesienia (5), wyjście (Q) przer(4) dołączone jest poprzez rezystor zakresowy (6) do inwersyjnego wejścia (7) wzmacniacza całkującego (2), a wejście zegarowe (CL) przerzutnika (4) połączone jest z zewnętrznym urządzeniem sygnałów zegarowych (ZEG).

2. Układ według zastrz. 1, **znamienny tym**, że między wyjście (8) wzmacniacza całkującego (2) a wejście informacyjne (D) przerzutnika (4) jest włączony układ nieliniowy (9).

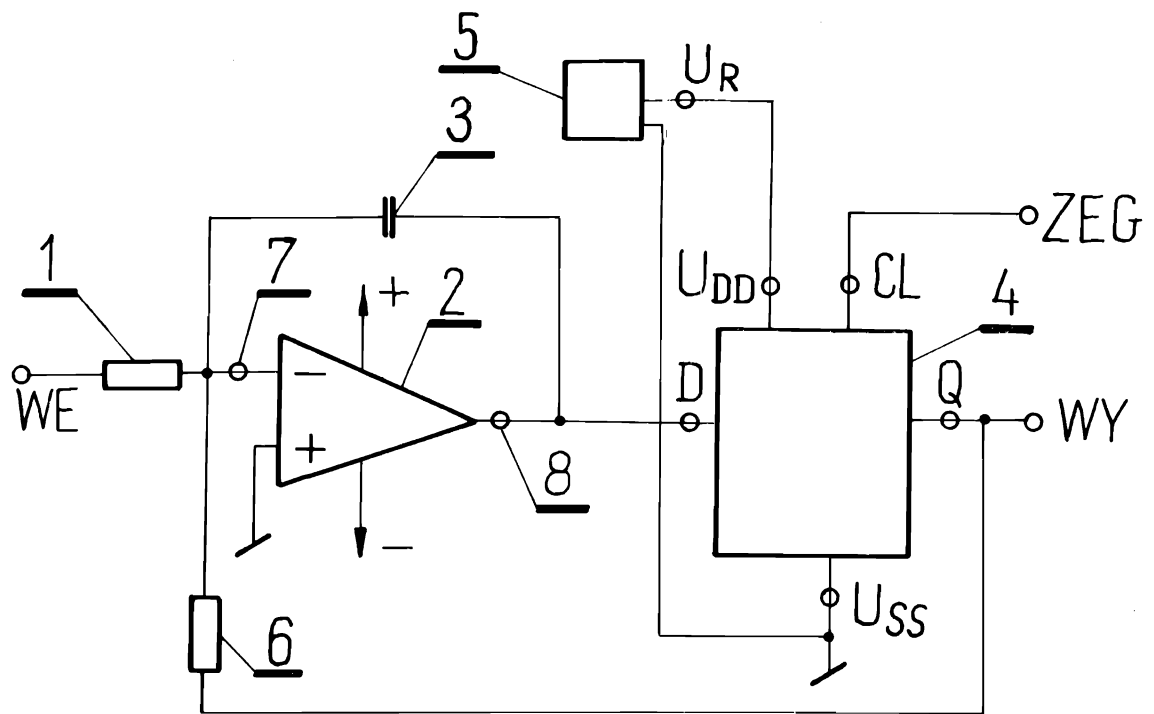


Fig.1

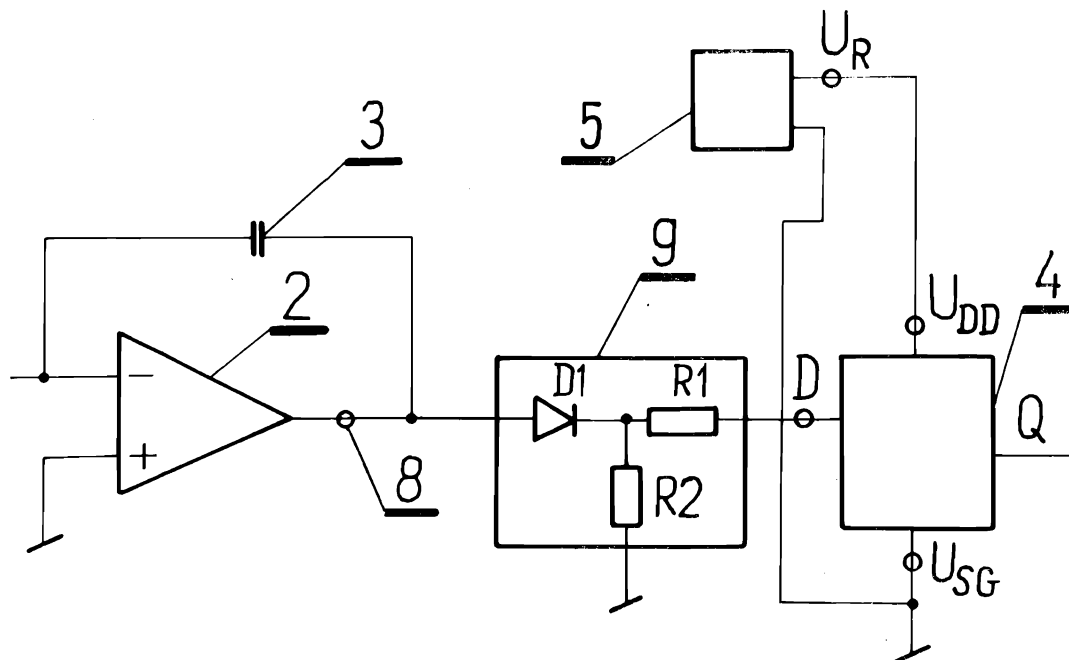


Fig.2