

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成 18 年 12 月 21 日 (2006.12.21)

【公開番号】特開 2005-158246 (P2005-158246A)

【公開日】平成 17 年 6 月 16 日 (2005.6.16)

【年通号数】公開・登録公報 2005-023

【出願番号】特願 2004-333816 (P2004-333816)

【国際特許分類】

G 1 1 B 5/02 (2006.01)

H 0 3 K 17/00 (2006.01)

H 0 3 K 17/687 (2006.01)

H 0 3 M 1/12 (2006.01)

【F I】

G 1 1 B 5/02 U

H 0 3 K 17/00 D

H 0 3 K 17/687 G

H 0 3 M 1/12 A

【手続補正書】

【提出日】平成 18 年 11 月 1 日 (2006.11.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力および出力を有するサンプル・アンド・ホールド回路であって、
前記入力と前記出力の間のノードに接続された、電荷を維持するための少なくとも 1 つの容量性要素と、
前記少なくとも 1 つの容量性要素を前記入力に選択的に接続するための少なくとも 1 つの入力スイッチと、
前記少なくとも 1 つの容量性要素を前記出力に選択的に接続するための少なくとも 1 つの出力スイッチと、
前記ノードに接続された増幅器であって、オフセット電圧を有し、前記入力および出力スイッチの少なくとも 1 つの両端間の電圧降下が前記オフセット電圧に制限される増幅器と

を備えるサンプル・アンド・ホールド回路。

【請求項 2】

前記サンプル・アンド・ホールド回路がストレージ・システムにおけるヘッド・バイアス回路用の前置増幅器の一部である請求項 1 に記載のサンプル・アンド・ホールド回路。

【請求項 3】

前記入力および出力スイッチの少なくとも 1 つが前記入力または出力スイッチと並列な抵抗によって表される漏れ効果を有し、前記抵抗の両端間の電圧降下が前記オフセット電圧に制限される請求項 1 に記載のサンプル・アンド・ホールド回路。

【請求項 4】

前記入力および出力スイッチの少なくとも 1 つに関連付けられた 2 つのスイッチをさらに備え、前記少なくとも 2 つのスイッチが、前記入力および出力スイッチの少なくとも 1 つにおける寄生ダイオードによる漏れ効果を低減するために前記入力および出力スイッチ

の前記少なくとも１つをホールド・モードにおける前記増幅器の出力または書込みモードにおける標準電圧に選択的に接続する請求項１に記載のサンプル・アンド・ホールド回路。

【請求項５】

前記入力および出力スイッチの少なくとも１つの両端間の前記制限された電圧降下が前記サンプル・アンド・ホールド回路の漏れを低減する請求項１に記載のサンプル・アンド・ホールド回路。

【請求項６】

電荷を維持するための少なくとも１つの容量性要素を有するサンプル・アンド・ホールド回路における漏れを低減するための方法であって、

前記少なくとも１つの容量性要素を前記入力に選択的に接続するように少なくとも１つの入力スイッチを構成するステップと、

前記少なくとも１つの容量性要素を前記出力に選択的に接続するように少なくとも１つの出力スイッチを構成するステップと、

前記入力および出力スイッチの少なくとも１つの両端間の電圧降下を前記少なくとも１つの容量性要素に接続された増幅器のオフセット電圧に制限するステップとを含む方法。

【請求項７】

前記入力および出力スイッチの少なくとも１つに関連付けられた少なくとも２つのスイッチを構成するステップをさらに含み、前記少なくとも２つのスイッチが、前記入力および出力スイッチの少なくとも１つにおける寄生ダイオードによる漏れ効果を低減するために前記入力および出力スイッチの前記少なくとも１つをホールド・モードにおける前記増幅器の出力または書込みモードにおける標準電圧に選択的に接続する請求項６に記載の方法。

【請求項８】

磁気抵抗読取りヘッドと、

入力および出力を有するサンプル・アンド・ホールド回路とを備えるディスク・ドライブであって、前記サンプル・アンド・ホールド回路が、

(i) 入力と出力の間のノードに接続された、電荷を維持するための少なくとも１つの容量性要素と、

(ii) 前記少なくとも１つの容量性要素を前記入力に選択的に接続するための少なくとも１つの入力スイッチと、

(iii) 前記少なくとも１つの容量性要素を前記出力に選択的に接続するための少なくとも１つの出力スイッチと、

(iv) 前記ノードに接続された増幅器であって、オフセット電圧を有し、前記入力および出力スイッチの少なくとも１つの両端間の電圧降下が前記オフセット電圧を制限する増幅器と

を備えるディスク・ドライブ。

【請求項９】

前記サンプル・アンド・ホールド回路がストレージ・システムにおけるヘッド・バイアス回路用の前置増幅器の一部である請求項８に記載のディスク・ドライブ。

【請求項１０】

前記入力および出力スイッチの少なくとも１つが、前記入力または出力スイッチと並列な抵抗によって表されている漏れ効果を有し、前記抵抗の両端間の電圧降下が前記オフセット電圧に制限される請求項８に記載のディスク・ドライブ。