

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/8234 (2006.01)

H01L 21/336 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200780016211.2

[43] 公开日 2009 年 5 月 20 日

[11] 公开号 CN 101438398A

[22] 申请日 2007.5.2

[21] 申请号 200780016211.2

[30] 优先权

[32] 2006.5.5 [33] US [31] 11/381,960

[86] 国际申请 PCT/US2007/068056 2007.5.2

[87] 国际公布 WO2007/131051 英 2007.11.15

[85] 进入国家阶段日期 2008.11.4

[71] 申请人 应用材料股份有限公司

地址 美国加利福尼亚州

[72] 发明人 T·C·楚埃 C·恰尔尼克

A·G·赫格迪什 C·S·奥尔森

K·Z·阿迈德 P·A·克劳斯

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 陆 嘉

权利要求书 4 页 说明书 14 页 附图 5 页

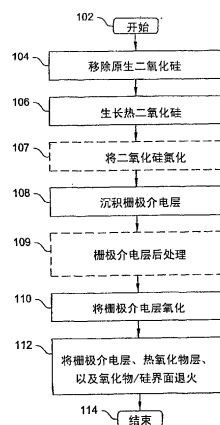
[54] 发明名称

用于制作场效应晶体管的栅极介电的方法

[57] 摘要

提供了一种用以制作场效晶体管的栅极介电的方法。在一个实施例中，该方法包括移除原生氧化物层，形成氧化物层，在该氧化物层上形成栅极介电层，在该栅极介电层上形成氧化物层，以及使上述这些层与底下的热氧化物/硅界面退火。可任选地，在形成该栅极介电层之前可先将该氧化物层氮化。在一个实施例中，衬底上的氧化物层是藉由沉积该氧化物层而形成的，并且栅极介电层上的氧化物层是藉由使用含氧等离子体来氧化该栅极介电层的至少部分而形成的。在另一个实施例中，栅极介电层上的氧化物层是藉由形成热氧化物层——即在该栅极介电层上沉积该氧化物层而形成的。

100



1. 一种用以制作场效晶体管的栅极介电的方法，包括：
 - (a) 提供硅衬底；
 - (b) 从所述硅衬底移除原生氧化物层；
 - (c) 在所述硅衬底上形成第一氧化物层；
 - (d) 在所述第一氧化物层上形成栅极介电层；
 - (e) 在所述栅极介电层上形成第二氧化物层；以及
 - (f) 将所述栅极介电层、所述第一氧化物层、及所述第一氧化物层与所述硅衬底之间的界面退火。
2. 如权利要求 1 所述的方法，其特征在于，进一步包括：
从步骤 (c) 至步骤 (e) 将所述硅衬底维持在单个腔室中。
3. 如权利要求 1 所述的方法，其特征在于，步骤 (c) 进一步包括：
将所述第一氧化物层沉积到在约 2-10Å 之间的厚度。
4. 如权利要求 1 所述的方法，其特征在于，步骤 (c) 进一步包括：
将所述第一氧化物层暴露于由经去耦等离子体源产生的等离子体，所述等离子体包括氧气、一氧化氮、或一氧化二氮中的至少一者。
5. 如权利要求 1 所述的方法，其特征在于，步骤 (c) 进一步包括：
将所述第一氧化物层氮化。
6. 如权利要求 5 所述的方法，其特征在于，所述氮化步骤进一步包括：
在所述第一氧化物层中创生经氮化材料的子层，所述子层具有在约 0.5-3Å 之间的厚度。

7. 如权利要求 5 所述的方法, 其特征在于, 所述将第一氧化物层氮化包括:

将所述第一氧化物层暴露于含氮等离子体。

8. 如权利要求 1 所述的方法, 其特征在于, 步骤 (d) 进一步包括:
由氮化硅、氧化铪、及硅酸铪中的至少一者来形成所述栅极介电层。

9. 如权利要求 8 所述的方法, 其特征在于, 步骤 (d) 进一步包括:
由氧化铪或硅酸铪中的至少一者来形成所述栅极介电层到约 10-60Å 的厚度。

10. 如权利要求 8 所述的方法, 其特征在于, 进一步包括:
由氮化硅来形成所述栅极介电层到约 2-10Å 的厚度。

11. 如权利要求 1 所述的方法, 其特征在于, 步骤 (d) 进一步包括:
在等离子体增强处理中来形成所述栅极介电层。

12. 如权利要求 1 所述的方法, 其特征在于, 所述第二氧化物层具有在约 2-10Å 之间的厚度。

13. 如权利要求 1 所述的方法, 其特征在于, 步骤 (e) 进一步包括:
使用低能量等离子体源来形成等离子体。

14. 如权利要求 1 所述的方法, 其特征在于, 步骤 (f) 进一步包括:
在快速热处理室或烘炉中将所述衬底热退火。

15. 一种用于在衬底之上制作场效晶体管的栅极介电的方法, 包括:
(a) 从所述衬底移除原生氧化物层并将所述衬底置于经氮气清洗或真

空的环境中;

- (b) 在所述衬底上形成第一热氧化物层;
- (c) 在所述第一热氧化物层上形成栅极介电层;
- (d) 在所述栅极介电层上形成第二热氧化物层; 以及
- (e) 将其上形成有所述第一热氧化物层及所述经氧化的栅极介电层的所述衬底热退火。

16. 如权利要求 15 所述的方法, 其特征在于, 进一步包括:
在步骤 (c) 之前先将所述第一热氧化物层氮化。

17. 如权利要求 15 所述的方法, 其特征在于, 进一步包括:
在步骤 (d) 之前先将所述栅极介电层氮化。

18. 一种用以制作场效晶体管的栅极介电的集成半导体衬底处理系统, 包括:

反应器, 其被配置成用以在硅衬底上形成热氧化物层, 所述反应器被配置成用以在所述热氧化物层上沉积栅极介电层并且被配置成在所述栅极介电层上形成热氧化物层;

经去耦等离子体源;

一个或更多个加载互锁室;

至少一个衬底转移室, 其被耦接至所述反应器及所述这些加载互锁室;

以及

控制器, 用于掌管和监控所述处理系统的工作。

19. 如权利要求 18 所述的集成半导体衬底处理系统, 其特征在于, 进一步包括:

上气注和下气注。

20. 如权利要求 19 所述的集成半导体衬底处理系统，其特征在于，所述下气注是设置在所述经去耦等离子体源之下并且所述上气注是设置在所述经去耦等离子体源之上。

用于制作场效应晶体管的栅极介电的方法

发明背景

发明领域

本发明实施例一般涉及用于在半导体衬底上制作器件的方法。更具体地，本发明涉及一种制作场效晶体管——尤其是场效晶体管的栅极介电的方法。

相关技术的说明

集成电路可包含一百万个以上形成在衬底上并且协同执行电路内的各种功能的微电子场效晶体管（例如，互补金属氧化物半导体（CMOS）场效晶体管）。CMOS晶体管包括布置在形成于该晶体管的源极与漏极区域间的沟道区域之上的栅极结构。该栅极结构一般包括栅极电极及栅极介电。该栅极电极布置在该栅极介电之上，并且在工作中被用来控制该栅极介电之下的沟道区域中电荷载流子的流动（即，电流）。

该栅极介电典型地是由氮化硅（ Si_3N_4 ）或氧氮化硅（ SiON ）所形成。为提高晶体管的速度，在高级集成电路中栅极介电的厚度在约20-30Å（埃）或更小的范围里选择。但是，具有如此超薄的栅极介电的栅极结构的制作代表了具有挑战性的任务。一个具体问题就是目前的制造技术导致有高漏电流通过栅极介电并且因为有大量氮气扩散到晶体管中的硅/栅极介电界面中而降低了沟道区域中电荷载流子的迁移率。此外，氮气与栅极电极的多晶硅之间的相互作用也会使 V_{FB}/V_t 移位，其中 V_{FB} 为平坦带电压而 V_t 为阈值电压。

因此，本技术领域亟需用以制作场效晶体管的栅极介电的改良方法。

发明概要

本发明的实施例一般涉及一种用以制作场效晶体管的栅极介电的方法。本发明可在诸如微处理器、专用集成电路（ASIC）、电子存储器件之类的集成电路器件中利用。

在一个实施例中，本方法包括以下步骤：从硅衬底移除原生氧化物层，在该衬底上形成第一氧化物层，在该第一氧化物层上形成栅极介电层（例如，氮化硅（ Si_3N_4 ）、氧化铪（ HfO_2 ）、硅酸铪（ HfSi_xO_y ，其中 x 及 y 为整数）之类），在该栅极介电层上形成第二氧化物层，以及将所形成的这些层以及该第一氧化层与衬底之间的界面退火。可任选地，在形成该栅极介电层之前可先将该衬底上的第一氧化物层氮化。可任选地，在于该栅极介电层上形成该第二氧化物层之前可先将该栅极介电层氮化。在一个实施例中，本方法的至少部分可以使用集成半导体衬底处理系统（即，群集工具）的处理反应器来执行。在一个实施例中，衬底上的氧化物层是藉由沉积该第一氧化物层来形成的，且该栅极介电层上的氧化物层是藉由氧化该栅极介电层而形成的。在另一个实施例中，衬底上的氧化物层是藉由沉积该氧化物层来形成的，且该栅极介电层上的氧化物层是藉由在该栅极介电层上沉积该第二氧化物层来形成的。

在另一个实施例中，一种用以在衬底之上制作场效晶体管的栅极介电的方法，包括以下步骤：从该衬底移除原生氧化物层并将该衬底放置在经氮气清洗或真空的环境中，在该硅衬底上形成第一热氧化物层，在该第一热氧化物层上形成栅极介电层，在该栅极介电层上形成第二氧化物层，以及将其上形成有该第一热氧化物层及该氧化的栅极介电层的衬底热退火。在一个实施例中，衬底上的氧化物层是藉由沉积该第一氧化物层来形成的，且该栅极介电层上的氧化物层是藉由使用含氧等离子体将该栅极介电层的至少部分氧化而形成的。在另一个实施例中，衬底上的氧化物层是藉由沉积该第一氧化物层来形成的，且该栅极介电层上的氧化物层是藉由形成热氧化物层——即在该栅极介电层上沉积该第二氧化物来形成的。

在本发明另一个方面，揭示了一种用以制作场效晶体管的栅极介电

的集成半导体衬底处理系统。在一个实施例中，该系统包括至少一个第一反应器，其被配置成在硅衬底上形成热氧化物层；至少一个第二反应器，其被配置成用以在该热氧化物层上沉积栅极介电层；至少一个第三反应器，其被配置成用以氧化该栅极介电层；至少一个加载互锁室；至少一个衬底转移室，其耦接至上述这些反应器及加载互锁室中的每一个；及控制器，其掌管和监控该处理系统的操作。

在本发明的另一个方面，揭示了一种用以制作场效晶体管的栅极介电的集成半导体衬底处理系统。在一个实施例中，该系统包括反应器，其被配置成用来在硅衬底上形成热氧化物层，该反应器被配置成用来在该热氧化物层上沉积栅极介电层并且被配置成用来在该栅极介电层上形成热氧化物层；经去耦等离子体源；一个或更多个加载互锁室；至少一个衬底转移室，其被耦接至该反应器和这些加载互锁室；以及控制器，其用以掌管和监控该处理系统的操作。

附图简要说明

通过将以下具体说明与所附插图协同考虑，本发明的教导将变得明白，在附图中：

图 1 描绘了图解依据本发明一个实施例的用来制作场效晶体管的栅极介电的方法的流程图；

图 2A-2E 一起描绘了在此依据图 1 的方法制作栅极结构的衬底的一系列横截面示意图；

图 3 描绘了可用来实践本发明的部分的那一种示例集成半导体衬底处理系统的示意图。

图 4 描绘了可用来实践本发明的部分的那一种示例集成半导体衬底处理室的示意图。

在可能的场合，本文中使用相同的参考标号来命名为诸图所共有的相同要素。插图中的图像出于例示说明目的而被简化并且并非按比例绘制。

所附插图例示说明了本发明的示例性实施例，如此不应被认为限制了本发明的范围——其还可允许有其它同样有效的实施例。

具体说明

本发明是一种用来制作具有超薄栅极介电（例如，小于约 20-30Å）的场效晶体管的栅极介电的方法。本发明可被用在集成半导体器件和电路的制作中。

图 1 是图解依据本发明一个实施例的用来制作场效晶体管的栅极介电的方法 100 的流程图。该方法 100 包括在示例性 CMOS 场效晶体管的栅极结构的制作期间于衬底上执行的处理步骤。在一些实施例中，这些处理步骤是按所描绘的次序执行的。在替换实施例中，这些步骤中至少有两个步骤可被同期执行或按不同次序被执行。子步骤及辅助程序（例如，在处理反应器、过程控制步骤之类之间的衬底转移）在本技术领域是众所周知的，如此在此被略去。

方法 100 的至少部分可以使用集成半导体衬底处理系统（即，群集工具）的处理反应器来执行。一种如此的处理系统为可从美国加利福尼亚州 Santa Clara 市的应用材料（Applied Materials）公司购得的 CENTURA®集成处理系统。以下将分别参照图 3 及图 4 来讨论合适的处理系统 300 与合适的 CVD 室 400 的概述。

图 2A-2E 一起描绘了在其上使用图 1 的方法制作栅极结构的衬底的一系列横截面示意图。图 2A-2E 中的横截面视图涉及为制作该栅极结构而执行的个体处理步骤。图 2A-2E 中的图像并未按比例描绘，并且出于例示说明目的而被简化。为能最好地理解本发明，读者应同时参阅图 1 及 2A-2E。

方法 100 在步骤 102 开始并前进到步骤 104。

在步骤 104 中，提供硅（Si）衬底 200（例如，200 毫米的晶片、300 毫米的晶片之类）并将其曝露于用于从衬底的表面移除原生氧化物（SiO₂）层的溶液（图 2A）。例示说明地，可以利用方法 100 来形成晶

体管的栅极结构（未示出）。该栅极结构一般是布置在例如该晶体管的沟道区域 226 以及源极与漏极区域 222 和 224（以虚线描绘）上方的区域 220 中。为图形上明晰起见，区域 220-226 只在图 2A 中示出。

在一个实施例中，层 204 是使用包括氟化氢（HF）及经去离子的（DI）水的溶液（即，氢氟酸溶液）来移除的。在一个实施例中，该溶液具有约 0.1 与 10 之间的重量%的 HF 以及约 20-30℃ 的温度。在另一个实施例中，该溶液具有约 0.5% 的 HF 以及约 25℃ 的温度。步骤 104 能使用将衬底 200 浸入该溶液、继之以在经去离子的水中漂洗的湿法浸泡，并且可以或在单晶片浴槽或在批次浴槽——包括超声波增强浴槽——中执行。替换地，步骤 104 可以使用该集成处理系统 300 的单衬底湿法清洁反应器来执行。在另一个实施例中，层 204 可以使用 RCA 清洁法来移除。一旦完成步骤 102，就将衬底 200 放置在真空加载互锁或经氮气清洗的环境中。

在步骤 106，于衬底 200 上生长热氧化物（ SiO_2 ）层 206（图 2B）。一般来说，该层 206 可具有约 2-40 Å 之间——优选在约 2-10 Å 之间的厚度。在一个实施例中，该层 206 具有约 6-10 Å 之间的厚度。步骤 106 可使用该集成处理系统 300 的例如 RADIANCE®快速热处理（RTP）反应器、经去耦等离子体氧化（DPO）反应器、或等离子体增强化学汽相沉积（PECVD）反应器来执行。RADIANCE®反应器可从美国加利福尼亚州 Santa Clara 市的应用材料（Applied Materials）公司购得。

在一个实施例中，步骤 106 可以是使用 RTP 反应器通过提供约 0.5-10 slm（标准升/分钟）的氧气（ O_2 ）、同时维持约 750-850℃ 的衬底温度、以及反应室中约 0.1-50 托的压力来生长层 206。此处理的历时可以在约 5-30 秒之间。在一个实施例中，是提供约 2 slm 的 O_2 ，同时维持约 800℃ 温度以及约 2 托的压力。

在另一个实施例中，层 206 可以是在 RTP 反应器中藉由提供约 1-10 slm 的速率的一氧化二氮（ N_2O ）以及约 10-500 sccm（标准立方厘米/分钟）的速率的氢气（ H_2 ）（即， $\text{N}_2\text{O}:\text{H}_2$ 的流比的范围从约 2:1 - 1000:1）、

同时维持约 700-850℃的衬底温度来生长的。此外，步骤 106 将反应室中的压力维持在约 0.5-20 托。此处理的历时可以在约 5-60 秒之间。一种具体的处理配方是在约 800℃的温度提供约 4.9 slm 的速率的一氧化二氮 (N_2O) 以及约 50 sccm 的速率的氢气 (即, $\text{N}_2\text{O}:\text{H}_2$ 的流比为约 98:1)。

在另一个实施例中，步骤 106 可以使用适合生产低能量等离子体的处理室——诸如 DPO 器来执行。等离子体的低能量有助于控制衬底和/或层的表面处的反应。举例来说，可使用准远程等离子体源、电感等离子体源、和/或 RLSA 源及其它等离子体源来产生等离子体。在替换实施例中，可以使用 CW 和/或脉冲微波功率源——诸如磁控管或 RLSA 微波源来形成该层 206。

在一个实施例中，层 206 可在 DPO 反应器中藉由将衬底 200 曝露于包含氧气 (O_2)、一氧化氮 (NO)、一氧化二氮 (N_2O) 之类中至少一者的等离子体来生长。此外，该等离子体可任选地包含氮气 (N_2) 和/或可任选的惰性气体 (例如，氩气 (Ar)、氦气 (He) 之类)。

在一个实施例中，层 206 可以使用 DPO 反应器通过提供约 10-2000 sccm 的氧气 (O_2)、约 20-500℃的衬底基座温度、以及反应室中约 5-1000 毫托之间的压力来形成。使用最高达约 3-5 kW 的或连续波 (CW) 或脉冲等离子体功率源以例如 13.56 MHz 来激发该射频 (RF) 等离子体。在脉动期间，峰值 RF 功率可能在约 10-3000 W 的范围里，频率可能在约 2-100 kHz 的范围里，并且占空因数可能在约 2-50% 的范围里。此处理可被执行达约 1-180 秒。在一个实施例中，是以约 200 sccm 的提供 O_2 ，并且在约 25℃的温度和约 40-80 毫托的压力对电感等离子体源应用约 5% 的占空因数的情况下以约 10 KHz 来脉动约 500 W 的峰值 RF 功率达约 15-60 秒。

在进一步的实施例中，可使用关于图 4 所描述的 PE-CVD 室来沉积热氧化硅层 206。经由上注气器 435 来注入氧气 (O_2)、一氧化氮 (NO)、一氧化二氮 (N_2O) 或之类，而经由下注气器来注入硅烷 (SiH_4)。可

替换地使用本文中所描述的实施例中所揭示的其它硅源。经由上注气器 435 注入的气体可由电感耦合等离子体来激励。氧气由射频 (RF) 等离子体以例如 13.56 MHz 来激励。等离子体源或可在脉冲模式下或可在 CW 模式下工作。在应用脉冲 RF 等离子体的情况下, 峰值功率可能在 10 到 3000 瓦的范围里。在应用 CW 模式等离子体的情况下, 峰值功率可能在 10 W 到 1000 W 的范围里。

层 206 可通过提供约 10-2000 sccm 的氧气、约 20°C~500°C 的基座温度及腔室中 1 与 50 毫托之间的压力来生长。

在可任选步骤 107, 氧化物层 206 可被氮化。该层 206 可以例如在等离子体处理中或在热处理中被氮化。例示说明性地, 步骤 107 在该层 206 的上部形成经氮化材料的子层 207 (图 2C)。该经氮化子层 207 的厚度典型地形成在从约 0.5-5Å——优选在约 1-3 Å 的范围里。

在一个实施例中, 该层 206 是被曝露于含氮等离子体。在一个实施例中, 该等离子体包含氮气 (N_2), 并且可任选地包含一种或更多种可任选惰性气体 (例如, 氩气 (Ar)、氦气 (He) 之类)。步骤 107 可使用该集成处理系统 300 的例如经去耦等离子体氮化 (DPN) 等离子体反应器来执行。

在一个实施例中, 子层 207 可使用 DPN 反应器藉由提供约 10-2000 sccm 的氮气 (N_2)、约 20-500°C 的衬底基座温度、及反应室中在约 5-1000 毫托的压力来形成。射频 (RF) 等离子体使用最高达约 3-5 kW 的或连续波 (CW) 或脉冲等离子体功率源以例如 13.56 MHz 被激发。在脉动期间, 典型地将峰值 RF 功率、频率、和占空因数分别选择在从约 10-3000 W、约 2-100 kHz、以及约 2-50% 的范围里。此过程可被执行达约 1-180 秒。在一个实施例中, 是以约 200 sccm 提供 N_2 , 并且以约 25°C 的温度和约 40-80 毫托的压力在对电感等离子体源应用约 5% 的占空因数的情况下以约 10 kHz 来脉动约 1000 W 的峰值 RF 功率达约 15-60 秒。可使用准远程等离子体源、电感等离子体源、及径向线缝隙天线 (RLSA) 源、及其它等离子体源来产生等离子体。在替换实施例中, 可使用 CW 和/

或脉冲微波功率源来形成该子层 207。

在可任选步骤 107, 热氧化物层 206 还可通过在 RTP 反应器中于高温下将该热氧化物层 206 曝露于氨 (NH_3) 气、或 NH_3 与 N_2 或一种或更多种诸如氮气、氩气之类的惰性气体的混合物中而被热氮化来形成经氮化材料的子层 207。

在一个实施例中, 子层 207 可以使用 RTP 反应器通过提供 5-1000 sccm 的氨 (NH_3) 气同时维持 700°C - 1000°C 的衬底温度以及反应器室中约 0.1-10 托的压力来形成。此处理的历时可以在约 5-120 秒之间。在一个实施例中, 是以 100 sccm 提供 NH_3 同时维持约 800°C 的温度和 0.3 托的压力达 15 秒的时间。可任选地, 可使用批次烘炉来形成子层 207。

在步骤 108, 在该热氧化物层 206 之上沉积栅极介电层 208(图 2D)。该层 208 可由氮化硅 (Si_3N_4) 沉积至约 2-20Å 的厚度来形成, 或是由诸如氧化铪 (HfO_2)、硅酸铪 (诸如 $\text{Hf}_x\text{Si}_y\text{O}$, 其中 x 及 y 为整数) 之类、或其组合的高 k 材料沉积至约 10-60Å 的厚度来形成。步骤 108 可使用该集成处理系统 300 的例如化学汽相沉积 (CVD) 反应器或原子层沉积 (ALD) 反应器——诸如 CVD 反应器或 ALD 反应器来执行。一种合适的 CVD 反应器为可从应用材料 (Applied Materials) 公司购得的 XGen CVD 反应器。

在一个实施例中, 使用 CVD 反应器, 该栅极介电层 208 可包括氮化硅 (Si_3N_4), 并且可通过提供约 100-1000 sccm 的氨气 (NH_3)、约 1-100 sccm 的硅烷 (SiH_4) (即, $\text{NH}_3:\text{SiH}_4$ 的流比的范围从 1:1 至 1000:1)、以及约 10-1000 sccm 的氮气 (N_2), 同时维持约 400 - 750°C 的衬底基座温度、以及反应室中在约 0.1-50 托之间的压力来形成。此处理可被执行达约 30-180 秒。在一个实施例中, 提供约 500 sccm 的 NH_3 、约 10 sccm 的 SiH_4 (即, $\text{NH}_3:\text{SiH}_4$ 的流比约为 50:1)、约 25 sccm 的 N_2 , 同时维持约 600°C 的温度和腔室中约 5 托的压力。可使用其它硅源气体或化学物来取代硅烷 (SiH_4), 诸如乙硅烷 (Si_2H_6)、二氯硅烷 (DCS)、三氯硅烷 (TCS)、四氯硅烷、或六氯二硅烷 (HCD)。

在另一个实施例中，该栅极介电层 208 可包括氧化锆或硅酸锆，并且可使用 CVD 或 ALD 处理来沉积。该氧化锆或硅酸锆栅极介电层 208 可使用锆或硅的金属-有机前驱物或无机前驱物与包括臭氧、水、或远程等离子体氧基团中的至少一者的氧化剂来形成。

在一个实施例中，此以氮化硅 (Si_3N_4) 形成的介电层是在关于图 4 所描述的 PE-CVD 室中沉积的。经由上注气器诸如氨气 (NH_3) 和/或氮气 (N_2)，而经由下注气器注入硅烷 (SiH_4)。依据一个实施例，是以约 100~1000 sccm 注入 NH_3 ，并以约 1-100 sccm 注入硅烷，即，以范围从 1:1 至 1000:1 的流速比诸如。此外，可以用 10-1000 sccm 的流速注入 N_2 。将基座维持在约 400°C 到约 750°C 的温度且反应器室中的压力在约 1 毫托到 50 毫托，典型地在约 1 毫托到 20 毫托。可替换地使用本文中描述的实施例中所揭示的其它硅源。

NH_3 和/或 N_2 由电感耦合的等离子体所激励。该氨气和/或氮气由射频 (RF) 等离子体在例如 13.56 MHz 激励。等离子体源或可在脉冲模式下或可在 CW 模式下工作。在应用脉冲 RF 等离子体的情况下，峰值功率可能在 10 到 3000 瓦的范围里。在应用 CW 模式等离子体的情况下，峰值功率可能在 10W 到 1000W 的范围里。

在步骤 110，该栅极介电层 208 藉由曝露于含氧等离子体而被氧化。例示说明地，步骤 110 在层 208 的上部中形成经氧化材料的子层 210 (图 2E)。该经氧化子层 210 的厚度典型地选择在从约 0.2~10Å——优选在约 0.5~5 Å 的范围里。

在一个实施例中，该等离子体包含氧气 (O_2)、一氧化氮 (NO)、一氧化二氮 (N_2O) 之类中的至少一者；并且可包含可任选的氮气 (N_2) 和/或可任选的惰性气体 (例如，氩气 (Ar)、氦气 (He) 之类)。步骤 110 可以使用适合产生低能量等离子体的处理室来执行。等离子体的低能量帮助控制该衬底和/或层的表面处的反应。举例来说，该等离子体可使用准远程等离子体源、电感等离子体源、和/或 RLSA 源及其它等离子体源来产生。在替换实施例中，可使用诸如磁控管或 RLSA 微波源的 CW

和/或脉冲式微波功率源来形成该子层 210。在一个实施例中，步骤 110 可使用该集成处理系统 300 中的例如 DPN 等离子体反应器来执行。

该子层 210 可通过提供约 10-2000 sccm 的氧气 (O_2) 来形成。该氧气可任选地与 N_2 和/或 He 和/或 Ar 混合。衬底基座温度被维持在约 20-500°C，并且反应室中的压力可以在约 5-1000 毫托之间。射频 (RF) 等离子体是使用最高达约 3-5 kW 的或连续波 (CW) 或脉冲等离子体功率源以例如约 13.56 MHz 来被激发的。在脉动期间，典型地将峰值 RF 功率、频率、和占空因数分别选择在约 10-3000W、约 2-100 kHz、以及约 2-50% 的范围里。此氧化过程可执行达处理约 1-180 秒。在一个实施例中，是以约 200 sccm 提供 O_2 ，在约 25°C 的温度和约 40 毫托的压力对电感等离子体源应用约 5% 的占空因数的情况下以约 10 KHz 来脉动约 1000W 的峰值 RF 功率达约 30 秒。

在一个实施例中，作为氧化该栅极介电层的补充或替换，在氮化硅介电层 208 上成长氧化硅层。使用关于图 4 所描述的 PE-CVD 室来沉积热氧化硅层。由电感耦合等离子体来激励氧气 (O_2)、一氧化氮 (NO)、一氧化二氮 (N_2O) 或之类，该气体是从上气注来注入的，而硅源 (如，硅烷) 则是藉由下气注来提供的。可替换地使用本文中描述的实施例中所示的其它硅源。等离子体源或可在脉冲模式下或可在 CW 模式下工作。氮化硅层顶上的氧化硅层以 2~20Å 范围里的厚度来沉积，并且可通过提供约 10~2000 sccm 的氧气、在约 20°C 到 500°C 的基座温度以及腔室中 1 与 50 毫托之间的压力来生成。氧气由射频 (RF) 等离子体以例如 13.56MHz 来激励。在应用脉冲 RF 等离子体的情况下，峰值功率可能在 10 到 3000 瓦的范围里。在应用 CW 模式等离子体的情况下，峰值功率可能在 10W 到 1000W 的范围里。

依据正如例如在图 4 中揭示的涉及在 PE-CVD 室中进行步骤 106、108 及 110 的实施例， SiO_2 、 Si_3N_4 和 SiO_2 的堆叠可以在相同的腔室里被沉积。沉积该堆叠中诸层的步骤可任选地在有等离子体辅助的情况下执行。等离子体增强处理允许有较低的衬底温度。

包括用于实现低压的排空单元、等离子体源 410、及下腔室的腔室安排允许薄层的生长，如此使得由 SiO_2 、 Si_3N_4 和 SiO_2 形成的栅极介电堆叠可被热沉积。

在步骤 112，将该栅极介电层 208 及介于层 206 与衬底 200 间的氧化物/硅界面退火。步骤 112 增进层 206 及 210 的漏电流减少并提高沟道区域 226（图 2A 中示出）中的电荷载流子的迁移率，以及改善氧化物/硅界面的可靠性。步骤 112 可使用合适的热退火室——诸如该集成处理系统 300 的 RTP（例如，RADIANCE®或 RTP XE+）反应器、或者是或单衬底或批次烘炉——来执行。

在一个实施例中，步骤 112 的退火处理可藉由约 2-5000 sccm 的氧气（ O_2 ）及约 100-5000 sccm 的一氧化氮（NO）——其中任一者可任选地与氮气（ N_2 ）混合——中的至少一者、同时维持在约 800-1100℃的衬底表面温度以及反应室中约 0.1-50 托的压力来执行。该处理可被执行达约 5-180 秒。在一个实施例中，以约 500 sccm 来提供 O_2 ，同时将腔室维持在约 1000℃的温度和约 0.1 托的压力达约 15 秒的历时。在另一个实施例中，是以约 500 sccm 来提供 NO，同时将腔室维持在约 1000℃的温度和约 0.5 托的压力达约 15 秒的历时。

一旦完成步骤 112，在步骤 114，方法 100 就结束。在集成电路的制造中，方法 100 有优势地形成代表对漏电流有高电阻率的路径的超薄栅极介电，并促进场效晶体管的沟道区域中的电荷载流子有高迁移率。

图 3 描绘了可用来实践图 1 的方法 100 的部分的示例性 CENTURA® 集成半导体衬底处理系统（例如，群集工具）300 的示意图。该系统 300 的这一特定实施例仅仅是例示说明性的，且不应被用来限定本发明的范围。构想了方法 100 可使用其它半导体衬底处理系统和/或处理反应器来实践。

此集成处理系统 300 一般包括真空加载互锁室 322；真空密封增压间 328，其具有配备了衬底承座 334 的机器人 330；耦接至该增压间 328 的处理模块 310、312、314、316 及 318；输入/输出模块 302；可任选

的度量模块 326；及系统控制器 340。该加载互锁室 322 是用作衬底卡盒的坞站并保护该增压间 328 不受大气污染物的影响。机器人 330 在加载互锁室与诸处理模块之间转移衬底。机器人 330 所描绘的实施例为示例性的，并且不应限定本发明的范围。该输入/输出模块 302 包括至少一个有助于在工厂界面 324、度量模块 326、及加载互锁室 322 之间交换衬底卡盒的前面开口的统一荚囊(FOUP) 306 (图中描绘出两个 FOUP 306)。

该系统控制器 340 一般包括中央处理单元(CPU)342、存储器 344、及支持电路 346，并且被耦接至该集成处理系统 300 并控制其诸模块及装置，并且使得能够相应各模块收集数据以及进行反馈以使系统 300 的性能最优化。操作中，控制器 340 使用对该系统 300 的模块及装置的直接控制，或者替换地，掌管与这些模块及装置相关联的计算机(或控制器)。

处理模块 310、312、314、316 及 318 中至少有一个可为 RTP 反应器(例如，RADIANCE®反应器)、PECVD 反应器、CVD 反应器(例如，XGen 反应器)、ALD 反应器、DPN 反应器、和/或其它适于执行以上参考图 1 所描述的处理的反应器。用来执行依据本发明的处理的系统 300 的可能配置的一个示例包括两个加载互锁室 322、两个 RTP 模块 310 及 312、ALD 模块 314、CVD 模块 316、DPN 模块 318、包括测量工具 304 及机器人 308 和 320 的度量模块 326、以及包括两个 FOUP 306 的输入/输出模块 302。构想了也可利用系统 300 得其它配置来实践本文中描述的发明。

图 4 描绘了示例性 PE-CVD 室 400 的示意图。在下腔室体 420 的处理区 402 上方设有经去耦等离子体氮化(DNP)等离子体源 410。腔室壁 422 围绕该处理区 402。衬底 401 被定位在基座 424 上。基座 424 具有芯柱 450，其包括用于该基座的双区加热器的连接。有关双区加热器基座详情在 2001 年 10 月 19 日提交的美国专利第 6,646,235 号中更加详细地描述，其藉由引用被全文纳入于此。

线圈 412 绕该等离子体源的穹顶的上壁的纵轴盘旋。线圈 412 被定位在电极板 418 之上并符合穹顶形状，线圈 412 的一端连接到 RF 源 462，且其相对端接地。依据一个实施例，可在该 RF 源 462 与线圈 412 之间设置 RF 匹配电路 464。

可操作该 RF 源 462 来以例如 13.56 MHz 的频率来向线圈 412 提供 RF 电流。可施加 0 到 3000 瓦的功率。RF 场与被注入到气注 435 的氮气或氧气耦接。气注 435 可注入 N_2 、 NH_3 之类。此外，在生长氧化物的情形中，该气注 435 可注入氧气 (O_2)、一氧化氮 (NO) 或一氧化二氮 (N_2O)。RF 源可或于脉冲模式下或于 CW 模式下工作。

由气注 435 所注入且被 RF 等离子体离子化的气体、以及由沉积气注 430 注入的沉积气体在处理区 402 中和/或在经加热的晶片表面上反应，以在衬底上进行层的热沉积。

涡轮泵 440 经由阀 442 并经由排气口 443 而连接到腔室体 420。在一个实施例中，该阀 442 可以是节流阀。涡轮泵 440 可将腔室中的压力降低到对于衬底 401 上合需的生长条件而言恰适的程度。依据一个实施例，处理区中的压力被控制在低于约 30 毫托，典型地从约 1 毫托与约 20 毫托。

上面描述的实施例容许以被激励的氮气 (N_2)、氨气 (NH_3)、氧气 (O_2)、一氧化氮 (NO)、或一氧化二氮 (N_2O) 来生长硅。氮气和/或 NH_3 是用来沉积氮化硅层。 O_2 、NO 和/或 N_2O 是用来沉积氧化硅层。从上气注 435 引入的气体可在与硅源混合前先以脉冲 RF 电感源激励。因此，等离子体增强 CVD 能够在较低的晶片温度下进行。

可包括在腔室 400 中以形成其它实施例的其它腔室详情在 2003 年 6 月 12 日提交的美国专利第 6,831,021 号中更加详细地描述，其藉由引用被全文纳入于此。

本发明可使用其它处理来实践，其中参数可由本领域技术人员通过利用本文中揭示的教导来调整以达成可接受的特性而不会脱离本发明的精神。虽然前面的讨论及场效晶体管的制作，但集成电路中所使用的

其它器件及结构的制作亦可受益于本发明。

虽然前面是针对本发明的实施例，但可设计出其它以及进一步的实施例而不会脱离本发明的基本范围，并且本发明的范围由所附权利要求书来确定。

100

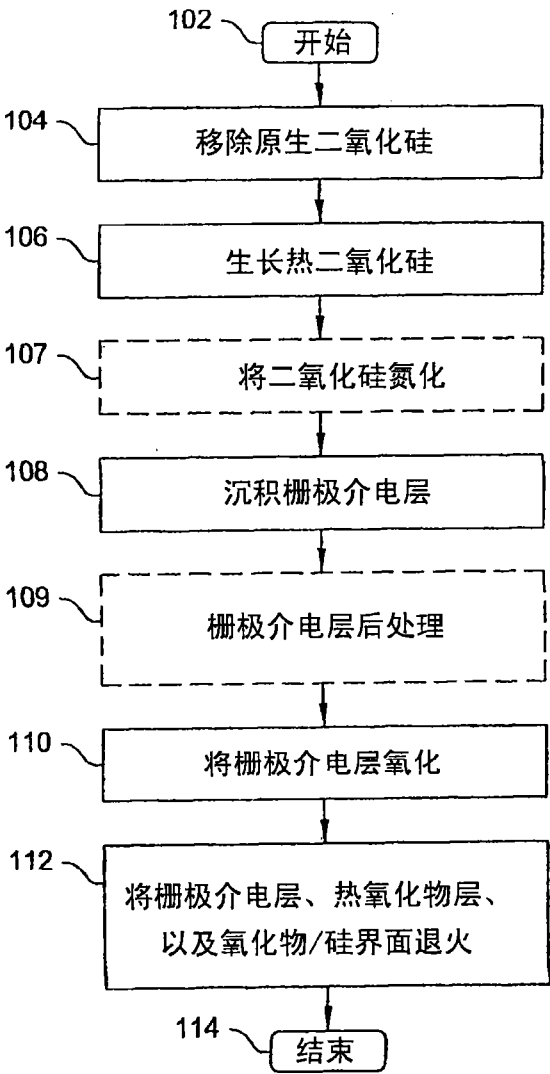


图 1

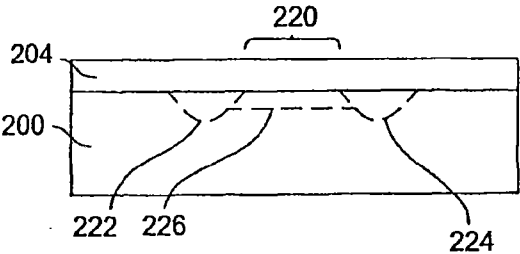


图 2A

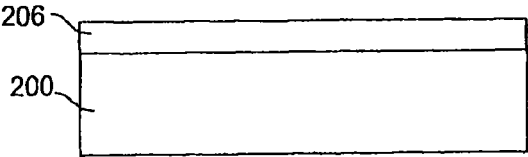


图 2B

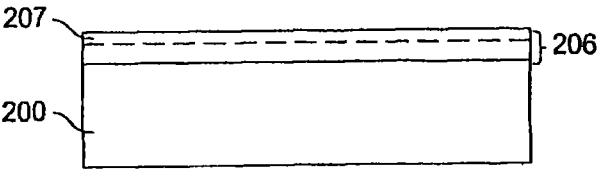


图 2C

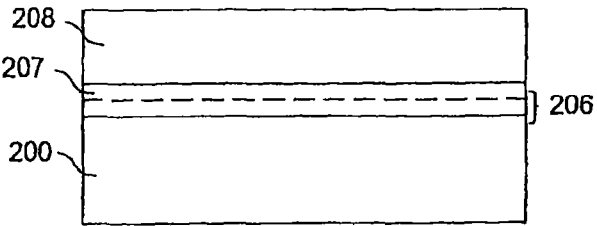


图 2D

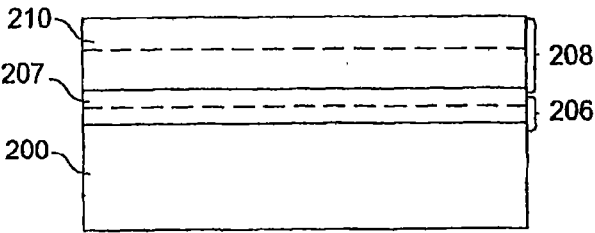


图 2E

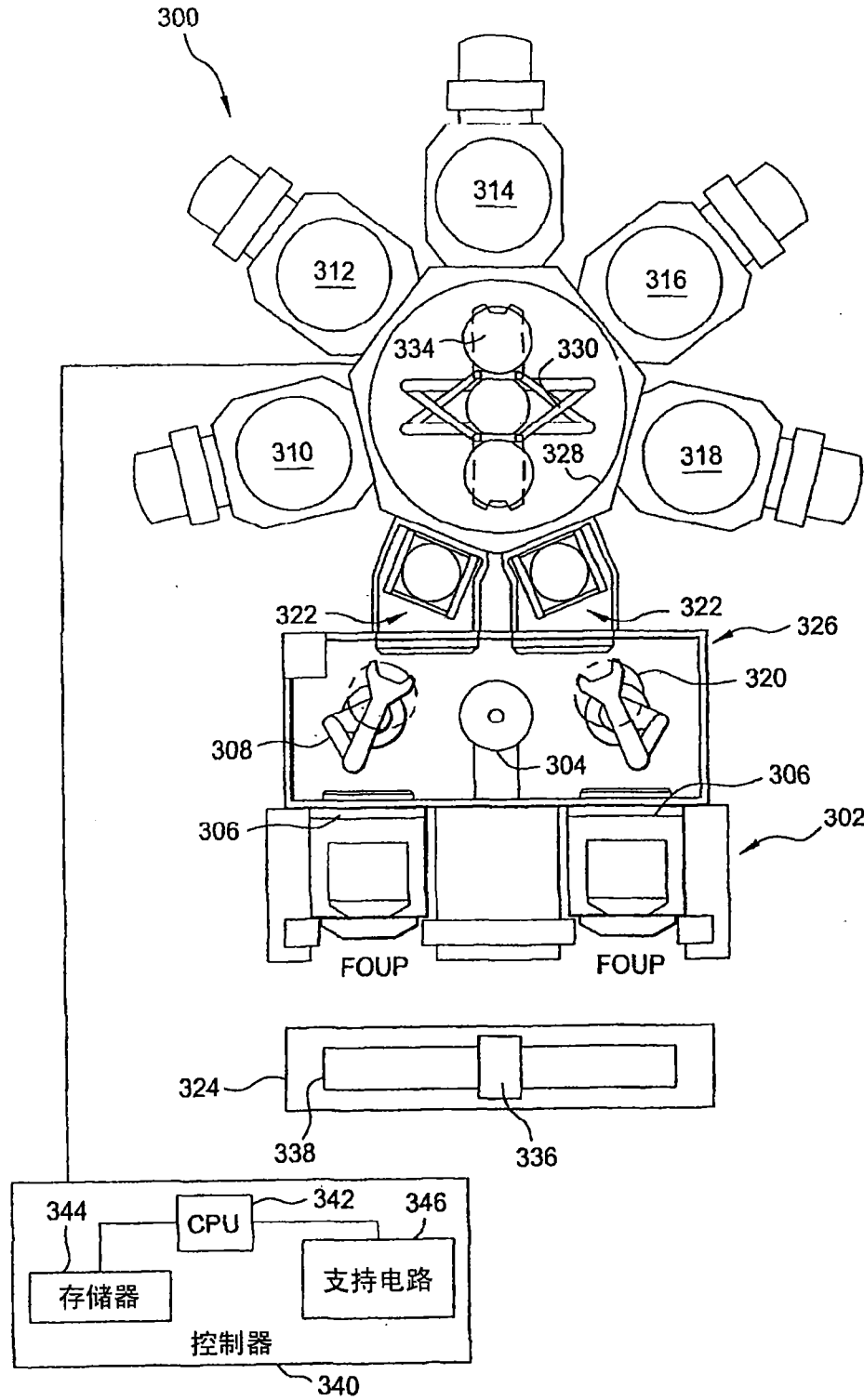


图 3

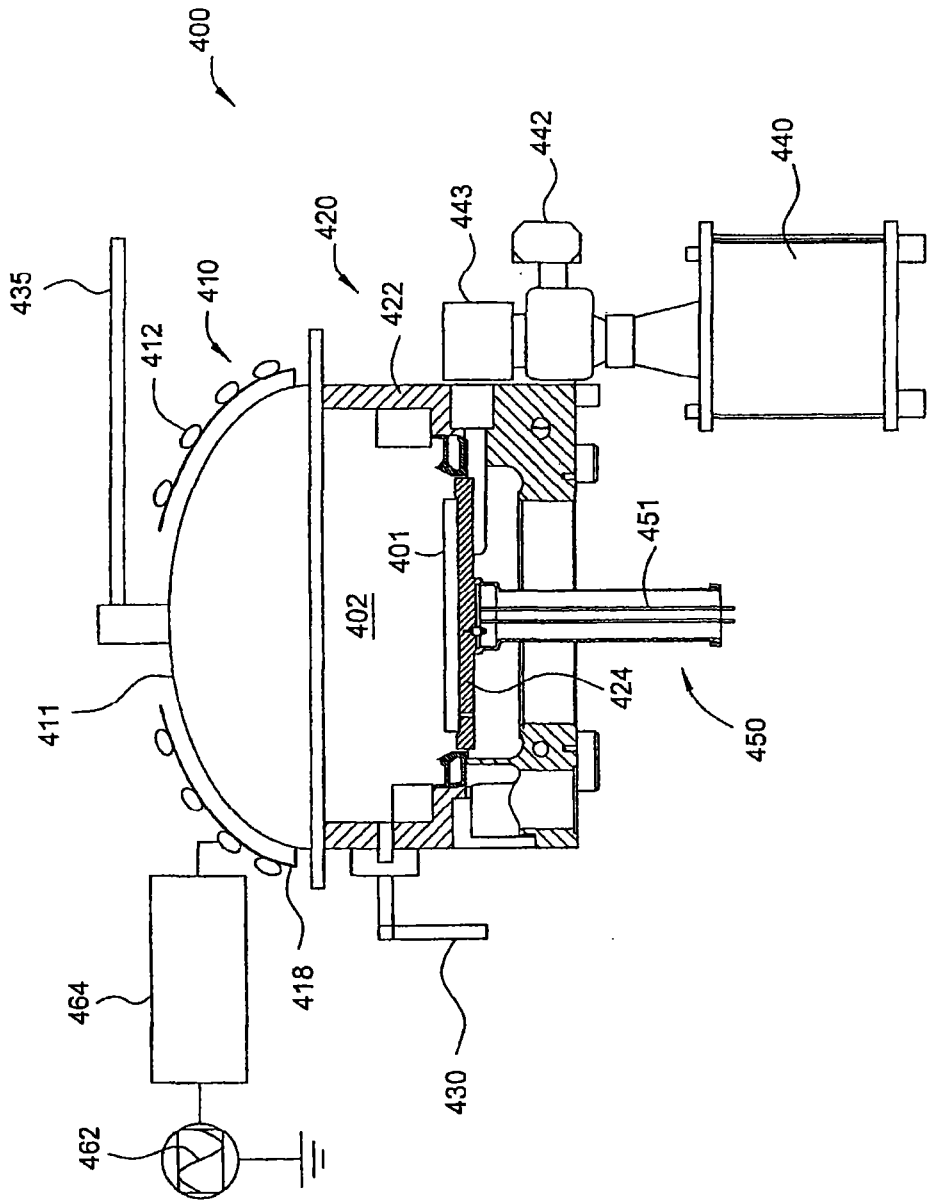


图 4