



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0053706
(43) 공개일자 2009년05월27일

(51) Int. Cl.

H05K 1/14 (2006.01) *H05K 3/40* (2006.01)
H05K 3/46 (2006.01)

(21) 출원번호 10-2008-0115528

(22) 출원일자 2008년11월20일
심사청구일자 없음

(30) 우선권주장

JP-P-2007-302994 2007년11월22일 일본(JP)

(71) 출원인

신코 텐키 코교 가부시키가이샤
일본국 나가노켄 나가노시 오시마다마치 80

(72) 발명자

타나카, 마사토

일본, 381-2287, 나가노, 나가노시,
오시마다마치, 80, 신코 텐키코교 가부시키가이샤
하야노, 후미히코

일본, 381-2287, 나가노, 나가노시,
오시마다마치, 80, 신코 텐키코교 가부시키가이샤
히즈메, 토루

일본, 381-2287, 나가노, 나가노시,
오시마다마치, 80, 신코 텐키코교 가부시키가이샤

(74) 대리인

허용록

전체 청구항 수 : 총 10 항

(54) 배선기판 및 반도체장치 및 배선기판의 제조방법

(57) 요 약

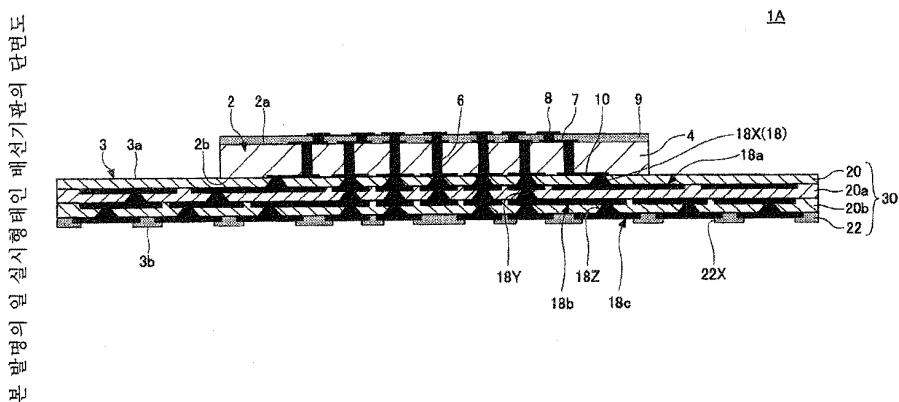
[과제]

본 발명은 제 1 기판과 제 2 기판이 적층된 구조를 가지는 배선기판 및 반도체장치 및 배선기판의 제조방법에 관한 것이며, 부품수의 증대나 제조공정의 증대를 동반하지 않고, 낮은 비용이면서도 반도체소자 및 실장기판의 양쪽에 대하여 높은 접속성을 유지시키는 것을 과제로 한다.

[해결수단]

비아 접속용 패드(10)를 가지는 제 1 기판(2)(실리콘 인터포저)과, 기판간 접속용 비아(18X)를 가지는 제 2 기판(3)(빌드업 기판)을 적층한 구조를 가진 배선기판이며, 상기 제 1 기판(2)과 제 2 기판(3)과의 접속 위치에 있어서, 비아 접속용 패드(10)와 기판간 접속용 비아(18X)가 직접 접속하는 구성으로 한다.

대 표 도



특허청구의 범위

청구항 1

패드를 가지는 제 1 기판과, 비아를 가지는 제 2 기판을 적층한 구조를 가지는 배선기판이며,

상기 제 1 기판과 제 2 기판의 접속 위치에 있어서, 상기 비아와 상기 패드가 직접 접속되어 이루어지는 배선기판.

청구항 2

제 1 항에 있어서,

상기 제 1 기판과 상기 제 2 기판과의 접합 위치에 있어서, 상기 비아와 상기 패드의 접속 위치를 제외한 부위는, 접착제에 의해 접착되어 이루어지는 배선기판.

청구항 3

제 1 항에 있어서,

평면으로 보았을 때 상기 제 1 기판은, 상기 제 2 기판 보다 작은 형상으로 되는 배선기판.

청구항 4

제 3 항에 있어서,

평면으로 보았을 때 상기 제 2 기판의 외부로 노출되는 부위에 보강제를 더 마련하여 이루어지는 배선기판.

청구항 5

패드를 가지는 제 1 기판과, 비아를 가지는 제 2 기판을 적층한 구조를 가진 배선기판이고, 상기 제 1 기판과 제 2 기판의 접속 위치에 있어서, 상기 비아와 상기 패드가 직접접속하여 이루어지는 배선기판과,

당해 배선기판을 구성하는 상기 제 1 기판에 실장되는 반도체소자를 가지는 반도체장치.

청구항 6

제 5 항에 있어서,

상기 제 2 기판은 상기 비아에 접속된 외부접속패드를 더 포함하고,

상기 제 2 기판은 상기 외부접속패드에 마련된 외부접속단자를 통하여 머더보드에 탑재되는 배선기판.

청구항 7

패드를 가지는 제 1 기판을 준비하는 공정과,

평면으로 보았을 때 당해 제 1 기판 보다 넓은 면적을 가지는 절연부재를 마련하는 공정과,

당해 절연부재에 상기 패드와 직접 접속하는 비아를 형성하는 공정과,

당해 비아가 형성된 절연부재 상에 배선층과 절연층을 적층형성하여 배선부재를 형성하는 공정을 가지는 배선기판의 제조방법.

청구항 8

제 7 항에 있어서,

상기 절연부재를 마련하는 공정에서는,

상기 절연부재로서 수지필름을 이용하여, 당해 수지필름을 상기 제 1 기판에 접착제를 사용하여 접착하는 배선기판의 제조방법.

청구항 9

제 7 항에 있어서,
 상기 절연부재를 마련하는 공정에서는,
 상기 제 1 기판을 금형에 장착하여, 수지몰드에 의해 상기 절연부재를 형성하는 배선기판의 제조방법.

청구항 10

제 7 항에 있어서,
 상기 비아를 형성하는 공정에서는,
 상기 절연부재의 상기 패드 형성위치에 구멍을 형성하여, 당해 구멍으로부터 노출된 상기 패드상에 도금을 진행하는 것에 의해 상기 비아를 형성하는 배선기판의 제조방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 배선기판 및 반도체장치 및 배선기판의 제조방법에 관한 것이며, 특히 제 1 기판과 제 2 기판이 적층된 구조를 가지는 배선기판 및 반도체장치 및 배선기판의 제조방법에 관한다.

배경기술

<2> 근년, 반도체소자의 소밀도화와 함께, 그를 실장하는 배선기판도 세밀화·고밀도화 되고 있다. 도 11은 고밀도화된 반도체소자에 대응한 종래의 배선기판을 나타내고 있다.

<3> 동일한 도면에 나타내는 배선기판은 빌드업 기판(100)이며, 프리프레그 등으로 이루어지는 코어층(101)의 양측에 빌드업 층(102, 103)이 적층된 구조로 되어 있다. 각 빌드업 층(102, 103)은 배선층과 절연층이 교호로 적층된 구성으로 되어있으며, 각 배선층은 비아보다 충간 접속된 구성으로 되어 있다. 또한, 빌드업 층(102)과 빌드업 층(103)은 코어층(101)에 형성된 쓰루홀에 의하여 전기적으로 접속된 구성으로 되어 있다.

<4> 도 11에 나타내는 빌드업 기판(100)에서는, 빌드업 층(102)에 반도체소자가 탑재되고, 빌드업 층(103)측이 머더보드 등의 실장기판에 실장된다. 이때, 빌드업 층(102, 103)은 미세가공이 가능하기 때문에 배선층을 높은 정밀도로 형성할 수 있다. 이로 인하여, 반도체소자와 접속되는 패드의 피치를 좁게 피치화할 수 있어, 고밀도화된 반도체소자에 대응하는 것이 가능하여 진다.

<5> 그런데, 일반적으로 빌드업 기판(100)(배선기판)의 제조는, 넓은 면적을 가진 다수 개 취득용 기판에 복수의 배선 기판을 형성하고, 그 다음에 개편화하는 것에 의하여 개개의 배선기판으로 하는 방법이 취하여지고 있다. 이로 인하여, 배선기판은 기판의 형상을 작게 하는 것으로 개당의 제조비용을 저감할 수 있다.

<6> 하지만, 빌드업 기판(100)은 상면(빌드업 층(102)의 상면)에 반도체소자가 탑재됨과 함께 하면(빌드업 층(103)의 하면)은 머더보드 등의 실장기판에 접속된다. 빌드업 기판(100)에 반도체소자만을 탑재할 경우는, 빌드업 기판(100) 전부의 미세화를 도모하는 것에 의하여 빌드업 기판(100)의 소형화를 도모하는 것이 가능하다.

<7> 하지만, 머더보드 등의 실장기판은 일반적으로 다층 프린트 배선기판 등이며, 이 실장기판에 형성되는 패드의 피치는 반도체소자의 전극 피치에 비하여 훨씬 크기 때문에, 실장기판으로의 접속을 고려하면 단순히 빌드업 기판(100)의 형상을 작게 할 수 없다.

<8> 여기서, 이러한 것들의 해결수단으로서 미세배선을 가지는 제 1 기판(인터포저(interposer))과 머더보드로의 실장이 가능한 접속 피치를 가지는 제 2 기판을 전기적 및 기계적으로 접합하는 것에 의해 적층한 복합 배선기판이 제안되어 있다(예를 들어, 특허문헌1 참조).

<9> 이 종류의 복합 배선기판의 일 예를 도 12에 나타낸다. 도 12(A)는 실리콘 인터포저(107)(제 1 기판)를 빌드업 기판(100)(제 2 기판)상에 전기적 및 기계적으로 접합하는 것에 의해 적층한 배선기판(110)을 나타내고 있다. 도 12(B)는 이 배선기판(110)에 반도체소자(111)를 실장한 반도체장치(120)를 나타내고 있다.

- <10> 실리콘 인터포저(107)는 높은 정밀도로 형성하는 것이 가능하며, 따라서 반도체소자(111)의 전극 피치에 대응할 수 있다. 또한, 실리콘 인터포저(107)는 머더보드 등의 실장기판의 정도(精度)에 영향 받지 않기 때문에, 그의 외형 사이즈를 작게 할 수 있다. 그러므로, 실리콘 인터포저(107)는, 그의 제조공정에 있어서 이른바 다수 개 채취가 가능하게 되어 제조비용의 저감을 도모할 수 있다.
- <11> 더욱더, 빌드업 기판(100)의 빌드업 층(102)은 실리콘 인터포저(107)와 접속 가능한 정도를 가지고 있을 뿐만 아니라, 하부에 위치하는 빌드업 층(103)에 있어서는 머더보드 등의 실장기판과 접속 가능한 넓은 피치의 패드 형성을 진행할 수 있다.
- <12> 따라서, 빌드업 기판(100)과 실리콘 인터포저(107)를 적층하는 구조로 하는 것에 의하여, 비교적 낮은 비용이면서도 반도체소자(111) 및 실장기판(머더보드)의 양쪽에 대하여 접속성을 유지할 수 있는 배선기판(110)을 실현할 수 있다.
- <13> [특허문현1] 특개 2005-011883호 공보

발명의 내용

해결 하고자하는 과제

- <14> 하지만, 도 12에 나타내는 종래의 배선기판(110)에서는, 빌드업 기판(100)과 실리콘 인터포저(107)의 접속은 범프(108)를 이용하여 땜납 접합하고, 또한 빌드업 기판(100)과 실리콘 인터포저(107) 사이에 언더필 수지(109)를 배설하는 구성으로 하고 있었다.
- <15> 이와 같이, 종래의 배선기판(110)에서는, 실리콘 인터포저(107)와 빌드업 기판(100)의 접합에 범프(108)나 언더필 수지(109)가 필요하게 되어 부품수가 증대해 버린다.
- <16> 또한, 배선기판(110)의 제조에 있어서, 인터포저 실장공정과 언더필 수지(109)의 충전공정이 필요하게 되어, 제조공정이 복잡화되어 버린다. 더욱더, 실리콘 인터포저(107)를 빌드업 기판(100)에 실장하는 설비나 언더필 수지(109)를 충전하는 설비가 필요하게 되어 설비비용이 증대해 버린다.
- <17> 본 발명은 상기 문제점을 거울삼은 것이며, 부품수의 증대나 제조공정의 증대를 동반하지 않고, 낮은 비용이면서도 반도체소자 및 실장기판의 양쪽에 대하여 접속성을 유지할 수 있는 배선기판 및 반도체장치 및 배선기판의 제조방법을 제공하는 것을 목적으로 한다.

과제 해결수단

- <18> 상기의 과제는, 본 발명의 제 1 관점에서는, 패드를 가지는 제 1 기판과 비아를 가지는 제 2 기판을 적층한 구조를 가지는 배선기판이며, 상기 제 1 기판과 제 2 기판의 접합 위치에 있어서, 상기 비아와 상기 패드가 직접 접속되어 이루어지는 배선기판에 의하여 해결할 수 있다.
- <19> 또한, 상기 발명에 있어서, 상기 제 1 기판과 상기 제 2 기판과의 접합 위치에 있어서, 상기 비아와 상기 패드의 접속 위치를 제외한 부위가 접착제에 의해 접착된 구성인 것이 바람직하다.
- <20> 또한, 상기 발명에 있어서, 평면으로 보았을 때 상기 제 1 기판은, 상기 제 2 기판 보다 작은 형상으로 하는 것이 바람직하다.
- <21> 또한, 상기 발명에 있어서, 평면으로 보았을 때 상기 제 2 기판의 외부로 노출되는 부위에 보강제를 마련한 구조로 하여도 좋다.
- <22> 상기의 과제는, 본 발명의 제 2 관점에서는, 패드를 가지는 제 1 기판과, 비아를 가지는 제 2 기판을 적층한 구조를 가진 배선기판이고, 상기 제 1 기판과 제 2 기판의 접속 위치에 있어서, 상기 비아와 상기 패드가 직접 접속하여 이루어지는 배선기판과, 당해 배선기판을 구성하는 상기 제 1 기판에 실장되는 반도체소자를 가지는 반도체장치에 의하여 해결할 수 있다.
- <23> 더욱더, 상기의 과제는, 본 발명의 제 3 관점에서는, 패드를 가지는 제 1 기판을 준비하는 공정과, 평면으로 보았을 때 당해 제 1 기판 보다 넓은 면적을 가지는 절연부재를 마련하는 공정과, 당해 절연부재에 상기 패드와 직접 접속하는 비아를 형성하는 공정과, 당해 비아가 형성된 절연부재상에 배선층과 절연층을 적층형성하여 배선부재를 형성하는 공정을 가지는 배선기판의 제조방법에 의하여 해결할 수 있다.

- <24> 또한, 상기 발명에 있어서, 상기 절연부재를 마련하는 공정에서는, 상기 절연부재로서 수지필름을 이용하여, 당해 수지필름을 상기 제 1 기판에 접착제를 사용하여 접착하는 것이 바람직하다.
- <25> 또한, 상기 발명에 있어서, 상기 절연부재를 마련하는 공정에서는, 상기 제 1 기판을 금형에 장착하여, 수지몰드에 의해 상기 절연부재를 형성하는 것이 바람직하다.
- <26> 또한, 상기 발명에 있어서, 상기 비아를 형성하는 공정에서는, 상기 절연부재의 상기 패드 형성위치에 구멍을 형성하여, 당해 구멍으로부터 노출된 상기 패드상에 도금을 진행하는 것에 의해 상기 비아를 형성하는 것이 바람직하다.

효과

- <27> 본 발명에 의하면, 제 1 기판의 패드에 제 2 기판의 비아가 직접 접속하는 것에 의하여 제 1 기판과 제 2 기판이 접속되기 때문에, 각 기판의 접속에 소요되는 부품수의 감소 및 각 기판의 접속신뢰성의 향상을 도모할 수 있다.

발명의 실시를 위한 구체적인 내용

- <28> 다음으로, 본 발명을 실시하기 위한 최선의 형태에 관하여 도면과 함께 설명한다.
- <29> 도 1은 본 발명의 일 실시형태인 배선기판(1A)을 나타내고 있으며, 도 2는 배선기판(1A)을 이용한 반도체장치(50)를 나타내고 있다. 배선기판(1A)은 대략 제 1 기판(2)과 제 2 기판(3)에 의하여 구성되어 있다. 또한, 제 1 기판(2)과 제 2 기판(3)은 적층된 구조으로 이루어져 있다.
- <30> 제 1 기판(2)은 이른바 실리콘 인터포저이며, 평면으로 보았을 때 예를 들어 $20\text{mm} \times 20\text{mm}$ 의 크기에 구(矩)형상을 가지는 기판이다. 본 실시형태에서는, 제 1 기판(2)으로서 실리콘 인터포저를 사용한 예에 관하여 설명하지만, 정밀한 가공 정밀도를 얻을 수 있는 것이라면, 실리콘 인터포저 대신에 유기기판, 세라믹기판을 사용하는 것도 가능하다.
- <31> 이 제 1 기판(2)은 실리콘 기판본체(4), 관통전극(6), 상면배선(7), 칩 접속용 패드(8), 및 비아 접속용 패드(10) 등을 가진 구조로 이루어져 있다.
- <32> 관통전극(6)은 실리콘 기판본체(4)를 관통하여 형성되어 있다. 본 관통전극(6)은, 예를 들어, 구리로 형성되어 있다. 또한, 실리콘 기판본체(4)의 상면에는 상면배선(7), 칩 접속용 패드(8) 및 절연막(9)이 형성되어 있다. 칩 접속용 패드(8)는 반도체소자(11)의 전극위치에 대응한 위치에 형성되어 있다.
- <33> 또한, 상면배선(7)은 칩 접속용 패드(8)와 관통전극(6)을 접속하는 재배선으로서 기능하고 있다. 또한, 절연막(9)은 예를 들어 SiO_2 막이며, 칩 접속용 패드(8)의 형성위치를 제외하고 형성되어 있다.
- <34> 그리고, 칩 접속용 패드(8)의 표면에는, 반도체소자(11)가 플립 칩이 될 때, 범프(12)와의 접합성을 높이기 위하여 Au막, Pd막, Ni막 등을 형성한 구조으로 하여도 좋다. 또한, 제 1 기판(2)에 형성되는 절연막(9)은, 도면에서는 제 1 기판(2)의 표면(칩 접속용 패드(8)의 형성 측)에만 형성한 예를 나타내고 있지만, 관통전극(6)이 마련되는 관통공의 내면, 배선부재(30)(절연부재(20))와 접합되는 면 및 측면에 형성하는 구조로 하여도 좋다.
- <35> 또한, 실리콘 기판본체(4)의 하면에는 비아 접속용 패드(10)가 형성되어 있다. 이 비아 접속용 패드(10)는 관통전극(6)과 접속되어 있다. 따라서, 비아 접속용 패드(10)는 관통전극(6) 및 상면배선(7)을 개재하여 칩 접속용 패드(8)와 전기적으로 접속된 구조로 되어 있다. 또한, 비아 접속용 패드(10)의 형성위치는 후술하는 제 2 기판(3)에 마련된 기판간 접속용 비아(18X)의 형성위치와 대응하도록 구성되어 있다.
- <36> 상기의 구조로 이루어진 제 1 기판(2)은, 웨이퍼에 향하여 복수 개가 동시에 형성되고, 이를 다이싱에 의하여 개편화 하는 것에 의하여 제조된다. 이와 같이, 제 1 기판(2)은 한 장의 웨이퍼로부터 다수 개 채취가 가능하기 때문에 제 2 기판(3)의 제조비용을 저감할 수 있다.
- <37> 또한, 제 1 기판(2)에 형성되는 각 배선(상면배선(7), 칩 접속용 패드(8), 비아 접속용 패드(10))은, 포토 리소그라피 기술 등의 미세가공을 사용하여 형성된다. 즉, 제 1 기판(2)에 형성되는 각 배선(7, 8, 10)은, 반도체소자(11)의 제조기술을 사용하여 형성된다. 이 때문에, 칩 접속용 패드(8)의 패드 폐치를 반도체소자(11)에 마련된 전극(미도시)의 전극 폐치와 동일하게 되도록 형성할 수 있다.

- <38> 다음으로, 제 2 기판(3)에 관하여 설명한다. 제 2 기판(3)은 이른바 코어리스 기판이며, 평면으로 보았을 때 예를 들어 40mm×40mm의 크기에 구 형상을 가지는 기판이다. 따라서, 상기 제 1 기판(2)은 제 2 기판(3)보다도 작은 형상으로 이루어져 있다.
- <39> 상기 제 2 기판(3)은 절연부재(20) 및 절연층(20a, 20b)과 배선층(18a~18c)이 적층(빌드업)된 배선부재(30)를 가진 구조으로 이루어져 있다. 배선부재(30)의 표면 층에는 절연부재(20)가 마련되어 있다. 이 절연부재(20)는, 예를 들어 에폭시 등의 수지로 이루어진 필름형상의 부재이며, 그 두께는 예를 들어 30μm로 이루어져 있다.
- <40> 상기 제 1 기판(2)은, 이 절연부재(20)로의 접착에 의하여 고정되어 있다. 이때 사용하는 접착제로는, 열경화성을 띠는 것을 사용할 수가 있으며, 또한 제 1 기판(2)이 상기의 유기기판일 경우에는, 적용하는 접착제로서 유기기판의 재료인 빌드업 재와 동일 재료를 사용할 수 있다.
- <41> 또한, 절연부재(20)의 소정위치에는, 제 1 배선층(18a)의 일부를 이루는 기판간 접속용 비아(18X)가 관통 형성되어 있다. 뒤에서 상술하는 바와 같이, 이 기판간 접속용 비아(18X)의 선 단부(도면에서, 상단부)는, 제 1 기판(2)에 형성된 비아 접속용 패드(10) 상에 직접 도금에 의하여 형성된 구성을 하고 있다.
- <42> 상기 제 1 배선층(18a)(기판간 접속용 비아(18X))은, 예를 들어 Cu로 형성되어 있다. 동양(同様)으로, 제 2 배선층(18b) 및 제 3 배선층(18c)도 Cu로 형성되어 있다. 또한, 절연층(20a, 20b)은 에폭시계 수지, 폴리이미드계 수지 등의 절연성을 띠는 수지재로 형성되어 있다.
- <43> 이 제 2 및 제 3 배선층(18b, 18c)은 절연층(20a, 20b)을 관통하는 비아(18Y, 18Z)를 일체적으로 형성한 구성을 하고 있다. 따라서, 제 1 내지 제 3 배선층(18a~18c)은 기판간 접속용 비아(18X) 및 비아(18Y, 18Z)에 의하여 층간 접속된다.
- <44> 또한, 배선부재(30)의 이면에는 솔더 레지스트(22)가 형성되어 있고, 이 솔더 레지스트(22)에는 개구부(22X)가 마련되어 있다. 이 개구부(22X)로부터는 외부접속단자가 되는 제 3 배선층(18c)이 노출된 구조로 되어 있다.
- <45> 상기 구조으로 된 제 2 기판(3)의 상부에는 제 1 기판(2)이 적층되는데, 여기서 제 2 기판(3)상에 제 1 기판(2)이 적층된 상태에 있어서의 비아 접속용 패드(10)와 기판간 접속용 비아(18X)와의 접속구조에 주목한다.
- <46> 본 실시형태에서는, 제 1 기판(2)과 제 2 기판(3)과의 전기적으로 접속되는 위치에 있어서, 기판간 접속용 비아(18X)와 비아 접속용 패드(10)를 직접 접속한 구조으로 한 것을 특징으로 하고 있다. 구체적으로는, 비아 접속용 패드(10)상에 도금법을 사용하여 기판간 접속용 비아(18X)를 성장시키는 것에 의하여, 기판간 접속용 비아(18X)와 비아 접속용 패드(10)를 직접 접속한 구조으로 하고 있다.
- <47> 도 9(D)는 본 실시형태에 있어서의 기판간 접속용 비아(18X)와 비아 접속용 패드(10)와의 접속 위치를 확대하여 나타내고 있다. 비아 접속용 패드(10)상에 도금 법을 사용하여 기판간 접속용 비아(18X)를 형성하는 것에 의하여, 동일 도면에 나타내는 바와 같이, 기판간 접속용 비아(18X)는 비아 접속용 패드(10)상에 일체적이면서도 연속적으로 형성된 구조으로 되어 있다.
- <48> 이와 같이, 기판간 접속용 비아(18X)와 비아 접속용 패드(10)를 직접 접속하는 것에 의하여, 종래의 배선기판(110)(도 12 참조)에서 필요로 한 범프(108) 및 언더필 수지(109)가 필요하지 않게 된다. 이에 의하여, 본 실시 형태의 배선기판(1A)에 따르면, 부품수의 삭감을 도모할 수 있으며, 제품비용의 저감을 도모할 수 있다.
- <49> 그리고, 상기한 바와 같이, 제 1 기판(2)의 하면(2b)과 제 2 기판(3)의 상면(3a)과의 접합하는 면에 있어서, 상기 기판간 접속용 비아(18X)와 비아 접속용 패드(10)가 접속되는 위치를 제외하는 영역은, 접착제에 의하여 접착되어 있다. 이 때문에, 제 1 기판(2)과 제 2 기판(3)과의 기계적인 접속도 확실한 것으로 되어 있다.
- <50> 도 2는 상기한 배선기판(1A)을 사용한 반도체장치(50)를 나타내고 있다. 동일 도면에서는, 반도체장치(50)를 머더보드(51)에 땀납볼(52)을 사용하여 실장한 예를 나타내고 있다.
- <51> 반도체소자(11)는, 제 1 기판(2)의 상면(2a)에 형성된 칩 접속용 패드(8)에 플립 칩 접합되어 있다. 이때, 상기와 같이 제 1 기판(2)은 미세가공을 사용하여 형성되기 때문에, 칩 접속용 패드(8)의 피치를 반도체소자(11)의 전극의 피치와 대응시킬 수 있다. 따라서, 고밀도화된 반도체소자(11)이여도, 이를 제 1 기판(2)에 확실하게 탑재할 수 있다.
- <52> 또한, 반도체장치(50)는, 머더보드(51)에 실장된다. 이때, 머더보드(51)에 형성되어있는 패드의 피치는, 반도체소자(11)에 형성되어있는 전극의 피치에 비하여 넓지만, 본 실시형태에서는 반도체소자(11)를 탑재하는 제 1 기판(2)을 마주하여, 평면으로 보았을 때 큰 형상을 가지는 제 2 기판(3)이 머더보드(51)와 접속되는 구조으로 되

어 있다. 또한, 상기와 같이 제 2 기판(3)은, 절연층(20a, 20b) 및 배선층(18a~18c)이 적층(빌드업)된 구성이기 때문에, 제 3 배선층(18c)(외부 접속단자가 된다)을 머더보드(51)의 패드 피치에 대응하도록 형성할 수 있다. 이에 의하여, 고밀도의 반도체소자(11)를 탑재한 반도체장치(50)이여도, 이를 머더보드(51)에 확실하게 실장하는 것이 가능하게 되어, 따라서, 반도체장치(50)와 머더보드(51)의 접속 신뢰성의 향상을 도모할 수 있다.

<53> 다음으로, 상기한 배선기판(1A)의 각종 변형 예에 관하여 설명한다.

<54> 도 3 내지 도 6은 본 발명의 일 실시형태인 배선기판의 제 1 내지 제 4 변형 예를 나타내는 단면도이다. 그리고, 도 3 내지 도 6에 있어서, 도 1 내지 도 2에 나타낸 구성과 대응하는 구성에 대해서는 동일 부호를 부여하고 그의 설명을 생략한다.

<55> 상기한 바와 같이, 본 실시형태의 배선기판(1A)은, 평면으로 보았을 때 제 1 기판(2)의 형상은 제 2 기판(3)의 형상보다 작으며, 또한, 일반적으로 제 1 기판(2)은 제 2 기판(3)의 중앙위치에 형성되기 때문에 제 1 기판(2)의 외주부분에는 제 2 기판(3)의 상면(3a)이 노출된 부분이 발생한다. 도 3 내지 도 5에 나타내는 배선기판(1B~1D)은, 이 제 2 기판(3)의 상면(3a)이 노출된 부분에 봉지수지(40) 등을 배설한 것을 특징으로 하는 것이다.

<56> 도 3은 제 1 변형예인 배선기판(1B)을 나타내고 있다. 동일 도면에 나타내는 배선기판(1B)은 제 2 기판(3)의 상면(3a)이 노출된 부분에 봉지수지(40)를 형성한 것을 특징으로 하는 것이다. 이와 같이, 배선부재(30) 상에 봉지수지(40)를 마련하는 것에 의하여 봉지수지(40)는 보강제(스티프너)로서 기능한다. 이로 인하여, 본 변형예의 배선기판(1B)에 따르면, 제 2 기판(3)의 기계적인 강도를 높일 수 있고, 배선기판(1B)에 휨이나 변형이 발생하는 것을 방지할 수 있다.

<57> 도 4는 제 2 변형예의 배선기판(1C)을 나타내고 있다. 본 변형예의 배선기판(1C)은 제 2 기판(3)의 상면(3a)이 노출된 부분에 전자부품을 배설하는 것에 의하여, 배선기판(1C)의 다기능화를 도모한 것을 특징으로 하는 것이다.

<58> 본 변형 예에서는, 제 2 기판(3) 상에 칩 콘텐서(42)를 배설한 예를 나타내고 있다. 하지만, 제 1 기판(2) 상에 배설하는 전자부품은 칩 콘텐서(42)에 한정되는 것이 아니며, 다른 전자부품(예로, 능동소자나 수동소자)을 배설하는 것도 가능하다. 또한, 본 변형 예에서는 칩 콘텐서(42)를 봉지수지(40)로 봉지하는 것에 의하여 높은 신뢰성을 실현하는 구성을 나타내었지만, 봉지수지(40)를 사용하지 않는 구성으로 하는 것도 가능하다.

<59> 도 5는 제 3 변형예의 배선기판(1D)을 나타내고 있다. 본 변형예의 배선기판(1D)은, 제 2 기판(3)을 기계적으로 보강하기 위하여, 제 2 기판(3)의 상면(3a)이 노출된 부분에 틀 형상의 금속제의 스티프너(44)(보강재)를 배설한 것을 특징으로 하는 것이다. 본 변형 예와 같이, 금속제의 스티프너(44)를 마련하는 것에 의하여, 보다 확실하게 제 2 기판(3)을 보강할 수 있고, 배선기판(1D)의 신뢰성을 높일 수 있다.

<60> 도 6은 제 4 변형예의 배선기판(1E)을 나타내고 있다. 앞에서 도 2를 사용하여 설명한 예에서, 배선기판(1A)을 머더보드(51)에 실장하기 위하여 땜납볼(52)을 사용하였지만, 본 변형예의 배선기판(1E)은, 제 3 배선층(18C)에 핀(46)을 배설하고, 이 핀(46)에 의하여 배선기판(1E)을 머더보드(51)에 실장하도록 구성한 것이다. 이와 같이, 제 3 배선층(18C)에 배설하는 외부 접속단자를 적절하게 선정하는 것에 의하여, 제 2 기판(3)을 머더보드(51)에 실장하는 형태를 여러 가지로 선택할 수 있다.

<61> 다음으로, 도 7 내지 도 10을 사용하여 본 발명의 일 실시형태인 배선기판의 제조방법에 관하여 설명한다.

<62> 그리고, 이하의 설명에서는, 도 1에 나타낸 배선기판(1A)의 제조방법을 예로 들어 설명하기로 한다. 또한, 도 7 내지 도 10에 있어서, 도 1 내지 도 2에 나타낸 구성과 대응하는 구성에 대해서는 동일 부호를 부여하고 그의 설명을 생략하기로 한다. 더욱더, 도 7 내지 도 10에는 도시의 편의상, 도 1에 나타낸 배선기판(1A)의 도면에 비하여 일부를 생략하여 도시하고 있다.

<63> 우선, 배선기판(1A)을 제조하려면, 도 7(A)에 나타내는 바와 같이, 제 1 기판(2)을 준비한다. 이 제 1 기판(2)은 상기한 바와 같이 실리콘 기판본체(4)에 복수의 관통전극(6)이 관통하여 형성됨과 함께 그 상면에 칩 접속용 패드(8)가, 그리고 하면에 비아 접속용 패드(10)가 형성된 구성으로 되어 있다. 이 실리콘 기판본체(4)는 한 장의 웨이퍼로부터 다수 개 채취된 것이다. 즉, 한 장의 웨이퍼 상에 포토 리소그라피 기술 등의 미세가공을 사용하여 복수의 제 1 기판(2)을 형성하고, 그 다음에 다이싱에 의하여 개편화 하는 것에 의하여 제 1 기판(2)을 제조한다. 이와 같이 형성된 제 1 기판(2)은 저비용임과 동시에 높은 정밀도를 지니고 있다.

<64> 이 제 1 기판(2)에 대하여서는, 도 7(B)에 나타내는 바와 같이 절연부재(20)가 배설된다. 이 절연부재(20)는 상

기한 바와 같이 예폭시 등의 수지로 이루어지는 필름형상의 부재이며, 예를 들어, 자외선 경화성의 접착제를 사용하여 제 1 기판(2)에 첨착(貼着)된다.

<65> 도 9는 비아 접속용 패드(10)의 근방을 확대하여 나타내는 도면이다. 도 9(A)는 절연부재(20)에 제 1 기판(2)이 접착되기 전의 상태를 나타내고 있으며, 도 9(B)는 절연부재(20)에 제 1 기판(2)이 접착된 상태를 나타내고 있다. 절연부재(20)에 제 1 기판(2)이 접착되는 것에 의하여 비아 접속용 패드(10)는 절연부재(20)에 완전히 덮인 상태로 된다.

<66> 상기 절연부재(20)는, 평면으로 보았을 때, 제 1 기판(2)보다 넓은 면적을 가지고 있다. 이 절연부재(20)의 면적은 제조되는 배선기판(1A)의 머더보드(51)에 접속되는 단자의 수나 머더보드(51)의 패드 퍼치 등에 의하여 설정된다.

<67> 또한, 절연부재(20)는 가요변형될 점이 우려된다. 그러므로, 제 1 기판(2)을 절연부재(20)에 접착하기 전에, 또는 접착한 후에, 절연부재(20)의 기계적인 강도를 높이는 것을 목적으로 보강부재(24)(도면에서 과선으로 나타냄)를 배설하는 구성으로 하여도 좋다.

<68> 상기와 같이 제 1 기판(2)을 절연부재(20)에 접착하면, 이어서 절연부재(20)에 대하여 제 1 비아홀(20X)을 형성하는 구멍 뚫기 처리가 이루어진다. 이 제 1 비아홀(20X)의 형성위치는 제 1 기판(2)에 형성된 비아 접속용 패드(10)와 대응하는 위치에 설정되어 있다. 또한, 제 1 비아홀(20X)의 형성방법으로는, 예를 들어, 레이저 가공을 사용할 수 있지만, 높은 정밀도의 구멍 가공이 가능하다면 다른 가공방법을 사용하여도 좋다. 그리고, 레이저 가공을 사용하였을 경우에는, 필요에 응하여 스미어(smear) 제거를 위하여 세척처리(디스미어 처리)를 진행한다. 이때, 제 1 기판(2)의 마스킹하는 등의 처리를 진행하는 것에 의하여, 제 1 기판을 보호한 상태에서 디스미어 처리를 진행하는 것으로 하여도 좋다.

<69> 도 7(C) 및 도 9(C)는 제 1 비아홀(20X)이 형성된 상태를 나타내고 있다. 제 1 비아홀(20X)이 형성되는 것에 의하여, 이 제 1 비아홀(20X)의 형성위치에서는, 제 1 비아홀(20X)이 비아 접속용 패드(10)와 연통되고, 따라서, 비아 접속용 패드(10)가 노출된 상태로 되어 있다.

<70> 상기와 같이, 제 1 비아홀(20X)이 형성되면 도 7(D)에 나타내는 바와 같이, 절연부재(20)의 배면 층(제 1 기판(2)이 접착된 면과는 반대측의 면)에 시드층(25)을 형성한다. 이 시드층(25)은 예를 들어 구리이며, 무전해 도금이나 스퍼터링을 사용하는 것에 의하여 $0.5\mu\text{m}$ (무전해 도금에 의하여)의 두께로 형성된다. 그리고, 스퍼터에 의하여 시드층(25)으로서 구리(Cu)를 형성하는 경우에는, 사전처리로서 Cu를 성장시키기 전에 Ti를 먼저 형성하여 놓는 것으로 하여도 좋다.

<71> 이어서, 시드층(25)이 형성된 절연부재(20)를 대상으로 레지스트막(16)이 형성된다. 이 레지스트막(16)으로는, 예를 들어, 드라이 필름을 이용할 수 있다. 그리고, 이 레지스트막(16)에 대하여 패터닝 처리를 진행하여, 도 7(E)에 나타내는 바와 같이 소요(所要)부(후술되는 제 1 배선층(18a)의 형성위치에 대응하는 위치)에 개구부(16X)를 형성한다. 또한, 드라이 필름 형상의 레지스트막(16)을 대상으로 미리 개구부(16X)를 형성해 놓고, 이 개구부(16X)가 형성된 레지스트막(16)을 지지체(10)에 배설하는 것으로 하여도 좋다.

<72> 다음으로, 시드층(25)을 도금 금전 층으로 사용하는 전해 Cu도금을 실시한다. 이에 의하여, 도 8(A) 및 도 9(D)에 나타내는 바와 같이, 비아 접속용 패드(10) 상 및 제 1 비아홀(20X) 내에는 기판간 접속용 비아(18X)가 형성되고, 또한, 절연부재(20)의 표면에는 제 1 배선층(18a)이 형성된다.

<73> 이때, 기판간 접속용 비아(18X)는 비아 접속용 패드(10) 상에 도금에 의하여 직접 형성되기 때문에, 기판간 접속용 비아(18X)는 비아 접속용 패드(10)에 직접 형성된다. 여기서, 기판간 접속용 비아(18X)가 비아 접속용 패드(10)에 직접 형성된다는 것은, 기판간 접속용 비아(18X)가 비아 접속용 패드(10) 상에 일체적이면서도 연속적으로 형성된 상태를 가리킨다.

<74> 이와 같이, 기판간 접속용 비아(18X) 및 제 1 배선층(18a)이 형성되면, 그 다음에, 도 8(B)에 나타내는 바와 같이, 레지스트막(16)이 제거된다.

<75> 계속하여, 기판간 접속용 비아(18X) 및 제 1 배선층(18a)이 형성되어 절연부재(20)를 피복하는 제 1 절연층(20a)을 형성한다. 제 1 절연층(20a)의 재료로는 예폭시계수지, 폴리이미드계수지 등의 수지재가 사용된다. 제 1 절연층(20a)의 형성방법의 일 예로는 절연부재(20)에 수지필름을 라미네이트한 다음, 당해 수지필름을 프레스(가압)하면서 $130\sim150^\circ\text{C}$ 의 온도로 열처리하여 경화시키는 것에 의하여 제 1 절연층(20a)을 얻을 수 있다.

<76> 이어서, 절연부재(20)에 형성된 제 1 절연층(20a)에 제 1 배선층(18a)이 노출되도록 레이저 가공법 등을 사용하

여 제 1 비아홀(20Y)을 형성한다. 또한, 제 1 절연층(20a)은 감광성 수지막을 포토 리소그라피에 의하여 패터닝하여 형성하여도 좋다.

<77> 계속하여, 절연부재(20) 상에 형성된 제 1 배선층(18a)에 제 1 비아홀(20Y)을 개재하여 접속되는 제 2 배선층(18b)을 형성한다. 이 제 2 배선층(18b)은 구리(Cu)로 이루어지며, 제 1 절연층(20a) 상에 형성된다. 이 제 2 배선층(18b)은, 예를 들어, 세미애더티브 법에 의하여 형성된다.

<78> 상세히 설명하면, 우선, 무전해도금 또는 스퍼터법에 의하여 제 1 비아홀(20Y) 내 및 제 1 절연층(20a) 상에 Cu 시드층(미도시)을 형성한 다음에, 제 2 배선층(18b)에 대응하는 개구부를 구비한 레지스트막(미도시)을 형성한다. 이어서, Cu 시드층을 도금 급전 층으로 이용한 전해 도금에 의하여, 레지스트막의 개구부에 Cu 시드층 패턴(미도시)을 형성한다.

<79> 계속하여, 레지스트막을 제거한 다음에, Cu 시드층 패턴을 마스크로 하여 Cu시드층을 예칭하는 것에 의하여, 제 2 배선층(18b)을 얻는다. 도 8(C)은 제 2 배선층(18b)이 형성된 상태를 나타내고 있다. 또한 제 2 배선층(18b)의 형성방법으로는, 상기의 세미애더티브 법 외에 서브트랙티브 법 등의 각종의 배선형성법을 채용할 수 있다.

<80> 다음으로, 도 8(D)에 나타내는 바와 같이, 상기와 동양의 공정을 반복하는 것에 의하여, 절연부재(20a)에 제 2 배선층(18b)을 피복하는 제 2 절연층(20b)을 형성한 다음에, 제 2 배선층(18b) 상의 제 2 절연층(20b)의 부분에 제 3 비아홀(20Z)을 형성한다. 더 나아가, 제 3 비아홀(20Z)을 개재하여 제 2 배선층(18b)에 접속되는 제 3 배선층(18c)을 형성한다.

<81> 계속하여, 제 2 절연층(20b) 및 제 3 배선층(18c) 상의 소정의 위치에는, 개구부(22X)가 마련된 솔더 레지스트막(22)이 형성된다(도 8에는 미도시. 도 1 참조). 이것에 의하여, 절연부재(20) 및 절연층(20a, 20b)과 배선층(18a~18c)이 적층(빌드업)된 배선부재(30)가 제조되고, 이와 함께 제 2 기판(3)이 완성된다.

<82> 이와 같이 하여, 제 2 기판(3)의 상부에 제 1 기판(2)이 적층된 구조를 가지는 배선기판(1A)이 제조된다. 상기 한 예에서는, 절연부재(20) 상에 3층의 빌드업 배선층(제 1 및 제 3 배선층(18a~18c))을 형성하였지만, n층(n은 1이상의 정수)의 빌드업 배선층을 형성하여도 좋다.

<83> 상기와 같이, 본 실시형태의 배선기판(1A)의 제조방법에 따르면, 제 1 기판(2)과 제 2 기판(3)과의 접속처리는, 제 1 기판(2)에 접착된 절연부재(20) 상에 세미애더티브 법 및 빌드업 법을 사용하여 직접 재선부재(30)를 형성하는 공정에 있어서 자동적으로 진행된다. 즉, 제 1 기판(2)과 제 2 기판(3)과의 경계부분에 위치하는 비아 접속용 패드(10)와 기판간 접속용 비아(18X)는, 비아 접속용 패드(10) 상에 기판간 접속용 비아(18X)를 도금에 의하여 형성함으로써 직접(일체적이면서도 연속적으로) 형성된다.

<84> 따라서, 종래에 필요로 하던 범프나 언더필 수지를 사용하지 않고 제 1 기판(2)과 제 2 기판(3)을 접속할 수 있다. 또한, 비아 접속용 패드(10)와 기판간 접속용 비아(18X)와의 접속을 진행하는 설비로는, 배선부재(30)를 빌드업 형성 시에 사용하는 설비를 그대로 사용할 수 있다. 따라서, 제 1 기판(2)과 제 2 기판(3)과의 접속전용의 설비를 필요로 하지 않아, 설비비용의 저감을 도모할 수 있다.

<85> 또한, 상기한 실시형태의 배선기판(1A)의 제조방법에서는, 절연부재(20)로서 수지재의 필름형상의 부재를 사용하고, 이를 제 1 기판(2)에 접착하는 방법을 사용하였다. 하지만, 절연부재(20)는 이에 한정되는 것이 아니며, 수지를 몰드 하는 것에 의하여 형성하는 것도 가능하다. 이하, 도 10을 사용하여, 절연부재(20)를 금형을 사용하여 제조하는 변형 예에 관하여 설명한다.

<86> 도 10(A)은 본 변형 예에서 사용하는 금형(19)을 나타내고 있다. 금형(19)은 상형(19a)과 하형(19b)으로 구성된다. 상형(19a)은 평판형상을 가지며, 덮개로서 기능하는 것이다. 그리고, 하형(19b)은 제 1 기판을 실장하는 제 1 캐비티부(19c)와, 절연부재(20)를 형성하는데 사용하는 제 2 캐비티부(19d)가 형성된 구조으로 되어 있다.

<87> 절연부재(20)를 몰드성형하기 위해서는, 도 8(B)에 나타내는 바와 같이, 제 1 기판(2)을 하형(19b)의 제 1 캐비티부(19c)에 장착함과 함께, 상형(19a)을 하형(19b)의 상부에 장착한다. 이에 의하여, 상형(19a)과 하형(19b)의 사이에는, 절연부재(20)에 대응한 제 2 캐비티부(19d)가 형성된다.

<88> 그리고, 도 10(C)에 나타내는 바와 같이, 이 제 2 캐비티부(19d) 내에 수지를 주입하는 것에 의하여, 절연부재(20)가 몰드성형된다. 이 몰드시에 있어서, 절연부재(20)는 제 1 기판(2)에 접합한 상태로 된다. 따라서, 이형 할 때에, 절연부재(20)가 제 1 기판(2)에 접합된 상태로 금형(19)으로부터 꺼낼 수 있다. 이와 같이, 절연부재(20)를 금형(19)을 사용하여 몰드 성형하는 것에 의하여, 높은 정밀도의 절연부재(20)를 성형할 수 있다.

<89> 또한, 상기한 실시형태에서는, 하형(19b)에 형성되는 캐비티부(19c)는 제 1 기판(2)의 형상에 대응한 부분과, 몰드 성형하는 절연부재(20)의 형상에 대응한 부분을 가지는 형상으로 되어 있었다. 하지만, 외형이 몰드 성형하고자 하는 절연부재(20)와 동일 형상을 가지며, 그와 동시에 중앙부분에 제 1 기판(2)이 장착되도록 구성된 지지판을 사용하여 절연부재(20)를 몰드 하는 구성으로 하여도 좋다.

<90> 이 구성에 따르면, 제 1 기판(2)은 지지판에 둘러싸인 상태로 금형(19)에 장착되기 때문에, 금형(19)의 캐비티를 절연부재(20)의 외형에 대응하는 것으로 하면 된다. 따라서, 하형(19b)에 형성하는 캐비티부(19d)의 형상을 간단화 할 수 있어, 금형비용의 저감할 수 있음과 함께, 절연부재(20)의 금형(19)으로부터의 이형성도 높일 수 있다.

<91> 이상으로, 본 발명의 바람직한 실시형태에 관하여 상세히 진술하였지만, 본 발명은 상기한 특정의 실시형태에 한정되는 것이 아니며, 특히청구범위에 기재된 본 발명의 요지의 범위 내에서, 여러 가지의 변형, 변경이 가능하다.

도면의 간단한 설명

<92> 도 1은 본 발명의 일 실시형태인 배선기판의 단면도이다.

<93> 도 2는 본 발명의 일 실시형태인 반도체장치의 단면도이다.

<94> 도 3은 본 발명의 일 실시형태인 배선기판의 제1변형 예를 나타내는 단면도이다.

<95> 도 4는 본 발명의 일 실시형태인 배선기판의 제 2 변형예를 나타내는 단면도이다.

<96> 도 5는 본 발명의 일 실시형태인 배선기판의 제 3 변형예를 나타내는 단면도이다.

<97> 도 6은 본 발명의 일 실시형태인 배선기판의 제 4 변형예를 나타내는 단면도이다.

<98> 도 7은 본 발명의 일 실시형태인 배선기판의 제조방법을 설명하기 위한 도면이다(그 첫번째).

<99> 도 8은 본 발명의 일 실시형태인 배선기판의 제조방법을 설명하기 위한 도면이다(그 두번째).

<100> 도 9는 비아 접속용 패드와 기판간 접속용 비아가 접합되는 절차를 확대하여 나타내는 단면도이다.

<101> 도 10은 제 1 기판에 절연부재를 배설하는 변형 예를 설명하기 위한 도면이다.

<102> 도 11은 종래의 일 예인 배선기판을 나타내는 단면도이다(그 첫번째).

<103> 도 12는 종래의 일 예인 배선기판을 나타내는 단면도이다(그 세번째).

<104> [부호의 설명]

<105> 1A~1E: 배선기판

<106> 2: 제 1 기판

<107> 3: 제 2 기판

<108> 6: 관통전극

<109> 7: 상면배선

<110> 8: 칩 접속용 패드

<111> 9: 절연막

<112> 10: 비아 접속용 패드

<113> 11: 반도체소자

<114> 12: 범프

<115> 16: 레지스트막

<116> 16X: 개구부

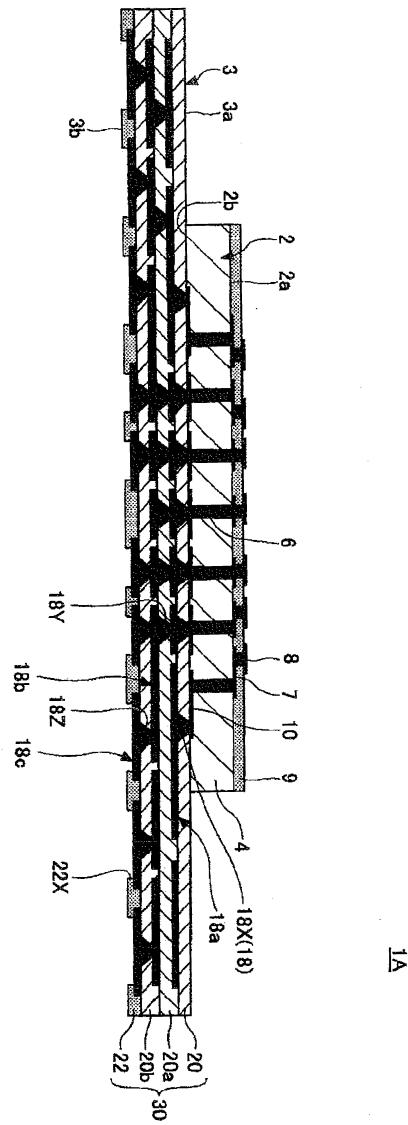
<117> 18X: 기판간 접속용 비아

- <118> 18a: 제 1 배선층
<119> 18b: 제 2 배선층
<120> 18c: 제 3 배선층
<121> 19: 금형
<122> 20: 절연부재
<123> 20a: 절연층
<124> 20b: 절연층
<125> 20X: 제 1 비아홀
<126> 20Y: 제 2 비아홀
<127> 20Z: 제 3 비아홀
<128> 22: 솔더 레지스트
<129> 22X: 개구부
<130> 24: 보강부재
<131> 25: 시드층
<132> 30: 배선부재
<133> 40: 봉지수지
<134> 42: 칩 콘덴서
<135> 44: 스티프너
<136> 46: 핀
<137> 50: 반도체장치
<138> 51: 머더보드
<139> 52: 땜납볼

도면

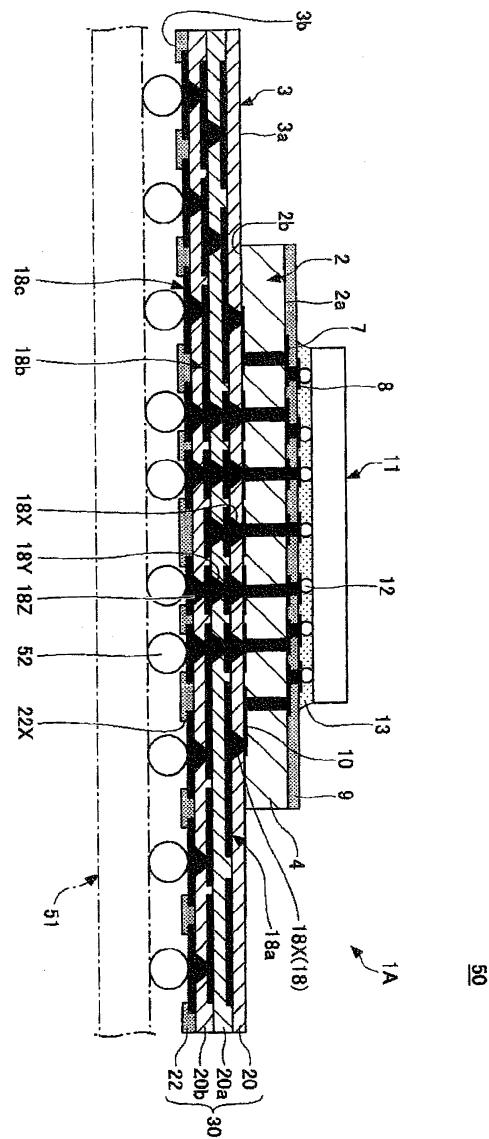
도면1

본 발명의 일 실시형태인 배선기판의 단면도



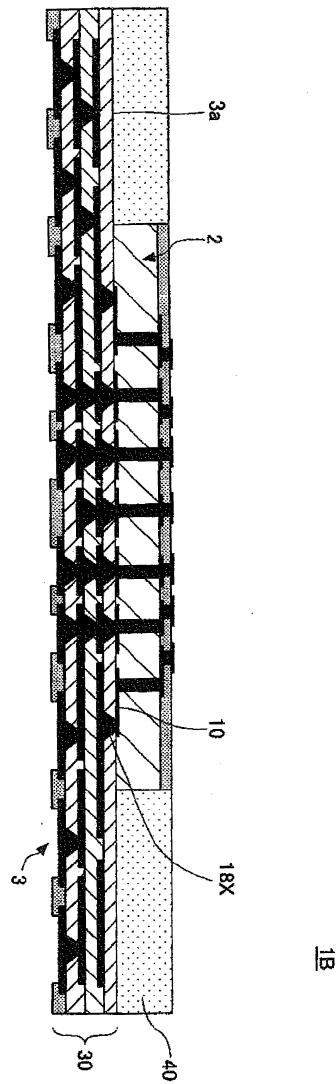
도면2

본 발명의 일 실시형태인 반도체장치의 단면도



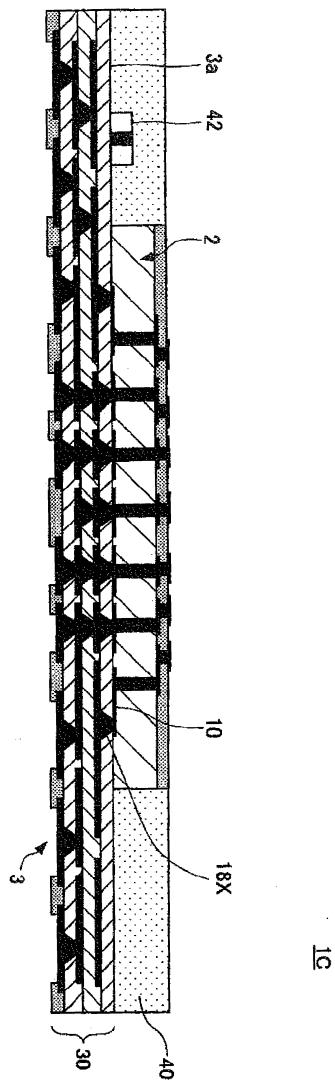
도면3

본 발명의 일 실시형태인 배선기판의
제1변형 예를 나타내는 단면도



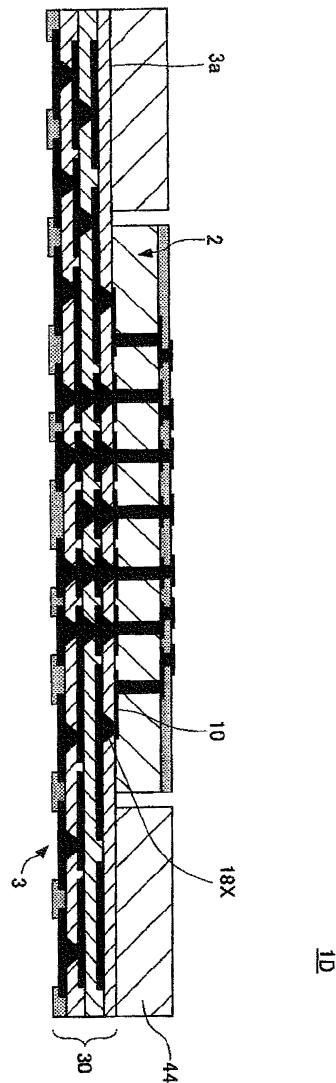
도면4

본 발명의 일 실시형태인 배선기판의
제2변형 예를 나타내는 단면도



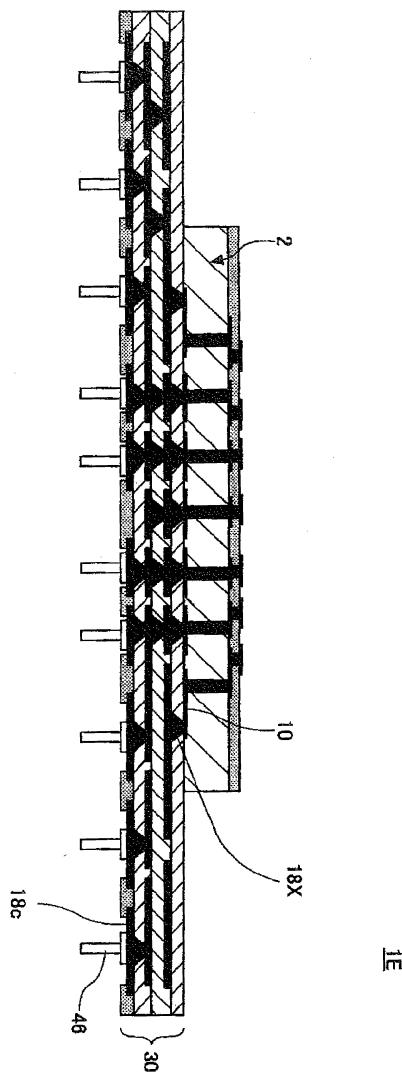
도면5

본 발명의 일 실시형태인 배선기판의
제3변형 예를 나타내는 단면도



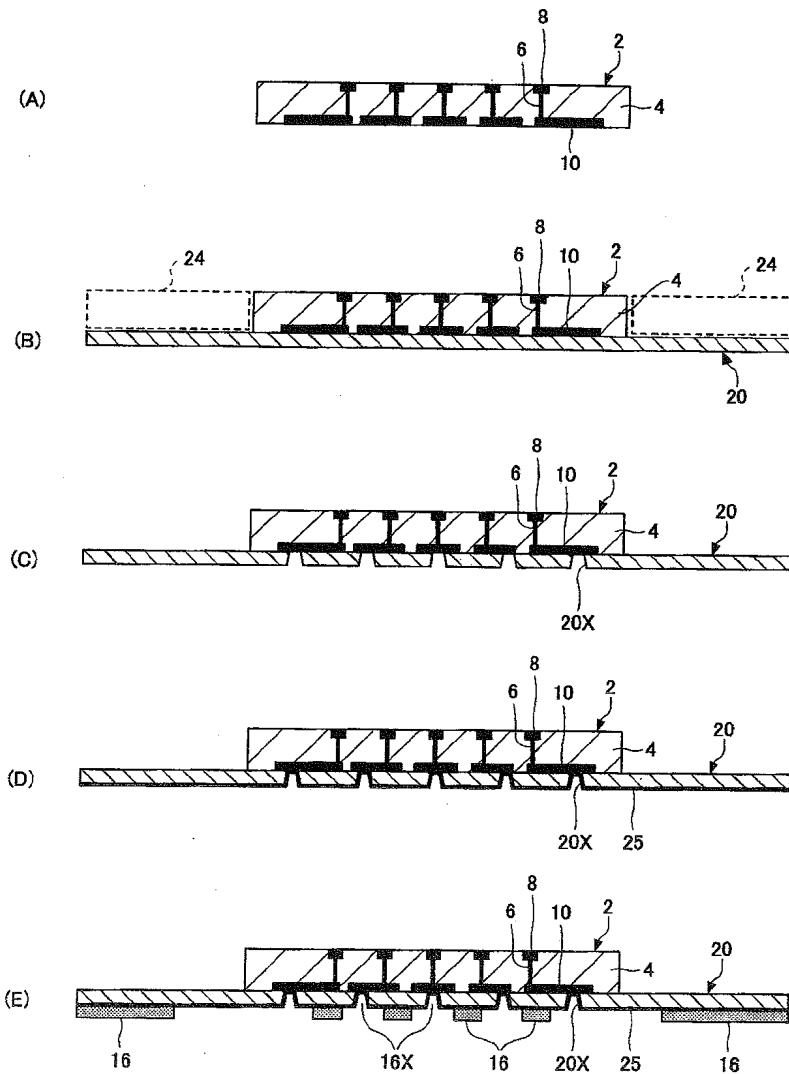
도면6

본 발명의 일 실시형태인 배선기판의
제4변형 예를 나타내는 단면도



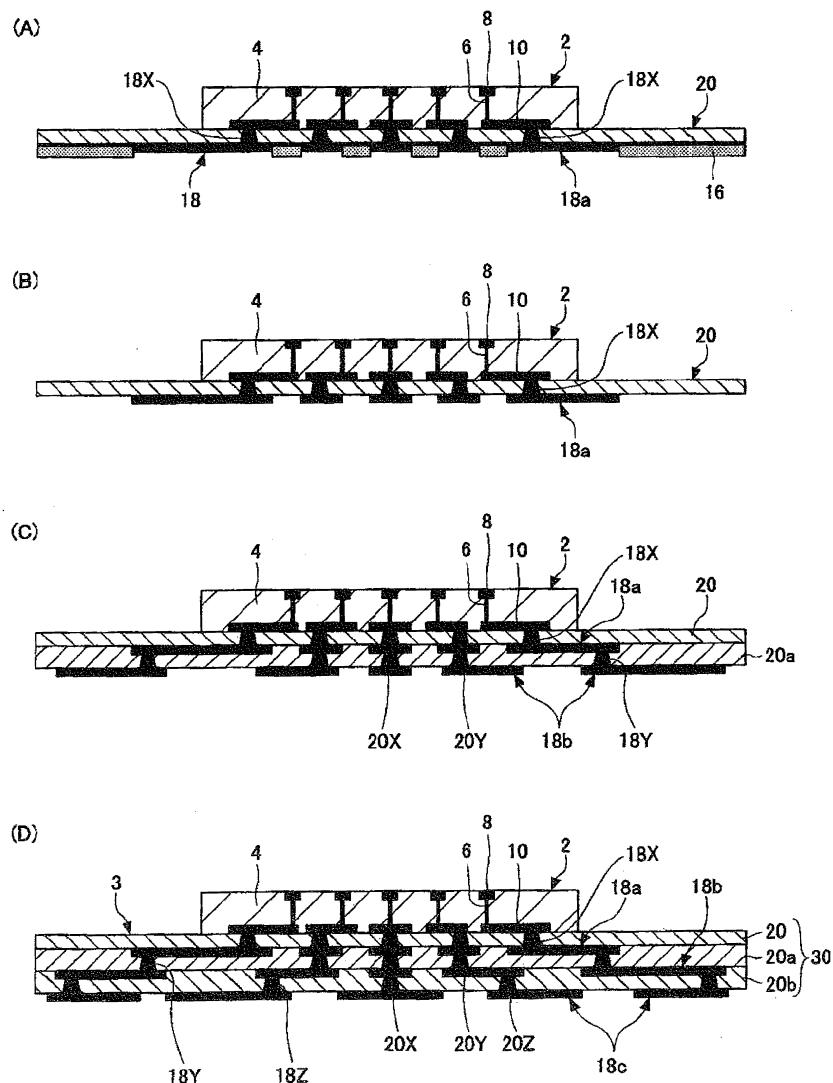
도면7

본 발명의 일 실시형태인 배선기판의 제조방법을 설명하기 위한 도면(1)



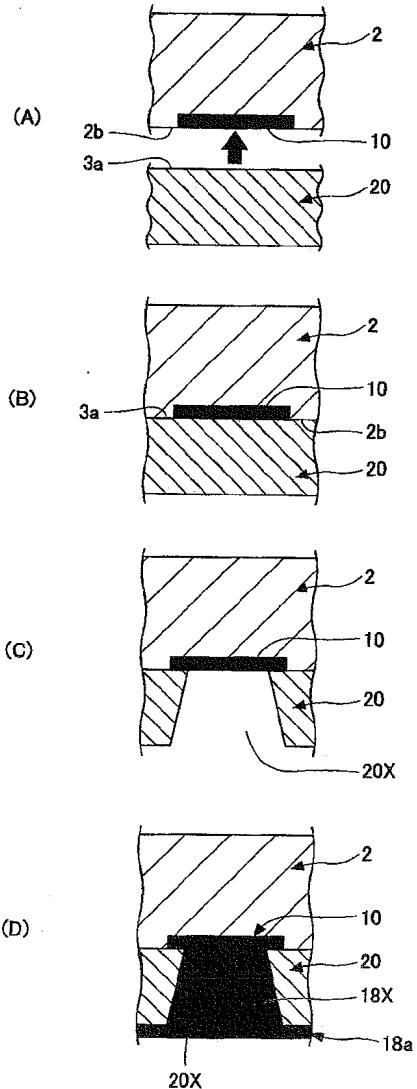
도면8

본 발명의 일 실시형태인 배선기판의 제조방법을 설명하기 위한 도면(2)



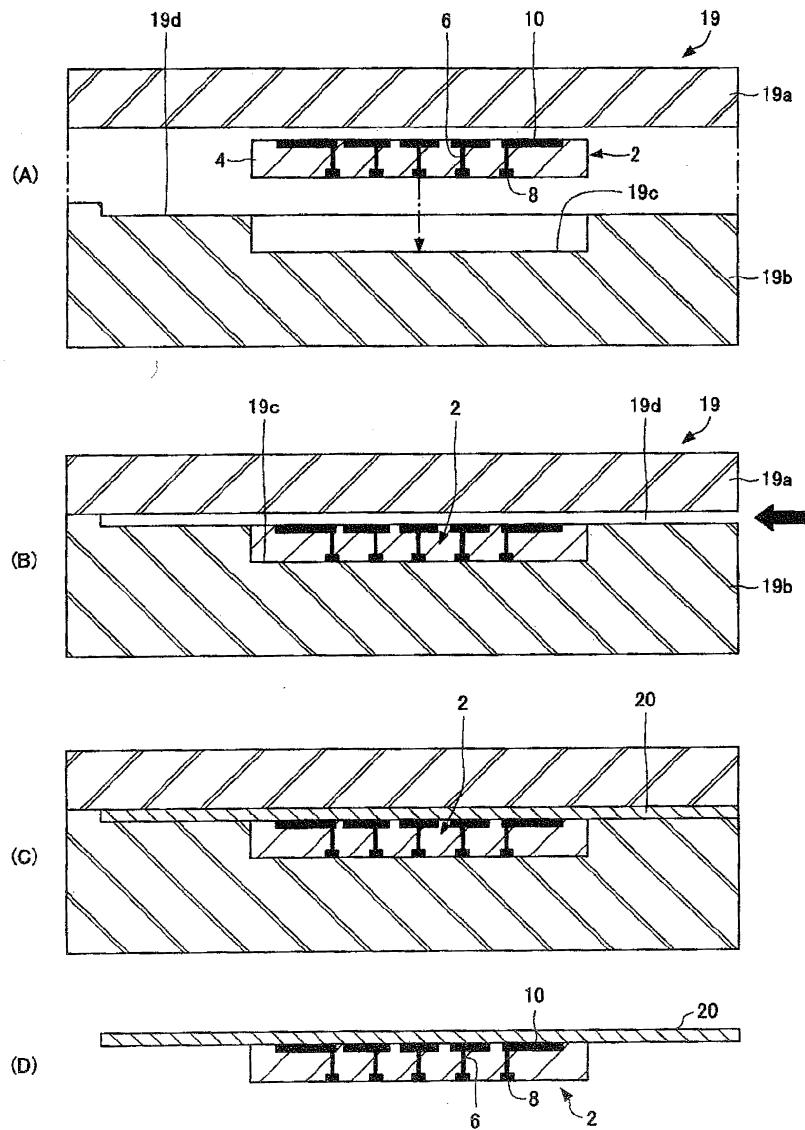
도면9

비아 접속용 페드와 기판간 접속용 비아가
접합되는 절차를 확대하여 나타내는 단면도



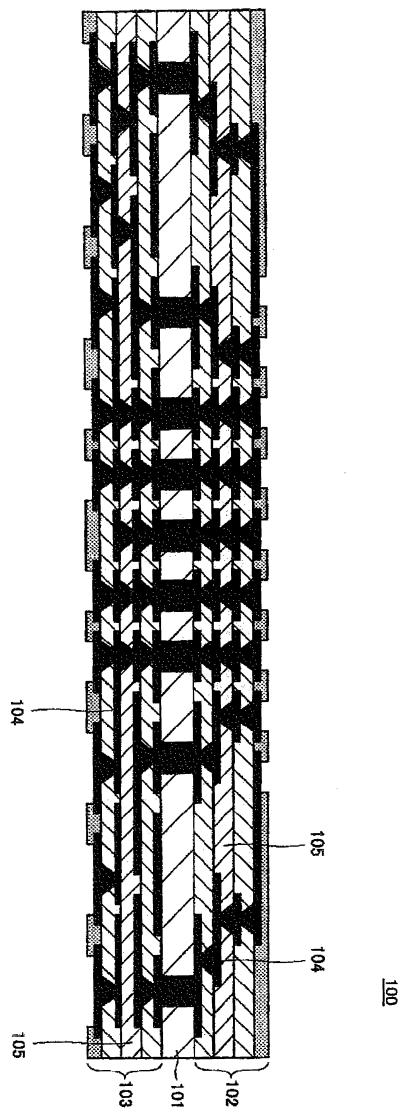
도면10

제1기판에 절연부재를 배설하는 변형 예를 설명하기 위한 도면



도면11

종래의 일 예인 배선기판을 나타내는 단면도(1)



도면12

종래의 일 예인 배선기판을 나타내는 단면도(2)

