



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 940082

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 30.12.80 (21) 3225209/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.06.82. Бюллетень № 24

Дата опубликования описания 02.07.82

(51) М. Кл.³

G 01 R 23/02

(53) УДК 621.317
(088.8)

(72) Авторы
изобретения

В.П. Данчеев и Б.Н. Денисьев

(71) Заявитель

Московский ордена Ленина энергетический институт

(54) ЦИФРОВОЙ ЧАСТОТОМЕР

1

Изобретение относится к измерительной технике и предназначается для автоматического измерения с выдачей результатов измерения в цифровом коде.

Известен цифровой частотомер, содержащий генератор эталонной частоты, счетчик импульсов эталонной частоты, формирователь импульсов измеряемой частоты, счетчик импульсов измеряемой частоты, а также различные вспомогательные схемы [1].

Недостаток устройства - низкое быстродействие.

Наиболее близким по технической сущности к предлагаемому является устройство, содержащее генератор эталонной частоты, первый и второй делители частоты, управляемые от разрядного регистра, последовательно соединенные первый и второй блоки задержки, счетчик импульсов измеряемой частоты, линейку вентилей, закольцованный сдвиговой регистр, последователь-

2

но соединенные блок антисовпадений, блок задержки и элемент ИЛИ, второй вход которого подключен к выходу формирователя импульсов, первому входу схемы антисовпадений и суммирующему входу реверсивного счетчика, вычитающий вход которого соединен с выходом цифрового интегратора, вход которого соединен с выходом второго делителя частоты [2].

Недостаток известного устройства - небольшой диапазон измеренных частот при заданной точности и частоте снятия результата.

Цель изобретения - расширение диапазона измеряемых частот.

Указанная цель достигается тем, что в цифровой частотомер, содержащий блок управления, счетчик импульсов измеряемой частоты, реверсивный счетчик, блок исключения потери импульсов измеряемой частоты, формирователь импульсов, выход которого подключен к суммирующему входу реверсив-

ного счетчика и входу блока исключения потери импульсов измеряемой частоты, выход которого соединен с входом счетчика импульсов измеряемой частоты, а также цифровой интегратор, генератор эталонной частоты, первый и второй делители частоты и разрядный регистр, выходы которого подключены к первым входам первого и второго делителей частоты, вторые входы последних соединены с выходом генератора эталонной частоты, выход второго делителя частоты соединен через цифровой интегратор с вычитающим входом реверсивного счетчика, введены блок памяти, регистр и счетчик адреса, причем выход счетчика измеряемой частоты через запоминающее устройство и регистр соединен с управляющим входом цифрового интегратора, выход первого делителя частоты соединен с первым входом блока управления и через счетчик адреса - с вторым входом блока управления, выходы которого соединены соответственно с управляющими входами счетчика измеряемой частоты, блока памяти, блока исключения потери импульса и регистра, выходы счетчика адреса соединены с адресными входами блока памяти.

На фиг. 1 изображена блок-схема цифрового частотомера; на фиг. 2 - диаграмма, поясняющая принцип действия устройства.

Цифровой частотомер содержит делители 1 и 2 частоты, разрядный регистр 3, формирователь 4 импульсов, блок 5 исключения потери импульсов измеряемой частоты, счетчик 6 импульсов измеряемой частоты, блок 7 памяти, блок 8 управления, счетчик 9 адреса запоминающего устройства, регистр 10, генератор 11 эталонной частоты, цифровой интегратор 12, реверсивный счетчик 13.

Устройство работает следующим образом.

Принцип действия частотомера поясняется на фиг. 2, где T_0^k - образцовый интервал времени T_0 при k -ом измерении частоты f_x ; T_x^k - последовательность следующих друг за другом разных интервалов времени, причем $m \cdot T_x = T_0$, где m - число n -разрядных чисел, написанных в блоке 7 памяти. На фиг. 2 $m = 3$. N_k - сумма импульсов частоты f_x на интервале времени T_0^k , т.е. при k -ом измерении. Чтобы

получить первый результат измерения, необходимо подсчитать сумму импульсов частоты f_x на интервале времени T_0^1 , т.е. N_1 . Для того, чтобы получить результат второго измерения, нужно из суммы импульсов N_1 вычесть число импульсов, пришедших за интервал времени T_x^1 , и прибавить число импульсов частоты f_x , пришедших за интервал времени T_x^k . Для получения $k+1$ -го измерения нужно из суммы импульсов N_k вычесть число импульсов, пришедших за интервал времени T_x^k , и прибавить число импульсов, пришедших на T_x^{k+1} -ом интервале, т.е. на интервале времени T_x , который следует после интервала T_x^k через время T_0 .

Перед началом работы частотомера регистр 10, счетчики 6, 9 и 13 устанавливаются на ноль. В регистре 3 записывается число, определяющее длительность интервала времени T_x , а также при необходимости устанавливается нужный коэффициент пересчета счетчика 9 адреса. Во время работы устройства счетчик 6 считает сумму импульсов частоты f_x на каждом интервале T_x , а в моменты окончания этих интервалов по сигналу с выхода делителя 1 частоты содержимое счетчика 6 переписывается в блок 7 памяти, причем на начальном интервале работы частотомера (в течение времени T_0) на каждый импульс с выхода делителя 1 частоты блок 8 управления выдает сигнал только на запись информации в блок 7 памяти. В момент окончания первого интервала времени T_0 в блок 8 управления приходит импульс переполнения счетчика 9 адреса. После этого блок 8 управления на каждый импульс с выхода делителя 1 частоты выдает сначала сигнал на считывание информации из ячеек блока 7 памяти в регистр 10, а затем на запись информации из счетчика 6 в эти же ячейки.

Блок 5 исключения потери импульсов измеряемой частоты управляется от блока 8 управления и служит для исключения потери импульса измеряемой частоты на входе счетчика 6 при его совпадении с импульсом сброса счетчика 6 в ноль, а также для синхронизации подсчета импульсов счетчиком 6 с записью информации в блок 7 памяти.

Таким образом, на первом интервале T_0 до переполнения счетчика 9

адреса реверсивный счетчик 13 работает только на сложение. После первого переполнения счетчика 9 адреса (что соответствует окончанию интервала времени T_0') из содержимого реверсивного счетчика 13 начинают вычитаться импульсы, приходящие с выхода цифрового интегратора 12. Цифровой интегратор 12 преобразует подаваемый на него код в последовательности равномерно расставленных на интервале времени T_x импульсов, расположение которых при небольших интервалах времени или медленно меняющейся частоте f_x подобно расположению импульсов измеряемой частоты на соответствующем интервале времени. Поэтому с реверсивного счетчика 13 можно снимать результат не только через моменты времени T_x , но и непрерывно. В обоих режимах измеряемая частота пропорциональна числу, записанному в реверсивном счетчике 13, так как $f_x = \frac{N}{T_0} = \frac{N}{N_0 T_m}$, где N - число, записанное в реверсивном счетчике 13; N_0 - число, записанное в регистре 3; T - период следования импульсов генератора 11.

С помощью изменения коэффициента пересчета счетчика адреса можно менять m , т.е. число запоминаемых чисел. Это дает возможность измерять частоты в широком диапазоне при сохранении точности и частоты снятия результата.

Формула изобретения

Цифровой частотомер, содержащий блок управления, счетчик импульсов измеряемой частоты, реверсивный счетчик, блок исключения потери импульсов измеряемой частоты, формиро-

ватель импульсов, выход которого подключен к суммирующему входу реверсивного счетчика и входу блока исключения потери импульсов измеряемой частоты, выход которого соединен с входом счетчика импульсов измеряемой частоты, а также цифровой интегратор, генератор эталонной частоты, первый и второй делители частоты и разрядный регистр, выходы которого подключены к первым входам первого и второго делителей частоты, вторые входы последних соединены с выходом генератора эталонной частоты, выход второго делителя частоты соединен через цифровой интегратор с вычитающим входом реверсивного счетчика, отличающийся тем, что, с целью расширения диапазона измеряемых частот, в него введен блок памяти, регистр и счетчик адреса, причем выход счетчика измеряемой частоты через запоминающее устройство и регистр соединен с управляющим входом цифрового интегратора, выход первого делителя частоты соединен с первым входом блока управления и через счетчик адреса - с вторым входом блока управления, выходы блока управления соединены соответственно с управляющими входами счетчика измеряемой частоты, блока памяти, блока исключения потери импульсов и регистра, выходы счетчика адреса соединены с адресными входами блока памяти.

Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 285375, кл. G 01 R 23/02, 1964.

2. Авторское свидетельство СССР по заявке № 2819291/18-21, кл. G 01 R 23/00, 04.08.80.

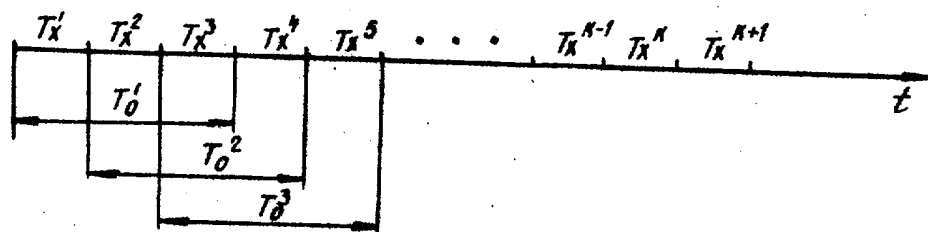
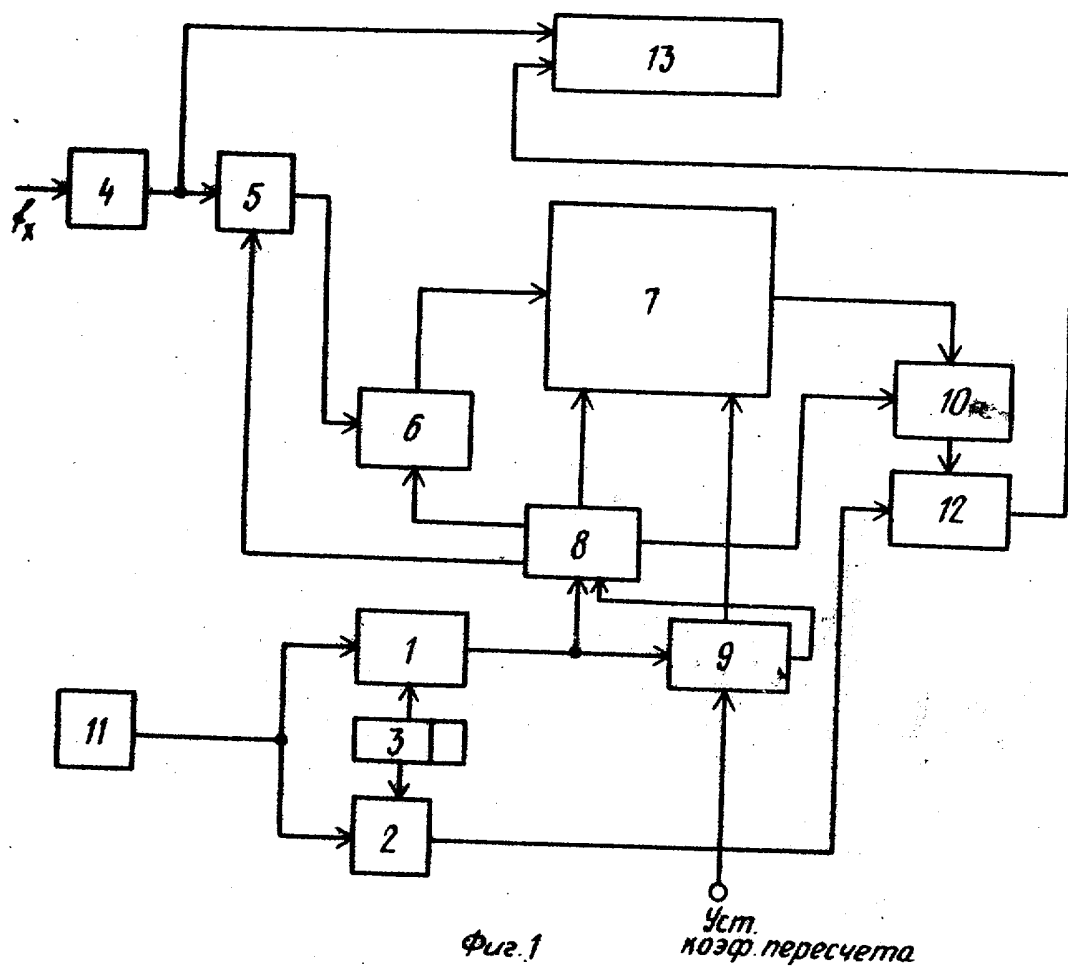


Fig. 2

Составитель Н. Новоселов
Редактор Н. Чубелко Техред М. Гегель Корректор М. Коста
Заказ 4661/767 Тираж 717 Подписное
ВНИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4