

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4294053号  
(P4294053)

(45) 発行日 平成21年7月8日(2009.7.8)

(24) 登録日 平成21年4月17日(2009.4.17)

(51) Int.Cl. F I  
GO 1 R 31/28 (2006.01) GO 1 R 31/28 H

請求項の数 5 (全 15 頁)

|               |                              |           |                    |
|---------------|------------------------------|-----------|--------------------|
| (21) 出願番号     | 特願2006-519038 (P2006-519038) | (73) 特許権者 | 506146792          |
| (86) (22) 出願日 | 平成16年12月14日(2004.12.14)      |           | 渋谷 敦章              |
| (86) 国際出願番号   | PCT/JP2004/018664            |           | 埼玉県鴻巣市大字三ツ木192-102 |
| (87) 国際公開番号   | W02006/064551                | (74) 代理人  | 100104156          |
| (87) 国際公開日    | 平成18年6月22日(2006.6.22)        |           | 弁理士 龍華 明裕          |
| 審査請求日         | 平成18年4月27日(2006.4.27)        | (72) 発明者  | 渋谷 敦章              |
|               |                              |           | 埼玉県鴻巣市大字三ツ木192-102 |
|               |                              | 審査官       | 篠崎 正               |

最終頁に続く

(54) 【発明の名称】 試験装置

(57) 【特許請求の範囲】

【請求項1】

電子デバイスを試験する試験装置であって、  
前記電子デバイスを試験するために予め定められた試験プログラムに基づいて制御信号を生成する制御部と、

前記制御信号に基づいて、前記電子デバイスに供給する試験信号を生成する複数のテストモジュールと、

前記複数のテストモジュールと対応して設けられ、対応する前記テストモジュールが生成した前記試験信号を、前記電子デバイスの予め定められたピンに供給するコネクタを有するデバイスインターフェースと

を備え、

前記電子デバイスに供給するべき電源電力を生成する前記テストモジュールは、前記複数のコネクタのうち予め定められたコネクタと接続されている場合に前記電源電力を出力し、前記予め定められたコネクタと接続されていない場合に前記電源電力を出力しない試験装置。

【請求項2】

それぞれの前記コネクタは所定の位置に設けられた2つの検出用ピンを有し、  
前記電源電力を生成する前記テストモジュールに接続されるべき前記予め定められたコネクタの前記2つの検出用ピンは短絡されており、

前記予め定められたコネクタ以外の前記コネクタの前記2つの検出用ピンは短絡されて

10

20

おらず、

前記電源電力を生成する前記テストモジュールは、接続された前記コネクタの前記2つの検出用ピンが短絡されているか否かを検出し、前記2つの検出用ピンが短絡されている場合に、前記電源電力を前記電子デバイスに供給する請求項1に記載の試験装置。

【請求項3】

前記電源電力を生成する前記テストモジュールは、生成した前記電源電力を外部に出力するか否かを切り替えるスイッチと、対応する前記コネクタの前記2つの検出用ピンに接続され、前記2つの検出用ピンが短絡されているか否かを検出し、検出結果に基づいて前記スイッチを制御するスイッチ制御部とを有する請求項2に記載の試験装置。

10

【請求項4】

前記デバイスインターフェースは、診断用の前記テストモジュールから受け取る診断用信号を、それぞれの前記コネクタを介して、それぞれの前記テストモジュールに順次供給する診断用デコーダを更に有し、

前記制御部は、それぞれの前記コネクタを介した前記診断用信号が、いずれの前記テストモジュールに供給されたかを検出し、当該検出結果に基づいてそれぞれの前記テストモジュールが、いずれの前記コネクタに接続されているかを検出し、前記電源電力を生成する前記テストモジュールが前記予め定められたコネクタと接続されている場合に、当該テストモジュールから前記電子デバイスに前記電源電力を供給させる請求項1に記載の試験装置。

20

【請求項5】

前記デバイスインターフェースは、それぞれの前記テストモジュールを、いずれの前記コネクタと接続するかを切り替えるスイッチ回路を更に有する請求項2又は4に記載の試験装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子デバイスを試験する試験装置に関する。特に本発明は、複数のテストモジュールが生成した信号を電子デバイスに供給する試験装置に関する。

30

【背景技術】

【0002】

従来、半導体回路等の電子デバイスを試験する試験装置の構成として、電子デバイスを載置するデバイスインターフェースと、デバイスインターフェースを介して電子デバイスと接続され、電子デバイスに入力する入力信号の生成等を行う複数のテストモジュールと、テストモジュールを制御するための信号を供給する制御部とを備える構成が知られている。テストモジュールは、デバイスインターフェースと制御部との間に設けられたスロットに設置される。

【0003】

40

複数のテストモジュールは、それぞれ機能毎に設けられており、例えば電子デバイスに供給する電源電力を生成するモジュール、電子デバイスに供給するパターン信号を生成するモジュール等が設けられる。

【0004】

デバイスインターフェースには、複数のテストモジュールに対応して複数のコネクタが設けられており、それぞれのコネクタは、対応するテストモジュールと、電子デバイスの所定の入力ピンとを接続する。

【発明の開示】

【発明が解決しようとする課題】

【0005】

50

このような従来の試験装置においては、それぞれのテストモジュールは、それぞれ所定のコネクタに接続される必要がある。特に、電源電力を生成するテストモジュールが、異なるコネクタに接続された場合、電子デバイスのパターン入力ピンに大電力が供給されてしまう恐れがある。

【0006】

テストモジュールの配置が固定されている試験装置では、このような問題は生じないが、近年においては、テストモジュールの配置を変更できる試験装置が開発されている。このような構造の試験装置では、テストモジュールを誤配置する可能性があり、電子デバイスの例えばパターン入力ピンに電源モジュールが接続される可能性が生じてしまう。

【0007】

このため本発明は、上述した課題を解決することのできる試験装置を提供することを目的とする。この目的は、請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【課題を解決するための手段】

【0008】

上記課題を解決するために、本発明の第1の形態においては、電子デバイスを試験する試験装置であって、電子デバイスを試験するために予め定められた試験プログラムに基づいて制御信号を生成する制御部と、制御信号に基づいて、電子デバイスに供給する試験信号を生成する複数のテストモジュールと、複数のテストモジュールと対応して設けられ、対応するテストモジュールが生成した試験信号を、電子デバイスの予め定められたピンに供給するコネクタを有するデバイスインターフェースとを備え、電子デバイスに供給すべき電源電力を生成するテストモジュールは、複数のコネクタのうち予め定められたコネクタと接続されている場合に電源電力を出力し、予め定められたコネクタと接続されていない場合に電源電力を出力しない試験装置を提供する。

【0009】

それぞれのコネクタは所定の位置に設けられた2つの検出用ピンを有し、電源電力を生成するテストモジュールに接続されるべき予め定められたコネクタの2つの検出用ピンは短絡されており、予め定められたコネクタ以外のコネクタの2つの検出用ピンは短絡されておらず、電源電力を生成するテストモジュールは、接続されたコネクタの2つの検出用ピンが短絡されているか否かを検出し、2つの検出用ピンが短絡されている場合に、電源電力を電子デバイスに供給してよい。

【0010】

電源電力を生成するテストモジュールは、生成した電源電力を外部に出力するか否かを切り替えるスイッチと、対応するコネクタの2つの検出用ピンに接続され、2つの検出用ピンが短絡されているか否かを検出し、検出結果に基づいてスイッチを制御するスイッチ制御部とを有してよい。

【0011】

デバイスインターフェースは、診断用のテストモジュールから受け取る診断用信号を、それぞれのコネクタを介して、それぞれのテストモジュールに順次供給する診断用デコーダを更に有し、制御部は、それぞれのコネクタを介した診断用信号が、いずれのテストモジュールに供給されたかを検出し、当該検出結果に基づいてそれぞれのテストモジュールが、いずれのコネクタに接続されているかを検出し、電源電力を生成するテストモジュールが予め定められたコネクタと接続されている場合に、当該テストモジュールから電子デバイスに電源電力を供給させてよい。

【0012】

デバイスインターフェースは、それぞれのテストモジュールを、いずれのコネクタと接続するかを切り替えるスイッチ回路を更に有してよい。

【0013】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションもまた、発明となりうる。

10

20

30

40

50

## 【発明の効果】

## 【0014】

本発明によれば、テストモジュールが誤接続された場合に電子デバイスが破損することを防ぐことができる。

## 【図面の簡単な説明】

## 【0015】

【図1】本発明の実施形態に係る試験装置100の構成の一例を示す図である。

【図2】デバイスインターフェース30の概念図の一例である。

【図3】それぞれのコネクタ36の構成の一例を示す図である。

【図4】電源電力を生成するテストモジュール50の構成の一部、及びコネクタ36の構成の一部を示す図である。

10

【図5】パフォーマンスボード34の構成の一例を示す図である。

【図6】診断用のテストモジュール50-1の構成の一例を示す図である。

【図7】他のテストモジュール50の構成の一例を示す図である。

【図8】コネクタ36の構成の一例を示す図である。

【図9】コンフィグレーションファイルのデータ構造の一例を示す図である。

【図10】試験装置100のコンフィグレーション方法の一例を示すフローチャートである。

【図11】S308、S310、S312の処理の詳細を説明するフローチャートである。

20

## 【符号の説明】

## 【0016】

10・・・システムコントローラ、12・・・コンフィグレーションメモリ、14・・・ハブ、16・・・サイト、18・・・バススイッチ部、20・・・スロット、30・・・デバイスインターフェース、32・・・スイッチ回路、34・・・パフォーマンスボード、36・・・コネクタ、38・・・診断用デコーダ、39・・・ピン、50・・・テストモジュール、52・・・診断用信号生成部、54・・・バッファ、56・・・電圧シフト回路、58・・・デバイス試験用回路、60・・・制御部、62・・・ロケーションセンサ回路、64・・・スロット、66・・・バッファ、68・・・プルアップ抵抗、70・・・診断用回路、72・・・デバイスピン、74・・・診断用ピン、80・・・診断用デコーダ、82・・・デジタルアナログコンバータ、84・・・電力増幅回路、86・・・スイッチ、88・・・スイッチ制御部、100・・・試験装置、200・・・電子デバイス

30

## 【発明を実施するための最良の形態】

## 【0017】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

## 【0018】

図1は、本発明の実施形態に係る試験装置100の構成の一例を示す図である。試験装置100は、例えば半導体チップ等の複数の電子デバイス(200-1~200-8、以下200と総称する)を試験する装置であって、制御部60、バススイッチ部18、複数のスロット(20-1~20-64、以下20と総称する)、複数のテストモジュール(50-1~50-64、以下50と総称する)、及びデバイスインターフェース30を備える。

40

## 【0019】

制御部60は、電子デバイス200を試験するために予め定められた試験プログラムに応じて、複数の制御信号をバススイッチ部18に入力する。制御部60は、システムコントローラ10、コンフィグレーションメモリ12、ハブ14、及び複数のサイト(16-1~16-8、以下16と総称する)を有する。

50

## 【 0 0 2 0 】

システムコントローラ 10 は、試験プログラムに応じて試験装置 100 の動作を制御する。即ち、試験プログラムに応じた制御信号を生成する。複数のサイト 16 は、試験すべき複数の電子デバイス 200 に対応して設けられ、対応する電子デバイス 200 に接続されるテストモジュール 50 を制御し、当該テストモジュール 50 と信号の授受を行う。ハブ 14 は、システムコントローラ 10 が生成した制御信号を、それぞれのサイト 16 に分配する。また、コンフィグレーションメモリ 12 は、試験装置 100 の設定を示すコンフィグレーションファイルを予め格納する。ここで、コンフィグレーションファイルは、試験装置 100 のユーザが予め格納するファイルであってよく、試験装置 100 の設定とは、例えばバススイッチ部 18 の設定、使用するテストモジュール 50 の情報、デバイスインターフェース 30 の設定、バススイッチ部 18 の出力ポートがデバイスインターフェース 30 のいずれのコネクタと接続されるべきかを示す情報、それぞれのスロット 20 に設置されるべきテストモジュール 50 を識別するモジュール識別情報等である。

10

## 【 0 0 2 1 】

バススイッチ部 18 は、複数の出力ポートを有し、入力される信号をいずれの出力ポートから出力するかを切り替える。即ち、バススイッチ部 18 は、それぞれのサイト 16 に、いずれの出力ポートを割り当てるかを設定する。本例におけるバススイッチ部 18 は一例として、サイト 16 - 1 に、出力ポート 1 ~ 8 を割り当て、サイト 16 - 2 に、出力ポート 9 ~ 16 を割り当て、以下同様にそれぞれのサイト 16 に 8 個のポートを割り当てる。制御部 60 は、バススイッチ部 18 を制御することにより、それぞれの制御信号をいずれの出力ポートから出力するかを制御する。

20

## 【 0 0 2 2 】

複数のスロット 20 は、テストモジュール 50 が設置されるスロットであって、バススイッチ部 18 の複数の出力ポートに対応して設けられる。それぞれのテストモジュール 50 は、対応する電子デバイス 200 と信号の授受を行うモジュールであり、電子デバイス 200 を試験するためのそれぞれの機能毎に設けられる。例えばテストモジュール 50 は、対応する電子デバイス 200 に入力すべき入力信号を制御信号に基づいて生成し、対応する電子デバイス 200 が出力する出力信号を受け取り、当該電子デバイス 200 の良否を判定するモジュールであってよく、また電子デバイス 200 に電源電力を供給するモジュールであってよい。またテストモジュール 50 は、アナログ又はデジタルの信号の授受を電子デバイス 200 と行うモジュールであってよく、直流又は交流の信号の授受を電子デバイス 200 と行うモジュールであってよい。

30

## 【 0 0 2 3 】

デバイスインターフェース 30 は、電子デバイス 200 を載置するボードであって、電子デバイス 200 とテストモジュール 50 とを電気的に接続する。デバイスインターフェース 30 は、複数の電子デバイス 200 が接続される複数のコネクタが設けられるパフォーマンスボード 34 と、複数のスロット 20 をいずれのコネクタに接続するかを切り替えるスイッチ回路 32 とを有する。パフォーマンスボード 34 は、一般にロードボードと呼ばれる場合もある。

## 【 0 0 2 4 】

本例における試験装置 100 によれば、バススイッチ部 18 を切り替えることにより、バススイッチ部 18 の入力ポートと、出力ポート及びスロット 20 とを任意に接続することができる。またスイッチ回路 32 を切り替えることにより、バススイッチ部 18 の出力ポート及びスロット 20 と、デバイスインターフェース 30 のコネクタとを任意に接続することができる。スイッチ回路 32 は、例えば複数のケーブルを有しており、ケーブルの配線を変更することによって、スロット 20 と当該コネクタとの接続を変更してよい。なお、スイッチ回路 32 を、テストフィクスチャと呼ぶ場合もある。

40

## 【 0 0 2 5 】

図 2 は、デバイスインターフェース 30 の概念図の一例である。図 2 に示すように、デバイスインターフェース 30 は、複数のテストモジュール 50 に対応して設けられた複数

50

のコネクタ(36-1~36-64、以下36と総称する)を有する。

【0026】

それぞれのコネクタ36は、対応するテストモジュール50と接続され、また電子デバイス200の所定のピンと接続される。例えば、電子デバイス200の電源ピンと接続されるコネクタ36は、複数のテストモジュール50のうちの電源電力生成用のテストモジュール50と接続され、電子デバイス200に電源電力を供給する。

【0027】

電子デバイス200に供給すべき電源電力を生成するテストモジュール50は、複数のコネクタ36のうち、予め定められたコネクタ36と接続されている場合に電源電力を電子デバイス200に供給し、当該予め定められたコネクタ36と接続されていない場合に電源電力を電子デバイス200に供給しない。ここで、予め定められたコネクタ36とは、電子デバイス200の電源ピンに接続されるコネクタ36である。

10

【0028】

電源電力を生成するテストモジュール50が、当該予め定められたコネクタ36に接続されているか否かは、当該テストモジュール50により検出してよく、また制御部60が検出してもよい。まず、テストモジュール50により検出する場合について説明する。

【0029】

図3は、それぞれのコネクタ36の構成の一例を示す図である。それぞれのコネクタ36は、複数のピン(39-1~39-12、以下39と総称する)を有する。また、それぞれのコネクタ36は、所定の位置に設けられた2つの検出用ピンを有する。本例においては、ピン39-1及びピン39-2が当該検出用ピンとして機能する。

20

【0030】

ここで、電源電力生成用のテストモジュール50が接続されるべき、当該予め定められたコネクタ36のピン39-1及びピン39-2は短絡されており、電源電力生成用のテストモジュール50が接続されないコネクタ36のピン39-1及びピン39-2は、短絡されていない。

【0031】

電源電力を生成するテストモジュール50は、接続されたコネクタ36のピン39-1及びピン39-2が短絡されているか否かを検出し、当該ピンが短絡されている場合に、電源電力を電子デバイス200に供給する。また、当該ピンが短絡されていない場合に、電源電力を電子デバイスに供給しない。

30

【0032】

図4は、電源電力を生成するテストモジュール50の構成の一部、及びコネクタ36の構成の一部を示す図である。テストモジュール50は、デジタルアナログコンバータ82、電力増幅回路84、スイッチ86、及びスイッチ制御部88を有する。

【0033】

デジタルアナログコンバータ82は、予め設定される電圧値に応じた電圧を生成する。電力増幅回路84は、デジタルアナログコンバータ82が生成した電圧に基づいて、電子デバイス200に供給すべき電源電力を生成する。スイッチ86は、電力増幅回路84が生成した電源電力を外部に出力するか否かを切り替える。

40

【0034】

スイッチ制御部88は、対応するコネクタ36の2つの検出用ピン(ピン39-1及びピン39-2)に接続され、当該ピンが短絡されているか否かを検出し、検出結果に基づいてスイッチを制御する。つまり、スイッチ制御部88は、当該ピンが短絡されている場合に、スイッチ86をオン状態とし、電源電力を電子デバイス200に供給させ、当該ピンが短絡されていない場合に、スイッチ86をオフ状態とし、電源電力を電子デバイス200に供給させない。

【0035】

本例においては、電源電力を生成するテストモジュール50がスイッチ制御部88を有していたが、他の例においては、デバイスインターフェース30が、スイッチ制御部88

50

を有していてもよい。この場合、電源電力生成用のテストモジュール50は、スイッチ制御部88が出力する信号を受け取る入力端子を有しており、スイッチ86は、当該入力端子が受け取った信号に応じて動作する。

【0036】

本例における試験装置100によれば、電源電力を生成するテストモジュール50が、予め定められたコネクタ36に接続されている場合にのみ、電源電力を出力するため、テストモジュール50を誤接続した場合に電子デバイス200が破損することを防ぐことができる。

【0037】

次に、制御部60により、テストモジュール50とコネクタ36との接続を検出する場合について説明する。

10

【0038】

図5は、パフォーマンスボード34の構成の一例を示す図である。パフォーマンスボード34は、複数のコネクタ(36-1~36-64、以下36と総称する)と、診断用デコーダ38とを有する。

【0039】

複数のコネクタ36は、スイッチ回路32を介してテストモジュール50に接続され、当該テストモジュール50と電子デバイス200とを電氣的に接続する。前述したように、スイッチ回路32を設定することにより、任意のテストモジュール50と、任意のコネクタ36とを接続することができる。

20

【0040】

本例における試験装置100は、電子デバイス200を試験する試験モードと、バススイッチ部18の出力ポートとコネクタ36との接続関係を確認するための診断モードとを有する。

【0041】

試験モードで動作する場合、それぞれのテストモジュール50は、対応するコネクタ36を介して電子デバイス200と信号の授受を行う。診断モードで動作する場合、試験装置100は、所定のスロット20に診断用のテストモジュール50を設置し、診断用のテストモジュール50は、それぞれのコネクタ36から、スイッチ回路32、他のテストモジュール50、バススイッチ部18の出力ポートの順に診断用の信号を伝送させる。制御部60は、それぞれのコネクタ36に供給した診断用信号が、他のテストモジュール50のいずれに伝送されるかを検出し、スイッチ回路32の設定が、コンフィグレーションメモリ12が格納したコンフィグレーションファイルと整合するかを確認する。即ち、制御部60は、それぞれの出力ポートが、いずれのコネクタ36に接続されているかの検出結果と、コンフィグレーションファイルとを比較することにより、複数の出力ポート、複数のテストモジュール50、複数のコネクタ36が正しく接続されているか否かを判定する。

30

【0042】

制御部60は、電源電力を生成するテストモジュール50が、予め定められたコネクタ36と接続されている場合、当該テストモジュール50に電源電力を電子デバイス200に供給させる。また制御部60は、当該テストモジュール50が当該予め定められたコネクタ36と接続されていない場合、当該テストモジュール50に電源電力を出力させない。例えば、制御部60は、接続の判定結果に基づいて、当該テストモジュール50に与える制御信号を生成してよい。

40

【0043】

また、制御部60は、複数の出力ポート、複数のテストモジュール50、複数のコネクタ36が正しく接続されていない場合、試験装置100のユーザにその旨を通知してもよい。

【0044】

次に、接続を判定する場合の具体的な動作を説明する。

50

診断用デコーダ38は、診断用のテストモジュール50が設置されたスロット20から受け取る診断用信号を、それぞれのコネクタ36を介して、それぞれのテストモジュール50に順次供給する。診断用のテストモジュール50が設置されるスロット20は予め定められており、本例においては、診断用のテストモジュール50はスロット20-1に設置される。

【0045】

そして、診断用デコーダ38は、複数のコネクタ36のうち、予め定められたコネクタ36-1を介してスロット20-1から受け取る診断用信号を、それぞれのテストモジュール50に順番に供給する。ここで、試験装置100が診断モードで動作する場合、制御部60は、診断用のテストモジュール50-1が設置されるべきスロット20-1と、複数のコネクタ36のうちの当該予め定められたコネクタ36-1とを接続するようにスイッチ回路32を制御し、診断用のテストモジュール50-1に診断用信号を生成させるための制御信号を供給する。

10

【0046】

診断用のテストモジュール50-1は、与えられる制御信号に応じて、それぞれのコネクタ36を指定する診断用信号を生成する。例えば診断用テストモジュール50-1は、それぞれのコネクタ36を2進数で指定する複数ビットの診断用信号を生成する。診断用デコーダ80は、2進数の診断用信号を、当該2進数で示されるビットのみが1となる複数ビットの診断用信号にデコードする。診断用デコーダ80が出力する診断用信号のそれぞれのビットは、複数のコネクタ36のいずれかに対応付けられており、当該診断用信号のそれぞれのビットは、対応するコネクタ36を介してテストモジュール50に供給される。例えば、診断用のテストモジュール50-1は、1ずつ増加する2進数の診断用信号を順次生成することにより、それぞれのテストモジュール50に、所定の論理値を示す診断用信号を順次供給することができる。以下、一例としてH論理の診断用信号を用いて説明する。

20

【0047】

図6は、診断用のテストモジュール50-1の構成の一例を示す図である。診断用のテストモジュール50-1は、診断用信号生成部52、バッファ54、及び電圧シフト回路56を有する。

【0048】

診断用信号生成部52は、前述したように、バススイッチ部18を介して制御部60から与えられる制御信号に応じて診断用信号を生成する。例えば制御部60は、それぞれのコネクタ36を順次指定する複数の制御信号を、診断用信号生成部52に順次供給し、診断用信号生成部52は、それぞれの制御信号において指定されたコネクタ36に対応する2進数の診断用信号を順次生成する。バッファ54は、診断用信号生成部52と電圧シフト回路56との間に設けられ、診断用信号生成部52が生成した診断用信号を、コネクタ36-1を介して診断用デコーダ38に供給する。また電圧シフト回路56は、バッファ54が出力する診断用信号の電圧レベルを任意のレベルに調整する。

30

【0049】

図7は、他のテストモジュール50の構成の一例を示す図である。ここで、他のテストモジュール50とは、診断用のテストモジュール50-1が設置されるべきスロット20ではないスロット20に設置されるテストモジュール50である。

40

【0050】

テストモジュール50は、電子デバイス200を試験するためのデバイス試験用回路58と、H論理を示す診断用信号を受け取った場合に、所定の信号を制御部60に出力する診断用回路70とを有する。

【0051】

デバイス試験用回路58は、試験装置100が試験モードで動作する場合に制御部60から与えられる制御信号により制御される。またデバイス試験用回路58は、電子デバイス200を試験した結果を、バススイッチ部18を介して制御部60に通知する。

50



## 【 0 0 5 2 】

診断用回路 70 は、H 論理を示す診断用信号を受け取った場合に、所定の信号を制御部 60 に出力する。本例において診断用回路 70 は、当該所定の信号を、当該テストモジュール 50 が設置されたスロット 20 と対応する、バススイッチ部 18 の出力ポート及び入力ポートを介して制御部 60 に出力する。ここで、当該所定の信号とは、診断用信号であってもよい。また、診断用回路 70 は、当該テストモジュール 50 の情報を併せて制御部 60 に出力してもよい。

## 【 0 0 5 3 】

制御部 60 は、診断用回路 70 が出力する信号を、バススイッチ部 18 のいずれの出力ポートを介して受け取ったかにより、制御信号により指定したコネクタ 36 が、バススイッチ部 18 のいずれの出力ポートと接続されているかを検出することができる。また制御部 60 は、診断用回路 70 が出力する信号を、バススイッチ部 18 のいずれの入力ポートを介して受け取ったかにより、バススイッチ部 18 の入力ポート、出力ポート、スロット 20、及びコネクタ 36 の接続が、コンフィグレーションファイルと整合するかを判定することができる。

## 【 0 0 5 4 】

診断用回路 70 は、プルアップ抵抗 68、バッファ 66、ロケーションセンス回路 62、及び識別メモリ 64 を有する。バッファ 66 は診断用信号をロケーションセンス回路 62 に入力する。ロケーションセンス回路 62 は、診断用信号が入力される入力端子 (Loc\_SENSE1) を有し、当該入力端子に H 論理が入力された場合に、制御部 60 に所定の信号を出力する。

## 【 0 0 5 5 】

識別メモリ 64 は、当該テストモジュール 50 の、モジュール識別情報、製造者識別情報、製造型番、製造番号等を格納する。診断用回路 70 は、H 論理の診断用信号を受け取った場合に、これらのテストモジュール 50 の情報を制御部 60 に併せて出力する。この場合、制御部 60 は、それぞれのスロット 20 に設置されたテストモジュール 50 から受け取ったモジュール識別情報と、コンフィグレーションファイルにおける当該スロット 20 に設置されるべきテストモジュール 50 のモジュール識別情報とを比較し、それぞれのスロット 20 に正しいテストモジュール 50 が設置されているか否かを更に判定することができる。

## 【 0 0 5 6 】

また、テストモジュール 50 が複数のコネクタ 36 と接続されている場合、ロケーションセンス回路 62 は、当該複数のコネクタ 36 と接続される複数の入力端子を有する。この場合、ロケーションセンス回路 62 は、それぞれの入力端子に入力される信号毎に、所定の信号を出力することが好ましい。例えば、ロケーションセンス回路 62 が 2 つの入力端子 (Loc\_SENSE1、LOC\_SENSE2) を有している場合、ロケーションセンス回路 62 は、入力端子 (Loc\_SENSE1) に入力された信号の論理値が H であるか否かを示す情報、及び入力端子 (LOC\_SENSE2) に入力された信号の論理値が H であるか否かを示す情報を、制御部 60 に通知することが好ましい。また、ロケーションセンス回路 62 が複数の入力端子を有する場合において、一のコネクタ 36 と接続される場合には、当該コネクタ 36 と接続されるロケーションセンス回路 62 の入力端子以外の入力端子には、L 論理の信号が与えられる。

## 【 0 0 5 7 】

図 8 は、コネクタ 36 の構成の一例を示す図である。コネクタ 36 は、デバイス試験用回路 58 と電子デバイス 200 とを接続するためのデバイスピン 72、及び診断用回路 70 と診断用デコーダ 38 とを接続するための診断用ピン 74 とを有する。このような構成により、電子デバイス 200 を試験するために試験装置 100 を設定した後、当該設定を変更せずに、試験装置 100 が正しく設定されたか否かを確認することができる。それぞれのコネクタ 36 において、デバイスピン 72 と診断用ピン 74 とは、予め定められたピン配列で設けられていることが好ましい。また、診断用のテストモジュール 50 - 1 が接

10

20

30

40

50

続されるコネクタ36は、診断用ピン74により、診断用デコーダ38と診断用のテストモジュール50-1とを接続する。

【0058】

図9は、コンフィグレーションファイルのデータ構造の一例を示す図である。図9に示すように、コンフィグレーションメモリ12は、スロット20の識別番号(Slot)、それぞれのスロット20に設置されるべきテストモジュール名(Board Name)、それぞれのスロット20にテストモジュール50が設置されるかを示す存在情報(Existence)、当該テストモジュール50の製造者識別情報(Vendor ID)、当該テストモジュール50の識別情報(Module ID)、当該テストモジュール50が設置されるべき物理的な位置を示す物理番号(Physical)、当該テストモジュール50の製造型番(Product ID)、当該テストモジュール50の製造番号(Product S/N)、当該テストモジュール50に接続されるべきバススイッチ部18の入力ポート番号、当該テストモジュール50に接続されるべきコネクタ36の識別番号(PB1、PB2)、及び当該テストモジュール50に接続されるべきバススイッチ部18の出力ポート番号(Bus Port)を対応付けたコンフィグレーションファイルを予め格納する。

10

【0059】

図10は、試験装置100のコンフィグレーション方法の一例を示すフローチャートである。まず、電子デバイス200を試験するためにスイッチ回路32の設定を行い、当該設定を固定する。次に、当該設定が固定されたか否かを判定する(S300)。当該設定が固定されていない場合、フェイル処理(S304)を行い、コンフィグレーションを終了する。当該設定が固定されている場合、所定のスロット20に、診断用のテストモジュール50-1が設置されているかを判定する(S302)。

20

【0060】

診断用のテストモジュール50-1が所定のスロット20に設置されていない場合、フェイル処理(S304)を行い、コンフィグレーションを終了する。診断用のテストモジュール50-1が所定のスロット20に設置されている場合、コンフィグレーションファイルに設定されている物理番号の最大値(Module\_max)を取得する(S306)。

【0061】

次に、物理番号を1からModule\_maxまで変化させ、それぞれの物理番号に対応するコネクタ36を、H論理となる診断用信号を順次供給し、それぞれのテストモジュール50に診断用信号を順次供給する(診断用信号供給ステップS308)。

30

【0062】

次に、それぞれのコネクタ36を介した診断用信号が、いずれのテストモジュール50に供給されたかを検出する(信号検出ステップS310)。そして、信号検出ステップS310における検出結果に基づいて、それぞれの出力ポートが、いずれのコネクタ36に接続されているかを検出する(位置検出ステップS312)。S310及びS312の処理は、S308において、いずれかのコネクタ36に診断用信号を供給する毎に、繰り返し行われてよい。

【0063】

図11は、S308、S310、S312の処理の詳細を説明するフローチャートである。まず、接続関係を診断するべきコネクタ36を指定する(S314)。ここでは、コネクタ識別番号1(PB\_Jno=1)を指定する。

40

【0064】

そして、指定したコネクタ36に供給する診断用信号を、診断用のテストモジュール50-1に生成させる(S316)。コネクタ識別番号1を指定した場合、例えばテストモジュール50-1は、2進数で1を示す診断用信号を生成する。

【0065】

次に、物理番号を指定する(S318)。ここでは、物理番号1(module\_no=1)を指定する。そして、当該物理番号に対応するコネクタ36の識別番号(PB\_connector=PB\_1)を、コンフィグレーションファイルから取得する(S320)。ここで、当該テストモ

50

ジュール50が複数のコネクタ36と接続される場合、S320においては、当該物理番号に対して複数のコネクタ識別番号が取得される（例えば、PB\_connector=PB\_1 and PB\_2）。

【0066】

次に、S314において指定したコネクタ識別番号（PB\_Jno）と、S320において取得したコネクタ識別番号（PB\_cpnnector）とを比較する（S322）。PB\_cpnnector=PB\_Jnoである場合、当該物理番号に対応するテストモジュール50の診断用回路70にH論理の診断用信号が供給されたかを検出する（S324）。当該テストモジュール50の診断用回路70にH論理の診断用信号が供給されたかは、例えば当該診断用回路70から当該物理番号に対応するバススイッチ部18の出力ポートに出力される信号に基づいて検出

10

【0067】

PB\_cpnnector=PB\_Jnoである場合、スイッチ回路32の設定が正しく行われていれば、当該物理番号に対応するテストモジュール50にH論理の診断用信号が供給されるため、当該診断用回路70にH論理の診断用信号が供給されたことを検出した場合、Pass処理（S326）を行い、検出されなかった場合、Fail処理（S330）を行う。

【0068】

また、S322においてPB\_cpnnector=PB\_Jnoでない場合、当該物理番号に対応するテストモジュール50の診断用回路70にH論理の診断用信号が供給されていないかを検出

20

【0069】

そして、指定した物理番号が、S306において所得した物理番号の最大値に1を加えたものと等しいか否かを判定することにより、全ての物理番号を走査したかを判定し（S332）、未走査の物理番号が有る場合には、指定した当該物理番号に1を加え（S334）、S320～S332の処理を繰り返す。全ての物理番号を走査した場合には、指定

30

【0070】

このような処理により、全てのコネクタ36に対して、正しい出力ポートやスロット20等と接続されているかを診断することができる。

【0071】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

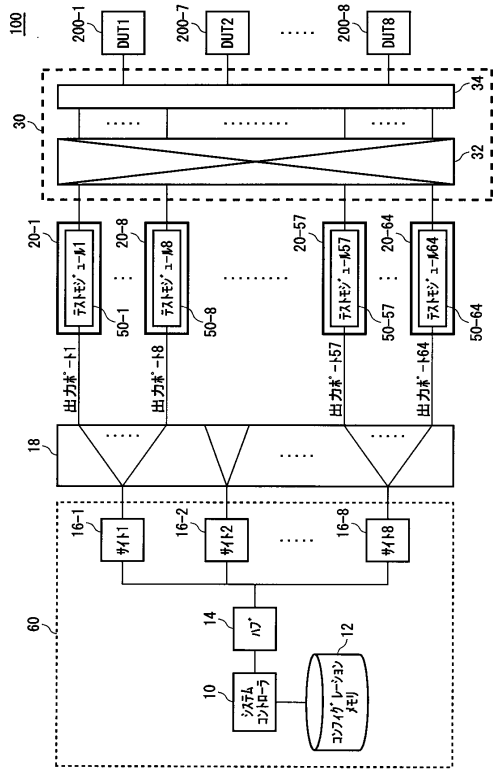
40

【産業上の利用可能性】

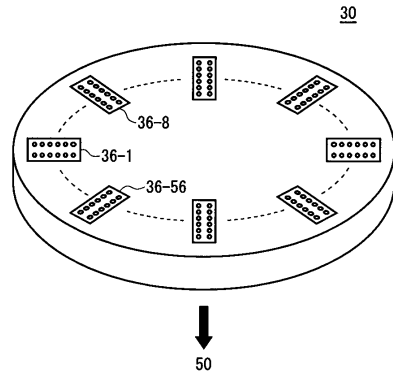
【0072】

以上から明らかなように、本発明によれば、テストモジュール50が誤接続された場合に電子デバイス200が破損することを防ぐことができる。

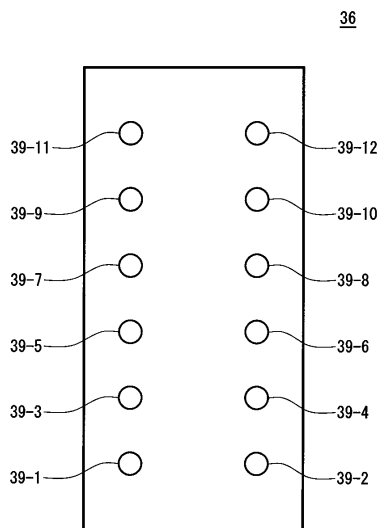
【図1】



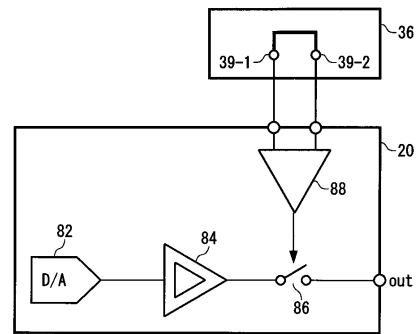
【図2】



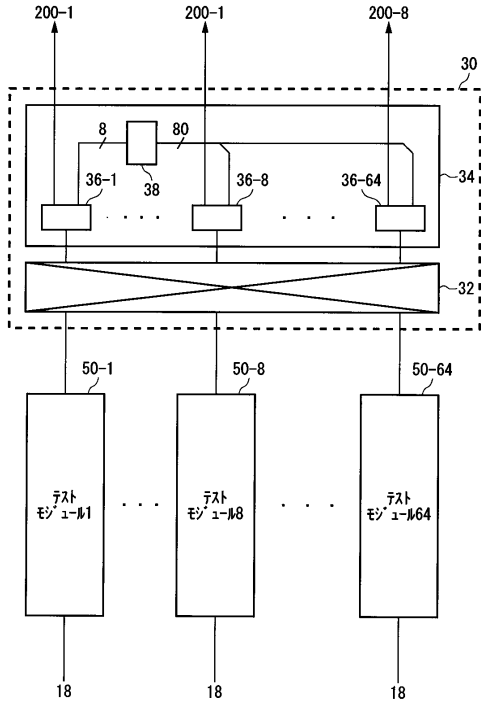
【図3】



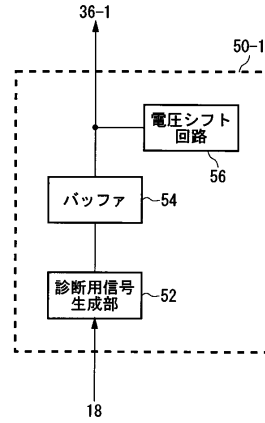
【図4】



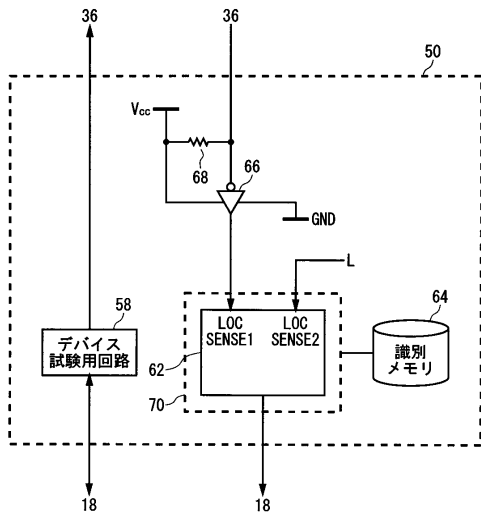
【図5】



【図6】



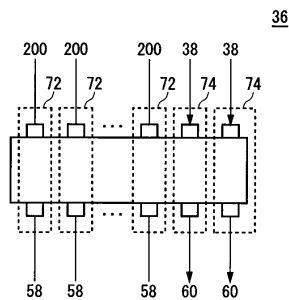
【図7】



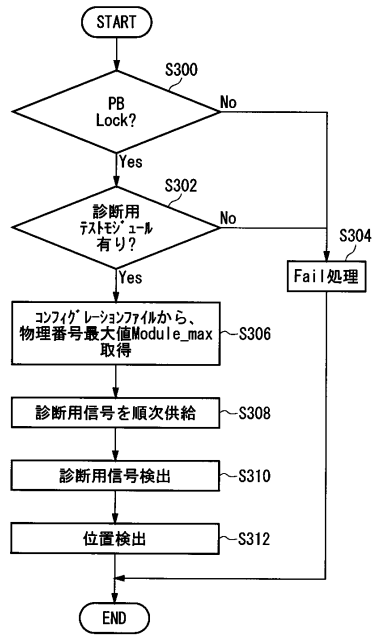
【図9】

| Slot | Board Name | Existence | Vendor ID | Module ID | Physical ID | Product No | Product S/N | Smx Port | PB1 | PB2 | Bus Port |
|------|------------|-----------|-----------|-----------|-------------|------------|-------------|----------|-----|-----|----------|
| 1    | Syncegen   | 1         | AT        | 5         | 2           | 000        | 000         | 3        | 62  |     | 2        |
| 2    |            |           |           |           |             |            |             |          |     |     |          |
| 3    | DMZ50M     | 1         | AT        | 4         | 4           | 000        | 000         | 1        | 80  |     | 6        |
| 4    | DMZ50M     | 1         | AT        | 4         | 1           | 000        | 000         | 13       | 22  |     | 3        |
| 5    |            |           |           |           |             |            |             |          |     |     |          |
| 6    | LCGPS      | 1         | AT        | 6         | 2           | 000        | 000         |          | 71  | 70  | 18       |
| 7    |            |           |           |           |             |            |             |          |     |     |          |
| 8    |            |           |           |           |             |            |             |          |     |     |          |
| ...  |            |           |           |           |             |            |             |          |     |     |          |
| 64   | Syncegen   | 1         | AT        | 5         | 1           | 000        | 000         | 1        | 1   |     | 1        |

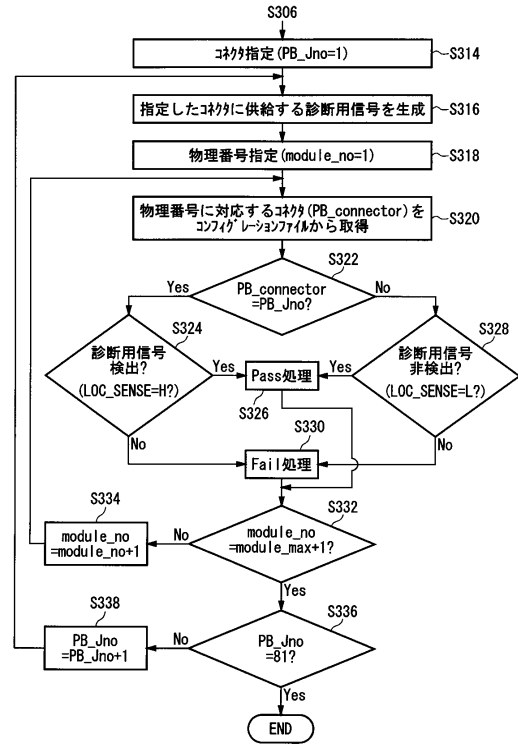
【図8】



【図10】



【図11】



---

フロントページの続き

- (56)参考文献 特開2004-177160(JP,A)  
特開平09-166637(JP,A)  
特開平08-179011(JP,A)  
特開2002-139543(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
G01R 31/28-31/3193