

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 1 部門第 2 区分
 【発行日】平成 26 年 5 月 29 日 (2014.5.29)

【公開番号】特開 2014-61354 (P2014-61354A)
 【公開日】平成 26 年 4 月 10 日 (2014.4.10)
 【年通号数】公開・登録公報 2014-018
 【出願番号】特願 2013-187773 (P2013-187773)
 【国際特許分類】

A 6 3 F 7/02 (2006.01)

A 6 3 F 5/04 (2006.01)

【 F I 】

A 6 3 F 7/02 3 1 5 Z

A 6 3 F 7/02 3 2 6 Z

A 6 3 F 5/04 5 1 2 Z

【手続補正書】
 【提出日】平成 26 年 4 月 14 日 (2014.4.14)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

遊技が可能な遊技機であって、

所定期間が経過した後、不揮発性メモリの記憶内容に基づき遊技機における遊技制御を実行する制御用 C P U が内蔵された遊技制御用マイクロコンピュータと、

前記遊技制御用マイクロコンピュータに内蔵又は外付けされ、乱数値となる数値データを生成する乱数回路とを備え、

前記乱数回路は、

数値データを予め定められた手順により更新して出力する数値更新手段と、

前記数値更新手段から出力された数値データを乱数値として取り込んで格納する乱数値格納手段とを含み、

前記遊技制御用マイクロコンピュータは、

前記乱数回路によって生成された乱数値に基づいて、前記制御用 C P U により所定の決定を行う制御決定手段と、

所定信号の入力に基づいて前記数値更新手段から出力された数値データが前記乱数値格納手段に格納されたときにオン状態にされて新たな数値データの格納を制限する一方、前記乱数値格納手段に格納された数値データが乱数値の読出タイミングにて前記制御用 C P U により読み出されたときにオフ状態にされて新たな数値データの格納を許可する所定のフラグと、

前記所定期間において前記不揮発性メモリの記憶内容が変更されたか否かを検査するセキュリティチェックを実行するセキュリティチェック手段と、

前記所定期間を可変設定可能な所定期間設定手段とを含み、

前記数値更新手段による数値データの更新周期を規定するためのクロック信号と、前記制御用 C P U の動作周期を規定するためのクロック信号とがあり、

前記不揮発性メモリは、前記遊技制御用マイクロコンピュータに内蔵され、

前記遊技制御用マイクロコンピュータは、前記制御用 C P U 以外による前記不揮発性メモリの外部読出を制限する読出制限回路を含む、

ことを特徴とする遊技機。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、パチンコ遊技機等の遊技機に係り、詳しくは、遊技が可能な遊技機に関する。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

上記目的を達成するため、本願の請求項に係る遊技機は、遊技が可能な遊技機（例えばパチンコ遊技機 1 やスロットマシン 700 など）であって、所定期間が経過した後、不揮発性メモリ（例えば ROM 506 など）の記憶内容に基づき遊技機における遊技制御を実行する制御用 CPU（例えば CPU 505 など）が内蔵された遊技制御用マイクロコンピュータ（例えば遊技制御用マイクロコンピュータ 100 や遊技制御用マイクロコンピュータ 810 など）と、前記遊技制御用マイクロコンピュータに内蔵又は外付けされ、乱数値となる数値データを生成する乱数回路（例えば乱数回路 509 など）とを備え、前記乱数回路は、数値データを予め定められた手順により更新して出力する数値更新手段（例えば乱数生成回路 553 や乱数列変更回路 555 など）と、前記数値更新手段から出力された数値データを乱数値として取り込んで格納する乱数値格納手段（例えば乱数値レジスタ 559A（R1D）や乱数値レジスタ 559B（R2D）など）とを含み、前記遊技制御用マイクロコンピュータは、前記乱数回路によって生成された乱数値に基づいて、前記制御用 CPU により所定の決定を行う制御決定手段（例えば CPU 505 がステップ S231、S232 の処理を実行する部分など）と、所定信号（例えば第 1 始動入賞信号 SS1 や第 2 始動入賞信号 SS2 に基づく乱数ラッチ信号 LL1、LL2 など）の入力に基づいて前記数値更新手段から出力された数値データが前記乱数値格納手段に格納されたときにオン状態にされて新たな数値データの格納を制限する一方、前記乱数値格納手段に格納された数値データが乱数値の読出タイミングにて前記制御用 CPU により読み出されたときにオフ状態にされて新たな数値データの格納を許可する所定のフラグ（例えば乱数ラッチフラグ RDFM1、RDFM2 など）と、前記所定期間において前記不揮発性メモリの記憶内容が変更されたか否かを検査するセキュリティチェックを実行するセキュリティチェック手段（例えば CPU 505 がステップ S9～ステップ S14 の処理を実行する部分など）と、前記所定期間を可変設定可能な所定期間設定手段（例えばセキュリティ時間設定 KSES のビット番号 [2-0] に基づき CPU 505 がステップ S1～ステップ S4 の処理を実行する部分や、セキュリティ時間設定 KSES のビット番号 [4-3] に基づき CPU 505 がステップ S5～ステップ S8 の処理を実行する部分など）とを含み、前記数値更新手段による数値データの更新周期を規定するためのクロック信号と、前記制御用 CPU の動作周期を規定するためのクロック信号とがあり、前記不揮発性メモリは、前記遊技制御用マイクロコンピュータに内蔵され、前記遊技制御用マイクロコンピュータは、前記制御用 CPU 以外による前記不揮発性メモリの外部読出を制限する読出制限回路（例えば内部リソースアクセス制御回路 501A など）を含む。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【 0 0 0 9 】

このような構成によれば、所定信号の入力に基づいて数値データが乱数値格納手段に格納されたときに所定のフラグがオン状態にされて新たな数値データの格納が制限される一方、乱数値の読出タイミングにて乱数値格納手段から数値データが読み出されたときに所定のフラグがオフ状態にされて新たな数値データの格納が許可される。これにより、所定信号の入力に基づいて乱数値格納手段に格納された数値データを、正確な乱数値として取得することができる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 4

【補正方法】削除

【補正の内容】

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 2 5 8

【補正方法】変更

【補正の内容】

【 0 2 5 8 】

ステップ S 2 にて読出値が“ 0 0 0 ”と判定された場合には（ステップ S 2 ; Y e s ）
、定常設定時間を既定の固定時間に設定する（ステップ S 3 ）。ここで、定常設定時間は、セキュリティ時間のうち、パチンコ遊技機 1 におけるシステムリセットの発生等に基づくセキュリティチェック処理の実行回数（遊技制御用マイクロコンピュータ 1 0 0 がセキュリティモードとなる回数）に関わりなく、一定となる時間成分である。また、固定時間は、セキュリティ時間のうち、遊技制御用マイクロコンピュータ 1 0 0 の仕様などに基づいて予め定められた不変時間成分であり、例えばセキュリティ時間として設定可能な最小値となるものであればよい。