

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年9月29日(29.09.2022)



(10) 国際公開番号

WO 2022/202049 A1

(51) 国際特許分類:

H04B 1/04 (2006.01) **H03H 9/54** (2006.01)
H03H 7/01 (2006.01) **H03H 9/64** (2006.01)
H03H 7/38 (2006.01) **H04B 1/00** (2006.01)
H03H 9/17 (2006.01)

(21) 国際出願番号: PCT/JP2022/007118

(22) 国際出願日: 2022年2月22日(22.02.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2021-050140 2021年3月24日(24.03.2021) JP

(71) 出願人: 株式会社村田製作所
(**MURATA MANUFACTURING CO., LTD.**) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(72) 発明者: 森 弘嗣(**MORI, Hirotugu**); 〒6178555
京都府長岡京市東神足 1 丁目 1 0 番 1

号 株式会社村田製作所内 Kyoto (JP). 田
中 聡(**TANAKA, Satoshi**); 〒6178555 京都府長
岡京市東神足 1 丁目 1 0 番 1 号 株式会
社村田製作所内 Kyoto (JP).

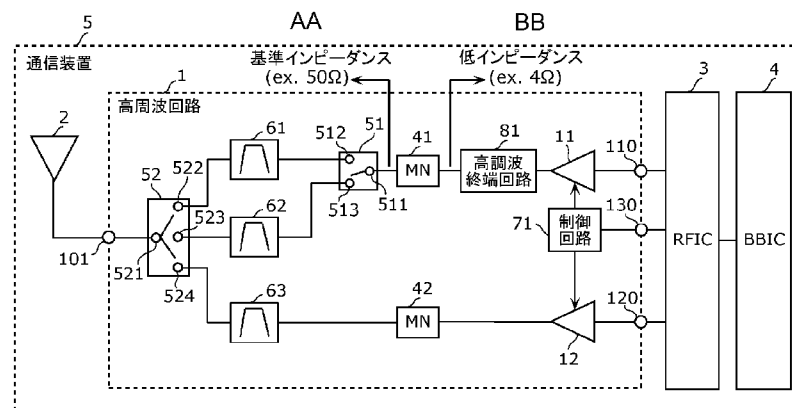
(74) 代理人: 吉川 修一, 外(**YOSHIKAWA, Shuichi** et
al.); 〒5320011 大阪府大阪市淀川区西中島 5 丁
目 3 番 1 0 号 タナカ・イトーピア新大阪ビル
6 階新居国際特許事務所内 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL,
CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** HIGH-FREQUENCY CIRCUIT AND HIGH-FREQUENCY MODULE

(54) 発明の名称: 高周波回路及び高周波モジュール

図1



1 High-frequency circuit
5 Communication device
71 Control circuit
81 Harmonic termination circuit
AA Reference impedance
BB Low impedance

(57) **Abstract:** A high-frequency circuit (1) comprises: a power amplifier circuit (11); a matching circuit (41) connected to the power amplifier circuit (11); a filter circuit (61) that has a passband including a first frequency band and that is composed of an LC filter; a filter circuit (62) that has a passband including a second frequency band which at least partially overlaps the first frequency band, and that is composed of an elastic wave filter; a switch circuit (51) that has a terminal (511) connected to the power amplifier circuit (11) via the matching circuit (41), a terminal (512) connected to the filter circuit (61), and a terminal (513) connected to the filter circuit (62); and a harmonic termination circuit (81) that has an inductor (813), a capacitor (814), and a switch (815) that are connected in series to a first parallel arm path which connects a path connecting the power amplifier circuit (11) and the matching circuit (41), to ground.

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 高周波回路(1)は、電力増幅回路(11)と、電力増幅回路(11)に接続された整合回路(41)と、第1周波数帯域を含む通過帯域を有し、LCフィルタで構成されたフィルタ回路(61)と、第1周波数帯域と少なくとも一部が重複する第2周波数帯域を含む通過帯域を有し、弾性波フィルタで構成されたフィルタ回路(62)と、整合回路(41)を介して電力増幅回路(11)に接続された端子(511)、フィルタ回路(61)に接続された端子(512)、及び、フィルタ回路(62)に接続された端子(513)を有するスイッチ回路(51)と、電力増幅回路(11)及び整合回路(41)を結ぶ経路とグラウンドとを結ぶ第1並列腕経路に直列接続されたインダクタ(813)、キャパシタ(814)及びスイッチ(815)を有する高調波終端回路(81)と、を備える。

明 細 書

発明の名称： 高周波回路及び高周波モジュール

技術分野

[0001] 本発明は、高周波回路及び高周波モジュールに関する。

背景技術

[0002] 携帯電話などの移動体通信機器では、特に、マルチバンド化の進展に伴い、高周波フロントエンドモジュールが複雑化している。特許文献1では、弾性波フィルタ及びLCフィルタを備える高周波回路が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2020-195115号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上記従来の技術では、互いに異なる送信経路に接続されたLCフィルタ及び弾性波フィルタを備える高周波回路、高周波モジュール及び通信装置において、性能（例えば、信号品質、高出力性能、又は、電力効率等）の向上を図ることが難しい。

[0005] そこで、本発明は、互いに異なる送信経路に接続されたLCフィルタ及び弾性波フィルタを備える高周波回路、高周波モジュール及び通信装置の性能の向上を図ることができる高周波回路、高周波モジュール及び通信装置を提供する。

課題を解決するための手段

[0006] 本発明の一態様に係る高周波回路は、電力増幅回路と、電力増幅回路に接続されたインピーダンス整合回路と、第1周波数帯域を含む通過帯域を有し、LCフィルタで構成された第1フィルタ回路と、第1周波数帯域と少なくとも一部が重複する第2周波数帯域を含む通過帯域を有し、弾性波フィルタで構成された第2フィルタ回路と、インピーダンス整合回路を介して電力増

幅回路に接続された第1端子、第1フィルタ回路に接続された第2端子、及び、第2フィルタ回路に接続された第3端子を有する第1スイッチ回路と、電力増幅回路及びインピーダンス整合回路を結ぶ経路とグラウンドとを結ぶ第1並列腕経路に直列接続された第1インダクタ、第1キャパシタ及び第1スイッチを有する高調波終端回路と、を備える。

[0007] 本発明の一態様に係る高周波モジュールは、モジュール基板と、モジュール基板に配置された電力増幅回路と、モジュール基板に配置され、電力増幅回路に接続されたインピーダンス整合回路と、モジュール基板に配置され、第1周波数帯域を含む通過帯域を有し、LCフィルタで構成された第1フィルタ回路と、モジュール基板に配置され、第1周波数帯域と少なくとも一部が重複する第2周波数帯域を含む通過帯域を有し、弾性波フィルタで構成された第2フィルタ回路と、モジュール基板に配置され、インピーダンス整合回路を介して電力増幅回路に接続された第1端子、第1フィルタ回路に接続された第2端子、及び、第2フィルタ回路に接続された第3端子を有する第1スイッチ回路と、モジュール基板に配置され、電力増幅回路及びインピーダンス整合回路を結ぶ経路とグラウンドとを結ぶ第1並列腕経路に直列接続された第1インダクタ、第1キャパシタ及び第1スイッチを有する高調波終端回路と、を備える。

発明の効果

[0008] 本発明の一態様に係る高周波回路及び高周波モジュールによれば、互いに異なる送信経路に接続されたLCフィルタ及び弾性波フィルタを備える高周波回路及び高周波モジュールにおいて性能の向上を図ることができる。

図面の簡単な説明

[0009] [図1]図1は、実施の形態に係る高周波回路及び通信装置の回路構成図である。

[図2]図2は、実施の形態における電力増幅回路、高調波終端回路及び整合回路の回路構成図である。

[図3]図3は、実施の形態で利用可能な周波数帯域の第1具体例を示す図であ

る。

[図4]図4は、実施の形態で利用可能な周波数帯域の第2具体例を示す図である。

[図5]図5は、実施の形態で利用可能な周波数帯域の第3具体例を示す図である。

[図6]図6は、実施の形態に係る高周波回路の信号の流れを示す図である。

[図7]図7は、実施の形態に係る高周波回路の信号の流れを示す図である。

[図8]図8は、実施の形態の変形例における高調波終端回路の回路構成図である。

[図9]図9は、実施例1に係る高周波モジュールの平面図である。

[図10]図10は、実施例1に係る高周波モジュールの断面図である。

[図11]図11は、実施例2に係る高周波モジュールの平面図である。

[図12]図12は、実施例3に係る高周波モジュールの平面図である。

発明を実施するための形態

[0010] 以下、本発明の実施の形態について、図面を用いて詳細に説明する。なお、以下で説明する実施の形態は、いずれも包括的又は具体的な例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置及び接続形態などは、一例であり、本発明を限定する主旨ではない。

[0011] なお、各図は、本発明を示すために適宜強調、省略、又は比率の調整を行った模式図であり、必ずしも厳密に図示されたものではなく、実際の形状、位置関係、及び比率とは異なる場合がある。各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡素化される場合がある。

[0012] 以下の各図において、 x 軸及び y 軸は、モジュール基板の主面と平行な平面上で互いに直交する軸である。具体的には、平面視においてモジュール基板が矩形状を有する場合、 x 軸は、モジュール基板の第1辺に平行であり、 y 軸は、モジュール基板の第1辺と直交する第2辺に平行である。また、 z

軸は、モジュール基板の主面に垂直な軸であり、その正方向は上方向を示し、その負方向は下方向を示す。

[0013] 本発明の回路構成において、「接続される」とは、接続端子及び／又は配線導体で直接接続される場合だけでなく、他の回路素子を介して電氣的に接続される場合も含む。「直接接続される」とは、他の回路素子を介さずに接続端子及び／又は配線導体で直接接続されることを意味する。「A及びBの間に接続される」とは、A及びBの間にA及びBの両方に接続されることを意味し、A及びBを結ぶ経路に直列に接続されることに加えて、当該経路とグラウンドとの間に接続されることを含む。

[0014] 本発明の部品配置において、「平面視」とは、z軸正側からx-y平面に物体を正投影して見ることを意味する。「Aは平面視においてBと重なる」とは、x-y平面に正投影されたAの領域が、x-y平面に正投影されたBの領域と重なることを意味する。「AがB及びCの間に配置される」とは、B内の任意の点とC内の任意の点とを結ぶ複数の線分のうちの少なくとも1つがAを通ることを意味する。また、「平行」及び「垂直」などの要素間の関係性を示す用語、及び、「矩形」などの要素の形状を示す用語、並びに、数値範囲は、厳格な意味のみを表すのではなく、実質的に同等な範囲、例えば数％程度の誤差をも含むことを意味する。

[0015] また、「部品が基板に配置される」とは、部品が基板と接触した状態で基板上に配置されることに加えて、基板と接触せずに基板の上方に配置されること（例えば、部品が、基板上に配置された他の部品上に積層されること）、及び、部品の一部又は全部が基板内に埋め込まれて配置されることを含む。また、「部品が基板の主面に配置される」とは、部品が基板の主面と接触した状態で主面上に配置されることに加えて、部品が主面と接触せずに主面の上方に配置されること、及び、部品の一部が主面側から基板内に埋め込まれて配置されることを含む。

[0016] （実施の形態）

[1. 1 高周波回路1及び通信装置5の回路構成]

本実施の形態に係る高周波回路 1 及び通信装置 5 の回路構成について、図 1 を参照しながら説明する。図 1 は、本実施の形態に係る高周波回路 1 及び通信装置 5 の回路構成図である。

[0017] [1. 1. 1 通信装置 5 の回路構成]

まず、通信装置 5 の回路構成について説明する。図 1 に示すように、本実施の形態に係る通信装置 5 は、高周波回路 1 と、アンテナ 2 と、RFIC (Radio Frequency Integrated Circuit) 3 と、BBIC (Baseband Integrated Circuit) 4 と、を備える。

[0018] 高周波回路 1 は、アンテナ 2 と RFIC 3 との間で高周波信号を伝送する。高周波回路 1 の内部構成については後述する。

[0019] アンテナ 2 は、高周波回路 1 のアンテナ接続端子 101 に接続され、外部から高周波信号を受信して高周波回路 1 へ出力する。

[0020] RFIC 3 は、高周波信号を処理する信号処理回路の一例である。具体的には、RFIC 3 は、BBIC 4 から入力された送信信号をアップコンバート等により信号処理し、当該信号処理して生成された高周波送信信号を、高周波回路 1 の送信経路に出力する。また、RFIC 3 は、高周波回路 1 が有するスイッチ及び増幅器等を制御する制御部を有する。なお、RFIC 3 の制御部としての機能の一部又は全部は、RFIC 3 の外部に実装されてもよく、例えば、BBIC 4 又は高周波回路 1 に実装されてもよい。

[0021] BBIC 4 は、高周波回路 1 が伝送する高周波信号よりも低周波の中間周波数帯域を用いて信号処理するベースバンド信号処理回路である。BBIC 4 で処理される信号としては、例えば、画像表示のための画像信号、及び／又は、スピーカを介した通話のために音声信号が用いられる。

[0022] なお、本実施の形態に係る通信装置 5 において、アンテナ 2 及び BBIC 4 は、必須の構成要素ではない。

[0023] [1. 1. 2 高周波回路 1 の回路構成]

次に、高周波回路 1 の回路構成について説明する。図 1 に示すように、高周波回路 1 は、電力増幅回路 11 及び 12 と、整合回路 (MN) 41 及び 4

2と、スイッチ回路51及び52と、フィルタ回路61～63と、制御回路71と、アンテナ接続端子101と、高周波入力端子110及び120と、制御端子130と、を備える。

[0024] アンテナ接続端子101は、高周波回路1の外部でアンテナ2に接続されている。

[0025] 高周波入力端子120及び130の各々は、高周波回路1の外部から高周波送信信号を受けるための端子である。本実施の形態では、高周波入力端子110及び120は、高周波回路1の外部でRFIC3に接続されている。

[0026] 制御端子130は、制御信号を伝送するための端子である。つまり、制御端子130は、高周波回路1の外部から制御信号を受けるための端子、及び／又は、高周波回路1の外部に制御信号を供給するための端子である。制御信号とは、高周波回路1に含まれる電子回路の制御に関する信号である。具体的には、制御信号は、例えば電力増幅回路11及び12並びにスイッチ回路51及び52を制御するためのデジタル信号である。

[0027] 電力増幅回路11は、第1周波数帯域及び第2周波数帯域の送信信号を増幅することができる。図1に示すように、電力増幅回路11は、高周波入力端子110とフィルタ回路61及び62との間に接続される。具体的には、電力増幅回路11の入力端は、高周波入力端子110に接続されている。一方、電力増幅回路11の出力端は、高調波終端回路81、整合回路41及びスイッチ回路51を介してフィルタ回路61又は62に接続される。

[0028] 電力増幅回路12は、第3周波数帯域の送信信号を増幅することができる。図1に示すように、電力増幅回路12は、高周波入力端子120とフィルタ回路63との間に接続される。具体的には、電力増幅回路12の入力端は、高周波入力端子120に接続されている。一方、電力増幅回路12の出力端は、整合回路42を介してフィルタ回路63に接続されている。

[0029] 整合回路41は、電力増幅回路11とフィルタ回路61及び62との間に接続される。具体的には、整合回路41は、高調波終端回路81を介して電力増幅回路11の出力端に接続され、かつ、スイッチ回路51を介してフィ

ルタ回路 6 1 及び 6 2 の入力端に接続される。整合回路 4 1 は、インピーダンス整合回路であり、電力増幅回路 1 1 の出力インピーダンス（例えば 4 オーム）とスイッチ回路 5 1 の入力インピーダンス（例えば 5 0 オーム）との間で整合をとることができる。

[0030] 整合回路 4 2 は、電力増幅回路 1 2 とフィルタ回路 6 3 との間に接続される。具体的には、整合回路 4 2 は、電力増幅回路 1 2 の出力端に接続され、かつ、フィルタ回路 6 3 の入力端に接続される。整合回路 4 2 は、インピーダンス整合回路であり、電力増幅回路 1 2 の出力インピーダンスとフィルタ回路 6 3 の入力インピーダンスとの間で整合をとることができる。

[0031] スイッチ回路 5 1 は、第 1 スイッチ回路の一例であり、電力増幅回路 1 1 の出力端とフィルタ回路 6 1 及び 6 2 の入力端との間に接続されている。スイッチ回路 5 1 は、端子 5 1 1 ～ 5 1 3 を有する。端子 5 1 1 は、第 1 端子の一例であり、整合回路 4 1 及び高調波終端回路 8 1 を介して電力増幅回路 1 1 の出力端に接続されている。端子 5 1 2 は、第 2 端子の一例であり、フィルタ回路 6 1 の入力端に接続されている。端子 5 1 3 は、第 3 端子の一例であり、フィルタ回路 6 2 の入力端に接続されている。スイッチ回路 5 1 は、例えば S P D T（Single-Pole Double-Throw）型のスイッチ回路で構成され、バンドセレクトスイッチと呼ばれる場合もある。

[0032] この接続構成において、スイッチ回路 5 1 は、例えば R F I C 3 からの制御信号に基づいて、端子 5 1 1 を端子 5 1 2 及び 5 1 3 のいずれかに接続することができる。つまり、スイッチ回路 5 1 は、電力増幅回路 1 1 の出力端の接続先をフィルタ回路 6 1 及び 6 2 の間で切り替えることができる。例えば、スイッチ回路 5 2 で端子 5 2 1 が端子 5 2 2 に接続された状態において、スイッチ回路 5 1 は、端子 5 1 1 を端子 5 1 2 に接続する。一方、スイッチ回路 5 2 で端子 5 2 1 が端子 5 2 3 に接続された状態において、スイッチ回路 5 1 は、端子 5 1 1 を端子 5 1 3 に接続する。

[0033] スイッチ回路 5 2 は、第 2 スイッチ回路の一例であり、アンテナ接続端子 1 0 1 とフィルタ回路 6 1 ～ 6 3 との間に接続されている。スイッチ回路 5

2は、端子521～524を有する。端子521は、第4端子の一例であり、アンテナ接続端子101に接続されている。端子522は、第5端子の一例であり、フィルタ回路61の出力端に接続されている。端子523は、第6端子の一例であり、フィルタ回路62の出力端に接続されている。端子524は、第7端子の一例であり、フィルタ回路63の出力端に接続されている。スイッチ回路52は、例えばマルチ接続型のスイッチ回路で構成され、アンテナスイッチと呼ばれる場合もある。

[0034] この接続構成において、スイッチ回路52は、例えばRFIC3からの制御信号に基づいて、端子521を端子522～524の少なくとも1つに接続することができる。つまり、スイッチ回路52は、アンテナ接続端子101及びフィルタ回路61の接続及び非接続を切り替え、アンテナ接続端子101及びフィルタ回路62の接続及び非接続を切り替え、アンテナ接続端子101及びフィルタ回路63の接続及び非接続を切り替えることができる。

[0035] フィルタ回路61は、第1フィルタ回路の一例であり、第1周波数帯域を含む通過帯域を有し、LCフィルタで構成されている。フィルタ回路61は、電力増幅回路11とアンテナ接続端子101との間に接続される。具体的には、フィルタ回路61の入力端は、スイッチ回路51、整合回路41及び高調波終端回路81を介して電力増幅回路11の出力端に接続される。一方、フィルタ回路61の出力端は、スイッチ回路52を介してアンテナ接続端子101に接続される。これにより、フィルタ回路61は、電力増幅回路11で増幅された第1周波数帯域の送信信号を通過させることができる。

[0036] なお、LCフィルタとは、インダクタ及びキャパシタで構成され、特定の周波数帯域の信号を通過又は遮断する機能を有する回路である。LCフィルタには、弾性波素子が含まれない。

[0037] フィルタ回路62は、第2フィルタ回路の一例であり、第1周波数帯域と少なくとも一部が重複する第2周波数帯域を含む通過帯域を有し、弾性波フィルタで構成されている。フィルタ回路62は、電力増幅回路11とアンテナ接続端子101との間に接続される。具体的には、フィルタ回路62の入

力端は、スイッチ回路 5 1、整合回路 4 1 及び高調波終端回路 8 1 を介して電力増幅回路 1 1 の出力端に接続される。一方、フィルタ回路 6 2 の出力端は、スイッチ回路 5 2 を介してアンテナ接続端子 1 0 1 に接続される。これにより、フィルタ回路 6 2 は、電力増幅回路 1 1 で増幅された第 2 周波数帯域の送信信号を通過させることができる。

[0038] なお、弾性波フィルタとは、弾性波素子で構成され、特定の周波数帯域の信号を通過又は遮断する機能を有する回路である。弾性波フィルタには、インダクタ及び／又はキャパシタが含まれてもよい。

[0039] フィルタ回路 6 3 は、第 3 フィルタ回路の一例であり、第 3 周波数帯域を含む通過帯域を有する。フィルタ回路 6 3 は、電力増幅回路 1 2 とアンテナ接続端子 1 0 1 との間に接続される。具体的には、フィルタ回路 6 3 の入力端は、電力増幅回路 1 2 の出力端に接続されている。一方、フィルタ回路 6 3 の出力端は、スイッチ回路 5 2 を介してアンテナ接続端子 1 0 1 に接続される。これにより、フィルタ回路 6 3 は、電力増幅回路 1 2 で増幅された第 3 周波数帯域の送信信号を通過させることができる。

[0040] 制御回路 7 1 は、電力増幅回路 1 1 を制御するパワーアンプコントローラである。制御回路 7 1 は、RFIC 3 から制御端子 1 3 0 を介して制御信号を受けて、電力増幅回路 1 1 に制御信号を出力する。

[0041] 高調波終端回路 8 1 は、電力増幅回路 1 1 及び整合回路 4 1 の間に接続されており、低インピーダンス系の経路に配置されている。高調波終端回路 8 1 は、第 1 周波数帯域及び第 2 周波数帯域の整数倍（例えば 2 倍）の高調波帯域を減衰する機能を有する。さらに、高調波終端回路 8 1 は、電力増幅回路 1 1 の出力波形を調整し、電力増幅回路 1 1 の効率を向上させる機能も有する。なお、高調波終端回路 8 1 が減衰する帯域は、第 1 周波数帯域及び第 2 周波数帯域の高調波帯域に限定されない。例えば、高調波終端回路 8 1 は、第 1 周波数帯域及び第 2 周波数帯域よりも高い周波数帯域であって、第 1 周波数帯域及び第 2 周波数帯域の高調波帯域でない周波数帯域を減衰する機能を有してもよい。

[0042] なお、図 1 に表された回路のうちの 1 以上の回路は、高周波回路 1 に含まれなくてもよい。例えば、高周波回路 1 は、電力増幅回路 1 2、整合回路 4 2、スイッチ回路 5 2、フィルタ回路 6 3、制御回路 7 1 を備えなくてもよい。

[0043] [1. 1. 3 電力増幅回路 1 1、高調波終端回路 8 1 及び整合回路 4 1 の回路構成]

次に、電力増幅回路 1 1、高調波終端回路 8 1 及び整合回路 4 1 の回路構成について図 2 を参照しながら説明する。図 2 は、本実施の形態における電力増幅回路 1 1、高調波終端回路 8 1 及び整合回路 4 1 の回路構成図である。

[0044] まず、電力増幅回路 1 1 について説明する。図 2 に示すように、電力増幅回路 1 1 は、増幅トランジスタ 1 1 1 と、キャパシタ 1 1 2 と、バイアス回路 1 1 3 と、を備える。

[0045] 増幅トランジスタ 1 1 1 は、コレクタ、エミッタ及びベースを有するバイポーラトランジスタである。増幅トランジスタ 1 1 1 のベース、コレクタ及びエミッタは、それぞれ、電力増幅回路 1 1 の入力端及び出力端、並びに、グランドに接続されている。増幅トランジスタ 1 1 1 は、ベースに入力された高周波電流を増幅してコレクタから出力することができる。なお、増幅トランジスタ 1 1 1 は、ドレイン、ソース及びゲートを有する電界効果トランジスタであってもよい。

[0046] キャパシタ 1 1 2 は、増幅トランジスタ 1 1 1 のベースと電力増幅回路 1 1 の入力端との間に接続されている。キャパシタ 1 1 2 は、DC カット用の容量素子であり、バイアス回路 1 1 3 からベースに印加される直流バイアス電圧によって直流電流が電力増幅回路 1 1 の入力端に漏洩することを防止する機能を有する。

[0047] バイアス回路 1 1 3 は、増幅トランジスタ 1 1 1 のベースに接続されている。バイアス回路 1 1 3 は、増幅トランジスタ 1 1 1 のベースにバイアス信号を供給することで、増幅トランジスタ 1 1 1 の動作点を最適化する機能を

有する。

[0048] このような回路構成によれば、入力信号は、増幅トランジスタ 111 のベースからエミッタに流れるベース電流となる。ベース電流は、増幅トランジスタ 111 により増幅されてコレクタ電流となる。そして、コレクタ電流に対応する出力信号が出力される。

[0049] なお、図 2 に示した電力増幅回路 11 の回路構成は一例であり、これに限定されない。例えば、電力増幅回路 11 は、継続接続された複数の増幅トランジスタを有する多段増幅回路であってもよい。また、電力増幅回路 11 は、差動増幅型の増幅回路であってもよく、ドハティ型の増幅回路であってもよい。

[0050] 次に、高調波終端回路 81 について説明する。図 2 に示すように、高調波終端回路 81 は、インダクタ 811 及び 813 と、キャパシタ 812 及び 814 と、スイッチ 815 と、を備える。

[0051] インダクタ 811 及びキャパシタ 812 は、電力増幅回路 11 及び整合回路 41 を結ぶ経路とグラウンドとを結ぶ並列腕経路に直列接続され、LC 共振回路を構成している。このような回路構成において、インダクタ 811 及びキャパシタ 812 は、電力増幅回路 11 の出力信号の波形を調整する機能を有する。さらに、インダクタ 811 及びキャパシタ 812 は、第 1 周波数帯域及び／又は第 2 周波数帯域の高調波を減衰する機能を有してもよい。

[0052] インダクタ 813 及びキャパシタ 814 は、それぞれ、第 1 インダクタ及び第 1 キャパシタの一例である。インダクタ 813 及びキャパシタ 814 は、電力増幅回路 11 及び整合回路 41 を結ぶ経路とグラウンドとを結ぶ第 1 並列腕経路に直列接続され、LC 共振回路を構成している。このような回路構成において、インダクタ 813 及びキャパシタ 814 は、第 2 周波数帯域の整数倍（例えば 2 倍）の高調波帯域を減衰する機能を有する。さらに、インダクタ 813 及びキャパシタ 814 は、電力増幅回路 11 の出力信号の波形を調整する機能を有してもよい。なお、インダクタ 813 及びキャパシタ 814 は、第 1 周波数帯域及び第 2 周波数帯域に対する高調波帯域とは異なる

帯域を減衰する機能を有してもよい。例えば、インダクタ 813 及びキャパシタ 814 は、第 1 周波数帯域及び第 2 周波数帯域よりも高い周波数帯域であって、第 1 周波数帯域及び第 2 周波数帯域の高調波帯域でない周波数帯域を減衰する機能を有してもよい。

[0053] このインダクタ 813 及びキャパシタ 814 で構成された LC 共振回路は、低インピーダンス系の並列腕経路に配置されているので、低い Q 値を有する減衰極として機能し、広帯域で信号を減衰させることができる。

[0054] スイッチ 815 は、第 1 スイッチの一例であり、インダクタ 813 及びキャパシタ 814 と直列に接続されている。スイッチ 815 は、インダクタ 813 及びキャパシタ 814 が接続された第 1 並列腕経路のオン／オフを切り替えることができる。例えば、フィルタ回路 62 がアンテナ接続端子 101 及び電力増幅回路 11 に接続された状態において、スイッチ 815 がオンにされる。逆に、フィルタ回路 61 がアンテナ接続端子 101 及び電力増幅回路 11 に接続された状態において、スイッチ 815 はオフにされる。ここでは、スイッチ 815 は、インダクタ 813 及びキャパシタ 814 よりもグラウンド側に接続されている。

[0055] なお、高調波終端回路 81 の構成は、図 2 の構成に限定されない。例えば、高調波終端回路 81 は、インダクタ 811 及びキャパシタ 812 が接続された並列腕経路を備えなくてもよい。また例えば、図 2 では、キャパシタ 812 の方がインダクタ 811 よりもグラウンド側に接続されているが、インダクタ 811 の方がキャパシタ 812 よりもグラウンド側に接続されてもよい。また、インダクタ 813、キャパシタ 814 及びスイッチ 815 は、グラウンド側に向かってこの順に接続されているが、インダクタ 813、キャパシタ 814 及びスイッチ 815 の順序はこれに限定されない。例えば、インダクタ 813 及びキャパシタ 814 の順序が入れ替えられてもよいし、インダクタ 813 及びスイッチ 815 の順序が入れ替えられてもよいし、キャパシタ 814 及びスイッチ 815 の順序が入れ替えられてもよい。

[0056] 次に、整合回路 41 について説明する。図 2 に示すように、整合回路 41

は、インダクタ411、412及び414と、キャパシタ413、415及び416と、抵抗417と、を備える。

[0057] インダクタ411は、電源電圧 V_{cc} を供給するための電源経路に接続されている。インダクタ412及び414並びにキャパシタ416は、高周波信号を伝送する高周波信号経路に直列接続されている。キャパシタ413及び415並びに抵抗417は、高周波信号経路とグランドとの間にそれぞれ接続されている。整合回路41は、このように接続されたインダクタ及びキャパシタ等により、電力増幅回路11の出力インピーダンス（低インピーダンス）と、スイッチ回路51の入力インピーダンス（基準インピーダンス）との整合をとることができる。

[0058] [1. 2 第1～第3周波数帯域の具体例]

ここで、本実施の形態で利用可能な第1～第3周波数帯域のいくつかの具体例について図3～図5を参照しながら説明する。図3～図5は、本実施の形態で利用可能な周波数帯域の第1～第3具体例を示す図である。図3及び図4には、フィルタ回路の通過特性を表すグラフが示されている。

[0059] 図3及び図4のグラフに示すように、弾性波フィルタで構成されたフィルタ回路62では、LCフィルタで構成されたフィルタ回路61よりも、通過帯域から阻止帯域へのより急峻な遷移を実現することができる。一方、フィルタ回路61では、通過帯域から離れた帯域（例えば高調波の帯域）において、フィルタ回路62よりも高い減衰を実現することができる。さらに、フィルタ回路61では、通過帯域においてフィルタ回路62よりも低損失を実現することもできる。

[0060] なお、通過帯域から阻止帯域への遷移の急峻度は、カットオフ周波数（通過帯域端）から所定周波数（本実施の形態では100MHz）だけ離れた周波数におけるゲインを測定することで特定することができる。このとき、測定されたゲインが小さいほど急峻度が高いことを意味する。なお、カットオフ周波数は、出力が通過帯域の出力の-3dBとなる周波数で定義される。

[0061] 図3では、第1周波数帯域及び第2周波数帯域として、5GNR（5th Gen

eration NewRadio) のための同一のバンドが用いられている。つまり、第1周波数帯域及び第2周波数帯域は一致している。例えば、図3の表において、No. 1では、第1周波数帯域及び第2周波数帯域として、5 GNRのためのn 77がともに用いられ、第3周波数帯域として、5 GNRのためのn 79が用いられている。5 GNRのためのバンドとは、3 GPP (3rd Generation Partnership Project) によって5 GNRのために予め定義された周波数バンドを意味する。

[0062] 図3の場合、フィルタ回路61及び62は、パワークラスによって切り替えられてもよい。つまり、スイッチ回路51は、第1周波数帯域（つまり第2周波数帯域）の信号が第1パワークラスで送信される場合に、端子511を端子512に接続し、第2周波数帯域（つまり第1周波数帯域）の信号が第1パワークラスよりも最大出力パワーが小さい第2パワークラスで送信される場合に、端子511を端子513に接続してもよい。

[0063] なお、パワークラスとは、最大出力パワーなどで定義される端末の出力パワーの分類であり、パワークラスの値が小さいほど高いパワーの出力に対応することを示す。例えば、3 GPPでは、パワークラス1の最大出力パワーは31 dBmであり、パワークラス1.5の最大出力パワーは29 dBmであり、パワークラス2の最大出力パワーは26 dBmであり、パワークラス3の最大出力パワーは23 dBmである。

[0064] 端末の最大出力パワーは、端末のアンテナ端における出力パワーで定義される。端末の最大出力パワーの測定は、例えば、3 GPP等によって定義された方法で行われる。例えば、図1において、アンテナ2における放射パワーを測定することで最大出力パワーが測定される。なお、放射パワーの測定の代わりに、アンテナ2の近傍に端子を設けて、その端子に計測器（例えばスペクトルアナライザなど）を接続することで、アンテナ2の出力パワーを測定することもできる。

[0065] 図4では、第1周波数帯域及び第2周波数帯域として、5 GNRのためのバンド及び当該バンド内のサブバンドがそれぞれ用いられている。つまり、

第2周波数帯域は、第1周波数帯域に含まれている。言い換えると、第2周波数帯域の全体は、第1周波数帯域の一部と重複している。例えば、図4の表において、No. 1では、第1周波数帯域及び第2周波数帯域として、5 GNRのためのn 7 7及びそのサブバンドがそれぞれ用いられ、第3周波数帯域として、5 GNRのためのn 7 9が用いられている。

[0066] サブバンドとは、通信システムのためのバンドを分割して得られるバンドを意味する。例えば、日本では、5 GNRのためのバンドn 7 7には、複数の移動体通信事業者（MNO : Mobile Network Operator）が割り当てられている。例えば、3 6 0 0－3 7 0 0 MHzに第1 MNOが割り当てられ、3 7 0 0－3 8 0 0 MHzに第2 MNOが割り当てられ、3 8 0 0－3 9 0 0 MHzに第3 MNOが割り当てられ、3 9 0 0－4 0 0 0 MHzに第4 MNOが割り当てられ、4 0 0 0－4 1 0 0 MHzに再び第2 MNOが割り当てられている。このような場合、各MNOに割り当てられたn 7 7の一部をサブバンドとして用いることができる。なお、サブバンドは、MNOが割り当てられたバンドに限定される必要はない。

[0067] 図5では、第1周波数帯域及び第2周波数帯域として、5 GNRのための異なるバンドが用いられ、又は、5 GNRのためのバンド及びWLAN (Wireless Local Area Network) のためのバンド又はチャネルがそれぞれ用いられている。ここでは、第2周波数帯域は、第1周波数帯域と少なくとも一部が重複している。例えば、図5の表において、No. 1では、第1周波数帯域及び第2周波数帯域として、5 GNRのためのn 7 7及びn 7 8がそれぞれ用いられ、第3周波数帯域として、5 GNRのためのn 7 9が用いられている。この場合、第1周波数帯域は、第2周波数帯域よりも広い。WLANのためのバンドとは、IEEE (Institute of Electrical and Electronics Engineers) によってWLANのために予め定義された周波数バンド又はチャネルを意味する。

[0068] なお、図3～図5に示した第1～第3周波数帯域は、例示であり、これらに限定されない。例えば、図4及び図5において、第1周波数帯域と第2周

波数帯域とは入れ替えられてもよい。例えば、第1周波数帯域として5GNRのためのn78が用いられ、第2周波数帯域として5GNRのためのn77が用いられてもよい。この場合、第1周波数帯域は、第2周波数帯域よりも狭くなる。

[0069] [1.3 高周波回路1の各接続状態における信号の流れ]

次に、本実施の形態に係る高周波回路1の接続状態及び各接続状態における信号の流れの具体例について図6及び図7を参照しながら説明する。図6及び図7は、実施の形態に係る高周波回路1の信号の流れを示す図である。

[0070] 図6及び図7では、第1周波数帯域の信号と第3周波数帯域の信号との同時送信は許可されておらず、第2周波数帯域の信号と第3周波数帯域の信号との同時送信は許可されている。したがって、スイッチ回路52は、端子521が端子522に接続された状態において、端子521を端子524に接続不可能であり、端子521が端子523に接続された状態において、端子521を端子524に接続可能である。

[0071] R F I C 3は、高周波回路1の各スイッチ回路を制御することで、図6の第1接続状態を実現することができる。第1接続状態では、スイッチ回路51は端子511を端子512に接続し、スイッチ回路52は端子521を端子522に接続する。さらに、高調波終端回路81のスイッチ815はオフにされる。

[0072] その結果、高周波回路1の入力信号の基本波は、高周波入力端子110から、電力増幅回路11、高調波終端回路81、整合回路41、スイッチ回路51、フィルタ回路61及びスイッチ回路52を介して、アンテナ接続端子101に流れる。また、入力信号の高調波は、高調波終端回路81においてインダクタ811及びキャパシタ812を介してグラウンドに流れるが、インダクタ813及びキャパシタ814を介してグラウンドに流れない。

[0073] また、R F I C 3は、高周波回路1の各スイッチ回路を制御することで、図7の第2接続状態を実現することもできる。第2接続状態では、スイッチ回路51は端子511を端子513に接続し、スイッチ回路52は端子52

1を端子523及び524に接続する。さらに、高調波終端回路81のスイッチ815はオンにされる。

[0074] その結果、高周波回路1の2つの入力信号の一方の基本波は、高周波入力端子110から、電力増幅回路11、高調波終端回路81、整合回路41、スイッチ回路51、フィルタ回路62及びスイッチ回路52を介して、アンテナ接続端子101に流れる。また、2つの入力信号の一方の高調波は、高調波終端回路81においてインダクタ811及びキャパシタ812を介してグラウンドに流れ、かつ、インダクタ813、キャパシタ814及びスイッチ815を介してグラウンドに流れる。これにより、弾性波フィルタで構成されたフィルタ回路62の通過帯域から離れた高調波の帯域における減衰を補強することができる。

[0075] なお、図6の第1接続状態において電力増幅回路11に印加される第1電源電圧(V_{cc})と、図7の第2接続状態において電力増幅回路11に印加される第2電源電圧(V_{cc})とは、互いに異なる電圧値を有してもよい。例えば、第2電源電圧は、第1電源電圧よりも高くてもよい。

[0076] また、図6の第1接続状態において電力増幅回路11に供給される第1バイアス信号と、図7の第2接続状態において電力増幅回路11に供給される第2バイアス信号とは、互いに異なる電流値又は電圧値を有してもよい。例えば、第2バイアス信号の電流値は、第1バイアス信号の電流値よりも大きくてもよい。また例えば、第2バイアス信号の電圧値は、第1バイアス信号の電圧値よりも大きくてもよい。

[0077] [1.4 効果など]

以上のように、本実施の形態に係る高周波回路1は、電力増幅回路11と、電力増幅回路11に接続された整合回路41と、第1周波数帯域を含む通過帯域を有し、LCフィルタで構成されたフィルタ回路61と、第1周波数帯域と少なくとも一部が重複する第2周波数帯域を含む通過帯域を有し、弾性波フィルタで構成されたフィルタ回路62と、整合回路41を介して電力増幅回路11に接続された端子511、フィルタ回路61に接続された端子

５１２、及び、フィルタ回路６２に接続された端子５１３を有するスイッチ回路５１と、電力増幅回路１１及び整合回路４１を結ぶ経路とグランドとを結ぶ第１並列腕経路に直列接続されたインダクタ８１３、キャパシタ８１４及びスイッチ８１５を有する高調波終端回路８１と、を備える。

[0078] これによれば、電力増幅回路１１及び整合回路４１を結ぶ経路とグランドとを結ぶ第１並列腕経路に直列接続されたインダクタ８１３、キャパシタ８１４及びスイッチ８１５が配置される。したがって、電力増幅回路１１の出力インピーダンス（つまり低インピーダンス）系の並列腕経路にＬＣ直列回路が配置されるので、ＬＣ直列回路を低いＱ値を有する減衰極として機能させることができる。したがって、高調波終端回路８１は、広帯域の減衰を実現することができ、信号品質の向上を図ることができる。また、高調波終端回路８１に含まれるＬＣ直列回路にはスイッチ８１５が接続されているので、使用されるフィルタの減衰特性に応じて高調波終端回路８１による減衰を変化させることができる。

[0079] また例えば、本実施の形態に係る高周波回路１において、高調波終端回路８１のスイッチ８１５は、スイッチ回路５１で端子５１１が端子５１２に接続された状態においてオフにされ、スイッチ回路５１で端子５１１が端子５１３に接続された状態においてオンにされてもよい。

[0080] これによれば、弾性波フィルタで構成されたフィルタ回路６２が電力増幅回路１１に接続される場合に、高調波終端回路８１のスイッチ８１５がオンにされる。弾性波フィルタでは、ＬＣフィルタよりも、通過帯域から離れた帯域における減衰が不足しやすい。したがって、弾性波フィルタが使用される場合にスイッチ８１５がオンにされることで、高調波終端回路８１は、弾性波フィルタで不足する減衰を広い帯域で補強することができ、信号品質の向上を図ることができる。一方、ＬＣフィルタが使用される場合にスイッチ８１５がオフにされることで、高調波終端回路８１は、電力増幅回路１１の出力信号の波形調整を優先することができ、電力増幅回路１１の効率を向上させることができる。

[0081] また例えば、本実施の形態に係る高周波回路１の高調波終端回路８１において、スイッチ８１５は、インダクタ８１３及びキャパシタ８１４よりもグラウンド側に接続されてもよい。

[0082] これによれば、スイッチ８１５が電界効果トランジスタ（ＦＥＴ：Field-Effect Transistor）で構成される場合に、ＦＥＴのソースをグラウンドに接続することができる。したがって、ＦＥＴのゲートに電圧を印加してスイッチ８１５をオンにするときに、ゲート－ソース間の電位差を高くすることができ、ドレイン－ソース間のインピーダンスを低くすることができる。

[0083] また例えば、本実施の形態に係る高周波回路１において、第１周波数帯域は、第２周波数帯域と等しく、スイッチ回路５１は、第１周波数帯域及び第２周波数帯域の信号が第１パワークラスで送信される場合に、端子５１１を端子５１２に接続し、第１周波数帯域及び第２周波数帯域の信号が第１パワークラスよりも最大出力パワーが小さい第２パワークラスで送信される場合に、端子５１１を端子５１３に接続してもよい。

[0084] これによれば、より高電力な高周波信号が送信される場合に、ＬＣフィルタを用いることができる。一般的に、ＬＣフィルタは、弾性波フィルタよりも耐電力性が高い。したがって、パワークラスにより適したフィルタ回路を用いて高周波信号を送信することができ、送信信号の品質を向上させることができる。

[0085] また例えば、本実施の形態に係る高周波回路１は、第１周波数帯域及び第２周波数帯域と重複しない第３周波数帯域を含む通過帯域を有するフィルタ回路６３と、アンテナ接続端子１０１に接続された端子５２１、フィルタ回路６１に接続された端子５２２、フィルタ回路６２に接続された端子５２３、及び、フィルタ回路６３に接続された端子５２４を有するスイッチ回路５２と、を備えてもよい。

[0086] これによれば、高周波回路１は、第１周波数帯域及び第２周波数帯域に加えて、第３周波数帯域でも信号を送信することができる。

[0087] また例えば、本実施の形態に係る高周波回路１において、スイッチ回路５

1 は、スイッチ回路 5 2 で端子 5 2 1 が端子 5 2 2 に接続された状態において、端子 5 1 1 を端子 5 1 2 に接続し、スイッチ回路 5 2 で端子 5 2 1 が端子 5 2 3 に接続された状態において、端子 5 1 1 を端子 5 1 3 に接続してもよい。

[0088] これによれば、電力増幅回路 1 1 及びアンテナ接続端子 1 0 1 結ぶ経路に接続されるフィルタ回路 6 1 及び 6 2 を切り替えることができる。

[0089] また例えば、本実施の形態に係る高周波回路 1 において、スイッチ回路 5 2 は、端子 5 2 1 が端子 5 2 2 に接続された状態において、端子 5 2 1 を端子 5 2 4 に接続不可能であり、端子 5 2 1 が端子 5 2 3 に接続された状態において、端子 5 2 1 を端子 5 2 4 に接続可能であってもよい。

[0090] これによれば、第 3 周波数帯域の信号が第 1 周波数帯域及び第 2 周波数帯域の信号と同時送信される場合には、LC フィルタで構成されたフィルタ回路 6 1 ではなく、弾性波フィルタで構成されたフィルタ回路 6 2 が電力増幅回路 1 1 及びアンテナ接続端子 1 0 1 を結ぶ経路に接続できる。したがって、第 3 周波数帯域が第 1 周波数帯域及び第 2 周波数帯域の近傍に位置する場合であっても、フィルタ回路 6 2 で第 3 周波数帯域の減衰を確保することができ、第 3 周波数帯域の信号と第 1 周波数帯域及び第 2 周波数帯域の信号との同時送信における信号品質を向上させることができる。

[0091] また例えば、本実施の形態に係る高周波回路 1 において、第 1 周波数帯域は、5 GNR のための $n 7 7$ 及び $n 7 8$ の一方であり、第 2 周波数帯域は、5 GNR のための $n 7 7$ 及び $n 7 8$ の他方であってもよい。また例えば、第 3 周波数帯域は、5 GNR のための $n 7 9$ であってもよい。また例えば、本実施の形態に係る高周波回路 1 において、第 1 周波数帯域は、第 2 周波数帯域よりも狭くてもよい。逆に、本実施の形態に係る高周波回路 1 において、第 1 周波数帯域は、第 2 周波数帯域よりも広くてもよい。

[0092] これによれば、5 GNR のための $n 7 7$ 、 $n 7 8$ 及び $n 7 9$ の信号の送信に高周波回路 1 を用いることができる。

[0093] また例えば、本実施の形態に係る高周波回路 1 において、スイッチ回路 5

1で端子5 1 1が端子5 1 2に接続された状態において第1電源電圧が電力増幅回路1 1に印加され、スイッチ回路5 1で端子5 1 1が端子5 1 3に接続された状態において第1電源電圧よりも高い第2電源電圧が電力増幅回路1 1に印加されてもよい。

[0094] これによれば、弾性波フィルタで構成されたフィルタ回路6 2が電力増幅回路1 1に接続される場合に、LCフィルタで構成されたフィルタ回路6 1が電力増幅回路1 1に接続される場合よりも、電源電圧を増加させることができる。一般的に、弾性波フィルタでは、LCフィルタよりも通過帯域における損失が大きいため、LCフィルタよりも高い出力パワーが電力増幅回路1 1に要求される。したがって、フィルタ回路6 2が電力増幅回路1 1に接続される場合に、より高い電源電圧が電力増幅回路1 1に印加されることで、より高い出力パワーの要求を満たすことができる。

[0095] また例えば、本実施の形態に係る高周波回路1において、スイッチ回路5 1で端子5 1 1が端子5 1 2に接続された状態において第1バイアス信号が電力増幅回路1 1に供給され、スイッチ回路5 1で端子5 1 1が端子5 1 3に接続された状態において第2バイアス信号が電力増幅回路1 1に供給され、第2バイアス信号の電流値は第1バイアス信号の電流値よりも大きい、又は、第2バイアス信号の電圧値は第1バイアス信号の電圧値よりも大きくてもよい。

[0096] これによれば、弾性波フィルタで構成されたフィルタ回路6 2が電力増幅回路1 1に接続される場合に、LCフィルタで構成されたフィルタ回路6 1が電力増幅回路1 1に接続される場合よりも、バイアス信号の電流値又は電圧値を増加させることができる。一般的に、弾性波フィルタでは、LCフィルタよりも通過帯域における損失が大きいため、LCフィルタよりも高い出力パワーが電力増幅回路1 1に要求される。したがって、フィルタ回路6 2が電力増幅回路1 1に接続される場合に、より大きな電流値又は電圧値を有するバイアス信号が電力増幅回路1 1に供給されることで、より高い出力パワーの要求を満たすことができる。

[0097] 本実施の形態に係る通信装置 5 は、高周波信号を処理する R F I C 3 と、R F I C 3 とアンテナ 2 との間で高周波信号を伝送する高周波回路 1 と、を備える。

[0098] これによれば、上記高周波回路 1 と同様の効果を通信装置 5 で実現することができる。

[0099] (変形例)

次に、上記実施の形態の変形例について説明する。本変形例では、高調波終端回路の構成が上記実施の形態と主として異なる。以下に、上記実施の形態と異なる点を中心に本変形例について説明する。

[0100] 本変形例に係る高周波回路 1 は、図 2 に示す高調波終端回路 8 1 の代わりに高調波終端回路 8 1 A を備える。ここで、図 8 を参照しながら、高調波終端回路 8 1 A の回路構成について説明する。

[0101] 図 8 は、本変形例における高調波終端回路 8 1 A の回路構成図である。図 8 に示すように、本変形例に係る高調波終端回路 8 1 A は、インダクタ 8 1 1、8 1 3 及び 8 1 6 と、キャパシタ 8 1 2、8 1 4 及び 8 1 7 と、スイッチ 8 1 5 及び 8 1 8 と、を備える。

[0102] インダクタ 8 1 6 及びキャパシタ 8 1 7 は、それぞれ、第 2 インダクタ及び第 2 キャパシタの一例である。インダクタ 8 1 6 及びキャパシタ 8 1 7 は、電力増幅回路 1 1 及び整合回路 4 1 を結ぶ経路とグラウンドとを結ぶ第 2 並列経路に直列接続され、L C 共振回路を構成している。このような回路構成において、インダクタ 8 1 6 及びキャパシタ 8 1 7 は、第 1 周波数帯域及び／又は第 2 周波数帯域の整数倍（例えば 2 倍）の高調波帯域を減衰する機能を有する。このとき、インダクタ 8 1 6 及びキャパシタ 8 1 7 の共振周波数は、インダクタ 8 1 3 及びキャパシタ 8 1 4 の共振周波数と異なってもよい。さらに、インダクタ 8 1 6 及びキャパシタ 8 1 7 は、電力増幅回路 1 1 の出力信号の波形を調整する機能を有してもよい。なお、インダクタ 8 1 6 及びキャパシタ 8 1 7 は、第 1 周波数帯域及び第 2 周波数帯域に対する高調波帯域とは異なる帯域を減衰する機能を有してもよい。例えば、インダクタ

８１６及びキャパシタ８１７は、第１周波数帯域及び第２周波数帯域よりも高い周波数帯域であって、第１周波数帯域及び第２周波数帯域の高調波帯域でない周波数帯域を減衰する機能を有してもよい。

[0103] スイッチ８１８は、第２スイッチの一例であり、電力増幅回路１１及び整合回路４１を結ぶ経路とグラウンドとを結ぶ第２並列腕経路のオン／オフを切り替えることができる。例えば、フィルタ回路６１がアンテナ接続端子１０１及び電力増幅回路１１に接続された状態において、スイッチ８１８はオフにされ、フィルタ回路６２がアンテナ接続端子１０１及び電力増幅回路１１に接続された状態において、スイッチ８１８がオンにされる。ここでは、スイッチ８１８は、インダクタ８１６及びキャパシタ８１７よりもグラウンド側に接続されている。

[0104] インダクタ８１６及びキャパシタ８１７は、低インピーダンス系の並列腕経路に配置されているので、低いＱ値を有する減衰極として機能し、広帯域で信号を減衰させることができる。

[0105] なお、高調波終端回路８１Ａの構成は、図８の構成に限定されない。例えば、高調波終端回路８１Ａは、インダクタ８１１及びキャパシタ８１２を備えなくてもよい。また、インダクタ８１６、キャパシタ８１７及びスイッチ８１８は、グラウンド側に向かってこの順に接続されているが、インダクタ８１６、キャパシタ８１７及びスイッチ８１８の順序はこれに限定されない。例えば、インダクタ８１６及びキャパシタ８１７の順序が入れ替えられてもよいし、インダクタ８１６及びスイッチ８１８の順序が入れ替えられてもよいし、キャパシタ８１７及びスイッチ８１８の順序が入れ替えられてもよい。

[0106] 以上のように、本変形例に係る高周波回路１において、高調波終端回路８１Ａは、電力増幅回路１１及び整合回路４１を結ぶ経路とグラウンドとを結ぶ第２並列腕経路に直列接続されたインダクタ８１６、キャパシタ８１７及びスイッチ８１８を有する。

[0107] これによれば、第１及び第２並列腕経路にそれぞれＬＣ直列回路がスイッ

チとともに接続されるので、使用されるフィルタの減衰特性に応じて高調波終端回路 8 1 A による減衰をより柔軟に変化させることができる。

[0108] また例えば、本実施の形態に係る高周波回路 1 において、高調波終端回路 8 1 A のスイッチ 8 1 8 は、スイッチ回路 5 1 で端子 5 1 1 が端子 5 1 2 に接続された状態においてオフにされ、スイッチ回路 5 1 で端子 5 1 1 が端子 5 1 3 に接続された状態においてオンにされてもよい。

[0109] これによれば、弾性波フィルタで構成されたフィルタ回路 6 2 が電力増幅回路 1 1 に接続される場合に、高調波終端回路 8 1 A のスイッチ 8 1 8 がオンにされる。弾性波フィルタでは、LC フィルタよりも、通過帯域から離れた帯域における減衰が不足しやすい。したがって、弾性波フィルタが使用される場合にスイッチ 8 1 8 がオンにされることで、高調波終端回路 8 1 A は、弾性波フィルタで不足する減衰を広い帯域で補強することができる。一方、LC フィルタが使用される場合にスイッチ 8 1 8 がオフにされることで、高調波終端回路 8 1 A は、電力増幅回路 1 1 の出力信号の波形調整を優先することができ、電力増幅回路 1 1 の効率を向上させることができる。

[0110] また例えば、本実施の形態に係る高周波回路 1 の高調波終端回路 8 1 A において、スイッチ 8 1 8 は、インダクタ 8 1 6 及びキャパシタ 8 1 7 よりもグラウンド側に接続されてもよい。

[0111] これによれば、スイッチ 8 1 8 が FET で構成される場合に、FET のソースをグラウンドに接続することができる。したがって、FET のゲートに電圧を印加してスイッチ 8 1 8 をオンにするときに、ゲートソース間の電位差を高くすることができ、ドレインソース間のインピーダンスを低くすることができる。

[0112] なお、本変形例では、高調波終端回路 8 1 A のスイッチ 8 1 5 及び 8 1 8 が同時にオン／オフされる例について説明したが、スイッチ 8 1 5 及び 8 1 8 のオン／オフ制御はこれに限定されない。例えば、所定の状態において、高調波終端回路 8 1 A のスイッチ 8 1 5 及び 8 1 8 の一方がオンにされ、スイッチ 8 1 5 及び 8 1 8 の他方がオフにされてもよい。具体的には、例えば

、フィルタ回路 6 1 がアンテナ接続端子 1 0 1 及び電力増幅回路 1 1 に接続された状態において、スイッチ 8 1 5 がオフにされ、かつ、スイッチ 8 1 8 がオンにされ、フィルタ回路 6 2 がアンテナ接続端子 1 0 1 及び電力増幅回路 1 1 に接続された状態において、スイッチ 8 1 5 がオンにされ、かつ、スイッチ 8 1 8 がオフにされてもよい。この場合、第 1 並列腕経路が接続されたインダクタ 8 1 3 及びキャパシタ 8 1 4 により第 1 周波数帯域の信号の高調波の減衰を確保し、第 2 並列腕経路に接続されたインダクタ 8 1 7 及びキャパシタ 8 1 8 により第 2 周波数帯域の信号の高調波の減衰を確保することができる。

[0113] (実施例 1)

次に、上記実施の形態に係る高周波回路 1 の実施例 1 として、高周波回路 1 が実装された高周波モジュール 1 0 0 を図 9 及び図 1 0 を参照しながら説明する。

[0114] 図 9 は、本実施例に係る高周波モジュール 1 0 0 の平面図である。図 1 0 は、本実施例に係る高周波モジュール 1 0 0 の断面図である。図 1 0 における高周波モジュール 1 0 0 の断面は、図 9 の x-x 線における断面である。なお、図 9 及び図 1 0 において、モジュール基板 9 1 に配置された複数の部品をそれぞれ接続する配線の図示が一部を除いて省略されている。また、図 9 において、モジュール基板 9 1 の主面 9 1 a を覆う樹脂部材 9 2 及びシールド電極層 9 5 の図示が省略されている。

[0115] 高周波モジュール 1 0 0 は、図 1 に示された回路素子を含む回路部品に加えて、さらに、モジュール基板 9 1 と、樹脂部材 9 2 と、シールド電極層 9 5 と、複数の外部接続端子 1 5 0 と、を備える。

[0116] モジュール基板 9 1 は、互いに対向する主面 9 1 a 及び 9 1 b を有する。本実施の形態では、モジュール基板 9 1 は、平面視において矩形状を有するが、モジュール基板 9 1 の形状はこれに限定されない。モジュール基板 9 1 としては、例えば、複数の誘電体層の積層構造を有する低温同時焼成セラミックス (L T C C : Low Temperature Co-fired Ceramics) 基板、高温同時焼

成セラミックス（HTCC：High Temperature Co-fired Ceramics）基板、部品内蔵基板、再配線層（RDL：Redistribution Layer）を有する基板、又は、プリント基板等を用いることができるが、これらに限定されない。

[0117] 主面91aは、第1主面の一例であり、上面又は表面と呼ばれる場合がある。主面91aには、集積回路10及び70と、電力増幅回路12と、整合回路41及び42と、スイッチ回路51及び52と、フィルタ回路61～63と、が配置されている。

[0118] 集積回路10は、電力増幅回路11及び高調波終端回路81を含む。集積回路10は、例えば、ガリウムヒ素（GaAs）、シリコンゲルマニウム（SiGe）、又は、窒化ガリウム（GaN）で構成される。この場合、高品質な電力増幅回路11を実現することができる。また例えば、集積回路10は、例えばCMOS（Complementary Metal Oxide Semiconductor）で構成され、具体的にはSOI（Silicon on Insulator）プロセスにより製造されてもよい。この場合、安価な電力増幅回路11を実現することができる。

[0119] 集積回路70は、制御回路71を含む。集積回路70は、例えばCMOSで構成され、具体的にはSOIプロセスにより製造されてもよい。

[0120] スwitch回路51及び52は、例えば直列接続された複数のMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）などによって構成されている。MOSFETの直列接続の段数は、必要な耐電圧に応じて決定されればよく、特に限定されない。

[0121] フィルタ回路61は、インダクタ及びキャパシタを含むLCフィルタで構成されている。LCフィルタに含まれるインダクタ及びキャパシタは、モジュール基板91内に形成されている。なお、フィルタ回路61は、複数の表面実装部品（SMD：Surface Mount Device）としてモジュール基板91の主面91a上に実装されてもよい。

[0122] フィルタ回路62は、弾性波フィルタ（例えば、弾性表面波（SAW：Surface Acoustic Wave）フィルタ、又は、バルク弾性波（BAW：Bulk Acoustic Wave）フィルタ）で構成されている。

- [0123] フィルタ回路63は、例えば、SAWフィルタ、BAWフィルタ、LC共振フィルタ、及び誘電体フィルタのいずれを用いて構成されてもよく、さらには、これらには限定されない。
- [0124] 樹脂部材92は、主面91a及び主面91a上の部品を覆っている。樹脂部材92は、主面91a上の部品の機械強度及び耐湿性等の信頼性を確保する機能を有する。なお、樹脂部材92は、高周波モジュール100に含まれなくてもよい。
- [0125] シールド電極層95は、例えばスパッタ法により形成された金属薄膜であり、樹脂部材92の上面及び側面と、モジュール基板91の側面と、を覆うように形成されている。シールド電極層95は、グランド電位に設定され、外来ノイズが高周波モジュール100を構成する部品に侵入することを抑制する。なお、シールド電極層95は、高周波モジュール100に含まれなくてもよい。
- [0126] 主面91bには、複数の外部接続端子150が配置されている。複数の外部接続端子150は、図1に示したアンテナ接続端子101、高周波入力端子110及び120、並びに、制御端子130に加えて、グランド端子を含む。複数の外部接続端子150の各々は、高周波モジュール100のz軸負方向に配置されたマザー基板上的の入出力端子及び／又はグランド端子等に接合される。複数の外部接続端子150としては、例えばバンプ電極を用いることができるが、これに限定されない。
- [0127] なお、図9及び図10に示す部品配置は、一例であり、これに限定されない。例えば、複数の部品のうちの一部又は全部は、モジュール基板91の主面91bに配置されてもよい。この場合、主面91b及び主面91b上の部品は樹脂部材で覆われてもよい。
- [0128] また例えば、スイッチ回路51及び52は、1つの集積回路に集積されてもよく、集積回路70に含まれてもよい。また、整合回路41及び42並びにフィルタ回路61に含まれるインダクタ及び／又はキャパシタは、SMDで構成されなくてもよい。例えば、インダクタ及び／又はキャパシタは、集

積型パッシブデバイス（IPD：Integrated Passive Device）で構成されてもよい。また、インダクタ及び／又はキャパシタは、モジュール基板 91 内の配線パターンで構成されてもよい。

[0129] 以上のように、本実施例に係る高周波モジュール 100 は、モジュール基板 91 と、モジュール基板 91 に配置された電力増幅回路 11 と、モジュール基板 91 に配置され、電力増幅回路 11 に接続された整合回路 41 と、モジュール基板 91 に配置され、第 1 周波数帯域を含む通過帯域を有し、LC フィルタで構成されたフィルタ回路 61 と、モジュール基板 91 に配置され、第 1 周波数帯域と少なくとも一部が重複する第 2 周波数帯域を含む通過帯域を有し、弾性波フィルタで構成されたフィルタ回路 62 と、モジュール基板 91 に配置され、整合回路 41 を介して電力増幅回路 11 に接続された端子 511、フィルタ回路 61 に接続された端子 512、及び、フィルタ回路 62 に接続された端子 513 を有するスイッチ回路 51 と、モジュール基板 91 に配置され、電力増幅回路 11 及び整合回路 41 を結ぶ経路とグランドとを結ぶ第 1 並列腕経路に直列接続されたインダクタ 813、キャパシタ 814 及びスイッチ 815 を有する高調波終端回路 81 と、を備える。このとき、高調波終端回路 81 及び電力増幅回路 11 は、1 つの集積回路 10 に含まれる。

[0130] これによれば、高調波終端回路 81 と電力増幅回路 11 とが 1 つの集積回路 10 に集積されるので、高周波モジュール 100 の小型化に貢献することができる。

[0131] なお、変形例に係る高周波回路 1 も、本実施例と同様に高周波モジュール 100 に実装することができる。この場合、高調波終端回路 81A は、集積回路 10 に含まれる。

[0132] （実施例 2）

次に、上記実施の形態に係る高周波回路 1 の実施例 2 について説明する。本実施例では、高調波終端回路 81 が電力増幅回路 11 ではなく制御回路 71 と同じ集積回路に含まれる点が、上記実施例 1 と主として異なる。以下に

、本実施例に係る高周波モジュールについて、上記実施例１と異なる点を中心に図１１を参照しながら説明する。

[0133] 図１１は、本実施例に係る高周波モジュール１００Ｂの平面図である。高周波モジュール１００Ｂでは、集積回路１０及び７０の代わりに、集積回路１０Ｂ及び７０Ｂがモジュール基板９１の主面９１ａに配置されている。

[0134] 集積回路１０Ｂは、電力増幅回路１１を含み、高調波終端回路８１を含まない。集積回路１０Ｂは、集積回路１０と同様に、例えば、GaAs、SiGe、又は、GaNで構成される。また、集積回路１０Ｂは、例えばCMOSで構成され、具体的にはSOIプロセスにより製造されてもよい。

[0135] 集積回路７０Ｂは、制御回路７１に加えて高調波終端回路８１を含む。集積回路７０Ｂは、例えばCMOSで構成され、具体的にはSOIプロセスにより製造されてもよい。

[0136] 以上のように、本実施例に係る高周波モジュール１００Ｂは、モジュール基板９１と、モジュール基板９１に配置された電力増幅回路１１と、モジュール基板９１に配置され、電力増幅回路１１を制御する制御回路７１と、モジュール基板９１に配置され、電力増幅回路１１に接続された整合回路４１と、モジュール基板９１に配置され、第１周波数帯域を含む通過帯域を有し、LCフィルタで構成されたフィルタ回路６１と、モジュール基板９１に配置され、第１周波数帯域と少なくとも一部が重複する第２周波数帯域を含む通過帯域を有し、弾性波フィルタで構成されたフィルタ回路６２と、モジュール基板９１に配置され、整合回路４１を介して電力増幅回路１１に接続された端子５１１、フィルタ回路６１に接続された端子５１２、及び、フィルタ回路６２に接続された端子５１３を有するスイッチ回路５１と、モジュール基板９１に配置され、電力増幅回路１１及び整合回路４１を結ぶ経路とグラウンドとを結ぶ第１並列腕経路に直列接続されたインダクタ８１３、キャパシタ８１４及びスイッチ８１５を有する高調波終端回路８１と、を備える。このとき、高調波終端回路８１及び制御回路７１は、１つの集積回路７０Ｂに含まれる。

[0137] これによれば、高調波終端回路 8 1 と制御回路 7 1 とが 1 つの集積回路 7 0 B に集積されるので、高周波モジュール 1 0 0 B の小型化に貢献することができる。

[0138] なお、変形例に係る高周波回路 1 も、本実施例と同様に高周波モジュール 1 0 0 B に実装することができる。この場合、高調波終端回路 8 1 A は、集積回路 7 0 B に含まれる。

[0139] (実施例 3)

次に、上記実施の形態に係る高周波回路 1 の実施例 3 について説明する。本実施例では、高調波終端回路 8 1 の一部が電力増幅回路 1 1 と同じ第 1 集積回路に含まれ、高調波終端回路 8 1 の他部が制御回路 7 1 と同じ第 2 集積回路に含まれる点が、上記実施例 1 と主として異なる。以下に、本実施例に係る高周波モジュール 1 0 0 C について、上記実施例 1 と異なる点を中心に図 1 2 を参照しながら説明する。

[0140] 図 1 2 は、本実施例に係る高周波モジュール 1 0 0 C の平面図である。高周波モジュール 1 0 0 C では、集積回路 1 0 及び 7 0 の代わりに、集積回路 1 0 C 及び 7 0 C がモジュール基板 9 1 の主面 9 1 a に配置されている。

[0141] 集積回路 1 0 C は、電力増幅回路 1 1 と、高調波終端回路 8 1 に含まれるインダクタ 8 1 1 及び 8 1 3 並びにキャパシタ 8 1 2 及び 8 1 4 と、を含む。集積回路 1 0 C は、集積回路 1 0 と同様に、例えば、GaAs、SiGe、又は、GaN で構成される。また、集積回路 1 0 C は、例えば CMOS で構成され、具体的には SOI プロセスにより製造されてもよい。

[0142] 集積回路 7 0 C は、制御回路 7 1 と、高調波終端回路 8 1 に含まれるスイッチ 8 1 5 と、を含む。集積回路 7 0 C は、例えば CMOS で構成され、具体的には SOI プロセスにより製造されてもよい。

[0143] 以上のように、本実施例に係る高周波モジュール 1 0 0 C は、モジュール基板 9 1 と、モジュール基板 9 1 に配置された電力増幅回路 1 1 と、モジュール基板 9 1 に配置され、電力増幅回路 1 1 を制御する制御回路 7 1 と、モジュール基板 9 1 に配置され、電力増幅回路 1 1 に接続された整合回路 4 1

と、モジュール基板 9 1 に配置され、第 1 周波数帯域を含む通過帯域を有し、LC フィルタで構成されたフィルタ回路 6 1 と、モジュール基板 9 1 に配置され、第 1 周波数帯域と少なくとも一部が重複する第 2 周波数帯域を含む通過帯域を有し、弾性波フィルタで構成されたフィルタ回路 6 2 と、モジュール基板 9 1 に配置され、整合回路 4 1 を介して電力増幅回路 1 1 に接続された端子 5 1 1、フィルタ回路 6 1 に接続された端子 5 1 2、及び、フィルタ回路 6 2 に接続された端子 5 1 3 を有するスイッチ回路 5 1 と、モジュール基板 9 1 に配置され、電力増幅回路 1 1 及び整合回路 4 1 を結ぶ経路とグラウンドとを結ぶ第 1 並列腕経路に直列接続されたインダクタ 8 1 3、キャパシタ 8 1 4 及びスイッチ 8 1 5 を有する高調波終端回路 8 1 と、を備える。このとき、高調波終端回路 8 1 に含まれるインダクタ 8 1 1 及び 8 1 3 並びにキャパシタ 8 1 2 及び 8 1 4 と電力増幅回路 1 1 とは、集積回路 1 0 C に含まれ、高調波終端回路 8 1 に含まれるスイッチ 8 1 5 と制御回路 7 1 とは、集積回路 7 0 C に含まれる。

[0144] これによれば、高調波終端回路 8 1 の一部と電力増幅回路 1 1 とが 1 つの集積回路 1 0 C に集積され、高調波終端回路 8 1 の他部と制御回路 7 1 とが 1 つの集積回路 7 0 C に集積されるので、高周波モジュール 1 0 0 C の小型化に貢献することができる。

[0145] なお、変形例に係る高周波回路 1 も、本実施例と同様に高周波モジュール 1 0 0 C に実装することができる。この場合、高調波終端回路 8 1 A に含まれるインダクタ 8 1 1、8 1 3 及び 8 1 6 並びにキャパシタ 8 1 2、8 1 4 及び 8 1 7 は、集積回路 1 0 C に含まれ、高調波終端回路 8 1 A に含まれるスイッチ 8 1 5 及び 8 1 8 は、集積回路 7 0 C に含まれる。

[0146] (他の実施の形態)

以上、本発明に係る高周波回路、高周波モジュール及び通信装置について、実施の形態及び実施例に基づいて説明したが、本発明に係る高周波回路、高周波モジュール及び通信装置は、上記実施の形態及び上記実施例に限定されるものではない。上記実施の形態及び上記実施例における任意の構成要素

を組み合わせることで実現される別の実施の形態や、上記実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、上記高周波モジュール及び通信装置を内蔵した各種機器も本発明に含まれる。

[0147] 例えば、上記各実施の形態に係る高周波回路及び通信装置の回路構成において、図面に開示された各回路素子及び信号経路を接続する経路の間に、別の回路素子及び配線などが挿入されてもよい。例えば、フィルタ回路61及びスイッチ回路52の間と、フィルタ回路62及びスイッチ回路52の間と、フィルタ回路63及びスイッチ回路52の間と、の少なくとも1つに、インピーダンス整合回路が挿入されてもよい。インピーダンス整合回路は、例えばインダクタ及び／又はキャパシタにより構成することができる。

[0148] なお、フィルタ回路62とスイッチ回路51との間に高調波減衰フィルタ回路が挿入されてもよい。これにより、高調波終端回路81だけでは特定の周波数の高調波の減衰が不足する場合に、当該特定の周波数を高調波減衰フィルタ回路で減衰することができる。

[0149] なお、上記実施の形態及びその変形例では、高調波終端回路に含まれるLC直列回路の数は、2又は3であったが、これに限定されない。高調波終端回路に含まれるLC直列回路の数は、1又は4以上であってもよい。

[0150] なお、上記実施の形態において、高周波回路1は、送信回路であったが、これに限定されない。例えば、高周波回路1は、送受信回路であってもよい。この場合、高周波回路1は、低雑音増幅回路などを含んでもよい。

産業上の利用可能性

[0151] 本発明は、フロントエンド部に配置される高周波モジュールとして、携帯電話などの通信機器に広く利用できる。

符号の説明

- [0152] 1 高周波回路
 2 アンテナ
 3 RFIC

4 B B I C

5 通信装置

1 0、1 0 B、1 0 C、7 0、7 0 B、7 0 C 集積回路

1 1、1 2 電力増幅回路

4 1、4 2 整合回路

5 1、5 2 スイッチ回路

6 1、6 2、6 3 フィルタ回路

7 1 制御回路

8 1、8 1 A 高調波終端回路

9 1 モジュール基板

9 1 a、9 1 b 主面

9 2 樹脂部材

9 5 シールド電極層

1 0 0、1 0 0 B、1 0 0 C 高周波モジュール

1 0 1 アンテナ接続端子

1 1 0、1 2 0 高周波入力端子

1 1 1 増幅トランジスタ

1 1 2、4 1 3、4 1 5、4 1 6、8 1 2、8 1 4、8 1 7 キャパシタ

1 1 3 バイアス回路

1 3 0 制御端子

1 5 0 外部接続端子

4 1 1、4 1 2、4 1 4、8 1 1、8 1 3、8 1 6 インダクタ

4 1 7 抵抗

5 1 1、5 1 2、5 1 3、5 2 1、5 2 2、5 2 3、5 2 4 端子

8 1 5、8 1 8 スイッチ

請求の範囲

- [請求項1] 電力増幅回路と、
前記電力増幅回路に接続されたインピーダンス整合回路と、
第1周波数帯域を含む通過帯域を有し、LCフィルタで構成された第1フィルタ回路と、
前記第1周波数帯域と少なくとも一部が重複する第2周波数帯域を含む通過帯域を有し、弾性波フィルタで構成された第2フィルタ回路と、
前記インピーダンス整合回路を介して前記電力増幅回路に接続された第1端子、前記第1フィルタ回路に接続された第2端子、及び、前記第2フィルタ回路に接続された第3端子を有する第1スイッチ回路と、
前記電力増幅回路及び前記インピーダンス整合回路を結ぶ経路とグラウンドとを結ぶ第1並列腕経路に直列接続された第1インダクタ、第1キャパシタ及び第1スイッチを有する高調波終端回路と、を備える、
高周波回路。
- [請求項2] 前記高調波終端回路の前記第1スイッチは、
前記第1スイッチ回路で前記第1端子が前記第2端子に接続された状態においてオフにされ、
前記第1スイッチ回路で前記第1端子が前記第3端子に接続された状態においてオンにされる、
請求項1に記載の高周波回路。
- [請求項3] 前記高調波終端回路において、前記第1スイッチは、前記第1インダクタ及び前記第1キャパシタよりもグラウンド側に接続されている、
請求項1又は2に記載の高周波回路。
- [請求項4] 前記高調波終端回路は、前記電力増幅回路及び前記インピーダンス整合回路を結ぶ経路とグラウンドとを結ぶ第2並列腕経路に直列接続さ

れた第2インダクタ、第2キャパシタ及び第2スイッチを有する、
請求項1～3のいずれか1項に記載の高周波回路。

[請求項5] 前記高調波終端回路の前記第2スイッチは、
前記第1スイッチ回路で前記第1端子が前記第2端子に接続された
状態においてオフにされ、
前記第1スイッチ回路で前記第1端子が前記第3端子に接続された
状態においてオンにされる、
請求項4に記載の高周波回路。

[請求項6] 前記高調波終端回路において、前記第2スイッチは、前記第2イン
ダクタ及び前記第2キャパシタよりもグランド側に接続されている、
請求項4又は5に記載の高周波回路。

[請求項7] 前記第1周波数帯域は、前記第2周波数帯域と等しく、
前記第1スイッチ回路は、
前記第1周波数帯域及び前記第2周波数帯域の信号が第1パワーク
ラスで送信される場合に、前記第1端子を前記第2端子に接続し、
前記第1周波数帯域及び前記第2周波数帯域の信号が、前記第1パ
ワークラスよりも最大出力パワーが小さい第2パワークラスで送信さ
れる場合に、前記第1端子を前記第3端子に接続する、
請求項1～6のいずれか1項に記載の高周波回路。

[請求項8] 前記第1周波数帯域は、5GNRのためのn77及びn78の一方
であり、
前記第2周波数帯域は、5GNRのためのn77及びn78の他方
である、
請求項1～7のいずれか1項に記載の高周波回路。

[請求項9] 前記高周波回路は、
前記第1周波数帯域及び前記第2周波数帯域と重複しない第3周波
数帯域を含む通過帯域を有する第3フィルタ回路と、
アンテナ接続端子に接続された第4端子、前記第1フィルタ回路に

接続された第5端子、前記第2フィルタ回路に接続された第6端子、及び、前記第3フィルタ回路に接続された第7端子を有する第2スイッチ回路と、を備える、

請求項1～8のいずれか1項に記載の高周波回路。

[請求項10]

前記第1スイッチ回路は、

前記第2スイッチ回路で前記第4端子が前記第5端子に接続された状態において、前記第1端子を前記第2端子に接続し、

前記第2スイッチ回路で前記第4端子が前記第6端子に接続された状態において、前記第1端子を前記第3端子に接続する、

請求項9に記載の高周波回路。

[請求項11]

前記第2スイッチ回路は、

前記第4端子が前記第5端子に接続された状態において、前記第4端子を前記第7端子に接続不可能であり、

前記第4端子が前記第6端子に接続された状態において、前記第4端子を前記第7端子に接続可能である、

請求項10に記載の高周波回路。

[請求項12]

前記第1周波数帯域は、5GNRのためのn77及びn78の一方であり、

前記第2周波数帯域は、5GNRのためのn77及びn78の他方であり、

前記第3周波数帯域は、5GNRのためのn79である、

請求項9～11のいずれか1項に記載の高周波回路。

[請求項13]

前記第1周波数帯域は、前記第2周波数帯域よりも狭い、

請求項12に記載の高周波回路。

[請求項14]

前記第1周波数帯域は、前記第2周波数帯域よりも広い、

請求項12に記載の高周波回路。

[請求項15]

前記第1スイッチ回路で前記第1端子が前記第2端子に接続された状態において第1電源電圧が前記電力増幅回路に印加され、

前記第 1 スイッチ回路で前記第 1 端子が前記第 3 端子に接続された状態において前記第 1 電源電圧よりも高い第 2 電源電圧が前記電力増幅回路に印加される、

請求項 1 ～ 1 4 のいずれか 1 項に記載の高周波回路。

[請求項 16]

前記第 1 スイッチ回路で前記第 1 端子が前記第 2 端子に接続された状態において第 1 バイアス信号が前記電力増幅回路に供給され、

前記第 1 スイッチ回路で前記第 1 端子が前記第 3 端子に接続された状態において第 2 バイアス信号が前記電力増幅回路に供給され、

前記第 2 バイアス信号の電流値は前記第 1 バイアス信号の電流値よりも大きい、又は、前記第 2 バイアス信号の電圧値は前記第 1 バイアス信号の電圧値よりも大きい、

請求項 1 ～ 1 5 のいずれか 1 項に記載の高周波回路。

[請求項 17]

モジュール基板と、

前記モジュール基板に配置された電力増幅回路と、

前記モジュール基板に配置され、前記電力増幅回路に接続されたインピーダンス整合回路と、

前記モジュール基板に配置され、第 1 周波数帯域を含む通過帯域を有し、LC フィルタで構成された第 1 フィルタ回路と、

前記モジュール基板に配置され、前記第 1 周波数帯域と少なくとも一部が重複する第 2 周波数帯域を含む通過帯域を有し、弾性波フィルタで構成された第 2 フィルタ回路と、

前記モジュール基板に配置され、前記インピーダンス整合回路を介して前記電力増幅回路に接続された第 1 端子、前記第 1 フィルタ回路に接続された第 2 端子、及び、前記第 2 フィルタ回路に接続された第 3 端子を有する第 1 スイッチ回路と、

前記モジュール基板に配置され、前記電力増幅回路及び前記インピーダンス整合回路を結ぶ経路とグラウンドとを結ぶ第 1 並列腕経路に直列接続された第 1 インダクタ、第 1 キャパシタ及び第 1 スイッチを有

する高調波終端回路と、を備える、
高周波モジュール。

[請求項18] 前記高調波終端回路及び前記電力増幅回路は、1つの集積回路に含まれる、
請求項17に記載の高周波モジュール。

[請求項19] 前記高周波モジュールは、前記モジュール基板に配置され、前記電力増幅回路を制御する制御回路を備え、
前記高調波終端回路及び前記制御回路は、1つの集積回路に含まれる、
請求項17に記載の高周波モジュール。

[請求項20] 前記高周波モジュールは、前記モジュール基板に配置され、前記電力増幅回路を制御する制御回路を備え、
前記高調波終端回路に含まれる前記第1インダクタ及び前記第1キャパシタと前記電力増幅回路とは、第1集積回路に含まれ、
前記高調波終端回路に含まれる前記第1スイッチと前記制御回路とは、第2集積回路に含まれる、
請求項17に記載の高周波モジュール。

[図1]

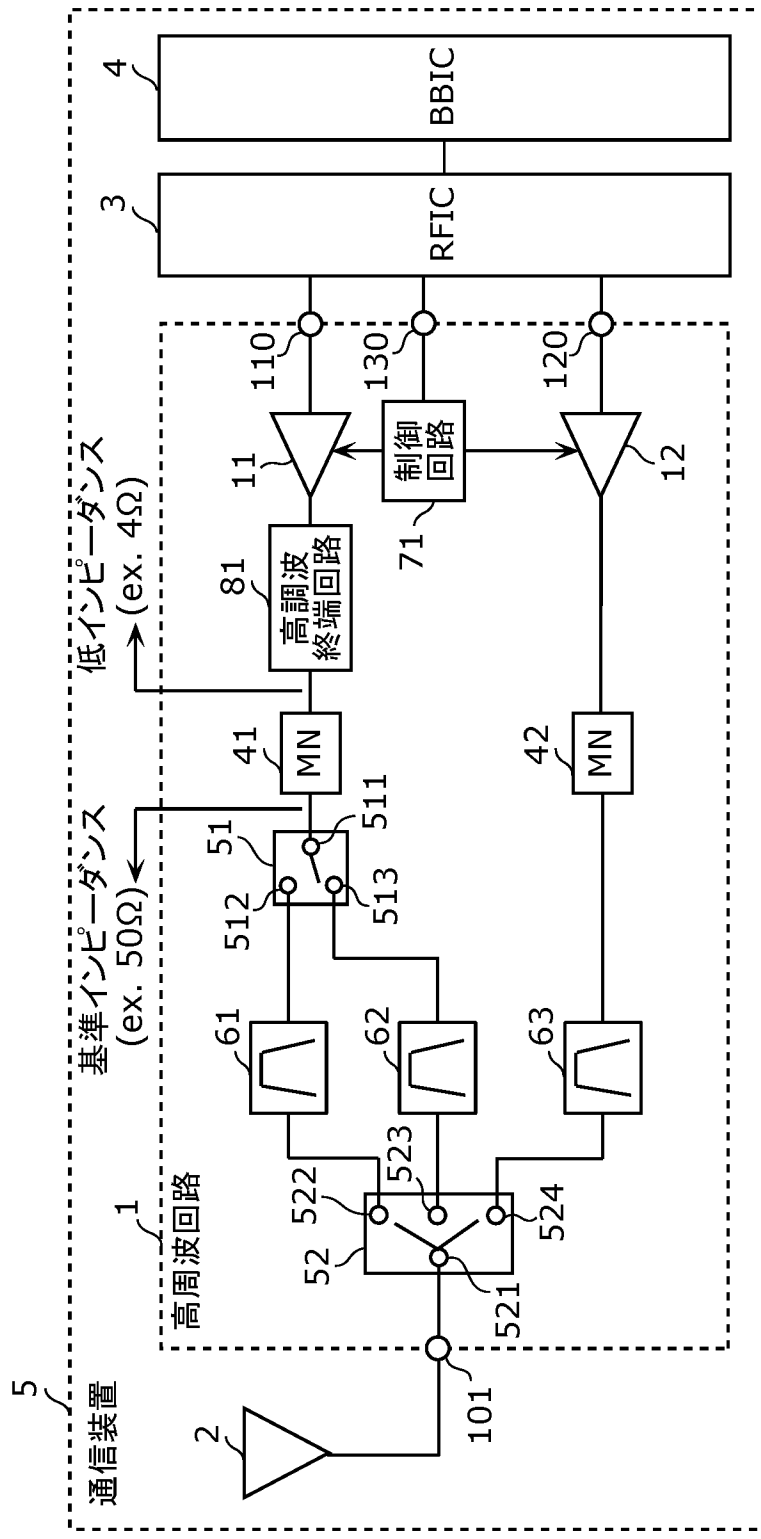
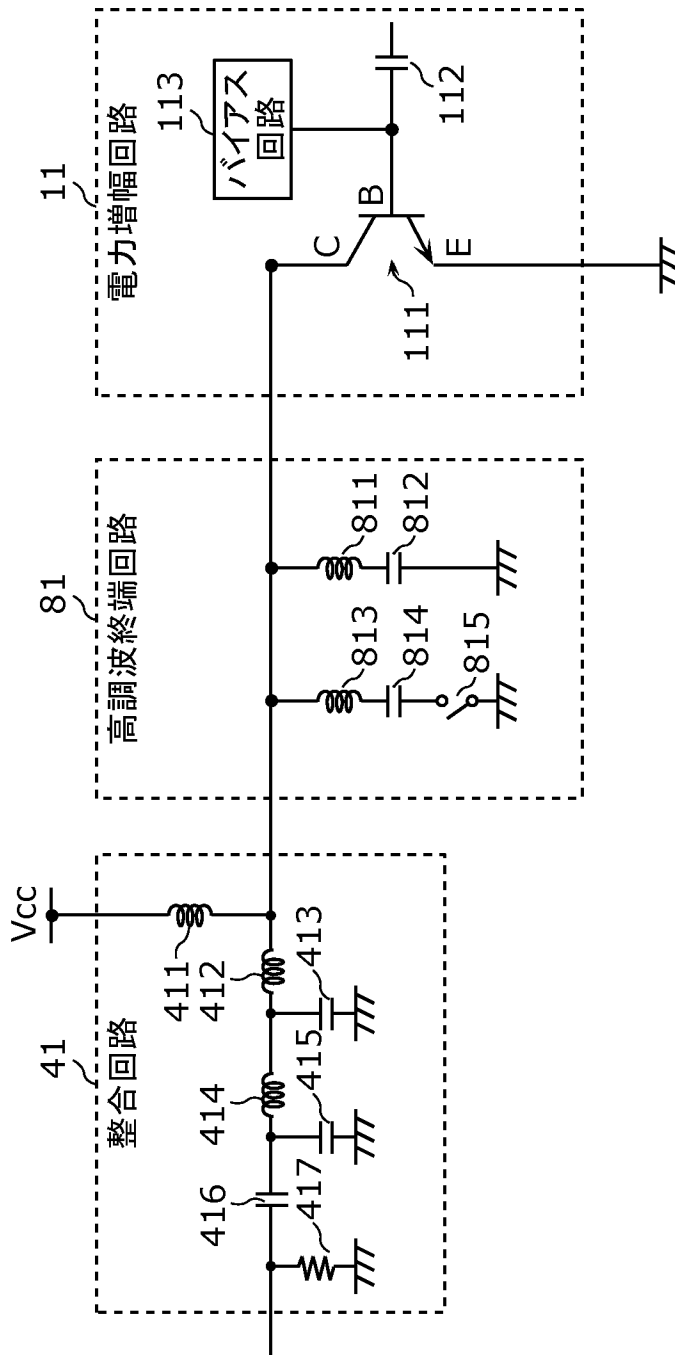


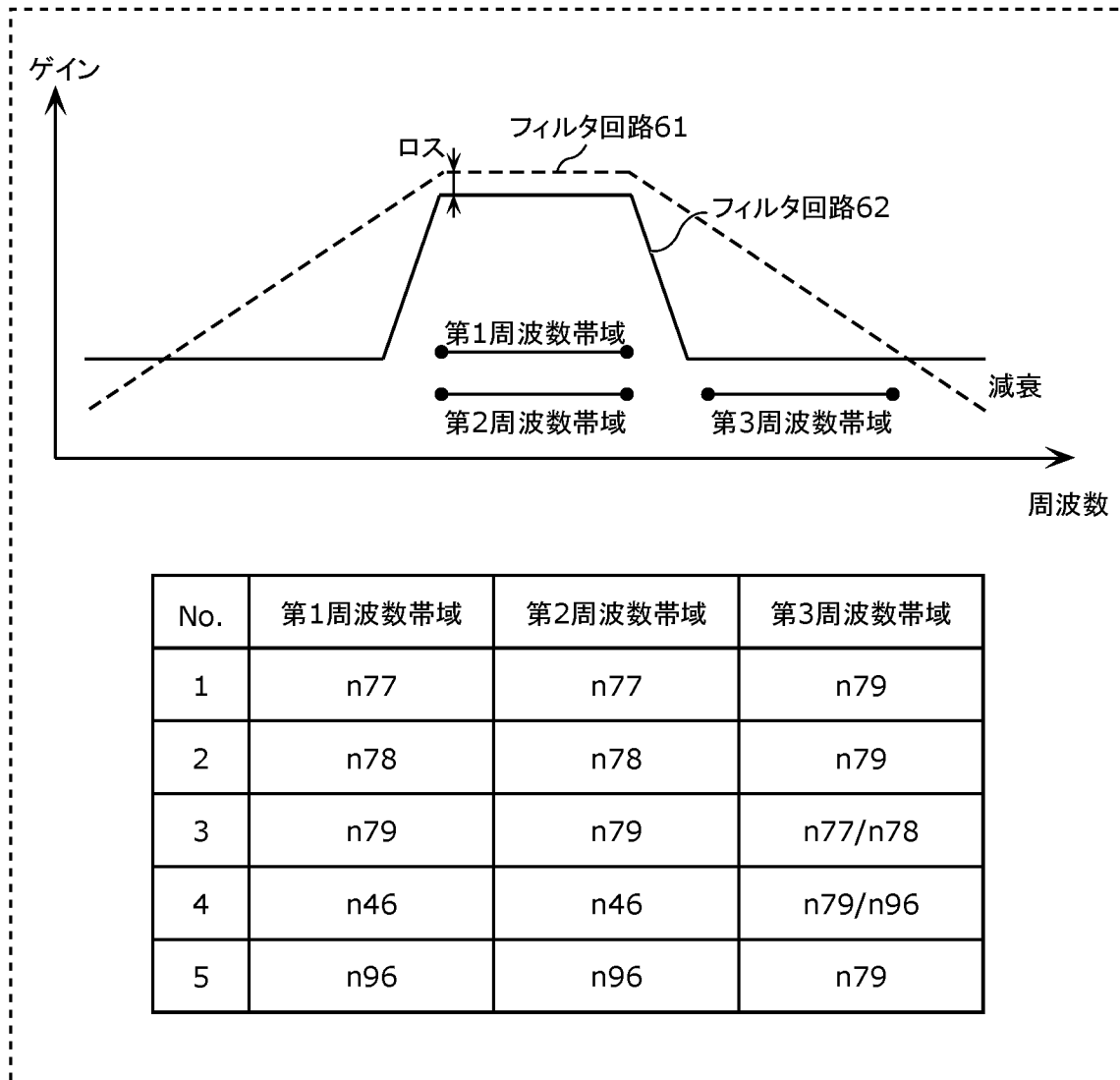
図1

[図2]



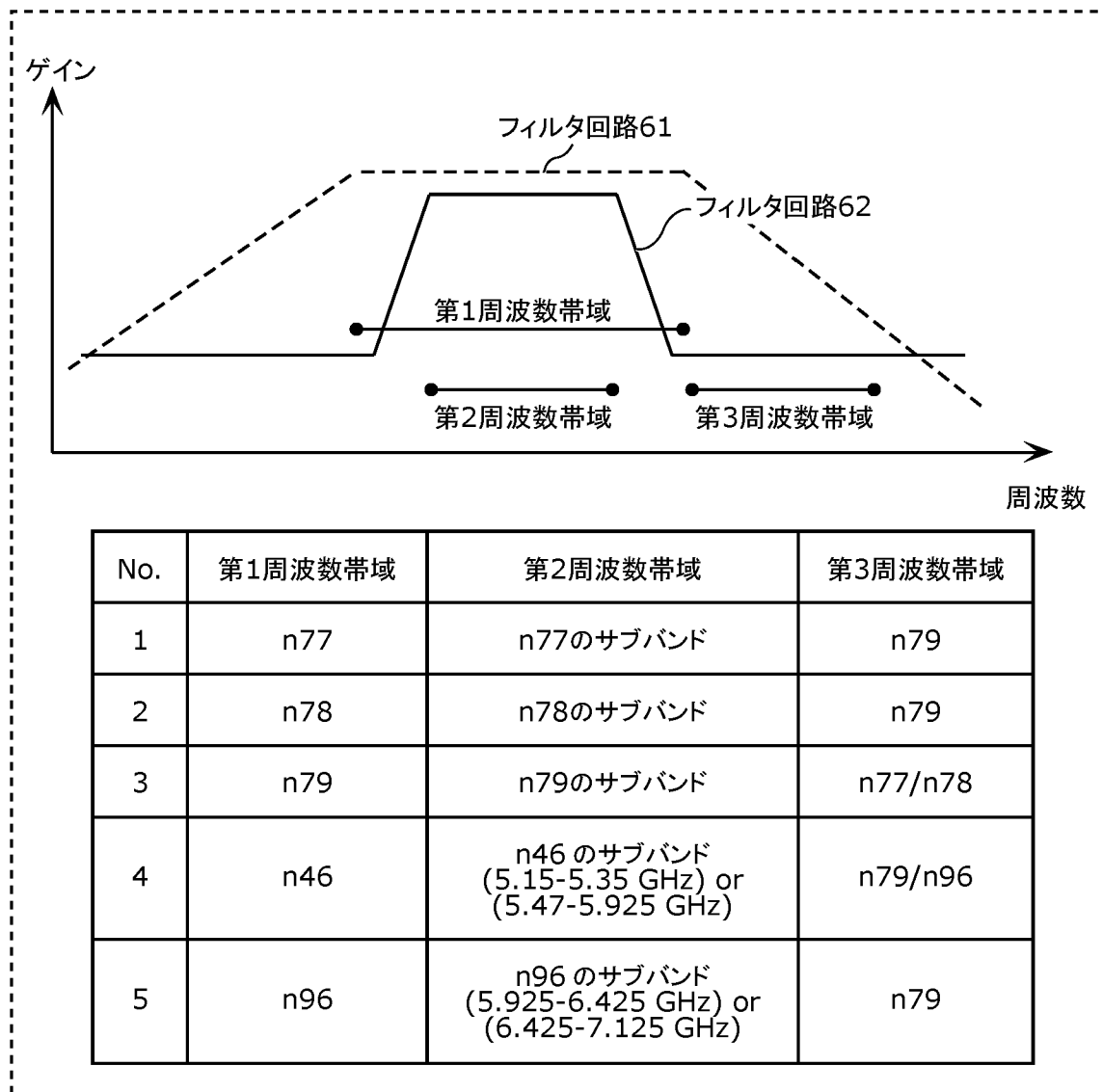
[図3]

図3



[図4]

図4



[図5]

図5

No.	第1周波数帯域	第2周波数帯域	第3周波数帯域
1	n77	n78	n79
2	n77+n79	n78/n79	n46
3	n79+n46	n46	n77/n78
4	WLAN (4.15-5.85GHz)	n46 のサブバンド (5.15-5.35 GHz) or (5.47-5.925 GHz)	n79/n96
5	WLAN (5.952-7.125GHz)	n96 のサブバンド (5.925-6.425 GHz) or (6.425-7.125 GHz)	n46/n47
6	B42 or B48	n77	n79
7	B42 or B48	n78	n79

[図7]

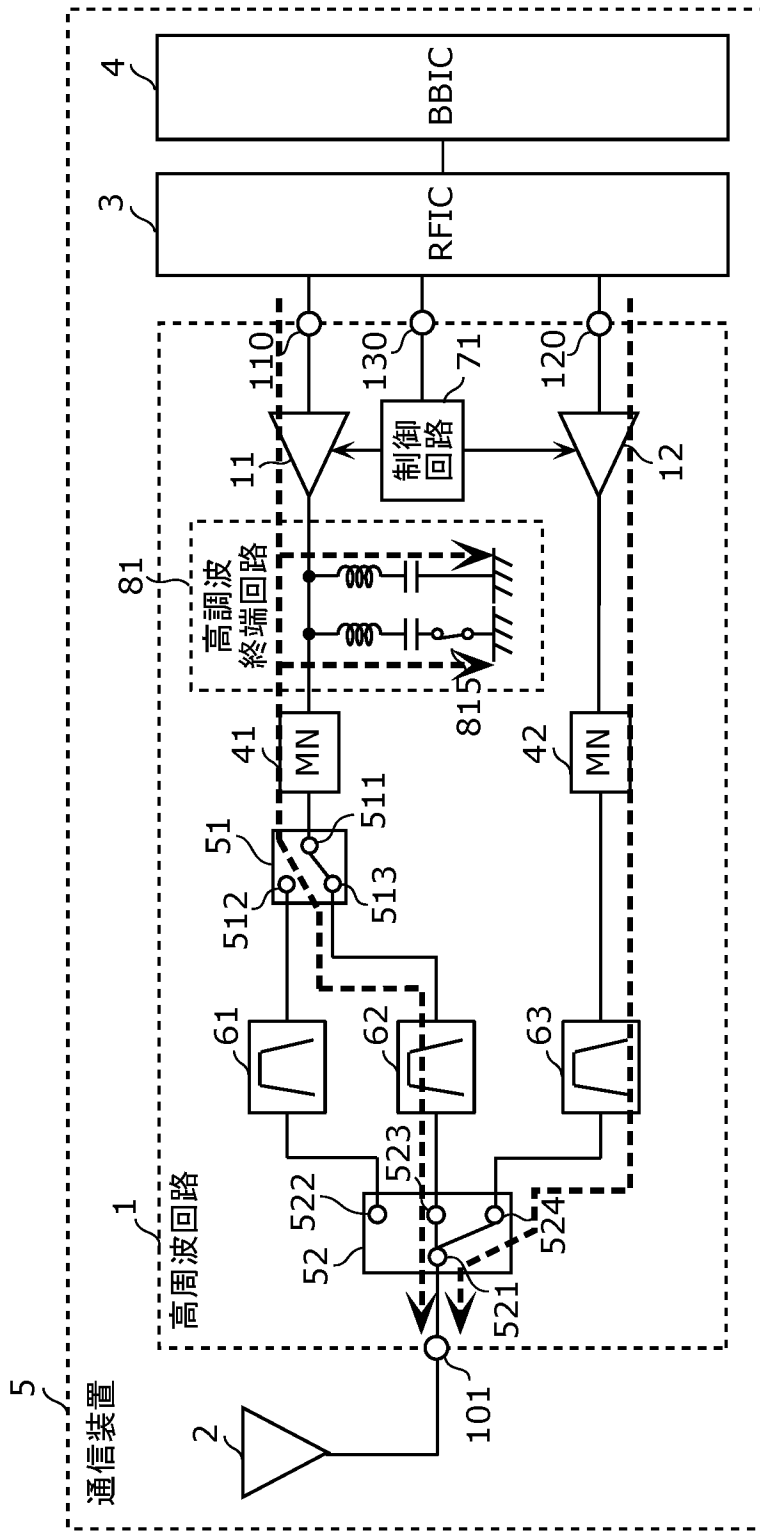
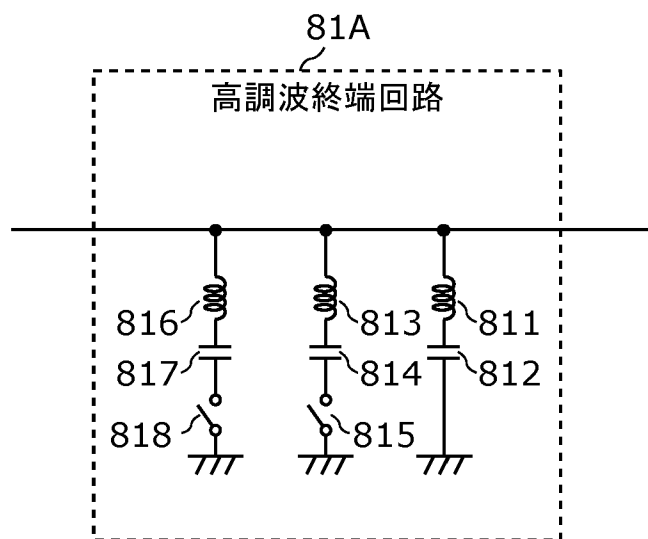


図7

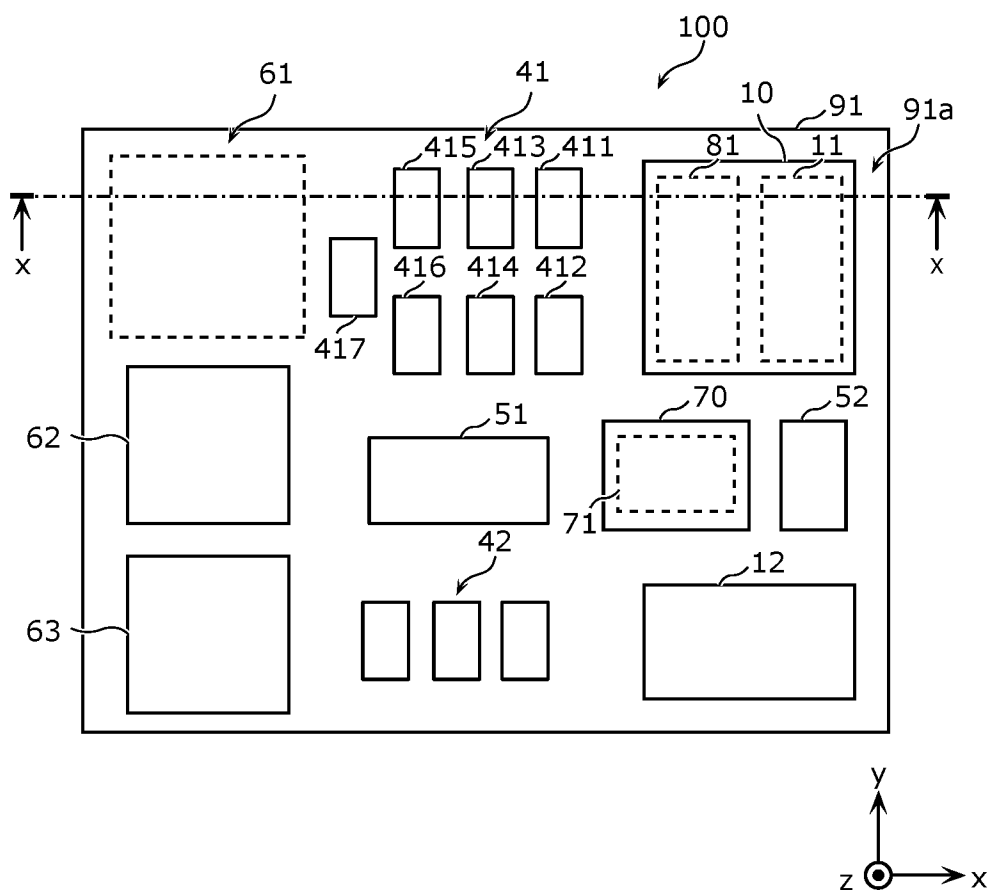
[図8]

図8



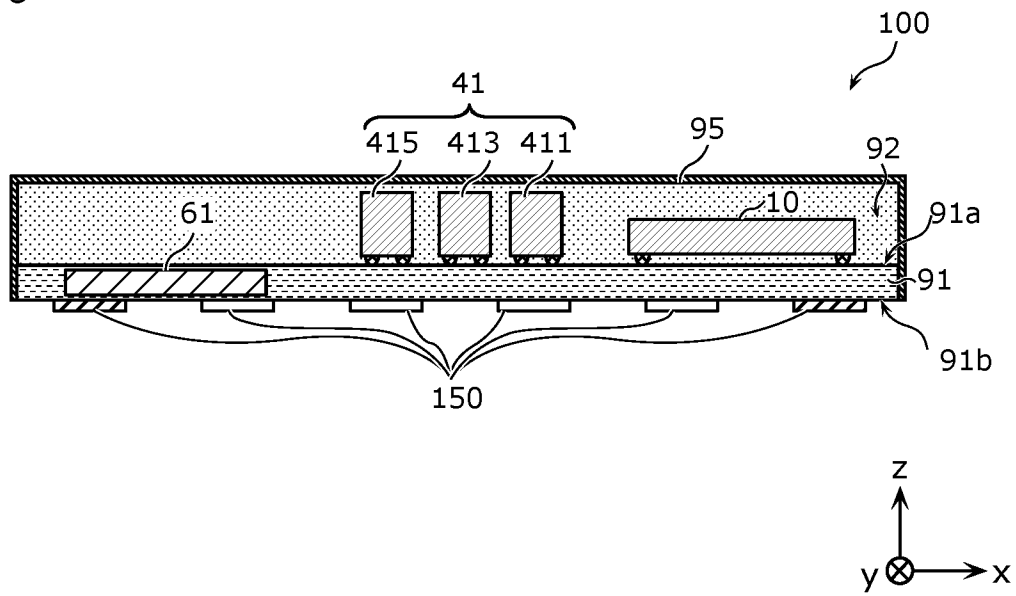
[図9]

図9



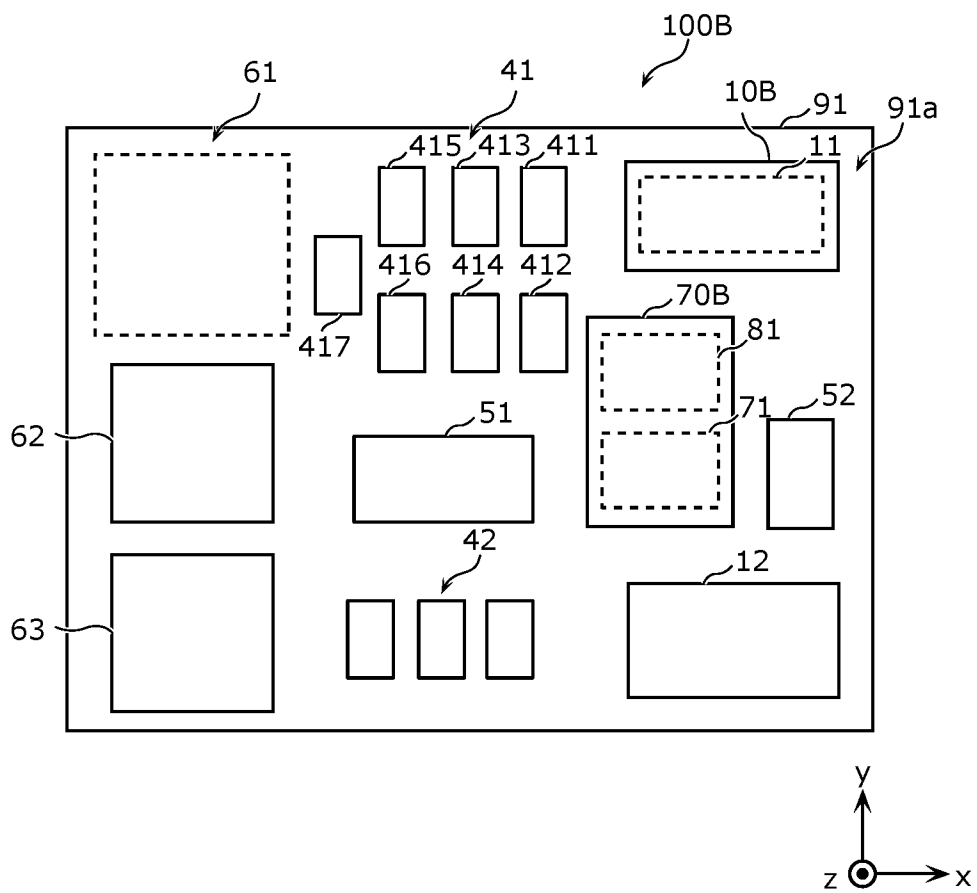
[図10]

図10



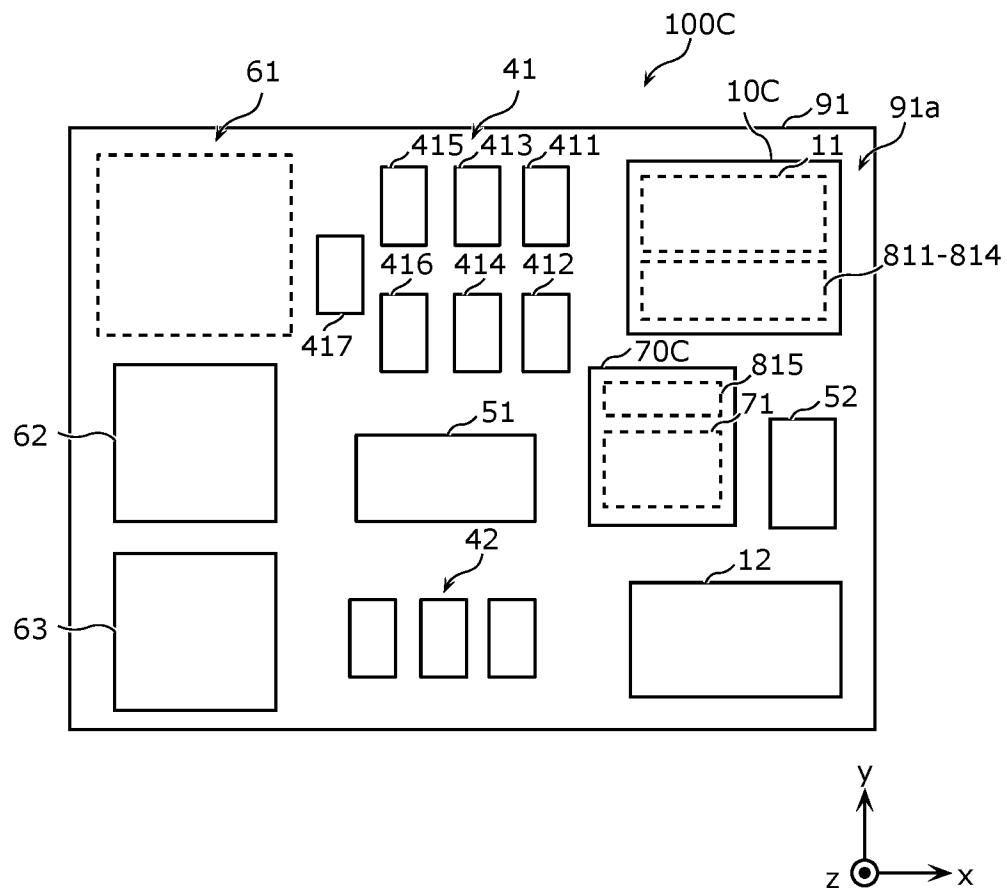
[図11]

図11



[図12]

図12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/007118

A. CLASSIFICATION OF SUBJECT MATTER

H04B 1/04(2006.01)i; **H03H 7/01**(2006.01)i; **H03H 7/38**(2006.01)i; **H03H 9/17**(2006.01)i; **H03H 9/54**(2006.01)i;
H03H 9/64(2006.01)i; **H04B 1/00**(2006.01)i

FI: H04B1/04 A; H03H7/01 C; H03H7/38 Z; H03H9/17 F; H03H9/54 Z; H03H9/64 Z; H04B1/00 253

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B1/04; H03H7/01; H03H7/38; H03H9/17; H03H9/54; H03H9/64; H04B1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2011/001769 A1 (MURATA MANUFACTURING CO., LTD.) 06 January 2011 (2011-01-06) entire text, all drawings,	1-20
A	WO 2013/001711 A1 (PANASONIC CORPORATION) 03 January 2013 (2013-01-03) entire text, all drawings,	1-20
A	JP 2020-195115 A (MURATA MANUFACTURING CO., LTD.) 03 December 2020 (2020-12-03) entire text, all drawings,	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

10 May 2022

Date of mailing of the international search report

17 May 2022

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/007118

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2011/001769	A1	06 January 2011	US	2012/0087282	A1	
				entire text, all drawings,			
WO	2013/001711	A1	03 January 2013	US	2013/0176079	A1	
				entire text, all drawings,			
JP	2020-195115	A	03 December 2020	US	2020/0382160	A1	
				entire text, all drawings,			
				CN	112019186	A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04B 1/04(2006.01)i; H03H 7/01(2006.01)i; H03H 7/38(2006.01)i; H03H 9/17(2006.01)i; H03H 9/54(2006.01)i; H03H 9/64(2006.01)i; H04B 1/00(2006.01)i FI: H04B1/04 A; H03H7/01 C; H03H7/38 Z; H03H9/17 F; H03H9/54 Z; H03H9/64 Z; H04B1/00 253										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H04B1/04; H03H7/01; H03H7/38; H03H9/17; H03H9/54; H03H9/64; H04B1/00										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2022年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2022年	日本国実用新案登録公報	1996 - 2022年	日本国登録実用新案公報	1994 - 2022年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2022年									
日本国実用新案登録公報	1996 - 2022年									
日本国登録実用新案公報	1994 - 2022年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	WO 2011/001769 A1（株式会社村田製作所）06.01.2011（2011 - 01 - 06） 全文全図	1-20								
A	WO 2013/001711 A1（パナソニック株式会社）03.01.2013（2013 - 01 - 03） 全文全図	1-20								
A	JP 2020-195115 A（株式会社村田製作所）03.12.2020（2020 - 12 - 03） 全文全図	1-20								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 10.05.2022		国際調査報告の発送日 17.05.2022								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 佐藤 敬介 5K 9196 電話番号 03-3581-1101 内線 3556								

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2022/007118

引用文献			公表日	パテントファミリー文献			公表日
WO	2011/001769	A1	06.01.2011	US	2012/0087282	A1	
				全文全図			
WO	2013/001711	A1	03.01.2013	US	2013/0176079	A1	
				全文全図			
JP	2020-195115	A	03.12.2020	US	2020/0382160	A1	
				全文全図			
				CN	112019186	A	