(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3654510号
(P3654510)
(45)発行日　平成17年6月2日(2005.6.2)　(24)登録日　平成17年3月11日(2005.3.11)

(51)Int.Cl.[7]　F I
H04B 3/06　H04B 3/06　A

請求項の数 27　外国語出願　(全 10 頁)

(21)出願番号　特願2000-262280(P2000-262280)
(22)出願日　平成12年8月31日(2000.8.31)
(65)公開番号　特開2001-136108(P2001-136108A)
(43)公開日　平成13年5月18日(2001.5.18)
審査請求日　平成13年11月28日(2001.11.28)
(31)優先権主張番号　60/151696
(32)優先日　平成11年8月31日(1999.8.31)
(33)優先権主張国　米国(US)
(31)優先権主張番号　09/630263
(32)優先日　平成12年8月1日(2000.8.1)
(33)優先権主張国　米国(US)

(73)特許権者　596092698
ルーセント　テクノロジーズ　インコーポレーテッド
アメリカ合衆国．０７９７４－０６３６　ニュージャーシィ，マレイ　ヒル，マウンテン　アヴェニュー　６００
(74)代理人　100064447
弁理士　岡部　正夫
(74)代理人　100085176
弁理士　加藤　伸晃
(74)代理人　100106703
弁理士　産形　和央
(74)代理人　100096943
弁理士　臼井　伸一

最終頁に続く

(54)【発明の名称】決定フィードバックイコライザおよび複数のシンボルを含む入力信号のシンボルシーケンスを推定する方法

(57)【特許請求の範囲】
【請求項１】
決定フィードバックイコライザ（ＤＦＥ）であって、
入力信号を受信するための第１の入力、第２のフィードバック信号を受信するための第２の入力、および出力を有する第１の加算ノードと、
前記第１の加算ノードの出力に接続された入力を有し、かつ出力を有し、シンボルシーケンスを推定するための最尤シーケンス推定器（ＭＬＳＥ）と、
前記第１の加算ノードの出力に接続された第１の入力、第１のフィードバック信号を受信するための第２の入力、および出力を有する第２の加算ノードと、
前記第２の加算ノードの出力に接続された入力を有し、かつ出力を有する信号レベルデコーダと、
前記信号レベルデコーダの出力に接続されて、それぞれの第１の係数に基づいて、それぞれの第１のタップ信号を生成する第１の複数のタップ、および前記ＭＬＳＥの出力に接続されて、それぞれの第２の係数に基づいてそれぞれの第２のタップ信号を生成する第２の複数のタップを含む遅延線と、
前記第１のタップ信号の和をとって、前記第１のフィードバック信号を生成する第１の加算回路と、
前記第２のタップ信号の和をとって、前記第２のフィードバック信号を生成する第２の加算回路と、
前記信号レベルデコーダの入力に接続された第１の入力、および前記信号レベルデコーダ

の出力に接続された第２の入力を有し、前記第１および第２の係数を調節するための誤差信号ジェネレータとを含むことを特徴とする決定フィードバックイコライザ（ＤＦＥ）。
【請求項２】
前記ＭＬＳＥは、部分的出力を有し、
前記遅延線は、前記ＭＬＳＥの部分的出力に接続された第３のタップをさらに含む
ことを特徴とする請求項１記載のＤＦＥ。
【請求項３】
前記ＭＬＳＥの部分的出力は、前記推定されたシンボルシーケンスに基づいて部分的に推定された信号を出力する
ことを特徴とする請求項２記載のＤＦＥ。
【請求項４】
前記第３のタップは、第３の係数に基づいて第３のタップ信号を生成し、
前記第１の加算回路は、前記第１および第３のタップ信号を加算して第１のフィードバック信号を生成する
ことを特徴とする請求項２記載のＤＦＥ。
【請求項５】
前記ＭＬＳＥは、前記第１および第３の係数を受信する
ことを特徴とする請求項４記載のＤＦＥ。
【請求項６】
前記ＭＬＳＥは、前記第１の係数を受信する
ことを特徴とする請求項１記載のＤＦＥ。
【請求項７】
前記ＭＬＳＥは、Ｍアルゴリズムに基づいて前記シンボルシーケンスを推定する
ことを特徴とする請求項１記載のＤＦＥ。
【請求項８】
前記第１の加算ノードの第２の入力は、反転入力である
ことを特徴とする請求項１記載のＤＦＥ。
【請求項９】
前記第２の加算ノードの第２の入力は、反転入力である
ことを特徴とする請求項１記載のＤＦＥ。
【請求項１０】
前記誤差信号ジェネレータの第２の入力は、反転入力である
ことを特徴とする請求項１記載のＤＦＥ。
【請求項１１】
前記信号レベルデコーダは、パルス振幅変調システム（ＰＡＭＳ）である
ことを特徴とする請求項１記載のＤＦＥ。
【請求項１２】
前記ＰＡＭＳは、４レベルＰＡＭＳである
ことを特徴とする請求項９記載のＤＦＥ。
【請求項１３】
決定フィードバックイコライザー（ＤＦＥ）であって、
入力信号および第２のフィードバック信号を受信するための第１の加算ノードと、
前記第１の加算ノードの出力に接続されて、シンボルシーケンスを推定するための最尤シーケンス推定器（ＭＬＳＥ）と、
前記第１の加算ノードの出力に接続されて、第１のフィードバック信号を受信するための第２の加算ノードと、
前記第２の加算ノードに接続された信号レベルデコーダと、
前記信号レベルデコーダに接続されて、それぞれの第１の係数に基づいて、それぞれの第１のタップ信号を生成する第１の複数のタップであって、前記第１のタップ信号の和が前記第１のフィードバック信号を形成するような第1の複数のタップ、および

前記ＭＬＳＥの出力に接続されて、それぞれの第２の係数に基づいてそれぞれの第２のタップ信号を生成する第２の複数のタップであって、前記第２のタップ信号の和が、前記第２のフィードバック信号を形成するような第２の複数のタップを含むような遅延線とを含むことを特徴とする決定フィードバックイコライザ（ＤＦＥ）。

【請求項１４】

前記信号レベルデコーダの入力および出力に接続されて、前記第１および第２の係数を調節するための誤差信号ジェネレータをさらに含むことを特徴とする請求項１３記載のＤＦＥ。

【請求項１５】

前記第１のタップ信号の和をとって前記第１のフィードバック信号を生成する第１の加算回路と、

前記第２のタップ信号の和をとり、前記第２のフィードバック信号を生成する第２の加算回路とをさらに含む

ことを特徴とする請求項１３記載のＤＦＥ。

【請求項１６】

前記ＭＬＳＥは部分的出力を有し、前記遅延線は、前記ＭＬＳＥの部分的出力に接続された第３のタップをさらに含む

ことを特徴とする請求項１３記載のＤＦＥ。

【請求項１７】

前記ＭＬＳＥの部分的出力は、前記推定されたシンボルシーケンスに基づいて部分的に推定された信号を出力する

ことを特徴とする請求項１６記載のＤＦＥ。

【請求項１８】

前記第３のタップは、第３の係数に基づいて第３のタップ信号を生成し、前記第１および第３のタップ信号の和は、前記第１のフィードバック信号を形成する

ことを特徴とする請求項１６記載のＤＦＥ。

【請求項１９】

前記ＭＬＳＥは、前記第１および第３の係数を受信する

ことを特徴とする請求項１８記載のＤＦＥ。

【請求項２０】

前記ＭＬＳＥは、Ｍアルゴリズムに基づいて前記シンボルシーケンスを推定する

ことを特徴とする請求項１３記載のＤＦＥ。

【請求項２１】

複数のシンボルを含む入力信号のシンボルシーケンスを推定する方法であって、

第１の加算された信号を生成するために、入力信号と第２のフィードバック信号を加算するステップと、

第２の加算された信号を生成するために、第１の加算された信号を第１のフィードバック信号と加算するステップと、

デコードされた信号を生成するために、前記第２の加算された信号をレベルデコードするステップと、

それぞれの第１の係数に基づいて前記デコードされた信号からそれぞれの第１のタップ信号を生成するステップと、

第１のフィードバック信号を形成するために、前記第１のタップ信号の和をとるステップと、

それぞれの第２の係数に基づいてシンボル出力信号からそれぞれの第２のタップ信号を生成するステップと、

前記第２のフィードバック信号を形成するために、前記第２のタップ信号の和をとるステップと、

前記シンボル出力信号を提供するために、前記第１の加算された信号のシンボルシーケンスを推定するための最尤シーケンス推定を実行するステップとを含むことを特徴とする方

法。
【請求項２２】
前記第１および第２の係数を調節するために、前記第２の加算された信号および前記デコードされた信号に基づいて誤差信号を生成するステップをさらに含む
ことを特徴とする請求項２１記載の方法。
【請求項２３】
前記最尤シーケンス推定を実行するステップが、部分的出力信号を生成するステップを含み、
第３の係数に基づいて前記部分的出力信号から第３のタップ信号を生成するステップをさらに含む
ことを特徴とする請求項２１記載の方法。
【請求項２４】
前記部分的出力信号は、前記推定されたシンボルシーケンスに基づいて部分的に推定された信号を含む
ことを特徴とする請求項２３記載の方法。
【請求項２５】
前記第１および第３のタップ信号の和は、前記第１のフィードバック信号を形成する
ことを特徴とする請求項２３記載の方法。
【請求項２６】
前記最尤シーケンス推定は、前記第１および第３の係数を使用する
ことを特徴とする請求項２３記載の方法。
【請求項２７】
前記最尤シーケンス推定は、Ｍアルゴリズムに基づく
ことを特徴とする請求項２１記載の方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、デジタル通信に係り、特に、デジタル受信機における決定フィードバック等化（ＤＦＥ）および最尤シーケンス推定（ＭＬＳＥ）に関する。
【０００２】
【従来の技術】
標準的な電話ツイステッドペアループまたはワイヤレス無線通信システムのようなデジタル通信システムは、複数の場所間で様々な情報を運ぶために使用される。デジタル通信で、情報は、通信のために、ビットと呼ばれるデジタル即ちバイナリ形式に変換される。一対のバイナリビットが１つのシンボルを形成する。送信機は、ビットストリームを変調されたシンボルストリームにマップし、変調されたシンボルストリームを信号に変換して、信号を送信する。デジタル受信機は、信号を受信し、その信号を低い周波数信号にダウンコンバートして、その低い周波数信号をサンプルし、そのサンプルされた信号を情報の推定にマップして戻す。
【０００３】
通信環境は、通信に影響を与える多くの困難を示す。例えば、分散が起きる。ここでは、クロストークまたは他の雑音妨害が、信号誤りを増大させる可能性がある。誤りを減少させるために、最尤シーケンス推定（ＭＬＳＥ）イコライザが使用され得ることが知られている。そのようなイコライザは、送信されたシンボルシーケンスに対する様々な仮定を考慮し、分散チャネルのモデルで、どの仮定が受信されたデータに最も良くフィットするかを決定する。これは、ビタビアルゴリズムを使用して実現され得る。この等化技法は、当業者によく知られており、J. G. Proakis, Digital Communications, 2d ed., NY: McGraw-Hill, Chapter 6, 1989 のような標準的な教科書に示されている。
【０００４】
受信機は、IEEE Transactions on Information Theory, January 1973, pages 120-124,

F. R. Magee, Jr. and J. G. Proakis: "Adaptive Maximum-Likelihood Sequence estimation for Digital Signaling in the presence of Intersymbol Interference" の論文に示されている。この論文は、チャネル推定回路として適応形フィルタを有するビタビアナライザを含むチャネルイコライザを説明している。受信されたシンボルは、仮想的なシンボルとうまく比較され、受信されたシンボルと最も良く一致するこれらの仮想的シンボルが、うまく選択されて推定されたシンボルシーケンスを形成する。

【０００５】

適応形フィルタのパラメータは、選択された、決定されたシンボルの助けで変更されたチャネルにうまく調節される。ビタビアルゴリズムの説明は、G. David Forney, Jr.: "The Viterbi Algorithm" in Proceedings of the IEEE, Vol. 61, No. 3, March 1973の論文にある。この論文は、ビタビアルゴリズムのステートおよびステート変化およびこれらのステート変化が最も蓋然的なシンボルのシーケンスを得るためにどのように選択されるかをいくらか詳しく説明している。

【０００６】

しかし、ＭＬＳＥイコライザは、非常に複雑である。これは、例えば、ＭＬＳＥイコライザが、シンボル干渉が送信されたメッセージ全体に及びかつ通信チャネルが時間と共に変化するという仮定に基づいているからである。したがって、ＭＬＳＥの具現化は高価であり、多くのハードウェアおよび／またはソフトウェア資源を必要とし、電力を消費する。したがって、決定フィードバックイコライザ（ＤＦＥ）がＭＬＳＥに対する代替物として知られている。ＤＦＥ構成は、それが低い演算上の複雑さを示す点で、有利である。Lester等に与えられた米国特許第５，３５３，３０７および他の刊行物は、Lattice-DFE および Kalman-DFE 技法を使用する多重放送受信機のための適応形イコライザを開示する。

【０００７】

様々な等化技法を結合するハイブリット構成も提案されている。例えば、W. U. Lee and F. S. Hill, Jr: "A Maximum-Likelihood Sequence Estimator with Decision-Feedback Equalization," in IEEE transactions on communications, Sept. 1977の論文は、長いインパルス応答を有するチャネルについてビタビアルゴリズムにより具現化されたＭＬＳＥの複雑さを制限する前置フィルタとしてのＤＦＥを提案している。しかし、提案されたスキームは、ＤＦＥにスライサ出力を供給する不利益を有する。これは、遅延線における誤り伝播を生じ、ＭＬＳＥの性能に影響を与える可能性がある。

【０００８】

【発明が解決しようとする課題】

以上の背景に鑑みて、本発明の目的は、遅延線における誤り伝播を減少させることにより決定フィードバックイコライザ（ＤＦＥ）の性能を改善することである。

【０００９】

【課題を解決するための手段】

本発明による特徴および利点は、入力信号を受信するための第１の入力、第２のフィードバック信号を受信するための第２の入力および出力を有する第１の加算ノードを含むＤＦＥにより提供される。シンボルシーケンスを推定するための最尤シーケンス推定器（ＭＬＳＥ）は、第１の加算ノードの出力に接続された入力を有し、出力を有する。第２の加算ノードは、第１の加算ノードの出力に接続された第１の入力、第１のフィードバック信号を受信するための第２の入力、および出力を有する。

【００１０】

ＤＦＥは、第２の加算ノードの出力に接続された入力を有する信号レベルデコーダおよび遅延線を含む。遅延線は、信号レベルデコーダの出力に接続されて、それぞれの第１の係数に基づいてそれぞれの第１のタップ信号を生成する第１の複数のタップと、ＭＬＳＥの出力に接続されて、それぞれの第２の係数に基づいてそれぞれ第２のタップ信号を生成する第２の複数のタップを含む。

【００１１】

また、ＤＦＥは、第１のタップ信号の和をとって、第１のフィードバック信号を生成する

第１の加算回路、第２のタップ信号の和をとって第２のフィードバック信号を生成する第２の加算回路、および信号レベルデコーダの入力に接続された第１の入力および信号レベルデコーダの出力に接続された第２の入力を有し、第１および第２の係数を調節するための誤差信号ジェネレータを有する。

【００１２】

ＭＬＳＥは、好ましくは、部分的出力を有し、遅延線は、ＭＬＳＥの部分的出力に接続された第３のタップをさらに含む。ＭＬＳＥの部分的出力は、推定されたシンボルシーケンスに基づいて部分的に推定された信号を出力する。第３のタップは、第３の係数に基づいて第３のタップ信号を生成し、第１の加算回路は、第１および第３のタップ信号を加算して、第１のフィードバック信号を生成することができる。また、ＭＬＳＥは、好ましくは、Ｍアルゴリズムに基づいてシンボルシーケンスを推定する。

【００１３】

本発明による特徴および利点は、複数のシンボルを含む入力信号のシンボルシーケンスを推定する方法によっても提供される。この方法は、第１の加算された信号を生成するために、入力信号と第２のフィードバック信号とを加算するステップと、第２の加算された信号を生成するために、第１の加算された信号と第１のフィードバック信号とを加算するステップとを含む。

【００１４】

第２の加算された信号は、デコードされた信号を生成するためにレベルデコードされ、それぞれの第１のタップ信号は、それぞれの第１の係数に基づいてデコードされた信号から生成される。また、第１のタップ信号は、結合されて、第１のフィードバック信号を形成する。第２のタップ信号は、それぞれ第２の係数に基づいてシンボル出力信号から生成され、第２のタップ信号は、結合されて、第２のフィードバック信号を形成する。最尤シーケンス推定は、シンボル出力信号を提供するために第１の加算された信号のシンボルシーケンスを推定するために実行される。

【００１５】

また、誤差信号は、第１および第２の係数を調節するために、第２の加算された信号およびデコードされた信号に基づいて生成され得る。また、最尤シーケンス推定を実行することは、部分的出力信号を生成することを含み、第３のタップ信号は、第３の係数に基づいて部分的出力信号から生成され得る。部分的出力信号は、推定されたシンボルシーケンスに基づいて部分的に推定された信号を含む。ここで、第１および第３のタップ信号の和は、第１のフィードバック信号を形成する。さらに、最尤シーケンス推定は、好ましくは、Ｍアルゴリズムに基づく。

【００１６】

【発明の実施の形態】

図１において、本発明による決定フィードバックイコライザ（ＤＦＥ）１０が説明される。ＤＦＥ１０は、入力信号を受信するための第１の入力（＋）、第２のフィードバック信号 second_feedbackを受信するための第２の入力（－）、および出力を有する第１の加算ノード１２を含む。シンボルシーケンスを推定するための最尤シーケンス推定器（ＭＬＳＥ）１４は、第１の加算ノード１２の出力に接続された入力を有し、信号 data_inを受信する。第２の加算ノード１６は、第１の加算ノード１２の出力に接続された第１の入力（＋）、第１のフィードバック信号first_feedbackを受信するための第２の入力（－）および出力を有する。

【００１７】

ＤＦＥ１０は、第２の加算ノード１６の出力に接続された入力を有する信号レベルデコーダ１８、および遅延線２０を含む。信号レベルデコーダ１８またはスライサは、好ましくは、信号が４レベルのうちの１つであるかどうか、例えば、プラスまたはマイナス１、およびプラスまたはマイナス３のいずれかであるかどうかを決定するための４レベルパルス振幅変調システム（ＰＡＭＳ）であり、これは当業者に容易に理解されるものである。遅延線２０は、信号レベルデコーダ１８の出力に接続されて、それぞれの第１の係数C_0－

C_3に基づいてそれぞれの第１のタップ信号を生成する第１の複数のタップT_0－T_3を含む。

【００１８】

また、遅延線２０は、ＭＬＳＥの出力に接続されて、それぞれの第２の係数C_5－C_nに基づいてそれぞれの第２のタップ信号を生成する第２の複数のタップT_5－T_nを含む。勿論、いずれの数のタップＴも特定のシステムの要求条件に基づいて使用可能であるが、信号レベルデコーダ１８の出力に接続された４個のタップT_0－T_3の使用は、性能、コストおよび利点の意味で最適であることが分かった。

【００１９】

また、ＤＦＥ１０は、第１のフィードバック信号first_feedbackを生成するために第１のタップ信号を加算するための第１の加算回路２２、および第２のフィードバック信号 second_feedbackを生成するために第２のタップ信号を加算するための第２の加算回路２４を有する。誤差信号ジェネレータ２６は、信号レベルデコーダ１８の入力に接続された第１の入力（＋）、および信号レベルデコーダの出力に接続された第２の入力（－）を、第１および第２の係数C_0－C_nを調節するために有する。

【００２０】

ＭＬＳＥ１４は、好ましくは、推定されたシンボルシーケンスに基づいて部分的に推定された信号pre_data_outを出力するための部分的出力を有する。遅延線２０は、ＭＬＳＥ１４の部分的出力に接続された第３のタップT_4 をさらに含み得る。第３のタップは、第３の係数C_4 に基づいて第３のタップ信号を生成し、第１の加算回路２２は、第１および第３のタップ信号を加算して、第１のフィードバック信号first_feedbackを生成する。

【００２１】

またＭＬＳＥ１４は、好ましくは、Ｍアルゴリズムに基づいてシンボルシーケンスを推定し、第１の複数のタップT_0－T_3および第３のタップT_4 から係数C_0－C_4を受信することができる。Ｍアルゴリズムは、V. Joshi and D. Falconer entitled "Sequence Estimation Techniques for Digital Subscriber Loop Transmission with Crosstalk interference" in IEEE Transactions on Communications, Vol. 38, No. 9, September 1990の論文に説明されている。

【００２２】

また、Ｍアルゴリズムは、J. Anderson and S. Mohan entitled "Sequential Coding Algorithms: A Survey and Cost Analysis" in IEEE Transactions on Communications, Vol. 32, No. 2, February 1984 の論文にも説明されている。勿論、他の既に知られたアルゴリズムが、ＭＬＳＥ１４において使用され得るが、今までのところ、Ｍアルゴリズムでよりよい性能が得られた。

【００２３】

上記の説明および図１から明らかなように、シンボル遅延線２０は、２つのセクションに分割され、ＭＬＳＥの出力data_outがこの遅延線の一部に供給されている。遅延線２０中のシンボルは、係数C_0－C_nで調節され、信号レベルデコーダ１８へフィードバック（即ち、first_feedbackおよびsecond_feedback ）されるので、ＭＬＳＥ１４の出力は、その出力が利用可能であるときはいつでも、シンボルを訂正することができる。そのようなシンボル更新アプローチにおいて、遅延線２０中の誤り伝播は、誤り事象の間防止される。

【００２４】

図２において、複数のシンボルを含む入力信号のシンボルシーケンスを推定する方法が説明される。この方法は、ブロック４０において開始し、ブロック４２において、入力信号と第２のフィードバック信号 second_feedbackを加算して、第１の加算された信号を生成する。ブロック４４において、第１の加算された信号は、第１のフィードバック信号first_feedbackと結合されて、第２の加算された信号を生成する。

【００２５】

ブロック４６において、第２の加算された信号は、信号レベルデコーダ１８によりレベルデコードされて、デコードされた信号を生成する。ブロック４８において、それぞれの第

１のタップ信号が、それぞれの第１の係数C_0－C_3に基づいてデコードされた信号から生成される。また、第１のタップ信号が、ブロック４４における結合ステップにおいて使用された第１のフィードバック信号first_feedbackを形成するために結合される。

【００２６】

第２のタップ信号は、ブロック５０において、それぞれの第２の係数C_5－C_nに基づいてシンボル出力信号data_outから生成され、第２のタップ信号が、ブロック４２における結合ステップにおいて使用された第２のフィードバック信号second_feedback を形成するために結合される。ブロック５２において、最尤シーケンス推定が、第１の加算された信号のシンボルシーケンスを推定するために実行され、ブロック５０において、第２のタップ信号を生成するために、遅延線２０にフィードバックされるシンボル出力信号data_outを提供する。

【００２７】

また、誤差信号は、第１および第２の係数C_0－C_nを調節するために、第２の加算された信号およびデコードされた信号に基づいて生成され得る。最尤シーケンス推定を実行するステップは、部分的出力信号pre_data_outを生成するステップを含み得る。ここで、第３のタップ信号は、第３の係数Ｃ４に基づいて部分的出力信号pre_data_outから生成され得る。上述したように、部分的出力信号pre_data_outは、推定されたシンボルシーケンスに基づいて部分的に推定された信号を含む。ここで、第１および第３のタップ信号の和は、第１のフィードバック信号first_feedbackを形成する。最尤シーケンス推定は、好ましくは、Ｍアルゴリズムに基づく。

【００２８】

ＭＬＳＥ１４の出力が、特定のアルゴリズム（例えば、Ｍアルゴリズム）の適切な遅延に従う遅延線２０に供給されるので、誤差伝播は、低減されまたは防止され、受信機の全体的性能が改善され得る。

【００２９】

【発明の効果】

以上述べたように、本発明によれば、遅延線における誤り伝播を減少させることにより決定フィードバックイコライザ（ＤＦＥ）の性能を改善することができる。

【図面の簡単な説明】

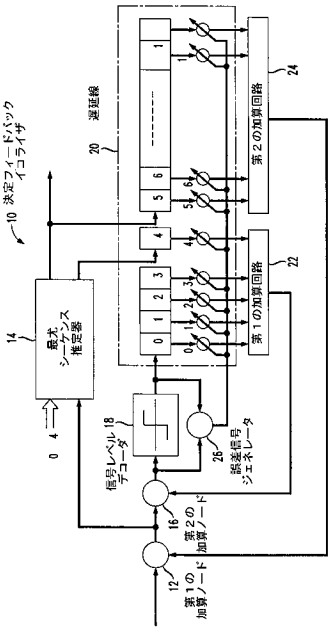
【図１】本発明によるＤＦＥを示す概略図。

【図２】本発明による方法を示すフローチャート。

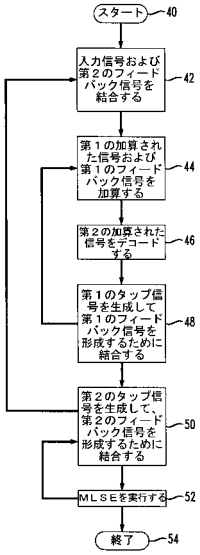
【符号の説明】

１０　決定フィードバックイコライザ
１２　第１の加算ノード
１４　最尤シーケンス推定器
１６　第２の加算ノード
１８　信号レベルデコーダ
２０　遅延線
２２　第１の加算回路
２４　第２の加算回路
２６　誤差信号ジェネレータ

【図１】


10 決定フィードバックイコライザ
14 最尤シーケンス推定器
0 4
18 信号レベルデコーダ
26 誤信号ジェネレータ
16 第2の加算ノード
12 第1の加算ノード
20 遅延線
22 第1の加算回路
24 第2の加算回路

【図２】


スタート 40
入力信号および第２のフィードバック信号を結合する 42
第１の加算された信号および第１のフィードバック信号を加算する 44
第２の加算された信号をデコードする 46
第１のタップ信号を生成して第１のフィードバック信号を形成するために結合する 48
第２のタップ信号を生成して、第２のフィードバック信号を形成するために結合する 50
ＭＬＳＥを実行する 52
終了 54

フロントページの続き

(74)代理人 100091889
弁理士 藤野 育男
(74)代理人 100101498
弁理士 越智 隆夫
(74)代理人 100096688
弁理士 本宮 照久
(74)代理人 100102808
弁理士 高梨 憲通
(74)代理人 100104352
弁理士 朝日 伸光
(74)代理人 100107401
弁理士 高橋 誠一郎
(74)代理人 100106183
弁理士 吉澤 弘司
(74)代理人 100081053
弁理士 三俣 弘文
(72)発明者 チュン ワン
アメリカ合衆国、１８１０３ ペンシルバニア、アレンタウン、ツリーライン ドライブ １０５０
(72)発明者 ジャンギン リン
アメリカ合衆国、１８１０３ ペンシルバニア、アレンタウン、ワード ストリート ８４０、アパートメント ７
(72)発明者 ロイ バクスター ブレイク
アメリカ合衆国、０７８３４ ニュージャージー、デンビル、マブロ ドライブ １９

審査官 丸山 高政

(56)参考文献 特開平３－２６８６２３（ＪＰ，Ａ）
特開平１１－８５７３（ＪＰ，Ａ）
米国特許第５６７３２９４（ＵＳ，Ａ）
特開２００１－３６４３７（ＪＰ，Ａ）
Dirk T. M. Slock and Elisabeth De Carvalho, “Burst Mode Non-Causal Decision-Feedback Equalization and Blind MLSE”, 1996 Global Telecommunications Conference Communications: The Key to Global Prosperity, １９９６年１１月２２日, pp.46-50
Yonghai Gu and Tho Le-Ngoc, “Adaptive Combined DFE/MLSE Techniques for ISI Channels”, IEEE Transactions on Communications, １９９６年 7月, pp.847-857

(58)調査した分野(Int.Cl.[7], ＤＢ名)
H04B 1/00
H04B 3/00
H04B 7/00
H04L 25/00
H04L 27/00
INSPEC(DIALOG)
JICSTファイル(JOIS)